

公告本

300325

申請日期	85 年 7 月 26 日
案 號	85109158
類	Int. Cl. ⁶ 1401L 21/3205

A4
C4

Int. Cl.⁶

300325

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	選擇澱積金屬膜的方法
	英 文	Method of selectively depositing a metal film
二、發明 創作人	姓 名	(1) 伊藤仁
	國 籍	(1) 日本 (1) 日本國東京都国立市青柳三五六の一四
	住、居所	
三、申請人	姓 名 (名稱)	(1) 東芝股份有限公司 株式会社東芝
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國神奈川県川崎市幸區堀川町七二番地
	代 表 人 姓 名	(1) 西室泰三

裝

訂

線

300325

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權日本 1995 年 7 月 7 日 7-172480 ☒無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

發明背景

本發明相關於選擇濺積金屬膜的方法，特別相關於實現與金屬膜的下方層的良好電接觸及金屬膜的生長的高選擇性的方法。

半導體裝置的高度積體化已藉著將裝置的組成元件微小化而產生。但是，在半導體裝置的製程中，已發生以下所示的不同問題。例如，在接線製程中，接線寬度由於根據微小化的設計規則的減縮而變小，且用來連接上方接線層與下方線層的接觸孔的高寬比（接觸孔的深度／接觸孔的寬度）增加。因此，當藉著使用一般的濺鍍法形成 Al-Si-Cu 合金層於接觸孔時，變得難以形成可靠的接線，因為接線於接觸孔的底部破裂或斷開。

至於解決由此接觸孔的高高寬比所導致的問題的方法，提出有藉著傳導材料而形成埋入接觸孔的接線材料，然後使其平坦的一些方法。這些方法的其中之一為選擇性化學蒸鍍（CVD）技術，其只於接觸孔選擇性形成金屬膜，例如鎢（W）。此技術值得注意，因為金屬膜可從接觸孔底部生長，即使接觸孔很深。

以下說明選擇性CVD技術。

絕緣膜形成在形成在半導體裝置或元件的半導體基體上，且如果用來實施電連接的接觸孔係藉著反應離子蝕刻（RIE）而開設，則RIE損壞層會形成於接觸孔底部。此RIE損壞層形成的理由如下。

在施加抗蝕劑及藉著光學曝露法轉移想要的圖型於絕

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(2)

緣膜上之後，使用 R I E 法的接觸孔的開設係藉著蝕刻絕緣膜不由抗蝕劑保護的區域。例如，如果絕緣膜為氧化矽的情況，則蝕刻使用包含氟原子的化合物氣體例如 CF_4 而實施。

當使用雷漿於此 R I E 製程時，帶電粒子或離子被置於基體上。從抗蝕劑產生的 C H 系統的殘餘物體及來自電漿氣體的 F 及 C 存留於接觸孔底部。另外，存留於基體表面的抗蝕劑在開設接觸孔後去除。抗蝕劑的去除一般是藉著使用氧氣的放電以利用氧基 (O^*) 使抗蝕劑成灰而執行。接觸孔底部也在此成灰處理中氧化。R I E 損壞層由 R I E 製程及成灰處理形成。

如果 R I E 損壞層存在於接觸孔底部，則由選擇 C V D 法形成的金屬膜不生長，因為 R I E 損壞層可能作用成為絕緣膜。因此，R I E 損壞層必須在金屬膜的生長前去除。

一種去除 R I E 損壞層的方法為藉著稀有氟化氫等的濕化學處理。但是，在濕化學處理後，基體由純水洗淨且於 N_2 環境中乾燥，並通常在曝露於大氣下輸送至用來實施選擇 C V D 的裝置。因此，天然的氧化層再次於在大氣中輸送的過程中生長於基體表面，即使是純金屬表面或純半導體表面藉著濕化學處理而曝露。在存在有天然氧化層的此種情況中，電性質會變差，因為金屬膜經由天然氧化物生長。因此，藉由濕化學處理的方法不實用。

因此，在去除 R I E 損壞層及曝露純表面之後，必須

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(3)

在不曝露於大氣下於純表面上形成金屬膜。

日本專利公告(Kokai)第60-96931號(習知技術1)顯示此方法的一例。根據此方法，W在曝露於氣體電漿以去除RIE損壞層後選擇性地形成。如果執行以從Ar氣體的放電所產生的Ar離子對RIE損壞層的濺鍍，則此方法特別有效。

但是，濺鍍的執行不只是對接觸孔的底部，並且也對氧化矽的表面。因為濺鍍為具有輕原子量的原子首先濺鍍(選擇濺鍍)的現象，所以在氧化矽層的情況中，氧原子(O)首先濺鍍，且在濺鍍後，非適當的原子的化學量的過量的矽原子形成於表面。此過量Si形成懸垂鍵，因而不能實現金屬膜的選擇濺積。

金屬膜之一的W膜的選擇濺積的機制顯示於Ito等人的“Japanese Journal of Applied Physics, 30 No.7, 第1525-1529頁(1991)” (習知技術2)。

亦即，選擇濺積的本質為電子移動至從基體表面吸收的WF₆，且開始吸收及離解，因而形成種源層。Si原子的懸垂鍵具有非成對電子，且傾向於作用成為電子授與物體，因而W在表面上生長。因此，難以藉著日本專利公告(Kokai)第60-96931號的方法執行W膜的選擇濺積。

鑒於此情況，日本專利公告(Kokai)第2-38568號(習知技術3.)提出終止絕緣膜上產生的懸

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(4)

垂鍵的方法。在此方法中，在藉著Ar氣體等執行處理過的基體表面的電漿蝕刻用以清潔後，基體曝露於想要的氣體環境，而藉著O，N，F，或OH終止懸垂鍵。因此形成良好的金屬膜。

另外，日本專利公告(Kokai)第1-201938號也提出在使用包含氯的氣體電漿例如BCl₃蝕刻形成於氧化鋁膜或SiO₂層的接觸孔的開口部份之後金屬膜的選擇澱積方法。

根據此方法，因為可藉著使用包含氯的氣體在不損壞氧化鋁膜或SiO₂層下去除形成於接觸孔表面的絕緣膜，所以可減小接觸孔處的接觸電阻。

但是，本發明人發現即使應用這些方法於選擇CVD，仍然難以獲得高選擇性及良好的金屬膜。

發明概說

為解決上述問題，本發明實現由選擇CVD形成的金屬膜與下層部份例如於形成於絕緣膜的接觸孔的底部的Si基體之間的良好電接觸，且也提供金屬膜對絕緣膜的高選擇性。

本發明提供一種選擇澱積金屬膜的方法，用來選擇澱積金屬膜於形成在半導體基體上的絕緣層的開口內，開口曝露金屬層，半導體層，及半導體基體的至少之一的表面，方法包含之步驟為曝露絕緣層的表面及由該開口曝露的表面於由鈍氣及氫的至少之一構成的氣體電漿；曝露絕緣

五、發明說明(5)

層於含有除氟原子以外的鹵素原子的氣體；及選擇濺積金屬膜於絕緣層的開口內。

本發明的其他目的及優點於以下敘述，且可從此敘述或實施本發明而顯明。本發明的目的及優點可藉著於附隨的申請專利範圍特別提出的方法及組合而實現及獲得。

較佳實施例的敘述

在敘述根據本發明的方法的較佳實施例之前，以下首先說明對本發明的機制的重要分析。

如上所述，在使用光抗蝕劑圖型成為掩模以藉著 R I E 於絕緣膜形成接觸孔且然後以氧電漿等使光抗蝕劑圖型成灰之後，R I E 損壞層或下方部份的氧化層產生於接觸孔的底部。

在此狀態中，當基體曝露於鈍氣或氬氣的電漿環境時，於接觸孔底部的 R I E 損壞層及下方部份的氧化層藉著從電漿產生的離子或基的濺鍍作用或化學反應而去除。此時，絕緣膜的表面也被蝕刻而活化。特別是當濺鍍作用強時，絕緣膜的表面變成富含矽 (S i)，且具有許多懸垂鍵。

其次，當此基體曝露於包含氟以外的鹵素原子的非電漿的氣體環境時，絕緣膜的表面以包含鹵素原子的化合物或化合物的分解物終止。鹵素原子容易地且穩固地與存在有懸垂鍵的表面結合。

另一方面，因為去除 R I E 損壞層及氧化層的接觸孔

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (6)

底部設有懸垂鍵，所以含有鹵素原子的化合物以物理吸收弱的狀態存在。

在根據以上程序處理基體後，例如 W 膜的金屬膜藉著使用 WF_6 及 SiH_4 成為材料氣體的 CVD 而形成。

WF_6 及 SiH_4 至絕緣膜的吸收係由含有終止於絕緣膜或絕緣膜上的鹵素原子的化合物控制，且 W 粒子於絕緣膜上的澱積受抑制。另一方面， WF_6 與含有被物理吸收的鹵素原子的化合物之間的取代反應被促進，使 W 以高選擇性生長於接觸孔底部。

根據本發明的金屬膜的高選擇 CVD 的機制可根據以下的考慮及知識由本發明人說明。

首先，考慮 Si 的懸垂鍵由氯 (Cl) 終止的模型。並且分別計算 Si 的懸垂鍵由氯 (Cl) 原子終止的 Cl-Si 模型 (根據本發明) 及當 WF_6 供應至模型時 Si 的懸垂鍵由氟 (F) 原子終止的 F-Si 模型 (根據習知技術) 的每一穩定能。

圖 1 (a) 顯示當分子 X_2 接近以基體原子 M 終止的原子 X_1 的系統的配置。

在圖 1 (a) 中，原子 M 為矽 (Si)，分子 X_2 為 WF_6 ，而原子 X_1 為氯或氟。下文中用符號 “Cl-Si” 於 X_1 為氯的情況，而用符號 “F-Si-F” 於 X_1 為氟的情況。 WF_6 於符號中以 F 原子表示。這就是為什麼 W 原子位於八面體分子結構的中心，而氟 (F) 原子分別位於八面體的頂點，因此氟在接近 Cl-Si 或 F-

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

S i 時首先給與相互作用。

另外，因為不能得知 A $\varnothing$ - S i - F (X₁ = C $\varnothing$, X₂ = W F₆ , 及 M = S i) 及 F - S i - F (X₁ = F , X₂ = W F₆ , 及 M = S i) 系統的基體表面上的能量資料，所以使用 S i C $\varnothing$, S i F , C $\varnothing$ F , 及 F₂ 於氣相的常數來計算 S i - C $\varnothing$, S i - F , C $\varnothing$ - F , 及 F - F 的結合係數。資料係從 J A N F Thermo Table (Horikoshi 研究機構) 引用。另外，莫爾斯 (Morse) 位能假定於 S i - C $\varnothing$, S i - F , C $\varnothing$ - F , 及 F F , 且整個系統的能量計算成為每一結合的總能量。

成為例子，圖 1 (b) 顯示 C $\varnothing$ - A $\varnothing$ - F 系統 (X₁ = C $\varnothing$, X₂ = W F₆ , 及 M = A $\varnothing$) 的系統位能。水平軸 R_{A1-F} 為 A $\varnothing$ - F 的距離，而直立軸 R_{A1-C1} 為 A $\varnothing$ - C $\varnothing$ 的距離。圖 1 (b) 的每一線顯示位能相等。從圖 1 (b) 可了解當 R_(A1-F) 為大約 1.8 A 且 R_(A1-C1) 為大約 2.2 A 時，有能量變成極小的谷點。

圖 2 顯示 C $\varnothing$ - S i - F 系統 (X₁ = C $\varnothing$, X₂ = W F₆ , 及 M = S i) 及 F - S i - F 系統 (X₁ = F , X₂ = W F₆ , 及 M = S i) 的位能。另外，W - F 的能量也顯示於圖 2 以供比較。

從圖 2 可知，F - S i - F 系統比 C $\varnothing$ - S i - F 系統容易與 W F₆ 反應。亦即，當 S i 的懸垂鍵以 F 終止時與以 C $\varnothing$ 終止時相比，W 較易於生長。此說明與以下的實施例中所敘述的實驗結果相符。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(8)

其次，以下說明比顯示於習知技術3中的方法優異的根據本發明的形成金屬膜的方法。

為去除於接觸孔底部的RIE損壞層，使用BCl₃ RIE。BCl₃ RIE以100 SCCM，0.5 Pa的壓力，及100 W的RF輸出的條件執行60至120秒。但是，氯及硼存留於接觸孔底部，且W不生長。因此，在於200至400度的溫度對基體熱處理及去除金屬表面上的氯之後，形成W。

為研究熱處理溫度與存留於接觸孔底部的氯量的關係，Al合金膜形成於整個基體且藉著使用BCl₃的RIE蝕刻。對不同溫度執行300秒的熱處理。圖3顯示以原子吸收分光光度測定法測定的存留Cl量。

於圖3中，雖然存留Cl量線性減少至400度溫度的熱處理，但是當超過400度時其為定值。此可從AlCl₃的昇華溫度為大約370度的事實了解。考慮在300度或以上的熱處理之後W生長良好，如果存留氯量小於大約70 ng/cm²，則可實施良好的選擇CVD。

但是，SiO₂上的存留Cl也在此熱處理中去除，因而Si的懸垂鍵存在於SiO₂的表面上。所以W在表面上生長。因此，藉著習知技術的方法，W膜不能以充份的選擇性形成。

圖4顯示相似地計算的上述Cl-Al-F (X₁=Cl, X₂=WF₆, 且M=Al)及F-Al-F (X₁

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (9)

$= F$, $X_2 = W F_6$, 且 $M = A Q$) 系統的位能。因為 $C Q - A Q - F$ 系統的能量大於 $W - F$ 系統的能量，所以當 $C Q$ 存留於 $A Q$ 的表面上時，需要許多能量以進行離解—吸收。並且因為 $F - A Q - F$ 系統的能量小於 $W - F$ 系統的能量，所以 $W F_6$ 自發地吸收於以 F 終止的表面。

以下參考圖式說明本發明的較佳實施例。

本發明人實施以下實驗以研究根據本發明的藉著兩階段的預處理的作用。亦即，形成於整個 6 英吋直徑的 Si 晶圓的具有 $0.1 \mu m$ (微米) 厚度的熱氧化層，且藉著在利用不同的四種方法對此熱氧化層執行預處理之後引入 $W F_6$ 氣體及 $Si H_4$ 氣體而在氧化層的表面上形成具有 $0.5 \mu m$ 厚度的 W 。以粒子計數器測量澱積在熱氧化層上的 W 粒子數目，且以下的列標準評估選擇性。

W 粒子的數目為 400 或更多：選擇性惡劣

W 粒子的數目為 100 至 400：選擇性差

W 粒子的數目為 100 或更少：選擇性良好

使用以下四種不同方法成為預處理方法。

(1) 無預處理

(2) 以 BCl_3 電漿處理 → 熱處理 (350 度的溫度)

(3) 於 Ar 環境中濺鍍 → F_2 處理

(4) 於 Ar 環境中濺鍍 → BCl_3 處理

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(10)

其中，(4)為相關本發明的預處理。結果顯示如下。

(1)：選擇性惡劣

(2)：選擇性差

(3)：選擇性差

(4)：選擇性良好

[實施例1]

圖5(a)顯示用於本發明的第一實施例的CVD裝置。圖5(b)為真空室301的側視圖。此裝置由四個真空室101，201，301，及401構成。每一真空室的功能分別如下。亦即，真空室101具有設定基體從大氣至真空環境的功能，真空室201具有輸送基體至每一真空室的功能，真空室301具有在金屬膜例如W的生長前實施基體的純淨處理或清潔的功能，而真空室401具有生長金屬膜的功能。

以下詳細說明每一真空室。

輪機分子泵及乾泵(未顯示於圖5(a)中)經由閘閥連接於真空室101。真空室101由這些泵排氣。用來安裝基體的晶圓夾持具102配置於真空室101的中心。另外，供應乾 N_2 以控制真空室101內的低壓狀態的壓力至大氣壓力的乾 N_2 供應器(未顯示於圖5(a)中)經由停止閥105連接於真空室101。

在使乾 N_2 流動至真空室101而設定於大氣壓力後

五、發明說明 (11)

，基體 1 0 3 被置於晶圓夾持具 1 0 2 上，且使用乾泵及輪機分子泵抽空真空室 1 0 1 至 10^{-4} Pa。在適當時間後，分隔真空室 1 0 1 與真空室 2 0 1 的閘閥 1 0 4 打開，基體 1 0 3 從真空室 1 0 1 輸送至真空室 2 0 1。

真空室 2 0 1 配備有自動臂，基體由此自動臂分入每一真空室。另外，真空室 2 0 1 以乾泵及輪機分子泵永遠抽空至至少 10^{-6} Pa，使得真空室 1 0 1，3 0 1，4 0 1 的殘餘氣體不會互相混合。在打開閘閥 1 0 4 及從真空室 1 0 1 輸送基體 1 0 3 至真空室 2 0 1 後，閘閥 1 0 4 關閉，真空室 2 0 1 的內部再次抽空，且真空室 2 0 1 內的壓力設定於 10^{-5} Pa 或更小，閘閥 2 0 2 打開，且基體 1 0 3 輸送至真空室 3 0 1 內。

真空室 3 0 1 為用於 W 的形成前的基體的純淨處理的容室，且以經由閘閥 3 0 2 連接的乾泵及輪機分子泵（未顯示於圖 5 (a) 中）抽空。用來夾持基體 1 0 3 的晶圓夾持具 3 0 3 配置於真空室 3 0 1 的中心。基體 1 0 3 從真空室 2 0 1 被輸送且設定於晶圓夾持具 3 0 3 上。

用來供應預處理氣體的氣體管 3 0 4，3 0 5，及 3 0 6 互相連接於真空室 3 0 1。各氣體管分別經由圖 5 (a) 所示的停止閥 3 0 6，3 0 7，及 3 0 8 供應 H_2 ， Cl_2 ，及 Ar。

真空室 4 0 1 為用來在基體 1 0 3 上形成金屬膜的容室，且以經由閘閥 4 0 2 連接的乾泵及輪機分子泵（未顯示於圖 5 (a) 中）排氣。用來夾持及加熱基體 1 0 3 的

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明(12)

具有陶瓷加熱器的晶圓夾持具403設置於真空室401的中心。通過真空室301內的純淨處理的基體103輸送通過真空室201至真空室401，且被設定在夾持具403的陶瓷加熱器上。

用來供應材料氣體的氣體管404及405連接於真空室401。各氣體管分別經由停止閥406及407供應WF₆及SiH₄。

從圖5(b)可見在真空室301中，配置有連接於13.56MHz高頻電源312的RF電極310及相對於電極310且接地的電極312。

對於純淨處理，首先，真空室301的內部抽空直到真空室301內的壓力設定於 10^{-5} Pa或更小。

其次，閥309打開，引入100cc/分鐘的Ar氣體，且真空室301內的壓力設定為5.0mPa。當13.56MHz的高頻動力電壓於此狀態施加於電極311與310之間時，Ar電漿由放電產生。基體103表面上的氧化物可藉著Ar電漿去除。在完成此基體的純淨處理後，停止Ar的引入，然後閥308打開以引入Cl₂至真空室301內。此時，動力電壓不施加於電極311及310，因而沒有電漿由放電產生。Cl₂藉著此操作而被吸收至基體表面。

其次，基體103被傳送至真空室401且被設定在陶瓷加熱器403上。陶瓷加熱器被調整，使得基體溫度設定於220度。然後，停止閥406，407打開，引

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (13)

入 20 c c / 分鐘的 W F₆ 及 14 c c / 分鐘的 S i H₄ 至真空室 401 內 3 分鐘。此時，具有大約 1.2 μ m 厚度的鎢 (W) 膜形成於基體 103 的選定區域。

以下參考圖 6 說明 W 膜的選擇形成過程。

圖 6 為說明根據本發明的實施例的 W 膜的選擇形成過程的剖面圖。

首先，如圖 6 (a) 所示，具有 100 n m 厚度的 S i O₂ 膜 501 形成在 S i 基體 103 上。隨後，藉著濺鍍在 S i O₂ 膜 501 上形成具有 400 n m 厚度的 A λ - S i - C u 膜 502，且使用一般的光學曝露法及反應離子蝕刻將 A λ - S i - C u 膜 502 定圖型成想要的接線圖型。

其次，藉著 T E O S - 02 電漿在 S i O₂ 膜 501 及 A λ - S i - C u 膜 502 上澱積具有 1.4 μ m 厚度的膜 503。用來獲得電連接至 A λ - S i - C u 膜 502 的接觸孔 504 以使用光學曝露法及反應離子蝕刻而形成於 S i O₂ 膜 503 的想要位置。對 S i O₂ 膜 503 的反應離子蝕刻係使用氟系統的蝕刻種類。

所謂的污染層 505 在開設接觸孔後存在於接觸孔的底部及 A λ - S i - C u 膜 502 的表面上。此污染層 505 由為抗蝕劑與氟 (F) 的反應物的碳氟化合物膜，藉著 F 離子及 O 離子值入而形成的 R I E 損壞層，或從用於抗蝕劑的成灰的氧電漿產生的氧化物層構成。

因此，即使 W 膜於此狀態形成於存在有此污染層

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (14)

5 0 5 的接觸孔底部，W 膜不能被選擇性形成。

在本發明的實施例中，為去除污染層 5 0 5，首先，基體 1 0 3 設定於圖 5 所示的真空室 1 0 1 內的晶圓夾持具 1 0 2 上。真空室 1 0 1 內部抽空以設定 5×10^{-4} P a 或更大的真空壓力。然後閘閥 1 0 4 打開，且基體 1 0 3 被送至真空室 2 0 1 內。隨後，閘閥 1 0 4 關閉，且真空室 2 0 1 內部再抽空。當真空室 2 0 1 內的真空壓力變作 10^{-9} P a 或更大時，閘閥 2 0 2 打開，且基體 1 0 3 被送至真空室 3 0 1 內以設定於晶圓夾持具 3 0 3 上。

其次，停止閥 3 0 9 打開，且引入 1 0 0 c c / 分鐘的 A r 氣體，真空室 3 0 1 內的壓力設定於 5 m P a。在此狀態中，1 3 . 5 6 M H z 及 5 0 至 1 5 0 瓦的高頻動力電壓形成在電極 3 1 0，3 1 1 之間，且 A r⁺離子被拉向為負電極側的晶圓夾持具 3 0 3（如圖 6（b）所示）。獲得電能的 A r⁺離子與基體表面碰撞而蝕刻表面。存在於接觸孔底部的污染層 5 0 5 也被蝕刻（圖 6（c））。

但是，因為 A r 濺鍍為物理蝕刻存在於氧化矽 5 0 3 的表面的 S i 的操作，所以接觸孔底部的 A l - S i - C u 表面由於為金屬膜而沒有此種反應結合（圖 6（c））。

然後，在停止電極之間的高頻電壓的施加及 A r 氣體的供應之後，停止閥 3 0 5 打開，且引入 1 0 0 c c / 分

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (15)

鐘的 $C\ell_2$ 氣體至真空室 301 內而設定為 $0.08 Pa$ 。
此時，不實施 $C\ell_2$ 的放電。此操作實施 30 至 60 秒。
藉此操作， $C\ell$ 原子或 $C\ell_2$ 分子被吸收於氧化矽
103 的表面。特別是氯被穩固吸收於 Si 的懸垂鍵，因
而懸垂鍵以氯終止。雖然氯也被吸收於接觸孔底部的 $Al-Si-Cu$
表面，大部份的氯只是被物理吸收，而具有在室溫的藉由氯的微弱終止（圖 6（d））。

此狀態的基體 103 從真空室 301 經由真空室
201 被輸送至真空室 401 以於真空室 401 內被置於
陶瓷加熱器 402 上。基體於預定時間被穩定至想要的溫
度。例如，在設定基體 103 於 220 度後，停止閥
406，407 打開，且引入 20 cc / 分鐘的 WF_6 及
14 cc / 分鐘的矽烷（ SiH_4 ）3 分鐘（圖 6（e））。

然後， WF_6 及 SiH_4 的供應停止，且真空室
401 的內部被抽空。當真空室 201 內的壓力設定於大
約 $5 \times 10^{-6} Pa$ 或更小時，閘閥 203 打開，且基體
103 輸送至真空室 201 內。然後，當真空室 201 內
的壓力再設定於 $5 \times 10^{-6} Pa$ 或更小時，閘閥 104 打
開，基體 103 輸送至真空室 101 內以設定於晶圓夾持
具 103 上。在此狀態中，在關閉抽空真空室 101 的抽
空系統的閘閥的同時，閥 105 打開，乾 N_2 引入真空室
101 內，真空室 101 的內部設定為回至大氣壓力，且
基體 103 被取出至真空室 101 的外部。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (16)

當以 S E M 觀察此基體 1 0 3 時，W 膜以充份的選擇性形成於接觸孔而具有 $1.2 \mu\text{m}$ 的厚度。

其次，在形成有 W 膜的基體 1 0 3 上另外形成 A λ - S i - C u 膜及圖型化 A λ - S i - C u 膜之後，測量電性質。結果顯示於圖 7 中。

圖 7 顯示 W / A λ - 1 % S i - 0 . 5 % C u 結構的接觸電阻與接觸孔尺寸的關係。接觸孔的深度為 $0.6 \mu\text{m}$ ，且其可測量使用成為比較例的具有理想電阻值的未由 W 埋置的 A λ - S i - C u / A λ - S i - C u 結構的接觸特性。如圖 7 所示，W / A λ - S i - C u 結構的接觸電阻為比較例的大約 1 . 2 倍。

圖 8 顯示在 A λ 線形成在完全形成於接觸孔的 $0.5 \mu\text{m}$ 寬度的情形下的 A λ 線之間的電良率。根據本發明的方法，與習知技術的方法（比較例）相比，良率顯著增進。這是因為 W 晶粒在絕緣膜上的產生受控制。

[實施例 2]

以下參考圖 9 說明本發明的第二實施例。

藉著一般的 L O C O S（矽的局部氧化）法實施矽（S i）基體 6 0 1 上的裝置的隔離。數字 6 0 2 顯示由 L O C O S 形成的場隔離膜。在形成閘極絕緣層 6 0 3 於矽基體 6 0 1 上之後，澱積及圖型化多晶矽層 6 0 4 及矽化鎢（W S i x）層 6 0 5。如此形成閘極電極。

然後，以使用閘極電極成為掩模對矽基體 6 0 1 實施

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (17)

N⁻離子植入，且 N⁻擴散層形成於矽基體 6 0 1 的表面。其次，由 S i O₂ 構成的側壁 6 0 6 形成於閘極電極的側邊。閘極電極及成為掩模的側壁 6 0 6 被用於對矽基體 6 0 1 實施的下一次離子植入。因而 N⁺擴散層 6 0 7 形成於矽基體 6 0 1 的表面 (圖 9 (a)) 。

然後，在藉著濺鍍形成 T i N - T i 之後，基體 6 0 1 於 6 0 0 度在氮 (N₂) 環境中受熱處理 3 0 分鐘。藉著此熱處理，基體 6 0 1 的表面上的 T i 及 S i 互相反應。另外，在 T i N 及未反應的 T i 藉著以 H₂S O₄ - H₂O₂ 的混合溶液的處理而被除去，T i S i₂ 層 6 0 8 只存留於擴散層 6 0 7。S i O₂ 膜 6 0 9 澱積至具有 1 . 4 μ m 的厚度。

然後，用來獲得電連接的接觸孔 6 1 0 以使用光學曝露法及反應離子蝕刻而形成於 S i O₂ 膜 6 0 9 的想要的位置。對 S i O₂ 膜 6 0 9 的反應離子蝕刻係使用氟系統的蝕刻種類而實施。所謂的污染層或損壞層 6 1 1 存在於接觸孔底部 (圖 9 (b))。即使 W 膜形成於存在有此種污染層 6 1 1 的狀態中，W 膜不能選擇性地只形成於接觸孔。

具有接觸孔 6 1 0 的基體 6 0 1 設定於圖 5 所示的裝置的晶圓夾持具 3 0 3 上。其次，停止閥 3 0 9 打開且引入 1 0 0 c c / 分鐘的 A r 氣體。真空室 3 0 1 內的壓力設定於 5 m P a，1 3 . 5 6 M H z 及 5 0 至 1 5 0 互的高頻動力電壓施加於電極 3 1 0 歷時 1 0 至 6 0 秒。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (18)

因而 A r 電漿產生在電極 3 1 0 與 3 1 1 之間。

A r ⁺被拉向為電極 3 1 0 的負極側的晶圓夾持具 3 0 3。
獲得電能的 A r ⁺離子與基體表面碰撞而蝕刻表面。存在於接觸孔 6 1 0 底部的損壞層 6 1 1 也被蝕刻 (圖 9 (c)) 。

若干 S i 的活性懸垂鍵 6 1 2 存在於氧化矽 6 0 9 的表面上 (圖 9 (d)) 。接觸孔 6 1 0 的底部的 T i S i ₂表面不具有此活性懸垂鍵，因其為金屬膜。

在停止電極 3 1 0 與 3 1 1 之間的高頻電壓的施加及 A r 氣體的引入之後，基體溫度降至室溫。然後，引入 1 0 0 c c / 分鐘的 C l ₂至真空室 3 0 1 內以設定於 0 . 8 P a 。此時，不實施 C l ₂的放電。此操作實施 3 0 至 6 0 秒。藉此操作，C l 原子或 C l ₂分子被吸收於氧化矽 6 0 9 的表面。特別是氯原子被穩固吸收於 S i 的懸垂鍵 6 1 2，因而終止懸垂鍵 6 1 2。雖然氯原子也被吸收於接觸孔底部的 T i S i ₂表面，大部份的氯只是被物理吸收，而具有在室溫的藉由氯的微弱終止 (圖 9 (d)) 。

此狀態的基體 6 0 1 從真空室 3 0 1 經由真空室 2 0 1 被輸送至真空室 4 0 1 以於真空室 4 0 1 內被置於陶瓷加熱器 4 0 2 上。

在設定基體 6 0 1 的溫度於 2 2 0 度後，停止閥 4 0 6，4 0 7 打開，且引入 2 0 c c / 分鐘的 W F ₆及 1 4 c c / 分鐘的矽烷 (S i H ₄) 至真空室 4 0 1 內約

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (19)

4 分鐘 (圖 6 (e)) 。

然後；WF₆及SiH₄的引入停止，且真空室401的內部被抽空。當真空室201內的壓力設定於 5×10^{-9} Pa或更小時，閘閥104打開，且基體601輸送至真空室101內。然後，當真空室101內的壓力再設定於 5×10^{-6} Pa或更小時，閘閥203打開，基體601輸送至真空室201內以設定於晶圓夾持具103上。

在此狀態中，在關閉抽空真空室101的內部的抽空系統的閘閥104的同時，閥105打開，乾N₂引入真空室101內，真空室101的內部設定於大氣壓力，且基體601被取出至真空室101的外部。

當以SEM觀察此基體601時，具有 $1.4 \mu\text{m}$ 厚度的W膜以充份的選擇性形成於接觸孔。其次，在形成有W膜的基體601上另外形成Al-Si-Cu膜及圖型化Al-Si-Cu膜之後，測量電性質。結果顯示於圖10中。

圖10顯示W/TiSi₂/N⁺-Si結構及W/TiSi₂/P⁺-Si的接觸電阻與接觸孔尺寸的關係。接觸孔的深度為 $0.6 \mu\text{m}$ ，且其可測量使用成為比較例的未由W埋置的結構的接觸特性。在此情況中，W/Al-Si-Cu結構的接觸電阻與為比較例的Al-TiN/N⁺-Si結構的接觸電阻大約相同。如圖10所示，根據本發明的方法，可獲得穩定的特性。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(20)

圖 1 1 顯示在完全形成於 W 上及選擇形成於接觸孔的 $0.5 \mu m$ 的寬度的 A 2 線之間的電良率。根據本發明的方法，與習知技術 3 的方法（比較例）相比，良率顯著增進。此主要是因為 W 顆粒在絕緣膜上的產生控制。

雖然在以上實施例中產生藉著引入 A r 的電漿，但是即使當使用 H₂（氫）取代 A r 時，仍有類似的移除污染層或損壞層 6 1 1 的效果。例如，引入 1 0 至 2 0 0 c c / 分鐘的氫氣，真空室 3 0 1 內的壓力設定於 0. 1 至 1. 0 P a，且 1 3. 5 6 M H z 及 5 0 至 1 5 0 互的高頻動力電壓施加於晶圓夾持具側的電極 1 0 至 6 0 秒。在此操作中 H⁺離子形成於金屬膜內，且氫基化學蝕刻損壞層 6 1 1。

另外，S i O₂表面也如同先前實施例被蝕刻，因為許多懸垂鍵形成於基體表面。因此，為獲得 W 形成的選擇性，基體必須如同於先前實施例中所說明的於含有鹵素原子的環境中被處理。

〔實施例 3〕

在此實施例中，使用氫氣電漿取代鈍氣電漿。圖 1 2 顯示修正圖 5（b）所示的真空室 3 0 1 的容室，使得可藉著氫氣的微波放電而形成氫基。

輪機分子泵及乾泵（未顯示於圖 1 2 中）經由閘閥 3 0 2 連接於真空室 3 0 1。真空室 3 0 1 由這些泵排氣。用來夾持基體的晶圓夾持具 3 1 5 配置於真空室 3 0 1。

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (21)

的中心，且輸送自真空室 2 0 1 的基體 1 0 3 設定於晶圓夾持具 3 1 5 上。用來供應預處理氣體的氣體管連接於真空室 3 0 1。

氣體管 3 1 6 及 3 2 0 連接於真空室 3 0 1。各氣體管分別經由停止閥 3 1 7 及 3 2 1 供應 H_2 及 $C\ell_2$ 。供應 H_2 至真空室 3 0 1 的氣體管 3 1 6 連接於由 Al_2O_3 製成的管子 3 1 8，而用來供應微波電功率至 H_2 氣體的共振管 3 1 9 設置於管子 3 1 8。微波電源未顯示於圖 1 2 中。

基體 1 0 3 從真空室 2 0 1 輸送且設定於真空室 3 0 1 內的晶圓夾持具 3 1 5 上。在此狀態中，用於處理的 H_2 氣體被引入，且藉著施加高頻電壓於連接於 1 3 . 5 6 M H z 的高頻電力的共振管 3 1 9 而產生電漿。基體表面藉著從電漿產生的 H_2 基而被處理。

圖 1 3 為說明根據本發明的第三實施例的 W 膜的選擇形成過程的剖面圖。使用的樣品與第一實施例相同。類似於圖 1 所示的第一實施例形成矽 (S i) 基體 7 0 1，氧化膜 7 0 2， $Al-Si-Cu$ 膜 7 0 3，電漿 SiO_2 膜 7 0 4，接觸孔 7 0 5，及污染層 7 0 6。

首先，基體 7 0 1 設定於圖 5 所示的真空室 1 0 1 內的晶圓夾持具 1 0 2 上。基體 7 0 1 經由真空室 1 0 1，1 0 2 而輸送至真空室 3 0 1 內且設定在真空室 3 0 1 內的晶圓夾持具 3 1 5 上。隨後，真空室 3 0 1 的內部被抽空以設定 $1 \times 10^{-5} Pa$ 或更小的真空壓力。其次，閥

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(22)

317 打開，且引入 100 cc / 分鐘的 H_2 ，真空室 301 內的壓力設定於 5.0 mPa。當 50 至 150 瓦及 13.56 MHz 的高頻電壓於此狀態施加於共振管 319 時，造成放電，且產生氫電漿。由此氫電漿形成的氫基輸送至基體表面且蝕刻基體表面上的氧化膜（圖 13 (b)）。

在以氫電漿蝕刻 10 至 60 秒後，Al-Si-Cu 膜 703 上的污染層 706 被完全去除（圖 13 (c)）。然後，在 H_2 的引入停止後，閥 321 打開，且引入 100 cc / 分鐘的 Cl_2 。真空室 301 內的壓力設定於 0.8 Pa。此時，不實施 Cl_2 的放電。此操作實施 30 至 60 秒。藉此操作，Cl 原子或 Cl_2 分子被吸收於氧化矽的表面（圖 13 (c)）。特別是氯被穩固吸收於 Si 的懸垂鍵，因而懸垂鍵以氯終止。雖然氯也被吸收於接觸孔底部的 Al-Si-Cu 表面，大部份的氯只是被物理吸收，而具有在室溫的藉由氯的微弱終止（圖 3 (d)）。

此狀態的基體 701 從真空室 301 經由真空室 201 被輸送至真空室 401 以於真空室 401 內被置於陶瓷加熱器 402 上。基體於預定時間被穩定至想要的溫度。例如，在設定基體 103 於 220 度後，停止閥 406，407 打開，且引入 20 cc / 分鐘的 WF_6 及 14 cc / 分鐘的矽烷（ SiH_4 ）3 分鐘。

然後， WF_6 及 SiH_4 的供應停止，且真空室

五、發明說明 (23)

4 0 1 的內部被抽空。當真空室 2 0 1 內的壓力設定於大約 5×10^{-9} P a 或更小時，閘閥 1 0 4 打開，且基體 7 0 1 輸送至真空室 1 0 1 內。然後，當真空室 1 0 1 內的壓力再設定於 5×10^{-6} P a 或更小時，閘閥 2 0 3 打開，基體 7 0 1 輸送至真空室 2 0 1 內以設定於晶圓夾持具 1 0 3 上。

在此狀態中，在關閉抽空真空室 1 0 1 的抽空系統的閘閥的同時，閥 1 0 5 打開，乾 N_2 引入真空室 1 0 1 內，真空室 1 0 1 的內部設定於大氣壓力，且基體 7 0 1 被取出至真空室 1 0 1 的外部。

當以 S E M 觀察此基體 7 0 1 時，W 膜以充份的選擇性形成於接觸孔而具有 $1.2 \mu m$ 的厚度。另外，在類似形成的基體 7 0 1 上形成 A l - S i - C u 膜及圖型化 A l - S i - C u 膜之後，測量電性質。可獲得電性質的穩定特性。另外，可顯著增進良率。此主要因為 W 顆粒在絕緣膜上的產生受控制或減少。

〔實施例 4〕

在此實施例中，使用氫氣電漿取代鈍氣電漿。為實施實施例 4 的處理，可使用實施例 3 中說明的類似裝置。

圖 1 4 為說明根據本發明的第四實施例的 W 膜的選擇形成過程的剖面圖。

具有接觸孔 8 0 4 的氧化膜 8 0 3 形成在矽 (S i) 基體 8 0 1 上。擴散層 8 0 2 形成於接觸孔 8 0 4 曝露的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (24)

基體 8 0 1 的表面。T i S i ₂ 層 8 0 5 形成於擴散層 8 0 2 的表面。於最後的製程產生的污染層 8 0 6 存在於 T i S i ₂ 層 8 0 5 的表面 (圖 1 4 (a)) 。

首先，基體 8 0 1 設定於圖 5 所示的真空室 1 0 1 內的晶圓夾持具 1 0 2 上。基體 8 0 1 經由真空室 1 0 1，1 0 2 而輸送至真空室 3 0 1 內且設定在真空室 3 0 1 內的晶圓夾持具 3 1 5 上。隨後，真空室 3 0 1 的內部被抽空以設定 1×10^{-5} P a 或更小的真空壓力。其次，閥 3 1 7 打開，且引入 1 0 0 c c / 分鐘的 H₂，真空室 3 0 1 內的壓力設定於 5 . 0 m P a 。當 5 0 至 1 5 0 瓦及 1 3 . 5 6 M H z 的高頻電壓於此狀態施加於共振管 3 1 9 時，造成放電，且產生氫電漿。由此氫電漿產生的氫基輸送至基體表面且蝕刻基體表面上的氧化膜 (圖 1 3 (b)) 。

在以氫電漿蝕刻 1 0 至 6 0 秒後，A l - S i - C u 膜 8 0 3 上的污染層 8 0 6 被完全去除 (圖 1 4 (c)) 。然後，在 H₂ 的引入停止後，閥 3 2 1 打開，且引入 1 0 0 c c / 分鐘的 C l₂。真空室 3 0 1 內的壓力設定於 0 . 8 P a 。此時，不實施 C l₂ 的放電。此操作實施 3 0 至 6 0 秒。藉此操作，C l 原子或 C l₂ 分子被吸收於氧化矽 1 0 3 的表面 (圖 1 4 (c)) 。特別是氯被穩固吸收於 S i 的懸垂鍵，因而懸垂鍵以氯終止。雖然氯也被吸收於接觸孔底部的 A l - S i - C u 表面，大部份的氯只是被物理吸收，而具有在室溫的藉由氯的微弱終止 (

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (25)

圖 1 4 (d)) 。

此狀態的基體 8 0 1 從真空室 3 0 1 經由真空室 2 0 1 被輸送至真空室 4 0 1 以於真空室 4 0 1 內被置於陶瓷加熱器 4 0 2 上。基體於預定時間被穩定至想要的溫度。例如，在設定基體 8 0 1 於 2 2 0 度後，停止閥 4 0 6，4 0 7 打開，且引入 2 0 c c / 分鐘的 W F₆ 及 1 4 c c / 分鐘的矽烷 (S i H₄) 3 分鐘。

然後，W F₆ 及 S i H₄ 的供應停止，且真空室 4 0 1 的內部被抽空。當真空室 2 0 1 內的壓力設定於大約 5×10^{-9} P a 或更小時，閘閥 1 0 4 打開，且基體 8 0 1 輸送至真空室 1 0 1 內。然後，當真空室 1 0 1 內的壓力再設定於 5×10^{-6} P a 或更小時，閘閥 2 0 3 打開，基體 8 0 1 輸送至真空室 2 0 1 內以設定於晶圓夾持具 1 0 3 上。

在此狀態中，在關閉抽空真空室 1 0 1 的抽空系統的閘閥的同時，閥 1 0 5 打開，乾 N₂ 引入真空室 1 0 1 內，真空室 1 0 1 的內部設定於大氣壓力，且基體 8 0 1 被取出至真空室 1 0 1 的外部。

當以 S E M 觀察此基體 8 0 1 時，W 膜以充份的選擇性形成於接觸孔而具有 1 . 2 μ m 的厚度。另外，在類似地形成的基體上形成 A l - S i - C u 膜及圖型化 A l - S i - C u 膜之後，測量電性質。可獲得電性質的穩定特性。另外，可顯著增進良率。此主要是因為 W 顆粒在絕緣膜上的產生受控制或減少。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (26)

根據上述的本發明的方法，兩步驟的實施例包含曝露基體於鈍氣或氫氣的電漿環境，及隨後曝露於含有除氟以外的鹵素原子的氣體環境。藉著此預處理步驟，金屬膜選擇性形成於形成於絕緣膜的開口的底部。

圖式的簡要敘述

圖 1 為用來說明本發明的原理的平面輪廓圖及特性圖。

圖 2 為用來說明本發明的原理的平面輪廓圖。

圖 3 為顯示退火溫度與存留的氟量的關係的特性圖。

圖 4 為用來說明本發明的原理的平面輪廓圖。

圖 5 為用於本發明的方法的裝置的平面輪廓圖。

圖 6 為顯示相關於本發明的第一實施例的 W 膜的選擇形成過程的剖面圖。

圖 7 為顯示顯示本發明的第一實施例的效果的接觸電阻與接觸孔大小的關係的特性圖。

圖 8 為顯示顯示本發明的第一實施例的效果的第一層 A 的接線良率的特性圖。

圖 9 為顯示相關於本發明的第二實施例的 W 膜的選擇形成過程的剖面圖。

圖 10 為顯示顯示本發明的第二實施例的效果的接觸電阻與接觸孔大小的關係的特性圖。

圖 11 為顯示顯示本發明的第二實施例效果的第一層 A 的接線良率的特性圖。

(請先閱讀背面之注意事項再填寫本頁)

長

訂

五、發明說明 (27)

圖 1 2 為用於本發明的第三實施例的裝置的平面輪廓圖。

圖 1 3 為顯示相關於本發明的第三實施例的 W 膜的選擇形成過程的剖面圖。

圖 1 4 為顯示相關於本發明的第四實施例的 W 膜的選擇形成過程的剖面圖。

(請先閱讀背面之注意事項再填寫本頁)

訂

一

四、中文發明摘要（發明之名稱：

)

選擇澱積金屬膜的方法

本發明提供一種選擇澱積金屬膜於形成在半導體基體上的絕緣層的開口的方法，此開口曝露金屬層，半導體層，及半導體基體的至少之一的表面，此方法包含之步驟為曝露絕緣層的表面及基體表面於由鈍氣及氫的至少之一構成的氣體電漿，曝露絕緣層於含有除氟原子以外的鹵素原子的氣體，及選擇澱積金屬膜於絕緣層的開口。

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

英文發明摘要（發明之名稱：

)

An abstract of the invention

The present invention provides a method of selectively depositing a metal film in an opening of an insulating layer formed on a semiconductor substrate, the opening exposing a surface of at least one of a metal layer, a semiconductor layer, and a semiconductor substrate, the method comprising the steps of exposing a surface of insulating layer and the substrate surface to a gas plasma consisting of at least one of an inert gas and hydrogen, exposing the insulating layer to a gas containing halogen atoms other than fluorine atoms, and selectively depositing a metal film in the opening of the insulating layer.

訂

線

六、申請專利範圍

1. 一種選擇澱積金屬膜的方法，用來選擇澱積金屬膜於形成在半導體基體上的絕緣層的開口內，該開口曝露金屬層，半導體層，及半導體基體的至少之一的表面，該方法包含以下步驟：

曝露絕緣層的表面及由該開口曝露的表面於由鈍氣及氫的至少之一構成的氣體電漿；

曝露絕緣層於含有除氟原子以外的鹵素原子的氣體；及

選擇澱積金屬膜於絕緣層的開口內。

2. 如申請專利範圍第1項的方法，其中含有除氟原子以外的鹵素原子的該氣體為擇自由 CF_2 ， CF_3 ， HCF ，及 CCl_4 組成的群類的至少之一。

3. 如申請專利範圍第1項的方法，其中曝露半導體基體於氣體電漿及於含有除氟原子以外的鹵素原子的氣體的步驟係於相同的真空室內連續實施。

4. 如申請專利範圍第1項的方法，其中該金屬膜為擇自由 W，Ti，Mo，及 Cu 組成的群類的至少之一。

5. 如申請專利範圍第1項的方法，其中該鈍氣為 Ar 或 He。

6. 如申請專利範圍第1項的方法，其中曝露半導體基體於含有除氟原子以外的鹵素原子的氣體的步驟係於 -30 至 60 度的基體溫度實施。

7. 如申請專利範圍第1項的方法，其中曝露半導體基體於含有除氟原子以外的鹵素原子的氣體的步驟係於

(請先閱讀背面之注意事項再填寫本頁)

表

訂

電

六、申請專利範圍

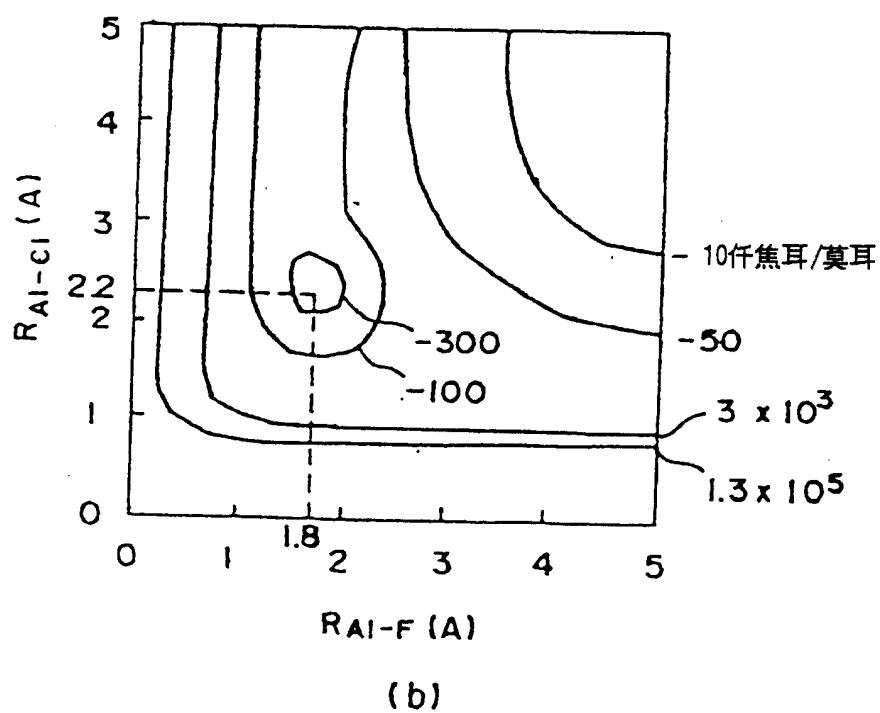
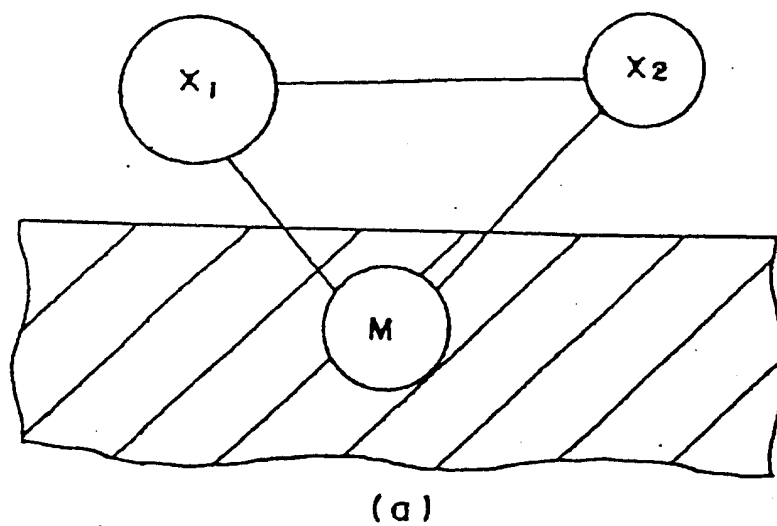
1 0 至 3 0 度的基體溫度實施。

8 . 如申請專利範圍第 1 項的方法，其中澱積金屬膜的步驟係於 1 8 0 至 2 6 0 度的基體溫度實施。

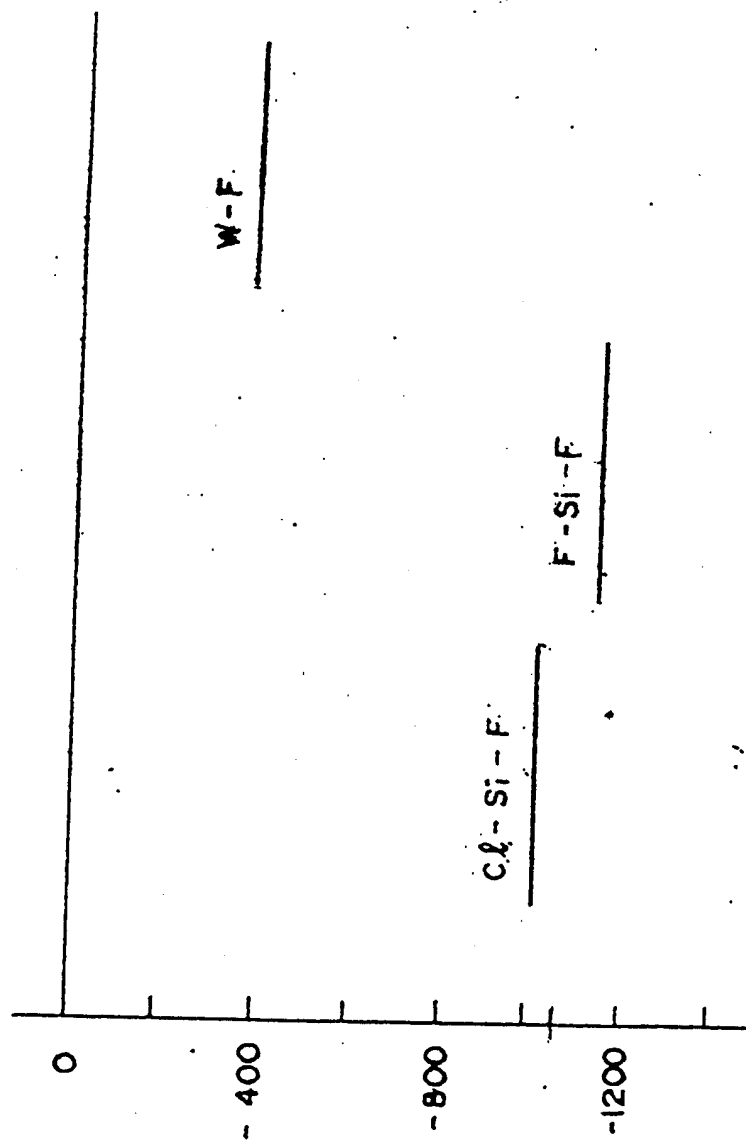
9 . 如申請專利範圍第 1 項的方法，其中澱積金屬膜的步驟係於 2 0 0 至 2 2 0 度的基體溫度實施。

(請先閱讀背面之注意事項再填寫本頁)

訂

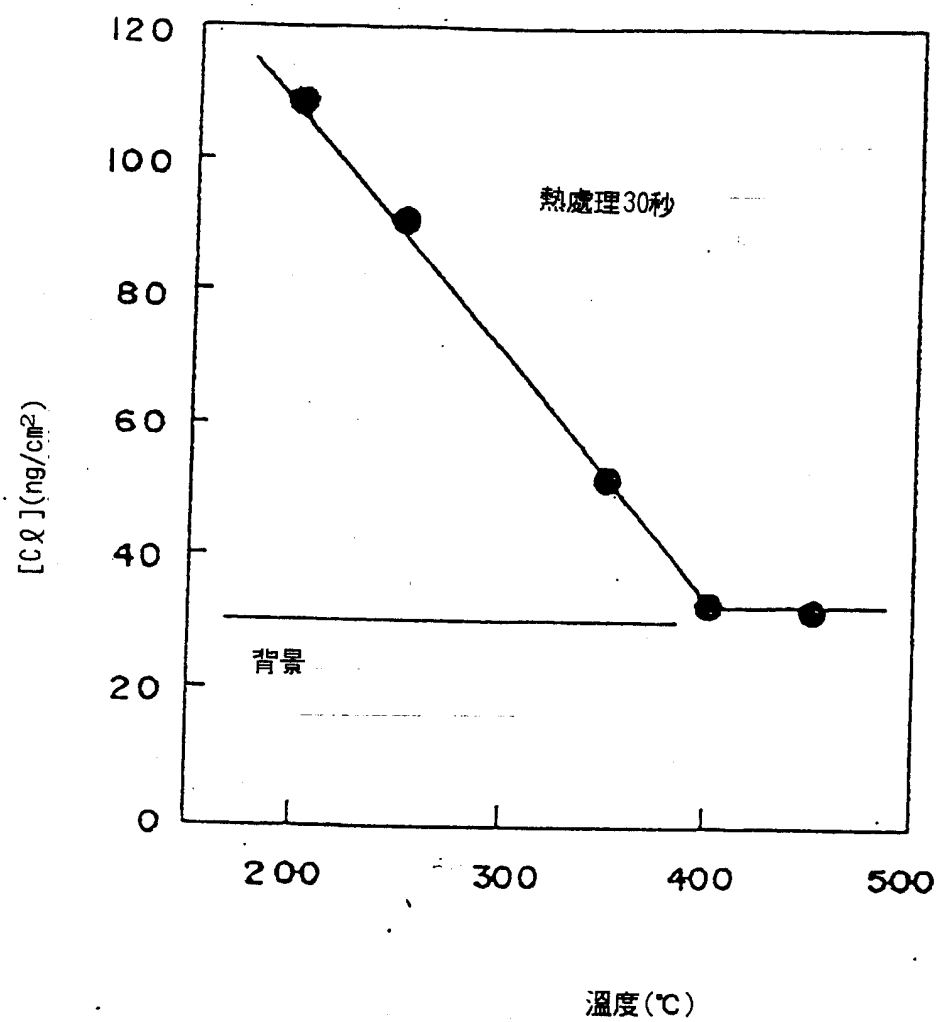


第1圖

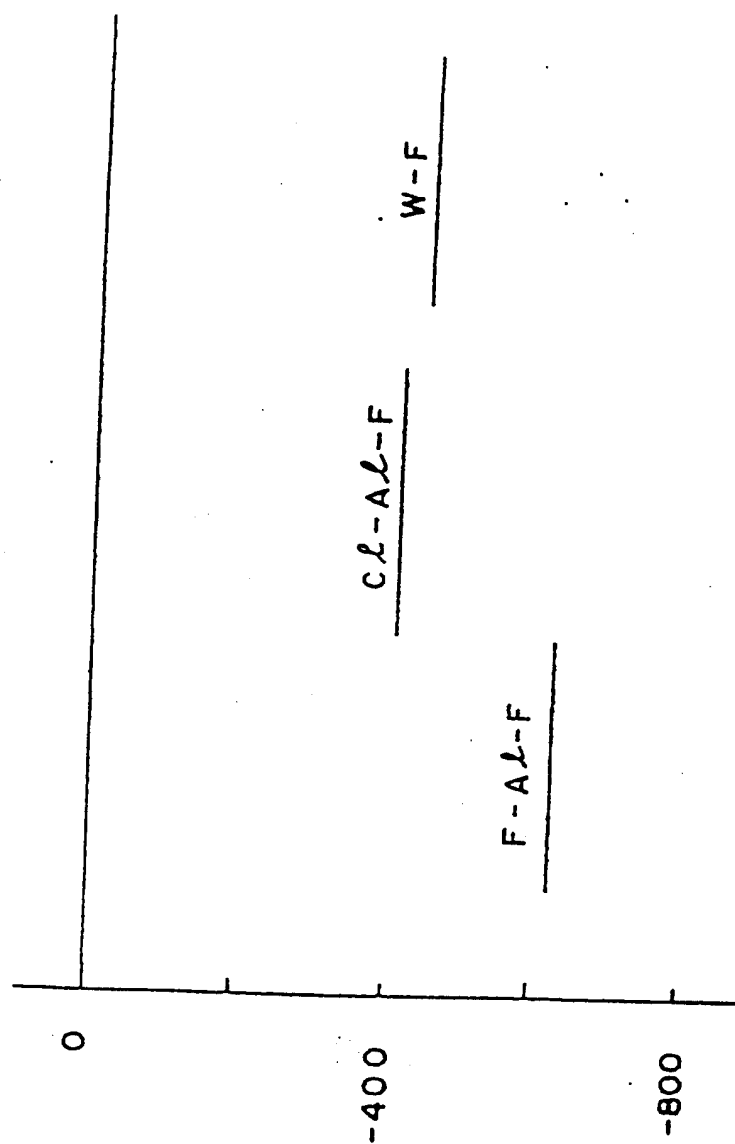


位能(仟焦耳/莫耳)

第 2 圖

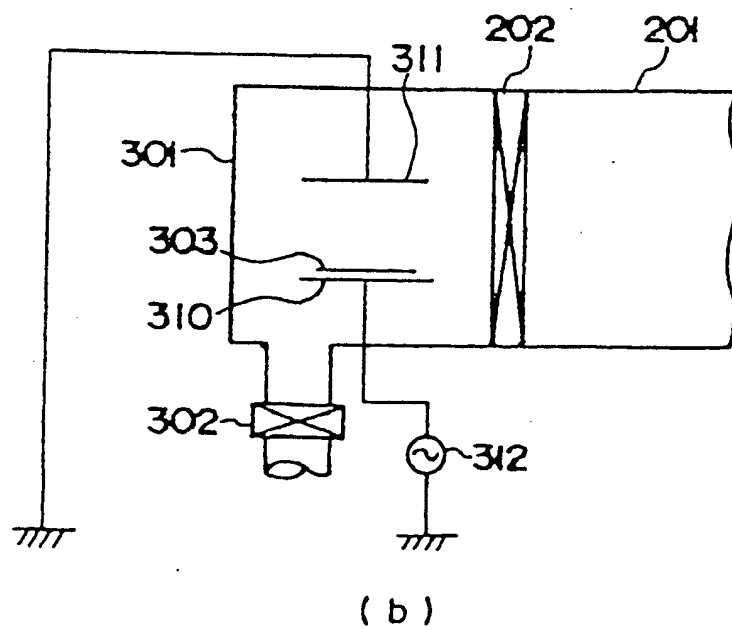
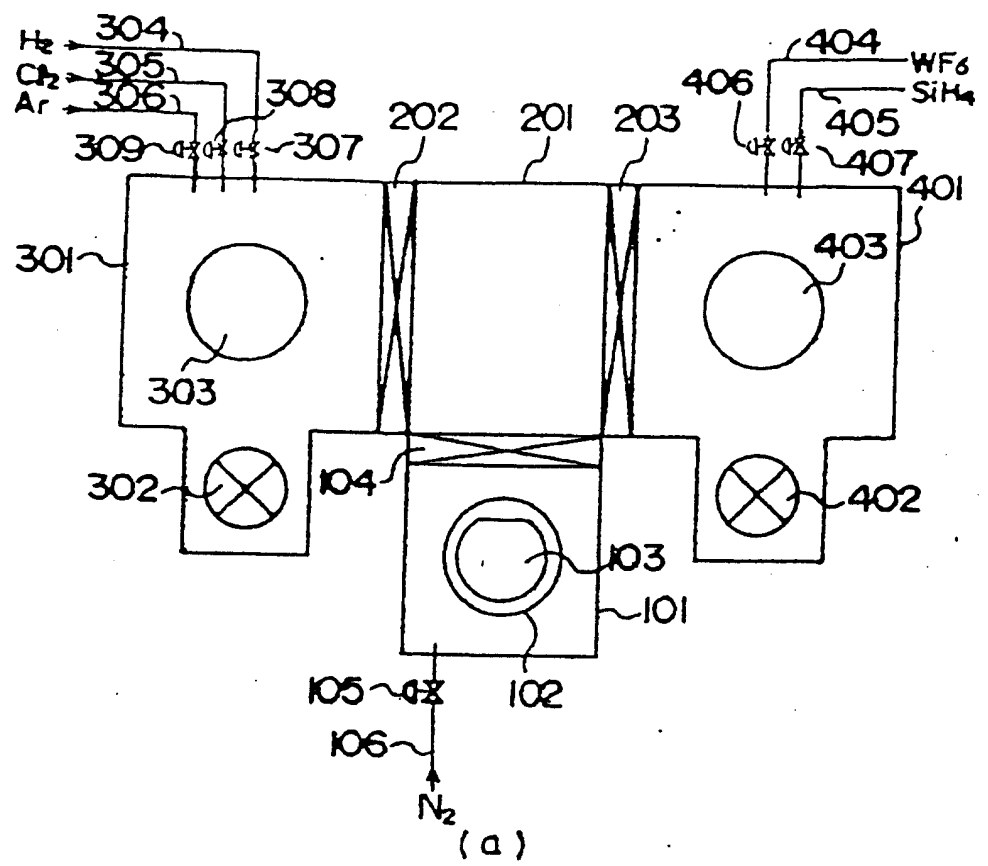


第 3 圖

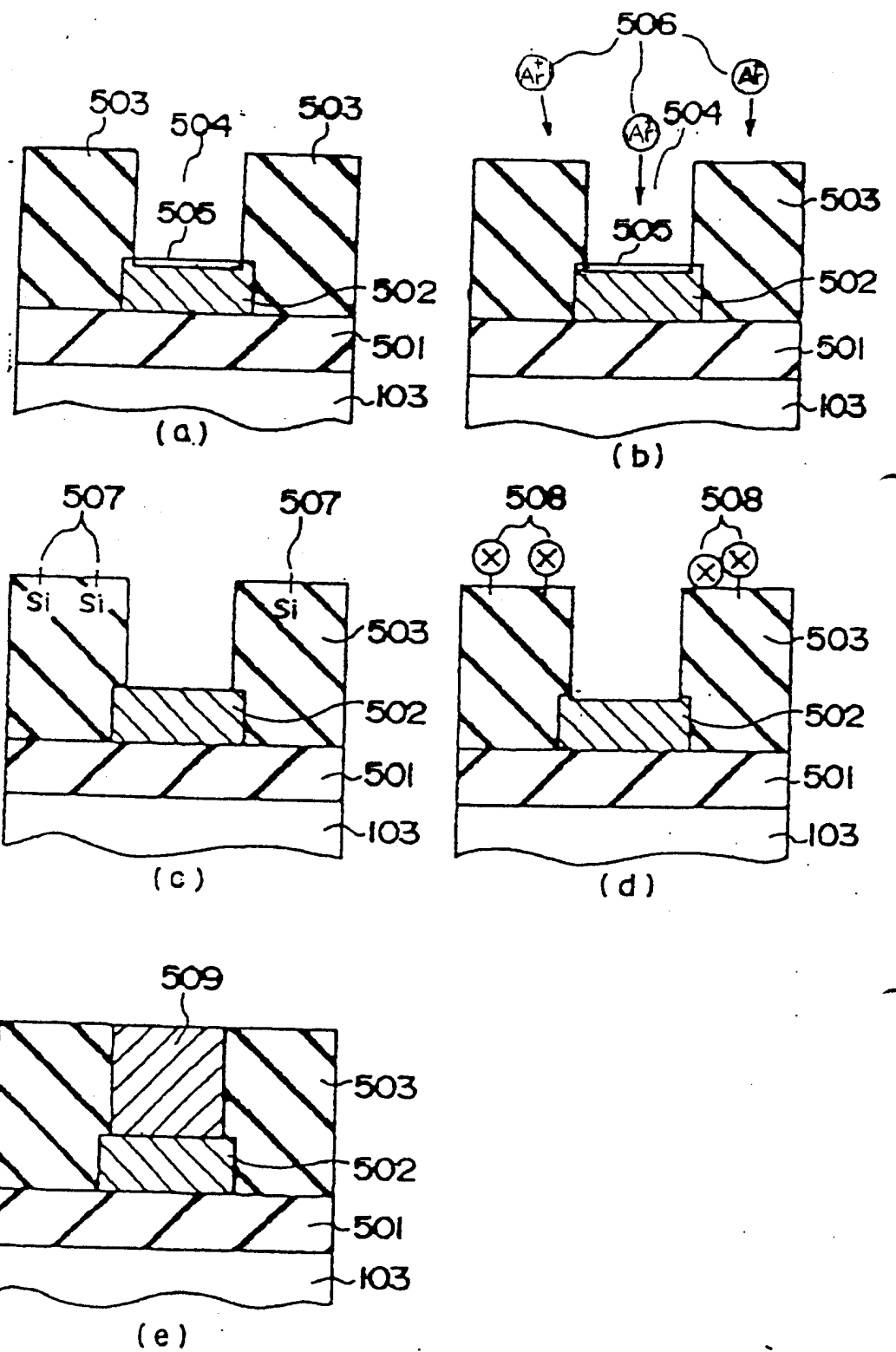


位能(仟焦耳/莫耳)

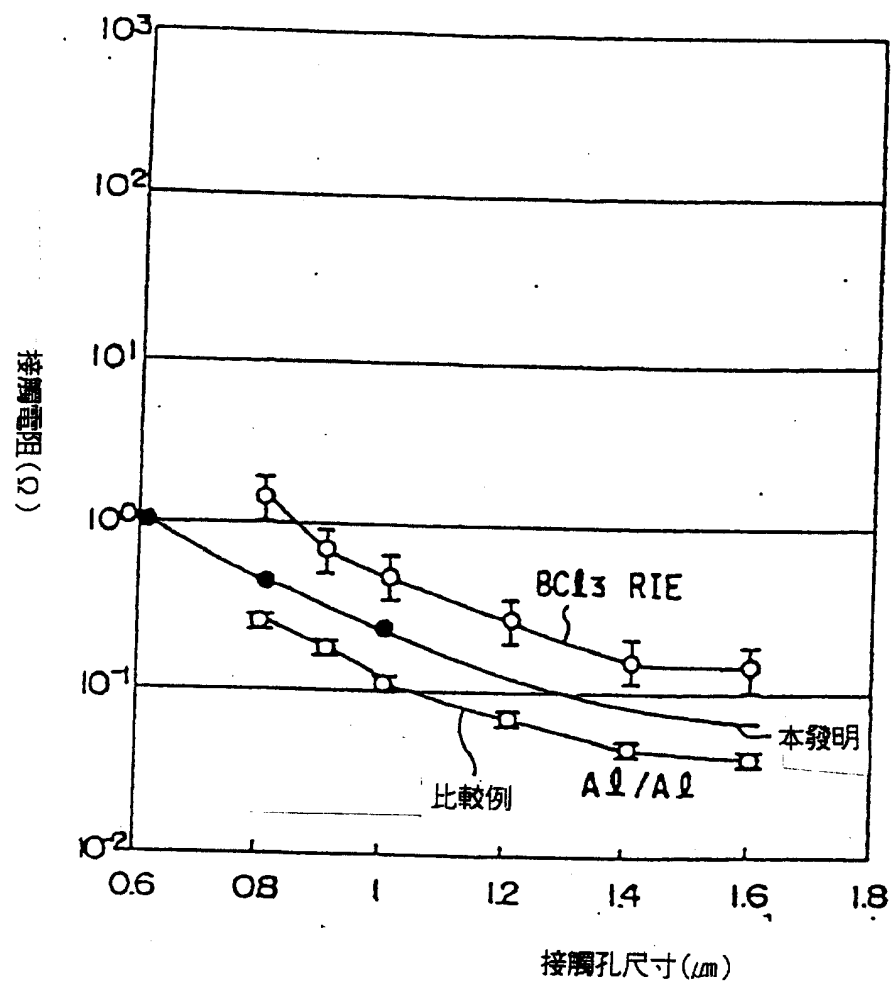
第4圖



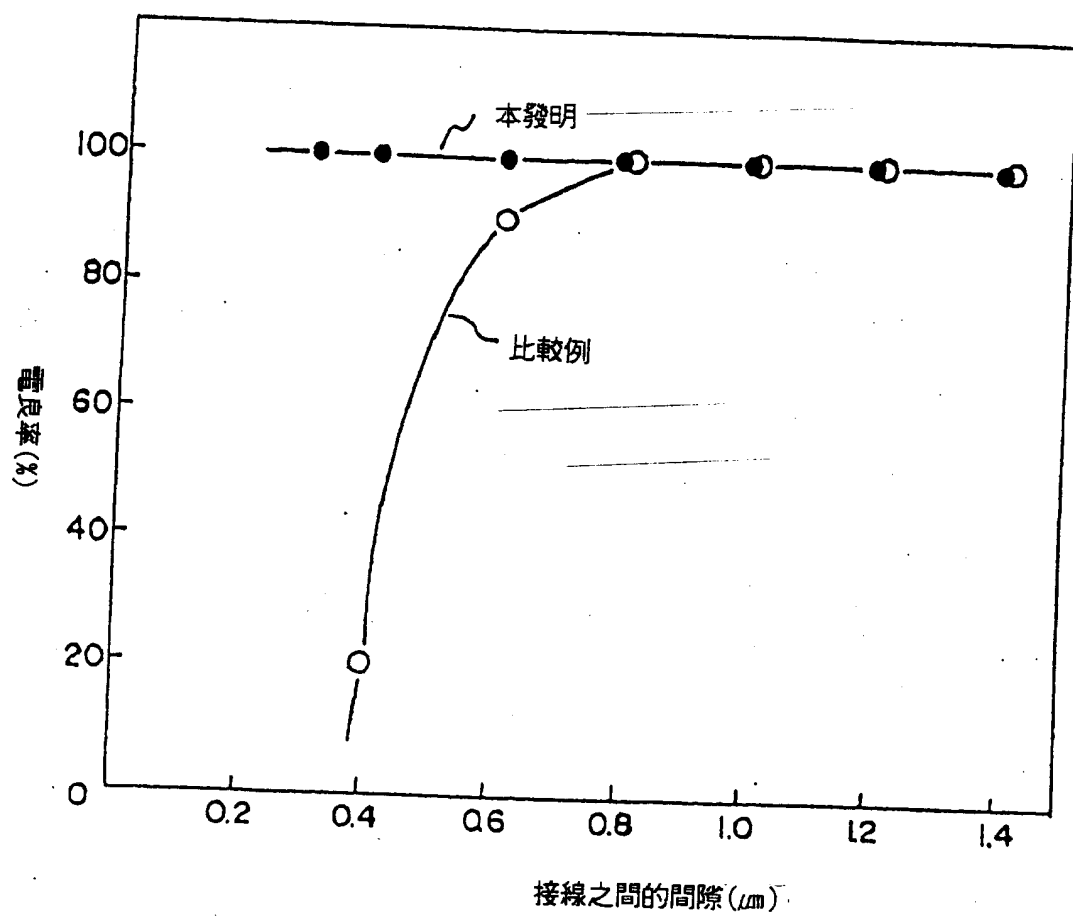
第 5 圖



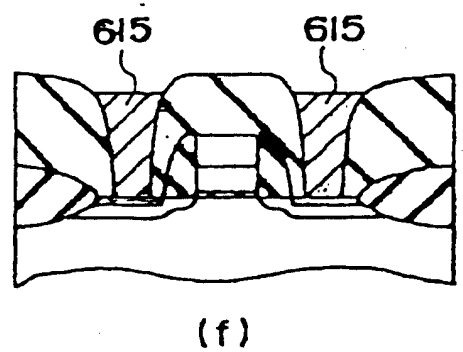
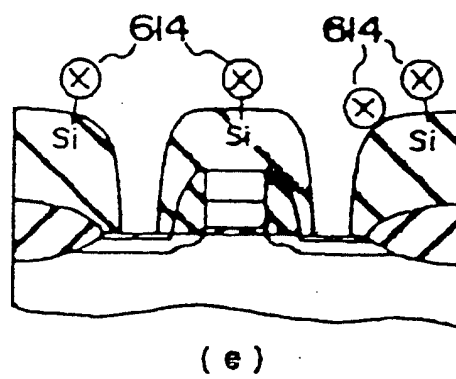
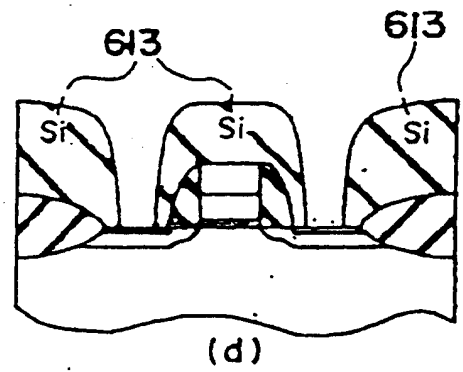
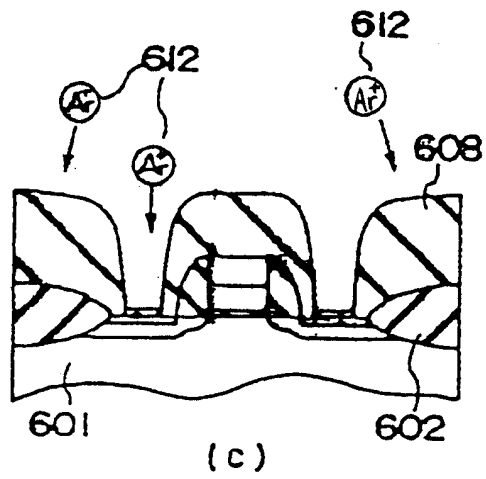
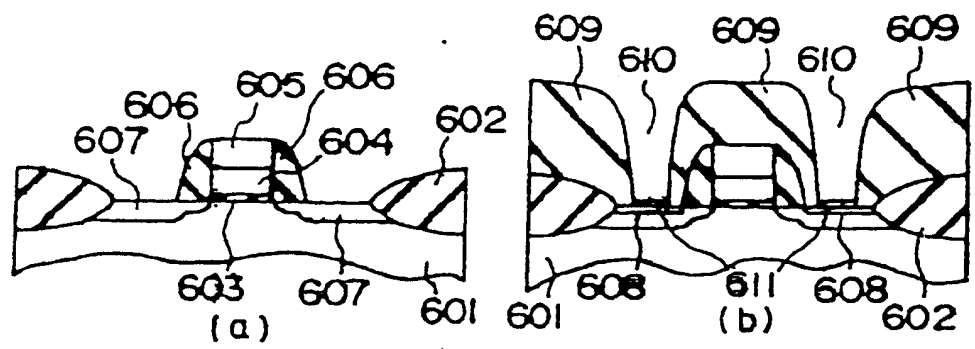
第 6 圖



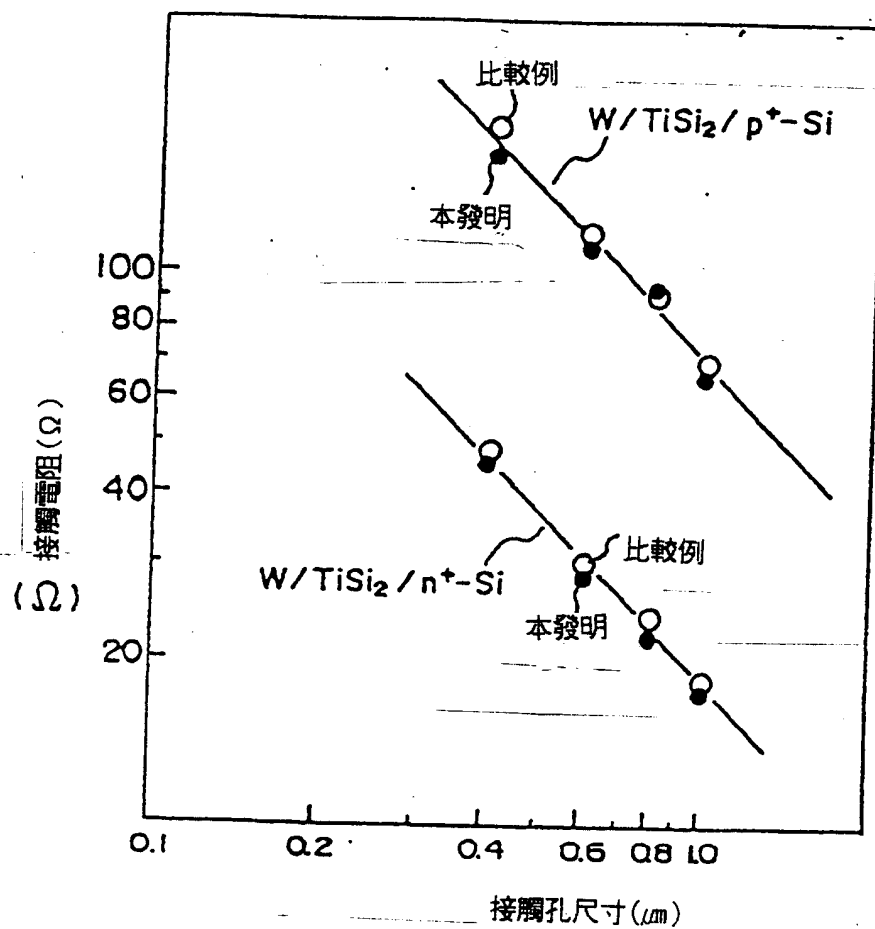
第 7 圖



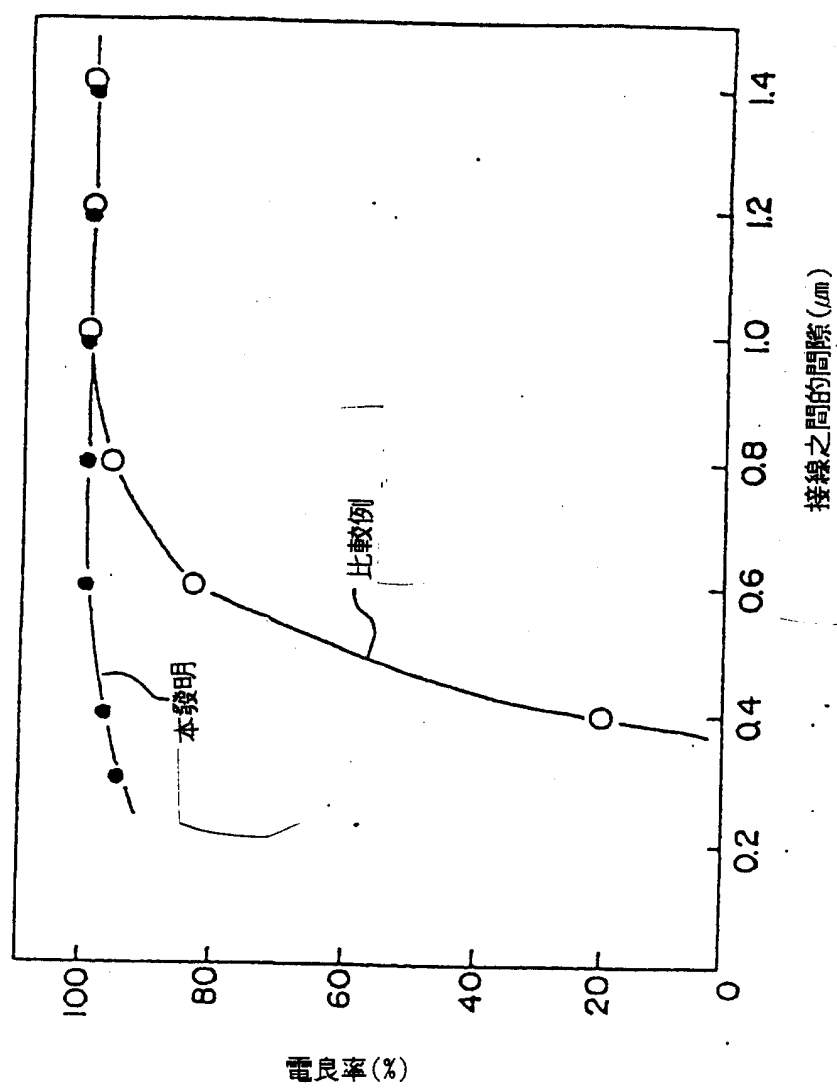
第 8 圖



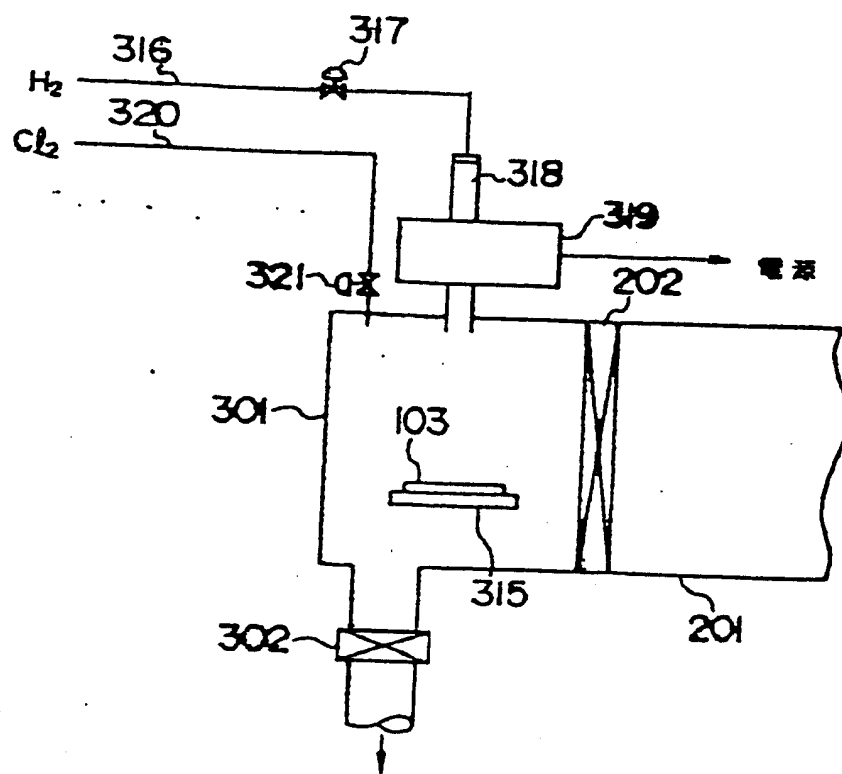
第 9 圖



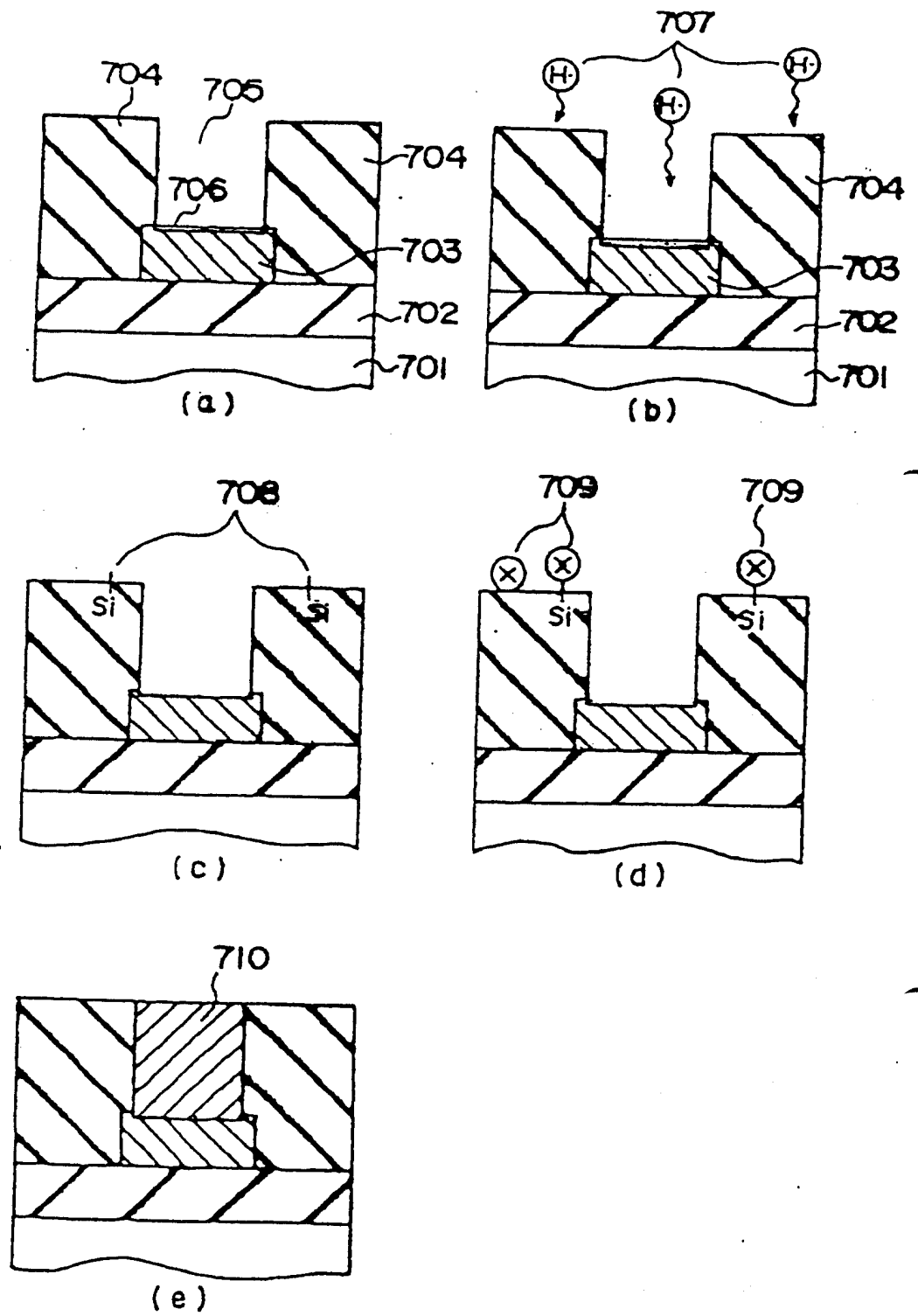
第10圖



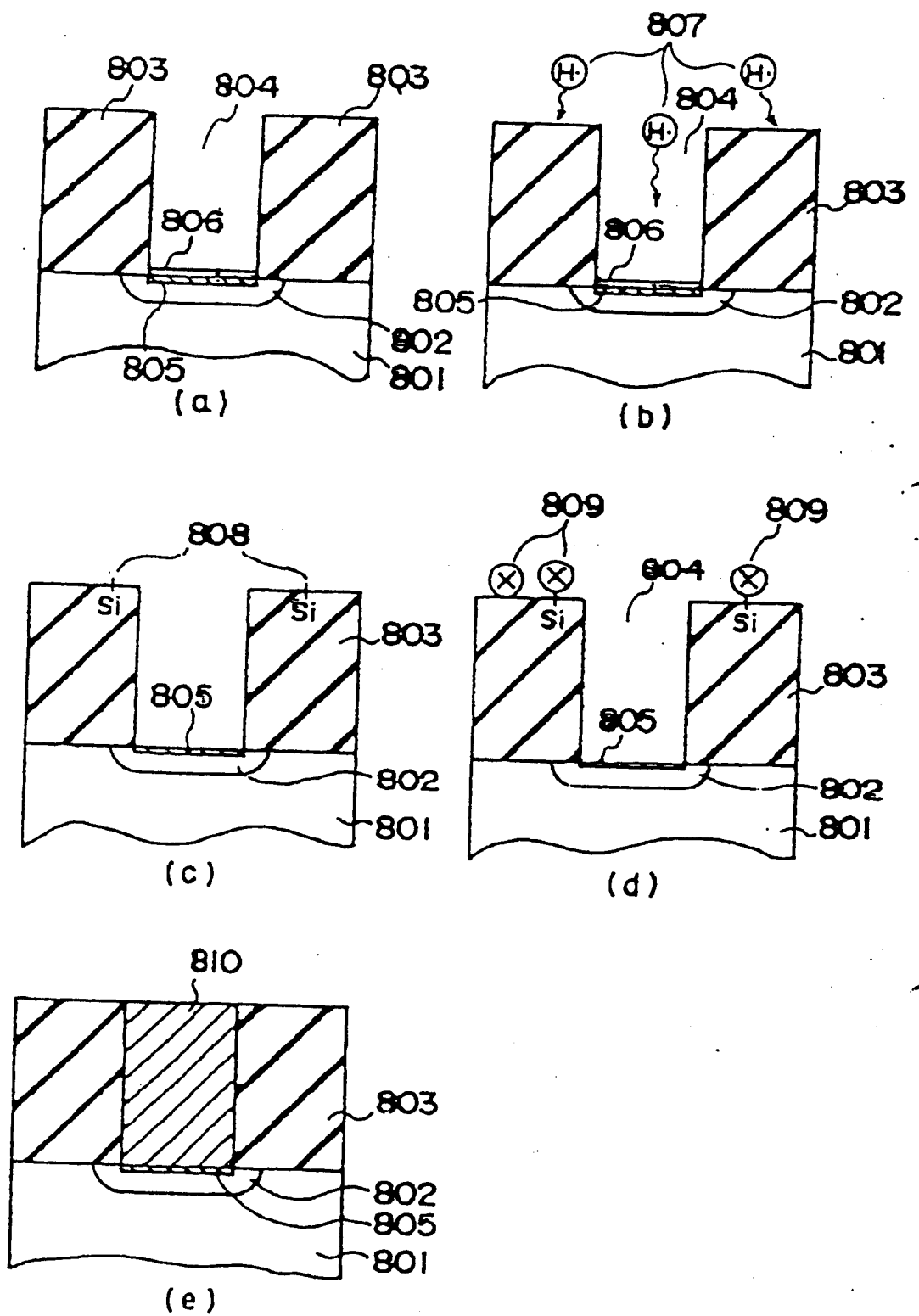
第11圖



第12圖



第13圖



第14圖