RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 497 616**
(A n'utiliser que pour les commandes de reproduction).

A1

DEMANDE DE BREVET D'INVENTION

(21) **N° 81 00421**

(54) **Générateur de vibrations numériques corrigées.**

(51) Classification internationale (Int. Cl. ³). H 03 K 13/02.

(22) Date de dépôt..... 7 janvier 1981.
(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 27 du 9-7-1982.

(71) Déposant : Société dite : TEKTRONIX, INC., résidant aux EUA.

(72) Invention de : Philip Stephen Crosby et Dale A. Jordan.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Jean Maisonnier, ingénieur-conseil,
28, rue Servient, 69003 Lyon.

La présente invention a trait au domaine des convertisseurs analogiques-numériques et plus particulièrement à un appareil et un procédé pour améliorer la précision et la résolution, ou pouvoir séparateur, d'un indicateur numérique.

Au cours du processus de convertion de signaux analogiques en signaux numériques, certaines erreurs sont introduites dans le signal numérique de sortie. Des sources-type d'erreurs sont les erreurs bien connues dites de suppression, les erreurs de facteur de proportionalité, les erreurs de linéarité et de non-monotonicité. Une autre source d'erreur concerne le processus de quantification proprement dit.

Connue sous le nom d'erreur de quantification, cette erreur se produit lorsqu'on applique un signal continu à un dispositif quantificateur. Le signal continu est quantifié en le compartimentant en gammes discrètes. Toutes les valeurs analogiques qui se trouvent dans une gamme déterminée sont représentées par le même code numérique, qui correspond à une valeur d'entrée analogique de gamme nominale intermédiaire.

Un point de coupure, désigné en n, est défini comme étant la tension d'entrée analogique à laquelle il est également probable que le code de sortie numérique sera soit n, soit n + 1. Par conséquent, il existe une erreur inhérente de quantification de $\pm$ ½ bit moins significatif (BMS) dans le processus de conversion analogique-numérique. Des méthodes antérieures visant à réduire cette tension d'erreur comportent l'accroissement du nombre de bits dans le code de sortie.

Suivant la présente invention, un générateur de vibrations numériques produit une séquence d'états de vibration. Cette séquence d'états de vibration est transformée en tensions analogiques qui sont additionnées avec un signal analogique d'entrée avant que celui-ci soit transformé en un signal numérique par un quantificateur. Les états de vibration comportent deux caractéristiques exceptionnelles. La première est un schéma d'inversion de bit dans lequel la même séquence d'états de vibration est utilisée pour obtenir une résolution maximale du quantificateur. La seconde caractéristique réside dans l'inclusion d'un composant de vibration qui soit égal à l'équivalent analogique d'un nombre entier de BMS afin d'améliorer statistiquement la précision du quantificateur.

Par conséquent, l'un des buts de la présente invention consiste à prévoir un moyen pour améliorer la précision d'un quantificateur.

Un autre but de la présente invention consiste à prévoir un moyen

permettant d'améliorer la résolution d'un quantificateur.

L'invention, pour ce qui concerne tant son organisation que la méthode opérationnelle, ainsi que d'autres avantages et buts qui la caractérisent, sera mieux comprise si l'on se réfère à la description qui suit et au dessin annexé, donné à titre d'exemple. Toutefois, il est entendu que le mode de réalisation décrit ne vise nullement à limiter l'invention, car il n'est donné qu'à titre d'illustration pour permettre aux spécialistes dans l'art d'en comprendre totalement les principes et le mode d'application dans un cas pratique déterminé, ce qui permet d'y apporter des modifications sans s'écarter desdits principes.

L'unique Figure du dessin annexé montre un schéma synoptique d'une disposition de circuit destinée à améliorer la précision et la résolution d'un indicateur numérique suivant la présente invention.

Si l'on se réfère maintenant à l'unique Figure du dessin, on voit que le signal analogique que l'on doit convertir en signal numérique ou digital est introduit dans le système par une ligne d'entrée 100 qui l'applique à l'amplificateur sommateur ou additionneur 50. Ce signal d'entrée est également appliqué à un générateur 10 de signaux d'horloge qui engendre effectivement une impulsion d'horloge à la fin de chaque période répétitive du signal d'entrée. La sortie du générateur d'impulsions d'horloge 10 est appliquée à l'entrée d'horloge (CK) du compteur 30.

Le compteur 30 reçoit également une impulsion de remise à zéro par la ligne d'entrée 20. L'impulsion de remise à zéro est appliquée à l'entrée de remise à zéro du compteur 30 de façon à permettre le démarrage du système. Cette impulsion de remise à zéro peut être engendrée par un phénomène extérieur au système de numération ou de chiffrage, par exemple une séquence de mise en circuit. Le compteur 30 peut être par exemple un compteur classique à sortie binaire. On n'a représenté un compteur à cinq bits de type classique que dans un but explicatif. Dans le circuit représenté, la sortie Q_0 est celle du BMS (bit le moins significatif), tandis que la sortie Q_4 est celle du BPS (bit le plus significatif) du mot de sortie du compteur.

Les sorties du compteur 30 sont reliées directement aux entrées des données du convertisseur numérique-analogique 40 (CNA). Ce convertisseur CNA 40 peut être de tout type disponible dans le commerce, et le nombre de sorties qu'il comporte doit correspondre, naturellement, au nombre de bits du mot de sortie du compteur 30. Par conséquent, on a

représenté un CNA de 5 bits. La sortie de ce convertisseur CNA 40 est appliquée à une entrée d'un dispositif additionneur 50 dont l'autre sortie reçoit le signal analogique d'entrée original. Le dispositif additionneur 50 peut comporter un amplificateur opérationnel, un réseau résistif, ou des composants similaires.

La sortie de l'amplificateur additionneur 50 est appliquée à l'entrée d'un indicateur ou chiffreur de forme d'onde 60. Ce dernier peut être constitué par n'importe quel indicateur de forme d'onde de type classique, comportant un quantificateur, un générateur d'impulsions d'horloge et des accumulateurs appropriés destinés à accumuler précisément des échantillons successifs du signal quantifié. Dans un but uniquement d'illustration, on a utilisé un quantificateur à 8-bits dans l'indicateur de forme d'onde 60. Ce dernier affiche l'erreur de quantification mentionnée plus haut, soit ½ BMS. Le quantificateur à 8 bits proposé à titre d'exemple non-limitatif fonctionne sous une tension maximale d'entrée de 10 Volts. Dans un tel quantificateur, l'équivalent analogique d'entrée analogique en BMS du mot numérique de sortie est de 39,1 millivolts.

Les lignes de sortie du compteur 30 sont reliées aux entrées du CNA 40 de telle sorte que ce dernier produit des tensions de sortie conformément au Tableau ci-après :

Etat du compteur	Sortie du CNA (en millivolts)
00000	0
00001	19,5 - ½ BMS
00010	9,8 - 1/4 BMS
00011	29,3 - 3/4 BMS
00100	4,9 - 1/8 BMS
00101	24,4 - 5/8 BMS
00110	14,7 - 3/8 BMS
00111	33,6 - 7/8 BMS
01000	78,2 - 2 BMS
01001	97,7 - 2 ½ BMS
01010	88,0 - 2 1/4 BMS
01011	107,5 - 2 3/4 BMS
01100	83,1 - 2 1/8 BMS
01101	102,6 - 2 5/8 BMS

01110	92,9 - 2 3/8 BMS
01111	111,8 - 2 7/8 BMS
10000	39,1 - 1 BMS
10001	58,6 - 1 ½ BMS
10010	48,9 - 1 1/4 BMS
10011	68,4 - 1 3/4 BMS
10100	44,0 - 1 1/8 BMS
10101	63,5 - 1 5/8 BMS
10110	53,8 - 1 3/8 BMS
10111	72,7 - 1 7/8 BMS
11000	117,3 - 3 BMS
11001	136,8 - 3 ½ BMS
11010	127,1 - 3 1/4 BMS
11011	146,6 - 3 3/4 BMS
11100	122,2 - 3 1/8 BMS
11101	141,7 - 3 5/8 BMS
11110	132,0 - 3 3/8 BMS
11111	150,9 - 3 7/8 BMS

Après avoir reçu une impulsion de remise à zéro, le compteur 30 se retrouve dans son état initial (00000). Au terme de chaque période de répétition du signal analogique continu d'entrée, une impulsion d'horloge est engendrée par le générateur de signaux d'horloge 10. Cette impulsion d'horloge est appliquée à l'entrée d'horloge du compteur binaire 30 qui produit les 32 états de compteur représentés dans le tableau ci-dessus. Chaque répétition du signal d'entrée détermine une sortie individuelle discrète du convertisseur numérique-analogique 40. On peut constater d'après ce tableau que la sortie du convertisseur CNA 40 est amenée à passer par 32 états de vibration, chacun desquels est progressivement ajouté au signal d'entrée avant le processus de quantification de 8 bits qui se déroule dans l'indicateur ou chiffreur de forme d'onde 60.

On comprendra plus clairement le fonctionnement du circuit suivant la présente invention si l'on se réfère à l'unique Figure du dessin annexé au cours de la lecture de la présente description. Le compteur est remis à zéro par un moyen extérieur quelconque (non représenté) et sa sortie reprend son état initial (00000). La répétition initiale du signal analogique est additionnée à la sortie du convertisseur CNA 40, qui est à

zéro à cet instant, et chiffrée par le chiffreur ou indicateur de forme d'onde 60. Bien entendu, ce processus devrait produire un signal numérique de sortie basé sur la résolution et la précision du quantificateur à huit bits dudit indicateur ou chiffreur de forme d'onde 60.

Ainsi, on a l'expression $[A] \Longrightarrow [D_O]$, où A désigne la séquence initiale des valeurs analogiques d'entrée et D_O la séquence initiale des valeurs de sortie. Au terme de la première répétition du signal analogique d'entrée, le générateur 10 de signaux d'horloge engendre effectivement un signal d'horloge et l'applique au compteur binaire 30. La sortie de ce dernier augmente d'une unité pour passer à 00001. Comme le montre le tableau ci-dessus, le convertisseur numérique-analogique 40 transforme cette sortie de compteur en un équivalent analogique de ½ BMS du quantificateur du circuit. Cette valeur analogique est additionnée au signal analogique d'entrée dans l'additionneur 50 pour former la séquence $[A + \frac{1}{2}\ BMS]$. Cette séquence est convertie en valeurs numériques afin de fournir la séquence numérique $[D_1]$. Les séquences $[D_O]$ et $[D_1]$ peuvent être ajoutées l'une à l'autre pour constituer une nouvelle séquence $[D_{O+1}]$.

L'effet produit par le processus ci-dessus réside essentiellement dans le fait qu'il double la résolution ou la définition du quantificateur à huit bits. On peut prouver, par une manipulation mathématique appropriée, que la nouvelle séquence $[D_{O+1}]$ est égale à la sortie numérique produite par un quantificateur à neuf bits fonctionnant sur la séquence analogique $[A + 1/4\ BMS]$. Le quantificateur possède maintenant 512 (2^9) au lieu de 256 (2^8) niveaux de quantification efficace. Par conséquent, cette résolution a été doublée. Si cette séquence est répétée plusieurs fois, la sortie du quantificateur sera égale à la quantification à 10-bits de l'entrée analogique $[A + 3/8\ BMS]$. Il s'ensuit qu'après un nombre déterminé de répétitions (2^R) le nombre de niveaux de quantification effective (Q) sera le suivant :

$$Q = 2^{(M+R)} \qquad (1)$$

où M = nombre de bits du quantificateur

R = exposant de la puissance de deux, égale au nombre de répétitions.

Par exemple, dans un mode préféré de réalisation, la séquence ci-dessus est répétée huit fois pour donner :

$$\text{Répétitions} = 2^R$$

$$8 = 2^R$$

$$R = 3$$

Ainsi, le nombre de niveaux de quantification effective est le suivant :

$$Q = 2^{(M+R)}$$

$$Q = 2^{(8+3)}$$

$$Q = 2^{11}$$

Par conséquent, le quantificateur original à 8 bits possède désormais la résolution effective d'un quantificateur à 11 bits. De même, l'erreur de quantification a été réduite de ½ BMS d'un quantificateur à 8 bits à

$$\tfrac{1}{2}\left(1 - \frac{1}{2}\right) \text{ BMS} \qquad (2)$$

La présente invention compense également des erreurs survenant dans l'emplacement de chacun des points de coupure dans le quantificateur. Par exemple, le premier point de coupure peut ne pas se produire à exactement + ½ BMS ou les différences entre des points de coupure peuvent ne pas être égales ou changer de façon uniforme. La présente invention compense la séquence de vibrations sus-indiquée par des multiples entiers d'un BMS. On peut constater cela d'après le Tableau 1 où, après les huit premières répétitions, les huit répétitions suivantes sont compensées par deux BMS, les huit suivantes sont ensuite compensées par 1 BMS et les dernières huit répétitions sont compensées par 3 BMS. Ainsi, dans le mode préféré de réalisation que montre l'unique Figure du dessin annexé, les erreurs d'emplacement des quatre points adjacents de coupure sont pesés ensemble dans la combinaison des 32 séquences numériques engendrées par le quantificateur. En supposant que les erreurs de points de coupure sont réparties au hasard, l'erreur efficace sera réduite par un facteur égal à la racine carrée du nombre de points de coupure traversés par le signal compensé. Ainsi, dans l'exemple ci-dessus les erreurs sont réduites d'un facteur de 2.

On remarquera dans la description qui précède que celle-ci n'a pas été surchargée par l'inclusion de grandes quantités de détails et d'informations concernant des sujets tels que la disposition des circuits, la temporisation, et similaires, attendu que de tels renseignements sont bien connus des spécialistes dans l'art. Par conséquent, il apparaîtra clairement à ces derniers que l'on peut apporter de nombreux changements et

modifications au mode particulier de réalisation de l'invention qui a été décrit plus haut, sans s'écarter cependant des principes de base de l'invention, prise dans son aspect le plus large.

REVENDICATIONS

1. Générateur numérique de vibrations, destiné à engendrer une séquence de tensions de vibration devant être combinées avec un signal analogique d'entrée avant qu'il soit transformé en un signal numérique par un quantificateur à m-bits, ce générateur étant caractérisé en ce qu'il comprend :

a) un moyen générateur d'impulsions d'horloge pour produire une impulsion à un taux de répétition égal à celui du signal analogique d'entrée;

b) un moyen à n-bits pour effectuer la conversion du signal numérique en une valeur de vibration analogique;

c) un moyen compteur de n-bits pour compter lesdites impulsions d'horloge, les sorties de ce moyen compteur étant appliquées aux entrées de commande dudit moyen convertisseur numérique-analogique, et

d) un moyen sommateur pour combiner le signal analogique d'entrée avec ladite valeur de vibration analogique et dont la sortie est appliquée à l'entrée du quantificateur à m-bits.

2. Un système convertisseur analogique-numérique caractérisé en ce qu'il comprend :

a) un moyen quantificateur à m-bits pour effectuer la conversion d'un signal analogique d'entrée en un signal numérique de sortie;

b) un moyen générateur d'impulsions d'horloge pour produire une impulsion à un taux de répétition égal à celui dudit signal analogique d'entrée;

c) un moyen à n-bits pour assurer la conversion d'un signal numérique en une valeur analogique de vibration;

d) un moyen compteur à n-bits pour compter lesdites impulsions d'horloge, dont la sortie est appliquée aux entrées de commande dudit moyen convertisseur numérique-analogique, et

e) un moyen sommateur pour combiner le signal analogique d'entrée avec ladite valeur analogique de vibration, et dont la sortie est appliquée à l'entrée dudit quantificateur à m-bits.

3. Un générateur selon l'une ou l'autre des Revendications 1

et 2, caractérisé en ce que ledit moyen compteur à n-bits comprend un compteur binaire à n-bits.

4. Un générateur selon la Revendication 3, caractérisé en ce que les 2^n états de sortie dudit compteur binaire à n-bits engendrent un nombre correspondant desdites valeurs analogiques de vibration qui sont constantes à chaque répétition dudit signal d'entrée analogique.

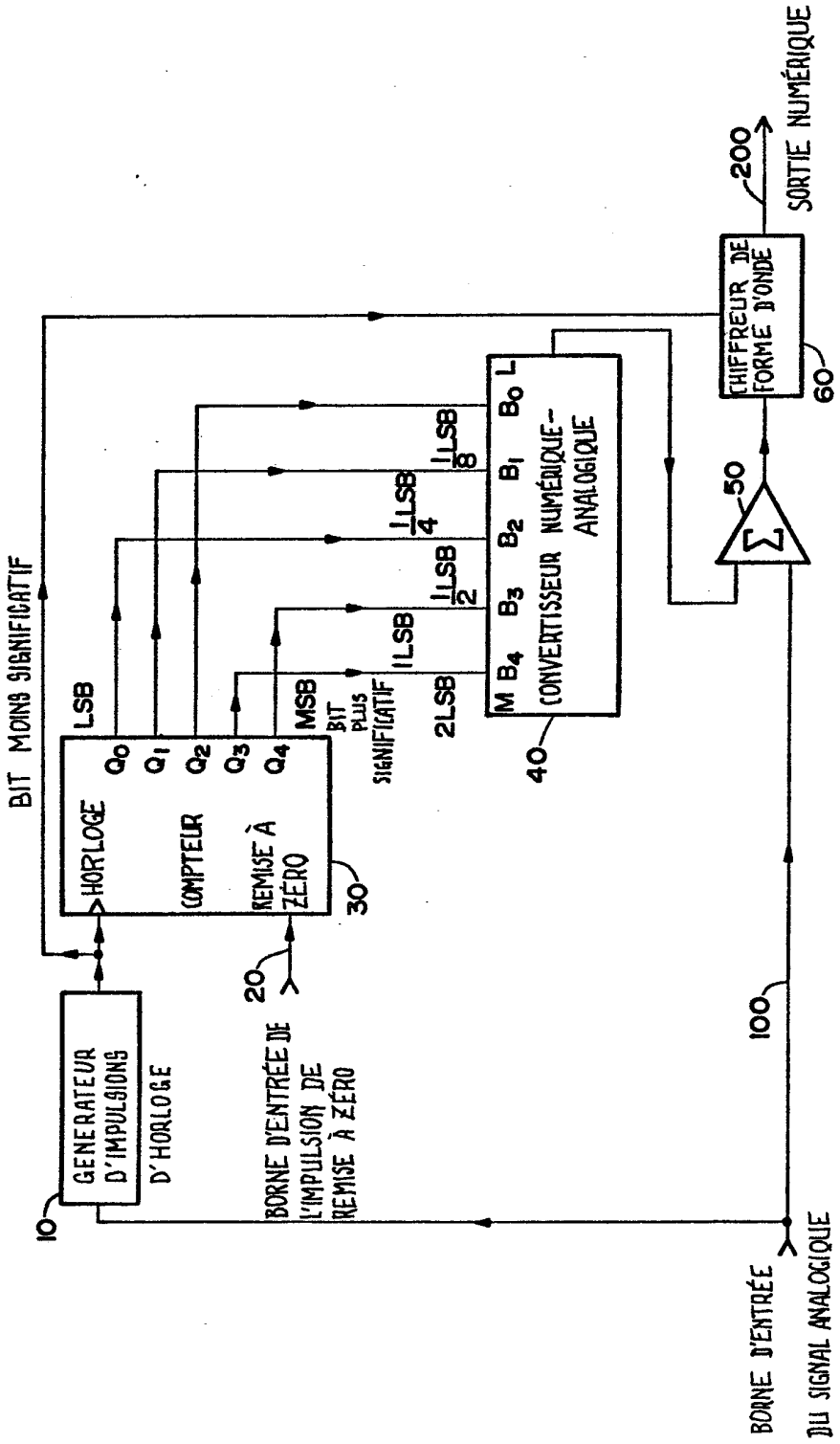
5. Un générateur selon la Revendication 3, caractérisé en ce que, après 2^R répétitions du signal analogique d'entrée, le nombre Q de niveaux de quantification effective du quantificateur à m-bits est égal à $2^{(M+R)}$.

6. Générateur selon la Revendication 3, caractérisé en ce que le premier état de sortie du compteur binaire à n-bits rend ledit moyen convertisseur numérique-analogique à n-bits apte à produire une tension de vibration égale à zéro; que le second état de sortie produit une tension de vibration égale à ½ BMS(bit le moins significatif) de la sortie quantifiée; que le troisième état de sortie produit une tension de vibration égale aux 3/4 de BMS de la sortie quantifiée; que le cinquième état de sortie produit une tension de vibration égale à 1/8 de BMS de la sortie quantifiée; que le sixième état de sortie produit une tension de vibration égale aux 5/8 de BMS de la sortie quantifiée; que le septième état de sortie produit une tension de vibration égale aux 3/8 de BMS de la sortie quantifiée, et enfin que le huitième état de sortie produit une tension de vibration égale aux 7/8 de BMS.

7. Un générateur selon la Revendication 6, caractérisé en ce que les neuvième à seizième états de sortie dudit compteur binaire à n-bits rendent ledit moyen convertisseur numérique-analogique apte à produire une tension de vibration supérieure de 2 BMS à chacun desdits premier à huitième états; que les dix-septième à vingt-quatrième états de sortie produisent une tension de vibration supérieure à 1 BMS à chacun des premier à huitième états précités; que les dix-septième à vingt-quatrième états de sortie produisent une tension de vibration supérieure de 1 BMS à chacun desdits premier à huitième

états, et que les vingt-quatrième à trente-deuxième états de sortie produisent une tension de vibration supérieure de 3 BMS à chacun desdits premier à huitième états de sortie.

PL UNIQUE


SORTIE NUMÉRIQUE
200
CHIFFREUR DE FORME D'ONDE
60
50
CONVERTISSEUR NUMÉRIQUE-ANALOGIQUE
40
M B4 B3 B2 B1 B0 L
1/8 LSB
1/4 LSB
1/2 LSB
1 LSB
2 LSB
MSB
BIT PLUS SIGNIFICATIF
LSB
Q0 Q1 Q2 Q3 Q4
HORLOGE
COMPTEUR
REMISE À ZÉRO
30
BIT MOINS SIGNIFICATIF
GENERATEUR D'IMPULSIONS D'HORLOGE
10
20
BORNE D'ENTRÉE DE L'IMPULSION DE REMISE À ZÉRO
100
BORNE D'ENTRÉE DU SIGNAL ANALOGIQUE