

公告本

申請日期	89. 7. 4
案 號	89113224
類 別	H01L 21/20

A4
C4

468211

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	製造包括金屬氧化物介面及矽之半導體結構之方法
	英 文	"METHOD FOR FABRICATING A SEMICONDUCTOR STRUCTURE INCLUDING A METAL OXIDE INTERFACE WITH SILICON"
二、發明人	姓 名	1. 傑莫爾 雷丹尼 2. 雷文德瑞那斯 德魯帕得 3. 辛義 游
	國 籍	1. 法國 2. 3. 美國
	住、居所	1. 美國亞歷桑那州吉爾伯特市西丹孚路822號 2. 美國亞歷桑那州查德勒市西泰森路4515號 3. 美國亞歷桑那州吉爾伯特市梅利爾路449號
三、申請人	姓 名 (名稱)	美商摩托羅拉公司
	國 籍	美國
	住、居所 (事務所)	美國伊利諾州史堪伯市東阿崗崑路1303號摩托羅拉中心
	代 表 人 姓 名	F. 強 莫辛格

經濟部智慧財產局員工消費合作社印製

468211

(由本局填寫)

承辦人代碼：
大 類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
美國 1999年07月15日 09/354,522 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

此申請案已於1999年7月15日在美國提出申請其專利申請案編號係09/354,522。

發明範疇

就大體而論，本發明係關於製造半導體結構之方法，此結構包括一個結晶金屬氧化物介面在矽基質與金屬氧化物間，較詳言之，係關於製造包括晶種層和高介電常數氧化物之介面的方法。

發明背景

關於甚多裝置應用，為了隨後磊晶生長單晶薄膜在矽上，最需要一個有序而穩定之矽(Si)表面，例如用於不變性高密度記憶器之鐵電體或高介電常數氧化物以及下一代MOS裝置。建立一有序之過渡層在Si表面上甚為重要，特別為了隨後生長單晶氧化物，例如鈣鈦礦。

此等氧化物的某些所報導之生長例如Si(100)上之BaO和BaTiO₃係以BaSi₂(立方)樣板為基準，經由在大於850°C之溫度下使用分子束磊晶法沉積四分之一的Ba之單層在Si(100)上。舉例而言，參閱：R. McKee等，應用物理文學 59(7), pp. 782-784 (1991年8月12日)；R. McKee等；應用物理文學 63(20); p. 2818-2820 (1993年11月15日)；R. McKee等；R. McKee等，Mat. Res. Soc. Symp. Proc.第21卷，pp. 131-135 (1991)；1993年7月6日所發證之美國專利案第5,225,031號，標題"沉積磊晶氧化物在矽基質上之方法及以此方法所製成之結構"及1996年元月9日所發證之美國專利案第5,482,003號，標題"沉積磊積鹼土氧化物在基質上

訂

線

五、發明說明(2)

之方法及以此方法所製成之結構"。建議具有 $c(4 \times 2)$ 結構之矽化鋇(SrSi_2)介面模式。舉例而言，參閱：R. McKee等，Phys. Rev. Lett 81(14), 3014 (1998年10月5日)。然而，此所建議之結構的源子能階模擬顯示：在昇高之溫度下它有可能呈不穩定。

業已完成：使用一個 SrO 緩衝層來生長 SrTiO_3 在矽(100)上。舉例而言參閱T. Tambo等，日本應用物理期刊，第37卷(1998) pp. 4454-4459。然而， SrO 緩衝層厚度是(100Å)藉以限制應用作為電晶體薄膜且遍歷生長期間不能維持結晶度。

此外， SrTiO_3 係使用 SrO 或 TiO_x 的厚氧化物層(60-120Å)予以生長在矽上。舉例而言，參閱：B. K. Moon等：日本應用物理期刊，第33卷(1994), pp. 1472-1477。此等厚緩衝層可能限制應用作為電晶體。

因此，須要用以製造具有矽之薄，穩定結晶矽酸鹽介面之方法。

發明總結

將上述問題及其他問題至少部份地解決而上述目的和其他者在製造半導體結構的方法中予以實現，此方法包括下列步驟：提供具有一個表面之矽基質，形成一晶種層(其中包含矽酸鹽結晶物料)在矽基質的表面上及形成一或數層之高介電常數氧化物在晶種層上。

圖式之簡述

述及圖式：

五、發明說明(3)

圖1舉例說明具有經形成在其上之許多氧化物層並依照本發明之半導體基質的截面圖；

圖2舉例說明半導體基質的截面圖其具有由依照本發明之結晶矽酸鹽層所形成之介面晶種層；及

圖3舉例說明依照本發明經形成在圖2中所舉例說明之結構上之高介電常數金屬氧化物層之截面圖。

較佳具體實施例之詳述

此專利案內容教導製造高介電常數(高-k)金屬氧化物(具有矽基質之一個介面)的方法。本方法係以金屬氧化物例如氧化鋇(SrO)，氧化鋇(BaO)，氧化鈣(CaO)，氧化鋯(ZrO_2)，氧化鈦(HfO_2)等與 SiO_2 的固態反應為基準而形成為了隨後生長鹼土金屬氧化物層所必須之穩定矽酸鹽晶種層。因此，所揭示者是生長鈣鈦礦氧化物例如 SrTiO_3 ， BaTiO_3 ， SrBaTiO_3 ， CaTiO_3 等的新穎方法。

為了形成新穎介面在矽(Si)基質與一或數層之高介電常數(高-k)金屬氧化物間，可使用各種途徑。將提供數個實例，自具有二氧化矽(SiO_2)在表面上之 Si 基質開始將二氧化矽揭示成為天然氧化物或經由利用熱或化學技術予以形成。 SiO_2 與非晶而非單晶，為了生長另外之單晶物料在基質上之目的，意欲：將單晶氧化物層提供作為介面。

現在述及各圖式，其中遍及各圖，相同元件以相同數字指示。圖1舉例說明具有表面12之矽基質10及在其上之一層14的 SiO_2 。在此特別具體實施例中，一旦將矽基質10顯露至空氣(氧)中，層14的 SiO_2 自然存在(天然氧化物)。

五、發明說明(4)

另種方式，層14的 SiO_2 可能以該預技藝中眾所周知之受控制方式有目的地形成，例如經由在高溫下施加氧至表面12上而使用熱形成，或以化學方式使用標準化學蝕刻方法。形成層14而具有5至100Å厚的範圍內之厚度，更特別具有10至25Å範圍內之厚度。

新穎晶種層(目前所討論者)係由在0至900°C下，沉積非晶金屬氧化物例如 SrO ， BaO 等18至 SiO_2 層14的表面16上予以形成。更特定言之，將Si基質10和非晶 SiO_2 層14加熱至低於 SiO_2 層14的昇華溫度(通常低於900°C)之溫度。此操作可在惰性周圍條件下在分子束磊晶室中或在化學或物理蒸氣沉積室中完成。

一旦將基質10適當加熱並將具有 SiO_2 層14在其上之基質10的表面12在氧大氣中在等於或小於 1×10^{-4} mBar之 O_2 壓下顯露至金屬18之射束下例如鋇(Sr)，鋇(Ba)，鈣(Ca)，鋯(Zr)，鈦(Hf)等而形成非晶氧化物至 SiO_2 氧化物14上如圖1中所舉例說明。在較佳之具體實施例中，射束是Ba或Sr其係經由電阻加熱流出單元或自e光束蒸發源而產生。在一特定實例中，將基質10和 SiO_2 層14暴露於Sr和氧 O_2 的針束下。 SrO 連合 SiO_2 而轉變 SiO_2 層14成為呈結晶形式之晶種層20(其係由 SrSiO_4 或 SrSiO_3 等所構成)，如圖2中所舉例說明。

此步驟提供形成穩定矽酸鹽在矽基質上，更特別是形成晶種層20。金屬氧化物層20的厚度是大概與 SiO_2 氧化物層14之相同厚度，更特別在5至100Å的範圍內而較佳厚度

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(5)

係在10至25Å之範圍內。此矽酸鹽層是結晶形並顯示2×1再建之次序。

在此特別具體實施例中，施加Sr和氧至層14的表面16並隨後加熱造成化學反應，形成 SrSiO_3 或 SrSiO_4 等作為晶種層20。在製造期間，將此生長使用反射高能電子繞射(RHEED)技術予以監測，此等技術充分載於該項技藝中且可將它就地使用，即：當在生長室內實施暴露步驟時。使用RHEED技術來偵檢或感測表面結晶結構而在本方法中，經由形成少收原子層的 SrSiO_4 ， SrSiO_3 等而快速改變至強而尖條痕。當然，應明瞭：一旦提供特定製造方法並遵循，可能不須對於每一基質實施RHEED技術。另種方式，監測結晶結構可能利用任何表面感光技術予以完成，例如反射差異光譜學，光譜橢圓光度法等，其中表面經由就地技術予以監測。

精於該項技藝之人士應瞭解：關於此等方法所示之溫度和壓力係關於所述之特別具體實施例而推介，但是本發明並非受限為特別溫度或壓力範圍。如所教導，晶種層20包含各列的鋇，矽和氧原子成為2×1構型在矽基質10的(001)表面上，1x在<110>方向及2x在正交<110>方向。

述及圖3，高介電常數氧化物層22之成形可經由在低於或等於800°C下，更特別在350-650°C範圍內之溫度下及在小於或等於 1×10^{-4} m巴之 O_2 分壓下，同時或交替式供應結晶矽酸鹽至晶種層20的表面21上予以完成。

將單晶高介電常數氧化物層22，更特別是鈣鈦礦經由在

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (6)

小於或等於800°C及在小於或等於 1×10^{-4} m巴之氧分壓下，同時或交替式供應鹼金屬(Sr, Ba等)，氧和一種過渡金屬，例如鈦而形成在晶種層20之表面21上。此單晶氧化物層22，舉例而言，可具有50至1000Å之厚度且將與下面之晶種層20大體上晶格匹配。

因此，所揭示者是製造具有矽基質10之薄結晶晶種層20之方法如本文中已述。介面或晶種層20可包含單原子層。此種促進形成矽酸鹽層係屬必須以便隨後生長鈣鈦礦薄膜在其上。較佳之電晶體應用經由薄的介面而可達成但蓋覆高介電常數氧化物層的電耦合效應並未降低，且晶種層20較為穩定係因為於處理時各原子更可能維持其晶度。

元件符號說明

- 10 矽基質
- 12 矽基質之表面
- 14 非晶 SiO₂層
- 16 SiO₂層之表面
- 18 金屬氧化物
- 20 晶種層
- 21 晶種層之表面
- 22 高介電常數氧化物層

四、中文發明摘要 (發明之名稱：製造包括金屬氧化物介面及矽之半導體結構之方法)

本發明係關於製造半導體結構之方法，包括下列步驟：提供具有表面(12)之矽基質(10)；形成非晶二氧化矽(14)在矽基質(10)的表面(12)上；提供金屬氧化物(18)在非晶二氧化矽(14)上；加熱半導體結構而形成一個介面其中包含接鄰矽基質(10)的表面(12)之晶種層(20)；及形成一或數層的高介電常數氧化物(22)在晶種層(20)上。

英文發明摘要 (發明之名稱："METHOD FOR FABRICATING A SEMICONDUCTOR STRUCTURE INCLUDING A METAL OXIDE INTERFACE WITH SILICON")

A method for fabricating a semiconductor structure including the steps of providing a silicon substrate (10) having a surface (12); forming amorphous silicon dioxide (14) on the surface (12) of the silicon substrate (10); providing a metal oxide (18) on the amorphous silicon dioxide (14); heating the semiconductor structure to form an interface comprising a seed layer (20) adjacent the surface (12) of the silicon substrate (10); and forming one or more layers of a high dielectric constant oxide (22) on the seed layer (20).

六、申請專利範圍

1. 一種製造半導體結構之方法，包括下列步驟：
提供具有一個表面之矽基質；
形成包含一種矽酸鹽結晶物料之晶種層在矽基質的表面上；及
形成一或多層的高介電常數氧化物在晶種層上。
2. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層步驟包括形成 2×1 重建。
3. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層之步驟包括在UHV環境中形成晶種層。
4. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層的步驟包括在化學蒸氣沉積系統中形成晶種層。
5. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層的步驟包括在物理蒸氣沉積系統中形成。
6. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層的步驟包含形成至少一個單一單層的矽，氧和一種金屬。
7. 如申請專利範圍第6項之製造半導體結構之方法，其中金屬係由下列各元素中選出：鋁，鋇，鈣，銦和鉛。
8. 如申請專利範圍第1項之製造半導體結構之方法，其中形成晶種層的步驟另外包含下列步驟：
形成具有一個表面之矽氧化物層；
沉積金屬氧化物在矽氧化物層的表面上；及
加熱矽氧化物層和金屬氧化物而形成矽酸鹽結晶物料晶種層。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

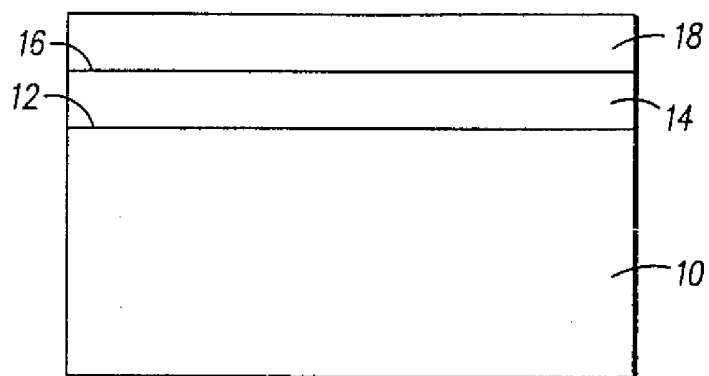


圖 1

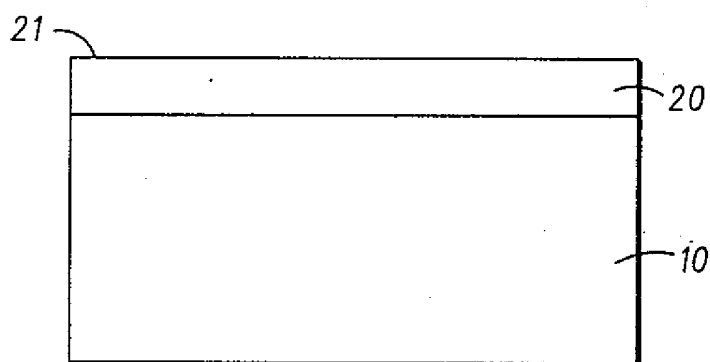


圖 2

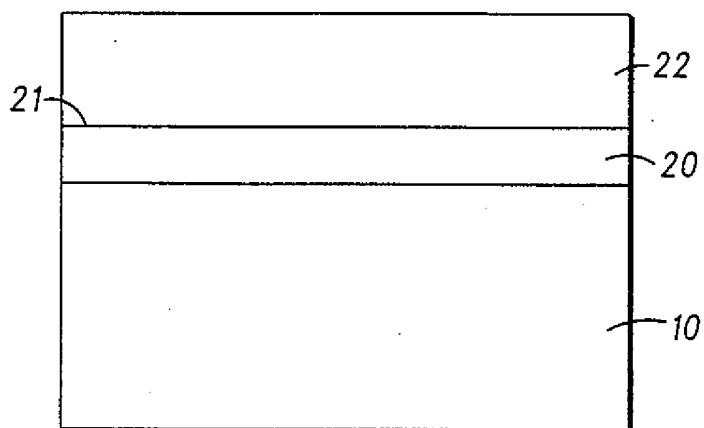


圖 3

五、發明說明 (6)

小於或等於800°C及在小於或等於 1×10^{-4} m巴之氧分壓下，同時或交替式供應鹼金屬(Sr, Ba等)，氧和一種過渡金屬，例如鈦而形成在晶種層20之表面21上。此單晶氧化物層22，舉例而言，可具有50至1000Å之厚度且將與下面之晶種層20大體上晶格匹配。

因此，所揭示者是製造具有矽基質10之薄結晶晶種層20之方法如本文中已述。介面或晶種層20可包含單原子層。此種促進形成矽酸鹽層係屬必須以便隨後生長鈣鈦礦薄膜在其上。較佳之電晶體應用經由薄的介面而可達成但蓋覆高介電常數氧化物層的電耦合效應並未降低，且晶種層20較為穩定係因為於處理時各原子更可能維持其晶度。

元件符號說明

- 10 矽基質
- 12 矽基質之表面
- 14 非晶 SiO₂層
- 16 SiO₂層之表面
- 18 金屬氧化物
- 20 晶種層
- 21 晶種層之表面
- 22 高介電常數氧化物層