(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年6月1日(01.06.2023)

WIPO | PCT

(10) 国際公開番号
WO 2023/095893 A1

(51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 25/70* (2023.01)

(21) 国際出願番号： PCT/JP2022/043620

(22) 国際出願日： 2022年11月25日(25.11.2022)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

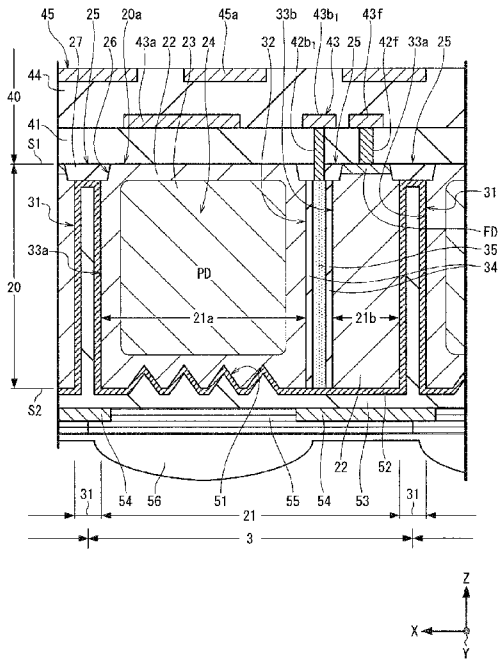
(30) 優先権データ：
特願 2021-191629 2021年11月26日(26.11.2021) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目１４番１号 Kanagawa (JP).

(72) 発明者: 水田 恭平(**MIZUTA Kyohei**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 蛯子 芳樹(**EBIKO Yoshiki**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 三好 康史(**MIYOSHI Yasufumi**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 竹尾 建治(**TAKEO Kenji**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 金口 時久(**KANEGUCHI Tokihisa**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 三木 保久登(**MIKI Hokuto**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 白数 佳紀(**SHIRASU Yoshiki**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 塩山 正真(**SHIOYAMA Tadamasa**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内

(54) **Title:** PHOTODETECTION DEVICE AND ELECTRONIC DEVICE

(54) 発明の名称： 光検出装置及び電子機器



(57) **Abstract:** According to the present invention, pixel characteristics are improved. This photodetection device comprises: a semiconductor layer; and first and second separation regions provided to the semiconductor layer. The first separation region includes an insulating film that has a refractive index lower than that of the semiconductor layer and that fills a first hollowed part which extends in the thickness direction of the semiconductor layer. The second separation region includes a conductive film filling a second hollowed part which extends in the thickness direction of the semiconductor layer.

(57) 要約：画素特性の向上を図る。光検出装置は、半導体層と、上記半導体層に設けられた第１及び第２分離領域と、を備えている。そして、上記第１分離領域は、上記半導体層の厚さ方向に延伸する第１掘り込み部に充填され、かつ上記半導体層よりも屈折率が低い絶縁膜を含み、上記第２分離領域は、上記半導体層の厚さ方向に延伸する第２掘り込み部に充填された導電膜を含む。

WO 2023/095893 A1

［続葉有］

Kanagawa (JP). 林 利彦(**HAYASHI Toshihiko**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 佐藤 尚之(**SATO Naoyuki**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 田 中　秀 ▲ て つ ▼, 外 (**TANAKA Hidetetsu** et al.); 〒1056032 東京都港区虎ノ門四丁目３番１号 城山トラストタワー３２階 弁理士法人日栄国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

— 国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ： 光検出装置及び電子機器

技術分野

[0001]　本技術（本開示に係る技術）は、光検出装置及び電子機器に関し、特に、半導体層の厚さ方向に延伸する分離領域で区画された光電変換領域を有する光検出装置及びそれを備えた電子機器に適用して有効な技術に関するものである。

背景技術

[0002]　固体撮像装置や測距装置などの光検出装置は、半導体層を分離領域で区画している。特許文献１には、半導体層の光電変換領域を区画する分離領域として、半導体層の掘り込み部に絶縁膜を介して導電性のポリシリコンを充電した埋込型分離領域が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開２０１９－２１４８７４号公報

発明の概要

発明が解決しようとする課題

[0004]　ところで、光検出装置では、光電変換領域の微細化に伴い分離領域の幅も微細化の傾向にある。可視領域の波長の光（可視光）を扱う場合は影響が少ないが、近赤外領域の波長の光（近赤外光）を扱う場合は分離領域の幅が細すぎる（小さすぎる）と、光電変換領域に入射した光が分離領域で全反射せず、隣の光電変換領域へ透過してしまい、画素特性としての量子効率ＱＥ（Quantum Efficiency）が低下（劣化）する。また、光の吸収率が高いポリシリコンが充填された分離領域では、光がポリシリコンに吸収されてしまい、量子効率ＱＥが低下する。

[0005]　一方、半導体層のシリコン（Ｓｉ）は近赤外光の光吸収係数が低いため、量子効率が低い。そこで、近赤外光を扱う場合は、量子効率ＱＥを改善する

ために、半導体層の厚さを厚くすることや、半導体層の光入射面側に回折・散乱部を設けることにより、半導体層内の光路長を伸ばす検討が行われる。しかしながら、半導体層を厚くした場合、光電変換セルにおいて、光電変換部から電荷保持部への信号電荷の転送に課題をもつ。この信号電荷の転送は画素特性に影響する。

[0006] 本技術の目的は、画素特性の向上を図ることが可能な技術を提供することにある。

課題を解決するための手段

[0007] （１）本技術の一態様に係る光検出装置は、

半導体層と、上記半導体層に設けられた第１及び第２分離領域と、を備え、

上記第１分離領域は、上記半導体層の厚さ方向に延伸する第１掘り込み部に充填され、かつ上記半導体層よりも屈折率が低い絶縁材を含み、

上記第２分離領域は、上記半導体層の厚さ方向に延伸する第２掘り込み部に充填された導電材を含む。

[0008] （２）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられた光電変換部と、

上記第２領域で上記半導体層の上記第１の面側に設けられた電荷保持部と、

上記半導体層の上記第２の面側に設けられ、かつ平面視で上記第２領域と

重畳する遮光体と、

を備えている。

（３）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられた光電変換部と、

上記第２領域で上記半導体層の上記第１の面側に設けられた電荷保持部と、

上記半導体層の上記第２の面側に設けられ、かつ平面視で上記第２領域と重畳して設けられた遮光体と、

上記半導体層の上記第２の面側に平面視で上記第２分離領域と重畳して設けられ、かつ上記半導体層よりも屈折率が低い光反射体と、

を備えている。

（４）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で一方向に並んで区画された第１及び第２光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記第１及び第２光電変換領域の各々を上記一方向において第１

領域と第２領域とに分離する第２分離領域と、

上記第１及び第２光電変換領域の各々の上記第１領域に設けられた光電変換部と、

上記第１及び第２光電変換領域の各々の上記第２領域に設けられた電荷保持部と、

を備え、

上記第１及び第２光電変換領域の各々の上記第２領域は、平面視で上記第３分離領域を介して上記一方向に互いに隣り合って並んでいる。

[0009] （５）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に上記半導体層よりも屈折率が低い絶縁体を介して設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられた光電変換部と、

上記第２領域に設けられた電荷保持部と、

を備え、

上記第２分離領域は、上記導電材の上記第１領域側での上記絶縁体の膜厚が上記導電材の上記第２領域側での上記絶縁体の膜厚よりも厚い。

（６）本技術の他の態様に係る光検出装置は、

互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層に第１分離領域で区画されて設けられた光電変換領域と、

上記光電変換領域の各々の光電変換領域を一方向に並ぶ第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられ、かつ上記半導体層の上記第２の面側から入射し

た光を光電変換する光電変換部と、

上記第２領域に設けられ、かつ上記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

上記第１分離領域は、上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含み、

上記第２分離領域は、上記半導体層の厚さ方向に延伸する第２掘り込み部に、上記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

上記半導体層の上記第２の面側から上記第１領域に入射した入射光のうち、上記第２分離領域の側面部で反射した反射光と、上記入射光が上記第２分離領域及び上記第２領域を透過し、更に上記第１分離領域で反射して上記第１領域に戻る戻り光との位相差が上記入射光の整数倍となるように、上記第２領域の上記一方向に沿う幅が設定されている。

（７）本技術の他の態様に係る光検出装置は、

互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層に第１分離領域で区画されて設けられた複数の光電変換領域と、

上記複数の光電変換領域の各々の光電変換領域を一方向に並ぶ第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられ、かつ上記半導体層の上記第２の面側から入射した光を光電変換する光電変換部と、

上記第２領域に設けられ、かつ上記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

上記第１分離領域は、上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含み、

上記第２分離領域は、上記半導体層の厚さ方向に延伸する第２掘り込み部

に、上記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

上記複数の光電変換領域は、上記第２領域の上記一方向に沿う幅が異なる２種類以上の光電変換領域を含む、光検出装置。

[0010] （８）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられ、かつ上記半導体層の上記第２の面側から入射した光を信号電荷に光電変換する光電変換部と、

上記第２領域に設けられ、かつ上記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

上記半導体層の深さ方向に延伸する第３掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体と、

を備えている、光検出装置。

（９）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離

する第２分離領域と、

上記第１領域に設けられ、かつ上記半導体層の上記第２の面側から入射した光を光電変換する光電変換部と、

上記第２領域に設けられ、かつ上記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

上記半導体層の上記第１の面側に設けられた多層体と、

を備え、

上記多層体は、上記第１領域と重畳して設けられた光反射体を含む。

（１０）本技術の他の態様に係る光検出装置は、

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

上記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ上記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

上記第１分離領域で区画された光電変換領域と、

上記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ上記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

上記第１領域に設けられ、かつ上記半導体層の上記第２の面側から入射した光を光電変換する光電変換部と、

上記第２領域に設けられ、かつ上記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

上記半導体層の上記第１の面側に設けられた多層体と、

を備え、

上記多層体は、上記第１領域と重畳して設けられ、かつ上記半導体層よりも光吸収率が高い光吸収体を備えている。

[0011] （１１）本技術の他の態様に係る電子機器は、上記光検出装置と、被写体からの像光を上記光検出装置の撮像面上に結像される光学レンズと、上記光検出装置から出力される信号に信号処理を行う信号処理回路と、を備えてい

る。

図面の簡単な説明

[0012] [図1]本技術の第１実施形態に係る固体撮像装置の一構成例を模式的に示す平面レイアウト図である。

[図2]本技術の第１実施形態に係る固体撮像装置の一構成例を示すブロック図である。

[図3]本技術の第１実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

[図4]本技術の第１実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図5]図４のａ４－ａ４線に沿った縦断面構造を模式的に示す縦断面図である。

[図6]図５の一部を拡大した縦断面図である。

[図7A]本技術の第２実施形態に係る固体撮像装置の画素アレイ部に含まれる画素の一構成例を示す等価回路図である。

[図7B]本技術の第２実施形態に係る固体撮像装置の画素アレイ部に含まれる画素の一構成例を示す等価回路図である。

[図8]本技術の第２実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを示す平面図である。

[図9]図８のａ８－ａ８線に沿った縦断面構造を模式的に示す縦断面図である。

[図10]本技術の第３実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを示す平面図である。

[図11]図９のａ１０－ａ１０線に沿った縦断面構造を模式的に示す縦断面図である。

[図12]本技術の第４実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを示す平面図である。

[図13]図１２のａ１２－ａ１２線に沿った縦断面構造を模式的に示す縦断面

図である。

[図14]本技術の第５実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

[図15]本技術の第６実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

[図16]本技術の第７実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

[図17]本技術の第８実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

[図18]図１７のａ１７－ａ１７線に沿った縦断面構造を模式的に示す縦断面図である。

[図19]図１８の一部を拡大した平面図である。

[図20]図１９のａ１９－ａ１９線に沿った縦断面構造を模式的に示す縦断面図である。

[図21A]遮光体の第２遮光部分の寸法を示す図である。

[図21B]遮光体の第２遮光部分での光反射状態を模式的に示す図である。

[図22A]本技術の第８実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図22B]図２２Ａに引き続く工程を模式的に示す縦断面図である。

[図22C]図２２Ｂに引き続く工程を模式的に示す縦断面図である。

[図22D]図２２Ｃに引き続く工程を模式的に示す縦断面図である。

[図22E]図２２Ｄに引き続く工程を模式的に示す縦断面図である。

[図22F]図２２Ｅに引き続く工程を模式的に示す縦断面図である。

[図22G]図２２Ｆに引き続く工程を模式的に示す縦断面図である。

[図22H]図２２Ｇに引き続く工程を模式的に示す縦断面図である。

[図22I]図２２Ｈに引き続く工程を模式的に示す縦断面図である。

[図23]第８実施形態の変形例８－１を模式的に示す平面図である。

[図24]第８実施形態の変形例８－２を模式的に示す平面図である。

[図25]第８実施形態の変形例８－３を模式的に示す平面図である。

[図26]第８実施形態の変形例８－４の縦断面構造を模式的に示す縦断面図である。

[図27]本技術の第９実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

[図28]図２７のａ２７－ａ２７線に沿った縦断面構造を模式的に示す縦断面図である。

[図29A]遮光体の第２遮光部分と画素内分離領域との寸法を示す図である。

[図29B]遮光体の第２遮光部分での光反射状態を模式的に示す図である。

[図30A]本技術の第９実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図30B]図３０Ａに引き続く工程を模式的に示す縦断面図である。

[図30C]図３０Ｂに引き続く工程を模式的に示す縦断面図である。

[図30D]図３０Ｃに引き続く工程を模式的に示す縦断面図である。

[図30E]図３０Ｄに引き続く工程を模式的に示す縦断面図である。

[図30F]図３０Ｅに引き続く工程を模式的に示す縦断面図である。

[図30G]図３０Ｆに引き続く工程を模式的に示す縦断面図である。

[図30H]図３０Ｇに引き続く工程を模式的に示す縦断面図である。

[図31]本技術の第１０実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

[図32]図３１のａ３１－ａ３１線に沿った縦断面構造を模式的に示す縦断面図である。

[図33]遮光体の第２遮光部分での光反射状態を模式的に示す図である。

[図34A]本技術の第１０実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図34B]図３４Ａに引き続く工程を模式的に示す縦断面図である。

[図34C]図３４Ｂに引き続く工程を模式的に示す縦断面図である。

[図34D]図３４Ｃに引き続く工程を模式的に示す縦断面図である。

[図34E]図３４Ｄに引き続く工程を模式的に示す縦断面図である。

[図35]本技術の第１１実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

[図36]図３５のａ３５－ａ３５線に沿った縦断面構造を模式的に示す縦断面図である。

[図37A]光反射体と画素内分離領域との寸法を示す図である。

[図37B]光反射体での光反射状態を模式的に示す図である。

[図37C]光反射体のＺ方向の長さと透過率との相関関係を示す図である。

[図38A]本技術の第１１実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図38B]図３８Ａに引き続く工程を模式的に示す縦断面図である。

[図38C]図３８Ｂに引き続く工程を模式的に示す縦断面図である。

[図38D]図３８Ｃに引き続く工程を模式的に示す縦断面図である。

[図38E]図３８Ｄに引き続く工程を模式的に示す縦断面図である。

[図38F]図３８Ｅに引き続く工程を模式的に示す縦断面図である。

[図39]第１１実施形態の変形例１１－１を模式的に示す縦断面図である。

[図40]第１１実施形態の変形例１１－２を模式的に示す平面図である。

[図41]図４０のａ４０－ａ４０線に沿った縦断面構造を模式的に示す縦断面図である。

[図42]第１１実施形態の変形例１１－３を模式的に示す縦断面図である。

[図43]第１１実施形態の変形例１１－４を模式的に示す縦断面図である。

[図44]本技術の第１２実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図45]図４４のａ４４－ａ４４線に沿った縦断面構造を模式的に示す縦断面図である。

[図46A]図１８の一部を拡大した平面図である。

[図46B]図１８の一部を拡大した平面図である。

[図47A]本技術の第１２実施形態に係る固体撮像装置の製造方法の工程を模式

的に示す縦断面図である。

[図47B]図４７Ａに引き続く工程を模式的に示す縦断面図である。

[図47C]図４７Ｂに引き続く工程を模式的に示す縦断面図である。

[図47D]図４７Ｃに引き続く工程を模式的に示す縦断面図である。

[図47E]図４７Ｄに引き続く工程を模式的に示す縦断面図である。

[図47F]図４７Ｅに引き続く工程を模式的に示す縦断面図である。

[図47G]図４７Ｆに引き続く工程を模式的に示す縦断面図である。

[図47H]図４７Ｇに引き続く工程を模式的に示す縦断面図である。

[図48]比較例１２－１において、斜め光の侵入光路を模式的に示す縦断面図である。

[図49]第１２実施形態において、斜め光の侵入光路を模式的に示す縦断面図である。

[図50]比較例１２－２において、第１掘り込み部と第３掘り込み部とを同一工程で形成した場合を示す縦断面図である。

[図51]第１２実施形態の変形例１２－１の縦断面構造を模式的に示す縦断面図である。

[図52]第１２実施形態の変形例１２－２の縦断面構造を模式的に示す縦断面図である。

[図53]第１２実施形態の変形例１２－３の縦断面構造を模式的に示す縦断面図である。

[図54]第１２実施形態の変形例１２－４の縦断面構造を模式的に示す縦断面図である。

[図55]本技術の第１３実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図56]図５５のａ５５－ａ５５線に沿った縦断面構造を模式的に示す縦断面図である。

[図57]図５６の一部を拡大した縦断面図である。

[図58]絶縁体の膜厚と平均反射率との相関関係を示す図である。

[図59A]本技術の第１３実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図59B]図５９Ａに引き続く工程を模式的に示す縦断面図である。

[図59C]図５９Ｂに引き続く工程を模式的に示す縦断面図である。

[図59D]図５９Ｃに引き続く工程を模式的に示す縦断面図である。

[図59E]図５９Ｄに引き続く工程を模式的に示す縦断面図である。

[図59F]図５９Ｅに引き続く工程を模式的に示す縦断面図である。

[図59G]図５９Ｆに引き続く工程を模式的に示す縦断面図である。

[図59H]図５９Ｇに引き続く工程を模式的に示す縦断面図である。

[図59I]図５９Ｈに引き続く工程を模式的に示す縦断面図である。

[図59J]図５９Ｉに引き続く工程を模式的に示す縦断面図である。

[図60]第１３実施形態の変形例の縦断面構造を模式的に示す縦断面図である。

[図61]本技術の第１４実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図62]図６１のａ６１－ａ６１線に沿った縦断面構造を模式的に示す縦断面図である。

[図63]図６２の一部を拡大して上下を反転させた縦断面図である。

[図64]画素内分離領域で反射した反射光と画素間分離領域で反射した戻り光との干渉を模式的に示す図である。

[図65]光電変換領域の第２領域の幅と、画素内分離領域の側壁での光反射率との相関関係を示す図である。

[図66]本技術の第１５実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図67]図６６のａ６６－ａ６６線に沿った縦断面構造を模式的に示す縦断面図である。

[図68]図６６のｂ６６－ｂ６６線に沿った縦断面構造を模式的に示す縦断面図である。

[図69]遮光膜の平面パターンを模式的に示す平面図である。

[図70]光電変換領域の第２領域の幅と、画素内分離領域の側壁での光反射率との相関関係を示す図である。

[図71]本技術の第１６実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図72]図７１のａ７１－ａ７１線に沿った縦断面構造を模式的に示す縦断面図である。

[図73]図７１のｂ７１－ｂ７１線に沿った縦断面構造を模式的に示す縦断面図である。

[図74A]本技術の第１６実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図74B]図７４Ａに引き続く工程を模式的に示す縦断面図である。

[図74C]図７４Ｂに引き続く工程を模式的に示す縦断面図である。

[図74D]図７４Ｃに引き続く工程を模式的に示す縦断面図である。

[図74E]図７４Ｄに引き続く工程を模式的に示す縦断面図である。

[図74F]図７４Ｅに引き続く工程を模式的に示す縦断面図である。

[図74G]図７４Ｆに引き続く工程を模式的に示す縦断面図である。

[図75]第１６実施形態の変形例を模式的に示す平面図である。

[図76]本技術の第１７実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図77]図７６のａ７６－ａ７６線に沿った縦断面構造を模式的に示す縦断面図である。

[図78]図７６のｂ７６－ｂ７６線に沿った縦断面構造を模式的に示す縦断面図である。

[図79]本技術の第１８実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

[図80]図７９のａ７９－ａ７９線に沿った縦断面構造を模式的に示す縦断面図である。

[図81]本技術の第１９実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

[図82]本技術の第２０実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

[図83A]図８２の光反射体の平面パターンを模式的に示す平面図である。

[図83B]光反射体による光反射を模式的に示す縦断面図である。

[図84A]本技術の第２０実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図84B]図８４Ａに引き続く工程を模式的に示す縦断面図である。

[図84C]図８４Ｂに引き続く工程を模式的に示す縦断面図である。

[図84D]図８４Ｃに引き続く工程を模式的に示す縦断面図である。

[図84E]図８４Ｄに引き続く工程を模式的に示す縦断面図である。

[図84F]図８４Ｅに引き続く工程を模式的に示す縦断面図である。

[図84G]図８４Ｆに引き続く工程を模式的に示す縦断面図である。

[図84H]図８４Ｇに引き続く工程を模式的に示す縦断面図である。

[図84I]図８４Ｈに引き続く工程を模式的に示す縦断面図である。

[図84J]図８４Ｉに引き続く工程を模式的に示す縦断面図である。

[図85]本技術の第２１実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

[図86]図８５の光吸収体の平面パターンを模式的に示す平面図である。

[図87A]本技術の第２１実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図87B]図８７Ａに引き続く工程を模式的に示す縦断面図である。

[図87C]図８７Ｂに引き続く工程を模式的に示す縦断面図である。

[図87D]図８７Ｃに引き続く工程を模式的に示す縦断面図である。

[図87E]図８７Ｄに引き続く工程を模式的に示す縦断面図である。

[図87F]図８７Ｅに引き続く工程を模式的に示す縦断面図である。

[図87G]図８７Ｆに引き続く工程を模式的に示す縦断面図である。

[図87H]図８７Ｇに引き続く工程を模式的に示す縦断面図である。

[図87I]図８７Ｈに引き続く工程を模式的に示す縦断面図である。

[図88]本技術の第２２実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

[図89]図８８の光反射体の平面パターンを模式的に示す平面図である。

[図90A]本技術の第２２実施形態に係る固体撮像装置の製造方法の工程を模式的に示す縦断面図である。

[図90B]図９０Ａに引き続く工程を模式的に示す縦断面図である。

[図90C]図９０Ｂに引き続く工程を模式的に示す縦断面図である。

[図90D]図９０Ｃに引き続く工程を模式的に示す縦断面図である。

[図90E]図９０Ｄに引き続く工程を模式的に示す縦断面図である。

[図90F]図９０Ｅに引き続く工程を模式的に示す縦断面図である。

[図90G]図９０Ｆに引き続く工程を模式的に示す縦断面図である。

[図90H]図９０Ｇに引き続く工程を模式的に示す縦断面図である。

[図91]本技術の第２３実施形態に係る電子機器の一構成例を示す図である。

発明を実施するための形態

[0013] 以下、図面を参照して本技術の実施形態を詳細に説明する。

なお、以下の説明で参照する図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。ただし、図面は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率等は現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参酌して判断すべきものである。

また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。また、本明細書中に記載された効果はあくまで例示であって限定されるものでは無く、また他の効果があってもよい。

[0014] また、以下の実施形態は、本技術の技術的思想を具体化するための装置や方法を例示するものであり、構成を下記のものに特定するものではない。即ち、本技術の技術的思想は、特許請求の範囲に記載された技術的範囲内にお

いて、種々の変更を加えることができる。

また、以下の説明における上下等の方向の定義は、単に説明の便宜上の定義であって、本技術の技術的思想を限定するものではない。例えば、対象を９０°回転して観察すれば上下は左右に変換して読まれ、１８０°回転して観察すれば上下は反転して読まれることは勿論である。

[0015] また、以下の実施形態では、半導体の導電型として、第１導電型がｐ型、第２導電型がｎ型の場合を例示的に説明するが、導電型を逆の関係に選択して、第１導電型をｎ型、第２導電型をｐ型としても構わない。

また、以下の実施形態では、空間内で互に直交する三方向において、同一平面内で互に直交する第１の方向及び第２の方向をそれぞれＸ方向、Ｙ方向とし、第１の方向及び第２の方向のそれぞれと直交する第３の方向をＺ方向とする。そして、以下の実施形態では、後述する半導体層２０の厚さ方向をＺ方向として説明する。

[0016] 〔第１実施形態〕

この第１実施形態では、光検出装置として、裏面照射型のＣＭＯＳ（Complementary Metal Oxide Semiconductor）イメージセンサである固体撮像装置に本技術を適用した一例について説明する。

また、この第１実施形態では、半導体層を区画する分離領域として、本技術の「第１分離領域」の一具体例に相当する画素間分離領域と、本技術の「第２分離領域」の一具体例に相当する画素内分離領域とを含む一例について説明する。

[0017] ≪固体撮像装置の全体構成≫

まず、固体撮像装置１Ａの全体構成について説明する。

図１に示すように、本技術の第１実施形態に係る固体撮像装置１Ａは、平面視したときの二次元平面形状が方形状の半導体チップ２を主体に構成されている。即ち、固体撮像装置１Ａは半導体チップ２に搭載されており、半導体チップ２を固体撮像装置１Ａとみなすことができる。この固体撮像装置１Ａ（３０１）は、図９１に示すように、光学レンズ３０２を介して被写体か

らの像光（入射光３０６）を取り込み、撮像面上に結像された入射光３０６の光量を画素単位で電気信号に変換して画素信号として出力する。

[0018] 図１に示すように、固体撮像装置１Ａが搭載された半導体チップ２は、互いに直交するＸ方向及びＹ方向を含む二次元平面において、中央部に設けられた方形状の画素アレイ部２Ａと、この画素アレイ部２Ａの外側に画素アレイ部２Ａを囲むようにして設けられた周辺部２Ｂとを備えている。半導体チップ２は、半導体ウエハに形成された複数のチップ形成領域をチップ形成領域毎に小片化することによって形成される。したがって、以下に説明する固体撮像装置１Ａの構成は、半導体ウエハを小片化する前のウエハ状態においても概ね同様である。

[0019] 画素アレイ部２Ａは、例えば図９１に示す光学レンズ（光学系）３０２により集光される光を受光する受光面である。そして、画素アレイ部２Ａには、Ｘ方向及びＹ方向を含む二次元平面において複数の画素３が行列状に配置されている。換言すれば、画素３は、二次元平面内で互いに直交するＸ方向及びＹ方向のそれぞれの方向に繰り返し配置されている。

[0020] 図１に示すように、周辺部２Ｂには、複数のボンディングパッド１４が配置されている。複数のボンディングパッド１４の各々は、例えば、半導体チップ２の二次元平面における４つの辺の各々の辺に沿って配列されている。複数のボンディングパッド１４の各々は、半導体チップ２と外部装置とを電気的に接続する入出力端子として機能する。

[0021] ＜ロジック回路＞

半導体チップ２は、図２に示すロジック回路１３を備えている。ロジック回路１３は、図２に示すように、垂直駆動回路４、カラム信号処理回路５、水平駆動回路６、出力回路７及び制御回路８などを含む。ロジック回路１３は、電界効果トランジスタとして、例えば、ｎチャネル導電型のＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）及びｐチャネル導電型のＭＯＳＦＥＴを有するＣＭＯＳ（Complementary MOS）回路で構成されている。

[0022] 垂直駆動回路４は、例えばシフトレジスタによって構成されている。垂直駆動回路４は、所望の画素駆動線１０を順次選択し、選択した画素駆動線１０に画素３を駆動するためのパルスを供給し、各画素３を行単位で駆動する。即ち、垂直駆動回路４は、画素アレイ部２Ａの各画素３を行単位で順次垂直方向に選択走査し、各画素３の光電変換部（光電変換素子）が受光量に応じて生成した信号電荷に基づく画素３からの画素信号を、垂直信号線１１を通してカラム信号処理回路５に供給する。

[0023] カラム信号処理回路５は、例えば画素３の列毎に配置されており、１行分の画素３から出力される信号に対して画素列毎にノイズ除去等の信号処理を行う。例えばカラム信号処理回路５は、画素固有の固定パターンノイズを除去するためのＣＤＳ（Correlated Double Sampling：相関２重サンプリング）及びＡＤ（Analog Digital）変換等の信号処理を行う。

[0024] 水平駆動回路６は、例えばシフトレジスタによって構成されている。水平駆動回路６は、水平走査パルスをカラム信号処理回路５に順次出力することによって、カラム信号処理回路５の各々を順番に選択し、カラム信号処理回路５の各々から信号処理が行われた画素信号を水平信号線１２に出力させる。

[0025] 出力回路７は、カラム信号処理回路５の各々から水平信号線１２を通して順次に供給される画素信号に対し、信号処理を行って出力する。信号処理としては、例えば、バッファリング、黒レベル調整、列ばらつき補正、各種デジタル信号処理等を用いることができる。

[0026] 制御回路８は、垂直同期信号、水平同期信号、及びマスタクロック信号に基づいて、垂直駆動回路４、カラム信号処理回路５、及び水平駆動回路６等の動作の基準となるクロック信号や制御信号を生成する。そして、制御回路８は、生成したクロック信号や制御信号を、垂直駆動回路４、カラム信号処理回路５、及び水平駆動回路６等に出力する。

[0027] ＜画素の回路構成＞

図３に示すように、複数の画素３の各々の画素３は、光電変換領域２１及

び読出し回路１５を備えている。光電変換領域２１は、光電変換部２４と、画素トランジスタとしての転送トランジスタＴＲＧと、フローティングディフュージョン（Floating Diffusion）領域ＦＤとを備えている。読出し回路１５は、光電変換領域２１のフローティングディフュージョン領域ＦＤと電気的に接続されている。この第１実施形態では、一例として１つの画素３に１つの読出し回路１５を割り与えた回路構成としているが、これに限定されるものではなく、１つの読出し回路１５を複数の画素３で共有する回路構成としてもよい。フローティングディフュージョン領域ＦＤは、本技術の「電荷保持部」の一具体例に相当する。

[0028] 図３に示す光電変換部２４は、例えばｐｎ接合型のフォトダイオード（ＰＤ）で構成され、受光量に応じた信号電荷を生成する。光電変換部２４は、カソード側が転送トランジスタＴＲＧのソース領域と電気的に接続され、アノード側が基準電位線（例えばグランド）と電気的に接続されている。

[0029] 図３に示す転送トランジスタＴＲＧは、光電変換部２４で光電変換された信号電荷をフローティングディフュージョン領域ＦＤに転送する。転送トランジスタＲＴＬのソース領域は光電変換部２４のカソード側と電気的に接続され、転送トランジスタＴＲＧのドレイン領域はフローティングディフュージョン領域ＦＤと電気的に接続されている。そして、転送トランジスタＴＲＧのゲート電極は、画素駆動線１０（図２参照）のうちの転送トランジスタ駆動線と電気的に接続されている。

[0030] 図３に示すフローティングディフュージョン領域ＦＤは、光電変換部２４から転送トランジスタＴＲＧを介して転送された信号電荷を一時的に保持（蓄積）する。

[0031] 光電変換部２４、転送トランジスタＴＲＧ及びフローティングディフュージョン領域ＦＤを含む光電変換領域２１は、後述する半導体層２０（図５参照）に搭載されている。

[0032] 図３に示す読出し回路１５は、フローティングディフュージョン領域ＦＤに保持された信号電荷を読み出し、この信号電荷に基づく画素信号を出力す

る。読出し回路１５は、これに限定されないが、画素トランジスタとして、例えば、増幅トランジスタＡＭＰと、選択トランジスタＳＥＬと、リセットトランジスタＲＳＴと、を備えている。これらのトランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）、及び上述の転送トランジスタＴＲＧの各々は、電界効果トランジスタとして、例えば、酸化シリコン（SiO_2）膜からなるゲート絶縁膜と、ゲート電極と、ソース領域及びドレイン領域として機能する一対の主電極領域と、を有するＭＯＳＦＥＴで構成されている。また、これらのトランジスタとしては、ゲート絶縁膜が窒化シリコン（Si_3N_4）膜、或いは窒化シリコン膜及び酸化シリコン膜などの積層膜からなるＭＩＳＦＥＴ（Metal Insulator Semiconductor FET）でも構わない。

[0033] 図３に示すように、増幅トランジスタＡＭＰは、ソース領域が選択トランジスタＳＥＬのドレイン領域と電気的に接続され、ドレイン領域が電源線Ｖｄｄ及びリセットトランジスタＲＳＴのドレイン領域と電気的に接続されている。そして、増幅トランジスタＡＭＰのゲート電極は、フローティングディフュージョン領域ＦＤ及びリセットトランジスタＲＳＴのソース領域と電気的に接続されている。

[0034] 選択トランジスタＳＥＬは、ソースが垂直信号線１１（ＶＳＬ）と電気的に接続され、ドレイン領域が増幅トランジスタＡＭＰのソース領域と電気的に接続されている。そして、選択トランジスタＳＥＬのゲート電極は、画素駆動線１０（図２参照）のうちの選択トランジスタ駆動線と電気的に接続されている。

[0035] リセットトランジスタＲＳＴは、ソース領域がフローティングディフュージョン領域ＦＤ及び増幅トランジスタＡＭＰのゲート電極と電気的に接続され、ドレイン領域が電源線Ｖｄｄ及び増幅トランジスタＡＭＰのドレイン領域と電気的に接続されている。そして、リセットトランジスタＲＳＴのゲート電極は、画素駆動線１０（図２参照）のうちのリセットトランジスタ駆動線と電気的に接続されている。

[0036] 転送トランジスタＴＲＧは、転送トランジスタＴＲＧがオン状態となると

、光電変換部２４で生成された信号電荷をフローティングディフュージョン領域ＦＤに転送する。

[0037] リセットトランジスタＲＳＴは、リセットトランジスタＲＳＴがオン状態となると、フローティングディフュージョン領域ＦＤの電位（信号電荷）を電源線Ｖｄｄの電位にリセットする。選択トランジスタＳＥＬは、読出し回路１５からの画素信号の出力タイミングを制御する。

[0038] 増幅トランジスタＡＭＰは、画素信号として、フローティングディフュージョン領域ＦＤに保持された信号電荷のレベルに応じた電圧の信号を生成する。増幅トランジスタＡＭＰは、ソースフォロア型のアンプを構成しており、光電変換部２４で生成された信号電荷のレベルに応じた電圧の画素信号を出力するものである。増幅トランジスタＡＭＰは、選択トランジスタＳＥＬがオン状態となると、フローティングディフュージョン領域ＦＤの電位を増幅して、その電位に応じた電圧を、垂直信号線１１（ＶＳＬ）を介してカラム信号処理回路５に出力する。

[0039] この第１実施形態に係る固体撮像装置１Ａの動作時には、画素３の光電変換部２４で生成された信号電荷が画素３の転送トランジスタＴＲＧを介してフローティングディフュージョン領域ＦＤに保持（蓄積）される。そして、フローティングディフュージョン領域ＦＤに保持された信号電荷が読出し回路１５により読み出されて、読出し回路１５の増幅トランジスタＡＭＰのゲート電極に印加される。読出し回路１５の選択トランジスタＳＥＬのゲート電極には水平ラインの選択用制御信号が垂直シフトレジスタから与えられる。そして、選択用制御信号をハイ（Ｈ）レベルにすることにより、選択トランジスタＳＥＬが導通し、増幅トランジスタＡＭＰで増幅された、フローティングディフュージョン領域ＦＤの電位に対応する電流が垂直信号線１１に流れる。また、読出し回路１５のリセットトランジスタＲＳＴのゲート電極に印加するリセット用制御信号をハイ（Ｈ）レベルにすることにより、リセットトランジスタＲＳＴが導通し、フローティングディフュージョン領域ＦＤに蓄積された信号電荷をリセットする。

[0040] なお、選択トランジスタＳＥＬは、必要に応じて省略してもよい。選択トランジスタＳＥＬを省略する場合は、増幅トランジスタＡＭＰのソース領域が垂直信号線１１（ＶＳＬ）と電気的に接続される。

[0041] ≪固体撮像装置の具体的な構成≫

次に、半導体チップ２（固体撮像装置１Ａ）の具体的な構成について、図４から図６を用いて説明する。

図４は、固体撮像装置１Ａの画素アレイ部２Ａにおける画素間分離領域３１の平面パターンを模式的に示す平面図である。図５は、図４のａ４－ａ４線に沿った縦断面構造を模式的に示す縦断面図である。図６は、図５の一部を拡大した縦断面図である。

なお、図４は、図５に示す半導体層２０の第１の面Ｓ１側から視た平面図である。また、図５及び図６は、図面を見易くするため、図１に対して上下が反転している。また、図５及び図６は、後述する多層配線層４０の第２層目の配線層４５よりも上層の図示を省略している。

[0042] ＜半導体チップ＞

図４及び図５に示すように、半導体チップ２は、厚さ方向（Ｚ方向）において互いに反対側に位置する第１の面Ｓ１及び第２の面Ｓ２を有する半導体層２０と、この半導体層２０を区画する画素間分離領域３１及び画素内分離領域３２と、を備えている。画素間分離領域３１は、本技術の「第１分離領域」の一具体例に相当する。画素内分離領域３２は、本技術の「第２分離領域」の一具体例に相当する。この第１実施形態では、画素間分離領域３１は、半導体層２０の光電変換領域２１を区画し、画素内分離領域３２は、光電変換領域２１の内部を区画する。

[0043] また、半導体チップ２は、半導体層２０の第１の面Ｓ１側に設けられた多層配線層（配線層積層体）４０と、半導体層２０の第２の面Ｓ２側に、この第２の面Ｓ２側から順次設けられた、固定電荷膜５２、絶縁膜５３、遮光膜（遮光体）５４、カラーフィルタ５５及びマイクロレンズ（オンチップレンズ）５６と、を備えている。

[0044] ＜半導体層＞

図４及び図５に示すように、半導体層２０には、半導体層２０の厚さ方向（Ｚ方向）に延伸する画素間分離領域３１と、この画素間分離領域３１で区画された複数の光電変換領域２１とが設けられている。複数の光電変換領域２１の各々の光電変換領域２１は、画素３毎に設けられ、平面視で画素間分離領域３１を介して互いに隣り合っている。即ち、この第１実施形態の固体撮像装置１Ａは、半導体層２０に、半導体層２０の厚さ方向（Ｚ方向）に延伸する画素間分離領域３１を介して互いに隣り合って設けられた複数の光電変換領域２１を備えている。

[0045] また、図５に示すように、半導体層２０の第１の面Ｓ１側には、素子分離領域（フィールド分離領域）２５と、この素子分離領域２５で区画された島状の素子形成領域２０ａと、が設けられている。素子形成領域２０ａは、画素３（光電変換領域２１）毎に設けられている。

[0046] 半導体層２０としては、Ｓｉ基板、ＳｉＧｅ基板、ＩｎＧａＡｓ基板などを用いることができる。この第１実施形態では、半導体層２０として例えば単結晶シリコンからなるｐ型の半導体基板を用いている。

[0047] ここで、半導体層２０の第１の面Ｓ１を素子形成面又は主面、第２の面Ｓ２側を光入射面又は裏面と呼ぶこともある。この第１実施形態の固体撮像装置１Ａは、半導体層２０の第２の面（光入射面，裏面）Ｓ２側から入射した光を、半導体層２０に設けられた光電変換領域２１で光電変換する。

[0048] また、平面視とは、半導体層２０の厚さ方向（Ｚ方向）に沿う方向から見た場合を指す。また、断面視とは、半導体層２０の厚さ方向（Ｚ方向）に沿う断面を半導体層２０の厚さ方向（Ｚ方向）と直交する方向（Ｘ方向又はＹ方向）から見た場合を指す。また、光電変換領域２１は、光電変換セルと呼ぶこともできる。

[0049] ＜素子分離領域＞

図６に示すように、素子分離領域２５は、これに限定されないが、半導体層２０の第１の面Ｓ１から第２の面Ｓ２側に窪む浅溝部（フィールド溝部）

２６内に絶縁膜（フィールド絶縁膜）２７が選択的に埋め込まれたＳＴＩ（Shallow Trench Isolation）構造で構成されている。絶縁膜２７としては、例えば酸化シリコン膜を用いることができる。

[0050] ＜素子形成領域＞

図５に示すように、素子分離領域２５で区画された素子形成領域２０ａには、後述するｐ型のウエル領域２２が設けられている。そして、素子形成領域２０ａには、上述の画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲＧ）が設けられている。ここで、図面を見易するため、図５では、画素トランジスタの図示を省略している。また、図４では、転送トランジスタＴＲＧを図示し、その他の画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）の図示を省略している。更に、図４では、図５に示す素子分離領域２５及び素子形成領域２０ａの図示も省略している。

[0051] ＜光電変換領域＞

図５に示すように、複数の光電変換領域（光電変換セル）２１の各々の光電変換領域２１は、半導体層２０に設けられたｐ型のウエル領域２２と、このｐ型のウエル領域２２内に設けられたｎ型の半導体領域２３と、上述のフローティングディフュージョン領域ＦＤ及び光電変換部２４と、を備えている。また、各々の光電変換領域２１は、素子形成領域２０ａと、画素内分離領域３２と、回折散乱部５１と、を更に備えている。

[0052] ＜ｐ型のウエル領域及びｎ型の半導体領域＞

図５に示すように、ｐ型のウエル領域２２は、半導体層２０の第１の面Ｓ１側及び第２の面Ｓ２側に亘って幅広く設けられている。ｐ型のウエル領域２２は、ｐ型の半導体領域で構成されている。

ｎ型の半導体領域２３は、ｐ型のウエル領域２２の中において、半導体層２０の第１の面Ｓ１及び第２の面Ｓ２、並びに画素間分離領域３１の各々から離間した状態で半導体層２０の第１の面Ｓ１側及び第２の面Ｓ２側に亘って設けられている。即ち、ｎ型の半導体領域２３は、半導体層２０の第１の面Ｓ１側の上面部、半導体層２０の第２の面Ｓ２側の下面部、及び、画素間

分離領域３１側の側面部がそれぞれｐ型のウエル領域２２で囲まれている。換言すれば、半導体層２０の第１の面Ｓ１とｎ型の半導体領域２３の上面部との間、及び半導体層２０の第２の面Ｓ２とｎ型の半導体領域２３の下面部との間に、それぞれｎ型の半導体領域２３と重畳してｐ型のウエル領域２２が設けられている。また、画素間分離領域３１とｎ型の半導体領域２３との間に、半導体層２０の厚さ方向（Ｚ方向）に沿って延伸するｐ型のウエル領域２２が設けられている。

[0053] ＜フローティングディフュージョン及び光電変換部＞

図５に示すように、フローティングディフュージョン領域ＦＤは、半導体層２０の第１の面Ｓ１側において、ｐ型のウエル領域２２の表層部に設けられている。フローティングディフュージョン領域ＦＤは、例えばｎ型の半導体領域２３よりも不純物濃度が高いｎ型の半導体領域（浮遊拡散領域）で構成されている。

光電変換部２４は、主にｎ型の半導体領域２３で構成され、ｐ型のウエル領域２２とｎ型の半導体領域２３とによるｐｎ接合型のフォトダイオード（ＰＤ）として構成されている。

[0054] ＜画素トランジスタ＞

光電変換領域２１に含まれる転送トランジスタＴＲＧは、詳細に図示していないが、図４及び図５を参照して説明すると、半導体層２０の第１の面Ｓ１側の素子形成領域２０ａにおいて、ｐ型のウエル領域２２上に設けられたゲート絶縁膜と、ｐ型のウエル領域２２上にゲート絶縁膜を介して設けられたゲート電極３７と、このゲート電極３７の直下のｐ型のウエル領域２２にチャネル（導通路）が形成されるチャネル形成領域と、を含む。また、転送トランジスタＴＲＧは、ソース領域として機能する光電変換部２４（ｎ型の半導体領域２３）と、ドレイン領域として機能するフローティングディフュージョン領域ＦＤと、を更に含む。この転送トランジスタＴＲＧは、チャネル形成領域に形成されるチャネルをゲート電極３７に印加されるゲート電圧により制御する。そして、この転送トランジスタＴＲＧは、チャネル形成領

域に形成されるチャネルを介して、光電変換部２４で光電変換（生成）された信号電荷を光電変換部２４からフローティングディフュージョン領域ＦＤへ転送する。

[0055] 読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）の各々は、詳細に図示していないが、図５を参照して説明すると、例えば、半導体層２０の第１の面Ｓ１側の素子形成領域２０ａにおいて、ｐ型のウエル領域２２上に設けられたゲート絶縁膜と、ｐ型のウエル領域２２上にゲート絶縁膜を介して設けられたゲート電極と、このゲート電極の直下のｐ型のウエル領域２２にチャネル（導通路）が形成されるチャネル形成領域と、を含む。また、読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）の各々は、チャネル形成領域を挟んでチャネル長方向（ゲート長方向）に互いに離間してｐ型のウエル領域２２内に設けられ、かつソース領域及びドレイン領域として機能する一対の主電極領域と、を更に含む。これらの画素トランジスタは、チャネル形成領域に形成されるチャネルをゲート電極に印加されるゲート電圧により制御する。

[0056] ＜画素間分離領域＞

図５及び図６に示すように、半導体層２０は、第１分離領域としての画素間分離領域３１と、第２分離領域としての画素内分離領域３２と、備えている。即ち、この第１実施形態に係る固体撮像装置１Ａは、半導体層２０を区画する第１及び第２分離領域として、画素間分離領域３１及び画素内分離領域３２を備えている。

[0057] 図４に示すように、画素間分離領域３１は、平面視でＸ方向に延伸する第１部分３１ｘと、Ｙ方向に延伸する第２部分３１ｙと、を含む。そして、第１部分３１ｘと第２部分３１ｙとは、互いに直交している。

[0058] 第１部分３１ｘは、所定の間隔を空けてＹ方向に繰り返し配置されている。また、第２部分３１ｙは、所定の間隔を空けてＸ方向に繰り返し配置されている。即ち、画素間分離領域３１は、平面視の平面パターンが格子状の平面パターンになっている。そして、複数の光電変換領域２１の各々の光電変

換領域２１は、Ｘ方向の両端側が分離領域３１の互いに隣り合う二つの第２部分３１ｙで区画され、Ｙ方向の両端側が分離領域３１の互いに隣り合う二つの第１部分３１ｘで区画されている。

[0059] 図５及び図６に示すように、画素間分離領域３１は、半導体層２０の厚さ方向（Ｚ方向）に延伸し、平面視で互いに隣り合う光電変換領域２１の間を電気的及び光学的に分離している。画素間分離領域３１は、一端側が素子分離領域２５と連結され、他端側が半導体層２０の第２の面Ｓ２に到達している。

[0060] 図６に示すように、画素間分離領域３１は、半導体層２０の深さ方向（Ｚ方向）に延伸する掘り込み部３３ａの内壁（側壁及び底壁）に沿って設けられた固定電荷膜５２と、この掘り込み部３３ａに固定電荷膜５２を介して充填され、かつ半導体層２０よりも屈折率が低い絶縁材としての絶縁膜５３と、を含む。即ち、この第１実施形態の画素間分離領域３１は、半導体層２０よりも屈折率が低い絶縁材として絶縁膜５３を含む。なお、半導体層２０よりも屈折率が低い絶縁材としては、空気を用いることもできる。この場合、画素間分離領域３１は、空気が充填される空洞部を含む。この第１実施形態の掘り込み部３３ａは本技術の「第１掘り込部」の一具体例に相当する。

[0061] 固定電荷膜５２は、半導体層２０の第２の面Ｓ２及び半導体層２０の掘り込み部３３ａに亘って設けられている。固定電荷膜５２は、例えば負の固定電荷を発生させる誘電体膜を含んでいる。この誘電体膜としては、誘電率が高い例えは酸化ハフニウム（HfO_2）を用いることができる。この固定電荷膜５２により、半導体層２０と画素間分離領域３１との界面部分に正孔（h^+）が誘起され、この界面部分でのピニングを確保することができるため、暗電流の発生を抑制することができる。この誘電体膜としては、他に酸化ジルコニウム（ZrO_2）や酸化タンタル（Ta_2O_5）などを用いることができる。

[0062] 絶縁膜５３は、半導体層２０の第２の面Ｓ２及び半導体層２０の第２掘り込み部３３ｂに亘って設けられている。絶縁膜５３としては、例えば酸化シ

リコン膜を用いることができる。酸化シリコン膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。絶縁膜５３は、半導体層２０の第２の面Ｓ２（光入射面）側が凹凸のない平坦面となるように、画素アレイ部２Ａにおいて、半導体層２０の第２の面Ｓ２側の全体を覆っている。

[0063] ここで、一例として、例えば９４０ｎｍの波長の場合、シリコンは、例えば３．６２程度の屈折率を有し、酸化シリコンは、例えば１．４５程度の屈折率を有し、空気は、例えば　１．００程度の屈折率を有する。また他の例として、例えば５５０ｎｍの波長の場合、シリコンは、例えば４．０８程度の屈折率を有し、酸化シリコンは、例えば１．４６程度の屈折率を有し、空気は、例えば１．００程度の屈折率を有する。

[0064] ＜画素内分離領域＞

図４に示すように、画素内分離領域３２は、平面視で例えばＸ方向に延伸し、かつ画素間分離領域３１（第１部分３１ｘ及び第２部分３１ｙ）から離間して設けられている。そして、画素内分離領域３２は、平面視で光電変換領域２１の中央部よりも画素間分離領域３１側に偏って配置され、光電変換領域２１を平面視でのＹ方向の幅が相対的に異なる２つの領域（第１領域２１ａ、第２領域２１ｂ）に選択的に分離している（仕切っている）。そして、画素内分離領域３２で分離された２つの領域（第１領域２１ａ、第２領域２１ｂ）のうち、Ｙ方向の幅が広い方の領域（第１領域２１ａ）に光電変換部２４が設けられ、Ｙ方向の幅が狭い方の領域（第２領域２１ｂ）にフローティングディフュージョン領域ＦＤが設けられている。即ち、光電変換領域２１は、画素内分離領域３２で互いに分離された光電変換部２４及びフローティングディフュージョン領域ＦＤを備えている。

[0065] 図６に示すように、画素内分離領域３２は、半導体層２０の厚さ方向（Ｚ方向）に延伸し、かつ一端側が素子分離領域２５と連結され、かつ他端側が半導体層２０の第２の面Ｓ２に到達している。画素内分離領域３２は、半導体層２０の深さ方向（Ｚ方向）に延伸する掘り込み部３３ｂの側壁に沿って設けられた分離絶縁膜３４と、この掘り込み部３３ｂに分離絶縁膜３４を介

して充填された導電材３５と、を含む。分離絶縁膜３４としては、例えば酸化シリコン膜を用いることができる。導電材３５としては、例えば抵抗値を低減する不純物が導入された半導体膜を用いることができる。この第１実施形態の導電材３５は、これに限定されないが、例えば不純物としてボロン（Ｂ）が導入されたｐ型のドープドポリシリコン膜で構成されている。この第１実施形態の掘り込み部３３ｂは、本技術の「第２掘り込み部」の一具体例に相当する。

[0066] なお、図４に示すように、転送トランジスタＴＲＧは、平面視で画素内分離領域３２のＸ方向の終端部と画素間分離領域３１との間を横切るようにして設けられている。また、図５及び図６に示すように、光電変換領域２１の画素内分離領域３２で分離された２つの領域の各々にｐ型のウエル領域２２が設けられている。このｐ型のウエル領域２２には、電源電位として、例えば０Ｖの第１基準電位が印加され、この第１基準電位に電位固定される。

[0067] ＜多層配線層＞

図５に示すように、多層配線層（配線層積層体）４０は、半導体層２０の光入射面側（第２の面Ｓ２側）とは反対側の第１の面Ｓ１側に設けられている。そして、多層配線層４０は、これに限定されないが、半導体層２０の第１の面Ｓ１側から順次積層された、層間絶縁膜４１、第１層目の配線層４３、層間絶縁膜４４、及び第２層目の配線層４５を含む積層構造になっている。

[0068] 層間絶縁膜４１は、半導体層２０の第１の面Ｓ１側に、画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲＧ）のゲート電極を覆うようにして設けられている。図５では、画素トランジスタは図示していない。

[0069] 層間絶縁膜４１の上層には第１層目の配線層４３が設けられ、この第１層目の配線層４３は上層の層間絶縁膜４４で覆われている。また、層間絶縁膜４４の上層には第２層目の配線層４５が設けられている。この第２の層目の配線層４５は、図示していないが、上層の層間絶縁膜で覆われている。

[0070] 第１及び第２層目の配線層４３，４５の各々には、様々な配線が形成され

ている。図５では、第１層目の配線層４１に形成された配線４３ａ，４３b_1，４３ｆ、第２層目の配線層４５に形成された配線４５ａをそれぞれ図示している。

[0071] 図６に示すように、配線４３ｆは、層間絶縁膜４１に埋め込まれたコンタクト電極（導電プラグ）４２ｆを介してフローティングディフュージョン領域ＦＤと電気的に接続されている。そして、この配線４３ｆは、図３に示す読出し回路１５の入力側（増幅トランジスタＡＭＰのゲート電極及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0072] 配線４３b_1は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２b_1を介して画素内分離領域３２の導電材３５と電気的に接続されている。そして、この配線４３b_1には、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線４３ｂに印加された第２基準電位がコンタクト電極４２b_1を介して供給され、この第２基準電位に電位固定される。第２基準電位としては、例えば２．７Ｖが印加される。

[0073] 配線層４３及び４５の各々は、例えば、銅（Ｃｕ）又はＣｕを主体とする合金などの金属膜で構成されている。層間絶縁膜４１及び４４の各々は、例えば、酸化シリコン膜、窒化シリコン（Si_3N_4）膜又は炭窒化シリコン（ＳｉＣＮ）膜のうちの１つの単層膜、又は、これらのうち２つ以上を積層した積層膜で構成されている。コンタクト電極４２b_1及び４２ｆの各々は、例えば、タングステン（Ｗ）膜やチタン（Ｔｉ）膜などの高融点金属膜で構成されている。

[0074] ＜回折散乱部＞

図６に示すように、回折散乱部５１は、半導体層２０の光入射面側（第２の面Ｓ２側）の界面に周期的な凹凸を設けた構成になっている。そして、回折散乱部５１は、平面視で光電変換領域２１毎に光電変換部２４と重畳して設けられている。

[0075] 回折散乱部５１の凹凸は、回折格子となり、高次成分が斜め方向に回折して光電変換部２４内の光路長を長くとることができ、特に近赤外光成分の感度を向上させることができる。具体的には、この回折散乱部５１として、例えばアルカリイオン水（ＡＫＷ：Alkaline ionized Water）を用いたＳｉ（１１１）面のウエットエッチングを利用することで形成される四角錐を適用することができる。また、これに限らず、回折散乱部５１を、ドライエッチングにより形成してもよい。更には、深さ方向に断面積が変わる形状とすることにより、反射が抑制され、感度も若干向上する。

[0076] ＜遮光膜＞

図６に示すように、遮光膜５４は、絶縁膜５３の半導体層２０側とは反対側に設けられている。遮光膜５４は、所定の光電変換領域２１に入射する光が隣の光電変換領域２１へ漏れ込まないように、平面視の平面パターンが複数の光電変換領域２１のそれぞれの受光面側を開口する格子状平面パターンになっている。遮光膜５４は、画素間分離領域３１の格子状平面パターンと同一の格子状平面パターンで構成され、平面視で画素間分離領域３１と重畳する位置に配置されている。また、遮光膜５４は、光電変換領域２１において、平面視で画素間分離領域３１と画素内分離領域３２との間の領域、具体的にはｐ型のウエル領域２２及びフローティングディフュージョン領域ＦＤを覆うように選択的に幅が太くなっている。即ち、フローティングディフュージョン領域ＦＤは、平面視で遮光膜５４と重畳する位置に配置されている。この遮光膜５４としては、例えば、遮光性を有するタングステン（Ｗ）膜を用いている。

[0077] ＜カラーフィルタ及びマイクロレンズ＞

図５及び図６に示すように、カラーフィルタ５５は、遮光膜５４の半導体層２０側とは反対側（光入射面側）において、光電変換領域２１（画素３）毎に設けられている。カラーフィルタ５５は、半導体チップ２の光入射面側から入射した入射光を色分離する。カラーフィルタ５５としては、赤色（Ｒ）の第１カラーフィルタ、緑色（Ｇ）の第２カラーフィルタ、青色（Ｂ）の

第３カラーフィルタがある。この第１実施形態では、例えば、Ｒ、Ｇ、Ｂの三色のカラーフィルタ５５を備えている。

[0078] マイクロレンズ５６は、カラーフィルタ５５の遮光膜５４側とは反対側（光入射面側）において、光電変換領域２１（画素３）毎に設けられている。マイクロレンズ５６は、照射光を集光し、集光した光を光電変換領域２１に効率良く入射させる。

[0079] ＜光電変換部＞

図５及び図６に示す光電変換部２４は、可視領域の波長の光（以下、可視光と呼ぶ）又は近赤外領域の波長の光（以下、近赤外光（ＮＩＲ）と呼ぶ）を光電変換する。光電変換部２４は、可視光を光電変換する場合（可視光を扱う場合）よりも半導体層２０の厚さを厚くすることにより、近赤外光を光電変換する（近赤外光を扱う）ことができる。したがって、光電変換部２４が近赤外光を光電変換できるように半導体層２０の厚さを選定しておくことにより、固体撮像装置１Ａを組み込む電子機器の用途に応じて、扱う光（可視光又は近赤外光）を選択することができる。この第１実施形態では、これに限定されないが、半導体層の厚さを近赤外光の光電変換が可能な厚さに設定している。

[0080] ここで、近赤外光（近赤外線）の波長範囲は、およそ７００ｎｍ～２５００ｎｍであり、可視光（可視光線）の波長範囲は、およそ下限３６０－４００ｎｍ～上限７６０－８３０ｎｍである。

また、可視光を扱う光電変換領域２１での半導体層２０の厚さは、通常２．５μｍ以上であり、近赤外光を扱う光電変換領域２１での半導体層２０の厚さは、６μｍ以上になる場合もある。

[0081] ≪第１実施形態の主な効果≫

次に、この第１実施形態の主な効果について説明する。

この第１実施形態に係る固体撮像装置１Ａは、本技術の「第１分離領域」の一具体例に相当する画素間分離領域３１と、本技術の「第２分離領域」の一具体例に相当する画素内分離領域３２と、を備えている。そして、画素間

分離領域３１は、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３ａに、半導体層２０よりも低い屈折率の絶縁材としての絶縁膜５３が充填された構成になっている。このため、掘り込み部３３ａに導電材としてドープドポリシリコン膜が充填された従来の画素間分離領域と比較して、画素間分離領域３１での光吸収を抑制、換言すれば画素間分離領域３１での光反射を高めることができ、画素特性としての量子効率ＱＥの向上や高い混色抑制（高いＭＴＦ（Modulation Transfer Function）特性）を図ることができる。

一方、画素内分離領域３２は、半導体層２０の厚さ方向に延伸する掘り込み部３３ｂに導電材３５が充填された構成となっている。このため、画素内分離領域３２の導電材３５に正電位を印加することにより、画素内分離領域３２の側壁の半導体層２０のポテンシャルが変化し、光電変換部２４で光電変換された信号電荷をフローティングディフュージョン領域ＦＤに転送する際、信号電荷のフローティングディフュージョン領域ＦＤへの転送を補佐するアシスト電極として機能させることができ、画素特性としての転送特性の向上を図ることができる。この転送特性の向上は、半導体層２０の厚さを厚くして近赤外光を光電変換する場合に特に有効である。

したがって、この第１実施形態の固体撮像装置１Ａによれば、画素特性の向上を図ることが可能となる。

[0082] また、この第１実施形態のように、光電変換部２４で近赤外光を光電変換できるように半導体層２０の厚さを厚くした場合や光電変換領域２１に回折散乱部５１を設けた場合でも、高い量子効率ＱＥを確保しながら、高いＭＴＦ特性を実現することができる。

[0083] また、画素間分離領域３１での光反射を高めることができることから、画素間分離領域３１の幅の微細化及び光電変換領域２１の微細化を図ることができる。

[0084] また、この第１実施形態の固体撮像装置１Ａは、半導体層２０の光入射面側（第２の面Ｓ２側）に、画素間分離領域３１と画素内分離領域３２との間

に配置されたフローティングディフュージョン領域ＦＤを覆うように選択的に幅が太く構成された遮光膜５４を備えている。このため、フローティングディフュージョン領域ＦＤへの光の照射を抑制することができ、寄生光感度特性（ＰＬＳ（Parasitic Light Sensitivity）特性）を改善することができる。

[0085] なお、上述の第１実施形態では、光電変換部２４で近赤外光を光電変換できるように半導体層２０の厚さを厚く設定した場合について説明した。しかしながら、本技術は、光電変換部２４で可視光を選択的に光電変換できるように半導体層２０の厚さを薄く設定した場合にも適用することができる。

[0086] また、上述の第１実施形態では、画素間分離領域３１及び画素内分離領域３２の各々が半導体層２０の第２の面Ｓ２に到達した場合について説明した。しかしながら、本技術は、画素間分離領域３１及び画素内分離領域３２の各々が半導体層２０の第２の面Ｓ２から離間した場合においても適用することができる。

[0087] また、上述の第１実施形態では画素内分離領域３２の導電材３５として、抵抗値を低減する不純物が導入されたシリコン膜を用いた場合について説明した。しかしながら、シリコン膜は光吸収があるため、光学視点では、タングステンやチタンなどの導電性を有する高融点金属膜、若しくはアルミニウム（Ａｌ）などの導電性を有する金属膜、若しくは合金膜を用いることが好ましい。

また、画素内分離領域３２は、フローティングディフュージョン領域ＦＤへの信号電荷の転送を補佐するアシスト機能を兼ね備えた転送トランジスタとして使用することもできる。

[0088] 〔第２実施形態〕

上述の第１実施形態では、本技術の「第１分離領域」の一具体例に相当する画素間分離領域３１と、本技術の「第２分離領域」の一具体例に相当する画素内分離領域３２と、を備えた固体撮像装置１Ａについて説明した。これに対し、この第２実施形態では、図８及び図９に示すように、本技術の「第

１分離領域」の一具体例に相当する第１画素間分離領域３１ａと、本技術の「第２分離領域」の一具体例に相当する第２画素間分離領域３１ｂと、を備えた固体撮像装置１Ｂについて説明する。

[0089] 本技術の第２実施形態に係る固体撮像装置１Ｂは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

即ち、この第２実施形態に係る固体撮像装置１Ｂは、上述の第１実施形態の図３に示す画素３に替えて、図７Ａに示す画素３ａと、図７Ｂに示す画素３ｂとを備えている。また、この第２実施形態に係る固体撮像装置１Ｂは、上述の第１実施形態の図４及び図５に示す画素間分離領域３１及び画素内分離領域３２に替えて、第１画素間分離領域３１ａ及び第２画素間分離領域３１ｂを備えている。その他の構成は、基本的に上述の第１実施形態と同様である。

[0090] ＜画素の回路構成＞

図７Ａに示すように、画素３ａは、第１光電変換領域２１Ａ及び読出し回路１５ａを備えている。第１光電変換領域２１Ａは、光電変換部２４ａと、画素トランジスタとしての転送トランジスタＴＲＧ１と、電荷保持部としてのフローティングディフュージョン領域ＦＤ１とを備えている。読出し回路１５ａは、第１光電変換領域２１Ａのフローティングディフュージョン領域ＦＤ１と電気的に接続されている。

[0091] 図７Ｂに示すように、画素３ｂは、第２光電変換領域２１Ｂ及び読出し回路１５ｂを備えている。第２光電変換領域２１Ｂは、光電変換部２４ｂと、画素トランジスタとしての転送トランジスタＴＲＧ２と、電荷保持部としてのフローティングディフュージョン領域ＦＤ２とを備えている。読出し回路１５ｂは、第２光電変換領域２１Ｂのフローティングディフュージョン領域ＦＤ２と電気的に接続されている。

この第２実施形態では、図７Ａ及び図７Ｂに示すように、一例として１つの画素３ａ，３ｂに１つの読出し回路１５ａ，１５ｂを割り与えた回路構成

になっているが、これに限定されるものではなく、１つの読出し回路１５ａを複数の画素３ａで共有し，１つの読出し回路１５ｂを複数の画素３ｂで共有する回路構成としてもよい。

[0092] 図７Ａに示す光電変換部２４ａは、例えばｐｎ接合型のフォトダイオード（ＰＤ）で構成されている。光電変換部２４ａは、近赤外領域の波長の光（近赤外光）を受光量に応じた信号電荷に生成（光電変換）して保持する。光電変換部２４ａは、カソード側が転送トランジスタＴＲＧ１のソース領域と電気的に接続され、アノード側が基準電位線（例えばグランド）と電気的に接続されている。

[0093] 図７Ａに示す転送トランジスタＴＲＧ１は、光電変換部２４ａで光電変換された信号電荷をフローティングディフュージョン領域ＦＤ１に転送する。転送トランジスタＲＴＧ１のソース領域は光電変換部２４ａのカソード側と電気的に接続され、転送トランジスタＴＲＧのドレイン領域はフローティングディフュージョン領域ＦＤ１と電気的に接続されている。そして、転送トランジスタＴＲＧ１のゲート電極は、画素駆動線１０（図２参照）のうちの転送トランジスタ駆動線と電気的に接続されている。

[0094] 図７Ａに示すフローティングディフュージョン領域ＦＤ１は、光電変換部２４ａから転送トランジスタＴＲＧ１を介して転送された信号電荷を一時的に保持（蓄積）する。

[0095] 光電変換部２４ａ、転送トランジスタＴＲＧ１及びフローティングディフュージョン領域ＦＤ１を含む第１光電変換領域２１Ａは、図９に示す半導体層２０に搭載されている。

[0096] 図７Ａに示す読出し回路１５ａは、フローティングディフュージョン領域ＦＤ１に保持された信号電荷を読み出し、この信号電荷に基づく画素信号を出力する。読出し回路１５ａは、これに限定されないが、上述の第１実施形態の読出し回路１５と同様の構成になっており、画素トランジスタとして、例えば、増幅トランジスタＡＭＰと、選択トランジスタＳＥＬと、リセットトランジスタＲＳＴと、を備えている。

[0097] 図７Ｂに示す光電変換部２４ｂは、例えばｐｎ接合型のフォトダイオード（ＰＤ）で構成されている。光電変換部２４ｂは、可視領域の波長の光（可視光）を受光量に応じた信号電荷に生成（光電変換）して保持する。光電変換部２４ｂは、カソード側が転送トランジスタＴＲＧ２のソース領域と電気的に接続され、アノード側が基準電位線（例えばグランド）と電気的に接続されている。

[0098] 図７Ｂに示す転送トランジスタＴＲＧ２は、光電変換部２４ｂで光電変換された信号電荷をフローティングディフュージョン領域ＦＤ２に転送する。転送トランジスタＲＴＧ２のソース領域は光電変換部２４ｂのカソード側と電気的に接続され、転送トランジスタＴＲＧ２のドレイン領域はフローティングディフュージョン領域ＦＤ２と電気的に接続されている。そして、転送トランジスタＴＲＧ２のゲート電極は、画素駆動線１０（図２参照）のうちの転送トランジスタ駆動線と電気的に接続されている。

[0099] 図７Ｂに示すフローティングディフュージョン領域ＦＤ２は、光電変換部２４ｂから転送トランジスタＴＲＧ２を介して転送された信号電荷を一時的に保持（蓄積）する。

[0100] 光電変換部２４ｂ、転送トランジスタＴＲＧ２及びフローティングディフュージョン領域ＦＤ２を含む第２光電変換領域２１Ｂは、図９に示す半導体層２０に搭載されている。

[0101] 図７Ｂに示す読出し回路１５ｂは、フローティングディフュージョン領域ＦＤ２に保持された信号電荷を読み出し、この信号電荷に基づく画素信号を出力する。読出し回路１５ｂは、これに限定されないが、上述の第１実施形態の読出し回路１５と同様の構成になっており、画素トランジスタとして、例えば、増幅トランジスタＡＭＰと、選択トランジスタＳＥＬと、リセットトランジスタＲＳＴと、を備えている。

[0102] ＜半導体層＞

図８及び図９に示すように、半導体層２０には、半導体層２０の厚さ方向（Ｚ方向）に延伸する第１及び第２画素間分離領域３１ａ，３１ｂと、この

第１画素間分離領域３１ａで区画された第１光電変換領域２１Ａと、この第２画素間分離領域３１ｂで区画された第２光電変換領域２１Ｂと、が設けられている。第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂは、図８に示すように、画素アレイ部２Ａにおいて、例えば、二次元平面内で互いに直交するＸ方向及びＹ方向のそれぞれの方向に交互に繰り返し配置されている。即ち、この第２実施形態の画素アレイ部２Ａには、第１光電変換領域２１Ａを含む画素３ａと、第２光電変換領域２１Ｂを含む画素３ｂとがＸ方向及びＹ方向のそれぞれの方向に交互に繰り返し配置されている。図８では、５つの第１光電変換領域２１Ａ（画素３ａ：ＮＩＲ）と、４つの第２光電変換領域２１Ｂ（画素３ｂ：ＲＧＢ）とを図示している。

[0103] ＜光電変換領域＞

図９に示すように、第１光電変換領域２１Ａは、基本的に上述の第１実施形態の光電変換領域２１と同様の構成になっている。即ち、第１光電変換領域２１Ａは、上述の第１実施形態の光電変換領域２１と同様に、ｐ型のウエル領域２２と、ｎ型の半導体領域２３と、フローティングディフュージョン領域ＦＤ１と、光電変換部２４ａと、転送トランジスタＴＲＧ１（図８参照）と、素子形成領域２０ａと、回折散乱部５１と、を備えている。そして、第１光電変換領域２１Ａでは、上述の第１実施形態の図４及び図５に示す画素内分離領域３２は備えていない。

[0104] 図９に示すように、第２光電変換領域２１Ｂは、基本的に上述の第１実施形態の光電変換領域２１と同様の構成になっている。即ち、第２光電変換領域２１Ｂは、上述の第１実施形態の光電変換領域２１と同様に、ｐ型のウエル領域２２と、ｎ型の半導体領域２３と、フローティングディフュージョン領域ＦＤ２と、光電変換部２４ｂと、転送トランジスタＴＲＧ２（図８参照）と、素子形成領域２０ａと、回折散乱部５１と、を備えている。そして、この第２光電変換領域２１Ｂにおいても、上述の第１実施形態の図４及び図５に示す画素内分離領域３２は備えていない。

[0105] 図９に示すように、フローティングディフュージョン領域ＦＤ１及びＦＤ

２の各々は、上述の第１実施形態のフローティングディフュージョン領域ＦＤと同様に、半導体層２０の第１面Ｓ１側において、ｐ型のウエル領域２２の表層部に設けられている。そして、フローティングディフュージョン領域ＦＤ１及びＦＤ２の各々は、ｎ型の半導体領域２３よりも不純物濃度が高いｎ型の半導体領域（浮遊拡散領域）で構成されている。

光電変換部２４ａ及び２４ｂの各々は、上述の第１実施形態の光電変換部２４と同様に、主にｎ型の半導体領域２３で構成され、ｐ型のウエル領域２２とｎ型の半導体領域２３とによるｐｎ接合型のフォトダイオード（ＰＤ）として構成されている。

[0106] ＜第１及び第２画素間分離領域＞

図８に示すように、第１画素間分離領域３１ａは、上述の第１実施形態の図４に示す画素間分離領域３１と同様に、平面視でＸ方向に延伸する第１部分３１ｘと、Ｙ方向に延伸する第２部分３１ｙと、を含む。そして、第１部分３１ｘと第２部分３１ｙとは、互いに直交している。

[0107] 第１部分３１ｘは、所定の間隔を空けてＹ方向に繰り返し配置されている。また、第２部分３１ｙは、所定の間隔を空けてＸ方向に繰り返し配置されている。即ち、第１画素間分離領域３１ａは、平面視の平面パターンが格子状の平面パターンになっている。そして、第１光電変換領域２１Ａは、Ｘ方向の両端側が分離領域３１ａの互いに隣り合う二つの第２部分３１ｙで区画され、Ｙ方向の両端側が分離領域３１の互いに隣り合う二つの第１部分３１ｘで区画されている。

[0108] 図８に示すように、第２画素間分離領域３１ｂは、第１画素間分離領域３１ａで区画された領域内に、第１画素間分離領域３１ａと互いに隣り合って配置されている。この第２画素間分離領域３１ｂは、平面視の平面パターンが環状の平面パターンになっており、第１画素間分離領域３１ａの第１部分３１ｘ及び第２部分３１ｙと接している。即ち、第２光電変換領域２１Ｂは、平面視でＸ方向の両端側が第２画素間分離領域３１ｂで区画され、Ｙ方向の両端側が第２画素間分離領域３１ｂで区画されている。また、第１光電変

換領域２１Ａと第２光電変換領域２１Ｂとは、互いに隣り合う第１及び第２画素間分離領域３１ａ，３１ｂを介して互いに隣り合っている。そして、互いに隣り合う第１光電変換領域２１Ａと第２光電変換領域２１Ｂとは、第１及び第２画素間分離領域３１ａ，３１ｂによって電気的及び光学的に分離されている。

[0109] 図９に示すように、第１画素間分離領域３１ａは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、平面視で互いに隣り合う第１光電変換領域２１Ａと第２光電変換領域２１Ｂとの間を電気的及び光学的に分離している。そして、第１画素間分離領域３１ａは、一端側が素子分離領域２５と連結され、他端側が半導体層２０の第２の面Ｓ２に到達している。

[0110] 第１画素間分離領域３１ａは、半導体層２０の深さ方向（Ｚ方向）に延伸する掘り込み部３３a_1の内壁（側壁及び底壁）に沿って設けられた固定電荷膜５２と、この掘り込み部３３a_1に固定電荷膜５２を介して充填され、かつ半導体層２０よりも屈折率が低い絶縁材としての絶縁膜５３と、を含む。なお、半導体層２０よりも屈折率が低い絶縁材としては、空気を用いることもできる。この場合、第１画素間分離領域３１ａは、空気が充填される空洞部を含む。この第２実施形態の掘り込部３３a_1は、本技術の「第１掘り込み部」の一具体例に相当する。

[0111] 図９に示すように、第２画素間分離領域３１ｂは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、平面視で互いに隣り合う第１光電変換領域２１Ａと第２光電変換領域２１Ｂの間を電気的及び光学的に分離している。そして、第２画素間分離領域３１ｂは、一端側が素子分離領域２５と連結され、他端側が半導体層２０の第２の面Ｓ２に到達している。

[0112] 第２画素間分離領域３１ｂは、半導体層２０の深さ方向（Ｚ方向）に延伸する第２掘り込み部３３a_2の内壁（側壁及び底壁）に沿って設けられた分離絶縁膜３４と、この掘り込み部３３a_2に分離絶縁膜３４を介して充填され、かつ半導体層２０よりも屈折率が低い導電材３５と、を含む。分離絶縁膜３４としては、例えば酸化シリコン膜を用いることができる。導電材３５とし

ては、例えば抵抗値を低減する不純物が導入された半導体膜を用いることができる。この第２実施形態の導電材３５は、これに限定されないが、例えば不純物としてボロン（Ｂ）が導入されたｐ型のドープドポリシリコン膜で構成されている。この第２実施形態の掘り込み部３３ｂ$_2$は、本技術の「第２掘り込み部」の一具体例に相当する。

[0113] ＜配線＞

図９に示すように、第２画素間分離領域３１ｂの導電材３５は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２ｂ$_2$を介して、第１層目の配線層４３に形成された配線４３ｂ$_2$と電気的に接続されている。そして、この配線４３ｂ$_2$には、上述の第１実施形態とは異なり、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも低い負電位の第３基準電位が印加される。即ち、第２画素間分離領域３１ｂの導電材３５は、配線４３ｂ$_2$に印加された第２基準電位がコンタクト電極４２ｂ$_2$を介して供給され、この第３基準電位に電位固定される。第３基準電位としては、例えば－１．２Ｖが印加される。第２画素間分離領域３１ｂの導電材３５に負電位の第３基準電位を印加することにより、第２画素間分離領域３１ｂの側壁における半導体層２０のポテンシャルが変化し、飽和電荷量Ｑｓを上げることができ、画素特性の向上を図ることができる。

[0114] 図９に示すように、第１光電変換領域２１Ａのフローティングディフュージョン領域ＦＤ１は、層間絶縁膜４１に埋め込まれたコンタクト電極４２ｆ$_1$を介して、第１層目の配線層４３に形成された配線４３ｆ$_1$と電気的に接続されている。この配線４３ｆ$_1$は、図７Ａに示す読出し回路１５ａの入力側（増幅トランジスタＡＭＰのゲート電極及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0115] 図９に示すように、第２光電変換領域２１Ｂのフローティングディフュージョン領域ＦＤ２は、層間絶縁膜４１に埋め込まれたコンタクト電極４２ｆ$_2$を介して、第１層目の配線層に形成された配線４３ｆ$_2$と電気的に接続されている。この配線４３ｆ$_2$は、図７Ｂに示す読出し回路１５ｂの入力側（増幅ト

ランジスタＡＭＰのゲート電極及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0116] ここで、近赤外光と可視光との分光は、例えばカラーフィルタ５５によって行うことができる。具体的には、近赤外光が透過するカラーフィルタ５５ａを平面視で第１光電変換領域２１Ａと重畳して配置することにより、第１光電変換領域２１Ａ（第１光電変換部２４ａ）に近赤外光を入射させることができる。また、可視光が透過するカラーフィルタ５５ｂを平面視で第２光電変換領域２１Ｂと重畳して配置することにより、第２光電変換領域２１Ｂ（第２光電変換部２４ｂ）に可視光を入射させることができる。

[0117] なお、この第２実施形態では、平面視で第１光電変換領域２１Ａと重畳してカラーフィルタ５５（５５ａ）を配置しているが、近赤外光を光電変換する第１光電変換部２４ａを含む第１光電変換領域２１Ａにおいては、カラーフィルタ５５を必ずしも配置する必要はない。

[0118] ≪第２実施形態の主な効果≫

この第２実施形態に係る固体撮像装置１Ｂは、本技術の「第１分離領域」としての第１画素間分離領域３１ａと、この第１画素間分離領域３１ａで区画された第１光電変換領域２１Ａと、本技術の「第２分離領域」としての第２画素間分離領域３１ｂと、この第２画素分離領域３１ｂで区画された第２光電変換領域２１Ｂと、を備えている。そして、第１画素間分離領域３１ａは、上述の第１実施形態の画素間分離領域３１と同様に、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部$33a_1$に、半導体層２０よりも低い屈折率の絶縁材としての絶縁膜５３が充填された構成になっている。このため、上述の第１実施形態と同様に、掘り込み部$33a_1$に導電材としてドープドポリシリコン膜が充填された従来の画素内分離領域と比較して、第１画素間分離領域３１ａでの光吸収を抑制、換言すれば第１画素間分離領域３１ａでの光反射を高めることができ、近赤外光を光電変換する第１光電変換部２４ａを含む第１光電変換領域２１Ａと、可視光を光電変換する第２光電変換部２４ｂを含む第２光電変換領域２１Ｂとを混載した場合においても、量子

効率ＱＥの向上や高い混色抑制（高いＭＴＦ特性）を図ることができる。

一方、第２画素間分離領域３１ｂは、上述の第１実施形態の画素内分離領域３２と同様に、半導体層２０の厚さ方向に延伸する掘り込み部３３a_2に導電材３５が充填された構成となっている。このため、第２画素間分離領域３１ｂの導電材３５に負電位を印加することにより、第２画素間分離領域３１ｂの側壁における半導体層２０のポテンシャルが変化し、可視光を光電変換する第２光電変換部２４ｂが設けられた第２光電変換領域２１Ｂでの飽和電荷量Ｑｓを上げることができ、画素特性の向上を図ることができる。

したがって、この第２実施形態に係る固体撮像装置１Ｂにおいても、画素特性の向上を図ることが可能となる。

[0119] また、第１画素間分離領域３１ａでの光反射を高めることができることから、この第２実施形態に係る固体撮像装置１Ｂにおいても、第１画素間分離領域３１ａの幅の微細化を図ることができると共に、第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂの各々の微細化を図ることができる。

[0120] なお、この第２実施形態では、フローティングディフュージョン領域ＦＤ１，ＦＤ２と遮光膜５４とが平面視で重畳していないが、上述の第１実施形態の図６に示すように、フローティングディフュージョン領域ＦＤ１，ＦＤ２を覆うように遮光膜５４の幅を選択的に太くしてもよい。

[0121] 〔第３実施形態〕

この第３実施形態は、上述の第１実施形態の図４及び図５に示す画素間分離領域３１及び画素内分離領域３２と、上述の第２実施形態の図８及び図９に示す第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂと、を組み合わせたものである。

[0122] 即ち、図１０及び図１１に示すように、本技術の第３実施形態に係る固体撮像装置１Ｃは、各々が画素間分離領域３１で互いに隣り合って区画された第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂを備えている。そして、第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂの少なくとも何れか一方、例えば第１光電変換領域２１Ａに画素内分離領域３２が設けられてい

る。即ち、この第３実施形態において、第１光電変換領域２１Ａでは画素内分離領域３２を備え、第２光電変換領域２１Ｂでは画素内分離領域３２を備えていない。この第３実施形態において、画素間分離領域３１は、本技術の「第１分離領域」の一具体例に相当し、画素内分離領域３２は、本技術の「第２分離領域」の一具体例に相当する。その他の構成は、基本的に上述の第１実施形態と同様である。

[0123] 図１０に示すように、この第３実施形態の画素アレイ部２Ａには、第１光電変換領域２１Ａを含む画素３ａと、第２光電変換領域２１Ｂを含む画素３ｂとが配置されている。画素３ｂは、二次元平面内で互いに直交するＸ方向及びＹ方向のそれぞれの方向に繰り返し配置されている。画素３ａは、複数の画素３ｂが並ぶ画素群の中に点在し、画素３ｂと共に画素列を構成している。図１０では、一例として、１つの画素３ａの周りに８つの画素３ｂが配置された配置パターンを示している。画素３ａは、周期的に配置してもよく、ランダムに配置してもよい。

[0124] 図１１に示すように、画素内分離領域３２の導電材３５は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２b_1を介して、第１層目の配線層４３の配線４３b_1と電気的に接続されている。そして、この配線４３b_1には、上述の第１実施形態と同様に、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線４３b_1に印加された第２基準電位がコンタクト電極４２b_1を介して供給され、この第２基準電位に電位固定される。

[0125] 図１１に示すように、第１光電変換領域２１Ａのフローティングディフュージョン領域ＦＤ１は、層間絶縁膜４１に埋め込まれたコンタクト電極４２f_1を介して、第１層目の配線層４３に形成された配線４３f_1と電気的に接続されている。この配線４３f_1は、上述の第２実施形態の図７Ａに示す読出し回路１５ａの入力側（増幅トランジスタＡＭＰのゲート電極及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0126] 図１１に示すように、第２光電変換領域２１Ｂのフローティングディフュージョン領域ＦＤ２は、層間絶縁膜４１に埋め込まれたコンタクト電極４２ｆ$_2$を介して、第１層目の配線層に形成された配線４３ｆ$_2$と電気的に接続されている。この配線４３ｆ$_2$は、上述の第２実施形態の図７Ｂに示す読出し回路１５ｂの入力側（増幅トランジスタＡＭＰのゲート電極及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0127] ≪第３実施形態の主な効果≫

この第３実施形態に係る固体撮像装置１Ｃは、本技術の「第１分離領域」の一具体に相当する画素間分離領域３１と、この画素間分離領域３１で区画された第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂと、を備えている。そして、この第３実施形態の画素間分離領域３１は、上述の第１実施形態の画素間分離領域３１と同様に、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３ａに、半導体層２０よりも低い屈折率の絶縁材としての絶縁膜５３が充填された構成になっている。このため、上述の第１実施形態と同様に、掘り込み部３３ａに導電材としてドープドポリシリコン膜が充填された従来の画素間分離領域と比較して、第１画素間分離領域３１での光吸収を抑制、換言すれば第１画素間分離領域３１ａでの光反射を高めることができ、近赤外光を光電変換する第１光電変換部２４ａを含む第１光電変換領域２１Ａと、可視光を光電変換する第２光電変換部２４ｂを含む第２光電変換領域２１Ｂとを混載した場合においても、量子効率ＱＥの向上や高い混色抑制（高いＭＴＦ特性）を図ることができる。

一方、この第３実施形態の画素内分離領域３２は、上述の第１実施形態と同様に、半導体層２０の厚さ方向に延伸する掘り込み部３３ｂに導電材３５が充填された構成となっている。このため、上述の第１実施形態と同様に、画素内分離領域３２の導電材３５に正電位を印加することにより、画素内分離領域３２の側壁の半導体層２０のポテンシャルが変化し、光電変換部２４ａで光電変換された信号電荷をフローティングディフュージョン領域ＦＤ１に転送する際、信号電荷のフローティングディフュージョン領域ＦＤ１への

転送を補佐するアシスト電極として機能させることができ、画素特性としての転送特性の向上を図ることができる。

したがって、この第１実施形態の固体撮像装置１Ｃにおいても、画素特性の向上を図ることが可能となる。

[0128] また、画素間分離領域３１での光反射を高めることができることから、この第１実施形態の固体撮像装置１Ｃにおいても、画素間分離領域３１の幅の微細化を図ることができると共に、第１光電変換領域２１Ａ（画素３ａ）及び第２光電変換領域２１Ｂ（画素３ｂ）の各々の微細化を図ることができる。

[0129] また、この第３実施形態の固体撮像装置１Ｃは、上述の第１実施形態と同様に、半導体層２０の光入射面側（第２の面Ｓ２側）に、画素間分離領域３１と画素内分離領域３２との間に配置されたフローティングディフュージョン領域ＦＤ１，ＦＤ２を覆うように選択的に幅が太く構成された遮光膜５４を備えている。したがって、この第３実施形態に係る固体撮像装置１Ｃにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、ＰＬＳ特性（寄生光感度特性）を改善することができる。

[0130] なお、上述の第３実施形態では、第１光電変換領域２１Ａに、アシスト電極として機能する画素内分離領域３２を設けた場合について説明した。しかしながら、アシスト電極として機能する画素内分離領域３２は、第２光電変換領域２１Ｂに設けてもよく、また、第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂの両方に設けてもよい。但し、アシスト電極として機能する画素内分離領域３２は、この第３実施形態のように、近赤外光を光電変換する光電変換部２４ａを含む第１光電変換領域２１Ａに設けることが好ましい。

[0131] 〔第４実施形態〕

この第４実施形態は、上述の第２実施形態に、上述の第１実施形態の図４及び図５に示す画素内分離領域３２を組み込んだものである。

[0132] 即ち、図１２及び図１３に示すように、本技術の第４実施形態に係る固体

撮像装置１Ｄは、第１画素間分離領域３１ａと、第２画素間分離領域３１ｂと、画素内分離領域３２と、を備えている。この第４実施形態において、第１画素間分離領域３１ａは本技術の「第１分離領域」の一具体例に相当し、第２画素間分離領域３１ｂは本技術の「第２分離領域」の一具体例に相当し、画素内分離領域３２は本技術の第３分離領域に相当する。

[0133] また、本技術の第４実施形態に係る固体撮像装置１Ｄは、第１画素間分離領域３１ａで区画された第１光電変換領域２１Ａと、第２画素間分離領域３１ｂで区画された第２光電変換領域２１Ｂと、を備えている。そして、画素内分離領域３２は、第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂの各々に設けられている。

[0134] 図１３に示すように、第１光電変換領域２１Ａは、基本的に上述の第２実施形態の第１光電変換領域２１Ａと同様の構成になっている。即ち、第１光電変換領域２１Ａは、上述の第２実施形態の光電変換領域２１と同様に、ｐ型のウエル領域２２と、ｎ型の半導体領域２３と、フローティングディフュージョン領域ＦＤ１と、光電変換部２４ａと、転送トランジスタＴＲＧ１（図８参照）と、素子形成領域２０ａと、回折散乱部５１と、を備えている。そして、この第４実施形態の第１光電変換領域２１Ａは、画素内分離領域３２を備えている。画素内分離領域３２は、第１画素間分離領域３１ａから離間して設けられている。

[0135] 図１３に示すように、第２光電変換領域２１Ｂは、基本的に上述の第２実施形態の光電変換領域２１Ｂと同様の構成になっている。即ち、第２光電変換領域２１Ｂは、上述の第２実施形態の光電変換領域２１と同様に、ｐ型のウエル領域２２と、ｎ型の半導体領域２３と、フローティングディフュージョン領域ＦＤ１と、光電変換部２４ａと、転送トランジスタＴＲＧ１（図８参照）と、素子形成領域２０ａと、回折散乱部５１と、を備えている。そして、この第４実施形態の第２光電変換領域２１Ｂは、画素内分離領域３２を備えている。画素内分離領域３２は、第２画素間分離領域３１ｂから離間して設けられている。

[0136] ＜電位固定＞

図１３に示すように、第１光電変換領域２１Ａに含まれる画素内分離領域３２の導電材３５は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２ｂ$_1$を介して、第１層目の配線層４３の配線４３ｂ$_1$と電気的に接続されている。同様に、第２光電変換領域２１Ｂに含まれる画素内分離領域３２の導電材３５は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２ｂ$_1$を介して、第１層目の配線層４３の配線４３ｂ$_1$と電気的に接続されている。そして、これらの配線４３ｂ$_1$には、上述の第１実施形態と同様に、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線４３ｂ$_1$に印加された第２基準電位がコンタクト電極４２ｂ$_1$を介して供給され、この第２基準電位に電位固定される。

[0137] 図１３に示すように、第２画素間分離領域３１ｂの導電材３５は、層間絶縁膜４１及び素子分離領域２５に亘って埋め込まれたコンタクト電極４２ｂ$_2$を介して、第１層目の配線層４３に形成された配線４３ｂ$_2$と電気的に接続されている。そして、この配線４３ｂ$_2$には、上述の第２実施形態と同様に、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも低い負電位の第３基準電位が印加される。即ち、第２画素間分離領域３１ｂの導電材３５は、配線４３ｂ$_2$に印加された第３基準電位がコンタクト電極４２ｂ$_2$を介して供給され、この第２基準電位に電位固定される。

[0138] ≪第４実施形態の主な効果≫

この第４実施形態に係る固体撮像装置１Ｄは、本技術の「第１分離領域」の一具体例に相当する第１画素間分離領域３１ａと、この第１画素間分離領域３１ａで区画された第１光電変換領域２１Ａと、本技術の「第２分離領域」の一具体例に相当する第２画素間分離領域３１ｂと、この第２画素分離領域３１ｂで区画された第２光電変換領域２１Ｂと、を備えている。そして、第１画素間分離領域３１ａは、上述の第２実施形態の画素間分離領域３１と

同様に、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３ａ$_1$に、半導体層２０よりも低い屈折率の絶縁材としての絶縁膜５３が充填された構成になっている。このため、上述の第２実施形態と同様に、近赤外光を光電変換する第１光電変換部２４ａを含む第１光電変換領域２１Ａと、可視光を光電変換する第２光電変換部２４ｂを含む第２光電変換領域２１Ｂとを混載した場合においても、量子効率ＱＥの向上や高い混色抑制（高いＭＴＦ特性）を図ることができる。

一方、第２画素間分離領域３１ｂは、上述の第１実施形態の画素内分離領域３２と同様に、半導体層２０の厚さ方向に延伸する掘り込み部３３ａ$_2$に導電材３５が充填された構成となっている。このため、上述の第１実施形態と同様に、第２画素間分離領域３１ｂの導電材３５に負電位を印加することにより、可視光を光電変換する第２光電変換部２４ｂが設けられた第２光電変換領域２１Ｂでの飽和電荷量Ｑｓを上げることができ、画素特性の向上を図ることができる。

[0139] また、第２画素間分離領域３１ｂは、上述の第２実施形態の第２画素内分離領域３２と同様に、半導体層２０の厚さ方向に延伸する掘り込み部３３ａ$_2$に導電材３５が充填された構成となっている。このため、第２画素間分離領域３１ｂの導電材３５に負電位を印加することにより、第２画素間分離領域３１ｂの側壁における半導体層２０のポテンシャルが変化し、可視光を光電変換する第２光電変換部２４ｂが設けられた第２光電変換領域２１Ｂでの飽和電荷量Ｑｓを上げることができ、画素特性の向上を図ることができる。

したがって、この第４実施形態に係る固体撮像装置１Ｄにおいても、画素特性の向上を図ることが可能となる。

[0140] また、第１画素間分離領域３１ａでの光反射を高めることができることから、この第４実施形態に係る固体撮像装置１Ｄにおいても、第１画素間分離領域３１ａの幅の微細化を図ることができると共に、第１光電変換領域２１Ａ及び第２光電変換領域２１Ｂの各々の微細化を図ることができる。

[0141] また、この第４実施形態の固体撮像装置１Ｄは、上述の第１実施形態と同

様に、半導体層２０の光入射面側（第２の面Ｓ２側）に、第１画素間分離領域３１ａと画素内分離領域３２との間に配置されたフローティングディフュージョン領域ＦＤ１，ＦＤ２を覆うように選択的に幅が太く構成された遮光膜５４を備えている。したがって、この第４実施形態に係る固体撮像装置１Ｄにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、ＰＬＳ特性（寄生光感度特性）を改善することができる。

[0142] なお、上述の第４実施形態では、第１及び第２光電変換領域２１Ａ，２１Ｂの両方に、アシスト電極として機能する画素内分離領域３２をそれぞれ設けた場合について説明した。しかしながら、アシスト電極として機能する画素内分離領域３２は、第１及び第２光電変換領域２１Ａ，２１Ｂの何れか一方に設けてもよい。但し、アシスト電極として機能する画素内分離領域３２は、近赤外光を光電変換する光電変換部２４ａを含む第１光電変換領域２１Ａに設けることが好ましい。

[0143] 〔第５実施形態〕

図１４は、本技術の第５実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

本技術の第５実施形態に係る固体撮像装置１Ｅは、図１４に示す画素６０を備えている。図１４では、１つの画素６０を例示しているが、画素６０は、上述の第１実施形態の図１に示す画素３と同様に、Ｘ方向及びＹ方向のそれぞれの方向に繰り返し配置され、画素アレイ部を構成している。

[0144] 図１４に示すように、画素６０は、光電変換部（光電変換素子ＰＤ）６１、第１の転送トランジスタ（ＴＲＧ）６２、第２の転送トランジスタ（ＴＲＧ）６３、メモリ部６４、フローティングディフュージョン（ＦＤ）領域６５、増幅トランジスタ（ＡＭＰ）６６、選択トランジスタ（ＳＥＬ）６７、及びリセットトランジスタ（ＲＳＴ）６８を備えている。メモリ部６４は、本技術の「電荷保持部」の一具体例である。

[0145] 光電変換部６１は、画素６０に照射される光を受光して、その光の光量に応じた電荷を発生して蓄積する。

第１の転送トランジスタ６２は、垂直駆動部から供給される転送信号に従って駆動し、第１の転送トランジスタ６２がオンになると、光電変換部６１に蓄積されている電荷がメモリ部６４に転送される。

第２の転送トランジスタ６３は、垂直駆動部から供給される転送信号に従って駆動し、第２の転送トランジスタ６３がオンになると、メモリ部６４に蓄積されている信号電荷がフローティングディフュージョン領域６５に転送される。メモリ部６４は、第１の転送トランジスタ６２を介して光電変換部６１から転送される信号電荷を蓄積する。

[0146] フローティングディフュージョン領域６５は、第２の転送トランジスタ６３と増幅トランジスタ６６のゲート電極との接続点に形成された所定の容量を有する浮遊拡散領域であり、第２の転送トランジスタ６３を介してメモリ部６４から転送される信号電荷を蓄積する。

増幅トランジスタ６６は、電源線Ｖｄｄに接続されており、フローティングディフュージョン領域６５に蓄積されている信号電荷に応じたレベルの画素信号を出力する。

選択トランジスタ６７は、垂直駆動部から供給される選択信号に従って駆動し、選択トランジスタ６７がオンになると、増幅トランジスタ６６から出力される画素信号が選択トランジスタ６７を介して垂直信号線１１に読み出し可能な状態となる。

リセットトランジスタ６８は、垂直駆動部から供給されるリセット信号に従って駆動し、リセットトランジスタ５８がオンになると、ＦＤ５５に蓄積されている電荷が、リセットトランジスタ５８を介して電源Ｖｄｄに排出され、フローティングディフュージョン領域６５がリセットされる。

[0147] このように構成された画素６０を有する固体撮像装置１Ｅでは、グローバルシャッタ方式が採用され、全ての画素６０に対して同時に、光電変換部６１からメモリ部６４に信号電荷を転送することができ、全ての画素６０の露光タイミングを同一にすることができる。これにより、画像に歪みが発生することを回避することができる。

[0148] この第５実施形態において、詳細に図示していないが、図４及び図５を参照して説明すれば、光電変換部（光電変換素子ＰＤ）６１、第１の転送トランジスタ（ＴＲＧ）６２、第２の転送トランジスタ（ＴＲＧ）６３、メモリ部６４、フローティングディフュージョン（ＦＤ）領域６５、増幅トランジスタ（ＡＭＰ）６６、選択トランジスタ（ＳＥＬ）６７、及びリセットトランジスタ（ＲＳＴ）６８は、画素間分離領域３１で区画された光電変換領域２１に搭載されている。そして、この光電変換領域２１は、画素間分離領域３１から離間して設けられた画素内分離領域３２により、平面視でのＹ方向の幅が相対的に異なる２つの領域に選択的に分離されている。そして、画素内分離領域３２で分離された２つの領域のうち、Ｙ方向の幅が広い方の領域に光電変換部６１が設けられ、Ｙ方向の幅が狭い方の領域にメモリ部５４が設けられている。

[0149] この第５実施形態に係る固体撮像装置１Ｅにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様の効果が得られる。

[0150] 〔第６実施形態〕

図１５は、本技術の第６実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

本技術の第６実施形態に係る固体撮像装置１Ｆは、図１５に示す画素７０を備えている。図１５では、１つの画素７０を例示しているが、画素７０は、上述の第１実施形態の図１に示す画素３と同様に、Ｘ方向及びＹ方向のそれぞれの方向に繰り返し配置され、画素アレイ部を構成している。この画素７０を有する固体撮像装置１Ｆは、チャージドメイン型のグローバルシャッタ方式を採用している。

[0151] 図１５に示すように、画素７０は、例えば、光電変換部（光電変換素子ＰＤ）７１、転送トランジスタ（ＴＲＧ）７２、電荷保持部および電荷電圧変換部としてのフローティングディフュージョン（ＦＤ）領域７３、リセットトランジスタ（ＲＳＴ）７４、フィードバックイネーブルトランジスタ（ＦＢＥＮ）７５、排出トランジスタ（ＯＦＧ）７６、増幅トランジスタ（ＡＭ

Ｐ）７７、および選択トランジスタ（ＳＥＬ）７８などを含んでいる。フローティングディフュージョン領域７３は、本技術の「電荷保持部」の一具体例に相当する。

[0152] この実施形態では、画素トランジスタとしての転送トランジスタ７２、ＦＤ７３、リセットトランジスタ７４、フィードバックイネーブルトランジスタ７５、排出トランジスタ７６、増幅トランジスタＰ７７、及び選択トランジスタ７８は、いずれもｎチャネル導電型のＭＯＳトランジスタである。これらの画素トランジスタ（７２，７４，７５，７６，７７，７８）の各ゲート電極には、駆動信号がそれぞれ供給されるようになっている。各駆動信号は、高レベルの状態がアクティブ状態、即ちオン状態となり、低レベルの状態が非アクティブ状態、即ちオフ状態となるパルス信号である。なお、以下、駆動信号をアクティブ状態にすることを、駆動信号をオンするとも称し、駆動信号を非アクティブ状態にすることを、駆動信号をオフするとも称する。

[0153] 光電変換部７１は、例えばｐｎ接合のフォトダイオードからなる光電変換素子であり、被写体からの光を受光して、その受光量に応じた電荷を光電変換により生成し、蓄積するものである。

[0154] 転送トランジスタ７２は、光電変換部７１とフローティングディフュージョン領域７３との間に接続されており、転送トランジスタ７２のゲート電極に印加される駆動信号に応じて、光電変換部７１に蓄積されている信号電荷をフローティングディフュージョン領域７３に転送するものである。

[0155] フローティングディフュージョン領域７３は、グローバルシャッタ機能を実現するために、フローティングディフュージョン領域７３に蓄積された信号電荷を一時的に保持する領域である。また、フローティングディフュージョン領域７３は、転送トランジスタ７２を介して光電変換部７１から転送されてきた信号電荷を電気信号（例えば、電圧信号）に変換して出力する浮遊拡散領域でもある。フローティングディフュージョン領域７３には、リセットトランジスタ７４が接続されるとともに、増幅トランジスタ７７及び選択

トランジスタ７８を介して垂直信号線１１が接続されている。

[0156] リセットトランジスタ７４は、フィードバックイネーブルトランジスタ７５に接続されたドレイン領域と、フローティングディフュージョン領域ＦＤ７３に接続されたソース領域と、を有している。リセットトランジスタ７４は、そのゲート電極に印加される駆動信号に応じて、フローティングディフュージョン領域７３を初期化、即ちリセットする。

[0157] フィードバックイネーブルトランジスタ７５は、リセットトランジスタ７４に印加されるリセット電圧の制御を行う。

[0158] 排出トランジスタ７６は、電源Ｖｄｄに接続されたドレイン領域と、光電変換部７１に接続されたソース領域とを有している。光電変換部７１のカソードは、排出トランジスタ７６のソース領域、及び転送トランジスタ７２のソース領域に対して共通に接続されている。転送トランジスタ７６は、そのゲート電極に印加される駆動信号に応じて、光電変換部７１を初期化、即ちリセットする。「光電変換部７１をリセットする」とは、光電変換部７１を空乏化するという意味である。

[0159] 増幅トランジスタ７７は、フローティングディフュージョン領域７３に接続されたゲート電極と、電源Ｖｄｄに接続されたドレイン領域とを有しており、光電変換部７１での光電変換によって得られる信号電荷を読み出すソースフォロワ回路の入力部となる。即ち、増幅トランジスタ７７は、そのソース領域が選択トランジスタ７８を介してＶＳＬ１１７に接続されることにより、垂直信号線１１の一端に接続される定電流源と共にソースフォロワ回路を構成する。

[0160] 選択トランジスタ７８は、増幅トランジスタ７７のソース領域と垂直信号線１１との間に接続されており、選択トランジスタ７８のゲート電極には、選択信号が供給される。選択トランジスタ７８は、その選択信号がオンすると導通状態となり、選択トランジスタ７８が設けられている画素７０が選択状態となる。画素７０が選択状態になると、増幅トランジスタ７７から出力される画素信号が垂直信号線１１を介してカラム信号処理回路５（図２参照

）によって読み出されるようになっている。

[0161] また、図２を参照して説明すれば、この実施形態の画素アレイ部２Ａでは、複数の画素駆動線１０が、例えば画素行毎に配線される。そして、垂直駆動回路部４から複数の画素駆動線１０を通して、選択された画素７０に対し各駆動信号が供給されるようになっている。

[0162] このように構成された画素７０を有する固体撮像装置１Ｆでは、グローバルシャッタ方式が採用され、全ての画素７０に対して同時に、光電変換部７１からフローティングディフュージョン（ＦＤ）領域７３に信号電荷を転送することができ、全ての画素７０の露光タイミングを同一にすることができる。これにより、画像に歪みが発生することを回避することができる。

[0163] この第６実施形態において、詳細に図示していないが、図４及び図５を参照して説明すれば、光電変換部（光電変換素子ＰＤ）７１、転送トランジスタ（ＴＲＧ）７２、フローティングディフュージョン（ＦＤ）領域７３、リセットトランジスタ（ＲＳＴ）７４、フィードバックイネーブルトランジスタ（ＦＢＥＮ）７５、排出トランジスタ（ＯＦＧ）７６、増幅トランジスタ（ＡＭＰ）７７、及び選択トランジスタ（ＳＥＬ）７８は、画素間分離領域３１で区画された光電変換領域２１に搭載されている。そして、この光電変換領域２１は、画素間分離領域３１から離間して設けられた画素内分離領域３２により、平面視でのＹ方向の幅が相対的に異なる２つの領域に選択的に分離されている。そして、画素内分離領域３２で分離された２つの領域のうち、Ｙ方向の幅が広い方の領域に光電変換部７１が設けられ、Ｙ方向の幅が狭い方の領域にフローティングディフュージョン（ＦＤ）領域７３が設けられている。

[0164] この第６実施形態に係る固体撮像装置１Ｆにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様の効果が得られる。

[0165] 〔第７実施形態〕

図１６は、本技術の第７実施形態に係る固体撮像装置の画素の一構成例を示す等価回路図である。

本技術の第７実施形態に係る固体撮像装置１Ｇは、図１６に示す画素９０を備えている。図１６では、１つの画素９０を例示しているが、画素９０は、上述の第１実施形態の図１に示す画素３と同様に、Ｘ方向及びＹ方向のそれぞれの方向に繰り返し配置され、画素アレイ部を構成している。この画素９０を有する固体撮像装置１Ｇは、ボルテージドメインのグローバルシャッタ方式を採用している。

[0166] 図１６に示すように、画素９０は、前段回路１１０と、容量素子１２１及び１２２と、選択回路１３０と、後段リセットトランジスタ１４１と、後段回路１５０とを備えている。

[0167] 前段回路１１０は、光電変換部（ＰＤ）１１１、転送トランジスタ（ＴＲＧ）１１２、リセットトランジスタ（ＲＳＴ）１１３ａ、切替トランジスタ（ＦＤＧ）１１３ｂ、フローティングディフュージョン領域（ＦＤ）１１４、前段増幅トランジスタ（ＡＭＰ）１１５ａ、前段選択トランジスタ１１５ｂ、及び電流源トランジスタ１１６を備えている。フローティングディフュージョン領域（ＦＤ）１１４は、本技術の「電荷保持部」の一具体例に相当する。

[0168] 光電変換部１１１は、光電変換により電荷を生成するものである。転送トランジスタ１１２は、垂直駆動回路４（図２参照）からの転送信号ｔｒｇに従って、光電変換部１１１からフローティングディフュージョン領域１１４へ電荷を転送するものである。

[0169] リセットトランジスタ１１３は、垂直駆動回路４からのＦＤリセット信号ｒｓｔに従って、フローティングディフュージョン領域１１４から信号電荷を引き抜いて初期化するものである。

フローティングディフュージョン領域１１４は、電荷を蓄積し、電荷量に応じた電圧を生成するものである。前段増幅トランジスタ１１５ａは、フローティングディフュージョン領域１１４の電圧のレベルを増幅して前段ノード１２０に出力するものである。

[0170] リセットトランジスタ１１３及び前段増幅トランジスタ１１５のソース領

域は、電源電圧Ｖｄｄに接続されている。電流源トランジスタ１１６は、前段増幅トランジスタ１１５ａのドレイン領域に接続されている。この電流源トランジスタ１１６は、垂直駆動回路４の制御に従って、電流ｉｄ１を供給する。

[0171] 容量素子１２１及び１２２のそれぞれの一端は、前段ノード１２０に共通に接続され、それぞれの他端は、選択回路１３０に接続されている。

[0172] 選択回路１３０は、選択トランジスタ１３１及び選択トランジスタ１３２を備えている。選択トランジスタ１３１は、垂直駆動回路４からの選択信号Φｒに従って、容量素子１２１と後段ノード１４０との間の経路を開閉するものである。選択トランジスタ１３２は、垂直駆動回路４からの選択信号Φｓに従って、容量素子１２２と後段ノード１４０との間の経路を開閉するものである。

[0173] 後段リセットトランジスタ１４１は、垂直駆動回路４からの後段リセット信号ｒｓｔｂに従って、後段ノード１４０のレベルを所定の電位Ｖｒｅｇに初期化するものである。電位Ｖｒｅｇには、電源電位Ｖｄｄと異なる電位（例えば、Ｖｄｄより低い電位）が設定される。

[0174] 後段回路１５０は、後段増幅トランジスタ１５１及び後段選択トランジスタ１５２を備えている。後段増幅トランジスタ１５１は、後段ノード１４０のレベルを増幅するものである。後段選択トランジスタ１５２は、垂直駆動回路４からの後段選択信号ｓｅｌｂに従って、後段増幅トランジスタ１５１により増幅されたレベルの信号を画素信号として垂直信号線１１（図２参照）に出力するものである。

[0175] この実施形態の垂直駆動回路４は、露光開始時に全画素へハイレベルのＦＤリセット信号ｒｓｔおよび転送信号ｔｒｇを供給する。これにより、光電変換部１１１が初期化される。以下、この制御を「ＰＤリセット」と称する。

[0176] そして、垂直駆動回路４は、露光終了の直前に、全画素について後段リセット信号ｒｓｔｂおよび選択信号Φｒをハイレベルにしつつ、パルス期間に

亘ってハイレベルのＦＤリセット信号ｒｓｔを供給する。これにより、フローティングディフュージョン領域１１４が初期化され、そのときのフローティングディフュージョン領域１１４のレベルに応じたレベルが容量素子１２１に保持される。この制御を以下、「ＦＤリセット」と称する。

[0177] ＦＤリセットの際のフローティングディフュージョン領域１１４のレベルと、そのレベルに対応するレベル（容量素子１２１の保持レベルや、垂直信号線１１のレベル）とをまとめて、以下、「Ｐ相」または「リセットレベル」と称する。

[0178] 垂直駆動回路４は、露光終了時に、全画素について後段リセット信号ｒｓｔｂおよび選択信号Φｓをハイレベルにしつつ、パルス期間に亘ってハイレベルの転送信号ｔｒｇを供給する。これにより、露光量に応じた信号電荷がフローティングディフュージョン領域１１４へ転送され、そのときのフローティングディフュージョン領域１１４のレベルに応じたレベルが容量素子１２２に保持される。

[0179] 信号電荷の転送の際のフローティングディフュージョン領域１１４のレベルと、そのレベルに対応するレベル（容量素子１２２の保持レベルや、垂直信号線１１のレベル）とをまとめて、以下、「Ｄ相」または「信号レベル」と称する。

[0180] このように全画素について同時に露光を開始し、終了する露光制御は、グローバルシャッタ方式と呼ばれる。この露光制御により、全画素の前段回路１１０は、リセットレベルおよび信号レベルを順に生成する。リセットレベルは、容量素子１２１に保持され、信号レベルは、容量素子１２２に保持される。

[0181] 露光終了後に垂直駆動回路４は、行を順に選択して、その行のリセットレベルおよび信号レベルを順に出力させる。リセットレベルを出力させる際に、垂直駆動回路４は、選択した行のＦＤリセット信号ｒｓｔおよび後段選択信号ｓｅｌｂをハイレベルにしつつ、ハイレベルの選択信号Φｒを所定期間に亘って供給する。これにより、容量素子１２１が後段ノード１４０に接続

され、リセットレベルが読み出される。

[0182] リセットレベルの読出し後に垂直駆動回路４は、選択した行のＦＤリセット信号ｒｓｔおよび後段選択信号ｓｅｌｂをハイレベルにしたままで、ハイレベルの後段リセット信号ｒｓｔｂをパルス期間に亘って供給する。これにより、後段ノード１４０のレベルが初期化される。このとき、選択トランジスタ３３１及び選択トランジスタ１３２は両方とも開状態であり、容量素子１２１及び１２２は、後段ノード１４０から切り離される。

[0183] 後段ノード１４０の初期化後に、垂直駆動回路４は、選択した行のＦＤリセット信号ｒｓｔおよび後段選択信号ｓｅｌｂをハイレベルにしたままで、ハイレベルの選択信号Φｓを所定期間に亘って供給する。これにより、容量素子１２２が後段ノード１４０に接続され、信号レベルが読み出される。

[0184] 上述の読出し制御により、選択された行の選択回路１３０は、容量素子１２１を後段ノード１４０に接続する制御と、容量素子１２１及び１２２を後段ノード１４０から切り離す制御と、容量素子１２２を後段ノード１４０に接続する制御とを順に行う。また、容量素子１２１および１２２が後段ノード１４０から切り離されたときに、選択された行の後段リセットトランジスタ１４１は後段ノード１４０のレベルを初期化する。また、選択された行の後段回路１５０は、後段ノード１４０を介してリセットレベルおよび信号レベルを容量素子１２１及び１２２から順に読み出して垂直信号線１１へ出力する。

[0185] この第７実施形態において、詳細に図示していないが、図４及び図５を参照して説明すれば、光電変換部（光電変換素子ＰＤ）１１１、転送トランジスタ（ＴＲＧ）１１２、フローティングディフュージョン（ＦＤ）領域１１４は、画素間分離領域３１で区画された光電変換領域２１に搭載されている。そして、この光電変換領域２１は、画素間分離領域３１から離間して設けられた画素内分離領域３２により、平面視でのＹ方向の幅が相対的に異なる２つの領域に選択的に分離されている。そして、画素内分離領域３２で分離された２つの領域のうち、Ｙ方向の幅が広い方の領域に光電変換部１１１が

設けられ、Ｙ方向の幅が狭い方の領域にフローティングディフュージョン（ＦＤ）領域１１４が設けられている。

[0186] この第７実施形態に係る固体撮像装置１Ｇにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様の効果が得られる。

[0187] 〔第８実施形態〕

この第８実施形態では、主に遮光体８０Ｈについて説明する。

図１７は、この第８実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

図１８は、図１７のａ１７－ａ１７線に沿った縦断面構造を模式的に示す縦断面図である。

図１９は、図１８の一部を拡大した平面図である。

図２０は、図１９のａ１９－ａ１９線に沿った縦断面構造を模式的に示す縦断面図である。

なお、図１７及び図１９は、図１８及び図２０に示す半導体層２０の第２の面Ｓ２側（光入射面側）から視た平面図である。そして、図１８及び図２０は、上述の第１実施形態の図５及び図６に対して上下が反転している。

[0188] ≪固体撮像装置の構成≫

本技術の第８実施形態に係る固体撮像装置１Ｈは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0189] 即ち、図１７から図２０に示すように、本技術の第８実施形態に係る固体撮像装置１Ｈは、上述の第１実施形態の図４及び図５に示す遮光膜５４に替えて遮光体８０Ｈを備えている。その他の構成は、概ね第１実施形態と同様であり、同様の構成には同一符号を付し、重複する説明を省略する。

[0190] 図１７及び図１８に示すように、この第８実施形態の遮光体８０Ｈは、半導体層２０の第２の面Ｓ２側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂ、及び第２領域２１ｂ内のフローティングディフュージョン領域ＦＤの各々と重畳している。そして、遮光体８０Ｈは、半導体層２０の

厚さ方向（Ｚ方向）において、第２領域２１ｂの内外に亘って設けられている。

[0191] 図１７に示すように、遮光体８０Ｈは、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を備えている。第１直線部８１ｘは、平面視で画素間分離領域３１の第１部分３１ｘと重畳し、第２直線部８１ｙは、平面視で画素間分離領域３１の第２部分３１ｙと重畳している。即ち、この第８実施形態の遮光体８０Ｈも、上述の第１実施形態の遮光膜５４と同様に、所定の光電変換領域２１に入射する光が隣の光電変換領域２１へ洩れ込まないように、平面視の平面パターンが複数の光電変換領域２１のそれぞれの受光面側（第２の面Ｓ２側）を開口する格子状平面パターンになっている。第１直線部８１ｘのＹ方向の幅Ｘｗｙは、第２直線部８１ｙのＸ方向の幅Ｙｗｘよりも幅広になっている。

[0192] また、図１９及び図２０に示すように、遮光体８０Ｈは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａと、この第１遮光部分８２ａから光電変換領域２１の第２領域２１ｂの内部に突出する第２遮光部分８２ｂと、を備えている。この第１遮光部分８２ａ及び第２遮光部分８２ｂは第１直線部８１ｘに構成されている。換言すれば、第１直線部８１ｘは、第１遮光部分８２ａ及び第２遮光部分８２ｂを含んでいる。

[0193] ここで、第１実施形態で説明したように、画素内分離領域３２は、平面視で例えばＸ方向に延伸し、かつ画素間分離領域３１（第１部分３１ｘ及び第２部分３１ｙ）から離間して設けられている。そして、画素内分離領域３２は、Ｙ方向において、平面視で光電変換領域２１の中央部よりも画素間分離領域３１側に偏って配置され、光電変換領域２１を平面視でのＹ方向の幅が相対的に異なる２つの領域（第１領域２１ａ、第２領域２１ｂ）に選択的に分離している（仕切っている）。そして、画素内分離領域３２で分離された

２つの領域（第１領域２１ａ、第２領域２１ｂ）のうち、Ｙ方向の幅が広い方の第１領域２１ａに光電変換部２４が設けられ、Ｙ方向の幅が狭い方の第２領域２１ｂにフローティングディフュージョン領域ＦＤが設けられている。即ち、画素内分離領域３２は、光電変換領域２１を一方向（Ｙ方向）において第１領域２１ａと第２領域２１ｂとに分離している。

[0194] 図２０に示すように、第２遮光部分８２ｂは、半導体層２０の厚さ方向（Ｚ方向）において、半導体層２０の第２の面Ｓ２を横切っている。そして、第２遮光部分８２ｂは、第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、画素間分離領域３１及び画素内分離領域３２の各々から離間している。

[0195] また、第２遮光部分８２ｂは、絶縁膜５３及び半導体層２０に亘って設けられた掘り込み部３３ｈの内部に絶縁膜$３３ｈ_{1}$を介して設けられている。絶縁膜$３３ｈ_{1}$は、主に第２遮光部分８２ｂと半導体層２０とを電気的に絶縁分離する目的で設けられている。図２０では、絶縁膜$３３ｈ_{1}$を絶縁膜５３から半導体層２０に亘って設けているが、絶縁膜$３３ｈ_{1}$は半導体層２０側のみに設けるようにしてもよい。

[0196] 図２０に示すように、第１遮光部分８２ａは、絶縁膜５３の半導体層２０側とは反対側に設けられている。一方、第２遮光部分８２ｂは、絶縁膜５３を貫通して第２領域２１ｂの内部（半導体層２０の内部）に到達している。

[0197] 図１９及び図２０に示すように、遮光体８０Ｈは、これに限定されないが、二次元平面内でＸ方向において互いに隣り合う２つの光電変換領域２１に亘って延伸している。そして、第１遮光部分８２ａも、Ｘ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸している。一方、第２遮光部分８２ｂは、Ｘ方向に並ぶ光電変換領域２１毎に分離して設けられている。即ち、第２遮光部分８２ｂは、第１遮光部分８２ａとは異なり、Ｙ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸していない。

[0198] 第２遮光部分８２ｂは、平面視で画素内分離領域３２と並んでＸ方向に延

伸している。第２遮光部分８２ｂのＸ方向の長さは、画素内分離領域３２のＸ方向の長さと同等、若しくは画素内分離領域３２のＸ方向の長さよりも長いことが好ましい。この第８実施形態では、第２遮光部分８２ｂのＸ方向の長さが画素内分離領域３２のＸ方向の長さよりも長くなっている。

[0199] 第１遮光部分８２ａは、主に、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第２の面Ｓ２の外側で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。一方、第２遮光部分８２ｂは、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第２の面Ｓ２側の内部で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。即ち、遮光体８０Ｈは、光電変換領域２１の第２領域２１ｂに侵入（入射）する光を半導体層２０の第２の面Ｓ２側で遮光し、光電変換領域２１の第２領域２１ｂ内において半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。

[0200] 遮光体８０Ｈとしては、遮光性に優れ、かつ光反射率が酸化シリコン膜やシリコン膜よりも高い材料として、例えばチタン（Ｔｉ）、タングステン（Ｗ）、アルミニウム（ＡｌＩ）などの金属膜、若しくは合金膜を用いることが好ましい。この第８実施形態では、遮光体８０Ｈとして例えばタングステン（Ｗ）膜を用いている。

[0201] ここで、この第８実施形態では、画素間分離領域３１、画素内分離領域３２、フローティングディフュージョン領域ＦＤが、本技術の「第１分離領域」、「第２分離領域」、「電荷保持部」にそれぞれ相当する。

[0202] ≪固体撮像装置の製造方法≫

次に、本技術の第８実施形態に係る固体撮像装置１Ｈの製造方法について、図２２Ａから図２２Ｉを用いて説明する。

この第８実施形態では、固体撮像装置１Ｈの製造方法に含まれる遮光体８０Ｈの製造に特化して説明する。

[0203] まず、図２２Ａに示すように、光電変換領域２１、素子分離領域２５、掘り込み部３３ａ、画素内分離領域３２などを半導体層２０に形成すると共に、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成する。

画素内分離領域３２は、半導体層２０の深さ方向（Ｚ方向）に延伸する掘り込み部３３ｂの内部の側壁に沿って設けられた分離絶縁膜３４と、この掘り込み部３３ｂに分離絶縁膜３４を介して充填された導電材３５と、を含む。

掘り込み部３３ａは、図２２Ｆに示す画素間分離領域３１の基礎となるものである。そして、掘り込み部３３ａは、画素内分離領域３２の掘り込み部３３ｂと同様に、半導体層２０の深さ方向（Ｚ方向）に延伸し、その内部に分離絶縁膜３４を介して導電材３５が充填される。掘り込み部３３ａは、光電変換領域２１を光電変換領域２１毎に区画する。掘り込み部３３ａ及び３３ｂは、例えば同一工程で形成する。

光電変換領域２１は、素子形成領域２０ａ、ｐ型のウエル領域２２、ｎ型の半導体領域２３、光電変換部２４（ＰＤ）、素子分離領域（フィールド分離領域）２５、素子形成領域２０ａに形成された画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲ）などを含む。また、光電変換領域２１は、フローティングディフュージョン領域ＦＤ、画素内分離領域３２、この画素内分離領域３２で分離された第１領域２１ａ及び第２領域２１ｂを含む。

ｐ型のウエル領域２２は光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに形成する。素子形成領域２０ａ、ｎ型の半導体領域２３、光電変換部２４は、光電変換領域２１の第１領域２１ａに形成する。そして、フローティングディフュージョン領域ＦＤは、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第１の面Ｓ１側に形成する。半導体層２０としては、これに限定されないが、例えば、単結晶シリコンからなるｐ型の半導体基板を用いている。

[0204] 次に、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成した後、半導体層２０の第２の面Ｓ２側を例えばＣＭＰ法で切削して半導体層２０の厚

さを薄くし、図２２Ｂに示すように、半導体層２０の第２の面Ｓ２から画素内分離領域３２を露出させると共に、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を露出させる。

[0205] 次に、半導体層２０の第２の面Ｓ２から画素内分離領域３２、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を露出させた後、図２２Ｃに示すように、光電変換領域２１の第１領域２１ａにおいて、半導体層２０の第２の面Ｓ２に回折散乱部５１を形成する。

[0206] 次に、回折散乱部５１を形成した後、図２２Ｄに示すように、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を選択的に除去する。掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより選択的に除去することができる。

[0207] 次に、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を選択的に除去した後、図２２Ｅに示すように、掘り込み部３３ａの内壁（側壁及び底壁）、並びに半導体層２０の第２の面Ｓ２を覆う固定電荷膜５２を成膜する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに亘って形成され、第１領域２１ａの回折散乱部５１は固定電荷膜５２で覆われる。

[0208] 次に、固定電荷膜５２を形成した後、図２２Ｆに示すように、掘り込み部３３ａの内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

この工程において、掘り込み部３３ａの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた画素間分離領域３１が形成されると共に、この画素間分離領域３１で周囲を区画され、かつ内部が画素内分離領域３２で第１領域２１ａと第２領域２１ｂとに分離された光電変換領域２１が形成される。

[0209] 次に、絶縁膜５３を形成した後、図２２Ｇに示すように、絶縁膜５３の表

面から光電変換領域２１の第２領域２１ｂの内部に延伸する掘り込み部３３ｈを形成すると共に、掘り込み部の３３ａの内壁（側壁及び底壁）を覆う絶縁膜３３ｈ$_1$を形成する。掘り込み部３３ｈは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより形成することができる。絶縁膜３３ｈ$_1$としては例えば酸化シリコン膜を用いることができ、この酸化シリコン膜は、堆積法や熱酸化法によって形成することができる。

[0210] 次に、掘り込み部３３ｈ及び絶縁膜３３ｈ$_1$を形成した後、図２２Ｈに示すように、掘り込み部３３ｈの内部を含む絶縁膜５３上の全面に遮光膜８２を形成する。遮光膜８２は、例えば、遮光性に優れ、かつ光を反射する反射率が酸化シリコン膜やシリコン膜よりも高いチタン（Ｔｉ）、タングステン（Ｗ）、アルミニウム（ＡｌＩ）などの金属膜や合金膜を周知の成膜技術により成膜することによって形成することができる。遮光膜８２は、複数の光電変換領域２１に亘って形成すると共に、平面視で複数の光電変換領域２１の各々の第１領域２１ａ及び第２領域２１ｂを覆い、かつ各々の第２領域２１ｂの掘り込み部３３ｈ$_1$を埋め込むように形成する。埋め込み部３３ｈでの遮光膜８２は絶縁膜３３ｈを介して形成される。

[0211] 次に、遮光膜８２をパターンニングして、図２２Ｉに示すように、光電変換領域２１の第２領域２１ｂ及びフローティングディフュージョン領域ＦＤを覆い、かつ半導体層２０の厚さ方向（Ｚ方向）において、第２領域２１ｂの内外に亘って延伸する遮光体８０Ｈを形成する。遮光膜８２のパターンニングは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行うことができる。

[0212] この工程において、遮光体８０Ｈは、半導体層２０の厚さ方向（Ｚ方向）において、光電変換領域２１の第２領域２１ｂの外側（半導体層２０の第１の面Ｓ１の外側）に絶縁膜５３を介して設けられ、かつ平面視で第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳する第１遮光部分８２ａと、この第１遮光部分８２ａから絶縁膜５３及び固定電荷膜５２を貫通して第２領域２１ｂの内部に突出する第２遮光部分８２ｂとを含む。また

、図１７を参照して説明すれば、遮光体８０Ｈは、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を含む。そして、遮光体８０Ｈは、平面視で画素間分離領域３１の格子状平面パターンと重畳する格子状平面パターンで形成される。第１遮光部分８２ａ及び第２遮光部分８２ｂは、第１直線部８１ｘに形成される。

[0213] 次に、遮光体８０Ｈを形成した後、遮光体８０Ｈの半導体層２０側とは反対側に、カラーフィルタ５５及びマイクロレンズ５６をこの順で形成することにより、図１７から図２０に示す状態となる。

[0214] なお、固体撮像装置１Ｈは、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0215] ＜遮光体の機能＞

次に、遮光体８０Ｈの機能について、図２１Ｂ及び図６を参照して説明する。

図２１Ｂに示すように、１つの光電変換領域２１（１つの画素３）において、マイクロレンズ５６に照射された照射光５７Ｈは、斜め光５７$Ｈ_1$となってマイクロレンズ５６、カラーフィルタ５５、絶縁膜５３、固定電荷膜５２及び回折散乱部５１などを透過して半導体層２０の第２の面Ｓ２から光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入（入射）する。そして、第１領域２１ａに侵入した斜め光５７$Ｈ_1$は、第１領域２１ａ側から画素内分離領域３２に当たる（照射される）。

[0216] 画素内分離領域３２に当たる斜め光５７$Ｈ_1$としては、画素内分離領域３２で反射して光電変換領域２１の第１領域２１ａに戻る斜め光もあれば、画素内分離領域３２を透過して光電変換領域２１の第２領域２１ｂに侵入する斜め光もある。特に、導電材３５としてシリコン膜を含む画素内分離領域３２の場合、シリコン膜が遮光性に乏しいため、第２領域２１ｂへの斜め光５７

H_1の侵入が懸念される。

[0217] ここで、上述の第１実施形態の図６に示す遮光膜５４を参照して説明すれば、図６に示す遮光膜５４のように、この第８実施形態の図２１Ｂに示す第２遮光部分８２ｂを備えていない場合、光電変換領域２１の第２領域２１ｂに侵入した斜め光５７H_1は、第２領域２１ｂにおいて半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤに到達する。このフローティングディフュージョン領域ＦＤへの斜め光５７H_1の到達は、寄生光感度特性に影響するため、出来る限り第２領域２１ｂへの斜め光の侵入を抑制すること重要である。

[0218] これに対し、図２１Ｂに示すように、この第８実施形態の遮光体８０Ｈは、第１遮光部分８２ａから第２領域２１ｂの内部に突出する第２遮光部分８２ｂを備えている。このため、光電変換領域２１の第１領域２１ａ側から画素内分離領域３２を透過した斜め光７５ａは第２遮光部分８２ｂで反射して第１領域２１ａに戻る。即ち、この第８実施形態の遮光体８０Ｈは、光電変換領域２１の第１領域２１ａ側から画素内分離領域３２を透過した斜め光７５H_1を第２遮光部分８２ｂで遮光し、フローティングディフュージョン領域ＦＤへの斜め光７５H_1の到達を抑制することができる。

[0219] また、第１領域２１ａ側から画素内分離領域３２を透過した斜め光７５H_1は、第２遮光部分８２ｂで反射して第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0220] また、図２１Ｂに示すように、平面視で画素間分離領域３１を介して互いに隣り合う２つの光電変換領域２１（２１X_1，２１X_2）において、一方の光電変換領域２１X_1の第１領域２１ａ側から画素間分離領域３１を透過した斜め光５７H_2は、他方の光電変換領域２１X_2の第２領域２１ｂにおける遮光体８０Ｈの第２遮光部分８２ｂで反射して一方の光電変換領域２１X_1の第１領域２１ａ（光電変換部２４（ＦＤ））に戻る。このため、量子効率の向上を更に図ることができる。

[0221] また、一方の光電変換領域２１X_1の第１領域２１ａ側から画素間分離領域

３１を透過した斜め光５７H_2を一方の光電変換領域２１X_1の第１領域２１ａに戻すことができるため、互いに隣り合う２つの光電変換領域２１間（画素３間）での混色を抑制することもできる。

[0222] なお、図２１Ｂに示すように、この第８実施形態の遮光体８０Ｈは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａも備えているので、上述の第１実施形態の遮光膜５４と同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができる。

[0223] ≪第８実施形態の主な効果≫

次に、この第８実施形態の主な効果について説明する。

この第８実施形態に係る固体撮像装置１Ｈは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第８実施形態に係る固体撮像装置１Ｈにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0224] また、この第８実施形態の遮光体８０Ｈは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａを備えている。このため、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0225] また、この第８実施形態の遮光体８０Ｈは、第１遮光部分８２ａから光電変換領域２１の第２領域２１ｂの内部に突出する第２遮光部分８２ｂを備えている。このため、光電変換領域２１の第１領域２１ａ側から画素内分離領

域３２を透過した斜め光７５H_1を第２遮光部分８２ｂで遮光し、フローティングディフュージョン領域ＦＤへの斜め光７５H_1の到達を抑制することができ、第１遮光部分８２ａによる寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0226] また、第１領域２１ａ側から画素内分離領域３２を透過した斜め光７５H_1は、第２遮光部分８２ｂで反射して第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0227] また、平面視で画素間分離領域３１を介して互いに隣り合う２つの光電変換領域２１（２１X_1，２１X_2）において、一方の光電変換領域２１X_1の第１領域２１ａ側から画素間分離領域３１を透過した斜め光５７H_2は、他方の光電変換領域２１X_2の第２領域２１ｂにおける遮光体８０Ｈの第２遮光部分８２ｂで反射して一方の光電変換領域２１X_1の第１領域２１ａ（光電変換部２４（ＦＤ））に戻る。したがって、この第８実施形態に係る固体撮像装置１Ｈによれば、画素間分離領域３１の光反射による量子効率ＱＥの効果と合わせて、より一層の量子効率ＱＥの向上を図ることができる。

[0228] また、この第８実施形態に係る固体撮像装置１Ｈによれば、一方の光電変換領域２１X_1の第１領域２１ａ側から画素間分離領域３１を透過した斜め光５７H_2を一方の光電変換領域２１X_1の第１領域２１ａに戻すことができるため、画素間分離領域３１の光反射による混色抑制効果と合わせて、より一層の混色抑制を図ることができる。

[0229] なお、図２１Ａを参照して説明すると、フローティングディフュージョン領域ＦＤへの斜め光（５７H_1，５７H_2）の到達の抑制効果は、第２遮光部分８２ｂが第１遮光部分８２ａから第２領域２１ｂ（半導体層２０）に突出する先端までの全体長さL_1のうち、主に第２遮光部分８２ｂが第２領域２１ｂの内部に埋設する埋設長さL_2に依存（比例）する。一方、第２遮光部分８２ｂの全体長さL_1及びＹ方向の幅W_1は製造歩留まりに影響する。したがって、第２遮光部分８２ｂのＺ方向の全体長さL_1、若しくは埋設長さL_2は、フローティングディフュージョン領域ＦＤへの斜め光（５７H_1，５７H_2）

の到達抑制効果や製造歩留まりを考慮して、半導体層２０の厚さの１／２以上でフローティングディフュージョン領域ＦＤから離間していることが好ましい。

[0230] また、この第８実施形態では、Ｙ方向において、第２遮光部分８２ｂが画素間分離領域３１及び画素内分離領域３２の各々から離間しているが、第２遮光部分８２ｂを画素間分離領域３１及び画素内分離領域３２の少なくとも何れか一方に接触させてもよい。

[0231] ≪第８実施形態の変形例≫

＜変形例８－１＞

上述の第８実施形態では、遮光体８０Ｈの構成として、Ｙ方向の幅が一定でＸ方向に延伸する第１遮光部分８２ａについて説明した。しかしながら、本技術は上述の第８実施形態に限定されるものではない。

例えば、図２３に示すように、第１遮光部分８２ａのＹ方向の幅Ｘｗｙを部分的に狭くしてもよい。この場合、第１遮光部分８２ａが平面視でフローティングディフュージョン領域ＦＤと重畳しない部分においてＹ方向の幅Ｘｗｙを狭くすることが好ましい。

[0232] ＜変形例８－２＞

また、上述の第８実施形態では、第１直線部８１ｘ及び第２直線部８１ｙと、第１遮光部分８２ａ及び第２遮光部分８２ｂと含む遮光体８０Ｈについて説明した。しかしながら、本技術は上述の第８実施形態に限定されるものではない。

例えば、図２４に示すように、遮光体８０Ｈの構成として、第１直線部８１ｘ及び第２直線部８１ｙを省略し、単独で第１遮光部分８２ａ及び第２遮光部分８２ｂを含む構成としてもよい。

[0233] ＜変形例８－３＞

また、上述の第８実施形態では、遮光体８０Ｈの構成として、第１遮光部分８２ａがＸ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸する場合について説明した。しかしながら、本技術は上述の第

８実施形態に限定されるものではない。

例えば、図２５に示すように、第１遮光部分８２ａがＸ方向において互いに隣り合う２つの光電変換領域２１の各々毎に点在する構成としてもよい。

[0234] ＜変形例８－４＞

また、上述の第８実施形態では、固定電荷膜５２を含む固体撮像装置１Ｈに本技術を適用した場合について説明したが、本技術は、図２６に示すように、固定電荷膜を含まない固体撮像装置１Ｈにおいても適用することができる。

[0235] 〔第９実施形態〕

この第９実施形態では、上述の第８実施形態と同様に、主に遮光体８０Ｉについて説明する。

図２７は、この第９実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

図２８は、図２７のａ２７－ａ２７線に沿った縦断面構造を模式的に示す縦断面図である。

[0236] なお、図２７は、図２８に示す半導体層２０の第２の面Ｓ２側（光入射面側）から視た平面図である。そして、図２８は、上述の第１実施形態の図５及び図６に対して上下が反転している。

[0237] ≪固体撮像装置の構成≫

本技術の第９実施形態に係る固体撮像装置１Ｉは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0238] 即ち、図２７及び図２８に示すように、本技術の第９実施形態に係る固体撮像装置１Ｉは、上述の第１実施形態の図５及び図６に示す遮光膜５４に替えて遮光体８０Ｉを備えている。そして、この遮光体８０Ｉに関連して、画素内分離領域３２のＺ方向の長さ$Ｌ_5$（図２９Ｂ参照）が、画素間分離領域３１のＺ方向の長さと比較して短くなっている。換言すれば、この第９実施形態の画素内分離領域３２は、半導体層２０の第１の面Ｓ１側から第２の面Ｓ

２側に延伸する長さＬ$_5$が、上述の第１実施形態の図５及び図６に示す画素内分離領域３２と比較して短くなっている。その他の構成は、概ね第１実施形態と同様であり、同様の構成には同一符号を付し、重複する説明を省略する。

[0239] 図２７及び図２８に示すように、この第９実施形態の遮光体８０Ｉは、半導体層２０の第２の面Ｓ２側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳している。そして、遮光体８０Ｉは、平面視で画素内分離領域３２と重畳し、かつ半導体層２０の第２の面Ｓ２側で半導体層２０の内外に亘って設けられている。

[0240] 図２７には詳細に図示していないが、上述の第８実施形態の図１７を参照して説明すれば、遮光体８０Ｉは、上述の第８実施形態の遮光体８０Ｈと同様に、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を備えている。第１直線部８１ｘは、平面視で画素間分離領域３１の第１部分３１ｘと重畳し、第２直線部８１ｙは、平面視で画素間分離領域３１の第２部分３１ｙと重畳している。即ち、この第９実施形態の遮光体８０Ｉも、上述の第８実施形態の遮光体８０Ｈと同様に、所定の光電変換領域２１に入射する光が隣の光電変換領域２１へ洩れ込まないように、平面視の平面パターンが複数の光電変換領域２１のそれぞれの受光面側（第２の面Ｓ２側）を開口する格子状平面パターンになっている。第１直線部８１ｘのＹ方向の幅Ｘｗｙは、第２直線部８１ｙのＸ方向の幅Ｙｗｘよりも幅広になっている。

[0241] また、図２７及び図２８に示すように、遮光体８０Ｉは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳する第１遮光部分８２ａと、平面視で画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから半導体層２０の内部に突出する第２遮光部分８２ｃと、を備えている

。この第１遮光部分８２ａ及び第２遮光部分８２ｃは第１直線部８１ｘに構成されている。換言すれば、この第９実施形態の第１直線部８１ｘは、第１遮光部分８２ａ及び第２遮光部分８２ｃを含んでいる。

[0242] 図２８に示すように、第２遮光部分８２ｃは、半導体層２０の第２の面Ｓ２側から画素内分離領域３２に向かって延伸する第３掘り込み部としての掘り込み部３３ｉの中に固定電荷膜５２を介して設けられている。この第９実施形態の画素内分離領域３２は、図２９Ａに示すように、半導体層２０の厚さ方向に沿うＺ方向の長さ$Ｌ_5$が画素間分離領域３１のＺ方向に沿う長さよりも短くなっている。また、第９実施形態の画素内分離領域３２のＺ方向の長さ$Ｌ_5$は、第１実施形態の画素内分離領域３２のＺ方向の長さと比較して短くなっている。そして、この第９実施形態の画素内分離領域３２は、半導体層２０の第１の面Ｓ１側の素子分離領域２５から第２の面Ｓ２側に向かって延伸し、かつ半導体層２０の第２の面Ｓ２から離間している。

[0243] 図２９Ａに示すように、掘り込み部３３ｉは、絶縁膜５３の半導体層２０側とは反対側の上部表面から半導体層２０の第２の面Ｓ２を横切って画素内分離領域３２の先端に到達している。そして、第２遮光部分８２ｃは、第１遮光部分８２ａから画素内分離領域３２の先端に向かって延伸し、かつ掘り込み部３３ｉの内部に固定電荷膜５２を介して設けられている。

[0244] 掘り込み部３３ｉ内での固定電荷膜５２は、掘り込み部３３ｉの側壁及び底壁に沿って設けられている。そして、掘り込み部３３ｉの側壁における固定電荷膜５２は、半導体層２０と遮光体８０Ｉの第２遮光部分８２ｃとを電気的に絶縁分離している。また、掘り込み部３３ｉの底壁における固定電荷膜５２は、遮光体８０Ｉの第２遮光部分８２ｃと画素内分離領域３２の導電材３５とを電気的に絶縁分離している。

[0245] ここで、図２９Ａに示すように、この第９実施形態の画素内分離領域３２は、素子分離領域２５から掘り込み部３３ｉに亘って延伸している。この場合の画素内分離領域３２の長さ$Ｌ_5$は、素子分離領域２５の底面から掘り込み部３３ｉまでの距離となる。図示していないが、画素内分離領域３２が半導

体層２０の第１の面Ｓ１から掘り込み部３３ｉに亘って延伸している場合は、半導体層２０の第１の面Ｓ１から掘り込み部３３ｉまでの距離が画素内分離領域３２の長さ$Ｌ_5$となる。

なお、素子分離領域（フィールド分離領域）２５の底面と接する半導体層２０の面を第１の面Ｓ１とみなすこともできる。

[0246] 図２９Ａに示すように、画素内分離領域３２と掘り込み部３３ｉとは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（一方向）に沿う方向の各々の幅（W_2，W_3）が異なっている。この第９実施形態では、掘り込み部３３ｉの幅W_2の方が画素内分離領域３２の幅W_3よりも幅広となっているが、画素内分離領域３２の幅W_3の方を掘り込み部３３ｉの幅W_2よりも幅広としてもよい。即ち、パターンニング精度や特性の観点から、「$W_2 > W_3$」、若しくは「$W_2 < W_3$」を満たすことが好ましい。

[0247] 図２７及び図２８に示すように、遮光体８０Ｉは、これに限定されいが、二次元平面内でＸ方向において互いに隣り合う２つの光電変換領域２１に亘って延伸している。そして、第１遮光部分８２ａも、Ｘ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸している。一方、第２遮光部分８２ｃは、Ｘ方向に並ぶ光電変換領域２１毎に分離して設けられている。即ち、第２遮光部分８２ｃは、第１遮光部分８２ａとは異なり、Ｙ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸していない。

[0248] 第２遮光部分８２ｃは、平面視で画素内分離領域３２と並んでＸ方向に延伸している。第２遮光部分８２ｃのＸ方向の長さは、画素内分離領域３２のＸ方向の長さと同等、若しくは画素内分離領域３２のＸ方向の長さよりも長いことが好ましい。この第９実施形態では、第２遮光部分８２ｃのＸ方向の長さが画素内分離領域３２のＸ方向の長さよりも長くなっている。

[0249] 第１遮光部分８２ａは、主に、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第２の面Ｓ２の外側で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達

を抑制する。一方、第２遮光部分８２ｃは、光電変換領域２１において、主に半導体層２０の第２の面Ｓ２側の内部で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。

即ち、遮光体８０Ｉは、光電変換領域２１の第２領域２１ｂに侵入（入射）する光を半導体層２０の第２の面Ｓ２側で遮光し、光電変換領域２１の第２領域２１ｂ内で半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。

[0250] 遮光体８０Ｉとしては、遮光性に優れ、かつ光反射率が酸化シリコン膜やシリコン膜よりも高い材料として、例えばチタン（Ｔｉ）、タングステン（Ｗ）、アルミニウム（ＡＩ）などの金属膜、若しくは合金膜を用いることが好ましい。この第９実施形態では、遮光体８０Ｉとして例えばタングステン（Ｗ）膜を用いている。

[0251] ここで、この第９実施形態では、画素間分離領域３１が本技術の「第１分離領域」に相当し、画素内分離領域３２が本技術の「第２分離領域」に相当する。また、この第９実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３ｉが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」に相当する。また、この第９実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」に相当する。

[0252] ≪固体撮像装置の製造方法≫

次に、本技術の第９実施形態に係る固体撮像装置１Ｉの製造方法について、図３０Ａから図３０Ｈを用いて説明する。

この第９実施形態においても、固体撮像装置１Ｉの製造方法に含まれる遮光体８０Ｉの製造に特化して説明する。

[0253] まず、図３０Ａに示すように、光電変換領域２１、素子分離領域２５、掘り込み部３３ａ、画素内分離領域３２などを半導体層２０に形成すると共に、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成する。

画素内分離領域３２は、半導体層２０の深さ方向（Ｚ方向）に延伸する掘り込み部３３ｂの側壁に沿って設けられた分離絶縁膜３４と、この掘り込み部３３ｂに分離絶縁膜３４を介して充填された導電材３５としてのシリコン膜と、を含む。この画素内分離領域３２は、半導体層２０の第１の面Ｓ１側から第２の面Ｓ２に向かって伸びるＺ方向の長さ$Ｌ_4$（図２９Ａ参照）が上述の第８実施形態の図２２Ａに示す画素内分離領域３２のＺ方向の長さよりも短くなっている。

掘り込み部３３ａは、図３０Ｆに示す画素間分離領域３１の基礎となるものである。そして、掘り込み部３３ａは、画素内分離領域３２の掘り込み部３３ｂと同様に、半導体層２０の深さ方向（Ｚ方向）に延伸し、その内部に分離絶縁膜３４を介して導電材３５が充填される。掘り込み部３３ａは、光電変換領域２１を光電変換領域２１毎に区画する。この第９実施形態の掘り込み部３３ａと３３ｂとは、Ｚ方向の長さが異なるため、上述の第８実施形態とは異なり、別工程で形成する。

光電変換領域２１は、素子形成領域２０ａ、ｐ型のウエル領域２２、ｎ型の半導体領域２３、光電変換部２４（ＰＤ）、素子分離領域（フィールド分離領域）２５、素子形成領域２０ａに形成された画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲ）などを含む。そして、光電変換領域２１は、フローティングディフュージョン領域ＦＤ、画素内分離領域３２、この画素内分離領域３２で分離された第１領域２１ａ及び第２領域２１ｂを含む。

ｐ型のウエル領域２２は光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに形成する。素子形成領域２０ａ、ｎ型の半導体領域２３、光電変換部２４は、光電変換領域２１の第１領域２１ａに形成する。そして、フローティングディフュージョン領域ＦＤは、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第１の面Ｓ１側に形成する。半導体層２０としては、これに限定されないが、例えば、単結晶シリコンかなるｐ型の半導体基板を用いている。

[0254] 次に、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成した後、半

導体層２０の第２の面Ｓ２側を例えばＣＭＰ法で切削して半導体層２０の厚さを薄くし、図３０Ｂに示すように、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を露出させる。

[0255] 次に、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を露出させた後、図３０Ｃに示すように、光電変換領域２１の第１領域２１ａにおいて、半導体層２０の第２の面Ｓ２に回折散乱部５１を形成すると共に、半導体層２０の第２の面Ｓ２側から画素内分離領域３２の先端に到達し、かつ平面視で画素内分離領域３２と重畳する掘り込み部３３ｉを形成する。この掘り込み部３３ｉの形状や寸法は、図３０Ｈに示す遮光体８０Ｉの第２遮光部分８２ｃの形状や寸法を規定する。この第９実施形態では、これに限定されないが、例えば掘り込み部３３ｉの幅W_2の方を画素内分離領域３２の幅W_3よりも幅広で形成する。掘り込み部３３ｉの形成は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行う。掘り込み部３３ｉと回折散乱部５１とは、別工程で形成するが、掘り込み部３３ｉと回折散乱部５１のどちらを先に形成してもよい。

[0256] 次に、回折散乱部５１及び掘り込み部３３ｉを形成した後、図３０Ｄに示すように、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を選択的に除去する。掘り込み部３３ａ内の分離絶縁膜３４及び導電材膜３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより選択的に除去することができる。

[0257] 次に、掘り込み部３３ａ内の分離絶縁膜３４及び導電材膜３５を選択的に除去した後、図３０Ｅに示すように、掘り込み部３３ａ及び３３ｉの各々の内部の内壁（側壁及び底壁）、並びに半導体層２０の第２の面Ｓ２を覆う固定電荷膜５２を成膜する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに亘って形成され、第１領域２１ａの回折散乱部５１は固定電荷膜５２で覆われる。

[0258] 次に、固定電荷膜５２を形成した後、図３０Ｆに示すように、掘り込み部

３３ａ及び３３ｉの各々の内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

この工程において、掘り込み部３３ａの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた画素間分離領域３１が形成されると共に、この画素間分離領域３１で周囲を区画され、かつ内部が画素内分離領域３２で第１領域２１ａと第２領域２１ｂとに分離された光電変換領域２１が形成される。

[0259] 次に、絶縁膜５３を形成した後、掘り込み部３３ｉ上の絶縁膜５３と、掘り込み部３３ｉ内の絶縁膜５３とを選択的に除去する。この絶縁膜５３の選択的な除去は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行う。

[0260] 次に、絶縁膜５３を選択的に除去した後、図３０Ｇに示すように、掘り込み部３３ｉの内部を含む絶縁膜５３上の全面に遮光膜８２を形成する。遮光膜８２は、例えば、光を反射する反射率が酸化シリコン膜やシリコン膜よりも高いチタン（Ｔｉ）、タングステン（Ｗ）などの金属膜、若しくは合金膜を周知の成膜技術により成膜することによって形成することができる。遮光膜８２は、複数の光電変換領域２１に亘って形成すると共に、平面視で複数の光電変換領域２１の各々の第１領域２１ａ及び第２領域２１ｂを覆い、かつ各々の第２領域２１ｂの掘り込み部３３ｉを埋め込むように形成する。埋め込み部３３ｉでの遮光膜８２は固定電荷膜５２を介して形成される。

[0261] 次に、遮光膜８２をパターンニングして、図３０Ｈに示すように、光電変換領域２１の第２領域２１ｂを覆い、かつ半導体層２０の第２の面Ｓ２の内外に亘って延伸する遮光体８０Ｉを形成する。遮光膜８２のパターンニングは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行うことができる。

[0262] この工程において、遮光体８０Ｉは、光電変換領域２１の第２領域２１ｂの外側（半導体層２０の第１の面Ｓ１の外側）に絶縁膜５３を介して設けら

れ、かつ平面視で第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳する第１遮光部分８２ａと、この第１遮光部分８２ａから絶縁膜５３を貫通して半導体層２０の内部に突出する第２遮光部分８２ｃとを含む。また、図１７を参照して説明すれば、遮光体８０Ｉは、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を含む。そして、遮光体８０Ｉは、平面視で画素間分離領域３１の格子状平面パターンと重畳する格子状平面パターンで形成される。第１遮光部分８２ａ及び第２遮光部分８２ｃは、第１直線部８１ｘに形成される。

[0263] 次に、遮光体８０Ｉを形成した後、遮光体８０Ｉの半導体層２０側とは反対側に、カラーフィルタ５５及びマイクロレンズ５６をこの順で形成することにより、図２７及び図２８に示す状態となる。

[0264] なお、この第９実施形態に係る固体撮像装置１Ｉにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0265] ＜遮光体の機能＞

次に、遮光体８０Ｉの機能について、図２９Ｂ及び図６参照して説明する。

図２９Ｂに示すように、１つの光電変換領域２１（１つの画素３）において、マイクロレンズ５６に照射された照射光５７Ｉは、斜め光５７$Ｉ_1$となってマイクロレンズ５６、カラーフィルタ５５、絶縁膜５３、固定電荷膜５２及び回折散乱部５１などを透過（通過）して半導体層２０の第２の面Ｓ２側から光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入（入射）する。そして、第１領域２１ａに侵入した斜め光５７$Ｉ_1$は、第１領域２１ａ側から遮光体８０Ｉの第２遮光部分８２ｃに当たる（照射される）。

[0266] ここで、上述の第１実施形態の図６に示す遮光膜５４を参照して説明すれ

ば、図６に示す遮光膜５４のように、この第９実施形態の図２９Ｂに示す第２遮光部分８２ｃを備えていない場合、光電変換領域２１の第２領域２１ｂに侵入した斜め光５７Ｉ$_1$は、第１領域２１ａ側から画素内分離領域３２に当たる（照射される）。

[0267] 画素内分離領域３２に当たる斜め光５７Ｉ$_1$としては、画素内分離領域３２で反射して光電変換領域２１の第１領域２１ａに戻る斜め光もあれば、画素内分離領域３２を透過して光電変換領域２１の第２領域２１ｂに侵入する斜め光もある。特に、導電材３５としてシリコン膜を含む画素内分離領域３２の場合、シリコン膜が遮光性に乏しいため、第２領域２１ｂへの斜め光５７Ｉ$_1$の侵入が懸念される。

[0268] 光電変換領域２１の第２領域２１ｂに斜め光５７Ｉ$_1$が侵入した場合、斜め光５７Ｉ$_1$は、第２領域２１ｂにおいて半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤに到達する。このフローティングディフュージョン領域ＦＤへの斜め光５７Ｈ$_1$の到達は、寄生光感度特性に影響するため、出来る限り第２領域２１ｂへの斜め光の侵入を抑制すること重要である。

[0269] これに対し、図２９Ｂに示すように、この第９実施形態の遮光体８０Ｉは、平面視で画素内分離領域３２と重畳し、かつ半導体層２０の第２の面Ｓ２の外側の第１遮光部分８２ａから半導体層２０の内部に突出する第２遮光部分８２ｃを備えている。このため、光電変換領域２１の第１領域２１ａに侵入した斜め光５７Ｈ$_1$は、第１領域２１ａ側から遮光体８０Ｉの第２遮光部分８２ｃに当たり（照射され）、第２遮光部分８２ｃで反射して第２領域２１ｂに戻る。即ち、この第９実施形態の遮光体８０Ｉは、光電変換領域２１の第１領域２１ａ側から第２領域２１ｂに侵入する斜め光５７Ｉ$_1$を第２遮光部分８２ｃで遮光し、フローティングディフュージョン領域ＦＤへの斜め光５７Ｉ$_1$の到達を抑制することができる。

[0270] また、第１領域２１ａ側から遮光体８０Ｉの第２遮光部分８２ｃに当たった（照射された）斜め光５７Ｉ$_1$は、第２遮光部分８２ｃで反射して光電変換

領域２１の第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0271] なお、図２９Ｂに示すように、光電変換領域２１の第１領域２１ａ側から画素間分離領域３１に当たった（照射された）斜め光５７Ｉ$_2$は、主に、画素間分離領域３１で反射して第１領域２１ａ（光電変換部２４（ＰＤ））に戻る。

[0272] また、図２９Ｂに示すように、この第９実施形態の遮光体８０Ｉは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａも備えているので、上述の第１実施形態の遮光膜５４と同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができる。

[0273] ≪第９実施形態の主な効果≫

次に、この第９実施形態の主な効果について説明する。

この第９実施形態に係る固体撮像装置１Ｉは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第９実施形態に係る固体撮像装置１Ｉにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0274] また、この第９実施形態の遮光体８０Ｉは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａを備えている。このため、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２側（光入射面側）から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善する

ことができる。

[0275] また、この第９実施形態の遮光体８０１は、平面視で画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから半導体層２０の内部に突出する第２遮光部分８２ｃを備えている。このため、光電変換領域２１の第１領域２１ａ側から第２領域２１ｂに侵入する斜め光５７Ｉ$_1$を第２遮光部分８２ｃで遮光し、フローティングディフュージョン領域ＦＤへの斜め光５７Ｉ$_1$の到達を抑制することができ、第１遮光部分８２ａによる寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0276] また、第１領域２１ａ側から遮光体８０１の第２遮光部分８２ｃに入射した斜め光７５Ｉ$_1$は、第２遮光部分８２ｃで反射して第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0277] なお、図２９Ａを参照して説明すれば、フローティングディフュージョン領域ＦＤへの斜め光５７Ｉ$_1$の到達の抑制効果は、第２遮光部分８２ｃが第１遮光部分８２ａから半導体層２０に突出する先端までの全体長さＬ$_3$のうち、主に第２遮光部分８２ｃが半導体層２０の内部に埋設する埋設長さＬ$_4$に依存（比例）する。

一方、画素内分離領域３２がアシスト電極としてフローティングディフュージョン領域ＦＤへの信号電荷の転送を補佐する機能は、主に画素内分離領域３２のＺ方向の長さＬ$_5$に比例する。

したがって、例えば、遮光性を重視する場合は、第２遮光部分８２ｃの埋設長さＬ$_4$の方を画素内分離領域３２の長さＬ$_5$よりも長くし（Ｌ$_4$＞Ｌ$_5$とし）、転送を重視する場合は、画素内分離領域３２の長さＬ$_5$の方を第２遮光部分８２ｃの埋設長さＬ$_4$よりも長くする（Ｌ$_5$＞Ｌ$_4$とする）ことが好ましい。

[0278] なお、上述の第９実施形態では、固定電荷膜５２を含む固体撮像装置１Ｉに本技術を適用した場合について説明したが、本技術は、固定電荷膜を含まない固体撮像装置１Ｉにおいても適用することができる。

[0279] 〔第１０実施形態〕

この第１０実施形態では、上述の第８実施形態と同様に、主に遮光体８０Ｊについて説明する。

図３１は、この第１０実施形態に係る固体撮像装置の画素アレイ部における遮光体の平面パターンを模式的に示す平面図である。

図３２は、図３１のａ３１－ａ３１線に沿った縦断面構造を模式的に示す縦断面図である。

なお、図３１は、図３２に示す半導体層２０の第２の面Ｓ２側（光入射面側）から視た平面図である。そして、図３２は、上述の第１実施形態の図５及び図６に対して上下が反転している。

[0280] ≪固体撮像装置の構成≫

本技術の第１０実施形態に係る固体撮像装置１Ｊは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0281] 即ち、図３１及び図３２に示すように、本技術の第１０実施形態に係る固体撮像装置１Ｊは、上述の第１実施形態の図５及び図６に示す遮光膜５４に替えて遮光体８０Ｊを備えている。そして、この遮光体８０Ｊに関連して、絶縁膜５３とカラーフィルタ５５との間に設けられた絶縁膜５３Ｊを更に備えている。その他の構成は、概ね第１実施形態と同様であり、同様の構成には同一符号を付し、重複する説明を省略する。

[0282] 図３１及び図３２に示すように、この第９実施形態の遮光体８０Ｊは、半導体層２０の第２の面Ｓ２側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳している。そして、遮光体８０Ｊは、絶縁膜５３の厚さ方向（Ｚ方向）において、絶縁膜５３の内外に亘って設けられている。

[0283] 図３１には詳細に図示していないが、上述の第８実施形態の図１７を参照して説明すれば、遮光体８０Ｊは、上述の第８実施形態の遮光体８０Ｈと同様に、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、

かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を備えている。第１直線部８１ｘは、平面視で画素間分離領域３１の第１部分３１ｘと重畳し、第２直線部８１ｙは、平面視で画素間分離領域３１の第２部分３１ｙと重畳している。即ち、この第１０実施形態の遮光体８０Ｊも、上述の第８実施形態の遮光体８０Ｈと同様に、所定の光電変換領域２１に入射する光が隣の光電変換領域２１へ洩れ込まないように、平面視の平面パターンが複数の光電変換領域２１のそれぞれの受光面側（第２の面Ｓ２側）を開口する格子状平面パターンになっている。第１直線部８１ｘのＹ方向の幅Ｘｗｙは、第２直線部８１ｙのＸ方向の幅Ｙｗｘよりも幅広になっている。

[0284] また、図３１及び図３２に示すように、遮光体８０Ｊは、絶縁膜５３の半導体層２０側とは反対側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂ及びフローティングディフュージョン領域ＦＤと重畳する第１遮光部分８２ａと、平面視で画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第２遮光部分$８２ｄ_{1}$と、平面視で画素間分離領域３１と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第３遮光部分$８２ｄ_{2}$と、を備えている。この第１遮光部分８２ａ、第２遮光部分$８２ｄ_{1}$及び第３遮光部分$８２ｄ_{2}$は、第１直線部８１ｘに構成されている。換言すれば、この第１０実施形態の第１直線部８１ｘは、第１～第３遮光部分８２ａ，$８２ｄ_{1}$，$８２ｄ_{2}$を含んでいる。

[0285] 図３２に示すように、遮光体８０Ｊの第１遮光部分８２ａは、絶縁膜５３の半導体層２０側とは反対側に設けられた絶縁膜５３Ｊで覆われている。即ち、遮光体８０Ｊは、絶縁膜５３及び５３Ｊを含む絶縁層に包含されている。絶縁膜５３Ｊは、例えば酸化シリコン膜で構成されている。

[0286] 図３２に示すように、遮光体８０Ｊの第２遮光部分$８２ｄ_{1}$は、絶縁膜５３の掘り込み部$５３ｄ_{1}$に設けられている。遮光体８０Ｊの第３遮光部分$８２ｄ_{2}$は、絶縁膜５３の掘り込み部$５３ｄ_{2}$に設けられている。第２遮光部分$８２ｄ_{1}$及び掘り込み部$５３ｄ_{1}$と、第３遮光部分$８２ｄ_{2}$及び掘り込み部$５３ｄ_{2}$

とは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において互いに離間して設けられている。

[0287] 図３２に示すように、遮光体８０Ｊの第１遮光部分８２ａ、第２遮光部分８２ｄ$_1$及び第３遮光部分８２ｄ$_2$の各々は、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、第１領域２１ａよりも第２領域２１ｂ側に位置している。具体的には、第１遮光部分８２ａ及び第２遮光部分８２ｄ$_1$の各々は、平面視で第１領域２１ａと画素内分離領域３２との界面部Ｉｆ$_1$よりも第２領域２１ｂ側に位置し、第１遮光部分８２ａ及び第３遮光部分８２ｄ$_2$の各々は、Ｙ方向において互いに隣り合う２つの光電変換領域２１の間の画素間分離領域３１と、この画素間分離領域３１と接する第１領域２１ａとの界面部Ｉｆ$_2$よりも第２領域２１ｂ側に位置している。即ち、遮光体８０Ｊは、平面視で画素内分離領域（第２分離領域）３２及び画素間分離領域（第１分離領域）３１の各々と重畳し、かつ光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、光電変換領域２１の第１領域２１ａよりも第２領域２１ｂ側に位置している。

[0288] 図３１には詳細に図示していないが、上述の第８及び第９実施形態の第２遮光部分８２ｂ，８２ｃと同様に、第２及び第３遮光部分８２ｄ$_1$，８２ｄ$_2$の各々も、平面視で画素内分離領域３２と並んでＸ方向に延伸している。第２及び第３遮光部分８２ｄ$_1$，８２ｄ$_2$の各々のＸ方向の長さは、画素内分離領域３２のＸ方向の長さと同等、若しくは画素内分離領域３２のＸ方向の長さよりも長いことが好ましい。この第８実施形態では、８２ｄ$_1$，８２ｄ$_2$の各々のＸ方向の長さが画素内分離領域３２のＸ方向の長さよりも長くなっている。

[0289] 第１遮光部分８２ａは、主に、光電変換領域２１の第２領域２１ｂにおいて、絶縁膜５３の半導体層２０側とは反対側の外部で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。一方、第２及び第３遮光部分８２ｄ$_2$，８２ｄ$_3$は、

絶縁膜５３の内部で遮光し、半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。

[0290] 即ち、遮光体８０Ｊは、光電変換領域２１の第２領域２１ｂに侵入（入射）する光を半導体層２０の第２の面Ｓ２側で遮光し、光電変換領域２１の第２領域２１ｂ内で半導体層２０の第１の面Ｓ１側に設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制する。

[0291] 遮光体８０Ｊとしては、遮光性に優れ、かつ光反射率が酸化シリコン膜やシリコン膜よりも高い、チタン（Ｔｉ）、タングステン（Ｗ）、アルミニウム（ＡｌＩ）などの金属膜、若しくは合金膜を用いることが好ましい。この第１０実施形態では、遮光体８０Ｊとして例えばタングステン（Ｗ）膜を用いている。

[0292] ここで、この第１０実施形態では、画素間分離領域３１が本技術の「第１分離領域」に相当し、画素内分離領域３２が本技術の「第２分離領域」に相当する。また、この第１０実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」に相当する。

図３１に示すように、遮光体８０Ｊは、これに限定されないが、二次元平面内でＸ方向において互いに隣り合う２つの光電変換領域２１に亘って延伸している。そして、第１遮光部分８２ａも、Ｘ方向において互いに隣り合う２つの光電変換領域２１に亘って連続的に延伸している。

[0293] ≪固体撮像装置の製造方法≫

次に、本技術の第１０実施形態に係る固体撮像装置１Ｊの製造方法について、図３４Ａから図３４Ｅを用いて説明する。

この第８実施形態においても、固体撮像装置１１Ｉの製造方法に含まれる遮光体８０Ｉの製造に特化して説明する。

[0294] まず、上述の第８実施形態と同様の工程を施して、図３４Ａに示すように、絶縁膜５３まで形成する。

[0295] 次に、図３４Ｂに示すように、絶縁膜５３に、平面視で画素内分離領域３２と重畳する掘り込み部５３ｄ$_1$と、平面視で画素間分離領域３１と重畳する

掘り込み部５３ｄ$_2$とを形成する。掘り込み部５３ｄ$_1$及び５３ｄ$_2$の各々は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて絶縁膜５３を選択的にエッチングすることによって形成する。掘り込み部５３ｄ$_1$及び５３ｄ$_2$の各々は、光電変換領域２１の第１領域２１ａよりも第２領域２１ｂ側に位置するように形成する。

[0296] 次に、掘り込み部５３ｄ$_1$及び５３ｄ$_2$の各々を形成した後、図３４Ｃに示すように、掘り込み部５３ｄ$_1$及び５３ｄ$_2$の各々の内部を含む絶縁膜５３上の全面に遮光膜８２を形成する。遮光膜８２は、例えば、光を反射する反射率が酸化シリコン膜やシリコン膜よりも高いチタン（Ｔｉ）、タングステン（Ｗ）、アルミニウム（ＡｌＩ）などの金属膜、若しくは合金膜を周知の成膜技術により成膜することによって形成することができる。遮光膜８２は、複数の光電変換領域２１に亘って形成すると共に、各々の光電変換領域２１の掘り込み部５３ｄ$_1$，５３ｄ$_2$を埋め込むように形成する。

[0297] 次に、遮光膜８２を形成した後、遮光膜８２をパターンニングして、図３４Ｄに示すように、光電変換領域２１の第２領域２１ｂを覆い、かつ半導体層２０の第２の面Ｓ２側の絶縁膜５３の内外に亘って延伸する遮光体８０Ｊを形成する。遮光膜８２のパターンニングは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行うことができる。

[0298] この工程において、遮光体８０Ｊは、絶縁膜５３の半導体層２０側とは反対側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する第１遮光部分８２ａと、平面視で画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第２遮光部分８２ｄ$_1$と、平面視で画素間分離領域３１と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第３遮光部分８２ｄ$_2$と、を含む。また、図１７を参照して説明すれば、遮光体８０Ｊは、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を含む。そして、遮光体８０Ｊは、平面視で画素

間分離領域３１の格子状平面パターンと重畳する格子状平面パターンで形成される。第１遮光部分８２ａ、第２遮光部分８２ｄ$_1$及び第３遮光部分８２ｄ$_2$は、第１直線部８１ｘに形成される。

[0299] 次に、遮光体８０Ｊを形成した後、図３４Ｅに示すように、絶縁膜５３の半導体層２０側とは反対側に、遮光体８０Ｊを覆う絶縁膜５３Ｊを形成する。

[0300] この後、絶縁膜５３Ｊの半導体層２０側とは反対側に、カラーフィルタ５５及びマイクロレンズ５６などをこの順で形成することにより、図３１及び図３２に示す状態となる。

[0301] なお、この第１０実施形態に係る固体撮像装置１Ｊにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0302] ＜遮光体の機能＞

次に、遮光体８０Ｊの機能について、図３３及び図６を用いて説明する。

図３３に示すように、１つ光電変換領域２１（１つの画素３）において、マイクロレンズ５６から放射状に発する斜め光５７Ｊ$_1$は、カラーフィルタ５５、絶縁膜５３Ｊ及び絶縁膜５３を透過して遮光体８０Ｊの第２遮光部分８２ｄ$_1$に当たる（照射される）。そして、第２遮光部分８２ｄ$_1$に当たった斜め光５７Ｊ$_1$は、第２遮光部分８２ｄ$_1$で反射して半導体層２０の第２の面Ｓ２側から光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入する。即ち、この第１０実施形態の遮光体８０Ｊは、遮光体８０Ｊの第１遮光部分８２ａの周囲から光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_1$を第２遮光部分８２ｄ$_1$で遮光し、フローティングディフュージョン領域ＦＤへの斜め光５７Ｊ$_1$の到達を抑制することができる。

[0303] ここで、上述の第１実施形態の図５に示す遮光膜５４を参照して説明すれば、図５に示すように、遮光膜５４を平面視で光電変換領域２１の第２領域２１ｂ側から第１領域２１ａ側に食み出る、第１食み出し構造とすることにより、遮光膜５４の周囲から光電変換領域２１の第２領域２１ｂに侵入する

斜め光を遮光することができる。

[0304] しかしながら、遮光膜５４を上述の第１食み出し構造とした場合、光電変換領域２１の第１領域２１ａに侵入する光量が減ってしまい、量子効率ＱＥが低くなる。

[0305] これに対し、この第１０実施形態の遮光体８０Ｊは、第１遮光部分８２ａから絶縁膜５３の内部に突出する第２遮光部分８２ｄ$_1$により、第１遮光部分８２ａの周囲から光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_1$を遮光できるため、図５に示す遮光膜５４のように、第１はみ出し構造とする必要がない。したがって、この第１０実施形態の遮光体８０Ｊは、光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入する光の光量を確保しつつ、第１遮光部分８２ｄ$_2$の周囲から光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_1$を遮光することができる。

[0306] また、遮光体８０Ｊの第２遮光部分８２ｄ$_1$に当たった斜め光７５Ｊ$_1$は、この第２遮光部分８２ｄ$_1$で反射して第１領域２１ａに侵入するため、量子効率ＱＥの向上も図ることができる。

[0307] また、図３３に示すように、Ｙ方向で互いに隣り合う２つの画素３（３Ｘ$_1$，３Ｘ$_2$）において、一方の画素３Ｘ$_1$のマイクロレンズ５６から放射状に発する斜め光５７Ｊ$_2$は、カラーフィルタ５５、絶縁膜５３Ｊ及び絶縁膜５３を透過して他方の画素３Ｘ$_2$における遮光体８０Ｊの第３遮光部分８２ｄ$_2$に当たる（照射される）。そして、他方の画素３Ｘ$_2$における遮光体８０Ｊの第３遮光部分８２ｄ$_2$に当たった斜め光５７Ｊ$_2$は、この第２遮光部分８２ｄ$_2$で反射して半導体層２０の第２の面Ｓ２側から一方の画素３Ｘ$_1$における光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入する。即ち、この第１０実施形態の遮光体８０Ｊは、一方の画素３Ｘ$_1$から他方の画素３Ｘ$_2$における光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_2$を第３遮光部分８２ｄ$_2$で遮光し、フローティングディフュージョン領域ＦＤへの斜め光５７Ｊ$_2$の到達を抑制することができる。

[0308] ここで、上述の第１実施形態の図５に示す遮光膜５４を参照して説明すれ

ば、図５に示すように、Ｙ方向で互いに隣り合う２つの画素３（$３X_1$，$３X_2$）において、他方の画素$３X_2$の遮光膜５４を平面視で他方の画素$３X_2$における光電変換領域２１の第２領域２１ｂ側から一方の画素$３X_1$における光電変換領域２１の第１領域２１ａ側に食み出る、第２食み出し構造とすることにより、一方の画素$３X_1$から他方の画素$３X_2$における光電変換領域２１の第２領域２１ｂに侵入する斜め光を遮光することができる。

[0309] しかしながら、遮光膜５４を、他方の画素$３X_2$における遮光膜５４を上述の第２食み出し構造とした場合、上述の第１食み出し構造の場合と同様に、一方の画素$３X_1$における光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入する光の光量が減ってしまい、量子効率ＱＥが低くなる。

[0310] これに対し、この第１０実施形態の遮光体８０Ｊは、第１遮光部分８２ａから絶縁膜５３の内部に突出する第３遮光部分$８２d_2$により、Ｙ方向で互いに隣り合う２つの画素３（$３X_1$，$３X_2$）において、一方の画素$３X_1$から他方の画素$３X_2$における光電変換領域２１の第２領域２１ｂに侵入する斜め光$５７Ｊ_2$を遮光できるため、図５に示す遮光膜５４のように、第２食み出し構造とする必要がない。したがって、この第１０実施形態の遮光体８０Ｊは、一方の画素$３X_1$における光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入する光の光量を確保しつつ、一方の画素$３X_1$から他方の画素$３X_2$における光電変換領域２１の第２領域２１ｂに侵入する斜め光$５７Ｊ_2$を抑制することができる。

[0311] また、一方の画素$３X_1$から他方の画素$３X_2$における遮光体８０Ｊの第３遮光部分$８２d_2$に当たった斜め光$７５Ｊ_2$は、この第３遮光部分$８２d_2$で反射して一方の画素$３X_1$における光電変換領域２１の第１領域２１ａに侵入するため、一方の画素$３X_1$での量子効率ＱＥの向上も図ることができる。

[0312] 以上のことから、遮光体８０Ｊの第１遮光部分８２ａ、第２遮光部分$８２d_1$及び第３遮光部分$８２d_2$の各々は、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、平面視で光電変換領域

２１の第２領域２１ｂと重畳していると共に、光電変換領域２１の第１領域２１ａよりも第２領域２１ｂ側に位置していることが好ましい。

[0313] なお、斜め光５７Ｊ$_1$及び５７Ｊ$_2$は、絶縁膜５３の膜厚に比例して光電変換領域２１の第２領域２１ｂに侵入し易くなるため、図５に示す遮光膜５４の場合は、絶縁膜５３の膜厚に応じて平面視で光電変換領域２１の第１領域２１ａと重畳する部分のＹ方向の幅を広くする必要がある。これに対し、この第１実施形態の遮光体８０Ｊの場合は、絶縁膜５３の膜厚に応じて第２遮光部分８２ｄ$_1$及び第３遮光部分８２ｄ$_2$の各々のＺ方向の長さ（高さ，深さ）を変えることにより、光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））への光の侵入を妨げることなく、光電変換領域２１の第２領域２１ａへの斜め光５７Ｊ$_1$，５７Ｊ$_2$の侵入を抑制することができる。

[0314] ≪第１０実施形態の主な効果≫

次に、この第１０実施形態の主な効果について説明する。

この第１０実施形態に係る固体撮像装置１Ｊは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第１０実施形態に係る固体撮像装置１Ｊにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0315] また、この第１０実施形態の遮光体８０Ｊは、絶縁膜５３の半導体層２０側とは反対側に設けられ、かつ平面視で画素内分離領域３２と重畳する第１遮光部分８２ａを備えている。このため、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２側（光入射面側）から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0316] また、この第１０実施形態の遮光体８０Ｊは、平面視で画素内分離領域３

２と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第２遮光部分８２ｄ$_1$を備えている。このため、遮光体８０Ｊの第１遮光部分８２ａの周囲から光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_1$を第２遮光部分８２ｄ$_1$で遮光し、第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤへの斜め光５７Ｊ$_1$の到達を抑制することができ、第１遮光部分８２ａによる寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

また、遮光体８０Ｊの第２遮光部分８２ｄ$_1$に当たった斜め光７５ａは、この第２遮光部分８２ｄ$_1$で反射して第１領域２１ａ（光電変換部２４（ＰＤ））に侵入するため、量子効率ＱＥの向上も図ることができる。

[0317] また、この第１０実施形態の遮光体８０Ｊは、平面視で画素間分離領域３１と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第３遮光部分８２ｄ$_2$を備えている。このため、Ｙ方向で互いに隣り合う２つの画素３（３Ｘ$_1$，３Ｘ$_2$）において、一方の画素３Ｘ$_1$から他方の画素３Ｘ$_2$における光電変換領域２１の第２領域２１ｂに侵入する斜め光５７Ｊ$_2$を第３遮光部分８２ｄ$_2$で遮光し、他方の画素３Ｘ$_2$における光電変換領域２１の第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤへの斜め光５７Ｊ$_1$の到達を抑制することができ、画素間分離領域３１の光反射による混色抑制効果と合わせて、より一層の混色抑制を図ることができる。

[0318] また、一方の画素３Ｘ$_1$から他方の画素３Ｘ$_2$における遮光体８０Ｊの第３遮光部分８２ｄ$_2$に当たった斜め光５７Ｊ$_2$は、この第３遮光部分８２ｄ$_2$で反射して一方の画素３Ｘ$_1$における光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入するため、より一層の量子効率ＱＥの向上も図ることができる。

[0319] なお、上述の第１０実施形態では、固定電荷膜５２を含む固体撮像装置１Ｊに本技術を適用した場合について説明したが、本技術は、固定電荷膜を含まない固体撮像装置１Ｊにおいても適用することができる。

[0320] 〔第１１実施形態〕

この第１１実施形態では、主に光反射体８５Ｋについて説明する。

図３５は、この第１１実施形態に係る固体撮像装置の画素アレイ部における遮光体及び光反射体の平面パターンを模式的に示す平面図である。

図３６は、図３５のａ３５－ａ３５線に沿った縦断面構造を模式的に示す縦断面図である。

なお、図３５は、図３６に示す半導体層２０の第２の面Ｓ２側（光入射面側）から視た平面図である。そして、図３６は、上述の第１実施形態の図５及び図６に対して上下が反転している。

[0321] ≪固体撮像装置の構成≫

本技術の第１１実施形態に係る固体撮像装置１Ｋは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0322] 即ち、図３５及び図３６に示すように、本技術の第１１実施形態に係る固体撮像装置１Ｋは、半導体層２０の第２の面Ｓ２側に平面視で画素内分離領域３２と重畳して設けられ、かつ半導体層２０よりも屈折率が低い光反射体８５Ｋを更に備えている。そして、この光反射体８５Ｋに関連して、画素内分離領域３２のＺ方向の長さ$Ｌ_5$（図３７Ａ参照）が、画素間分離領域３１のＺ方向の長さと比較して短くなっている。換言すれば、この第１１実施形態の画素内分離領域３２は、半導体層２０の第１の面Ｓ１側から第２の面Ｓ２側に延伸する長さ$Ｌ_5$が、上述の第１実施形態の図５及び図６に示す画素内分離領域３２と比較して短くなっている。その他の構成は、概ね第１実施形態と同様であり、同様の構成には同一符号を付し、重複する説明を省略する。

[0323] 図３６に示すように、光反射体８５Ｋは、半導体層２０の第２の面Ｓ２側から画素内分離領域３２に向かって延伸する第３掘り込み部としての掘り込み部３３Ｋの中に固定電荷膜５２を介して設けられた絶縁膜５３を含む。絶縁膜５３としては、例えば酸化シリコン膜を用いることができる。酸化シリコン膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。

[0324] 固定電荷膜５２は、掘り込み部３３ａ、半導体層２０の第２の面Ｓ２及び掘り込み部３３Ｋに亘って設けられている。そして、掘り込み部３３Ｋでの固定電荷膜５２は、掘り込み部３３Ｋ内の内壁（側壁及び底壁）に沿って設けられている。

[0325] ここで、掘り込み部３３Ｋ内において、固定電荷膜５２の膜厚は、絶縁膜５３の膜厚と比較して極めて薄い。図３６では固定電荷膜５２の構成を分かり易くするため、固定電荷膜の膜厚を実際の比率よりも厚く描いている。したがって、絶縁膜５３及び固定電荷膜５２を含めて光反射体８５Ｋとみなすことができる。

[0326] 固定電荷膜５２は、負の固定電荷を発生させる誘電体膜として、例えば酸化ハフニウム（HfO_2）、酸化ジルコニウム（ZrO_2）、酸化タンタル（Ta_2O_5）などの膜を含んでいる。これらの誘電体膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。したがって、この点からも絶縁膜５３及び固定電荷膜５２を含めて光反射体８５Ｋとみなすことができる。

[0327] なお、一例として、例えば９４０ｎｍ波長の光の場合、シリコンは、例えば３．６２程度の屈折率を有し、酸化シリコンは、例えば１．４５程度の屈折率を有し、空気は、例えば１．００程度の屈折率を有する。

また、他の例として、例えば５５０ｎｍ波長の光の場合、シリコンは、例えば４．０８程度の屈折率を有し、酸化シリコンは、例えば１．４６程度の屈折率）を有し、空気は、例えば１．００程度の屈折率を有する。

[0328] 図３７Ａに示すように、この第１１実施形態の画素内分離領域３２は、半導体層２０の厚さ方向に沿うＺ方向の長さL_5が画素間分離領域３１のＺ方向に沿う長さよりも短くなっている。また、この第１１実施形態の画素内分離領域３２のＺ方向の長さL_5は、上述の第１実施形態における画素内分離領域３２のＺ方向の長さと比較して短くなっている。そして、この第１１実施形態の画素内分離領域３２は、半導体層２０の第１の面Ｓ１側の素子分離領域２５から第２の面Ｓ２側に向かって延伸し、かつ半導体層２０の第２の面Ｓ

２から離間している。

[0329] 図３７Ａに示すように、掘り込み部３３Ｋ及び光反射体８５Ｋは、半導体層２０の第２の面Ｓ２から画素内分離領域３２の先端に向かって延伸し、画素内分離領域３２の先端に到達している。この第１１実施形態では、光反射体８５Ｋ及び画素内分離領域３２の各々は、半導体層２０の内部において、各々の先端が当接する所で互いに終端している。

[0330] ここで、図３７Ａに示すように、この第１１実施形態の画素内分離領域３２は、素子分離領域２５から掘り込み部３３Ｋに亘って延伸している。この場合の画素内分離領域３２の長さ$Ｌ_5$は、素子分離領域２５の底面から掘り込み部３３Ｋまでの距離となる。図示していないが、画素内分離領域３２が半導体層２０の第１の面Ｓ１から掘り込み部３３ｉに亘って延伸している場合は、半導体層２０の第１の面Ｓ１から掘り込み部３３ｉまでの距離が画素内分離領域３２の長さ$Ｌ_5$となる。

[0331] なお、素子分離領域（フィールド分離領域）２５の底面と接する半導体層２０の面を第１の面Ｓ１とみなすこともできる。

[0332] 図３７Ａに示すように、画素内分離領域３２と掘り込み部３３Ｋとは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（一方向）に沿う方向（Ｙ方向）の各々の幅（W_3，W_4）が異なっている。この第１１実施形態では、掘り込み部３３Ｋの幅W_4の方が画素内分離領域３２の幅W_3よりも幅広となっているが、画素内分離領域３２の幅W_3の方を掘り込み部３３Ｋの幅W_4よりも幅広としてもよい。即ち、パターンニング精度や特性の観点から、「$W_4 > W_3$」、若しくは「$W_4 < W_3$」を満たすことが好ましい。

[0333] 図３５には詳細に図示していないが、上述の第８実施形態の図１７を参照して説明すれば、遮光膜５４は、上述の第８実施形態の遮光体８０Ｈと同様に、Ｘ方向に延伸し、かつＹ方向に所定の配列ピッチで繰り返し配置された第１直線部８１ｘと、この第１直線部８１ｘと交差してＹ方向に延伸し、かつＸ方向に所定の配列ピッチで繰り返し配置された第２直線部８１ｙと、を備えている。第１直線部８１ｘは、平面視で画素間分離領域３１の第１部分

３１ｘと重畳し、第２直線部８１ｙは、平面視で画素間分離領域３１の第２部分３１ｙと重畳している。即ち、この第１１実施形態の遮光膜５４も、上述の第８実施形態の遮光体８０Ｈと同様に、所定の光電変換領域２１に入射する光が隣の光電変換領域２１へ洩れ込まないように、平面視の平面パターンが複数の光電変換領域２１のそれぞれの受光面側（第２の面Ｓ２側）を開口する格子状平面パターンになっている。第１直線部８１ｘのＹ方向の幅Ｘｗｙは、第２直線部８１ｙのＸ方向の幅Ｙｗｘよりも幅広になっている。

[0334] 図３６に示すように、遮光膜５４は、絶縁膜５３の半導体層２０側とは反対側に設けられ、かつ平面視で画素内分離領域３２と重畳している。また、遮光膜５４は、光電変換領域２１において、平面視で画素間分離領域３１と画素内分離領域３２との間の第２領域２１ｂ、具体的にはｐ型のウエル領域２２及びフローティングディフュージョン領域ＦＤを覆うようにして設けられている。即ち、フローティングディフュージョン領域ＦＤは、平面視で遮光膜５４と重畳する位置に配置されている。この遮光膜５４としては、例えば、遮光性を有するタングステン（Ｗ）膜を用いている。

[0335] ここで、この第１１実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体例に相当し、画素内分離領域３２が本技術の「第２分離領域」の一具体例に相当する。また、この第１１実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３Ｋが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」の一具体例に相当する。また、この第１１実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」の一具体例に相当し、遮光膜５４が本技術の「遮光体」の一具体例に相当する。

[0336] ≪固体撮像装置の製造方法≫

次に、本技術の第１１実施形態に係る固体撮像装置１Ｋの製造方法について、図３８Ａから図３８Ｆを用いて説明する。

この第１１実施形態では、固体撮像装置１Ｉの製造方法に含まれる光反射体８５Ｋの製造に特化して説明する。

[0337] まず、上述の第８実施形態と同様の工程を施し、図３８Ａに示すように、光電変換領域２１の第１領域２１ａにおいて半導体層２０の第２の面Ｓ２に回折散乱部５１を形成する工程まで実施する。

[0338] 次に、回折散乱部５１を形成した後、図３８Ｂに示すように、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を選択的に除去する。掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより選択的に除去することができる。

[0339] 次に、分離絶縁膜３４及び導電材３５を選択的に除去した後、図３８Ｃに示すように、画素内分離領域３２が露出する開口部Ｍ１ａを有するマスクＭ１を半導体層２０の第２の面Ｓ２側に例えばフォトリソグラフィ技術を用いて形成する。光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの各々は、半導体層２０の第２の面Ｓ２側がマスクＭ１で覆われ、掘り込み部３３ａ内はマスクＭ１の一部で充填される。

[0340] 次に、マスクＭ１をエッチマスクとして使用し、マスクＭ１の開口部Ｍ１ａから露出する導電材３５及び分離絶縁膜３４を選択的にエッチングして、図３Ｄに示すように、掘り込み部３３Ｋを形成する。

[0341] この工程において、掘り込み部３３Ｋは、平面視で画素内分離領域３２と重畳して半導体層２０の第２の面Ｓ２側から第１の面Ｓ１側に向かって延伸し、画素内分離領域３２の先端と接する状態で形成される。掘り込み部３３Ｋは所定の深さで形成するが、この掘り込み部３３Ｋの深さに反比例して画素内分離領域３２の長さが短くなる。

[0342] 次に、マスクＭ１を除去した後、図３８Ｅに示すように、掘り込み部３３ａ及び３３Ｋの各々の内部の内壁（側壁及び底壁）に沿って覆い、かつ半導体層２０の第２の面Ｓ２を覆う固定電荷膜５２を成膜する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに亘って形成され、第１領域２１ａの回折散乱部５１は固定電荷膜５２で覆われる。

[0343] 次に、固定電荷膜５２を形成した後、図３８Ｆに示すように、掘り込み部３３ａ及び３３Ｋの各々の内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

この工程において、掘り込み部３３ａの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた画素間分離領域３１が形成されると共に、この画素間分離領域３１で周囲を区画され、かつ内部が画素内分離領域３２で第１領域２１ａと第２領域２１ｂとに分離された光電変換領域２１が形成される。

また、この工程において、掘り込み部３３Ｋの内部に固定電荷膜５２及び絶縁膜５３を含む光反射体８５Ｋが形成される。

[0344] 次に、絶縁膜５３を形成した後、この絶縁膜５３の半導体層２０側とは反対側に、遮光膜５４、カラーフィルタ５５及びマイクロレンズ５６などをこの順で形成することにより、図３１及び図３２に示す状態となる。

[0345] なお、この第１１実施形態に係る固体撮像装置１Ｋにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0346] ＜光反射体の機能＞

次に、光反射体８０Ｋの機能について、図３７Ｂ及び図６を用いて説明する。

図３７Ｂに示すように、１つの光電変換領域２１（１つの画素３）において、マイクロレンズ５６から放射状に発する斜め光５７$Ｋ_1$は、カラーフィルタ５５、絶縁膜５３、固定電荷膜５２及び回折散乱部５１などを透過（通過）して半導体層２０の第２の面Ｓ２側から光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入（入射）する。そして、第１領域２１ａに侵入した斜め光５７$Ｋ_1$は、第１領域２１ａ側から光反射体８５Ｋに当たる（照射される）。そして、光反射体８５Ｋに当たった斜め光５７$Ｋ_1$は、光反射体８５Ｋで反射して光電変換領域２１の第１領域２１ａに戻る。即ち、

この第１１実施形態の光反射体８５Ｋは、光電変換領域２１の第１領域２１ａ側から第２領域２１ｂに侵入する斜め光５７$Ｋ_1$を光反射体８５Ｋで反射し、光電変換領域２１の第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤへの斜め光５７$Ｋ_1$の到達を抑制することができる。

[0347] また、光電変換領域２１の第１領域２１ａ側から光反射体８５Ｋに当たった（照射された）斜め光５７$Ｋ_1$は、この光反射体８５Ｋで反射して光電変換領域２１の第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0348] なお、マイクロレンズ５６から放射状に発する斜め光５７$Ｋ_2$は、カラーフィルタ５５、絶縁膜５３、固定電荷膜５２及び回折散乱部５１などを透過（通過）して半導体層２０の第２の面Ｓ２側から光電変換領域２１の第１領域２１ａ（光電変換部２４（ＰＤ））に侵入（入射）する。そして、第１領域２１ａに侵入した斜め光５７$Ｋ_2$は、画素間分離領域３１で反射して第１領域２１ｂ（光電変換部２４（ＰＤ））に戻る。

[0349] ここで、光反射体８５Ｋを設けることにより、光電変換領域２１の第２領域２１ｂへの斜め光５７$Ｋ_1$の侵入を抑制できるため、光電変換領域２１の第１領域２１ａから第２領域２１ｂへの総光侵入量が減少する。

図３７Ｃは、画素内分離領域３２での透過率と光反射体８５Ｋの長さ$Ｌ_6$（図３７Ａ参照）との相関関係を示す図（透過率の絶縁膜長さ依存性を示す図）である。画素内分離領域３２は、導電材３５として遮光性に乏しいシリコン膜を含み、光反射体８５Ｋは、半導体層２０よりも屈折率が低い絶縁膜５３を含む。

図３７Ｃより、例えば半導体層２０の第２の面（光入射面）Ｓ２から１．５μｍ以上深い領域までを光反射体８５Ｋで置換することで、光電変換領域２１の第１領域２１ａから第２領域２１ｂへ侵入する光（６３２ｎｍ波長）の透過率を５０％以上低減することができる。

したがって、半導体層２０の第２の面Ｓ２から第１の面Ｓ１に向かって延伸する光反射体の長さ$Ｌ_6$は、１．５μｍ以上とすることが好ましい。

[0350] ≪第１１実施形態の主な効果≫

次に、この第１１実施形態の主な効果について説明する。

この第１１実施形態に係る固体撮像装置１Ｋは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第１１実施形態に係る固体撮像装置１Ｋにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0351] また、この第１１実施形態に係る固体撮像装置１Ｋは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する遮光膜５４を備えている。このため、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２側（光入射面側）から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0352] また、この第１１実施形態に係る固体撮像装置１Ｋは、半導体層２０の第２の面Ｓ２側（光入射面側）に平面視で画素内分離領域３２と重畳して設けられ、かつ半導体層２０よりも屈折率が低い光反射体８５Ｋを備えている。このため、光電変換領域２１の第１領域２１ａ側から光反射体８５Ｋに当たった斜め光５７K_1は光反射体８５Ｋで反射して第１領域２１ａに戻ることから、光電変換領域２１の第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤへの斜め光５７I_1の到達を抑制することができ、遮光膜５４による寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0353] また、斜め光７５K_1は、光反射体８５Ｋで反射して第１領域２１ａに戻るため、量子効率ＱＥの向上も図ることができる。

[0354] ≪第１１実施形態の変形例≫

＜変形例１１－１＞

上述の第１１実施形態では、絶縁膜５３及び固定電荷膜５２を含む光反射体８５Ｋについて説明したが、本技術は上述の第１１実施形態の光反射体８５Ｋに限定されるものではない。

例えば、図３９に示すように、半導体層２０よりも屈折率が低い空気が充填された空洞部５３ｋ$_1$及び固定電荷膜５２を含む光反射体８５Ｋ$_1$を用いることができる。この場合、第１分離領域として、半導体層２０よりも屈折率が低い空気が充填された空洞部５３ｋ$_2$及び固定電荷膜５２を含む画素間分離領域３１Ｋを用いてもよい。

[0355] ＜変形例１１－２＞

また、上述の第１１実施形態では、光反射体８５ＫのＸ方向の長さを平面視で光反射体と転送トランジスタＴＲＧのゲート電極とが重畳しない長さとした場合について説明した。しかしながら、本技術は、第１１実施形態の光反射体８５Ｋに限定されるものではない。

[0356] 例えば、図４０及び図４１に示すように、光反射体８５ＫのＸ方向の長さを、平面視で転送トランジスタＴＲＧのゲート電極３７と光反射体８５Ｋとが重畳する長さとしてもよい。

[0357] また、図示していないが、図４０を参照して説明すると、１つの光電変換領域２１を囲む画素間分離領域３１のうち、Ｘ方向において互いに離間する２つの画素間分離領域３１の各々と光反射体８５Ｋとを一体化してもよい。

[0358] ＜変形例１１－３＞

また、上述の第１１実施形態では、半導体層２０の厚さ方向（Ｚ方向）において、画素内分離領域３２が光反射体８５Ｋの先端で終端する場合について説明した。しかしながら、本技術は、上述の第１１実施形態の光反射体８５Ｋに限定されるものではない。

[0359] 例えば、図４２に示すように、Ｙ方向（一方向）において画素内分離領域３２よりも光電変換領域２１の第１領域２１ａ側に光反射体８５Ｋを偏らせ（オフセットし）、光反射体８５Ｋと第２領域２１ｂとの間に画素内分離領

域３２の導電材３５が設けられた構成としてもよい。即ち、光反射体８５Ｋは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、画素内分離領域３２よりも第１領域２１ａ側に設けられ、かつ光反射体８５Ｋと第２領域２１ｂとの間に画素内分離領域３２の導電材３５としてのシリコン膜３５が設けられた構成としてもよい。

[0360] この場合、画素内分離領域３２の導電材３５が上述の第１１実施形態と比較して半導体層２０の第２の面Ｓ２側に近づく構成（伸びた構成）となるため、第１１実施形態と比較して電荷転送特性の向上を図ることができる。

[0361] ＜変形例１１－４＞

また、上述の第１１実施形態では、絶縁膜５３及び固定電荷膜５２を含む光反射体８５Ｋについて説明したが、図４３に示すように、光反射体８５Ｋは固定電荷膜５２を含まない構成としてもよい。

[0362] 〔第１２実施形態〕

この第１２実施形態では、主に光電変換領域の配置について説明する。

図４４は、この第１２実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

図４５は、図４４のａ４４－ａ４４線に沿った縦断面構造を模式的に示す縦断面図である。

図４６は、図４５の一部を拡大した縦断面図である。

[0363] この第１２実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体的に相当し、画素内分離領域３２が本技術の「第２分離領域」の一具体例に相当する。また、この第１２実施形態では、絶縁膜５３、導電材３５が本技術の「絶縁材」、「導電材」の一具体例に相当する。また、この第１２実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３Ｌが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」の一具体例に相当する。また、この第１２実施形態では、光電変換領域２１$Ｌ_1$、光電変換領域２１$Ｌ_2$が本技術の「第１光電変換領域」、「第２光電変換領域」の一具体例に相当する。また、光電変換領域２１$Ｌ_1$及び２１Ｌ

$_2$の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」の一具体例に相当する。

[0364] ≪固体撮像装置の構成≫

本技術の第１２実施形態に係る固体撮像装置１Ｌは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0365] 即ち、図４４及び図４５に示すように、この第１２実施形態に係る固体撮像装置１Ｌは、画素間分離領域３１によりＹ方向に並んで区画された光電変換領域２１Ｌ$_1$及び光電変換領域２１Ｌ$_2$を含む光電変換セル（光電変換領域群）１６を備えている。また、この第１２実施形態に係る固体撮像装置１Ｌは、光電変換領域２１Ｌ$_1$と光電変換領域２１Ｌ$_2$とに分離するセル内画素間分離領域３１Ｌとを備えている。その他の構成は、概ね上述の第１実施形態と同様である。

[0366] 図４４に示すように、光電変換セル１６は、Ｘ方向に１つでＹ方向に２つの１×２配列で配置された２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$を含んでいる。そして、光電変換セル１６は、Ｘ方向及びＹ方向のそれぞれの方向に繰り返し配置され、図１に示す画素アレイ部２Ａと同様の画素アレイ部を構築している。光電変換セル１６に含まれる光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々は、それぞれ個別に画素３に対応して設けられている。

[0367] 図４５に示すように、光電変換セル１６に含まれる光電変換領域２１Ｌ$_1$及び光電変換領域２１Ｌ$_2$の各々は、上述の第１実施形態の光電変換領域２１と同様の構成になっている。即ち、第１及び第２光電変換領域２１Ｌ$_1$，２１Ｌ$_2$の各々は、画素内分離領域３２、半導体層２０に設けられたｐ型のウエル領域２２と、このｐ型のウエル領域２２内に設けられたｎ型の半導体領域２３と、光電変換部２４（ＰＤ）及びフローティングディフュージョン領域ＦＤと、を備えている。また、第１及び光電変換領域２１Ｌ$_1$，２１Ｌ$_2$の各々は、素子形成領域２０ａと、画素内分離領域３２と、回折散乱部５１とを備えている。

[0368] 図４４に示すように、画素間分離領域３１は、Ｘ方向に延伸する第１部分３１ｘが１つの光電変換セル１６毎（２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$毎）にＹ方向に繰り返し配置され、Ｙ方向に延伸する第２部分３１ｙが１つの光電変換セル１６毎（１つの光電変換領域２１Ｌ$_1$又は２１Ｌ$_2$毎）にＸ方向に繰り返し配置されている。即ち、画素間分離領域３１は、上述の第１実施形態と同様に、平面視の平面パターンが格子状の平面パターンになっている。そして、各光電変換セル１６は、Ｙ方向に並んだ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のＹ方向の両端側が画素間分離領域３１の互いに隣り合う２つの第１部分３１ｘで区画され、Ｙ方向に並んだ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のＸ方向の両端側が画素間分離領域３１の互いに隣り合う２つの第２部分３１ｙで区画されている。また、各光電変換セル１６は、光電変換領域２１Ｌ$_1$と光電変換領域２１Ｌ$_2$とが、Ｘ方向に延伸するセル内画素間分離領域３１Ｌで分離されている（仕切られている）。

[0369] 図４４及び図４５に示すように、画素内分離領域３２は、上述の第１実施形態の画素内分離領域３２と同様に、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々をＹ方向において第１領域２１ａと第２領域２１ｂとに分離している。そして、第１領域２１ａに、ｐ型のウエル領域２２、ｎ型の半導体領域２３、光電変換部２４（ＰＤ）、素子形成領域２０ａ及び回折散乱部５１などが設けられている。そして、第２領域２１ｂに、ｐ型のウエル領域２２及びフローティングディフュージョン領域ＦＤなどが設けられている。素子形成領域２０ａには、上述の第１実施形態と同様に、画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲＧ）が設けられている。

[0370] ここで、図面を見易くするため、上述の第１実施形態の図４及び図５と同様に、図４４では画素トランジスタのうちの転送トランジスタＴＲＧのみを図示し、図４５では画素トランジスタの図示を省略している。

[0371] 図４４及び図４５に示すように、光電変換領域２１Ｌ$_1$と光電変換領域２１Ｌ$_2$とでは、第１領域２１ａと第２領域２１ｂとのＹ方向（一方向）の配列順が異なっている。具体的には、Ｙ方向で同一の方位（向き）に向かったとき

、光電変換領域２１Ｌ$_1$では、第１領域２１ａ及び第２領域２１ｂがこの順で配置され、光電変換領域２１Ｌ$_2$では、第２領域及び第１領域がこの順で配置されている。即ち、光電変換セル１６は、光電変換領域２１Ｌ$_1$及び光電変換領域２１Ｌ$_2$の各々の第２領域２１ｂが平面視でセル内画素間分離領域３１Ｌを介して互いに隣り合っている。換言すれば、光電変換セル１６は、各々の第２領域２１ｂが平面視でセル内画素間分離領域３１Ｌを介してＹ方向に互いに隣り合って配置された第１及び光電変換領域２１Ｌ$_1$，２１Ｌ$_2$を含む。

[0372] ＜セル内画素間分離領域＞

図４６に示すように、セル内画素間分離領域３１Ｌは、半導体層２０の厚さ方向（Ｚ方向）に延伸している。そして、セル内画素間分離領域３１Ｌは、一端側が素子分離領域２５と連結され、他端側が半導体層２０の第２の面Ｓ２から離間している。

[0373] セル内画素間分離領域３１Ｌは、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３Ｌに設けられ、かつ半導体層２０の屈折率よりも低い絶縁材料としての絶縁膜２７を含む。掘り込み部３３Ｌは、一端側が素子分離領域２５と連結され、他端側が半導体層２０の第２の面Ｓ２から離間している。セル内画素間分離領域３１Ｌ内の絶縁膜２７は、素子分離領域２５の絶縁膜２７と同一工程で形成される。絶縁膜２７としては、例えば酸化シリコン膜を用いることができる。酸化シリコン膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。

[0374] 図４６Ａに示すように、セル内画素間分離領域３１Ｌと画素間分離領域３１とは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（一方向）に沿う方向の各々の幅（W_7，W_8）が異なっている。具体的には、セル内画素間分離領域３１Ｌの幅W_7の方が画素間分離領域３１の幅W_7よりも幅狭となっている（$W_7 < W_8$）。

また、セル内画素間分離領域３１Ｌと画素内分離領域３２とは、セル内画素間分離領域３１Ｌの幅W_7の方が画素内分離領域３２の幅W_3よりも幅狭となっている（$W_7 < W_3$）。

そして、掘り込み部３３Ｌの幅の方が、掘り込み部３３ａ及び３３ｂの各々の幅よりも幅狭となっている。

[0375] 図４６Ａに示すように、セル内画素間分離領域３１Ｌと、画素間分離領域３１及び画素内分離領域３２とは、半導体層２０の厚さ方向（Ｚ方向）に沿う長さ（$Ｌ_{7}$，$Ｌ_{8}$，$Ｌ_{5}$）が異なっている。具体的には、セル内画素間分離領域３１Ｌの長さ$Ｌ_{7}$の方が、画素間分離領域３１の長さ$Ｌ_{8}$及び画素内分離領域３２の長さ$Ｌ_{5}$よりも短くなっている。そして、掘り込み部３３ＬのＺ方向の深さの方が、掘り込み部３３ａ及び３３ｂの各々のＺ方向の深さよりも浅くなっている。

[0376] ここで、セル内画素間分離領域３１Ｌは、素子分離領域２５から半導体層２０の第２の面Ｓ２に向かって延伸し、かつ半導体層２０の第２の面Ｓ２から離間している。この場合のセル内画素間分離領域３１Ｌの長さ$Ｌ_{7}$は、素子分離領域２５の底面から先端までの距離となる。図示していないが、セル内画素間分離領域３１Ｌが半導体層２０の第１の面Ｓ１から第２の面Ｓ２に向かって延伸している場合は、半導体層２０の第１の面Ｓ１から先端までの距離がセル内画素間分離領域３１Ｌの長さ$Ｌ_{7}$となる。

[0377] なお、素子分離領域（フィール分離領域）２５の底面と接する半導体層２０の面を第１の面Ｓ１とみなすこともできる。

[0378] 画素間分離領域３１の掘り込み部３３ａと画素内分離領域３２の掘り込み部３３ｂとは、長さ及び幅が設計値で同一となっている。一方、セル内画素間分離領域３１Ｌの掘り込み部３３Ｌと、掘り込み部３３ａ及び３３ｂとは、長さ及び幅が異なっている。即ち、セル内画素間分離領域３１Ｌの掘り込み部３３Ｌは、画素間分離領域３１の掘り込み部３３ａ及び画素内分離領域３２の掘り込み部３３ｂとは別工程で形成されている。

[0379] 図４５及び図４６Ｂに示すように、遮光膜５４は、半導体層２０の第２の面Ｓ２側に設けられている。そして、遮光膜５４は、２つの光電変換領域２１$Ｌ_{1}$及び２１$Ｌ_{2}$の各々の第２領域２１ｂと重畳し、かつ各々の第２領域２１ｂに亘って連続的に設けられている。

[0380] ≪固体撮像装置の製造方法≫

次に、本技術の第１２実施形態に係る固体撮像装置１Ｌの製造方法について、図４７Ａから図４７Ｈを用いて説明する。

この第１２実施形態では、固体撮像装置１Ｌの製造方法に含まれるセル内画素間分離領域３１Ｌの製造に特化して説明する。

[0381] まず、図４７Ａに示すように、半導体層２０に、半導体層２０の第１の面Ｓ１から第２の面Ｓ２に向かって延伸する掘り込み部３３ａ及び３３ｂを形成する。

掘り込み部３３ａは、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$を含む光電変換セル１６を区画する。即ち、掘り込み部３３ａは、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の周囲を区画する。掘り込み部３３ｂは、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々を第１領域２１ａと第２領域２１ｂとに区画する。掘り込み部３３ａ及び３３ｂの各々は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術で形成することができる。

[0382] この工程において、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂは、この後の工程で掘り込み部３３Ｌ（図４７Ｃ参照）が形成される掘り込み部形成領域３３Ｌ$_1$を介してＹ方向に互いに隣り合って並んでいる。即ち、２つの光電変換領域２１Ｌ$_1$と２１Ｌ$_2$との間は、まだ区画されておらず、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々は掘り込み部形成領域３３Ｌ$_1$を介して互いに連結されている。

[0383] また、この工程において、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第１領域２１ａには、ｐ型のウエル領域２２、ｎ型の半導体領域２３及び光電変換部２４（ＰＤ）などが既に形成されている。そして、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂには、ｐ型のウエル領域２２が既に形成されている。

[0384] ここで、この実施形態の固体撮像装置１Ｌの製造では、半導体層２０の厚さを薄くする薄厚化工程（図４７Ｆ参照）が実施される。したがって、掘り

込み部３３ａ及び３３ｂの各々のＺ方向（半導体層２０の厚さ方向）の深さを、薄厚化工程で実施される半導体層２０の厚さを示す薄厚化線Ｓ３よりも深く形成する。

[0385] 次に、掘り込み部３３ａ及び３３ｂの各々を形成した後、洗浄工程を実施する。この洗浄工程において、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$で一方の光電変換領域２１Ｌ$_1$の第２領域２１ｂと他方の光電変換領域２１Ｌ$_2$の第２領域２１ｂとの間は、まだ区画されておらず、互いに連結された状態である。

[0386] 次に、洗浄工程を実施した後、図４７Ｂに示すように、掘り込み部３３ａ及び３３ｂの各々の内部に分離絶縁膜３４及び導電材３５を選択的に形成する。分離絶縁膜３４は、掘り込み部３３ａ及び３３ｂの各々の内部の内壁（側壁及び底壁）に沿って形成される。導電材３５は、掘り込み部３３ａ及び３３ｂの各々の内部に分離絶縁膜３４を介して形成される。掘り込み部３３ａ及び３３ｂの各々の内部の分離絶縁膜３４及び導電材３５は、例えば、掘り込み部３３ａ及び３３ｂの各々の内壁（側壁及び底壁）を含む半導体層２０の第１の面Ｓ１上の全面に分離絶縁膜３４及び導電材３５をこの順で形成し、その後、半導体層２０の第１の面Ｓ１上の導電材３５及び分離絶縁膜３４をこの順でＣＭＰ法などにより選択的に除去することによって形成することができる。分離絶縁膜３４としては、例えば、酸化シリコン膜を用いることができる。導電材３５としては、例えば、抵抗値を低減する不純物が堆積中又は堆積後に導入されたドープドポリシリコン膜を用いることができる。

[0387] この工程において、掘り込み部３３ｂの内部に分離絶縁膜３４及び導電材３５を含む画素内分離領域３２が形成される。そして、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第１領域２１ａと第２領域２１ｂとが画素内分離領域３２で区画及び分離される。

[0388] 次に、図４７Ｃに示すように、光電変換セル１６内の掘り込み部形成領域３３Ｌ$_1$に、半導体層２０の第１の面Ｓ１から第２の面Ｓ２に向かって延伸する掘り込み部３３Ｌを形成する。掘り込み部３３Ｌは、掘り込み部３３ａ及

び３３ｂの深さよりも浅く形成すると共に、半導体層２０の薄厚化線Ｓ３よりも浅く形成する。即ち、掘り込み部３３Ｌは、半導体層２０の薄厚化線Ｓ３から離間する深さで形成する。掘り込み部３３Ｌは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術で形成することができる。

この工程において、光電変換領域２１Ｌ$_1$の第２領域２１ｂと光電変換領域２１Ｌ$_2$の第２領域２１ｂとが掘り込み部３３Ｌで区画及び分離され、この掘り込み部３３Ｌを介して互いに隣り合う。

[0389] また、この工程において、掘り込み部３３Ｌは、掘り込み部３３ａ及び３３ｂとは別工程で形成されるため、短手方向の幅及び深さが掘り込み部３３ａ及び３３ｂとは異なる寸法で形成することができる。この実施形態では、掘り込み部３３Ｌの短手方向の幅及び深さを、掘り込み部３３ａ及び３３ｂの各々よりも小さい寸法で形成する。

[0390] 次に、掘り込み部３３Ｌを形成した後、洗浄工程を実施する。この洗浄工程において、掘り込み部３３ａ及び３３ｂの各々には、既に分離絶縁膜３４や導電材３５が設けられている。

[0391] 次に、洗浄工程を実施した後、図４７Ｄに示すように、半導体層２０の第１の面Ｓ１側に、素子形成領域２０ａ及び素子分離領域２５を形成すると共に、掘り込み部３３Ｌの内部に絶縁膜２７が埋め込まれたセル内画素間分離領域３１Ｌを形成する。

[0392] 素子形成領域２０ａは、素子分離領域２５で区画され、この素子分離領域２５を形成することによって光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第１領域２１ａに形成される。

[0393] 素子分離領域２５及びセル内画素間分離領域３１Ｌの各々は、例えば、半導体層２０の第１の面Ｓ１から第２の面Ｓ２側に窪む浅溝部（フィールド溝部）２６を形成し、その後、浅溝部２６の内部及び掘り込み部３３Ｌの内部を含む半導体層２０の第１の面Ｓ１上の全面に例えば酸化シリコン膜からなる絶縁膜２７を形成し、その後、絶縁膜２７が浅溝部２６及び掘り込み部３３Ｌの各々の内部に選択的に残るようにＣＭＰ法で半導体層２０の第１の面

Ｓ１上の絶縁膜２７を除去することによって形成することができる。絶縁膜２７としては、例えば、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い酸化シリコン膜を用いている。

[0394] この工程において、掘り込み部３３Ｌの内部に絶縁膜２７が設けられ、かつＺ方向の長さ$Ｌ_{7}$が掘り込み部３３ａのＺ方向の深さ及び画素内分離領域３２のＺ方向の長さ$Ｌ_{5}$よりも短いセル内画素間分離領域３１Ｌが形成される。そして、光電変換領域$２１Ｌ_{1}$の第２領域２ｂと光電変換領域$２１Ｌ_{2}$の第２領域２１ｂとがセル内画素間分離領域３１Ｌで区画及び分離される。

[0395] 次に、図示していないが、光電変換領域$２１Ｌ_{1}$及び$２１Ｌ_{2}$の各々の素子形成領域２０ａに画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲＧ）を形成すると共に、図４７Ｄに示すように、光電変換領域$２１Ｌ_{1}$及び$２１Ｌ_{2}$の各々の第２領域２１ｂにフローティングディフュージョン領域ＦＤを形成する。フローティングディフュージョン領域ＦＤは、光電変換領域$２１Ｌ_{1}$及び$２１Ｌ_{2}$の各々の第２領域２１ｂにおいて、半導体層２０の第１の面Ｓ１側に形成される。

[0396] 次に、図４７Ｅに示すように、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成する。そして、その後、半導体層２０の第２の面Ｓ２側を例えばＣＭＰ法で切削して半導体層２０の厚さを薄くする薄厚化工程を実施し、図４７Ｆに示すように、掘り込み部３３ａ内の分離絶縁膜３４及び導電材３５を露出させると共に、画素内分離領域３２の分離絶縁膜３４及び導電材３５を露出させる。半導体層２０の薄厚化は、図４７Ｅに示す薄厚化線Ｓ３まで行う。

この工程において、半導体層２０の第１の面Ｓ１側の素子分離領域２５の底面から半導体層２０の第２の面Ｓ２側に向かって延伸し、かつ先端が半導体層２０の第２の面Ｓ２から離間するセル内画素間分離領域３１Ｌが形成される。

また、この工程において、半導体層２０の第１の面Ｓ１側の素子分離領域２５の底面から半導体層２０の第２の面Ｓ２側に向かって延伸し、かつ先端

が半導体層２０の第２の面Ｓ２に到達する画素内分離領域３２が形成される。

[0397] 次に、図４７Ｇに示すように、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第１領域２１ａにおいて、半導体層２０の第２の面Ｓ２側に回折散乱部５１を形成すると共に、掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５を選択的に除去する。回折散乱部５１の形成工程は、分離絶縁膜３４及び導電材３５を選択的に除去する除去工程と別工程で実施するが、どちらの工程も先に実施してもよい。掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより選択的に除去することができる。

[0398] 次に、図４７Ｈに示すように、固定電荷膜５２を形成する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第１領域２１ａ及び第２領域２１ｂに亘って形成し、掘り込み部３３ａの内部の側壁及び底壁、並びに回折散乱部５１の凹凸に沿って形成する。

[0399] 次に、固定電荷膜５２を形成した後、図４７Ｈに示すように、掘り込み部３３ａの内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

[0400] この工程において、掘り込み部３３ａの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた画素間分離領域３１が形成されると共に、この画素間分離領域３１で周囲を区画された光電変換セル１６が形成される。そして、光電変換セル１６は、各々の内部が画素内分離領域３２でＹ方向に第１領域２１ａと第２領域２１ｂとに分離され、かつ各々の第２領域２１ｂがセル内画素間分離領域３１Ｌを介して互いに隣り合ってＹ方向に並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$を含む。

[0401] 次に、図４５及び図４６Ｂに示すように、絶縁膜５３の半導体層２０側と

は反対側に遮光膜５４を形成する。遮光膜５４は、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂと重畳し、かつ各々の第２領域２１ｂに亘って連続的に形成する。

[0402] この後、遮光膜５４の半導体層２０側とは反対側に、カラーフィルタ５５及びマイクロレンズ５６をこの順で形成することにより、図４４から図４６Ｂに示す状態となる。

[0403] なお、この第１２実施形態に係る固体撮像装置１Ｌにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0404] ≪光電変換セルの特徴≫

次に、光電変換セル１６の特徴について、比較例を参照しながら説明する。

図４８は、比較例１２－１において、斜め光の侵入光路を模式的に示す縦断面図である。

図４９は、この第１２実施形態において、斜め光の侵入光路を模式的に示す縦断面図である。

[0405] 図４８に示すように、光電変換領域２１の第２領域２１ｂと重畳して遮光膜５４を設けた場合、斜め光は、主に、遮光膜５４の幅方向（Ｙ方向）の端部側を侵入光路５７Ｌとして遮光膜５４の直下の第２領域２１ｂに侵入する。遮光膜５４は、幅方向（Ｙ方向）に２つの端部があるため、１つの遮光膜５４に対して侵入光路５７ＬもＹ方向で２つ存在する。

[0406] そして、比較例１２－１では、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１の各々で、第１領域２１ａと第２領域２１ｂとがＹ方向に並ぶ配列順が同一となっている。このため、遮光膜５４は、第２領域２１ｂ毎に１つとなり、侵入光路５７Ｌも第２領域２１ｂ毎に２つ存在する。

[0407] これに対し、図４９に示すように、この第１２実施形態に係る光電変換セル１６は、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$で一方の光電変換領域２１Ｌ$_1$の第２領域２１ｂと他方の光電変換領域

２１Ｌ$_2$の第２領域２１ｂとが、セル内画素間分離領域３１Ｌを介してＹ方向に互いに隣り合って並んでいる。このため、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができ、この２つの第２領域２１ｂで１つの遮光膜５４を共有することができる。そして、この２つの第２領域２１ｂで共有された遮光膜５４では、２つの第２領域２１ｂに対して２つの侵入光路５７Ｌとなり、実質的に１つの第２領域２１ｂに対して１つの侵入光路５７Ｌとなるため、比較例１２－１と比較して、１つの第２領域２１ｂへの斜め光の侵入をより一層抑制することができる。

[0408] また、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができるため、セル内画素間分離領域３１Ｌでは、耐絶縁性及び耐遮光性のうち耐絶縁性を重視すればよいので、耐絶縁性及び耐遮光性の両方を重視する必要がある画素間分離領域３１と比較して、短手方向（延伸方向と直交する方向）の幅W_7を幅狭とすることができる。

[0409] そして、セル内画素間分離領域３１Ｌの幅W_7を幅狭とすることができるため、Ｙ方向の画素ピッチを狭くすることができ、Ｙ方向において画素アレイ部の面積を縮小、若しくは同一面積内においてＹ方向の画素数を増加することができる。これにより、小型で高解像度のイメージセンサを提供することができる。

[0410] また、９０°に向きを変えてランダムに光電変換セル１６を配置することにより、Ｘ方向及びＹ方向の各々の方向において画素アレイ部の面積を縮小することもできる。

[0411] また、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができるため、セル内画素間分離領域３１Ｌを半導体層２０の遮光膜５４側の第２の面Ｓ２から離間する構成とすることもできる。

[0412] また、セル内画素間分離領域３１ＬのＺ方向の長さL_7を規定する掘り込み

部３３Ｌと、画素間分離領域３１のＺ方向の長さ$Ｌ_8$を規定する掘り込み部３３ａとを別工程で形成することにより、掘り込み部３３ａのＺ方向の深さよりもＺ方向の深さが浅い掘り込み部３３Ｌを形成することができ、半導体層２０の遮光膜５４側の第２の面Ｓ２から離間したセル内画素間分離領域３１Ｌを形成することができる。

[0413] ＜プロセス上のメリット＞

次に、光電変換セル１６において、掘り込み部３３Ｌと掘り込み部３３ａとを別工程で形成した場合のメリットについて、比較例１２－２を参照しながら説明する。

[0414] 図５０は、比較例１２－２において、セル内画素間分離領域３１ＬのＺ方向の長さ$Ｌ_7$を規定する掘り込み部（第３掘り込み部）３３Ｌと、画素間分離領域３１のＺ方向の長さ$Ｌ_8$を規定する掘り込み部（第１掘り込み部）３３ａとを同一工程で形成した場合を示す縦断面図である。

[0415] なお、画素内分離領域３２のＺ方向の長さ$Ｌ_5$を規定する掘り込み部３３ｂは、通常、画素間分離領域３１のＺ方向の長さ$Ｌ_8$を規定する掘り込み部３３ａと同一工程で形成するため、ここでの説明を省略し、掘り込み部３３Ｌ及び３３ａに特化して説明する。

[0416] また、ここでは、掘り込み部３３Ｌと３３ａとに分けて説明するが、掘り込み部３３Ｌと３３ａとを同一工程で形成する場合は、掘り込み部３３Ｌは掘り込み部３３ａに置き換えることができる。

[0417] 図５０に示すように、半導体層２０に掘り込み部３３Ｌと掘り込み部３３ａとを同一工程で形成した場合、掘り込み部３３Ｌと掘り込み部３３ａとの深さは、ほぼ同一となる。そして、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域$２１Ｌ_1$と$２１Ｌ_2$との間が掘り込み部３３Ｌで区画され、この２つの光電変換領域$２１Ｌ_1$及び$２１Ｌ_2$の各々の周囲が掘り込み部３３ａで区画される。

[0418] この掘り込み部３３Ｌ及び３３ａを形成した後、図示していないが、洗浄工程が実施される。

[0419] この洗浄工程において、比較例１２－２では、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のうちの一方の光電変換領域２１Ｌ$_1$の第２領域２１ｂと他方の光電変換領域２１Ｌ$_2$の第２領域２１ｂとの間が掘り込み部３３Ｌで区画され、更にこの２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の周囲が掘り込み部３３ａで区画されている。このため、半導体層２０に掘り込み部３３ａを形成した後の洗浄工程において、洗浄液の蒸発に起因する毛細管力（表面張力）により、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$，２１Ｌ$_2$が、この２つの光電変換領域２１Ｌ$_1$，２１Ｌ$_2$の一方の第２領域２１ｂと他方の第２領域２１ｂとの間の掘り込み部３３ａ側（図５０に示す矢印Ｒ$_1$の方向）に倒れ込むように撓む。そして、この撓みにより、この２つの光電変換領域２１Ｌ$_1$と２１Ｌ$_2$の一方の第２領域２１ｂと他方の第２領域２１ｂの間における掘り込み部３３ａの開口端側（半導体層２０の第１の面Ｓ１側）の幅が設計値よりも狭くなる幅狭現象が生じる。この幅狭現象が生じた場合、掘り込み部３３Ｌの内部への膜の埋め込みが困難となり、歩留まりの低下の要因となる。

[0420] 近年、近赤外光を扱うデバイスでは、量子効率ＱＥを改善するために、半導体層２０の厚さを厚くし、半導体層２０内の光路長を伸ばす検討が行われている。しかしながら、半導体層２０の厚さの増加に伴い掘り込み部のアスペクト比が大きく（高く）なり、光電変換領域２１の掘り込み部３３ａ側への倒れ込みが顕著になる。

[0421] これに対し、この第１２実施形態では、上述したように、掘り込み部３３Ｌの形成と掘り込み部３３ａの形成とを別工程で実施している。

[0422] 即ち、図４７Ａに示すように、掘り込み部３３ａを形成する際、掘り込み部３３Ｌは形成されない。そして、掘り込み部３３ａを形成した後、比較例と同様に洗浄工程が実施されるが、この洗浄工程では、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$で一方の光電変換領域２１Ｌ$_1$の第２領域２１ｂと他方の光電変換領域２１Ｌ$_2$の第２領域２１ｂとの間には掘り込み部３３Ｌが形成されていない。このため、半導体層２０に掘り込み部３３ａを形成した後の洗

浄工程において、洗浄液の蒸発に起因する毛細管力（表面張力）による光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の撓み（倒れ込み）を抑制することができる。

[0423] そして、図４７Ｃを参照して説明すれば、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$と２１Ｌ$_2$との間に掘り込み部３３Ｌを形成した後、洗浄工程を実施する際は、既に掘り込み部３３ａの内部に分離絶縁膜３４や導電材３５が形成されているため、洗浄液の蒸発に起因する毛細管力（表面張力）による光電変換領域２１Ｌ$_1$，２１Ｌ$_2$の撓み（倒れ込み）を抑制することができる。

したがって、この第１２実施形態では、比較例１２－２の場合と比較して製造歩留まりの向上を図ることができる。

[0424] また、掘り込み部３３Ｌと掘り込み部３３ａとを別工程で形成するため、掘り込み部３３ａの深さに対して掘り込み部３３Ｌの深さを浅くすることができ、画素間分離領域３１のＺ方向の長さＬ$_8$（図４６参照）よりもＺ方向の長さＬ$_7$が短いセル内画素間分離領域３１Ｌを形成することができる。また、掘り込み部３３ａの短手方向の幅に対して掘り込み部３３Ｌの短手方向の幅を幅狭とすることができ、画素間分離領域３１の短手方向の幅Ｗ$_8$よりも短手方向の幅Ｗ$_7$が幅狭のセル内画素間分離領域３１Ｌを形成することができる。

[0425] ≪第１２実施形態の効果≫

次に、この第１２実施形態の主な効果について説明する。

この第１２実施形態に係る固体撮像装置１Ｌは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１及びセル内画素間分離領域３１Ｌと、画素内分離領域３２と、を備えている。したがって、この第１２実施形態に係る固体撮像装置１Ｌにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0426] また、この第１２実施形態に係る固体撮像装置１Ｌは、上述の第１実施形態に係る固体撮像装置１Ａと同様に遮光膜５４を備えている。したがって、

この第１２実施形態に係る固体撮像装置１Ｌにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、フローティングディフュージョン領域ＦＤへの光の到達（照射）を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0427] また、この第１２実施形態に係る光電変換セル１６は、Ｙ方向に互いに隣り合って並ぶ２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$で一方の光電変換領域２１Ｌ$_1$の第２領域２１ｂと他方の光電変換領域２１Ｌ$_2$の第２領域２１ｂとが、セル内画素間分離領域３１Ｌを介してＹ方向に互いに隣り合って設けられている。このため、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができ、２つの第２領域２１ｂで１つの遮光膜５４を共有することができる。そして、２つの第２領域２１ｂで共有された遮光膜５４では、２つの第２領域２１ｂに対して２つの侵入光路５７Ｌとなり、実質的に１つの第２領域２１ｂに対して１つの侵入光路５７Ｌとなるため、比較例１２－１と比較して、１つの第２領域２１ｂへの斜め光の侵入をより一層抑制することができる。したがって、この第１２実施形態に係る固体撮像装置１Ｌによれば、遮光膜５４の光反射による寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0428] また、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができるため、セル内画素間分離領域３１Ｌでは、耐絶縁性及び耐遮光性のうち耐絶縁性を重視すればよいので、耐絶縁性及び耐遮光性の両方を重視する必要がある画素間分離領域３１と比較して、短手方向（延伸方向と直交する方向）の幅W_7を幅狭とすることができる。

[0429] そして、セル内画素間分離領域３１Ｌの幅W_7を幅狭とすることができるため、Ｙ方向の画素ピッチを狭くすることができ、Ｙ方向において画素アレイ部の面積を縮小、若しくは同一面積内においてＹ方向の画素数を増加することができる。これにより、小型で高解像度のイメージセンサを提供すること

ができる。

[0430] また、９０°に向きを変えてランダムに光電変換セル１６を配置することにより、Ｘ方向及びＹ方向の各々の方向において画素アレイ部の面積を縮小することもできる。

[0431] また、２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂに亘って遮光膜５４を連続的に設けることができるため、セル内画素間分離領域３１Ｌを半導体層２０の遮光膜５４側の第２の面Ｓ２から離間する構成とすることもできる。

[0432] また、セル内画素間分離領域３１ＬのＺ方向の長さＬ$_7$を規定する掘り込み部３３Ｌと、画素間分離領域３１のＺ方向の長さＬ$_8$を規定する掘り込み部３３ａとを別工程で形成することにより、洗浄工程での洗浄液の蒸発に起因する毛細管力（表面張力）による光電変換領域２１Ｌ$_1$，２１Ｌ$_2$の撓み（倒れ込み）を抑制することができる。したがって、この第１２実施形態に係る固体撮像装置１Ｌの製造方法によれば、製造歩留まりの向上を図ることができる。

[0433] ≪第１２実施形態の変形例≫

＜変形例１２－１＞

上述の第１２実施形態では、セル内画素間分離領域として、絶縁膜２７を含むセル内画素間分離領域３１Ｌを用いた場合について説明したが、本技術は第１２実施形態のセル内画素間分離領域３１Ｌに限定されない。

例えば、図５１に示すように、ｐ型のウエル領域とは反対導電型のｎ型の半導体領域５８を含むセル内画素間分離領域３１Ｌ$_1$を用いてもよい。

[0434] ＜変形例１２－２＞

また、上述の第１２実施形態では、遮光膜５４を用いた場合について説明したが、本技術は上述の実施形態の遮光膜５４に限定されない。

[0435] 例えば、図５２に示すように、遮光膜５４に替えて上述の第８実施形態の図２０に示す遮光体８０Ｈを用いることができる。

[0436] この場合、遮光体８０Ｈは、半導体層２０の第２の面Ｓ２の外側に設けら

れ、かつ平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂと重畳する第１遮光部分８２ａと、この第１遮光部分８２ａから２つの光電変換領域の２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂの内部に突出する第２遮光部分８２ｂと、を含む構成となる。

[0437] ＜変形例１２－３＞

また、図５３に示すように、遮光膜５４に替えて上述の第９実施形態の図２８に示す遮光体８０Ｉを用いることができる。

この場合、遮光体８０Ｉは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂと重畳する第１遮光部分８２ａと、平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のうちの一方の光電変換領域２１Ｌ$_1$の画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから半導体層２０の内部に突出する第２遮光部分８２ｃ$_1$と、平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のうちの他方の光電変換領域２１Ｌ$_2$の画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから半導体層２０の内部に突出する第２遮光部分８２ｃ$_2$と、を含む構成となる。

[0438] ＜変形例１２－４＞

また、図５４に示すように、遮光膜５４に替えて上述の第１０実施形態の図３２に示す遮光体８０Ｊを用いることができる。

この場合、遮光体８０Ｊは、絶縁膜５３の半導体層２０側とは反対側に設けられ、かつ平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$の各々の第２領域２１ｂと重畳する第１遮光部分８２ａと、平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のうちの一方の光電変換領域２１Ｌ$_1$の画素内分離領域３２と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第２遮光部分８２ｄ$_1$と、平面視で２つの光電変換領域２１Ｌ$_1$及び２１Ｌ$_2$のうちの他方の光電変換領域２１Ｌ$_2$の画素内分離領域３２と重畳し、平面視で画素間分離領域３１と重畳し、かつ第１遮光部分８２ａから絶縁膜５３の内部に突出する第３遮光部分８２ｄ$_2$と、を含む構成となる。

[0439] ＜変形例１２－５＞

また、図示していないが、遮光膜５４と、上述の第１１実施形態の図３７Ｂに示す光反射体８５Ｋとを組み合わせることができる。

[0440] ＜変形例１２－６＞

また、上述の第１２実施形態では固定電荷膜５２を含む固体撮像装置１Ｌについて説明したが、本技術は、固定電荷膜を含まない固体撮像装置１Ｌにおいても適用することができる。

[0441] 〔第１３実施形態〕

この第１３実施形態では、主に画素内分離領域について説明する。

図５５は、この第１３実施形態に係る固体撮像装置の画素アレイ部における分離領域（画素間分離領域及び画素内分離領域）の平面パターンを模式的に示す平面図である。

図５６は、図５５のａ５５－ａ５５線に沿った縦断面構造を模式的に示す縦断面図である。

図５７は、図５６の一部を拡大した縦断面図である。

[0442] この第１３実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体例に相当し、画素内分離領域３２Ｍが本技術の「第２分離領域」の一具体例に相当する。また、この第１３実施形態では、第１絶縁体５８$Ｍ_1$と第２絶縁体５８$Ｍ_2$とが本技術の「絶縁体」の一具体例に相当する。また、この第１２実施形態では、掘り込み部３３ａ、掘り込み部３３Ｍが本技術の「第１掘り込み部」、「第２掘り込み部」の一具体例に相当する。また、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」の一具体例に相当する。

[0443] ≪固体撮像装置の構成≫

図５５から図５７に示すように、本技術の第１３実施形態に係る固体撮像装置１Ｍは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

即ち、図５５から図５７に示すように、この第１３実施形態に係る固体撮

像装置１Ｍは、上述の第１実施形態の図４から図６に示す画素内分離領域３２に替えて画素内分離領域３２Ｍを備えている。その他の構成は、概ね上述の第１実施形態と同様である。

[0444] 図５５及び図５６に示すように、画素内分離領域３２Ｍは、上述の第１実施形態の画素内分離領域３２と同様に、平面視で例えばＸ方向に延伸し、かつ画素間分離領域３１（第１部分３１ｘ及び第２部分３１ｙ）から離間して設けられている。そして、画素内分離領域３２Ｍは、Ｙ方向において、平面視で光電変換領域２１の中央部よりも画素間分離領域３１側に偏って配置され、光電変換領域２１を平面視でのＹ方向の幅が相対的に異なる２つの領域（第１領域２１ａ、第２領域２１ｂ）に選択的に分離している（仕切っている）。そして、画素内分離領域３２Ｍで分離された２つの領域（第１領域２１ａ、第２領域２１ｂ）のうち、Ｙ方向の幅が広い方の第１領域２１ａに光電変換部２４が設けられ、Ｙ方向の幅が狭い方の第２領域２１ｂにフローティングディフュージョン領域ＦＤが設けられている。即ち、画素内分離領域３２は、光電変換領域２１を一方向（Ｙ方向）において第１領域２１ａと第２領域２１ｂとに分離している。フローティングディフュージョン領域ＦＤは、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第１の面Ｓ１側に設けられている。

[0445] 画素内分離領域３２Ｍは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、かつ一端側が素子分離領域２５と連結され、かつ他端側が半導体層２０の第２の面Ｓ２に到達している。そして、この第１３実施形態の画素内分離領域３２Ｍは、上述の第１実施形態の画素内分離領域３２に対して縦断面の構成が異なっている。

[0446] 図５７に示すように、画素内分離領域３２Ｍは、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３Ｍの内部の側壁に沿って設けられ、かつ半導体層２０よりも屈折率が低い絶縁体５８Ｍと、この掘り込み部３３Ｍに絶縁体５８Ｍを介して充填された導電材３５と、を含む。絶縁体５８Ｍは、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方

向）において、導電材３５の第１領域２１ａ側及び第２領域２１ｂ側にそれぞれ設けられている。

ここで、導電材３５の第１領域２１ａ側の絶縁体５８Ｍを第１絶縁体５８M_1と呼び、導電材３５の第２領域２１ｂ側の絶縁体５８Ｍを第２絶縁体５８M_2と呼ぶこともある。

[0447] 掘り込み部３３Ｍ、導電材３５及び絶縁体５８の各々は、半導体層２０の第１の面側に設けられた素子分離領域２５から半導体層２０の第２の面Ｓ２に向かって延伸している。

図５７に示すように、導電材３５は、Ｙ方向において、導電材３５の第１領域２１ａ側に設けられた第１絶縁体５８M_1を介して第１領域２１ａと電気的に分離されている。また、導電材３５は、Ｙ方向において、導電材３５の第２領域２１ａ側に設けられた第２絶縁体５８M_2を介して第２領域２１ｂと電気的に分離されている。

[0448] 画素内分離領域３２Ｍの導電材３５は、上述の第１実施形態の導電材３５と同様の構成になっている。即ち、画素内分離領域３２Ｍの導電材３５も、一端側がコンタクト電極４２ｂ１を介して配線４３b_1と電気的に接続されている。そして、画素内分離領域３２Ｍの導電材３５も配線４３b_1に印加された第２基準電位がコンタクト電極４２b_1を介して供給され、この第２基準電位に電位固定される。

[0449] 図５７に示すように、画素内分離領域３２Ｍは、導電材３５の第１領域２１ａ側での第１絶縁体５８M_1の膜厚ｔ１が、導電材３５の第２領域２１ｂ側での第２絶縁体５８M_2の膜厚ｔ２よりも厚くなっている（ｔ１＞ｔ２）。換言すれば、画素内分離領域３２Ｍは、平面視で導電材３５と第１領域２１ａとの間の第１絶縁体５８M_1の膜厚ｔ１が、導電材３５と第２領域２１ｂとの間の第２絶縁体５８M_2の膜厚よりも厚くなっている（ｔ１＞ｔ２）。即ち、画素内分離領域３２Ｍは、掘り込み部３３Ｍの内部において、平面視で導電材３５が第１領域２１ａ側よりも第２領域２１ｂ側に偏って設けられている。

[0450] これに限定されないが、例えば、第１絶縁体５８M_1の膜厚ｔ１は５０ｎｍ程度に設定され、第２絶縁体５８M_2の膜厚ｔ２は１０ｎｍ程度に設定されている。

[0451] 図５７に示すように、第１絶縁体５８M_1は、これに限定されないが、例えば、Ｙ方向において、第１領域２１ａ側から第２領域２１ｂ側に向かって並ぶ固定電荷膜５２、絶縁膜５３、固定電荷膜５２及び絶縁膜３６を含む多層構造になっている。これに対し、第２絶縁体５８M_2は、例えば、Ｙ方向において、分離絶縁膜３４を１つ含む単層構造になっている。

[0452] 絶縁膜５３、分離絶縁膜３４及び絶縁膜３６の各々は、例えば酸化シリコン膜で構成されている。この酸化シリコン膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。

[0453] 固定電荷膜５２は、負の固定電荷を発生させる誘電体膜として、例えば酸化ハフニウム（HfO_2）、酸化ジルコニウム（ZrO_2）、酸化タンタル（Ta_2O_5）などの膜を含んでいる。これらの誘電体膜は、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い。また、固定電荷膜５２の膜厚は、絶縁膜５３の膜厚と比較して極めて薄い。図５７では固定電荷膜５２の構成を分かり易くするため、固定電荷膜５２の膜厚を実際の比率よりも厚く描いている。したがって、絶縁膜５３及び３６と共に固定電荷膜５２を含む第１絶縁体５８M_1を、半導体層２０よりも屈折率が低い層としてとみなすことができる。

[0454] なお、一例として、例えば９４０ｎｍ波長の光の場合、シリコンは、例えば３．６２程度の屈折率を有し、酸化シリコンは、例えば１．４５程度の屈折率を有し、空気は、例えば１．００程度の屈折率を有する。

また、他の例として、例えば５５０ｎｍ波長の光の場合、シリコンは、例えば４．０８程度の屈折率を有し、酸化シリコンは、例えば１．４６程度の屈折率）を有し、空気は、例えば１．００程度の屈折率を有する。

[0455] 図５５及び図５７に示すように、画素内分離領域３２Ｍと画素間分離領域３１とでは、短手方向の幅が異なっている。具体的には、画素内分離領域３

２Ｍの幅W_9の方が画素間分離領域３１の幅W_8よりも幅広となっている（W_9＞W_8）。

[0456] ≪固体撮像装置の製造方法≫

次に、本技術の第１３実施形態に係る固体撮像装置１Ｍの製造方法について、図５９Ａから図５９Ｉを用いて説明する。

この第１３実施形態では、固体撮像装置１Ｍの製造方法に含まれる画素内分離領域３２Ｍの製造に特化して説明する。

[0457] まず、図５９Ａに示すように、半導体層２０に、半導体層２０の第１の面Ｓ１から第２の面Ｓ２に向かって延伸する掘り込み部３３ａ及び３３Ｍを形成する。

掘り込み部３３ａは、光電変換領域２１Ｌを区画する。掘り込み部３３Ｍは、光電変換領域２１を、Ｙ方向に並ぶ第１領域２１ａと第２領域２１ｂとに区画する。掘り込み部３３ａ及び３３Ｍの各々は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術で形成することができる。掘り込み部３３Ｍの短手方向（Ｙ方向）の幅は、掘り込み部３３ａの短手方向の幅よりも幅広で形成する。

この工程において、光電変換領域２１の第１領域２１ａには、既に、ｐ型のウエル領域２２、ｎ型の半導体領域２３、光電変換部２４（ＰＤ）などが形成されている。そして、光電変換領域２１Ｌの第２領域２１ｂには、既に、ｐ型のウエル領域２２が形成されている。

[0458] ここで、この第１３実施形態の固体撮像装置１Ｍの製造では、半導体層２０の厚さを薄くする薄厚化工程（図５９Ｆ参照）が実施される。したがって、掘り込み部３３ａ及び３３Ｍの各々のＺ方向（半導体層２０の厚さ方向）の深さは、薄厚化工程で実施される半導体層２０の厚さを示す薄厚化線Ｓ３よりも深く形成する。

[0459] 次に、掘り込み部３３ａ及び３３Ｍを形成した後、図５９Ｂに示すように、掘り込み部３３ａ及び３３Ｍの各々の内部に分離絶縁膜３４及び導電材３５をこの順で形成する。分離絶縁膜３４は、掘り込み部３３ａ及び３３Ｍの

各々の内部の側壁及び底壁に沿って延伸する膜厚で形成する。分離絶縁膜３４としては、例えば酸化シリコン膜をＣＶＤ法により堆積して形成する。導電材３５は、掘り込み部３３ａでは内部を埋め込み、かつ掘り込み部３３Ｍでは内部の側壁及び底壁に沿って延伸する膜厚で形成する。導電材３５としては、例えば抵抗値を低減する不純物が導入されたドープドポリシリコン膜をＣＶＤ法で堆積して形成する。分離絶縁膜３４及び導電材３５は、半導体層２０の第１の面Ｓ１上にも形成される。

この工程において、掘り込み部３３Ｍの内部に、光電変換領域２１の第１領域２１ａ側から第２領域２１ｂ側に向かって分離絶縁膜３４、導電材３５、空間部（隙間部）、導電材３５及び分離絶縁膜３４が多層状に並んで配置される。

[0460] 次に、分離絶縁膜３４及び導電材３５を形成した後、図５９Ｃに示すように、掘り込み部３３Ｍの内部に、分離絶縁膜３４及び導電材３５を介して絶縁膜３６を形成する。絶縁膜３６としては、掘り込み部３３Ｍの内部を埋め込む膜厚で例えばＣＶＤ法により酸化シリコン膜を堆積して形成する。絶縁膜３６は、半導体層２０の第１の面Ｓ１上にも形成される。

この工程において、掘り込み部３３Ｍの内部に、光電変換領域２１の第１領域２１ａ側から第２領域２１ｂ側に向かって分離絶縁膜３４、導電材３５、絶縁膜３６、導電材３５及び分離絶縁膜３４が多層状に並んで配置される。第１領域２１ａ側の導電材３５は、アシステ電極として使用される。そして、第１領域２１ａ側の分離絶縁膜３４は、第２絶縁体５８M_2として使用される。

[0461] 次に、絶縁膜３４を形成した後、図５９Ｄに示すように、掘り込み部３３ａ及び３３Ｍの各々の内部に分離絶縁膜３４及び導電材３５が残存するように、半導体層２０の第１の面Ｓ１上の絶縁膜３６、導電材３５及び分離絶縁膜３４の各々を選択的に除去する。絶縁膜３６、導電材３５及び分離絶縁膜３４は、ＣＭＰ法、若しくはエッチバック法により選択的に除去することができる。

[0462] 次に、絶縁膜３６、導電材３５及び分離絶縁膜３４の各々を選択的に除去した後、図５９Ｅに示すように、半導体層２０の第１の面Ｓ１に素子形成領域２０ａ及び素子分離領域２５を形成する。素子形成領域２０ａは、素子分離領域２５で区画され、光電変換領域２１の第１領域２１ａに形成される。

素子分離領域２５は、例えば、半導体層２０の第１の面Ｓ１から第２の面Ｓ２側に窪む浅溝部（フィールド溝部）２６を形成し、その後、浅溝部２６の内部を含む半導体層２０の第１の面Ｓ１上の全面に例えば酸化シリコン膜からなる絶縁膜２７を形成し、その後、絶縁膜２７が浅溝部２６の内部に残るようにＣＭＰ法で半導体層２０の第１の面Ｓ１上の絶縁膜２７を選択的に除去することによって形成することができる。絶縁膜２７としては、例えば、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡｓなどの半導体材料よりも屈折率が低い酸化シリコン膜を用いることができる。

この工程において、素子分離領域２５は、平面視で掘り込み部３３ａ及び掘り込み部３３Ｍの各々と重畳して形成される。

[0463] 次に、素子形成領域２０ａ及び素子分離領域２５を形成した後、図示していないが、素子形成領域２０ａに画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ，ＴＲＧ）を形成すると共に、図５９Ｅに示すように、光電変換領域２１の第２領域２１ｂにフローティングディフュージョン領域ＦＤを形成する。フローティングディフュージョン領域ＦＤは、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０の第１の面Ｓ１側に形成される。

[0464] 次に、図５９Ｆに示すように、半導体層２０の第１の面Ｓ１側に多層配線層４０を形成する。そして、その後、半導体層２０の上下を反転し、半導体層２０の第２の面Ｓ２側を例えばＣＭＰ法で切削して半導体層２０の厚さを薄くする薄厚化工程を実施することにより、図５９Ｇに示すように、掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５を露出させると共に、掘り込み部３３Ｍの内部の分離絶縁膜３４及び導電材３５を露出させる。半導体層２０の薄厚化は、図５９Ｆに示す薄厚化線Ｓ３まで行う。

[0465] 次に、図５９Ｈに示すように、光電変換領域２１の第１領域２１ａにおい

て、半導体層２０の第２の面Ｓ２側に回折散乱部５１を形成すると共に、掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５と、掘り込み部３３Ｍの内部の第１領域２１ａ側の分離絶縁膜３４及び導電材３５を選択的に除去する。回折散乱部５１の形成工程は、分離絶縁膜３４及び導電材３５を選択的に除去する除去工程とは別に実施するが、どちらの工程も先に実施してもよい。分離絶縁膜３４及び導電材３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いることにより選択的に除去することができる。

この工程において、掘り込み部３３Ｍの内部の絶縁膜３６は、第２領域２１ｂ側がエッチングされ、膜厚が若干薄くなる。

[0466] 次に、図５９Ｉに示すように、固定電荷膜５２を形成する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに亘って形成し、掘り込み部３３ａ及び３３Ｍの各々の内部の側壁及び底壁、並びに回折散乱部５１の凹凸に沿って形成する。

[0467] 次に、固定電荷膜５２を形成した後、図５９Ｊに示すように、掘り込み部３３ａ及び３３Ｍの各々の内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

この工程において、掘り込み部３３ａの内部に固定電荷膜５２及び絶縁膜５３を含む画素間分離領域３１が形成される。

また、この工程において、図５７を参照して説明すれば、掘り込み部３３Ｍの内部における導電材３５の第１領域２１ａ側に、導電材３５側から第２領域２１ａ側に向かって多層状に順次並ぶ絶縁膜３６、固定電荷膜５２、絶縁膜５３及び固定電荷膜５２を含み、かつ第２絶縁体５８M_2の膜厚ｔ２よりも膜厚ｔ１が厚い第１絶縁体５８M_1が形成される。そして、第１領域２１ａ側から第２領域２１ｂ側に向かって多層状に順次並ぶ第１絶縁体５８M_1、導

電材３５及び第２絶縁体５８M_2を含む画素内分離領域３２Ｍが形成される。

また、この工程において、画素内分離領域３２Ｍは、短手方向の幅W_9が画素間分離領域３１の短手方向の幅W_8より幅広で形成される。

[0468] 次に、図５６及び図５７Ｂに示すように、絶縁膜５３の半導体層２０側とは反対側に遮光膜５４を形成する。遮光膜５４は、光電変換領域２１Ｌの第２領域２１ｂと重畳するように形成する。

この後、遮光膜５４の半導体層２０側とは反対側に、カラーフィルタ５５及びマイクロレンズ５６をこの順で形成することにより、図４４から図４６Ｂに示す状態となる。

[0469] なお、この第１３実施形態に係る固体撮像装置１Ｍにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0470] ≪画素内分離領域の光反射機能≫

次に、画素内分離領域３２Ｍの光反射機能について、図５７及び図５８を用いて説明する。

図５８は、光電変換領域２１の第１領域２１ａと画素内分離領域３２Ｍとの界面部Ｉｆ$_1$における光反射率と、画素内分離領域３２Ｍの第１領域２１ａ側における第１絶縁体５８M_1の膜厚ｔ１との相関関係を示す図である。但し、縦軸の反射率は、光電変換領域２１の第１領域２１ａと画素内分離領域３２Ｍとの界面部Ｉｆ１に対して入射光が４５°～８５°で照射した場合の反射率である。

また、図５８中、Ｂは、青色波長帯の光のデータであり、Ｇは緑色波長帯の光のデータであり、Ｒは赤色波長帯の光のデータであり、ＮＩＲは近赤外波長帯の光のデータである。

[0471] 図５７に示すように、半導体層２０の第２の面Ｓ２側（光入射面側）より入射する光５７Ｍは、光電変換領域２１の第１領域２１ａと画素内分離領域３２との界面部Ｉｆ$_1$に対して４５°以上の入射角度を有することが一般的である。また、光電変換領域２１は、光を吸収する半導体材料（例えばシリコ

ン）で形成されており、一般的に屈折率が大きい（高い）。このように、高屈折率媒質中の入射角度が大きい光反射の場合、全反射条件が成り立つ。実際に、透過率が「ｎ＝３～４」のシリコン（Ｓｉ）と、透過率が「ｎ＝１．５」の酸化シリコン（ＳｉＯ２）とでは、入射角度２０～３０°以上で全反射条件が成り立つ。但し、画素内分離領域３２Ｍの第１絶縁体５８$Ｍ_1$の厚さｔ１が光５７Ｍの波長に比べて薄いと、エバネッセント成分は透過し、第２領域２１ｂ側に侵入してしまうが、導電材３５の第１領域２１ａ側における第１絶縁体５８$Ｍ_1$の膜厚ｔ１が厚いほどエバネッセント成分は小さくなる。

一方で、画素内分離領域３２Ｍは、光電変換部２４で光電変換された信号電荷をフローティングディフュージョン領域ＦＤに転送する際、画素内分離領域３２Ｍの導電材３５に正電位を印加し、画素内分離領域３２Ｍの側壁の半導体層２０のポテンシャルを変化させることにより、信号電荷のフローティングディフュージョン領域ＦＤへの転送を補佐するアシスト電極として機能（第２領域２１ｂでの転送性能）する。この第２領域２１ｂでの転送性能を向上させるためには、導電材３５の第２領域２１ｂ側における第２絶縁体５８$Ｍ_2$の膜厚ｔ２を薄くする方が好ましい。

したがって、導電材３５の第１領域２１ａ側に位置する第１絶縁体５８$Ｍ_1$の膜厚ｔ１の方を導電材３５の第２領域２１ｂ側に位置する第２絶縁体５８$Ｍ_2$の膜厚ｔ２よりも厚くすることにより、光電変換領域２１の第１領域２１ａと画素内分離領域３２Ｍとの界面部Ｉｆ$_1$での反射率が向上すると共に、第１領域２１ａの光電変換部２４で光電変換された信号電荷のフローティングディフュージョン領域ＦＤへの転送を向上させることができる。

[0472] 図５８に示すように、何れの波長帯の場合も、第１絶縁体５８$Ｍ_1$の膜厚ｔ１に依存して界面部Ｉｆ$_1$での光反射率が向上している。そして、光反射率の向上は、第１絶縁体５８$Ｍ_1$の膜厚ｔ１が５０ｎｍ付近で飽和している。第１絶縁体５８$Ｍ_1$の膜厚ｔ１は厚い程よいが、第１絶縁体５８$Ｍ_1$の膜厚ｔ１が厚くなると、光電変換領域２１の第２領域２１ａ（光電変換部２４（ＰＤ））の体積が小さくなるため、感度の低下に影響する。したがって、第１絶縁

体５８M_1の膜厚ｔ１は、５０ｎｍ程度が好ましい。

[0473] なお、第１絶縁体５８M_1の膜厚ｔ１と第２絶縁体５８M_2の膜厚ｔ２との差異は、製造プロセス中の加工バラツキによる寸法誤差とは異なる。

また、この第１３実施形態では、第１絶縁体５８M_1は固定電荷膜５２を含んでいるが、固定電荷膜５２を含まない場合や、窒化シリコン（Si_3N_4）膜、空気層などの誘電体を含む場合においても同様の光反射率向上の効果が得られる。

[0474] ≪第１３実施形態の主な効果≫

次に、この第１３実施形態の主な効果について説明する。

この第１３実施形態に係る固体撮像装置１Ｍは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２Ｍと、を備えている。したがって、この第１３実施形態に係る固体撮像装置１Ｍにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0475] また、この第１３実施形態に係る固体撮像装置１Ｌは、上述の第１実施形態に係る固体撮像装置１Ａと同様に遮光膜５４を備えている。したがって、この第１２実施形態に係る固体撮像装置１Ｍにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、フローティングディフュージョン領域ＦＤへの光の到達（照射）を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0476] また、この第１３実施形態の画素内分離領域３２Ｍは、導電材３５の第１領域２１ａ側での第１絶縁体５８M_1の膜厚ｔ１が導電材３５の第２領域２１ｂ側での第２絶縁体５８M_2の膜厚ｔ２よりも厚くなっている。これにより、光電変換領域２１の第１領域２１ａと画素内分離領域３２Ｍとの界面部If_1での光反射率が向上するため、第１領域２１ａの光電変換部２４（ＰＤ）で吸収される光量が増え、量子効率ＱＥ（感度）の向上を図ることができると共に、第２領域２１ｂへの光の侵入を抑制することができ、フローティング

ディフュージョン領域ＦＤへの光の到達（照射）を抑制することができる。したがって、この第１３実施形態に係る固体撮像装置１Ｍによれば、遮光膜５４の遮光による寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができると共に、量子効率ＱＥ（感度）の向上を図ることができる。

[0477] ≪第１３実施形態の変形例≫

上述の第１３実施形態では、固定電荷膜５２を含む第１絶縁体５８M_1について説明したが、第１絶縁体５８M_1は、図６０に示すように、固定電荷膜５２を含まない構成としてもよい。

[0478] また、上述の第１３実施形態では固定電荷膜５２を含む固体撮像装置１Ｍについて説明したが、本技術は、固定電荷膜を含まない固体撮像装置１Ｍにおいても適用することができる。

[0479] 〔第１４実施形態〕

この第１４実施形態では、主に近赤外光の光電変換を行う固体撮像装置に本技術を適用した例について説明する。

[0480] 図６１は、本技術の第１４実施形態に係る固体撮像装置１Ｎの画素アレイ部２Ａにおける分離領域（画素間分離領域３１及び画素内分離領域３２）の平面パターンを模式的に示す平面図である。

図６２は、図６１のａ６１－ａ６１線に沿った縦断面構造を模式的に示す縦断面図である。

図６３は、図６２の一部を拡大して上下を反転させた縦断面図である。

図６４は、画素内分離領域３２で反射した反射光５７N_1と画素間分離領域３１で反射した戻り光５７N_2との干渉を模式的に示す図である。

[0481] ≪固体撮像装置の構成≫

図６１及び図６２に示すように、本技術の第１４実施形態に係る固体撮像装置１Ｎは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、光電変換領域２１の構成が異なっている。

即ち、この第１４実施形態の図６１及び図６２に示す光電変換領域２１は

、第１領域２１ａの光電変換部２４（ＰＤ）で光電変換する光の種類（（波長）に応じて、第２領域２１ｂのＹ方向の幅Ｗｂが設定されている。そして、第２領域２１ｂの幅Ｗｂは、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率が上がるように設定されている。

ここで、第２領域２１ｂのＹ方向の幅Ｗｂは、光電変換領域２１の第１領域２１ａ及び第２領域２１ａの配列方向に沿う幅である。

[0482] 具体的には、図６３に示すように、半導体層２０の第２の面Ｓ２から光電変換領域２１の第１領域２１ａに入射（侵入）した入射光５７Ｎは、第１領域２１ａと画素内分離領域３２との界面部Ｉｆ$_1$（画素内分離領域３２の第１領域２１ａ側の側壁）に当たる。この界面部Ｉｆ$_1$に当たる入射光５７Ｎとしては、図６４に示すように、界面部Ｉｆ$_1$で反射する反射光５７Ｎ$_1$と、画素内分離領域３２を透過し、更に画素間分離領域３１で反射して第１領域２１ａに戻る戻り光５７Ｎ$_2$とがある。そして、この反射光５７Ｎ$_1$と戻り光５７Ｎ$_2$との位相差が入射光５７Ｎの整数倍（λ／４ｎ）となるように、光電変換領域２１の第２領域２１ｂの幅Ｗｂを設定することにより、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率が上がる。

この第１４実施形態では、これに限定されないが、例えば、全ての光電変換領域２１において、光電変換部２４（ＰＤ）は、波長８００ｎｍの近赤外光（ＮＩＲ）を信号電荷に光電変換する。そして、この第１４実施形態に係る固体撮像装置１Ｎは、図６２及び図６３に示すように、上述の第１実施形態の図５及び図６に示すカラーフィルタ５５を備えていない。そして、この第１４実施形態に係る固体撮像装置１Ｎは、絶縁膜５３とマイクロレンズ５６との間に遮光膜５４を覆って設けられた平坦化膜５９を備えている。

[0483] 図６５は、近赤外光において、光電変換領域２１の第２領域２１ｂの幅Ｗｂと、画素内分離領域３２の第１領域２１ａ側の側壁（光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$）での光反射率

との相関関係を示す図である。

光電変換領域２１の第２領域２１ｂの幅Ｗｂと、界面部Ｉｆ$_1$での光反射率との関係は図６５に示すようになっており、界面部Ｉｆ$_1$での光反射率は第２領域２１ｂの幅Ｗｂが３５０ｎｍで最大となっている。

[0484] したがって、この反射光５７Ｎ$_1$と戻り光５７Ｎ$_2$との位相差が入射光５７Ｎの整数倍（λ／４ｎ）となるように、光電変換領域２１の第２領域２１ｂの幅Ｗｂを設定することにより、光電変換領域２１の第１領域２１ａと、画素内分離領域３２の側壁との界面部Ｉｆ$_1$での入射光５７Ｎの光反射率を高めることができる。

[0485] また、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率を高めることができため、光電変換領域２１の第１領域２１ａに設けられた光電変換部２４（ＰＤ）で吸収される光成分が増え、固体撮像装置１Ｎの感度の向上を図ることができる。また、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率を高めることができため、第２領域に設けられたフローティングディフュージョン領域ＦＤへの入射光５７Ｎの到達（照射）を抑制することができ、遮光膜５４の遮光による寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0486] なお、図６３に示すように、画素内分離領域３２は、導電材３５の第１領域２１ａ側及び第２領域２１ｂ側のそれぞれに分離絶縁膜３４が設けられた構成になっている。この分離絶縁膜３４は、上述の第１３実施形態と同様に、単一の絶縁体としてみなすことができる。したがって、画素内分離領域３２は、掘り込み部３３ｂの内部の第１領域側及び第２領域側のそれぞれに、分離絶縁膜３４を含む絶縁体を介して導電材３５が設けられた構成になっている。

[0487] 〔第１５実施形態〕

上述の第１４実施形態では、主に近赤外光を光電変換する固体撮像装置１Ｎについて説明したが、この第１５実施形態では、赤色波長の光、緑色波長

の光、青色波長の光及び近赤外光を光電変換する固体撮像装置に本技術を適用した一例について説明する。

[0488] 図６６は、本技術の第１５実施形態に係る固体撮像装置１Ｐの画素アレイ部２Ａにおける分離領域（画素間分離領域３１及び画素内分離領域３２）の平面パターンを模式的に示す平面図である。

図６７は、図６６のａ６６－ａ６６線に沿った縦断面構造を模式的に示す縦断面図である。

図６８は、図６６のｂ６６－ｂ６６線に沿った縦断面構造を模式的に示す縦断面図である。

図６９は、遮光体の平面パターンを模式的に示す平面図である。

[0489] ≪固体撮像装置の構成≫

図６６から図６８に示すように、本技術の第１５実施形態に係る固体撮像装置１Ｐは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、画素アレイ部２Ａの構成が異なっている。

[0490] 図６６に示すように、この第１５実施形態の画素アレイ部２Ａは、行列状に配置された複数の画素３に対応して配置された複数の光電変換領域２１を備えている。そして、複数の光電変換領域２１は、第２領域２１ｂのＹ方向の幅が異なる２種類以上の光電変換領域２１を含んでいる。この第１５実施形態では、これに限定されないが、第２領域２１ｂのＹ方向の幅が異なる４種類の光電変換領域２１（$21P_1$，$21P_2$，$21P_3$，$21P_4$）を含んでいる。

[0491] 図６６及び図６７に示す光電変換領域$21P_1$は、第１領域２１ａの光電変換部２４（ＰＤ）で赤色（Ｒ）の波長の光を光電変換する。そして、この光電変換領域$21P_1$では、第１領域２１ａと画素内分離領域３２の側壁との界面部If_1で赤色波長の光が反射する光反射率を高めるように第２領域２１ｂのＹ方向の幅Wb_1が設定されている。

[0492] 図６６及び図６７に示す光電変換領域$21P_2$は、第１領域２１ａの光電変換部２４（ＰＤ）で緑色（Ｇ）の波長の光を光電変換する。そして、この光

電変換領域２１Ｐ$_2$では、第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$で緑色波長の光が反射する光反射率を高めるように第２領域２１ｂのＹ方向の幅Ｗｂ$_2$が設定されている。この光電変換領域２１Ｐ$_2$の第２領域２１ｂの幅Ｗｂ$_2$は、光電変換領域２１Ｐ$_1$の第２領域２１ｂの幅Ｗｂ$_1$よりも小さくなっている（Ｗｂ$_2$＜Ｗｂ$_1$）。

[0493] 図６６及び図６８に示す光電変換領域２１Ｐ$_3$は、第１領域２１ａの光電変換部２４（ＰＤ）で青色（Ｂ）の波長の光を光電変換する。そして、この光電変換領域２１Ｐ$_3$では、第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$で青色波長の光が反射する光反射率を高めるように第２領域２１ｂのＹ方向の幅Ｗｂ$_3$が設定されている。この光電変換領域２１Ｐ$_3$の第２領域２１ｂの幅Ｗｂ$_3$は、光電変換領域２１Ｐ$_2$の第２領域２１ｂの幅Ｗｂ$_2$よりも小さくなっている（Ｗｂ$_3$＜Ｗｂ$_2$）。

[0494] 図６６及び図６８に示す光電変換領域２１Ｐ$_4$は、第１領域２１ａの光電変換部２４（ＰＤ）で近赤外光（ＮＩＲ）を光電変換する。そして、この光電変換領域２１Ｐ$_4$では、第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$で近赤外光が反射する光反射率を高めるように第２領域２１ｂのＹ方向の幅Ｗｂ$_4$が設定されている。この光電変換領域２１Ｐ$_4$の第２領域２１ｂの幅Ｗｂ$_4$は、光電変換領域２１Ｐ$_2$の第２領域２１ｂの幅Ｗｂ$_3$よりも小さくなっている（Ｗｂ$_4$＜Ｗｂ$_3$）。

[0495] 即ち、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$の各々は、界面部Ｉｆ$_1$での光反射率が高くなるように、各々の第２領域２１ｂの幅（Ｗｂ$_1$，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）が設定されている。そして、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$の各々は、各々の第２領域２１ｂの幅（Ｗｂ$_1$＞Ｗｂ$_2$＞Ｗｂ$_3$＞Ｗｂ$_4$）が異なっている。

[0496] 光電変換領域２１Ｐ$_1$から２１Ｐ$_4$の各々の界面部Ｉｆ$_1$での光反射率は、上述の第１４実施形態の図６４を参照して説明すれば、上述の第１実施形態と同様に、反射光５７Ｎ$_1$と戻り光５７Ｎ$_2$との位相差が入射光５７Ｎの整数倍（λ／４ｎ）となるように、光電変換領域２１の第２領域２１ｂの幅（Ｗｂ$_1$

，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）を設定することにより、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率が上がる。

[0497] 図７０は、赤色波長の光（Ｒ）、緑色波長の光（Ｇ）、青色波長の光（Ｂ）及び近赤外光（ＮＩＲ）において、光電変換領域２１の第２領域２１ｂの幅（Ｗｂ$_1$，Ｗｂ２，Ｗｂ$_3$，Ｗｂ$_4$）と、画素内分離領域３２の第１領域２１ａ側の側壁（光電変換領域２１の第１領域２１ａと画素内分離領域２１ｂの側壁との界面部Ｉｆ$_1$）での光反射率との相関関係を示す図である。

光電変換領域２１Ｐ$_1$から２１Ｐ$_4$において、第２領域２１ｂの幅（Ｗｂ$_1$，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）と、界面部Ｉｆ$_1$での光反射率との関係は図６９に示すようになっており、

・光電変換領域２１Ｐ$_1$での界面部Ｉｆ$_1$の光反射率は第２領域２１ｂの幅Ｗｂ$_1$が４００ｎｍで最大、

・光電変換領域２１Ｐ$_2$での界面部Ｉｆ$_1$の光反射率は第２領域２１ｂの幅Ｗｂ$_2$が３９０ｎｍで最大、

・光電変換領域２１Ｐ$_3$での界面部Ｉｆ$_1$の光反射率は第２領域２１ｂの幅Ｗｂ$_3$が３６０ｎｍで最大、

・光電変換領域２１Ｐ$_4$での界面部Ｉｆ$_1$の光反射率は第２領域２１ｂの幅Ｗｂ$_4$が４００ｎｍで最大、

となっている。

したがって、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$において、反射光５７Ｎ$_1$と戻り光５７Ｎ$_2$との位相差が入射光５７Ｎの整数倍（λ／４ｎ）となるように、各々の光電変換領域２１の第２領域２１ｂの幅（Ｗｂ$_1$，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）を設定することにより、光電変換領域２１の第１領域２１ａの画素内分離領域３２の側壁との界面部Ｉｆ$_1$での入射光５７Ｎの光反射率を高めることができる。そして、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$では、第２領域２１ｂのＹ方向の幅が（Ｗｂ$_1$，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）がそれぞれ異なる。

[0498] また、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$において、第１領域２１ａと画素

内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率を高めることができため、光電変換領域２１の第１領域２１ａに設けられた光電変換部２４（ＰＤ）で吸収される光成分が増え、固体撮像装置１Ｐの感度の向上を図ることができる。また、光電変換領域２１の第１領域２１ａと画素内分離領域３２の側壁との界面部Ｉｆ$_1$での光反射率を高めることができため、第２領域に設けられたフローティングディフュージョン領域ＦＤへの入射光５７Ｎの到達（照射）を抑制することができ、遮光膜５４の遮光による寄生光感度特性の改善効果と合わせて、より一層の寄生光感度特性（ＰＬＳ）の改善を図ることができる。

[0499] ここで、図６９に示すように、遮光膜５４のＹ方向の幅も、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$の各々の第２領域２１ｂにおけるＹ方向の幅（Ｗｂ$_1$，Ｗｂ$_2$，Ｗｂ$_3$，Ｗｂ$_4$）に応じて異なるように変えることが好ましい。この第１５実施形態では、光電変換領域２１Ｐ$_1$から２１Ｐ$_4$の各々の第２領域２１ｂの幅がＷｂ$_1$＞Ｗｂ$_2$＞Ｗｂ$_3$＞Ｗｂ$_4$となっているため、光電変換領域２１Ｐ$_1$での遮光膜５４の幅をＷｓ$_1$とし、光電変換領域２１Ｐ$_2$での遮光膜５４の幅をＷｓ$_2$とし、光電変換領域２１Ｐ$_3$での遮光膜５４の幅をＷｓ$_3$とし、光電変換領域２１Ｐ$_4$での遮光膜５４の幅をＷｓ$_4$としたとき、光電変換領域２１ｐ$_1$から２１ｐ$_4$の各々の遮光膜５４は、各々の幅がＷｂ$_1$＞Ｗｂ$_2$＞Ｗｂ$_3$＞Ｗｂ$_4$となっている。

[0500] なお、図６７及び図６８に示すように、この第１５実施形態においても、画素内分離領域３２は、導電材３５の第１領域２１ａ側及び第２領域２１ｂ側のそれぞれに分離絶縁膜３４が設けられた構成になっている。この分離絶縁膜３４は、上述の第１３実施形態と同様に、単一の絶縁体としてみなすことができる。したがって、画素内分離領域３２は、掘り込み部３３ｂの内部の第１領域側及び第２領域側のそれぞれに、分離絶縁膜３４を含む絶縁体を介して導電材３５が設けられた構成になっている。

また、この第１５実施形態では、第２分離領域として画素内分離領域３２を含む固体撮像装置１Ｐについて説明したが、本技術は、上述の第１４実施

形態の図５７に示す画素内分離領域３２Ｍを含む固体撮像装置においても適用することができる。

[0501] 〔第１６実施形態〕

この第１６実施形態では、半導体層の深さ方向に延伸する掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体として、画素内分離領域から光電変換領域の第２領域側に突出する突起部について説明する。

図７１は、本技術の第１６実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

図７２は、図７１のａ７１－ａ７１線に沿った縦断面構造を模式的に示す縦断面図である。

図７３は、図７１のｂ７１－ｂ７１線に沿った縦断面構造を模式的に示す縦断面図である。

[0502] この第１６実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体例に相当し、画素内分離領域３２が本技術の「第２分離領域」の一具体例に相当する。また、また、この第１６実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３Ｑが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」の一具体例に相当する。また、この第１６実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」の一具体例に相当し、突起部３１Ｑが本技術の「誘電体」の一具体例に相当する。

[0503] ≪固体撮像装置の構成≫

図７１から図７３に示すように、本技術の第１６実施形態に係る固体撮像装置１Ｑは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

即ち、図７１から図７３に示すように、本技術の第１６実施形態に係る固体撮像装置１Ｑは、画素内分離領域３２から光電変換領域２１の第２領域２１ｂ側に突出する誘電体としての突起部３１Ｑを更に備えている。その他の構成は、概ね上述の第１実施形態と同様である。

[0504] 図７１から図７３に示すように、突起部３１Ｑは、二次元平面において、画素内分離領域３２が延伸する長手方向（Ｘ方向）に所定の配列ピッチで繰り返し設けられている。即ち、第２領域２１ｂの画素内分離領域３２側には、画素内分離領域３２から突出する突起部３１Ｑが画素内分離領域３２の長手方向に沿って点在している。換言すれば、画素内分離領域３２の第２領域２１ｂ側は、突起部３１Ｑの間が凹部となる凹凸形状になっている。

[0505] 図７２に示すように、突起部３１Ｑは、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３Ｑの内部に、この掘り込み部３３Ｑの内壁（側壁及び底壁）に沿って設けられた固定電荷膜５２と、掘り込み部３３Ｑの内部に固定電荷膜５２を介して設けられた絶縁膜５３とを含む。

[0506] 突起部３１Ｑは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、かつ一端側が素子分離領域２５と連結され、かつ他端側が半導体層２０の第２の面Ｓ２に到達している。そして、突起部３１Ｑは、縦断面での構成が画素間分離領域３１と同様になっている。

掘り込み部３３Ｑは、画素内分離領域３２の掘り込み部３３ｂと連結され、一体化されている。

[0507] 固定電荷膜５２は、画素間分離領域３１、回折拡散部５１及び突起部３１Ｑに亘って設けられている。突起部３１Ｑの固定電荷膜５２は、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、絶縁膜５３の画素内分離領域３２側及び第２領域２１ｂ側に設けられている。また、突起部３１Ｑの固定電荷膜５２は、図７１に示すように、平面視での画素内分離領域３２の長手方向（Ｘ方向）において、絶縁膜５３の両側に設けられている。即ち、突起部３１Ｑの固定電荷膜５２は、平面視で絶縁膜５３のＸ方向の両側及びＹ方向の両側にそれぞれ設けられ、絶縁膜５３の周囲を囲んでいる。そして、突起部３１Ｑの固定電荷膜５２は、平面視で絶縁膜５３のＸ方向及びＹ方向の四方のうち、第１領域２１ａ側（画素内分離領域３２側）を除く三方において、半導体層２０と隣り合っている。

[0508] このように、画素内分離領域３２の第２領域２１ｂ側に突起部３１Ｑを設

けることにより、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０と隣り合う（向かい合う）固定電荷膜５２の面積が増加する。換言すれば、半導体層２０と固定電荷膜５２との界面部の面積が増加する。

なお、図７１の符号５７Ｑは、転送トランジスタＴＲＧが第１領域２１ａから第２領域２１ｂに信号電荷を転送する電荷転送路である。

また、光電変換領域２１の第２領域のＹ方向の幅は、突起部３１Ｑがある所の方よりも無い所の方が幅狭なっている。

[0509] ≪固体撮像装置の製造方法≫

次に、本技術の第１６実施形態に係る固体撮像装置１Ｑの製造方法について、図７４Ａから図７４Ｇを用いて説明する。

この第１６実施形態では、固体撮像装置１Ｑの製造方法に含まれる突起部３１Ｑの製造に特化して説明する。

[0510] まず、上述の第８実施形態と同様の工程を施して、図７４Ａに示すように、光電変換領域２１の第１領域２１ａにおいて半導体層２０の第２の面Ｓ２に回折散乱部５１までを形成する。

[0511] 次に、回折散乱部５１を形成した後、図７４Ｂに示すように、光電変換領域２１の第２領域２１ｂの画素内分離領域３２側を露出する開口部Ｍ３ａを有するマスクＭ３を半導体層２０の第２の面Ｓ２側に例えばフォトリソグラフィ技術を用いて形成する。光電変換領域２１は、第２領域２１ｂの一部を除いて半導体層２０の第２の面Ｓ２側がマスクＭ３で覆われる。

[0512] 次に、マスクＭ３を形成した後、マスクＭ３をエッチマスクとして使用し、マスクＭ３の開口部Ｍ３ａから露出する第２領域２１ｂを選択的にエッチングして、図７４Ｃに示すように、掘り込み部３３Ｑを形成する。掘り込み部３３Ｑは、画素内分離領域３２から光電変換領域２１の第２領域２１ｂ側に突出し、かつ半導体層２０の第２の面Ｓ２側から第１の面Ｓ１側の素子分離領域２５に到達する深さで形成する。また、掘り込み部３３Ｑは、画素内分離領域３２の長手方向（Ｘ方向）に複数点在するように形成する。また、掘り込み部３３Ｑは、画素内分離領域３２の分離絶縁膜３４が掘り込み部３

３Ｑの内部から露出するように、画素内分離領域３２の掘り込み部３３ｂと連結され、かつ一体化して形成する。

[0513] 次に、マスクＭ３を除去した後、図７４Ｄに示すように、掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５が露出する開口部Ｍ４ａを有するマスクＭ４を半導体層２０の第２の面Ｓ２側に例えばフォトリソグラフィ技術を用いて形成する。光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの各々は、半導体層２０の第２の面Ｓ２側がマスクＭ４で覆われ、掘り込み部３３Ｑの内部はマスクＭ４の一部で充填される。

[0514] 次に、マスクＭ４をエッチマスクとして使用し、図７４Ｅに示すように、掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５を選択的に除去する。掘り込み部３３ａの内部の分離絶縁膜３４及び導電材３５は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術により選択的に除去することができる。

[0515] 次に、マスクＭ４を除去した後、図７４Ｆに示すように、掘り込み部３３ａ及び３３Ｑの各々の内部の内壁（側壁及び底壁）に沿って延伸し、かつ半導体層２０の第２の面Ｓ２を覆う固定電荷膜５２を成膜する。固定電荷膜５２は、半導体層２０の第２の面Ｓ２側において、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂに亘って形成され、第１領域２１ａの回折散乱部５１は固定電荷膜５２で覆われる。

[0516] 次に、固定電荷膜５２を形成した後、図７４Ｇに示すように、掘り込み部３３ａ及び３３Ｑの各々の内部を含む半導体層２０の第２の面Ｓ２側の全面に絶縁膜５３を形成する。絶縁膜５３は、例えば酸化シリコン膜をＣＶＤ法で成膜した後、この酸化シリコン膜の表面側をＣＭＰ法で切削して平坦化することによって形成することができる。

この工程において、掘り込み部３３ａの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた画素間分離領域３１が形成されると共に、この画素間分離領域３１で周囲を区画され、かつ内部が画素内分離領域３２で第１領域２１ａと第２領域２１ｂとに分離された光電変換領域２１が形成される。

また、この工程において、平面視で画素内分離領域３２から光電変換領域２１の第２領域２１ｂ側に突出し、かつ掘り込み部３３Ｑの内部に固定電荷膜５２を介して絶縁膜５３が埋め込まれた突起部３１Ｑが形成される。

[0517] 次に、絶縁膜５３を形成した後、この絶縁膜５３の半導体層２０側とは反対側に、遮光膜５４、カラーフィルタ５５及びマイクロレンズ５６などをこの順で形成することにより、図３１及び図３２に示す状態となる。

[0518] なお、この第１６実施形態に係る固体撮像装置１Ｑにおいても、半導体層２０及び多層配線層４０を含む半導体ウエハをチップ形成領域毎に分割することによって図１に示す半導体チップ２の状態となる。

[0519] ≪第１６実施形態の主な効果≫

次に、この第１６実施形態の主な効果について説明する。

この第１６実施形態に係る固体撮像装置１Ｑは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第１６実施形態に係る固体撮像装置１Ｑにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0520] また、この第１６実施形態に係る固体撮像装置１Ｑは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する遮光膜５４を備えている。したがって、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２側（光入射面側）から第２領域２１ｂに侵入する光を遮光膜５４で遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0521] また、この第１６実施形態に係る固体撮像装置１Ｑは、平面視で画素内分離領域３２から光電変換領域２１の第２領域２１ｂ側に突出する突起部３１Ｑを備えている。そして、突起部３１Ｑは、半導体層２０の厚さ方向に延伸

する掘り込み部３３Ｑに固定電荷膜５２を介して絶縁膜５３が設けられている。このため、電変換領域２１の第２領域２１ｂにおいて、半導体層２０と隣り合う（向かい合う）固定電荷膜５２の面積を増加することができ、光電変換領域２１の第２領域２１ｂで信号電荷を一時的に保持する電荷蓄積容量を増やすことができる。

[0522] ところで、近年、高解像のイメージセンサが市場で求められており、画素３を微細化したイメージセンサの開発が進められている。画素３の微細化を図るためには、半導体層２０の光電変換領域２１を微細化する必要がある。しかしながら、光電変換領域２１の微細化に伴い第２領域２１ｂの面積が縮小し、第２領域２１ｂでの電荷蓄積容量が低下する。そこで、第２領域２１ｂの面積を維持しようとすると、第１領域２１ａの面積が縮小し、第１領域２１ａに設けられた光電変換部２４（ＰＤ）の体積が縮小してしまう。そして、光電変換部２４の体積が縮小することにより飽和信号量Ｑｓが低下してしまう。即ち、第１領域２１ａでの飽和信号量Ｑｓと、第２領域２１ｂでの電荷蓄積容量とはトレードオフの関係にある。

これに対し、この第１６実施形態の固体撮像装置１Ｑは、画素内分離領域３２の第２領域２１ｂ側に突起部３１Ｑを設けることで第２領域２１ｂの電荷蓄積容量を増やしている。即ち、第２領域２１ｂの面積を拡大することなく、電荷蓄積容量を増加することができるため、第１領域２１ａでの飽和信号量Ｑｓと、第２領域２１ｂでの電荷蓄積容量とのトレードオフを緩和することができる。したがって、本技術は、高解像のイメージセンサを実現する上でも有効である。

[0523] なお、図７５に示すように、突起部３１Ｑは、平面視で画素内分離領域３２の長手方向（Ｘ方向）の両端部のうち、転送トランジスタＴＲＧが設けられた一方の端部とは反対側の他方の端部に設けてもよい。

[0524] 〔第１７実施形態〕

この第１７実施形態では、半導体層の深さ方向に延伸する掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体として、画素間分離領域から光

電変換領域の第２領域側に突出する突起部について説明する。

図７６は、本技術の第１７実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

図７７は、図７６のａ７６－ａ７６線に沿った縦断面構造を模式的に示す縦断面図である。

図７８は、図７６のｂ７６－ｂ７６線に沿った縦断面構造を模式的に示す縦断面図である。

[0525] この第１７実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体的に相当し、画素内分離領域３２が本技術の「第２分離領域」の一具体例に相当する。また、また、この第１６実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３Ｒが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」の一具体例に相当する。また、この第１７実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向が本技術の「一方向」の一具体例に相当し、突起部３１Ｒが本技術の「誘電体」の一具体例に相当する。

[0526] 図７６から図７８に示すように、本技術の第１７実施形態に係る固体撮像装置１Ｒは、基本的に上述の第１６実施形態に係る固体撮像装置１Ｑと同様の構成になっており、以下の構成が異なっている。

即ち、図７６から図７８に示すように、本技術の第１７実施形態に係る固体撮像装置１Ｒは、光電変換領域２１において、第２領域２１ｂの画素内分離領域３２側とは反対側の画素間分離領域３１から第２領域２１ｂ側に突出する突起部３１Ｒを更に備えている。その他の構成は概ね上述の第１６実施形態と同様である。

[0527] 図７６から図７８に示すように、突起部３１Ｒは、二次元平面において、画素間分離領域３１が延伸する長手方向（Ｘ方向）に所定の配列ピッチで繰り返し設けられている。即ち、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、第２領域２１ｂの画素間分離領域３１側には、画素間分離領域３１から第２領域２１ｂ側に突出する突起部

３１Ｒが画素間分離領域３１の長手方向（Ｘ方向）に沿って点在している。換言すれば、画素間分離領域３１の第２領域２１ｂ側は、突起部３１Ｒの間が凹部となる凹凸形状になっている。

[0528] 図７７に示すように、突起部３１Ｒは、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３Ｒの内部の内壁（側壁及び底壁）に沿って設けられた固定電荷膜５２と、掘り込み部３３Ｒの内部に固定電荷膜５２を介して設けられた絶縁膜５３とを含む。突起部３１Ｒの固定電荷膜５２は、画素間分離領域３１の固定電荷膜５２と一体化され、連続して形成されている。突起部３１Ｒの絶縁膜５３も、画素間分離領域３１の絶縁膜５３と一体化され、連続して形成されている。

[0529] 突起部３１Ｒは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、かつ一端側が素子分離領域２５と連結され、かつ他端側が半導体層２０の第２の面Ｓ２に到達している。

掘り込み部３３Ｒは、画素間分離領域３１の掘り込み部３３ａと連結され、一体化されている。

[0530] 固定電荷膜５２は、画素間分離領域３１、回折拡散部５１、突起部３１Ｑ及び３１Ｒに亘って設けられている。突起部３１Ｒの固定電荷膜５２は、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、絶縁膜５３の第２領域２１ｂ側に設けられている。また、突起部３１Ｒの固定電荷膜５２は、図７６に示すように、平面視での画素間分離領域３１の長手方向（Ｘ方向）において、絶縁膜５３の両側に設けられている。即ち、突起部３１Ｒの固定電荷膜５２は、平面視で絶縁膜５３のＸ方向及びＹ方向の四方のうち、画素間分離領域３１側を除く三方において、半導体層２０と隣り合っている（向かい合っている）。

[0531] このように、光電変換領域２１の第２領域２１ｂの画素間分離領域３２側とは反対側の画素間分離領域３１に第２領域２１ｂ側に突起部３１Ｒを設けることにより、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０と隣り合う（向かい合う）固定電荷膜５２の面積を増加することができる。

したがって、この第１７実施形態に係る固体撮像装置１Ｒによれば、突起部３１Ｑによる、半導体層２０と固定電荷膜５２との界面部の面増加と合わせて、光電変換領域２１の第２領域２１ｂでの電荷蓄積容量を、より一層増やすことができる。

[0532] なお、この第１７実施形態では、突起部３１Ｑ及び突起部３１Ｒの両方を設け場合について説明したが、突起部３１Ｒのみでもよいこと勿論のことである。

[0533] また、この第１７実施形態では、光電変換領域２１の第２領域２１ｂの画素内分離領域３２側とは反対側の画素間分離領域３１に突起部３１Ｒを設けた場合について説明した。しかしながら、突起部３１Ｒは、光電変換領域２１の第２領域２１ｂであればことでよい。また、突起部３１Ｒは、平面視で画素内分離領域３２の長手方向（Ｘ方向）の両端部のうち、平面視で転送トランジスタＴＲＧが設けられた一方の端部とは反対側の他方の端部と隣り合う画素間分離領域３１に設けてもよい。

[0534] 〔第１８実施形態〕

この第１８実施形態では、半導体層の深さ方向に延伸する掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体として、画素間分離領域及び画素内分離領域の各々から離間する島部について説明する。

図７９は、本技術の第１８実施形態に係る固体撮像装置の画素アレイ部における分離領域の平面パターンを模式的に示す平面図である。

図８０は、図７９のａ７９－ａ７９線に沿った縦断面構造を模式的に示す縦断面図である。

[0535] この第１８実施形態では、画素間分離領域３１が本技術の「第１分離領域」の一具体的に相当し、画素内分離領域３２が本技術の「第２分離領域」の一具体例に相当する。また、また、この第１８実施形態では、掘り込み部３３ａ、掘り込み部３３ｂ、掘り込み部３３Ｓが本技術の「第１掘り込み部」、「第２掘り込み部」、「第３掘り込み部」の一具体例に相当する。また、この第１８実施形態では、光電変換領域２１の第１領域２１ａ及び第２領域

２１ｂの配列方向が本技術の「一方向」の一具体例に相当し、島部３１Ｓが本技術の「誘電体」の一具体例に相当する。

[0536] 図７９及び図８０に示すように、本技術の第１８実施形態に係る固体撮像装置１Ｓは、基本的に上述の第１７実施形態に係る固体撮像装置１Ｒと同様の構成になっており、以下の構成が異なっている。

即ち、図７９及び図８０に示すように、本技術の第１８実施形態に係る固体撮像装置１Ｓは、光電変換領域２１において、画素間分離領域３１及び画素内分離領域３２の各々から離間する島部３１Ｓを更に備えている。その他の構成は概ね上述の第１７実施形態と同様である。

[0537] 図７９から図８０に示すように、島部３１Ｓは、平面視で画素内分離領域３２の長手方向（Ｘ方向）の両端部のうち、平面視で転送トランジスタＴＲＧが設けられた一方の端部とは反対側の他方の端部と、この他方の端部と隣り合う画素間分離領域３１との間に、点在して設けられている。

[0538] 図８０に示すように、島部３１Ｓは、半導体層２０の厚さ方向（Ｚ方向）に延伸する掘り込み部３３Ｓの内部の内壁（側壁及び底壁）に沿って設けられた固定電荷膜５２と、掘り込み部３３Ｓの内部に固定電荷膜５２を介して設けられた絶縁膜５３とを含む。島部３１Ｓの固定電荷膜５２は、画素間分離領域３１及び画素内分離領域３２の各々の固定電荷膜５２と一体化され、連続して形成されている。島部３１Ｓは、画素間分離領域３１及び画素内分離領域３２の各々の掘り込み部３３ａ，３３ｂから離間している。

[0539] 島部３１Ｓは、半導体層２０の厚さ方向（Ｚ方向）に延伸し、かつ一端側が素子分離領域２５と連結され、かつ他端側が半導体層２０の第２の面Ｓ２に到達している。

[0540] 固定電荷膜５２は、画素間分離領域３１、回折拡散部５１、突起部３１Ｑ及び３１Ｒ、並びに島部３１Ｓに亘って設けられている。島部３１Ｓの固定電荷膜５２は、光電変換領域２１の第１領域２１ａ及び第２領域２１ｂの配列方向（Ｙ方向）において、絶縁膜５３の第２領域２１ｂ側に設けられている。また、島部３１Ｓの固定電荷膜５２は、図７９に示すように、平面視で

の画素間分離領域３１の長手方向（Ｘ方向）において、絶縁膜５３の両側に設けられている。即ち、島部３１Ｓの固定電荷膜５２は、平面視で絶縁膜５３のＸ方向及びＹ方向の四方において、半導体層２０と隣り合っている（向かい合っている）。

[0541] このように、平面視で画素内分離領域３２の長手方向（Ｘ方向）の他端側と画素間分離領域３１との間に島部３１Ｓを設けることにより、光電変換領域２１の第２領域２１ｂにおいて、半導体層２０と隣り合う（向かい合う）固定電荷膜５２の面積を増加することができる。したがって、この第１８実施形態に係る固体撮像装置１Ｓによれば、突起部３１Ｑ及び３１Ｒによる、半導体層２０と固定電荷膜５２との界面部の面増加と合わせて、光電変換領域２１の第２領域２１ｂでの電荷蓄積容量を、より一層増やすことができる。

[0542] なお、この第１８実施形態では、島部３１Ｓと、突起部３１Ｑ及び突起部３１Ｒの両方とを設け場合について説明したが、突起部３１Ｑ及び突起部３１Ｒの何れか一方と、島部３１Ｓとを組み合わせてもよい。また、島部３１Ｓのみでもよい。

また、島部３１Ｓは、平面視で光電変換領域２１の第２領域２１ｂ内に設けてもよい。

[0543] 〔第１９実施形態〕

この第１９実施形態では、２つの半導体層を積層した２段構造の固体撮像装置について説明する。

図８１は、本技術の第１９実施形態に係る固体撮像装置１Ｔの縦断面構造を模式的に示す縦断面図である。

この第１９実施形態では、半導体層２０が本技術の「第１半導体層」の一具体例に相当し、半導体層９２が本技術の「第２半導体層」の一具体例に相当する。

[0544] ≪固体撮像装置の構成≫

図８１に示すように、本技術の第１９実施形態に係る固体撮像装置１Ｔは

、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0545] 即ち、図５に示すように、上述の第１実施形態に係る固体撮像装置１Ａは、半導体層２０の第１の面Ｓ１側に多層配線層４０を備えている。そして、図３の読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が半導体層２０の光電変換領域２１に設けられている。

[0546] これに対し、図８１に示すように、本技術の第１９実施形態に係る固体撮像装置１Ｔは、第１半導体層としての半導体層２０の第１の面Ｓ１側に、絶縁層９１を介して第２半導体層としての半導体層９２を備えている。そして、図３の読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が半導体層９２に設けられている。図８１では、読出し回路１５に含まれる画素トランジスタのうち、増幅トランジスタＡＭＰ及び選択トランジスタＳＥＬを図示している。

[0547] 図８１に示すように、半導体層９２の絶縁層９１側とは反対側には、層間絶縁膜９４が設けられている。半導体層９２は、層間絶縁膜９４で覆われている。読出し回路１５（図３参照）に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）の各々は、半導体層９２の絶縁層９１側とは反対側の素子形成面に設けられており、層間絶縁膜９４で覆われている。

[0548] 層間絶縁膜９４の半導体層９２側とは反対側には配線層９６が設けられている。配線層９６には、様々な配線が形成されている。図８１では、配線９６ｂ$_1$、９６ｆ及び９６ｓを図示している。

[0549] 図８１に示すように、配線９６ｂ$_1$は、層間絶縁膜９４、半導体層９２、絶縁層９１及び素子分離領域２５を貫通して画素内分離領域３２の導電材３５に到達するコンタクト電極（貫通プラグ）９５ｂ$_1$と電気的に接続され、更に、このコンタクト電極９５ｂ$_1$を介して画素内分離領域３２の導電材３５と電気的に接続されている。そして、この配線９６ｂ$_1$には、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線９６ｂ$_1$

に印加された第２基準電位がコンタクト電極９５ｂ$_1$を介して供給され、この第２基準電位に電位固定される。第２基準電位としては、例えば２．７Ｖが印加される。コンタクト電極９５ｂ$_1$は、半導体層９２の貫通孔を通り抜け、貫通孔内の層間絶縁膜９４を介して半導体層９２と電気的に絶縁分離されている。

[0550] 図８１に示すように、配線９６ｆは、層間絶縁膜９４、半導体層９２、絶縁層９１を貫通して光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤに到達するコンタクト電極（貫通プラグ）９５ｆと電気的に接続され、更に、このコンタクト電極９５ｆを介してフローティングディフュージョン領域ＦＤと電気的に接続されている。また、配線９６ｆは、層間絶縁膜９４に埋め込まれたコンタクト電極９５ａを介して、増幅トランジスタＡＭＰのゲート電極９３ａと電気的に接続されている。即ち、フローティングディフュージョン領域ＦＤは、読出し回路１５の入力段側（増幅トランジスタＡＭＰのゲート電極９３ａ及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。コンタクト電極９５ｆは、半導体層９２の貫通孔を通り抜け、貫通孔内の層間絶縁膜９４を介して半導体層９２と電気的に絶縁分離されている。

[0551] 図８１に示すように、配線９６ｓは、層間絶縁膜９４に埋め込まれたコンタクト電極９５ｓを介して、選択トランジスタＳＥＬのソース領域と電気的に接続されている。そして、配線９６ｓは、図３に示す垂直信号線１１（ＶＳＬ）と電気的に接続されている。

[0552] この第１９実施形態に係る２段構造の固体撮像装置１Ｔにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様の効果が得られる。

[0553] なお、この第１９実施形態では、２つの半導体層を積層した２段構造の固体撮像装置に本技術を適用した場合について説明しが、本技術は、３つ以上の半導体層を積層した多段構造の固体撮像装置にも適用することができる。

また、第２実施形態から第１８実施形態に係る本技術も、２つ以上の半導体層を積層した固体撮像装置に適用することができる。

[0554] 〔第２０実施形態〕

この第２０実施形態では、２つの半導体層を積層した２段構造の固体撮像装置に本技術の光反射体を適用した一例について説明する。

図８２は、本技術の第２０実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

図８３Ａは、図８２の光反射体の平面パターンを模式的に示す平面図である。

図８３Ｂは、光反射体による光反射を模式的に示す縦断面図である。

なお、図８２及び図８３Ｂでは、図面を見易くするため、断面を表すハッチングを一部省略している。

また、図８２及び図８３Ｂでは転送トランジスタＴＲＧのゲート電極３７を図示しているが、このゲート電極３７は、構成を分かり易くするため、図８３Ａに対して意図的に位置を変えている。

また、図８２では、図５及び図６に示す回折拡散部５１、固定電荷膜５２、カラーフィルタ５５及びマイクロレンズ５６などの図示を省略している。

また、図８３Ｂは、図８２に対して上下が反転している。

この第２０実施形態では、半導体層２０が本技術の「第１半導体層」の一具体例に相当し、島状の半導体部２０４ａ及び２０４ｂが本技術の「第２半導体層」の一具体例に相当する。

[0555] ≪固体撮像装置の構成≫

図８２に示すように、本技術の第２０実施形態に係る固体撮像装置１Ｕは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

[0556] 即ち、図５に示すように、上述の第１実施形態に係る固体撮像装置１Ａは、半導体層２０の第１の面Ｓ１側に多層配線層４０を備えている。そして、図３の読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が半導体層２０の光電変換領域２１に設けられている。

[0557] これに対し、図８２に示すように、本技術の第２０実施形態に係る固体撮

像装置１Ｕは、第１半導体層としての半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１を介して設けられた多層体（積層体）２００を備えている。そして、図３に示す読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が多層体２００に設けられている。

図８２に示すように、多層体２００は、平面視で光電変換領域２１の第１領域２１ａと重畳して設けられた光反射体２１３と、この光反射体２１３の半導体層２０側とは反対側に設けられた第２半導体層としての島状の半導体部２０４ａ及び２０４ｂと、を備えている。即ち、この第２０実施形態に係る固体撮像装置１Ｕは、第１半導体層である半導体層２０と、第２半導体層である島状の半導体部２０４ａ及び２０４ｂとを積層した２段構造になっている。

[0558] また、多層体２００は、層間絶縁膜４１の半導体層２０側とは反対側に設けられたストッパ膜２０２と、このストッパ膜２０２の層間絶縁膜４１側とは反対側に設けられた絶縁膜２０３と、を更に備えている。島状の半導体部２０４ａ及び２０４ｂは、絶縁膜２０３のストッパ膜２０２側とは反対側に設けられている。

[0559] また、多層体２００は、絶縁膜２０３のストッパ膜２０２側とは反対側に島状の半導体部２０４ａ及び２０４ｂを覆うようにして設けられた絶縁膜２０６と、この絶縁膜２０６の絶縁膜２０３側に設けられた絶縁膜２０８と、を更に備えている。

また、多層体２００は、絶縁膜２０８に設けられた配線層２０９と、絶縁膜２０８の絶縁膜２０６側とは反対側に配線層２０９を覆うようにして設けられたキャップ膜２１０と、を備えている。

[0560] また、多層体２００は、キャップ膜２１０の絶縁膜２０８側とは反対側に設けられ、かつ絶縁膜２１０から半導体層２０に向かって延伸する開口部（掘り込み部）２１１の内壁（側壁及び底壁）に沿って設けられた保護膜２１２と、この分離絶縁膜２１７のキャップ膜２１０側とは反対側に設けられ、かつ開口部２１１の内部を埋め込むようにして設けられた絶縁膜２１５と、

を更に備えている。

図８２に示す層間絶縁膜４１は、詳細に図示していないが、半導体層２０の第１の面Ｓ１側に転送トランジスタＴＲＧのゲート電極３７を覆うようにして設けられている。

[0561] 図８２に示す島状の半導体部２０４ａ及び２０４ｂの各々は、同一層で形成されている。即ち、半導体部２０４ａ及び２０４ｂは、１つの半導体層をパターンニングすることによって形成される。半導体層（半導体部２０４ａ及び２０４ｂ）としては、Ｓｉ基板、ＳｉＧｅ基板、ＩｎＧａＡｓ基板などの半導体を用いることができる。この第２０実施形態では、例えば単結晶シリコンからなるｐ型の半導体基板を用いている。

[0562] 島状の半導体部２０４ａには、読出し回路１５に含まれる画素トランジスタとして例えば増幅トランジスタＡＭＰが設けられている。そして、島状の半導体部２０４ｂには、読出し回路１５に含まれる画素トランジスタとして例えばリセットトランジスタＲＳＴが設けられている。図示していないが、読出し回路１５に含まれる画素トランジスタとしの選択トランジスタは、増幅トランジスタＡＭＰと直列接続で島状の半導体部２０４ａに設けても良く、若しくは別の島状の半導体部に設けてもよい。

[0563] 図８２に示す配線層２０９には、様々な配線が形成されている。図８２では、配線$２０９ｂ_{1}$、２０９ｆ、２０９ｒ及び２０９ｔを図示している。

図８２に示すように、配線$２０９ｂ_{1}$は、絶縁膜２０６及び２０３、ストッパ膜２０２及び層間絶縁膜４１を貫通して画素内分離領域３２の導電材３５に到達するコンタクト電極（貫通プラグ）$２０７ｂ_{1}$と電気的に接続され、更に、このコンタクト電極$２０７ｂ_{1}$を介して画素内分離領域３２の導電材３５と電気的に接続されている。そして、この配線$２０９ｂ_{1}$には、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線$９６ｂ_{1}$に印加された第２基準電位がコンタクト電極$９５ｂ_{1}$を介して供給され、この第２基準電位に電位固定される。第２基準電位としては、例えば２

．７Ｖが印加される。

[0564] 図８２に示すように、配線２０９ｆは、絶縁膜２０６及び２０３、ストッパ膜２０２及び層間絶縁膜４１を貫通して光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤに到達するコンタクト電極（貫通プラグ）２０７ｆと電気的に接続され、更に、このコンタクト電極２０７ｆを介してフローティングディフュージョン領域ＦＤと電気的に接続されている。また、配線２０９ｆは、絶縁膜２０６に埋め込まれたコンタクト電極（埋め込みプラグ）２０７ａを介して、増幅トランジスタＡＭＰのゲート電極２０５ａと電気的に接続されている。即ち、フローティングディフュージョン領域ＦＤは、読出し回路１５の入力段側（増幅トランジスタＡＭＰのゲート電極２０５ａ及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0565] 配線２０９ｒは、絶縁膜２０６に埋め込まれたコンタクト電極２０７ｒを介して、リセットトランジスタＲＳＴのゲート電極２０５ｒと電気的に接続されている。

配線２０９ｔは、絶縁膜２０６及び２０３、ストッパ膜２０２及び層間絶縁膜４１を貫通して転送トランジスタＴＲＧのゲート電極３７に到達するコンタクト電極（貫通プラグ）２０７ｔと電気的に接続され、更に、このコンタクト電極２０７ｔを介して転送トランジスタＴＲＧのゲート電極３７と電気的に接続されている。

[0566] 図８２に示すように、光反射体２１３は、平面視で光電変換領域２１の第１領域２１ａと重畳して開口部２１１の中に設けられている。そして、光反射体２１３は、半導体層２０の厚さ方向（Ｚ方向）において、島状の半導体部２０４ａ及び２０４ｂよりも半導体層２０側に位置し、かつ半導体層２０側よりも島状の半導体部２０４ａ及び２０４ｂ側に位置している。即ち、光反射体２１３は、層状的（レイヤー的）には、半導体層２０と、島状の半導体部２０４ａ及び２０４ｂとの間の層に設けられている。そして、図８３Ａに示すように、光反射体２１３は、二次元状に広がるプレート形状になって

いる。

[0567] 光反射体２１３としては、画素間分離領域３１に含まれる絶縁材よりも光反射率が高い金属材料を含むことが好ましい。また、光反射体２１３としては、第２半導体層である島状の半導体部２０４ａ及び２０４ｂよりも光反射率が高く、かつ光吸収率が小さい金属材料を含むことが好ましい。このような金属材料としては、例えば銅（Ｃｕ）やアルミニウム（ＡｌＩ）などが挙げられる。ＣｕやＡＩは、酸化シリコンやシリコンよりも光反射率が高く、また、光吸収率が小さい。この第２０実施形態では、例えばＣｕを含む光反射体２１３を用いている。

[0568] 光反射体２１３は、図８３Ｂに示すように、半導体層２０の第２の面Ｓ２（光入射面）から入射して光電変換領域２１の第１領域２１ａを透過した光５７Ｔを第１領域２１ａに反射する。即ち、半導体層２０の第２の面Ｓ２から入射して光電変換領域２１の第１領域２１ａを透過（通過）した光５７Ｕは、光反射体２１３で反射して光電変換領域２１の第１領域２１ａに戻る。光電変換領域の第１領域２１ａには、光電変換部２４（ＰＤ）が設けられている。

[0569] ≪固体撮像装置の製造方法≫

次に、本技術の第２０実施形態に係る固体撮像装置１Ｕの製造方法について、図８４Ａから図８４Ｊを用いて説明する。

なお、図８４Ａから図８４Ｊにおいても、図面を見易くするため、断面を表すハッチングを一部省略している。

また、図８４から図８４Ｊにおいても、転送トランジスタＴＲＧのゲート電極３７を図示しているが、このゲート電極３７は、構成を分かり易くするため、図８３Ａに対して意図的に位置を変えている。

この第２０実施形態では、固体撮像装置１Ｕの製造方法に含まれる光反射体２１３の製造に特化して説明する。

[0570] まず、上述の第１実施形態の図５を参照して説明すれば、半導体層２０に、光電変換領域２１、画素間分離領域３１、画素内分離領域３２、フローテ

ィングディフュージョン領域ＦＤ及び転送トランジスタＴＲＧ（図示せず）などを形成する。

[0571] 次に、図８４Ａに示すように、半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１と、ストッパ膜２０２と、をこの順で形成する。層間絶縁膜４１としては、例えば酸化シリコン膜を用いる。ストッパ膜２０２としては、例えば、透明性を有し、かつ酸化シリコン膜をエッチングするときに酸化シリコン膜に対して選択性を有する窒化シリコン（ＳｉＮ）膜や酸窒化シリコン（ＳｉＯＮ）膜を用いる。酸化シリコン膜、窒化シリコン膜及び酸窒化シリコン膜は、例えばＣＶＤ法で成膜することができる。

[0572] 次に、図８４Ｂに示すように、ストッパ膜２０２の半導体層２０側とは反対側に、絶縁膜２０３と、島状の半導体部２０４ａ及び２０４ｂと、絶縁膜２０６とを、この順で形成する。絶縁膜２０３は、例えば酸化シリコン膜で形成する。島状の半導体部２０４ａ及び２０４ｂは、まず、例えばｐ型の単結晶シリコン基板からなる半導体層の素子形成面とは反対側に絶縁膜２０３が設けられた半導体基体を準備し、その後、この半導体基体の絶縁膜２０３側をストッパ膜２０２と接合し、その後、半導体基体の半導体層の厚さを例えばＣＭＰ法で薄くし、その後、この半導体層を周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いてパターンニングすることによって形成することができる。絶縁膜２０６は、絶縁膜２０３の半導体層２０とは反対側に、島状の半導体部２０４ａ及び２０４ｂを覆うようにして形成する。

なお、絶縁膜２０６を形成する前に、島状の半導体部に画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）を形成する。図８４Ｂでは、島状の半導体部２０４ａにゲート電極２０５ａを有する増幅トランジスタＡＭＰが形成され、島状の半導体部２０４ｂに、ゲート電極２０５ｒを有するリセットトランジスタＲＳＴが形成された状態を示している。

次に、図８４Ｃに示すように、絶縁膜２０６の上面から画素内分離領域３２の導電材３５に到達するコンタクト電極２０７ｂ$_1$と、絶縁膜２０６の上面

からフローティングディフュージョン領域ＦＤに到達するコンタクト電極２０７ｆと、絶縁膜２０６の上面から転送トランジスタのゲート電極３７に到達するコンタクト電極２０７ｔと、絶縁膜２０６の上面から増幅トランジスタＡＭＰのゲート電極２０５ａに到達するコンタクト電極２０７ａと、絶縁膜２０６の上面からリセットトランジスタＲＳＴのゲート電極２０５ｒに到達するコンタクト電極２０７ｒと、をそれぞれ形成する。

コンタクト電極２０７b_1、２０７ｆ、２０７ｔ、２０７ａ及び２０７ｒは、絶縁膜２０６及び２０３、ストッパ膜２０２及び層間絶縁膜４１などを含む絶縁層に各々のコンタクト孔を形成し、その後、各々のコンタクト孔の内壁に、例えば接続用としてのチタン（Ｔｉ）膜と、バリア膜としての窒化チタン（ＴｉＮ）膜とを順次形成し、その後、各々のコンタクト孔を埋め込むようにして例えば導電材としてのタングステン（W）膜を形成した後、各々のコンタクト孔内のタングステン膜、窒化チタン膜及びチタン膜が選択的に残るように絶縁層の上面上（絶縁膜２０６の上面上）のタングステン膜、窒化チタン膜及びチタン膜を例えばＣＭＰ法で選択的に除去することによって形成することができる。

[0573] 次に、図８４Ｄに示すように、絶縁膜２０８と、配線２０９b_1、２０９ｆ、２０９ｔ、２０９ａ及び２０９ｒを含む配線層２０９と、キャップ膜２１０と、を形成する。

絶縁膜２０８は、絶縁膜２０６の半導体層２０側とは反対側に形成される。絶縁膜２０８としては、例えば酸化シリコン膜を用いる。

配線２０９b_1、２０９ｆ、２０９ｔ，２０９ａ及び２０９ｒを含む配線層２０９は、絶縁膜２０８に例えばシングルダマシン法で形成する。配線層２０９の材料としては、例えばＣｕを用いる。

キャップ膜２１０は、絶縁膜２０８の絶縁膜２０６側とは反対側に、配線層２０９を覆うようにして形成する。キャップ膜２１０としては、例えばＳｉＮ、ＳｉＣＮ、ＳｉＣなどの膜を例えばＣＶＤ法で成膜することによって形成することができる。

この工程において、画素内分離領域３２の導電材３５が、コンタクト電極２０７ｂ$_1$を介して配線２０９ｂ$_1$と電気的に接続される。また、光電変換領域２１の第２領域２１ｂに設けられたフローティングディフュージョン領域ＦＤが、コンタクト電極２０７ｆを介して配線２０９ｆと電気的に接続される。また、光電変換領域２１の第１領域２１ａに設けられた転送トランジスタＴＲＧのゲート電極３７が、コンタクト電極２０７ｔを介して配線２０９ｔと電気的に接続される。また、島状の半導体部２０４ａに設けられた増幅トランジスタＡＭＰのゲート電極３７が、コンタクト電極２０７ａを介して配線２０９ａと電気的に接続される。また、島状の半導体部２０４ｂに設けられたリセットトランジスタＲＳＴのゲート電極２０５ｒがコンタクト電極２０７ｒを介して配線２０９ｒと電気的に接続される。

[0574] 次に、図８４Ｅに示すように、キャップ膜２１０の上面から半導体層２０に向かって延伸し、かつ平面視で光電変換領域２１の第１領域２１ａと重畳する開口部２１１を形成する。開口部２１１は、キャップ膜２１０の上面からストッパ膜２０２に到達する深さで形成する。開口部２１１は、後述する光反射体２１３を設置するためのものであり、この開口部２１１の開口サイズにより光反射体２１３の平面サイズが決まる。開口部２１１は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて形成することができる。開口部２１１の深さは、ストッパ膜２０２によって制御することができる。

[0575] 次に、図８４Ｆに示すように、キャップ膜２１０をエッチング時の薬液などから保護するための保護膜２１２と、導電材としてのＣｕ膜２１３Ａと、を形成する。保護膜２１２は、透明性を有する酸化シリコン膜をＡＬＤ法やＣＶＤ法で堆積して形成する。保護膜２１２は、キャップ膜２１０の上面及び開口部２１１の内壁（側壁及び底壁）に沿う膜厚で形成する。

Ｃｕ膜２１３Ａは、例えば開口部２１１の内部の底壁における膜厚が約５０ｎｍ程度となるようにスパッタ法で形成する。Ｃｕ膜２１３Ａの膜厚は、光反射率が生じる５ｎｍ以上が必要で、更には透過しにくい５０ｎｍ以上が

好ましい。開口部２１１の内部でのＣｕ膜２１３Ａは、オーバーハング形状で形成される。

尚、Ｃｕ膜と絶縁膜間の密着性、Ｃｕ拡散防止のためバリアメタル層としてチタン（Ｔｉ）、タンタル（Ｔａ）および各窒化膜および窒化膜との積層膜を薄く設置しても良い。膜厚は光学的な影響を受けにくい５ｎｍ程度が望ましい。

[0576] 次に、図８４Ｇに示すように、開口部２１１を埋め込むようにしてＣｕ膜２１３Ａ上の全面に、流動性の高い樹脂膜２１４をスピンコート塗布法で形成する。樹脂膜２１４としては、例えばノボラックス樹脂系の材料を用いることができる。この樹脂膜２１４は、アスペクト比が大きい開口部２１１の埋め込みに好適である。樹脂膜２１４は、この後の工程において余分なＣｕ膜２１３Ａを選択的に除去するためのものである。

[0577] 次に、ＩＲＥ（Reactive Ion Etching）などの異方性ドライエッチングを用いて、保護膜２１２上の平坦部の樹脂膜２１４を除去し、その後、硝酸などの薬液で保護膜２１２上の平坦部のＣｕ膜２１３Ａを除去する。この工程により、図８４Ｈに示すように、開口部２１１の内部の底壁に樹脂膜２１４で保護された状態でＣｕ膜２１３Ａが選択的に残存する。

[0578] 次に、図８４Ｉに示すように、開口部２１１内の余分な樹脂膜２１４をＲＩＥと薬液で除去する。この工程により、開口部２１１の底壁に平面視で光電変換領域２１の第１領域２１ａと重畳し、かつＣｕ膜２１３Ａからなる光反射体２１３が形成される。

[0579] 次に、図８４Ｊに示すように、開口部２１１内を絶縁膜２１５で埋め込む。絶縁膜２１５としては、例えば、ＣＶＤ法や、基板に高周波を印加するバイアスＣＶＤ法などで成膜する酸化シリコン膜を用いることができる。この工程により、平面視で光電変換領域２１の第１領域２１ａと重畳する光反射体２１３と、第２半導体層である島状の半導体部２０４ａ及び２０４ｂとを含む多層体２００が半導体層２０の第１の面Ｓ１側に形成される。

[0580] この後、ウエハ工程である配線層を更に形成していく。

[0581] ≪第２０実施形態の主な効果≫

次に、この第２０実施形態の主な効果について説明する。

この第２０実施形態に係る固体撮像装置１Ｕは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、を備えている。したがって、この第２０実施形態に係る固体撮像装置１Ｕにおいても、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素特性としての量子効率ＱＥの向上や高い混色抑制（ＭＴＦ）を図ることができると共に、画素特性としての転送特性の向上を図ることができる。

[0582] また、この第２０実施形態に係る固体撮像装置１Ｕは、半導体層２０の第２の面Ｓ２の外側に設けられ、かつ平面視で光電変換領域２１の第２領域２１ｂと重畳する遮光膜５４を備えている。したがって、上述の第１実施形態の固体撮像装置１Ａと同様に、光電変換領域２１の第２領域２１ｂにおける半導体層２０の第２の面Ｓ２側（光入射面側）から第２領域２１ｂに侵入する光を第１遮光部分８２ａで遮光し、フローティングディフュージョン領域ＦＤへの光の到達を抑制することができ、寄生光感度特性（ＰＬＳ）を改善することができる。

[0583] また、この第２０実施形態に係る固体撮像装置１Ｕは、半導体層２０の第１の面Ｓ１側に設けられた多層体２００を備えている。そして、多層体２００は、光電変換領域２１の第１領域２１ａと重畳して設けられた光反射体２１３を含んでいる。このため、半導体層２０の第２の面Ｓ２から入射して光電変換領域２１の第１領域２１ａを透過（通過）した光５７Ｕは、光反射体２１３で反射して光電変換領域の第１領域２１ａに戻る。したがって、この第２０実施形態に係る固体撮像装置１Ｕによれば、光の利用効率の向上を図ることができる。

[0584] なお、上述の第２０実施形態では、光反射体２１３の導電材としてＣｕ膜２１３Ａを用いた製造プロセスについて説明したが、光反射体２１３の導電材としてＡｌ膜を用いる場合においても同様の製造プロセスを適用することができる。

[0585] 〔第２１実施形態〕

この第２１実施形態では、２つの半導体層を積層した２段構造の固体撮像装置に本技術の光吸収体を適用した一例について説明する。

図８５は、本技術の第２１実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

図８６は、図８５の光吸収体の平面パターンを模式的に示す平面図である。

図８５では、図面を見易くするため、断面を表すハッチングを一部省略している。

また、図８５では、図５及び図６に示す回折拡散部５１、固定電荷膜５２、カラーフィルタ５５及びマイクロレンズ５６などの図示を省略している。

この第２１実施形態では、半導体層２０が本技術の「第１半導体層」の一具体例に相当し、島状の半導体部２０４ａ及び２０４ｂが本技術の「第２半導体層」の一具体例に相当する。

[0586] ≪固体撮像装置の構成≫

図８５に示すように、本技術の第２１実施形態に係る固体撮像装置１Ｖは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

即ち、図５に示すように、上述の第１実施形態に係る固体撮像装置１Ａは、半導体層２０の第１の面側に多層配線層４０を備えている。そして、図３の読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が半導体層２０の光電変換領域２１に設けられている。

これに対し、図８５に示すように、本技術の第２１実施形態に係る固体撮像装置１Ｖは、第１半導体層としての半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１を介して設けられた多層体（積層体）２２０を備えている。そして、図３に示す読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が多層体２２０に設けられている。

[0587] 図８５に示すように、多層体２２０は、平面視で光電変換領域２１の第１

領域２１ａと重畳して設けられた光吸収体２２８と、この光吸収体２２８の半導体層２０側とは反対側に設けられた第２半導体層としての島状の半導体部２０４ａ及び２０４ｂと、を備えている。即ち、この第２１実施形態に係る固体撮像装置１Ｖは、第１半導体層である半導体層２０と、第２半導体層である島状の半導体層２０４ａ及び２０４ｂとを積層した２段構造になっている。

[0588] また、多層体２２０は、層間絶縁膜４１の半導体層２０側とは反対側に設けられた絶縁膜２２２と、この絶縁膜２２２の層間絶縁膜４１とは反対側に設けられた絶縁膜２２３と、この絶縁膜２２３の絶縁膜２２２側とは反対側に設けられた配線層２２９と、を更に備えている。

[0589] 層間絶縁膜４１は、詳細に図示していないが、上述の第２０実施形態と同様に、光電変換領域２１に設けられた転送トランジスタＴＲＧのゲート電極３７（図４参照）を覆うようにして半導体層２０の第１の面Ｓ１側に設けられている。

[0590] 島状の半導体部２０４ａ及び２０４ｂは、絶縁膜２２２の層間絶縁膜４１側とは反対側に設けられ、絶縁膜２２３で覆われている。島状の半導体部２０４ａ及び２０４ｂの各々は、上述の第２０実施形態と同様に、同一の半導体層で形成されている。半導体層としては、Ｓｉ基板、ＳｉＧｅ基板、ＩｎＧａＡｓ基板などを用いることができる。この第２１実施形態では、上述の第２０実施形態と同様に、例えば単結晶シリコンからなるｐ型の半導体基板を用いている。

[0591] 島状の半導体部２０４ａには、上述の第２０実施形態と同様に、読出し回路１５に含まれる画素トランジスタとして例えば増幅トランジスタＡＭＰが設けられている。そして、島状の半導体部２０４ｂには、読出し回路１５に含まれる画素トランジスタとして例えばリセットトランジスタＲＳＴが設けられている。図示していないが、読出し回路１５に含まれる画素トランジスタとしの選択トランジスタは、増幅トランジスタＡＭＰと直列接続で島状の半導体部２０４ａに設けても良く、若しくは別の島状の半導体部に設けても

よい。

[0592] 配線層２２９には、様々な配線が形成されている。図８５では、配線２２９ｂ$_1$、２２９ｆ及び２２９ｒを図示している。

図８５に示すように、配線２２９ｂ$_1$は、絶縁膜２２３、絶縁膜２２２及び層間絶縁膜４１を貫通して画素内分離領域３２の導電材３５に到達するコンタクト電極（貫通プラグ）２２７ｂ$_1$と電気的に接続され、更に、このコンタクト電極２２７ｂ$_1$を介して画素内分離領域３２の導電材３５と電気的に接続されている。そして、この配線２２９ｂ$_1$には、上述の第２０実施形態と同様に、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、配線９６ｂ$_1$に印加された第２基準電位がコンタクト電極９５ｂ$_1$を介して供給され、この第２基準電位に電位固定される。

[0593] 図８５に示すように、配線２２９ｆは、絶縁膜２２３、絶縁膜２２２及び層間絶縁膜４１を貫通して光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤに到達するコンタクト電極（貫通プラグ）２２７ｆと電気的に接続され、更に、このコンタクト電極２２７ｆを介してフローティングディフュージョン領域ＦＤと電気的に接続されている。また、配線２２９ｆは、絶縁膜２２３に埋め込まれたコンタクト電極（埋め込みプラグ）２２７ａを介して、増幅トランジスタＡＭＰのゲート電極２０５ａと電気的に接続されている。即ち、フローティングディフュージョン領域ＦＤは、読出し回路１５の入力段側（増幅トランジスタＡＭＰのゲート電極２０５ａ及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0594] 配線２２９ｒは、絶縁膜２０３に埋め込まれたコンタクト電極２２７ｒを介して、リセットトランジスタＲＳＴのゲート電極２０５ｒと電気的に接続されている。

[0595] 図８５に示すように、光吸収体２２８は、平面視で光電変換領域２１の第１領域２１ａと重畳して層間絶縁膜４１の半導体層２０側とは反対側に設け

られ、かつ上層の絶縁膜２２２で覆われている。そして、光吸収体２２８は、半導体層２０の厚さ方向（Ｚ方向）において、島状の半導体部２０４ａ及び２０４ｂよりも半導体層２０側に位置し、かつ半導体層２０側よりも島状の半導体部２０４ａ及び２０４ｂ側に位置している。また、光吸収体２２８は、第１半導体層である半導体層２０と、第２半導体層である島状の半導体部２０４ａ及び２０４ｂとの間に設けられている。即ち、光吸収体２２８は、層状的（レイヤー的）には、半導体層２０と、島状の半導体部２０４ａ及び２０４ｂとの間の層に設けられている。そして、図８６に示すように、光反射体２１３は、二次元状に広がるプレート形状になっている。この第２１実施形態において、光吸収体２２８は、平面視で画素間分離領域及び画素内分離領域とも重畳している。

[0596] 光吸収体２２８としては、半導体層２０や第２半導体層としての島状の半導体部２０４ａ及び２０４ｂよりも光吸収率が高い金属材料を含むことが好ましい。具体的には、光吸収体２２８としては、Ｓｉ、ＳｉＧｅ、ＩｎＧａＡａなどの半導体材料よりも光吸収率が高い金属材料を含むことが好ましい。このような金属材料としては、例えばタングステン（Ｗ）が有効である。この第２１実施形態では、例えばタングステンを含む光吸収体２２８を用いている。

[0597] 光吸収体２２８は、図８５に示すように、半導体層２０の第２の面Ｓ２（光入射面）から入射し、光電変換領域２１の第１領域２１ａを透過して自身の光吸収体２２８に当たった光５７Ｖを吸収する。即ち、半導体層２０の第２の面Ｓ２（光入射面）から入射し、光電変換領域２１の第１領域２１ａを透過して光吸収体２２８に当たった光５７Ｖは、光吸収体２２８に吸収される。

[0598] ≪固体撮像装置の製造方法≫

次に、本技術の第２１実施形態に係る固体撮像装置１Ｖの製造方法について、図８７Ａから図８７Ｊを用いて説明する。

なお、図８７Ａから図８７Ｉにおいても、図面を見易くするため、断面を

表すハッチングを一部省略している。

この第２１実施形態では、固体撮像装置１Ｖの製造方法に含まれる光吸収体２２８の製造に特化して説明する。

[0599] まず、上述の第２０実施形態と同様に、半導体層２０に、光電変換領域２１、画素間分離領域３１、画素内分離領域３２、フローティングディフュージョン領域ＦＤ及び転送トランジスタＴＲＧ（図示せず）などを形成する。

[0600] 次に、図８７Ａに示すように、半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１と、犠牲膜２２１と、をこの順で形成する。層間絶縁膜４１としては、例えば酸化シリコン膜を用いる。犠牲膜２２１としては、例えば、酸化シリコン膜に対して選択性を有する窒化シリコン膜を用いる。層間絶縁膜４１は、図８７Ａには図示していないが、図８６を参照して説明すると、光電変換領域２１に形成された転送トランジスタＴＲＧのゲート電極３７を覆うようにして形成する。犠牲膜２２１は、この犠牲膜２２１を選択的に除去することによって空洞部を形成するためのものである。

[0601] 次に、図８７Ｂに示すように、犠牲膜２２１をパターンニングして、平面視で光電変換領域２１の第１領域２１ａと重畳する第１パターン部２２１ａと、平面視で光電変換領域２１の第２領域２１ｂと重畳する第２パターン部２２１ｆとを形成する。この犠牲膜２２１のパターンニングは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行う。

[0602] 次に、図８７Ｂに示すように、層間絶縁膜４１の半導体層２０側とは反対側に、第１パターン部２２１ａと第２パターン部２２１ｆとの間を埋め込み、かつ第１パターン部２２１ａ及び第２パターン部２２１ｆを覆う絶縁膜２２２を形成する。絶縁膜２２２としては、ＣＶＤ法や、基板に高周波を印加するバイアスＣＶＤ法などで成膜する酸化シリコン膜を用いることができる。

[0603] 次に、図８７Ｃに示すように、絶縁膜２２２の半導体層２０側とは反対側に、第２半導体層としての島状の半導体部２０４ａ及び２０４ｂを形成し、その後、島状の半導体部２０４ａに増幅トランジスタＡＭＰ、島状の半導体

部２０４ｂにリセットトランジスタＲＳＴをそれぞれ形成する。島状の半導体部２０４ａ及び２０４ｂは、上述の第２０実施形態と同様の方法で形成する。なお、ここでは、読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）のうち、増幅トランジスタＡＭＰとリセットトランジスタＲＳＴについて説明するが、選択トランジスタＳＥＬも、島状の半導体部２０４ａ及び２０４ｂの何れか一方、若しくは別の島状の半導体部に形成される。

[0604] 次に、図８７Ｄに示すように、絶縁膜２２２の半導体層２０側とは反対側に、島状の半導体部２０４ａ及び２０４ｂなどを覆うようにして絶縁膜２２３を形成する。絶縁膜２２３としては、例えばＣＶＤ法で成膜する酸化シリコン膜を用いる。

次に、図８７Ｄに示すように、絶縁膜２２３の上面から第１パターン部２２１ａに到達し、かつ平面視で画素内分離領域３２と重畳するコンタクト孔２２４ｂ$_1$と、絶縁膜２２３の上面から第２パターン部２２１ｆに到達し、かつ平面視でフローティングディフュージョン領域ＦＤと重畳するコンタクト孔２２４ｆと、絶縁膜２２３の上面から増幅トランジスタＡＭＰのゲート電極２０５ａに到達するコンタクト孔２２４ａと、絶縁膜２２３の上面からリセットトランジスタＲＳＴのゲート電極２０５ｒに到達するコンタクト孔２２ｒと、をそれぞれ形成する。これらのコンタクト孔２２４ｂ$_1$、２２４ｆ、２２４ａ及び２２４ｒは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて形成することができる。

[0605] 次に、図８７Ｅに示すように、コンタクト孔２２４ｂ$_1$を通して第１パターン部２２１ａ及び層間絶縁膜４１を順次エッチングしてコンタクト孔２２４ｂ$_1$を画素内分離領域３２の導電材３５に到達させると共に、コンタクト孔２２４ｆを通して第２パターン部２２１ｆ及び層間絶縁膜４１を順次エッチングしてコンタクト孔２２４ｆを光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤに到達させる。

[0606] 次に、図８７Ｆに示すように、第１パターン部２２１ａを選択的に除去し

て第１空洞部２２５ａを形成すると共に、第２パターン部２２１ｆを選択的に除去して第２空洞部２２５ｆを形成する。第１及び第２パターン部２２１ａ，２２１ｆの各々は、コンタクト孔２２４ｂ$_1$及び２２４ｆの各々を通して第１及び第２パターン部２２１ａ，２２１ｆの各々にリン酸薬液を供給することによって選択的に除去することができる。

[0607] 次に、絶縁膜２２３の上面上（絶縁膜２２２側とは反対側）、コンタクト孔２２４ｂ$_1$、２２４ｆ、２２４ａ及び２２４ｒの各々の内壁、並びに第１及び第２空洞部２２５ａ，２２５ｆの各々の内壁に、例えば接続用としてのチタン（Ｔｉ）膜と、バリア膜としての窒化チタン（ＴｉＮ）膜とを順次形成する。Ｔｉ膜及びＴｉＮ膜は、スパッタ法やＣＶＤ法で形成することができる。

[0608] 次に、図８７Ｇに示すように、第１及び第２空洞部２２５ａ，２２５ｆ並びにコンタクト孔２２４ｂ$_1$、２２４ｆ、２２４ａ及び２２４ｒの各々を埋め込むようにして、例えば導電材としてのタングステン（Ｗ）膜２２６を形成する。Ｗ膜２２６は、スパッタ法やＣＶＤ法で形成することができる。

[0609] 次に、図８７Ｈに示すように、絶縁膜２２３の上面上のＷ膜２２６、ＴｉＮ膜及びＴｉ膜を例えばＣＭＰ法で選択的に除去する。

この工程により、第１空洞部２２５ａにおいて、Ｔｉ膜、ＴｉＮ膜及びＷ膜２２６を含み、かつ画素内分離領域３２の導電材３５と電気的に接続され、かつ平面視で光電変換領域２１の第１領域２１ａと重畳すると共に、光電変換領域２１の第１領域２１ａと島状の半導体部２０４ａ及び２０４ｂとの間に位置する光吸収体２２８を形成することができる。

また、コンタクト孔２２４ｆ及び第２空洞部２２５ｆにおいて、Ｔｉ膜、ＴｉＮ膜及びＷ膜２２６を含み、かつ光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤと電気的に接続されたコンタクト電極２２７ｂ$_1$を形成することができる。

また、コンタクト孔２２４ａにおいて、Ｔｉ膜、ＴｉＮ膜及びＷ膜２２６を含み、かつ増幅トランジスタＡＭＰのゲート電極２０５ａと電気的に接続

されたコンタクト電極２２７ａを形成することができる。

また、コンタクト孔２２４ｒにおいて、Ｔｉ膜、ＴｉＮ膜及びW膜２２６を含み、かつリセットトランジスタＲＳＴのゲート電極２０５ｒと電気的に接続されたコンタクト電極２２７ｒを形成することができる。

[0610] 次に、図８７Ｉに示すように、配線２２９b_1、配線２２９ｆ、配線２２９ａ及び配線２２９ｒを含む配線層２２９を絶縁膜２２３の半導体層２０側とは反対側に形成する。

[0611] この後、ウエハ工程である配線層を更に形成していく。

[0612] ≪第２１実施形態の主な効果≫

この第２１実施形態に係る固体撮像装置１Ｖは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、遮光膜５４とを備えている。したがって、この第２１実施形態に係る固体撮像装置１Ｖにおいても、上述の第１実施形態の固体撮像装置１Ａと同様の効果が得られる。

[0613] また、この第２１実施形態に係る固体撮像装置１Ｖは、半導体層２０の第１の面Ｓ１側に設けられた多層体２２０を備えている。そして、多層体２２０は、光電変換領域２１の第１領域２１ａと重畳して設けられ、かつ半導体層２０よりも光吸収率が高い光吸収体２２８を備えている。このため、半導体層２０の第２の面Ｓ２（光入射面）から入射して光電変換領域２１の第１領域２１ａを透過した光５７Ｖを光吸収体２２８で吸収することができ、島状の半導体部２０４ａ及び２０４ｂを含む第２半導体層への光の入射を抑制することができる。これにより、散乱や迷光を抑制することができる。

[0614] また、この第２１実施形態の製造方法によれば、光電変換領域２１の第１領域２１ａと島状の半導体部２０４ａ及び２０４ｂとの間に光吸収体２２８を形成することができるため、島状の半導体部２０４ａ及び２０４ｂの設置面積を広くとることができる。

[0615] 〔第２２実施形態〕

この第２２実施形態では、２つの半導体層を積層した２段構造の固体撮像

装置に本技術の光反射体を適用した一例について説明する。

図８８は、本技術の第２２実施形態に係る固体撮像装置の縦断面構造を模式的に示す縦断面図である。

図８９は、図８８の光反射体の平面パターンを模式的に示す平面図である。

図８８では、図面を見易くするため、断面を表すハッチングを一部省略している。

また、図８８では、図５及び図６に示す回折拡散部５１、固定電荷膜５２、カラーフィルタ５５及びマイクロレンズ５６などの図示を省略している。

この第２２実施形態では、半導体層２０が本技術の「第１半導体層」の一具体例に相当し、島状の半導体部２０４ａ及び２０４ｂが本技術の「第２半導体層」の一具体例に相当する。

[0616] ≪固体撮像装置の構成≫

図８８に示すように、本技術の第２２実施形態に係る固体撮像装置１Ｗは、基本的に上述の第１実施形態に係る固体撮像装置１Ａと同様の構成になっており、以下の構成が異なっている。

即ち、図５に示すように、上述の第１実施形態に係る固体撮像装置１Ａは、半導体層２０の第１の面側に多層配線層４０を備えている。そして、図３の読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が半導体層２０の光電変換領域２１に設けられている。

これに対し、図８８に示すように、本技術の第２２実施形態に係る固体撮像装置１Ｗは、第１半導体層としての半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１を介して設けられた多層体（積層体）２３０を備えている。そして、図３に示す読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）が多層体２３０に設けられている。

[0617] 図８８に示すように、多層体２２０は、平面視で光電変換領域２１の第１領域２１ａと重畳して設けられた光反射体２３９と、この光反射体２３９の半導体層２０側とは反対側に設けられた第２半導体層としての島状の半導体

部２０４ａ及び２０４ｂと、を備えている。即ち、この第２２実施形態に係る固体撮像装置１Ｗは、第１半導体層である半導体層２０と、第２半導体層である島状の半導体層２０４ａ及び２０４ｂとを積層した２段構造になっている。

[0618] また、多層体２３０は、層間絶縁膜４１の半導体層２０側とは反対側に設けられた絶縁膜２３２と、この絶縁膜２３２の層間絶縁膜４１とは反対側に設けられた絶縁膜２３４と、この絶縁膜２３４の絶縁膜２３２側とは反対側に設けられた絶縁膜２３６と、を更に備えている。

[0619] 層間絶縁膜４１は、詳細に図示していないが、上述の第２０実施形態と同様に、光電変換領域２１に設けられた転送トランジスタＴＲＧのゲート電極３７（図４参照）を覆うようにして半導体層２０の第１の面Ｓ１側に設けられている。

[0620] 島状の半導体部２０４ａ及び２０４ｂは、絶縁膜２３２の層間絶縁膜４１側とは反対側に設けられ、絶縁膜２３４で覆われている。島状の半導体部２０４ａ及び２０４ｂの各々は、上述の第２０実施形態と同様に、同一層で形成されている。半導体層２０としては、Ｓｉ基板、ＳｉＧｅ基板、ＩｎＧａＡｓ基板などを用いることができる。この第２２実施形態では、上述の第２０実施形態と同様に、例えば単結晶シリコンからなるｐ型の半導体基板を用いている。

[0621] 島状の半導体部２０４ａには、上述の第２０実施形態と同様に、読出し回路１５に含まれる画素トランジスタとして例えば増幅トランジスタＡＭＰが設けられている。そして、島状の半導体部２０４ｂには、読出し回路１５に含まれる画素トランジスタとして例えばリセットトランジスタＲＳＴが設けられている。図示していないが、読出し回路１５に含まれる画素トランジスタとしの選択トランジスタは、増幅トランジスタＡＭＰと直列接続で島状の半導体部２０４ａに設けても良く、若しくは別の島状の半導体部に設けてもよい。

[0622] 図８８に示すように、光電変換領域２１の画素内分離領域３２の導電材３

５には、絶縁膜２３４の上面から導電材３５に到達するコンタクト電極２３５ｂ$_1$が電気的に接続されている。このコンタクト電極２３５ｂ$_1$には、上述の第１実施形態と同様に、電源電位として、ｐ型のウエル領域２２に印加される第１基準電位よりも高い正電位の第２基準電位が印加される。即ち、画素内分離領域３２の導電材３５は、コンタクト電極２３５ｂ$_1$に印加された第２基準電位が供給され、この第２基準電位に電位固定される。

[0623] 光電変換領域２１の第２領域２１ｂのフローティングディフュージョン領域ＦＤには、絶縁膜２３４の上面からフローティングディフュージョン領域ＦＤに到達するコンタクト電極２３５ｆが電気的に接続されている。このコンタクト電極２３５ｆは、図８８に図示していないが、増幅トランジスタＡＭＰのゲート電極２０５ａと電気的に接続されている。即ち、フローティングディフュージョン領域ＦＤは、読出し回路１５の入力段側（増幅トランジスタＡＭＰのゲート電極２０５ａ及びリセットトランジスタＲＳＴのソース領域）と電気的に接続されている。

[0624] 増幅トランジスタＡＭＰのゲート電極２０５ａには、絶縁膜２３４の上面からゲート電極２０５ａに到達するコンタクト電極２３５ａが電気的に接続されている。

リセットトランジスタＲＳＴのゲート電極には、絶縁２３４の上面からフローティングディフュージョン領域ＦＤに到達するコンタクト電極２３５ｒが電気的に接続されている。

[0625] 図８８に示すように、光反射体２３９は、平面視で光電変換領域２１の第１領域２１ａと重畳して層間絶縁膜４１の半導体層２０側とは反対側に設けられ、かつ上層の絶縁膜２３２で覆われている。そして、光反射体２３９は、半導体層２０の厚さ方向（Ｚ方向）において、島状の半導体部２０４ａ及び２０４ｂよりも半導体層２０側に位置し、かつ半導体層２０側よりも島状の半導体部２０４ａ及び２０４ｂ側に位置している。また、光反射体２３９は、第１半導体層である半導体層２０と、第２半導体層である島状の半導体部２０４ａ及び２０４ｂとの間に設けられている。即ち、光反射体２３９は

、層状的（レイヤー的）には、半導体層２０と、島状の半導体部２０４ａ及び２０４ｂとの間の層に設けられている。そして、図８９に示すように、光反射体２３９は、二次元状に広がるプレート形状になっている。

図８８に示すように、光反射体２３９は、絶縁膜２３６の上面から半導体層２０に向かって延伸するランナー金属体２３９ａと一体に形成されている。

[0626] 光反射体２３９としては、画素間分離領域３１に含まれる絶縁材よりも光反射率が高い金属材料を含むことが好ましい。また、光反射体２１３としては、第２半導体層である島状の半導体部２０４ａ及び２０４ｂよりも光反射率が高く、かつ光吸収率が小さい金属材料を含むことが好ましい。このような金属材料としては、例えば銅（Ｃｕ）やアルミニウム（ＡＩ）などが挙げられる。ＣｕやＡＩは、酸化シリコンやシリコンよりも光反射率が高く、また、光吸収率が小さい。この第２２実施形態では、例えばＡＩを含む光反射体２３９を用いている。

[0627] 光反射体２３９は、図８８に示すように、半導体層２０の第２の面Ｓ２（光入射面）から入射して光電変換領域２１の第１領域２１ａを透過した光５７Ｗを第１領域２１ａに反射する。即ち、半導体層２０の第２の面Ｓ２から入射して光電変換領域２１の第１領域２１ａを透過（通過）した光５７Ｗは、光反射体２３９で反射して光電変換領域２１の第１領域２１ａに戻る。光電変換領域の第１領域２１ａには、光電変換部２４（ＰＤ）が設けられている。

[0628] ≪固体撮像装置の製造方法≫

次に、本技術の第２２実施形態に係る固体撮像装置１Ｗの製造方法について、図９０Ａから図９０Ｈを用いて説明する。

なお、図９０Ａから図９０Ｈにおいても、図面を見易くするため、断面を表すハッチングを一部省略している。

この第２２実施形態では、固体撮像装置１Ｗの製造方法に含まれる光反射体２３９の製造に特化して説明する。

[0629] まず、上述の第２０実施形態と同様に、半導体層２０に、光電変換領域２１、画素間分離領域３１、画素内分離領域３２、フローティングディフュージョン領域ＦＤ及び転送トランジスタＴＲＧ（図示せず）などを形成する。

[0630] 次に、図９０Ａに示すように、半導体層２０の第１の面Ｓ１側に、層間絶縁膜４１と、犠牲膜２３１と、をこの順で形成する。層間絶縁膜４１としては、例えば酸化シリコン膜を用いる。犠牲膜２３１としては、例えば、酸化シリコン膜に対して選択性を有する窒化シリコン膜を用いる。層間絶縁膜４１は、図９０Ａには図示していないが、図８９を参照して説明すると、光電変換領域２１に形成された転送トランジスタＴＲＧのゲート電極３７を覆うようにして形成する。犠牲膜２３１は、この犠牲膜２２１を選択的に除去することによって空洞部を形成するためのものである。

[0631] 次に、図９０Ｂに示すように、犠牲膜２３１をパターンニングして、平面視で光電変換領域２１の第２領域２１ａと重畳する開口部２３１ａを形成する。この犠牲膜２２１のパターンニングは、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて行う。

[0632] 次に、図９０Ｂに示すように、層間絶縁膜４１の半導体層２０側とは反対側に、開口部２３１ａを埋め込み、かつ犠牲膜２３１を覆う絶縁膜２３２を形成する。絶縁膜２３２としては、ＣＶＤ法や、基板に高周波を印加するバイアスＣＶＤ法などで成膜する酸化シリコン膜を用いることができる。

[0633] 次に、図９０Ｃに示すように、絶縁膜２３２の半導体層２０側とは反対側に、第２半導体層としての島状の半導体部２０４ａ及び２０４ｂを形成し、その後、島状の半導体部２０４ａに増幅トランジスタＡＭＰ、島状の半導体部２０４ｂにリセットトランジスタＲＳＴをそれぞれ形成する。島状の半導体部２０４ａ及び２０４ｂは、上述の第２０実施形態と同様の方法で形成する。なお、ここでは、読出し回路１５に含まれる画素トランジスタ（ＡＭＰ，ＳＥＬ，ＲＳＴ）のうち、増幅トランジスタＡＭＰとリセットトランジスタＲＳＴについて説明するが、選択トランジスタＳＥＬも、島状の半導体部２０４ａ及び２０４ｂの何れか一方、若しくは別の島状の半導体部に形成さ

れる。

[0634] 次に、図８７Ｄに示すように、絶縁膜２２２の半導体層２０側とは反対側に、島状の半導体部２０４ａ及び２０４ｂなどを覆うようにして絶縁膜２３４を形成する。絶縁膜２３４としては、例えばＣＶＤ法で成膜する酸化シリコン膜を用いる。

[0635] 次に、図９０Ｄに示すように、絶縁膜２３４の上面から画素内分離領域３２の導電材３５に到達するコンタクト電極２３５ｂ$_1$と、絶縁膜２３４の上面からフローティングディフュージョン領域ＦＤに到達するコンタクト電極２３５ｆと、絶縁膜２０６の上面から増幅トランジスタＡＭＰのゲート電極２０５ａに到達するコンタクト電極２３５ａと、絶縁膜２０６の上面からリセットトランジスタＲＳＴのゲート電極２０５ｒに到達するコンタクト電極２３５ｒと、をそれぞれ形成する。コンタクト電極２３５ｂ$_1$、２３５ｆ、２３５ａ及び２３３５ｓは、上述の第２０実施形態と同様の方法で形成する。

[0636] 次に、図９０Ｅに示すように、各々のコンタクト電極を保護するために、絶縁膜２３４の半導体層２０側と反対側に各々のコンタクト電極２３５ｂ$_1$，２３５ｆ，２３５ａ及び２３５ｒを覆う絶縁膜２３６を形成する。

[0637] 次に、図９０Ｆに示すように、絶縁膜２３６の上面から犠牲膜２３１に到達する開口部２３７を形成する。開口部２３７は、周知のフォトリソグラフィ技術及び異方性ドライエッチング技術を用いて形成することができる。

[0638] 次に、図９０Ｇに示すように、犠牲膜２３１を選択的に除去して開口部２３７と連結する空洞部２３８を形成する。犠牲膜２３１は、開口部２３７を通して犠牲膜２３１にリン酸系薬液を供給することによって選択的に除去することができる。

[0639] 次に、空洞部２３８及び開口部２３７の各々を埋め込むようにして、例えば導電材としてのアルミニウム（ＡＩ）膜を形成し、その後、図９０Ｈに示すように、絶縁膜２３６上のアルミニウム膜をエッチバック法やＣＭＰ法で選択的に除去する。アルミニウム膜の形成方法はスパッタ法やＣＶＤ法で可能である。ＣＶＤ法の場合は安定に成長させるために最初にＴｉ膜やＴｉＮ

膜を形成しても良い。

この工程により、空洞部２３８において、ＡＩ膜を含み、かつ平面視で光電変換領域２１の第１領域２１ａと重畳すると共に、光電変換領域２１の第１領域２１ａと島状の半導体部２０４ａ及び２０４ｂとの間に位置する光反射体２３９を形成することができる。

[0640] なお、開口部２３７において、ＡＩ膜を含み、かつ光反射体２３９と連結されたランナー金属体２３９ａも形成される。

[0641] この後、ウエハ工程である配線層を更に形成していく。

[0642] ≪第２２実施形態の主な効果≫

この第２２実施形態に係る固体撮像装置１Ｗは、上述の第１実施形態に係る固体撮像装置１Ａと同様に、画素間分離領域３１と、画素内分離領域３２と、遮光膜５４とを備えている。したがって、この第２１実施形態に係る固体撮像装置１Ｗにおいても、上述の第１実施形態の固体撮像装置１Ａと同様の効果が得られる。

[0643] また、この第２２実施形態に係る固体撮像装置１Ｗは、半導体層２０の第１の面Ｓ１側に設けられた多層体２３０を備えている。そして、多層体２３０は、光電変換領域２１の第１領域２１ａと重畳して設けられた光反射体２３９を含んでいる。このため、半導体層２０の第２の面Ｓ２から入射して光電変換領域２１の第１領域２１ａを透過（通過）した光５７Ｗは、光反射体２１３で反射して光電変換領域の第１領域２１ａに戻る。したがって、この第２２実施形態に係る固体撮像装置１Ｗによれば、光の利用効率の向上を図ることができる。

[0644] また、この第２２実施形態の製造方法によれば、光電変換領域２１の第１領域２１ｂと、島状の半導体部２０４ａ及び２０４ｂとの間に光反射体２３９を形成することができるため、島状の半導体部２０４ａ及び２０４ｂの設置面積を広くとることができる。

また、ＡＩ膜はW膜よりも光吸収が低く、反射率も高いため、光利用効率の向上を図ることができる。

[0645] 〔第２３実施形態〕

≪電子機器への応用例≫

本技術（本開示に係る技術）は、例えば、デジタルスチルカメラ、デジタルビデオカメラ等の撮像装置、撮像機能を備えた携帯電話機、又は、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0646] 図９１は、本技術の第８実施形態に係る電子機器（例えば、カメラ）の概略構成を示す図である。

[0647] 図９１に示すように、電子機器３００は、固体撮像装置３０１と、光学レンズ３０２と、シャッタ装置３０３と、駆動回路３０４と、信号処理回路３０５とを備えている。この電子機器３００は、固体撮像装置３０１として、本技術の第１実形態から第４実施形態に係る固体撮像装置を電子機器（例えばカメラ）に用いた場合の実施形態を示す。

[0648] 光学レンズ３０２は、被写体からの像光（入射光３０６）を固体撮像装置３０１の撮像面上に結像させる。これにより、固体撮像装置３０１内に一定期間にわたって信号電荷が蓄積される。シャッタ装置３０３は、固体撮像装置３０１への光照射期間及び遮光期間を制御する。駆動回路３０４は、固体撮像装置３０１の転送動作及びシャッタ装置３０３のシャッタ動作を制御する駆動信号を供給する。駆動回路３０４から供給される駆動信号（タイミング信号）により、固体撮像装置３０１の信号転送を行なう。信号処理回路３０５は、固体撮像装置３０１から出力される信号（画素信号）に各種信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記憶され、或いはモニタに出力される。

[0649] このような構成により、第２３実施形態の電子機器３００では、固体撮像装置３０１において画素特性の向上が図られているため、画質の向上を図ることができる。

[0650] なお、上述の実施形態の固体撮像装置を適用できる電子機器３００としては、カメラに限られるものではなく、他の電子機器にも適用することができる。例えば、携帯電話機やタブレット端末等のモバイル機器向けカメラモジ

ュール等の撮像装置に適用してもよい。

[0651] また、本技術は、上述したイメージセンサとしての固体撮像装置の他、ＴｏＦ（Time of Flight）センサと呼称され、距離を測定する測定する測距センサなども含む光検出装置全般に適用することができる。測距センサは、物体に向かって照射光を発光し、その照射光が物体の表面で反射されて返ってくる反射光を検出し、照射光が発光されてから反射光が受光されるまでの飛行時間に基づいて物体までの距離を算出するセンサである。この測距センサの素子分離領域の構造として、上述した素子分離領域の構造を採用することができる。

[0652] なお、本技術は、以下のような構成としてもよい。

（１）

半導体層と、

前記半導体層に設けられた第１及び第２分離領域と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に充填され、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に充填された導電材を含む、光検出装置。

（２）

前記導電材は、電位が印加される配線と電気的に接続されている、上記（１）に記載の光検出装置。

（３）

前記第１分離領域で区画された光電変換領域を更に備え、

前記光電変換領域は、

前記第１分離領域から離間する前記第２分離領域と、

前記第２分離領域で分離された電荷保持部及び光電変換部と、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を含む上記（１）又は（２）に記載の光検出装置。

（４）

前記光電変換部は、可視領域の波長の光又は赤外領域の波長の光を光電変換する、上記（３）に記載の光検出装置。

（５）

前記第１分離領域で区画された第１光電変換領域と、

前記第２分離領域で区画された第２光電変換領域と、を更に備え、

前記第１光電変換領域と前記第２光電変換領域とは、互いに隣り合う前記第１及び第２分離領域を介して互いに隣り合っている、上記（１）又は（２）に記載の光検出装置。

（６）

前記第１及び第２光電変換領域の各々は、電荷保持部と、光電変換部と、前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を含む上記（５）に記載の光検出装置。

（７）

前記第１光電変換領域の前記光電変換部は、赤外領域の波長の光を光電変換し、

前記第２光電変換領域の前記光電変換部は、可視領域の波長の光を光電変換する、上記（６）に記載の光検出装置。

（８）

前記第１分離領域で互いに隣り合って区画された第１及び第２光電変換領域を更に備え、

前記第２分離領域は、前記第１及び第２光電変換領域の少なくとも何れか一方に前記第１分離領域から離間して設けられている、上記（１）又は（２）に記載の光検出装置。

（９）

前記第１及び第２光電変換領域のうち、前記第２分離領域を含む一方の光

電変換領域は、赤外領域の波長の光を光電変換し、前記第２分離領域を含まない他方の光電変換領域は、可視領域の波長の光を光電変換する、上記（８）に記載の光検出装置。

（１０）

前記半導体層の光入射面とは反対側の面に素子分離領域を更に備え、

前記第１及び第２分離領域の各々は、一端側が前記素子分離領域に連結され、他端側が前記半導体層の光入射面に到達している、上記（１）に記載の光検出装置。

（１１）

前記第１分離領域で区画された第１光電変換領域と、

前記第２分離領域で区画された第２光電変換領域と、

前記半導体層の厚さ方向に延伸する第３掘り込み部に充填された導電材を含む第３分離領域と、を更に備え、

前記第３分離領域は、前記第１光電変換領域に前記第１分離領域から離間して設けられていると共に、前記第２光電変換領域に前記第２分離領域から離間して設けられている、上記（１）又は（２）に記載の光検出装置。

（１２）

前記第３分離領域の前記導電材は、電位が印加される配線と電気的に接続されている、上記（１１）に記載の光検出装置。

（１３）

前記第１及び第２光電変換領域の各々は、

前記第３分離領域で区画された電荷保持部及び光電変換部と、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を更に含む上記（１１）又は（１２）に記載の光検出装置。

（１４）

前記第１光電変換領域の前記光電変換部は、赤外領域の波長の光を光電変換し、

前記第２光電変換領域の前記光電変換部は、可視領域の波長の光を光電変換する、上記（１３）に記載の光検出装置。

（１５）

前記半導体層の光入射面とは反対側の面に素子分離領域を更に備え、

前記第１、第２及び第３分離領域の各々は、一端側が前記素子分離領域に連結され、他端側が前記半導体層の前記光入射面に到達している、上記（１１）から（１４）の何れかに記載の光検出装置。

（１６）

前記第１分離領域で区画され、かつ前記第２分離領域で分離された第１領域及び第２領域を含む光電変換領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第２領域側に設けられた電荷保持部と、

前記半導体層の前記第１の面側に前記電荷保持部と重畳して設けられた遮光体と、

を更に備えている、上記（１）に記載の光検出装置。

（１７）

前記半導体層を第１半導体層とし、

前記第１半導体層の前記第１の面側に設けられた第２半導体層と、

前記電荷保持部と電気的に接続された読出し回路と、を更に備え、

前記画素回路に含まれる画素トランジスタは、前記第２半導体層に設けられている、上（３）に記載の光検出装置。

（１８）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第１の面側に設けられた電荷保持部と、

前記半導体層の前記第２の面側に設けられ、かつ平面視で前記第２領域と重畳する遮光体と、

を備えている、光検出装置。

（１９）

前記遮光体は、前記第２領域の内外に亘って設けられている、上記（１８）に記載の光検出装置。

（２０）

前記遮光体は、

前記半導体層の前記第２の面の外側に設けられ、かつ平面視で前記第２領域と重畳する第１遮光部分と、

前記第１遮光部分から前記第２領域の内部に亘って突出する第２遮光部分と、

を含む上記（１８）又は（１９）に記載の光検出装置。

（２１）

前記第２遮光部分は、前記半導体層の厚さ方向において、前記半導体層の第２の面を横切っている、上記（２０）に記載の光検出装置。

（２２）

前記第２遮光部分は、前記第１分離領域及び前記第２分離領域の各々から離間している、上記（２０）又は（２１）に記載の光検出装置。

（２３）

前記半導体層の前記第２の面側に設けられた絶縁膜を更に備え、

前記第１遮光部分は、前記絶縁膜の前記半導体層側とは反対側に設けられ

、

前記第２遮光部分は、前記絶縁膜を貫通している、

上記（２０）から（２２）の何れかに記載の光検出装置。

（２４）

前記遮光体は、平面視で前記第２分離領域と重畳し、かつ前記半導体層の前記第２の面側で前記半導体層の内外に亘って設けられている、上記（１８）に記載の光検出装置

（２５）

前記遮光体は、

前記半導体層の前記第２の面の外側に設けられ、かつ平面視で前記第２領域と重畳する第１遮光部分と、

平面視で前記第２分離領域と重畳し、かつ前記第１遮光部分から前記半導体層の内部に突出する第２遮光部分と、

を含む、上記（２４）に記載の光検出装置。

（２６）

前記第２遮光部分は、前記半導体層の前記第２の面側から前記第２掘り込み部に向かって延伸する第３掘り込み部に設けられている、上記（２５）に記載の光検出装置。

（２７）

前記第２遮光部分と前記第２分離領域とは、前記一方向に沿う方向の幅が異なっている、上記（２５）又は（２６）に記載の光検出装置。

（２８）

前記半導体層の前記第２の面側に設けられた絶縁膜を更に備え、

前記遮光体は、前記絶縁膜の厚さ方向において、前記絶縁膜の内外に亘って設けられている、上記（１８）に記載の光検出装置。

（２９）

前記遮光体は、

前記絶縁膜の前記半導体層側とは反対側に設けられ、かつ平面視で前記第

２領域と重畳する第１遮光部分と、

平面視で前記第１分離領域と重畳し、かつ前記第１遮光部分から前記絶縁膜の内部に突出する第２遮光部分と、

平面視で前記第２分離領域と重畳し、かつ前記第１遮光部分から前記絶縁膜の内部に突出する第３遮光部分と、

を含む、上記（２８）に記載の光検出装置。

（３０）

前記遮光体は、平面視で前記第１及び第２分離領域の各々と重畳し、かつ前記一方向において前記光電変換領域の前記第１領域よりも第２領域側に位置している、請求項上記（２８）又は（２９）に記載の光検出装置。

（３１）

前記遮光体は、二次元平面内で前記一方向と直交する他方向において互いに隣り合う２つの前記光電変換領域に亘って延伸している、上記（１８）から（３０）の何れかに記載の光検出装置。

（３２）

前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

上記（１８）から（３１）の何れかに記載の光検出装置。

（３３）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離

する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第１の面側に設けられた電荷保持部と、

前記半導体層の前記第２の面側に設けられ、かつ平面視で前記第２領域と重畳して設けられた遮光体と、

前記半導体層の前記第２の面側に平面視で前記第２分離領域と重畳して設けられ、かつ前記半導体層よりも屈折率が低い光反射体と、

を備えている、光検出装置。

（３４）

光反射体は、平面視で前記第２掘り込部と重畳して前記半導体層の第２の面側から前記第１の面側に向かって延伸する第３掘り込み部に設けられている、上記（３３）に記載の光検出装置。

（３５）

前記光反射体は、前記一方向において前記第２分離領域よりも前記第１領域側に設けられ、かつ前記光反射体と前記第２領域との間に前記第２分離領域の前記導電材が設けられている、上記（３３）又は（３４）に記載の光検出装置。

（３６）

前記光反射体は、酸化膜又は空気である、上記（３３）から（３５）の何れかに記載の光検出装置。

（３７）

前記半導体層の第２の面から前記第１の面に向かった前記光反射体の深さは、１．５μｍ以上である、上記（３３）から（３６）の何れかに記載の光検出装置。

（３８）

前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

上記（３３）から（３７）の何れかに記載の光検出装置。

（３９）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で一方向に並んで区画された第１及び第２光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記第１及び第２光電変換領域の各々を前記一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１及び第２光電変換領域の各々の前記第１領域に設けられた光電変換部と、

前記第１及び第２光電変換領域の各々の前記第２領域に設けられた電荷保持部と、

を備え、

前記第１及び第２光電変換領域の各々の前記第２領域は、平面視で前記第３分離領域を介して前記一方向に互いに隣り合って並んでいる、光検出装置。

（４０）

前記第３分離領域の短手方向の幅は、前記第１分離領域の短手方向の幅よりも幅狭になっている、上記（３９）に記載の光検出装置。

（４１）

前記第３分離領域は、前記半導体層の厚さ方向に沿う長さが前記第２分離領域よりも短い、上記（３９）又は（４０）に記載の光検出装置。

（４２）

前記第３分離領域は、前記半導体層の厚さ方向に延伸する第３掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む、上記（３９）から（４１）の何れかに記載の光検出装置。

（４３）

前記第３分離領域は、前記半導体層の厚さ方向に延伸する半導体領域で構成されている、上記（３９）から（４２）のいずれかに記載の光検出装置。

（４４）

前記半導体層の前記第２の面側に設けられた遮光体を更に備え、

前記遮光体は、前記第１及び第２光電変換領域の各々の前記第２領域と重畳し、かつ各々の前記第２領域に亘って連続的に設けられている、上記（３９）から（４３）の何れかに記載の光検出装置。

（４５）

前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

上記（３９）から（４４）の何れかに記載の光検出装置。

（４６）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に前記半導体層よりも屈折率が低い絶縁体を介して設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域に設けられた電荷保持部と、

を備え、

前記第２分離領域は、前記導電材の前記第１領域側での前記絶縁体の膜厚が前記導電材の前記第２領域側での前記絶縁体の膜厚よりも厚い、光検出装置。

（４７）

前記導電材は、平面視で前記第１領域側よりも前記第２領域側に偏っている、上記（４６）に記載の光検出装置。

（４８）

前記第２分離領域の前記一方向に沿う方向の幅は、前記第１分離領域の前記一方向に沿う方向の幅よりも広い、上記（４６）又は（４７）に記載の光検出装置。

（４９）

前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持し、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、

上記（４６）から（４８）の何れかに記載の光検出装置。

（５０）

互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層に第１分離領域で区画されて設けられた光電変換領域と、

前記光電変換領域の各々の光電変換領域を一方向に並ぶ第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に、前記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

前記半導体層の前記第２の面側から前記第１領域に入射した入射光のうち、前記第２分離領域の側面部で反射した反射光と、前記入射光が前記第２分離領域及び前記第２領域を透過し、更に前記第１分離領域で反射して前記第１領域に戻る戻り光との位相差が前記入射光の整数倍となるように、前記第２領域の前記一方向に沿う幅が設定されている、光検出装置。

（５１）

前記半導体層の第２の面側に平面視で前記電荷保持部と重畳して設けられた遮光膜を更に備えている、上記（５０）に記載の光検出装置。

（５２）

前記電荷保持部は、前記半導体層の前記第２の面側に設けられている、上記（５０）又は（５１）に記載の光検出装置。

（５３）

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、上記（５０）から（５２）の何れかに記載の光検出装置。

（５４）

互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層に第１分離領域で区画されて設けられた複数の光電変換領域と、

前記複数の光電変換領域の各々の光電変換領域を一方向に並ぶ第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に、前記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

前記複数の光電変換領域は、前記第２領域の前記一方向に沿う幅が異なる２種類以上の光電変換領域を含む、光検出装置。

（５５）

前記半導体層の前記第２の面側に平面視で前記第２領域と重畳して設けられた遮光膜を更に備えている、上記（５４）に記載の光検出装置。

（５６）

前記光電変換領域の幅に応じて前記遮光膜の前記一方向に沿う幅も異なっている、上記（５４）又は（５５）に記載の光検出装置。

（５７）

前記電荷保持部は、前記半導体層の前記第１の面側に設けられている、上記（５４）から（５６）の何れかに記載の光検出装置。

（５８）

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、上記（５４）から（５７）の何れかに記載の光検出装置。

（５９）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の深さ方向に延伸する第３掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体と、

を備えている、光検出装置。

（６０）

前記誘電体は、前記第２分離領域から前記第２領域側に突出する突起部である、上記（５９）に記載の光検出装置。

（６１）

前記誘電体は、前記第１分離領域から前記第２領域側に突出する突起部である、上記（５９）に記載の光検出装置。

（６２）

前記誘電体は、前記第１及び第２分離領域の各々から離間する島部である、上記（５９）に記載の光検出装置。

（６３）

前記電荷保持部は、前記半導体層の前記第１の面側に設けられている、上記（５９）から（６２）の何れかに記載の光検出装置。

（６４）

前記半導体層の前記第２の面側に平面視で前記第２領域と重畳して設けられた遮光膜を更に備えている、上記（５９）から（６３）の何れかに記載の光検出装置。

（６５）

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、上記（５９）から（６４）の何れかに記載の光検出装置。

（６６）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の前記第１の面側に設けられた多層体と、

を備え、

前記多層体は、前記第１領域と重畳して設けられた光反射体を含む、光検出装置。

（６７）

前記半導体層を第１半導体層とし、

前記多層体は、前記光反射体の前記第１半導体層側とは反対側に、平面視で前記光反射体と重畳して設けられた第２半導体層を更に含む、上記（６６）に記載の光検出装置。

（６８）

前記光反射体は、前記第１分離領域の絶縁材よりも光反射率が高い金属材料を含む、上記（６６）又は（６７）に記載の光検出装置。

（６９）

前記光反射体は、前記第２半導体層よりも光反射率が高く、かつ光吸収率が小さい金属材料を含む、上記（６６）又は（６７）に記載の光検出装置。

（７０）

前記電荷保持部と電気的に接続された読出し回路を更に備え、

前記読出し回路に含まれる画素トランジスタは、前記第２半導体層に設けられている、上記（６７）から（６９）の何れかに記載の光検出装置。

（７１）

厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の前記第１の面側に設けられた多層体と、

を備え、

前記多層体は、前記第１領域と重畳して設けられ、かつ前記半導体層よりも光吸収率が高い光吸収体を備えている、光検出装置。

（７２）

上記（１）から（７１）の何れかに記載の光検出装置と、被写体からの像光を前記光検出装置の撮像面上に結像される光学レンズと、前記光検出装置から出力される信号に信号処理を行う信号処理回路と、を備えている、電子

機器。

[0653] 本技術の範囲は、図示され記載された例示的な実施形態に限定されるものではなく、本技術が目的とするものと均等な効果をもたらす全ての実施形態をも含む。さらに、本技術の範囲は、請求項により画される発明の特徴の組み合わせに限定されるものではなく、全ての開示されたそれぞれの特徴のうち特定の特徴のあらゆる所望する組み合わせによって画されうる。

符号の説明

[0654] １Ａ，１Ｂ，１Ｃ，１Ｄ，１Ｅ，１Ｆ，１Ｇ，１Ｈ，１Ｉ，１Ｊ，１Ｋ，１Ｌ，１Ｍ，１Ｎ，１Ｐ，１Ｑ，１Ｒ，１Ｓ，１Ｔ，１Ｕ，１Ｖ，１Ｗ 固体撮像装置

２ 半導体チップ

２Ａ 画素アレイ部

２Ｂ 周辺部

３ 画素

４ 垂直駆動回路

５ カラム信号処理回路

６ 水平駆動回路

７ 出力回路

８ 制御回路

１０ 画素駆動線

１１ 垂直信号性

１３ ロジック回路

１４ ボンディングパッド

１５ 読出し回路

２０ 半導体層

２１ 光電変換領域、２１Ａ 第１光電変換領域、２１Ｂ 第２光電変換領域

２１ａ 第１領域、２１ｂ 第２領域

２２　ｐ型のウエル領域

２３　ｎ型のウエル領域

２４　光電変換部、２４ａ　第１光電変換部、２４ｂ　第２光電変換部

２５　素子分離領域（フィールド分離領域）

２６　浅溝部

２７　絶縁膜

３１　画素間分離領域（第１分離領域）、

３１ａ　第１画素間分離領域（第１分離領域）

３１ｂ　第２画素間分離領域（第２分離領域）

３１Ｌ　セル内画素間分離領域

３１Ｑ，３１Ｒ　突起部

３１ｘ　第１部分　３１ｙ　第２部分

３２　画素内分離領域（第２分離領域）

３３ａ　掘り込み部（第１掘り込み部）

３３ｂ　掘り込み部（第２掘り込み部）

$３３a_1$　掘り込み部（第１掘り込み部）

$３３a_2$　掘り込み部（第２掘り込み部）

３３ｈ，３３ｉ，３３Ｋ　掘り込み部

$３３h_1$　絶縁膜

３３Ｌ　掘り込み部

$３３L_1$　掘り込み部形成領域

３３Ｍ，３３Ｑ，３３Ｒ　掘り込み部

３４　分離絶縁膜

３５　シリコン膜（導電材）

３６　絶縁膜

３７　ゲート電極

４０　多層配線層

４１　層間絶縁膜

４２ｂ，４２ｂ$_1$，４２ｂ$_2$，４３ｃ　コンタクト電極

４３　配線層

４３ａ，４３ｂ，４３ｆ，４３ｆ$_1$，４３ｆ$_2$　配線

４４　層間絶縁膜

４５　配線層

５１　回折散乱部

５２　固定電荷膜

５３，５３Ｊ　絶縁膜

５３ｄ$_1$，５３ｄ$_2$　掘り込み部

５４　遮光膜

５５　カラーフィルタ

５６　マイクロレンズ

５７Ｈ，５７Ｉ　照射光

５７Ｈ$_1$，５７Ｈ$_2$，５７Ｉ$_1$，５７Ｉ$_2$，５７Ｊ$_1$，５７Ｊ$_2$，５７Ｋ$_1$，５７Ｋ$_2$　斜め光

５７Ｌ　侵入光路

５７Ｍ，５７Ｔ，５７Ｕ，５７Ｖ，５７Ｗ　光

５７Ｎ　入射光

５７Ｎ$_1$，５７Ｎ$_2$　反射光

５７Ｑ　電荷転送路

５８Ｍ　絶縁体、５８Ｍ$_1$　第１絶縁体、５８Ｍ$_2$　第２絶縁体

６０　画素

６１　光電変換部

６２　第１の転送トランジスタ（ＴＲＧ）

６３　第２の転送トランジスタ（ＴＲＧ）

６４　メモリ部

６５　フローティングディフュージョン（ＦＤ）領域

６６　増幅トランジスタ（ＡＭＰ）

６７　選択トランジスタ（ＳＥＬ）

６８　リセットトランジスタ（ＲＳＴ）

８０Ｈ，８０Ｉ，８０Ｊ　遮光体

８０Ｋ　光反射体

８１ｘ　第１直線部

８２　遮光膜

８２ａ　第１遮光部分

８２ｂ，８２ｃ，８２$ｄ_1$　第２遮光部分

８２$ｄ_2$　第３遮光部分

８２ｙ　第２直線部

８５Ｋ　光反射体

２００，２２０，２３０　多層体

２０２　ストッパ膜

２０４ａ，２０４ｂ　半導体部（第２半導体層）

２０７ａ，２０７$ｂ_1$，２０７ｆ，２０７ｒ，２０７ｔ　コンタクト電極

２０９　配線層

２０９ａ，２０９$ｂ_1$，２０９ｆ，２０９ｒ，２０９ｔ　配線

２１０　キャップ膜

２１２　保護膜

２１３　光反射体

２２５ａ　第１空洞部、２２５ｆ　第２空洞部

２２７ａ，２２７$ｂ_1$，２２７ｆ，２２７ｆ　コンタクト電極

２２８　光吸収体

２２９　配線層

２２９$ｂ_1$，２２９ｆ，２２９ｒ　配線

２３５ａ，２３５$ｂ_1$，２３５ｆ　コンタクト電極

２３９　光反射体

ＡＭＰ　増幅トランジスタ

ＦＤ　フローティングディフュージョン領域

If_1，If_2　界面部

ＲＳＴ　リセットトランジスタ

ＳＥＬ　選択トランジスタ

ＳＴＧ　転送トランジスタ

請求の範囲

[請求項1] 半導体層と、

前記半導体層に設けられた第１及び第２分離領域と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に充填され、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に充填された導電材を含む、光検出装置。

[請求項2] 前記導電材は、電位が印加される配線と電気的に接続されている、請求項１に記載の光検出装置。

[請求項3] 前記第１分離領域で区画された光電変換領域を更に備え、

前記光電変換領域は、

前記第１分離領域から離間する前記第２分離領域と、

前記第２分離領域で分離された電荷保持部及び光電変換部と、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を含む請求項１に記載の光検出装置。

[請求項4] 前記光電変換部は、可視領域の波長の光又は赤外領域の波長の光を光電変換する、請求項３に記載の光検出装置。

[請求項5] 前記第１分離領域で区画された第１光電変換領域と、

前記第２分離領域で区画された第２光電変換領域と、を更に備え、

前記第１光電変換領域と前記第２光電変換領域とは、互いに隣り合う前記第１及び第２分離領域を介して互いに隣り合っている、請求項１に記載の光検出装置。

[請求項6] 前記第１及び第２光電変換領域の各々は、電荷保持部と、光電変換部と、前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を含む請求項５に記載の光検出装置。

[請求項7] 前記第１光電変換領域の前記光電変換部は、赤外領域の波長の光を光電変換し、

前記第２光電変換領域の前記光電変換部は、可視領域の波長の光を光電変換する、請求項６に記載の光検出装置。

[請求項8] 前記第１分離領域で互いに隣り合って区画された第１及び第２光電変換領域を更に備え、

前記第２分離領域は、前記第１及び第２光電変換領域の少なくとも何れか一方に前記第１分離領域から離間して設けられている、請求項１に記載の光検出装置。

[請求項9] 前記第１及び第２光電変換領域のうち、前記第２分離領域を含む一方の光電変換領域は、赤外領域の波長の光を光電変換し、前記第２分離領域を含まない他方の光電変換領域は、可視領域の波長の光を光電変換する、請求項８に記載の光検出装置。

[請求項10] 前記半導体層の光入射面とは反対側の面に素子分離領域を更に備え、

前記第１及び第２分離領域の各々は、一端側が前記素子分離領域に連結され、他端側が前記半導体層の光入射面に到達している、請求項１に記載の光検出装置。

[請求項11] 前記第１分離領域で区画された第１光電変換領域と、

前記第２分離領域で区画された第２光電変換領域と、

前記半導体層の厚さ方向に延伸する第３掘り込み部に充填された導電材を含む第３分離領域と、を更に備え、

前記第３分離領域は、前記第１光電変換領域に前記第１分離領域から離間して設けられていると共に、前記第２光電変換領域に前記第２分離領域から離間して設けられている、

請求項１に記載の光検出装置。

[請求項12] 前記第３分離領域の前記導電材は、電位が印加される配線と電気的

に接続されている、請求項１１に記載の光検出装置。

[請求項13] 前記第１及び第２光電変換領域の各々は、

前記第３分離領域で区画された電荷保持部及び光電変換部と、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタと、

を更に含む請求項１１に記載の光検出装置。

[請求項14] 前記第１光電変換領域の前記光電変換部は、赤外領域の波長の光を光電変換し、

前記第２光電変換領域の前記光電変換部は、可視領域の波長の光を光電変換する、請求項１３に記載の光検出装置。

[請求項15] 前記半導体層の光入射面とは反対側の面に素子分離領域を更に備え、

前記第１、第２及び第３分離領域の各々は、一端側が前記素子分離領域に連結され、他端側が前記半導体層の前記光入射面に到達している、請求項１１に記載の光検出装置。

[請求項16] 前記第１分離領域で区画され、かつ前記第２分離領域で分離された第１領域及び第２領域を含む光電変換領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第２領域側に設けられた電荷保持部と、

前記半導体層の前記第１の面側に前記電荷保持部と重畳して設けられた遮光体と、

を更に備えている、請求項１に記載の光検出装置。

[請求項17] 前記半導体層を第１半導体層とし、

前記第１半導体層の前記第１の面側に設けられた第２半導体層と、

前記電荷保持部と電気的に接続された読出し回路と、を更に備え、

前記画素回路に含まれる画素トランジスタは、前記第２半導体層に設けられている、請求項３に記載の光検出装置。

[請求項18] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第１の面側に設けられた電荷保持部と、

前記半導体層の前記第２の面側に設けられ、かつ平面視で前記第２領域と重畳する遮光体と、

を備えている、光検出装置。

[請求項19] 前記遮光体は、前記第２領域の内外に亘って設けられている、請求項１８に記載の光検出装置。

[請求項20] 前記遮光体は、

前記半導体層の前記第２の面の外側に設けられ、かつ平面視で前記第２領域と重畳する第１遮光部分と、

前記第１遮光部分から前記第２領域の内部に亘って突出する第２遮光部分と、

を含む請求項１９に記載の光検出装置。

[請求項21] 前記第２遮光部分は、前記半導体層の厚さ方向において、前記半導体層の第２の面を横切っている、請求項２０に記載の光検出装置。

[請求項22] 前記第２遮光部分は、前記第１分離領域及び前記第２分離領域の各々から離間している、請求項２０に記載の光検出装置。

[請求項23] 前記半導体層の前記第２の面側に設けられた絶縁膜を更に備え、

前記第１遮光部分は、前記絶縁膜の前記半導体層側とは反対側に設

けられ、

前記第２遮光部分は、前記絶縁膜を貫通している、

請求項２０に記載の光検出装置。

[請求項24] 前記遮光体は、平面視で前記第２分離領域と重畳し、かつ前記半導体層の前記第２の面側で前記半導体層の内外に亘って設けられている、請求項１８に記載の光検出装置。

[請求項25] 前記遮光体は、

前記半導体層の前記第２の面の外側に設けられ、かつ平面視で前記第２領域と重畳する第１遮光部分と、

平面視で前記第２分離領域と重畳し、かつ前記第１遮光部分から前記半導体層の内部に突出する第２遮光部分と、

を含む、請求項２４に記載の光検出装置。

[請求項26] 前記第２遮光部分は、前記半導体層の前記第２の面側から前記第２掘り込み部に向かって延伸する第３掘り込み部に設けられている、請求項２５に記載の光検出装置。

[請求項27] 前記第２遮光部分と前記第２分離領域とは、前記一方向に沿う方向の幅が異なっている、請求項２４に記載の光検出装置。

[請求項28] 前記半導体層の前記第２の面側に設けられた絶縁膜を更に備え、

前記遮光体は、前記絶縁膜の厚さ方向において、前記絶縁膜の内外に亘って設けられている、請求項１８に記載の光検出装置。

[請求項29] 前記遮光体は、

前記絶縁膜の前記半導体層側とは反対側に設けられ、かつ平面視で前記第２領域と重畳する第１遮光部分と、

平面視で前記第１分離領域と重畳し、かつ前記第１遮光部分から前記絶縁膜の内部に突出する第２遮光部分と、

平面視で前記第２分離領域と重畳し、かつ前記第１遮光部分から前記絶縁膜の内部に突出する第３遮光部分と、

を含む、請求項２８に記載の光検出装置。

[請求項30] 前記遮光体は、平面視で前記第１及び第２分離領域の各々と重畳し、かつ前記一方向において前記光電変換領域の前記第１領域よりも第２領域側に位置している、請求項２８に記載の光検出装置。

[請求項31] 前記遮光体は、二次元平面内で前記一方向と直交する他方向において互いに隣り合う２つの前記光電変換領域に亘って延伸している、請求項１８に記載の光検出装置。

[請求項32] 前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

請求項１８に記載の光検出装置。

[請求項33] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域で前記半導体層の前記第１の面側に設けられた電荷保持部と、

前記半導体層の前記第２の面側に設けられ、かつ平面視で前記第２領域と重畳して設けられた遮光体と、

前記半導体層の前記第２の面側に平面視で前記第２分離領域と重畳して設けられ、かつ前記半導体層よりも屈折率が低い光反射体と、

を備えている、光検出装置。

[請求項34] 光反射体は、平面視で前記第２掘り込部と重畳して前記半導体層の

第２の面側から前記第１の面側に向かって延伸する第３掘り込み部に設けられている、請求項３３に記載の光検出装置。

[請求項35] 前記光反射体は、前記一方向において前記第２分離領域よりも前記第１領域側に設けられ、かつ前記光反射体と前記第２領域との間に前記第２分離領域の前記導電材が設けられている、請求項３３に記載の光検出装置。

[請求項36] 前記光反射体は、酸化膜又は空気である、請求項３３に記載の光検出装置。

[請求項37] 前記半導体層の第２の面から前記第１の面に向かった前記光反射体の深さは、１．５μｍ以上である、請求項３３に記載の光検出装置。

[請求項38] 前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

請求項３３に記載の光検出装置。

[請求項39] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で一方向に並んで区画された第１及び第２光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記第１及び第２光電変換領域の各々を前記一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１及び第２光電変換領域の各々の前記第１領域に設けられた光電変換部と、

前記第１及び第２光電変換領域の各々の前記第２領域に設けられた電荷保持部と、

を備え、

前記第１及び第２光電変換領域の各々の前記第２領域は、平面視で前記第３分離領域を介して前記一方向に互いに隣り合って並んでいる、光検出装置。

[請求項40] 前記第３分離領域の短手方向の幅は、前記第１分離領域の短手方向の幅よりも幅狭になっている、請求項３９に記載の光検出装置。

[請求項41] 前記第３分離領域は、前記半導体層の厚さ方向に沿う長さが前記第２分離領域よりも短い、請求項３９に記載の光検出装置。

[請求項42] 前記第３分離領域は、前記半導体層の厚さ方向に延伸する第３掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む、請求項３９に記載の光検出装置。

[請求項43] 前記第３分離領域は、前記半導体層の厚さ方向に延伸する半導体領域で構成されている、請求項３９に記載の光検出装置。

[請求項44] 前記半導体層の前記第２の面側に設けられた遮光体を更に備え、

前記遮光体は、前記第１及び第２光電変換領域の各々の前記第２領域と重畳し、かつ各々の前記第２領域に亘って連続的に設けられている、請求項３９に記載の光検出装置。

[請求項45] 前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持する、

請求項３９に記載の光検出装置。

[請求項46] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に前記半導体層

よりも屈折率が低い絶縁体を介して設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられた光電変換部と、

前記第２領域に設けられた電荷保持部と、

を備え、

前記第２分離領域は、前記導電材の前記第１領域側での前記絶縁体の膜厚が前記導電材の前記第２領域側での前記絶縁体の膜厚よりも厚い、光検出装置。

[請求項47] 前記導電材は、平面視で前記第１領域側よりも前記第２領域側に偏っている、請求項４６に記載の光検出装置。

[請求項48] 前記第２分離領域の前記一方向に沿う方向の幅は、前記第１分離領域の前記一方向に沿う方向の幅よりも広い、請求項４６に記載の光検出装置。

[請求項49] 前記光電変換部は、前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換し、

前記電荷保持部は、前記光電変換部で光電変換された信号電荷を保持し、

前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、

請求項４６に記載の光検出装置。

[請求項50] 互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層に第１分離領域で区画されて設けられた光電変換領域と、

前記光電変換領域の各々の光電変換領域を一方向に並ぶ第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から

入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に、前記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

前記半導体層の前記第２の面側から前記第１領域に入射した入射光のうち、前記第２分離領域の側面部で反射した反射光と、前記入射光が前記第２分離領域及び前記第２領域を透過し、更に前記第１分離領域で反射して前記第１領域に戻る戻り光との位相差が前記入射光の整数倍となるように、前記第２領域の前記一方向に沿う幅が設定されている、光検出装置。

[請求項51] 前記半導体層の第２の面側に平面視で前記電荷保持部と重畳して設けられた遮光膜を更に備えている、請求項５０に記載の光検出装置。

[請求項52] 前記電荷保持部は、前記半導体層の前記第２の面側に設けられている、請求項５０に記載の光検出装置。

[請求項53] 前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、請求項５０に記載の光検出装置。

[請求項54] 互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層に第１分離領域で区画されて設けられた複数の光電変換領域と、

前記複数の光電変換領域の各々の光電変換領域を一方向に並ぶ第１

領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

を備え、

前記第１分離領域は、前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含み、

前記第２分離領域は、前記半導体層の厚さ方向に延伸する第２掘り込み部に、前記半導体層よりも屈折率が低い分離絶縁膜を介して設けられた導電材を含み、

前記複数の光電変換領域は、前記第２領域の前記一方向に沿う幅が異なる２種類以上の光電変換領域を含む、光検出装置。

[請求項55] 前記半導体層の前記第２の面側に平面視で前記第２領域と重畳して設けられた遮光膜を更に備えている、請求項５４に記載の光検出装置。

[請求項56] 前記光電変換領域の幅に応じて前記遮光膜の前記一方向に沿う幅も異なっている、請求項５４に記載の光検出装置。

[請求項57] 前記電荷保持部は、前記半導体層の前記第１の面側に設けられている、請求項５４に記載の光検出装置。

[請求項58] 前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、請求項５４に記載の光検出装置。

[請求項59] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を信号電荷に光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の深さ方向に延伸する第３掘り込み部に固定電荷膜を介して絶縁膜が設けられた誘電体と、

を備えている、光検出装置。

[請求項60] 前記誘電体は、前記第２分離領域から前記第２領域側に突出する突起部である、請求項５９に記載の光検出装置。

[請求項61] 前記誘電体は、前記第１分離領域から前記第２領域側に突出する突起部である、請求項５９に記載の光検出装置。

[請求項62] 前記誘電体は、前記第１及び第２分離領域の各々から離間する島部である、請求項５９に記載の光検出装置。

[請求項63] 前記電荷保持部は、前記半導体層の前記第１の面側に設けられている、請求項５９に記載の光検出装置。

[請求項64] 前記半導体層の前記第２の面側に平面視で前記第２領域と重畳して設けられた遮光膜を更に備えている、請求項５９に記載の光検出装置。

[請求項65] 前記光電変換部で光電変換された信号電荷を前記電荷保持部に転送する転送トランジスタを更に備えている、請求項５９に記載の光検出装置。

[請求項66] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、か

つ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の前記第１の面側に設けられた多層体と、

を備え、

前記多層体は、前記第１領域と重畳して設けられた光反射体を含む、光検出装置。

[請求項67] 前記半導体層を第１半導体層とし、

前記多層体は、前記光反射体の前記第１半導体層側とは反対側に、平面視で前記光反射体と重畳して設けられた第２半導体層を更に含む、請求項６６に記載の光検出装置。

[請求項68] 前記光反射体は、前記第１分離領域の絶縁材よりも光反射率が高い金属材料を含む、請求項６６に記載の光検出装置。

[請求項69] 前記光反射体は、前記第２半導体層よりも光反射率が高く、かつ光吸収率が小さい金属材料を含む、請求項６６に記載の光検出装置。

[請求項70] 前記電荷保持部と電気的に接続された読出し回路を更に備え、

前記読出し回路に含まれる画素トランジスタは、前記第２半導体層に設けられている、請求項６６に記載の光検出装置。

[請求項71] 厚さ方向で互いに反対側に位置する第１の面及び第２の面を有する半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に設けられ、かつ前記半導体層よりも屈折率が低い絶縁材を含む第１分離領域と、

前記第１分離領域で区画された光電変換領域と、

前記半導体層の厚さ方向に延伸する第２掘り込み部に設けられた導電材を含み、かつ前記光電変換領域を一方向において第１領域と第２領域とに分離する第２分離領域と、

前記第１領域に設けられ、かつ前記半導体層の前記第２の面側から入射した光を光電変換する光電変換部と、

前記第２領域に設けられ、かつ前記光電変換部で光電変換された信号電荷を保持する電荷保持部と、

前記半導体層の前記第１の面側に設けられた多層体と、

を備え、

前記多層体は、前記第１領域と重畳して設けられ、かつ前記半導体層よりも光吸収率が高い光吸収体を備えている、光検出装置。

[請求項72] 光検出装置と、被写体からの像光を前記光検出装置の撮像面上に結像される光学レンズと、前記光検出装置から出力される信号に信号処理を行う信号処理回路と、を備え、

前記光検出装置は、

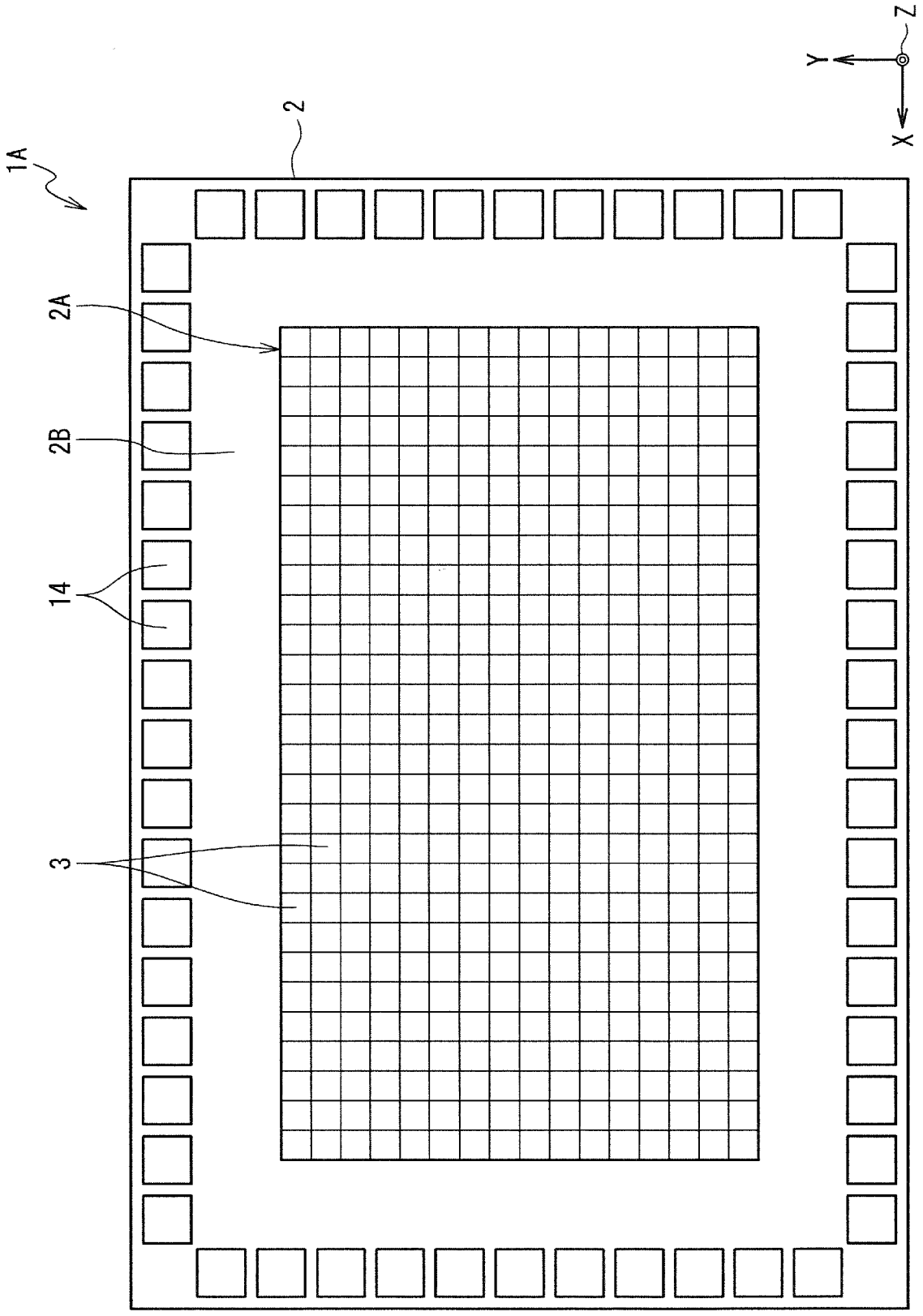
半導体層と、

前記半導体層の厚さ方向に延伸する第１掘り込み部に、前記半導体層よりも屈折率が低い絶縁材が充填された第１分離領域と、

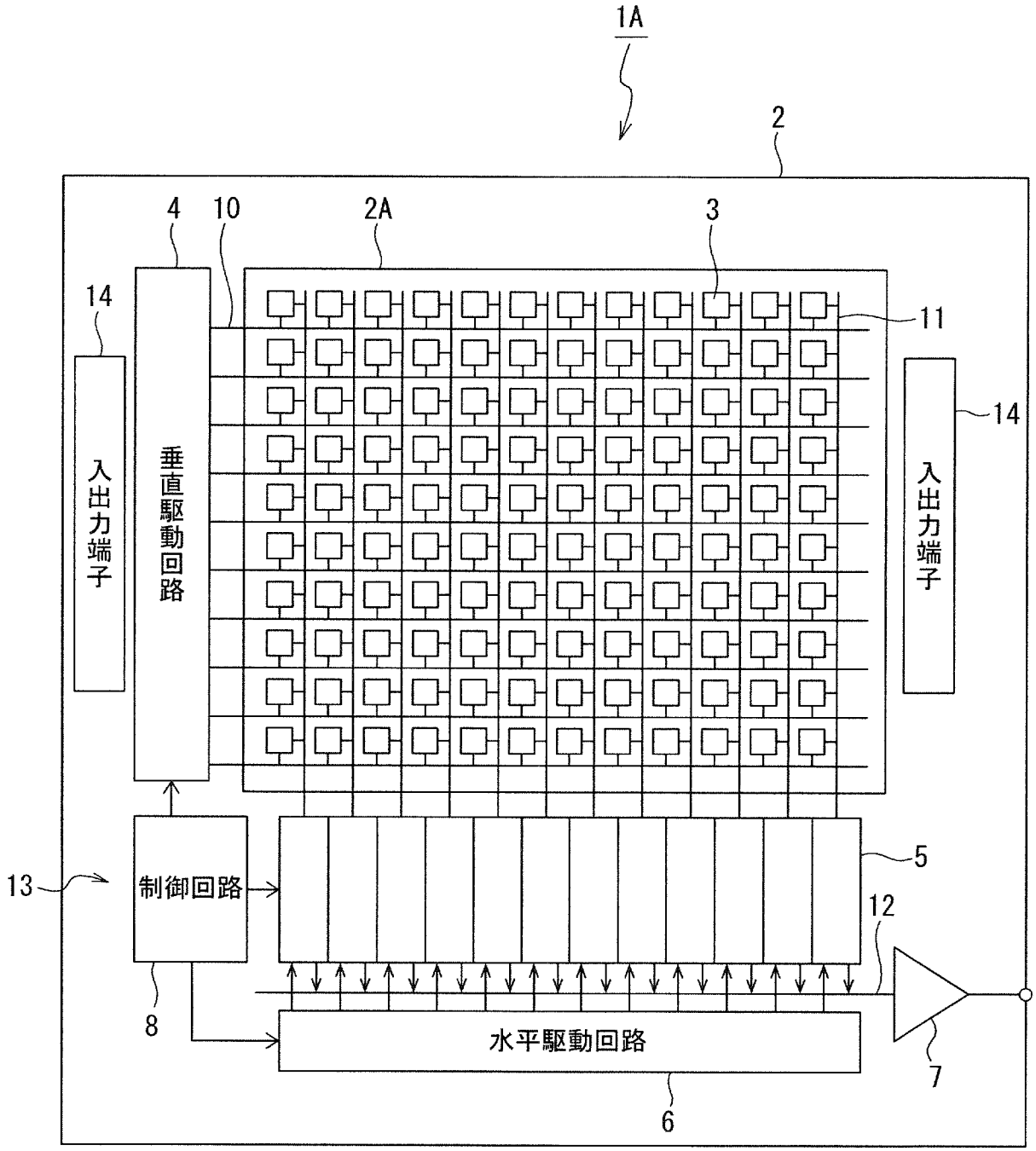
前記半導体層の厚さ方向に延伸する第２掘り込み部に、導電材が充填された第２分離領域と、

を備えている、電子機器。

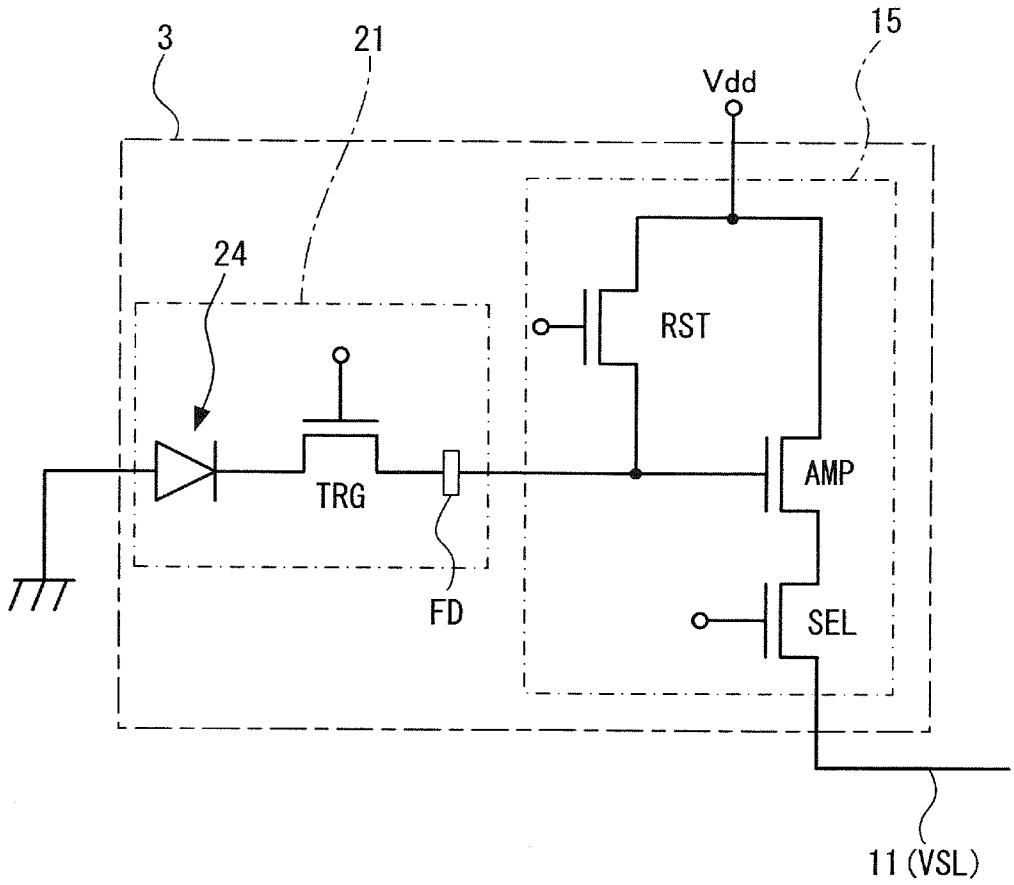
[図1]



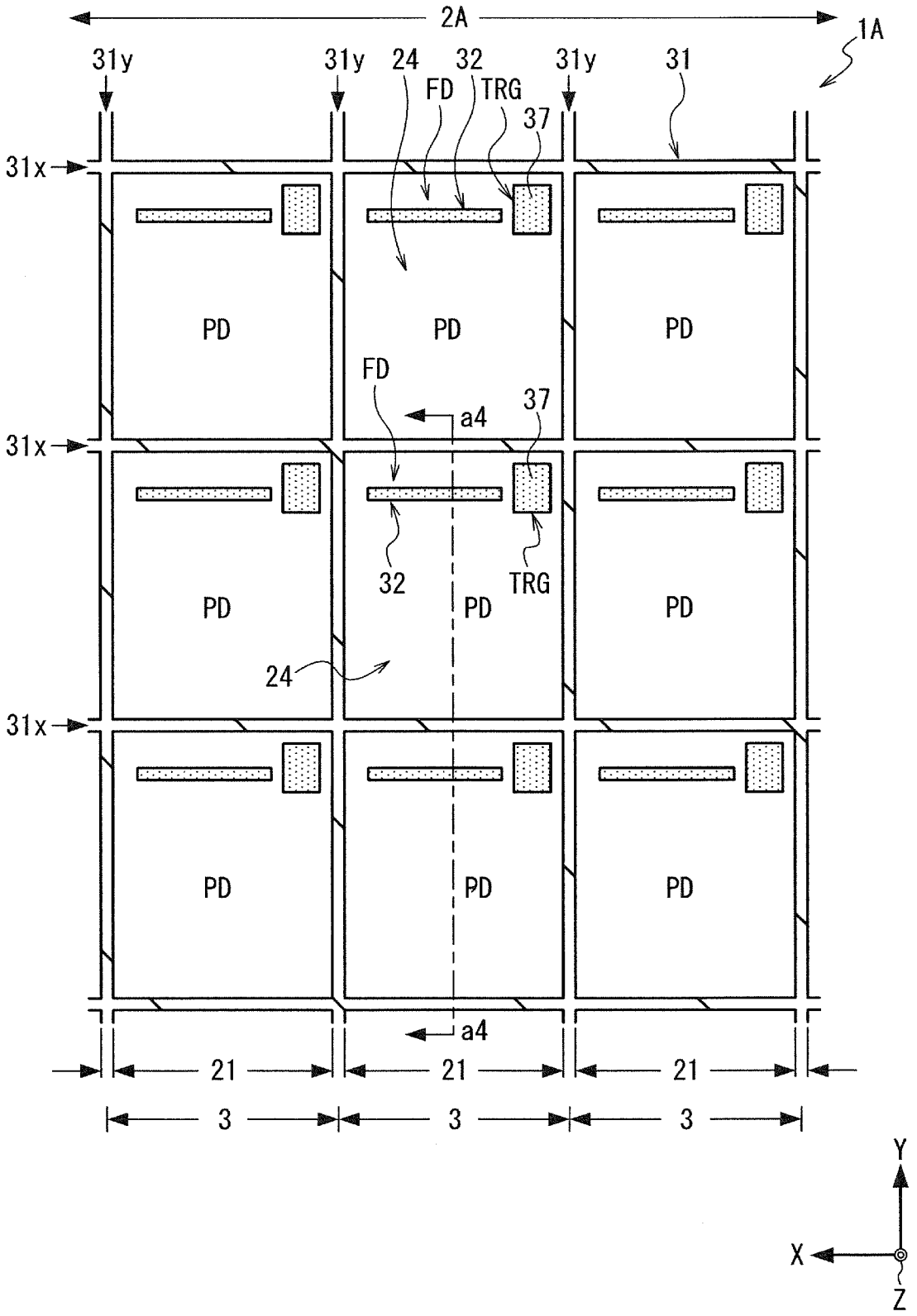
[図2]



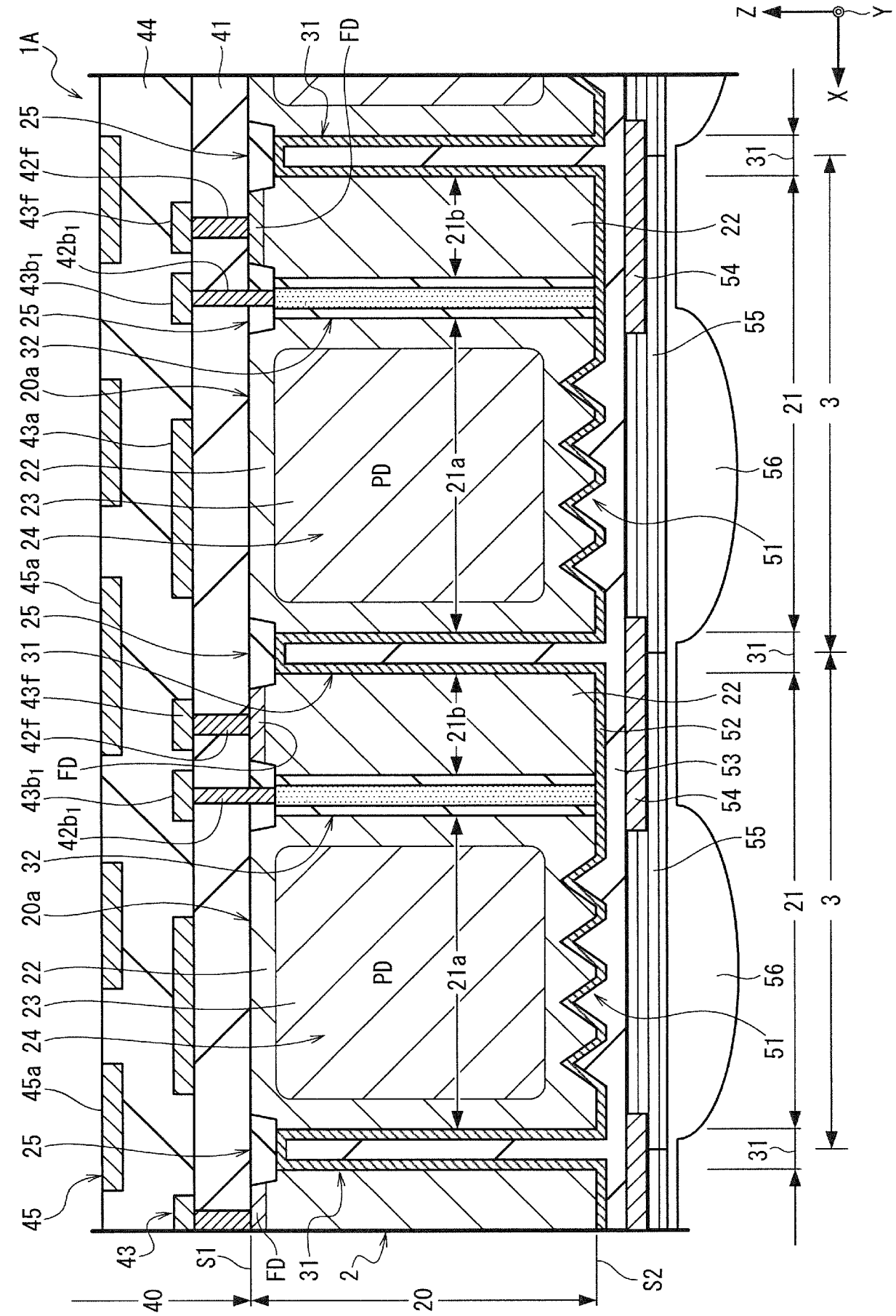
[図3]



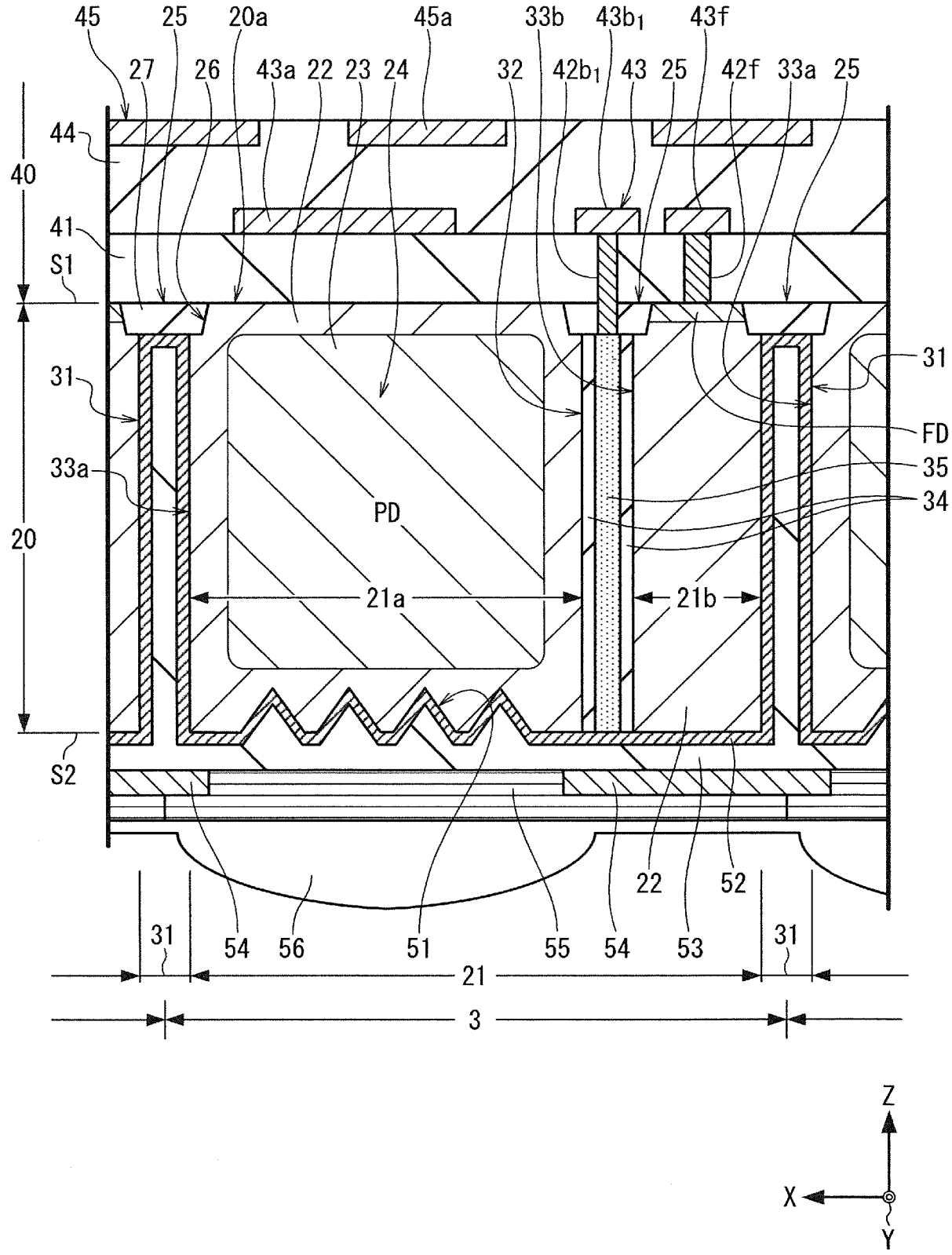
[図4]


2A
1A
31y
31y
24
32
31y
31
FD
TRG
37
31x
PD
PD
PD
FD
37
a4
31x
32
TRG
PD
PD
PD
24
31x
PD
PD
PD
a4
21
21
21
3
3
3
Y
X
Z

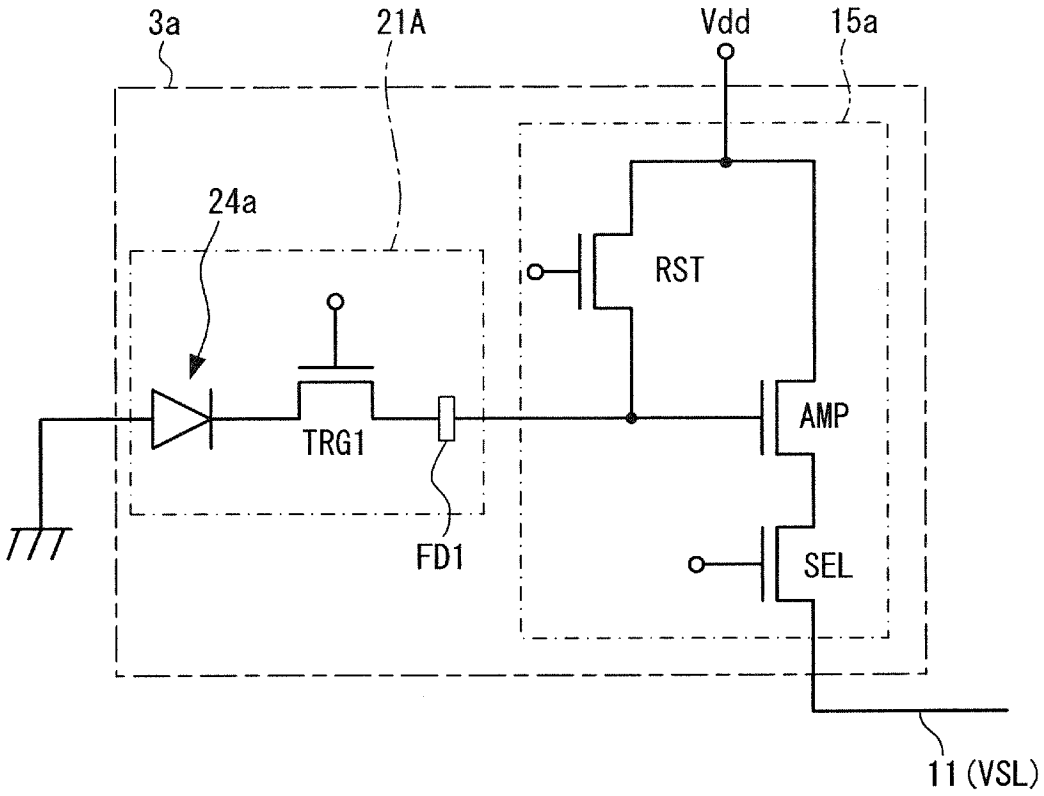
[図5]


1A
44
41
31
FD
Z
Y
X
25
42f
43f
42b1
43b1
25
32
20a
43a
22
23
24
45a
25
31
43f
42f
FD
43b1
42b1
32
20a
22
23
24
45a
25
45
21b
21a
PD
22
54
55
56
51
52
53
21
3
43
S1
FD
31
2
S2
40
20

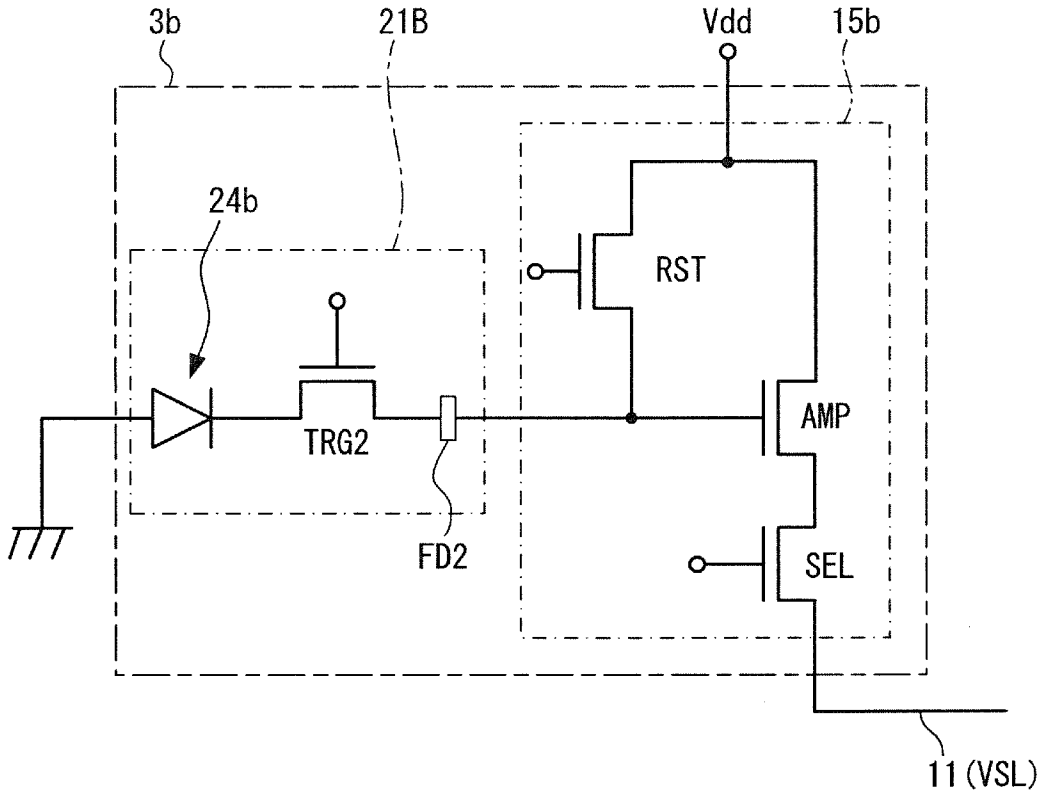
[図6]


45
25
20a
45a
33b
43b1
43f
27
26
43a
22
23
24
32
42b1
43
25
42f
33a
25
44
40
41
S1
31
33a
20
S2
31
FD
35
34
PD
21a
21b
22
52
31
54
56
51
55
54
53
31
21
3
Z
X
Y

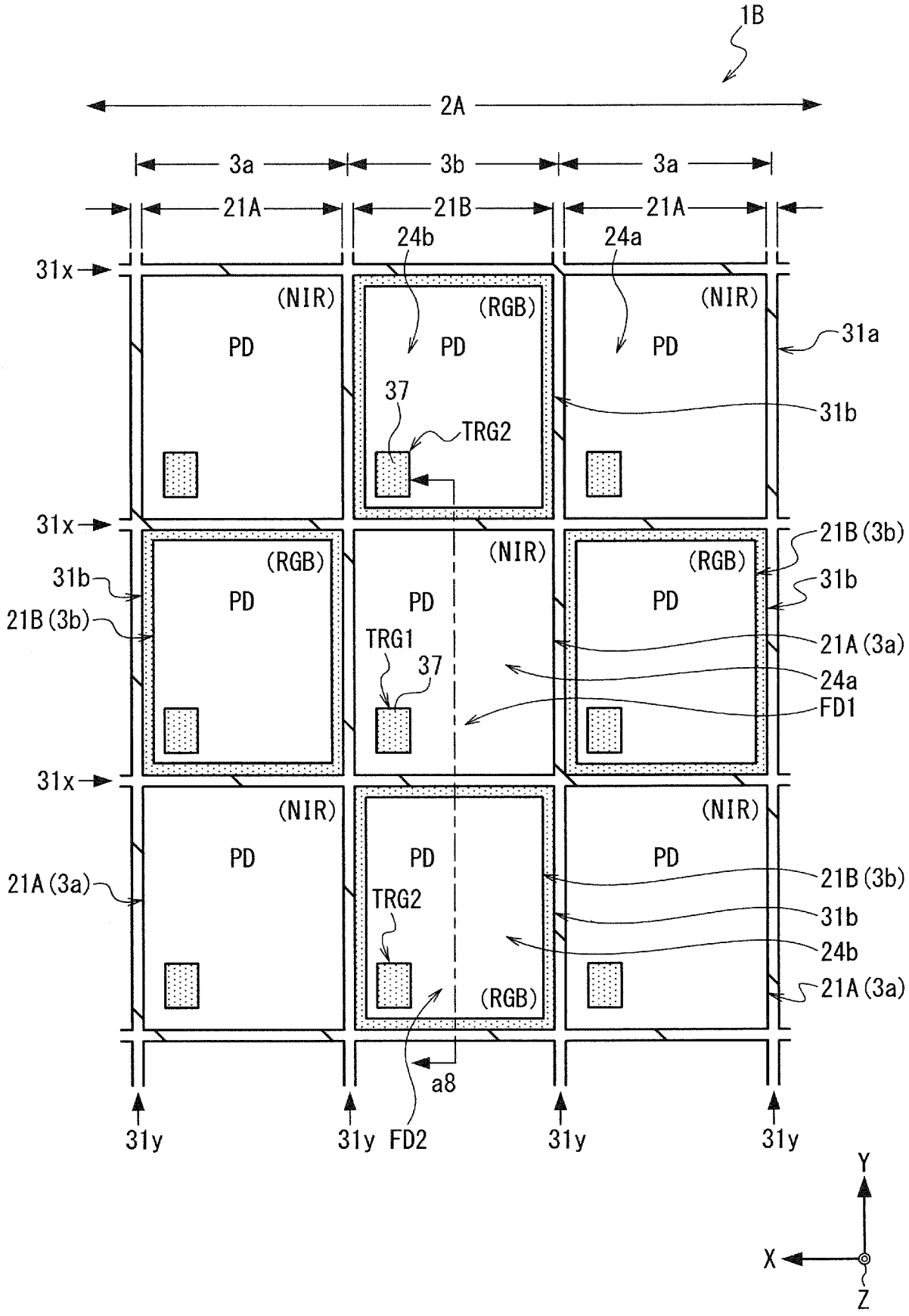
[図7A]


3a
21A
Vdd
15a
24a
RST
TRG1
AMP
FD1
SEL
11 (VSL)

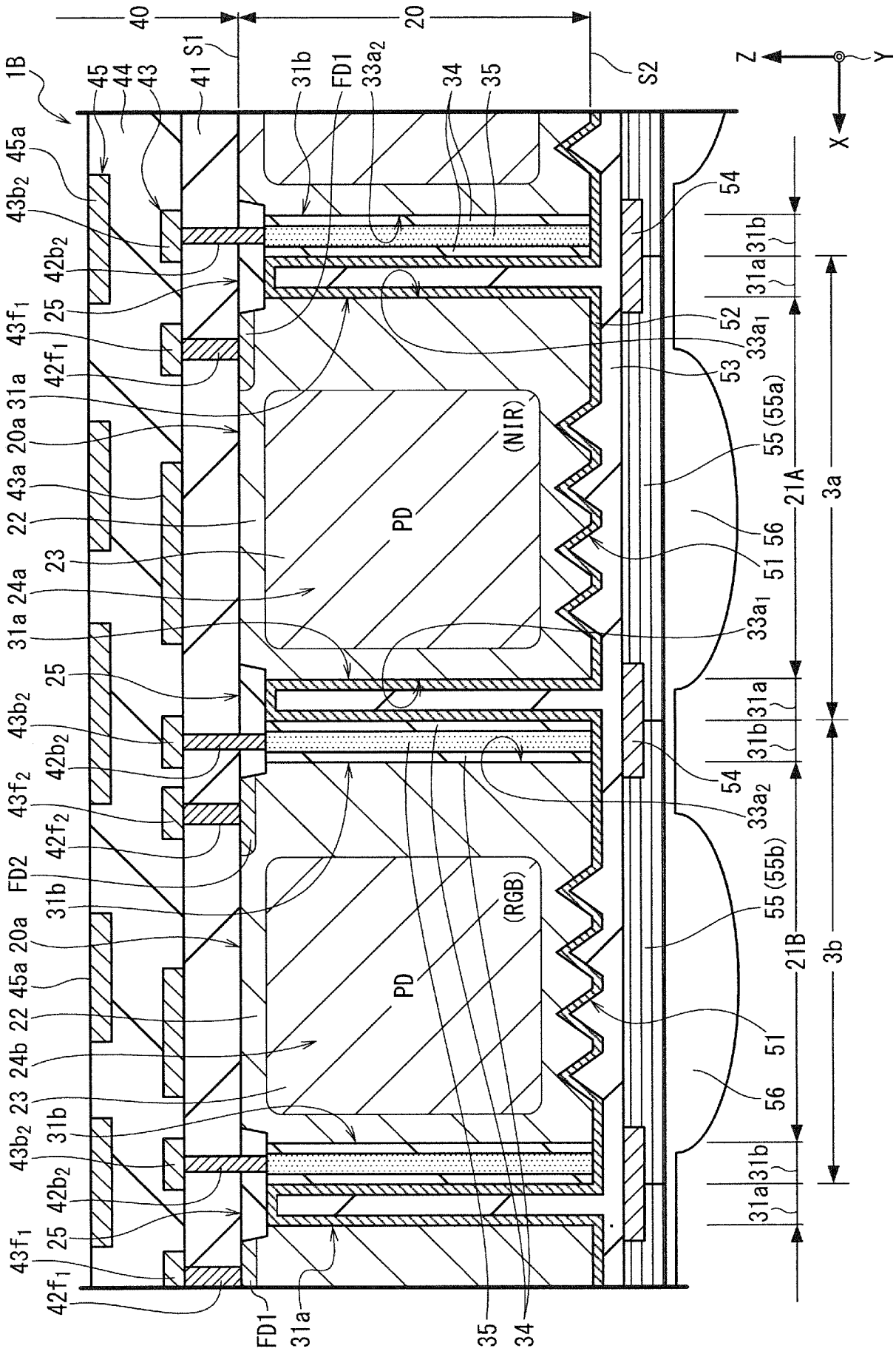
[図7B]


3b
21B
Vdd
15b
24b
RST
TRG2
AMP
FD2
SEL
11 (VSL)

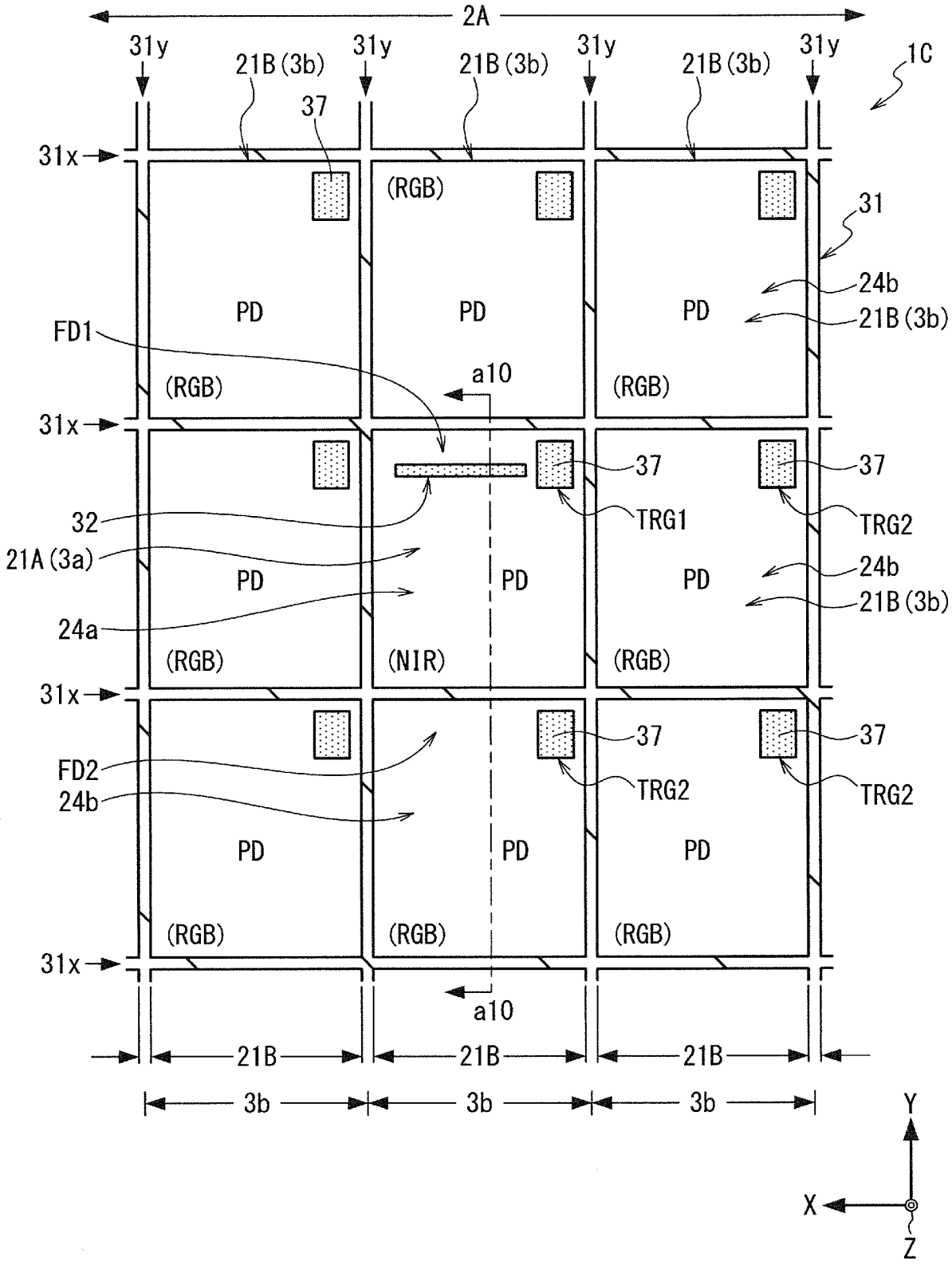
[図8]


1B
2A
3a
3b
3a
21A
21B
21A
24b
24a
31x
(NIR)
(RGB)
(NIR)
PD
PD
PD
31a
37
TRG2
31b
31x
21B (3b)
(RGB)
(NIR)
(RGB)
31b
PD
PD
PD
31b
21B (3b)
TRG1
21A (3a)
37
24a
FD1
31x
(NIR)
(NIR)
(NIR)
PD
PD
PD
21A (3a)
21B (3b)
TRG2
31b
24b
(RGB)
21A (3a)
a8
31y
31y
FD2
31y
31y
Y
X
Z

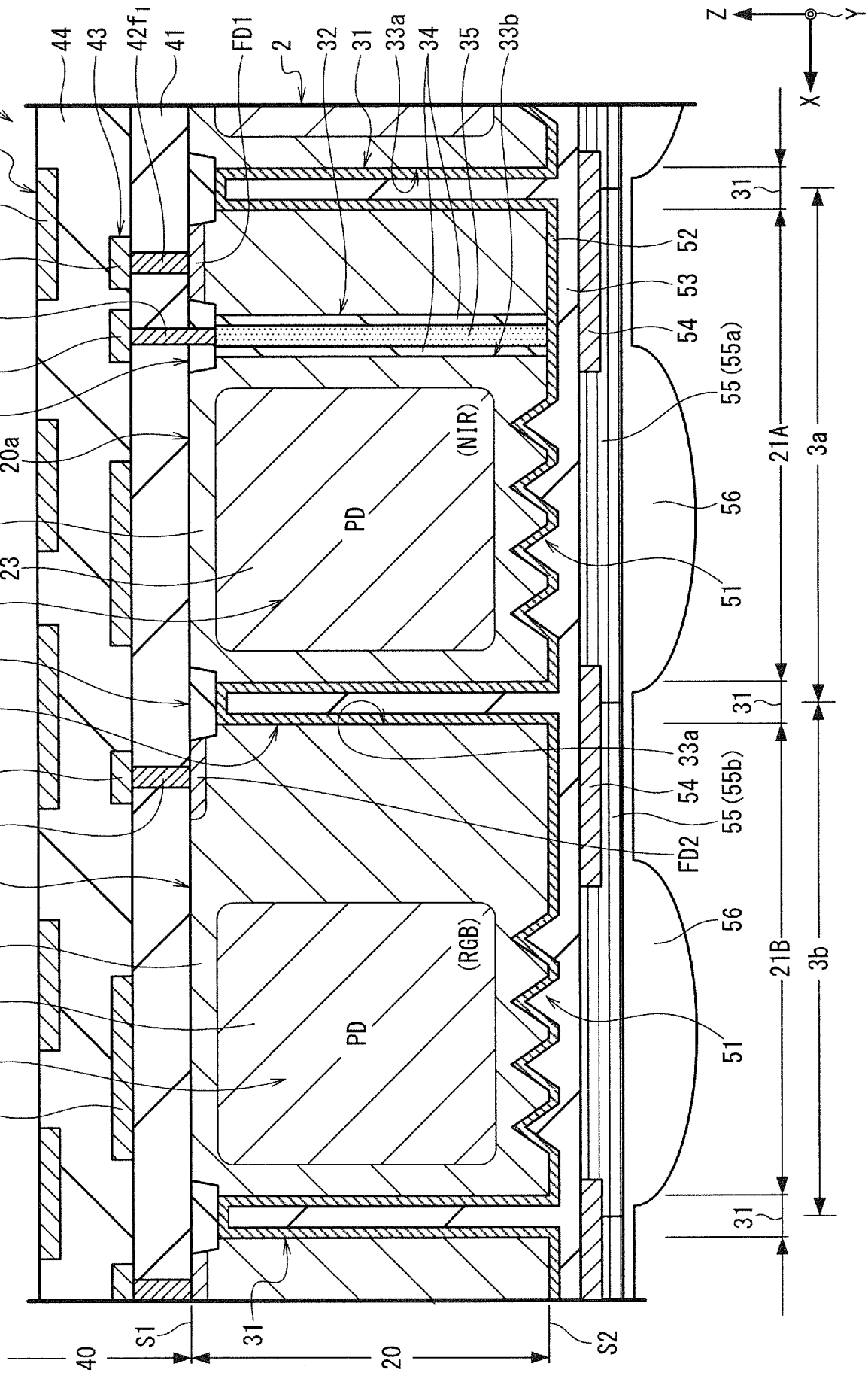
[図9]


40
20
S1
S2
1B
45
44
43
41
31b
FD1
33a2
34
35
Z
Y
X
45a
43b2
42b2
43f1
25
42f1
31a
20a
43a
22
23
24a
FD2
24b
(NIR)
PD
(RGB)
54
52
53
33a1
55 (55a)
51
56
21A
3a
31a
31b
33a2
55 (55b)
21B
3b

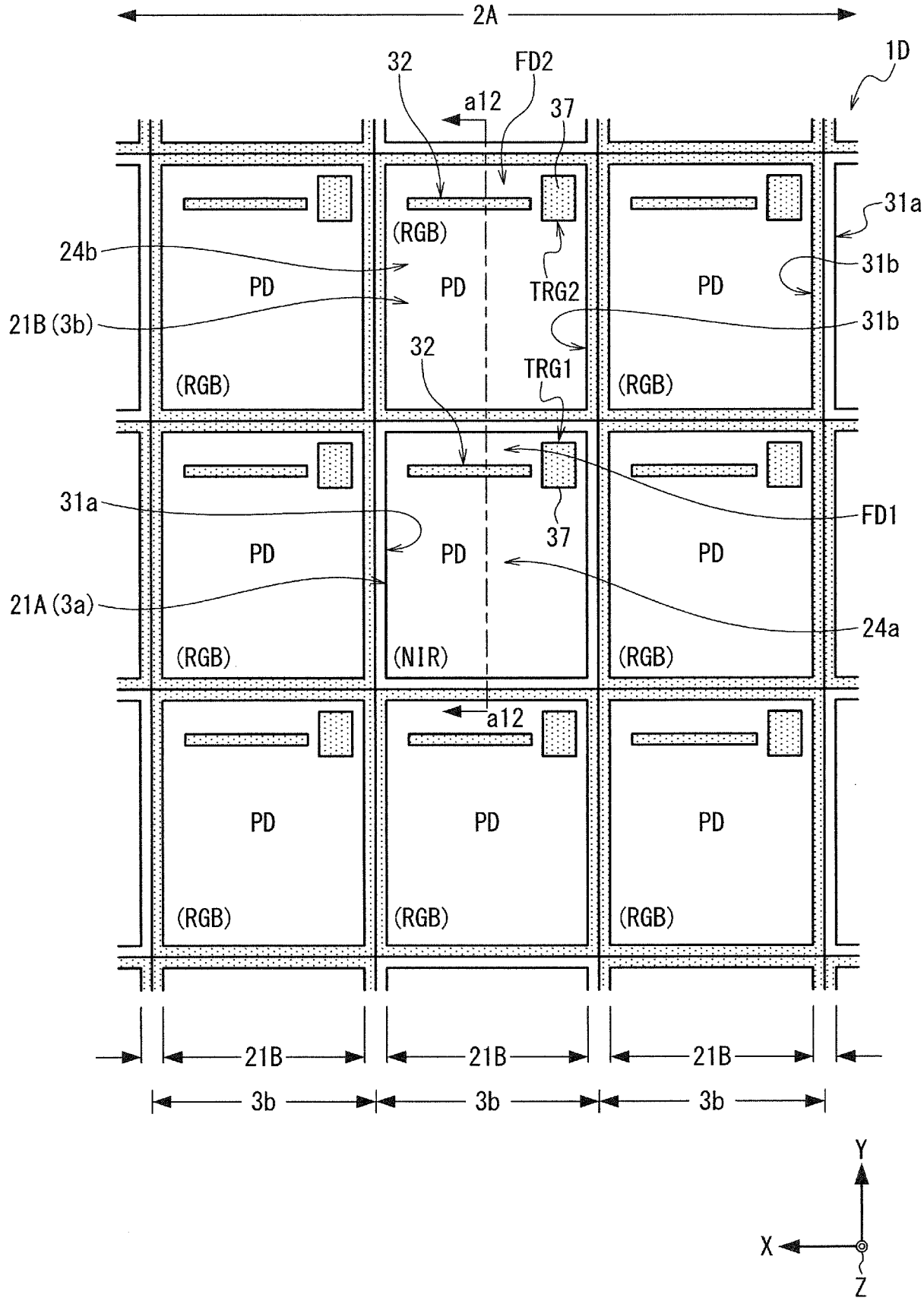
[図10]


2A
31y
21B (3b)
37
1C
31x
(RGB)
31
24b
PD
FD1
a10
32
TRG1
TRG2
21A (3a)
24a
(NIR)
FD2
21B
3b
Y
X
Z

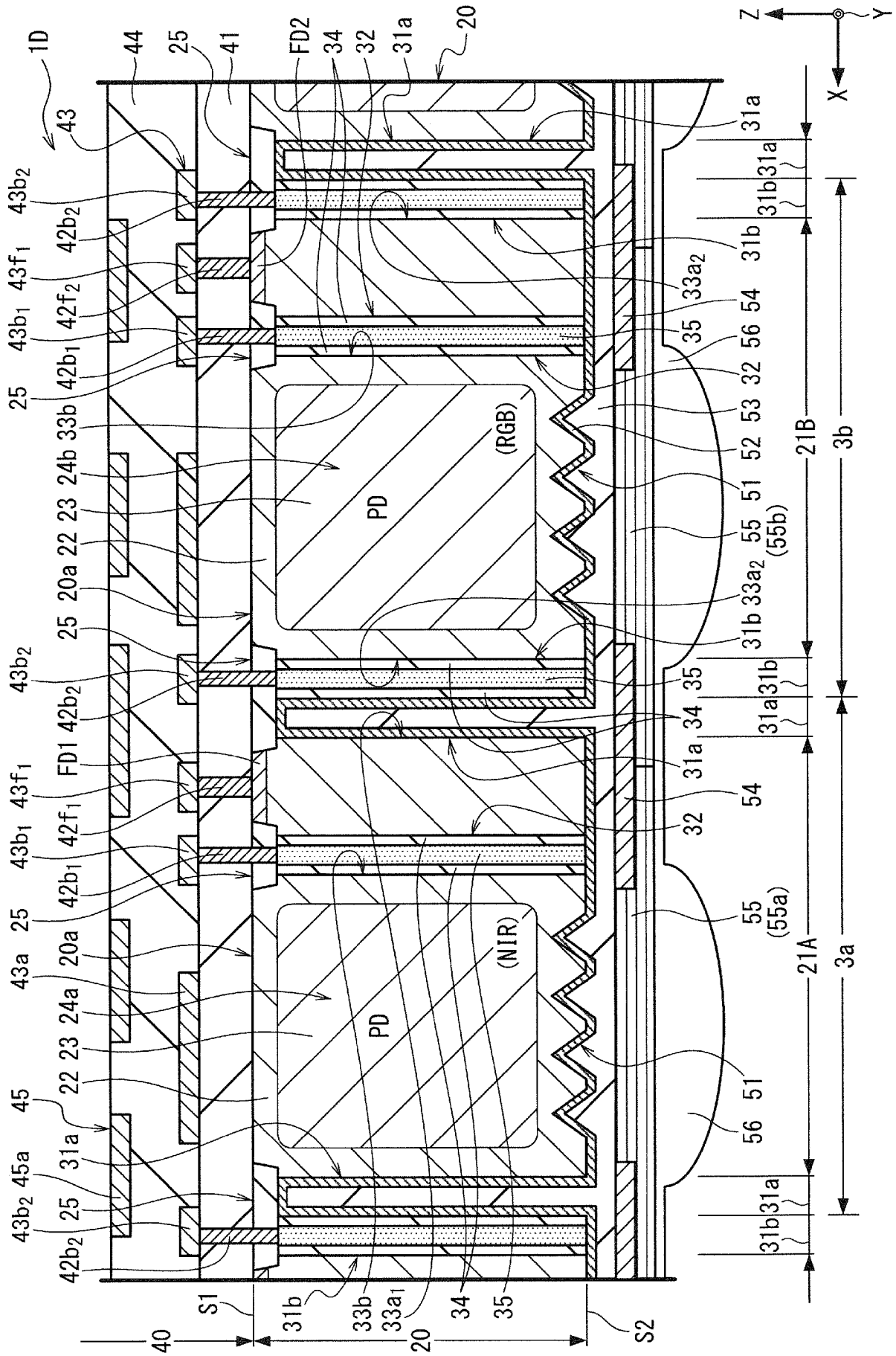
[図11]


1C
44
43
42f1
41
FD1
2
32
31
33a
34
35
33b
Z
Y
X
45
45a
43f1
42b1
43b1
25
20a
22
23
24a
25
31
43f2
42f2
20a
22
23
24b
43a
PD
(NIR)
PD
(RGB)
52
53
54
55 (55a)
56
51
33a
54
55 (55b)
FD2
56
51
31
21A
3a
31
21B
3b
31
40
S1
31
20
S2

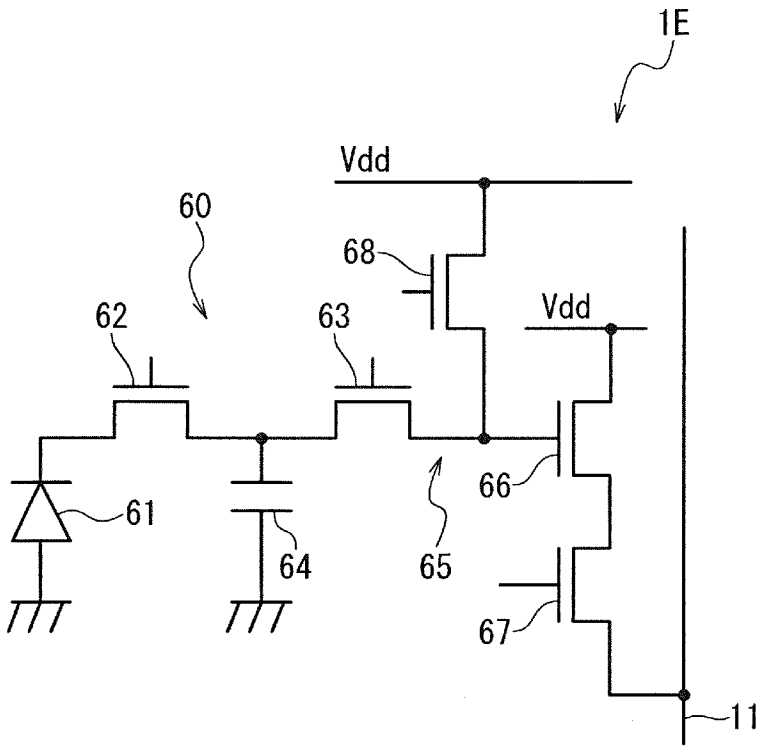
[図12]


2A
1D
32
FD2
a12
37
31a
(RGB)
24b
PD
TRG2
31b
21B (3b)
TRG1
(RGB)
FD1
21A (3a)
(NIR)
24a
21B
3b
Y
X
Z

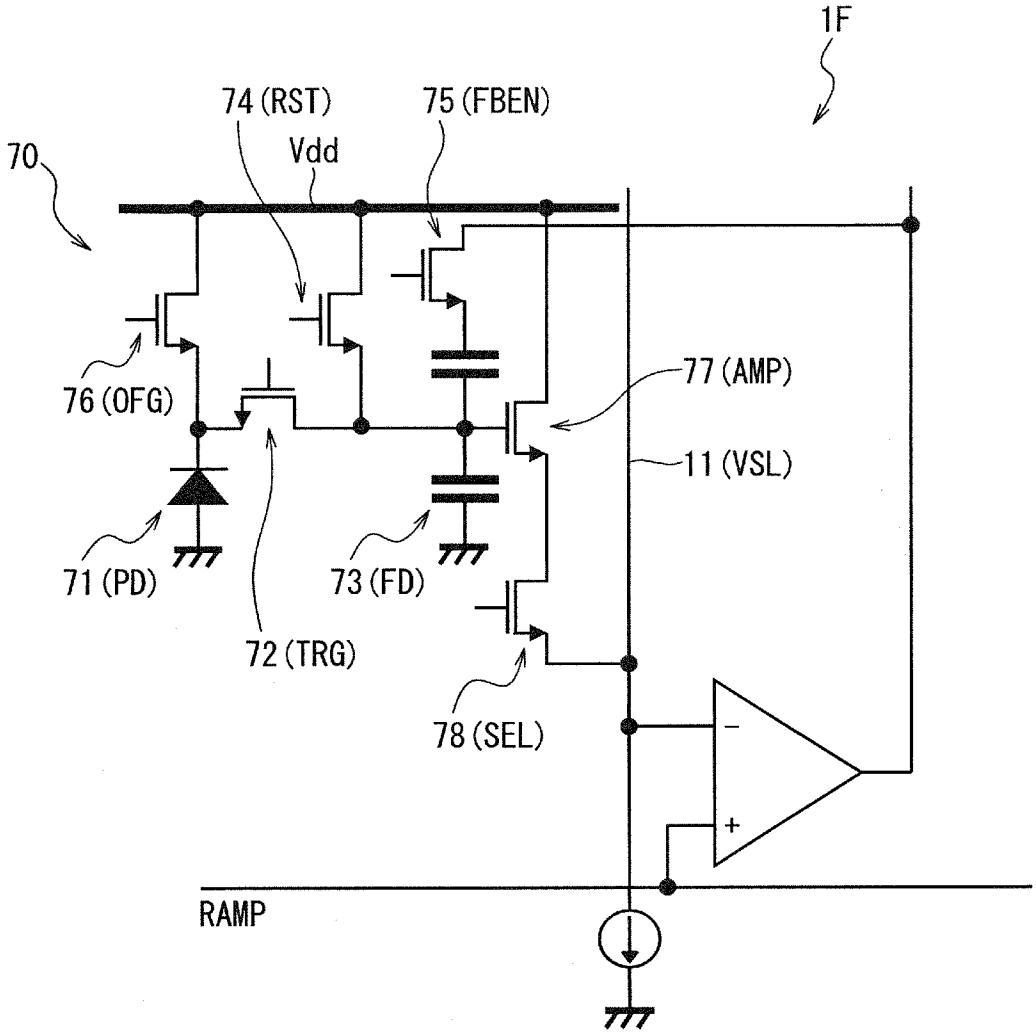
[図13]


1D
44
25
41
FD2
34
32
31a
20
Z
Y
X
43
43b2
42b2
43f1
42f2
43b1
42b1
25
33b
24b
23
22
20a
25
43b2
42b2
FD1
43f1
42f1
43b1
42b1
25
43a
20a
24a
23
22
45
31a
45a
25
43b2
42b2
PD
(RGB)
PD
(NIR)
S1
31b
33b
33a1
34
35
S2
40
20
31a
31b
31a
31b
33a2
54
56
35
32
53
52
51
55
(55b)
21B
3b
31b
35
31a
34
31a
54
32
55
(55a)
21A
3a
51
56
31a
31b

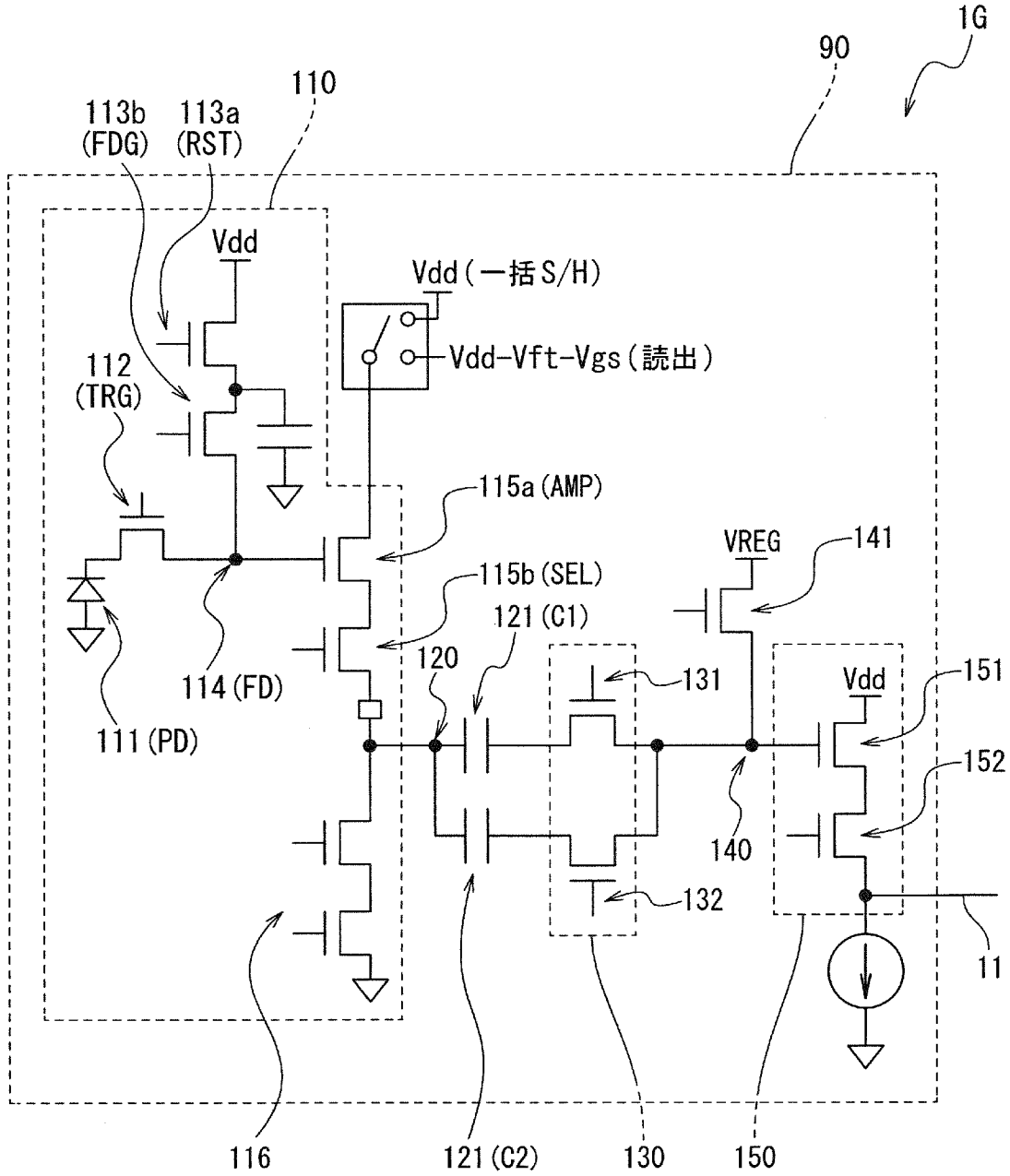
[図14]



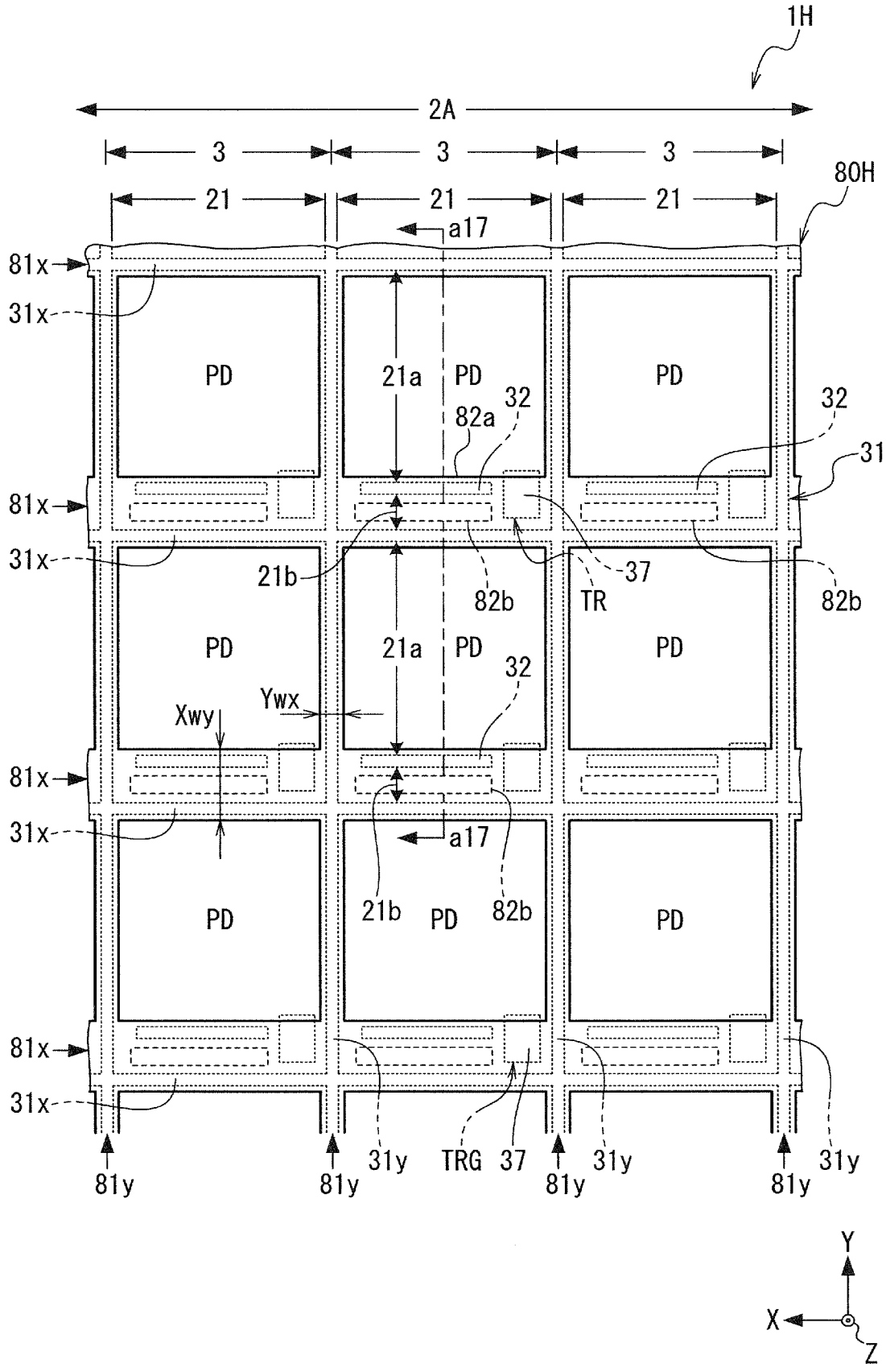
[図15]


1F
74 (RST)
75 (FBEN)
Vdd
70
76 (OFG)
77 (AMP)
11 (VSL)
71 (PD)
73 (FD)
72 (TRG)
78 (SEL)
RAMP

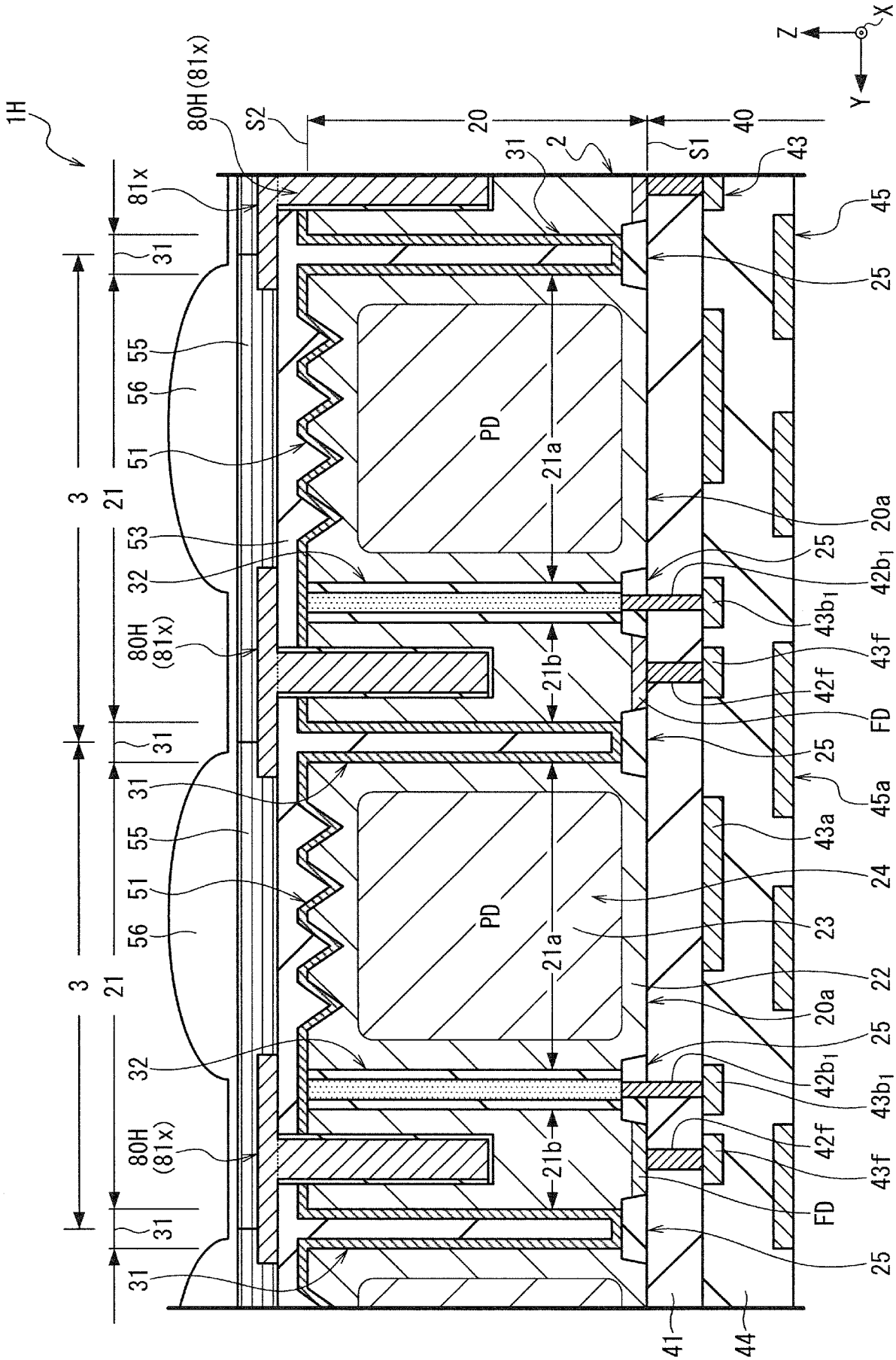
[図16]


1G
90
110
113b
(FDG)
113a
(RST)
Vdd
Vdd(一括S/H)
Vdd-Vft-Vgs(読出)
112
(TRG)
115a(AMP)
VREG
141
115b(SEL)
121(C1)
120
131
Vdd
151
152
114(FD)
111(PD)
140
132
11
116
121(C2)
130
150

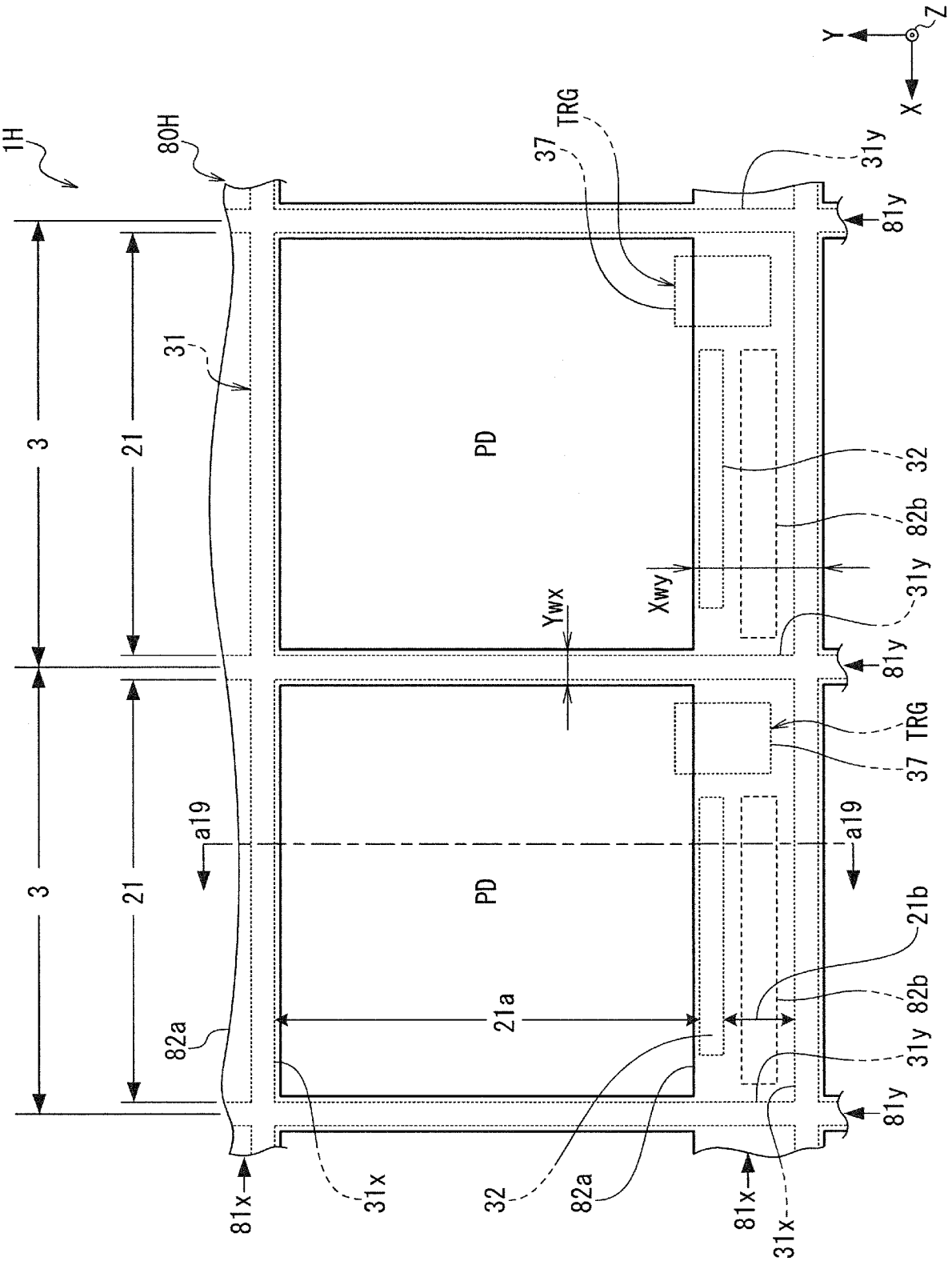
[図17]


1H
2A
3
3
3
21
21
21
80H
a17
81x
31x
PD
21a
PD
82a
32
32
31
81x
31x
21b
82b
37
TR
82b
PD
21a
PD
PD
32
Ywx
Xwy
81x
31x
a17
21b
PD
82b
PD
81x
31x
81y
81y
31y
TRG
37
81y
31y
81y
31y
Y
X
Z

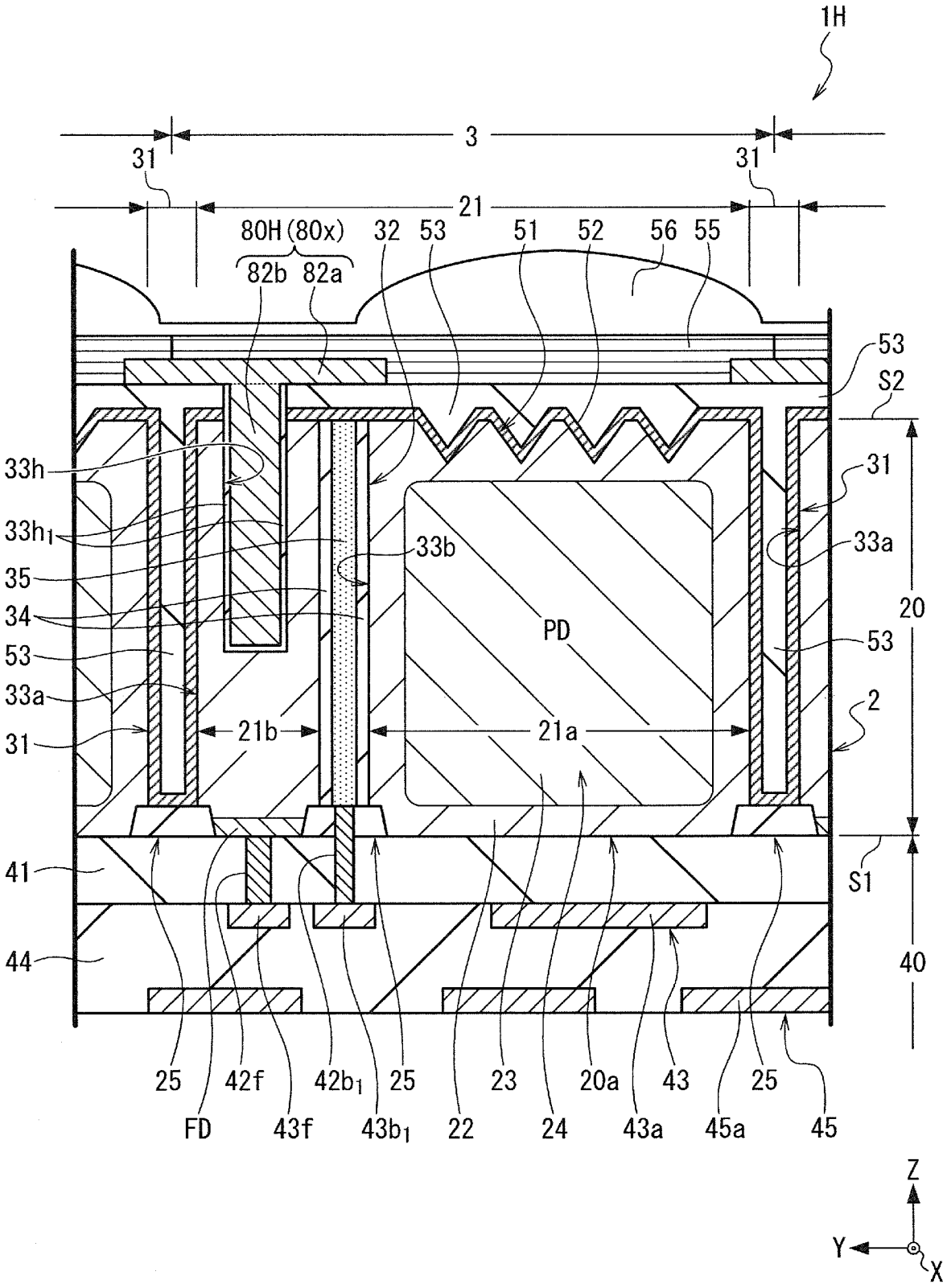
[図18]


1H
80H(81x)
S2
20
40
S1
31
2
43
81x
45
25
55
56
51
PD
21a
3
21
53
32
20a
42b1
43b1
80H
(81x)
21b
43f
42f
FD
45a
43a
24
23
22
41
44
Z
X
Y

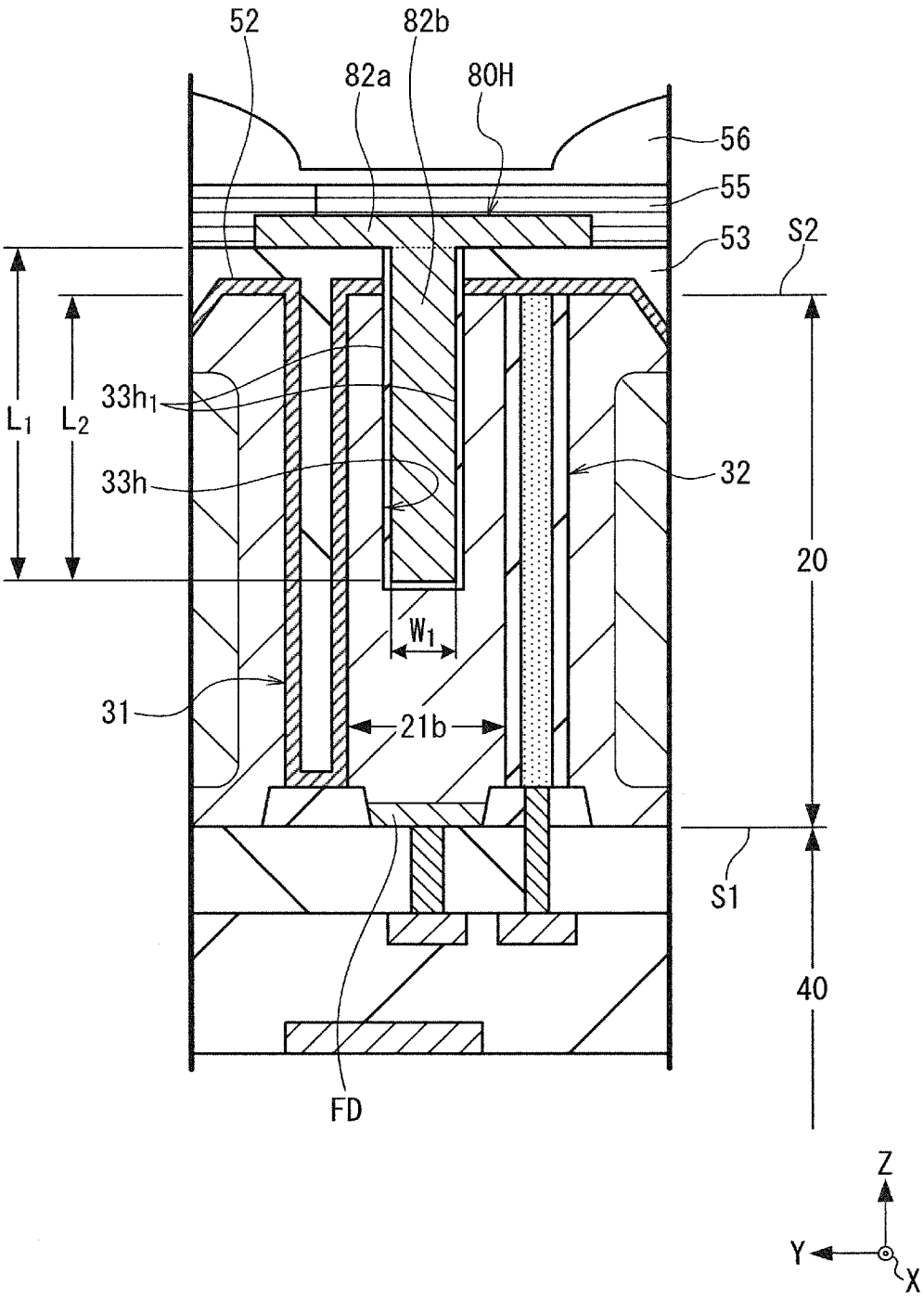
[図19]


Y
Z
X
1H
80H
37
TRG
31y
81y
31
PD
32
82b
31y
Xwy
Ywx
81y
37
TRG
3
21
a19
PD
21b
82b
31y
21a
82a
81y
81x
31x
32
82a
81x
31x

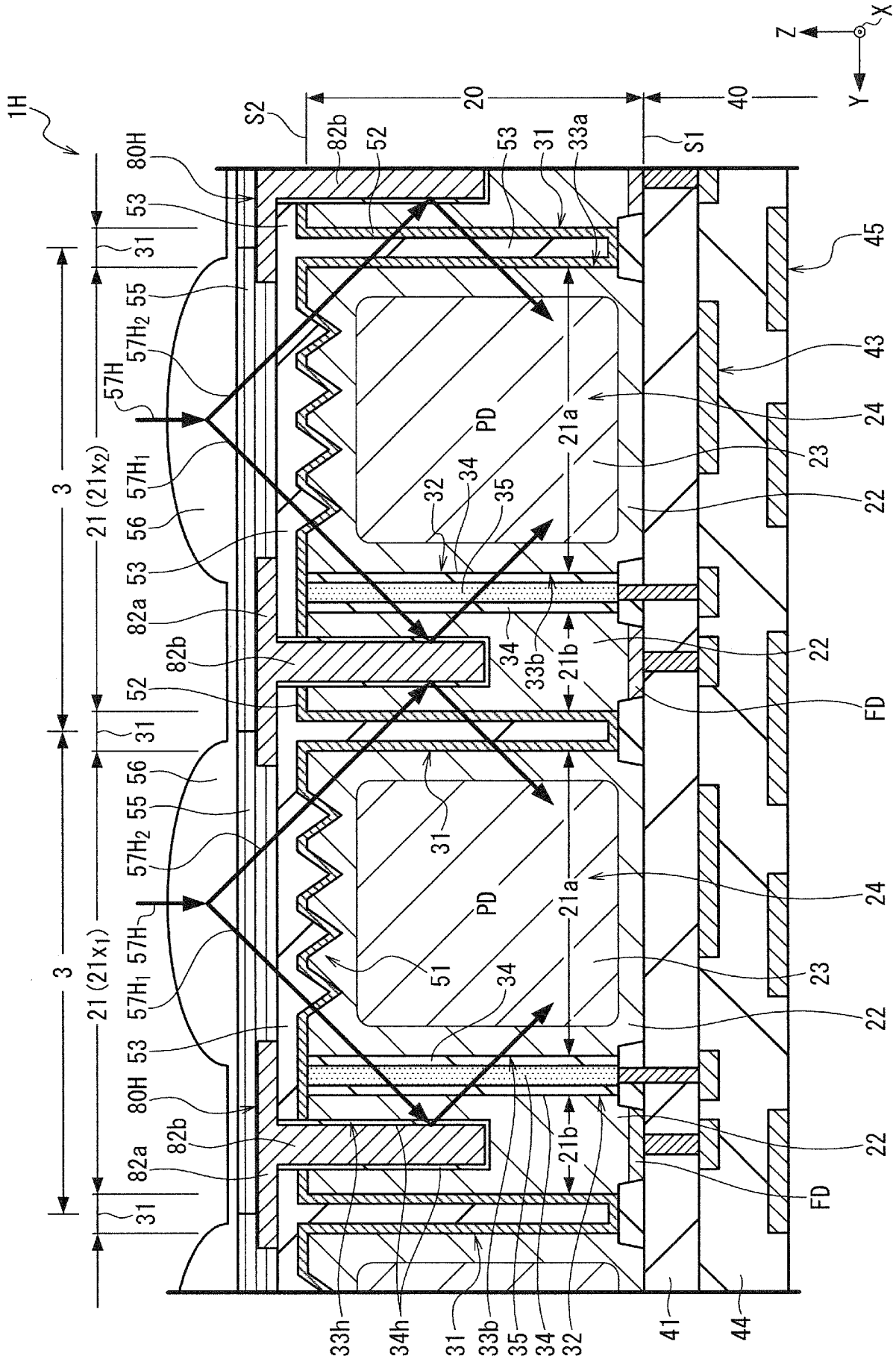
[図20]


1H
3
31
31
21
80H(80x)
82b
82a
32
53
51
52
56
55
53
S2
33h
33h1
35
34
53
33a
31
33b
PD
31
33a
53
2
20
21b
21a
41
S1
44
40
25
42f
42b1
25
23
20a
43
25
FD
43f
43b1
22
24
43a
45a
45
Z
Y
X

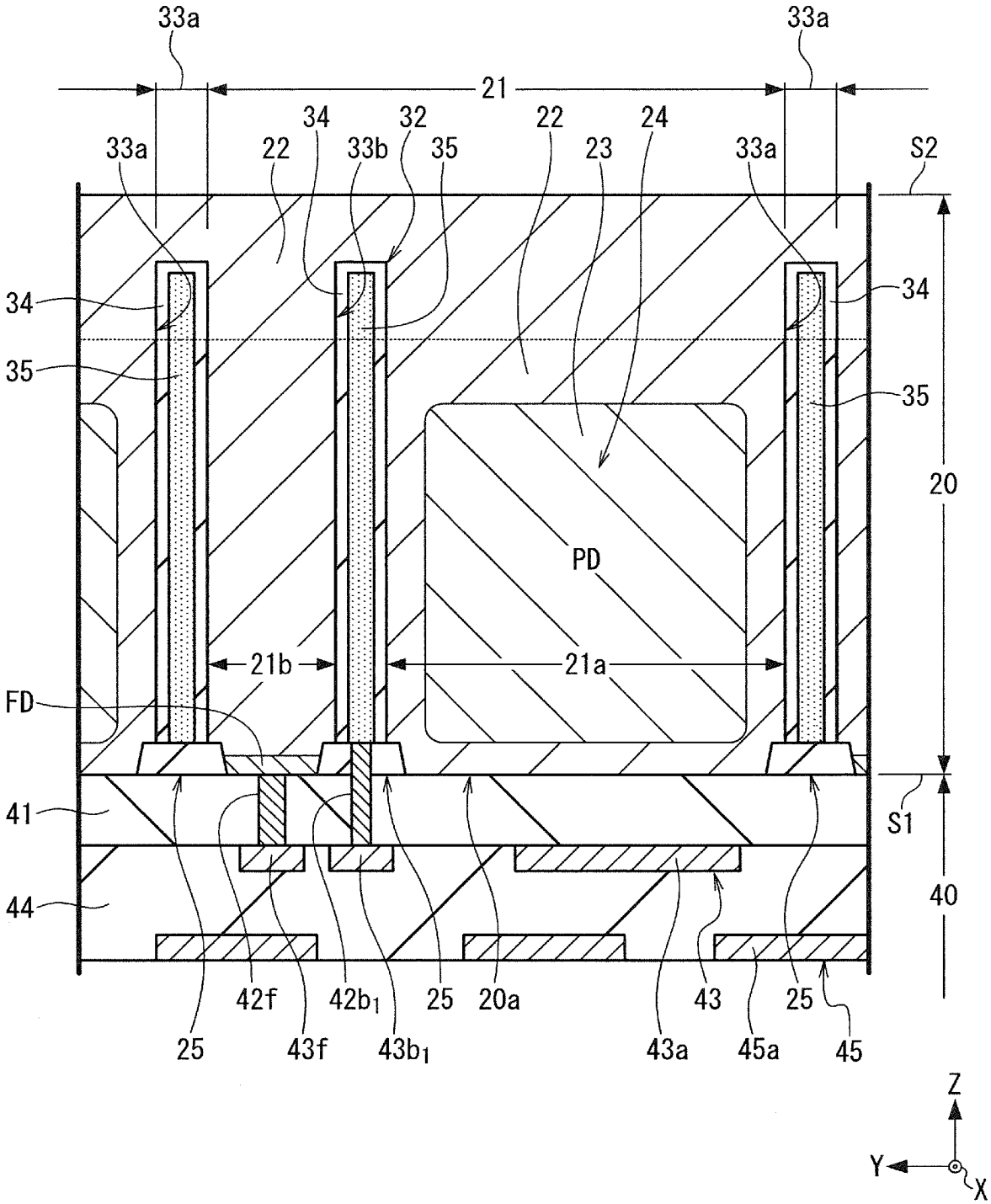
[図21A]


52
82b
82a
80H
56
55
53
S2
L1
L2
33h1
33h
32
20
W1
31
21b
S1
40
FD
Z
Y
X

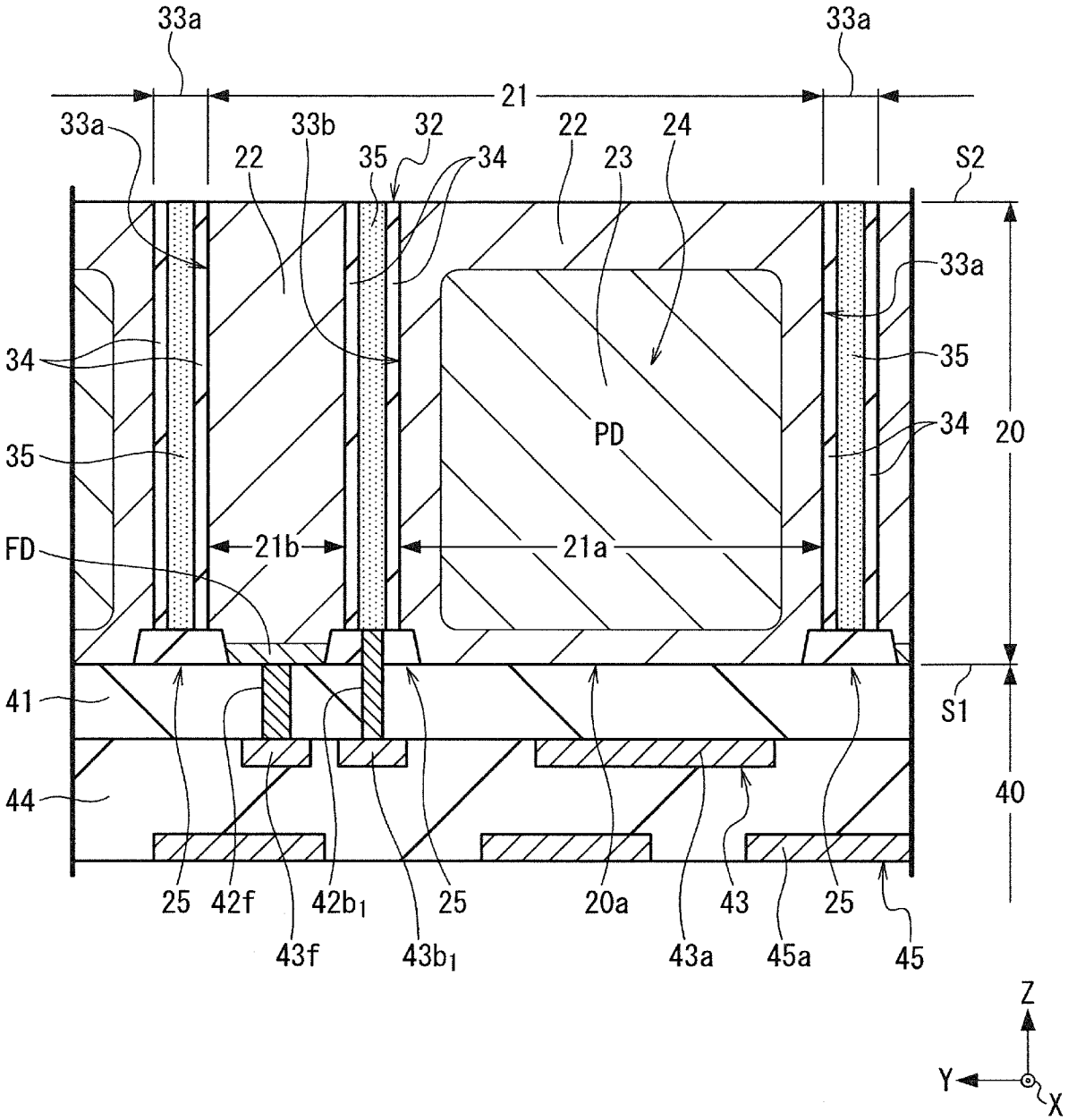
[図21B]


1H
S2
20
40
S1
Z
X
Y
80H
53
31
55
57H2
57H
57H1
56
82a
82b
52
21 (21x2)
21 (21x1)
3
PD
21a
21b
32
34
35
33a
33b
51
45
43
24
23
22
FD
33h
34h
41
44

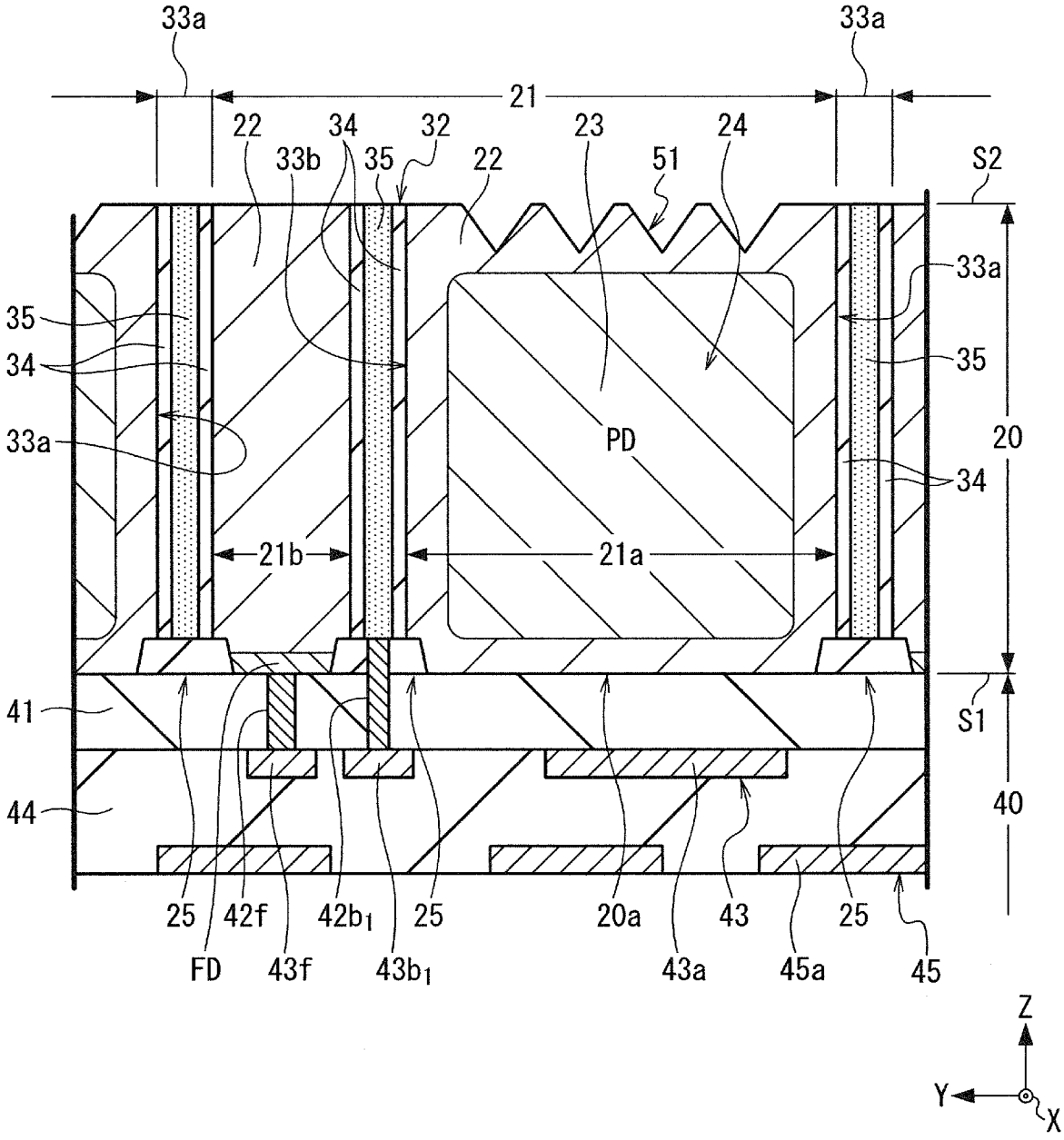
[図22A]


33a
21
33a
34
32
22
24
33a
22
33b
35
23
33a
S2
34
34
35
35
20
PD
21b
21a
FD
41
S1
40
44
25
42f
42b1
25
20a
43
25
25
43f
43b1
43a
45a
45
Z
Y
X

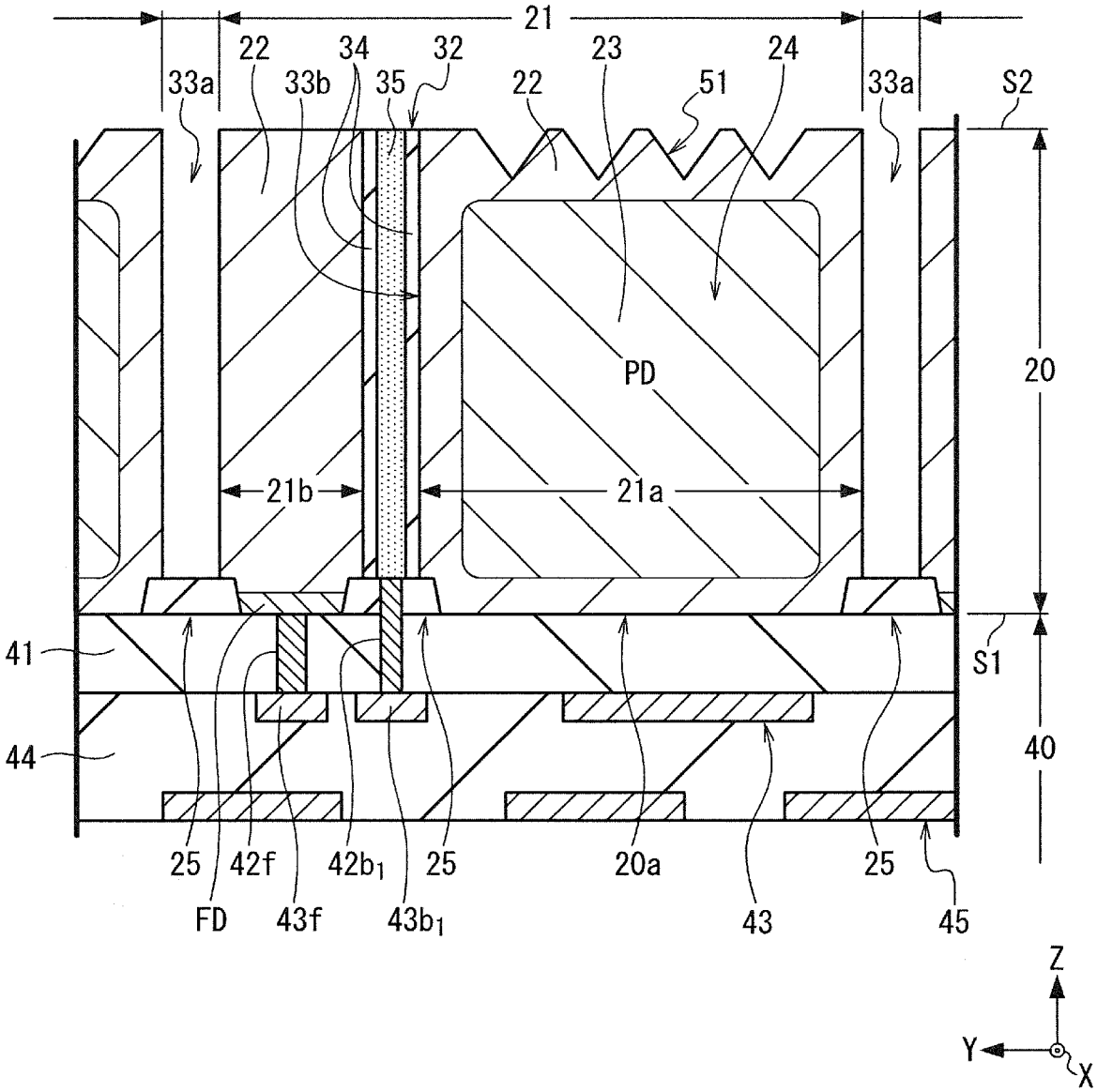
[図22B]


33a
33a
21
33a
33b
32
22
24
22
35
34
23
S2
33a
34
35
PD
34
20
35
FD
21b
21a
41
S1
44
40
25
42f
42b1
25
20a
43
25
43f
43b1
43a
45a
45
Z
Y
X

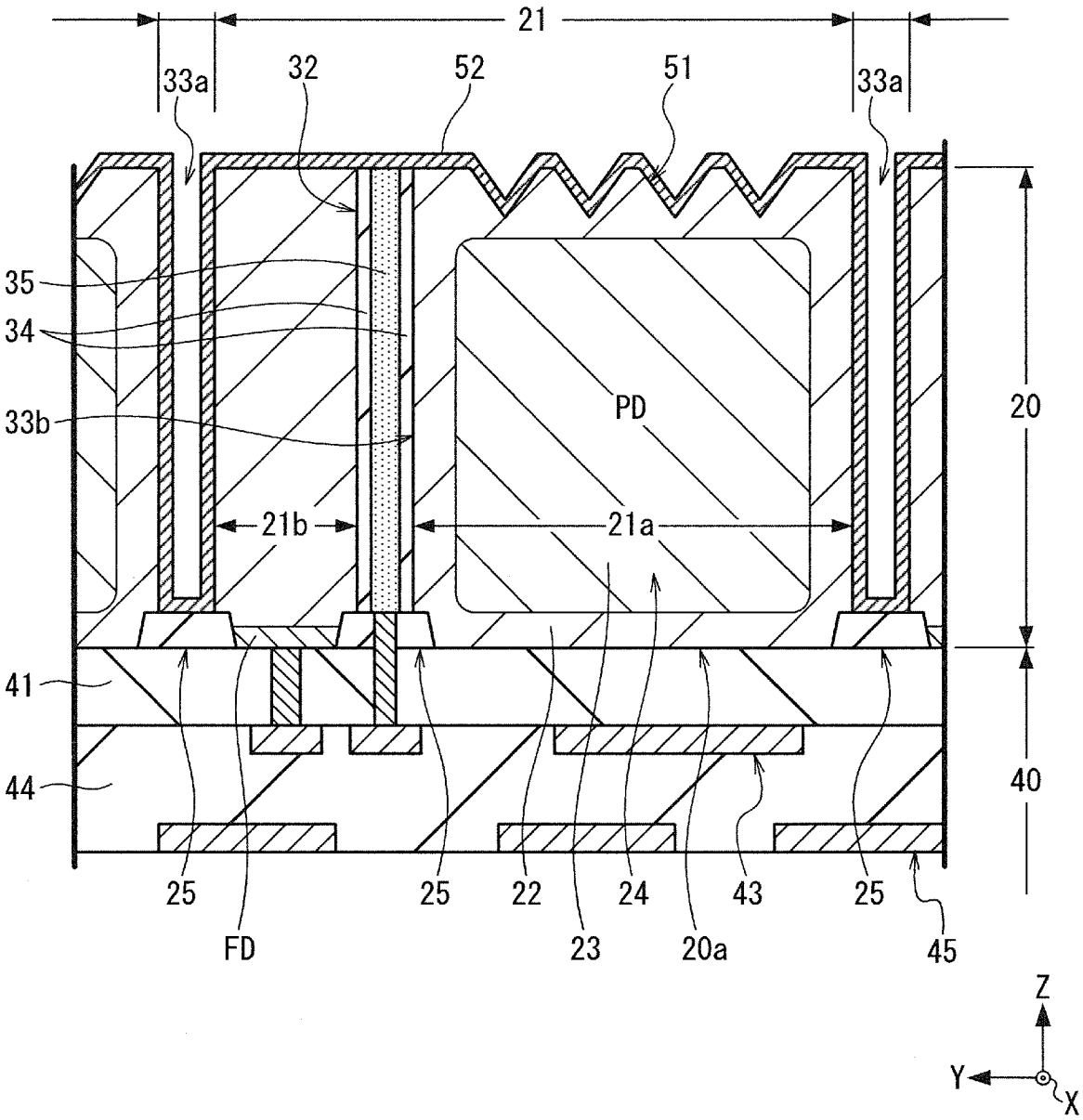
[図22C]


33a
33a
21
22
34
32
23
24
33b
35
22
51
S2
35
34
33a
PD
33a
35
20
34
21b
21a
41
S1
44
40
25
42f
42b1
25
20a
43
25
FD
43f
43b1
43a
45a
45
Z
Y
X

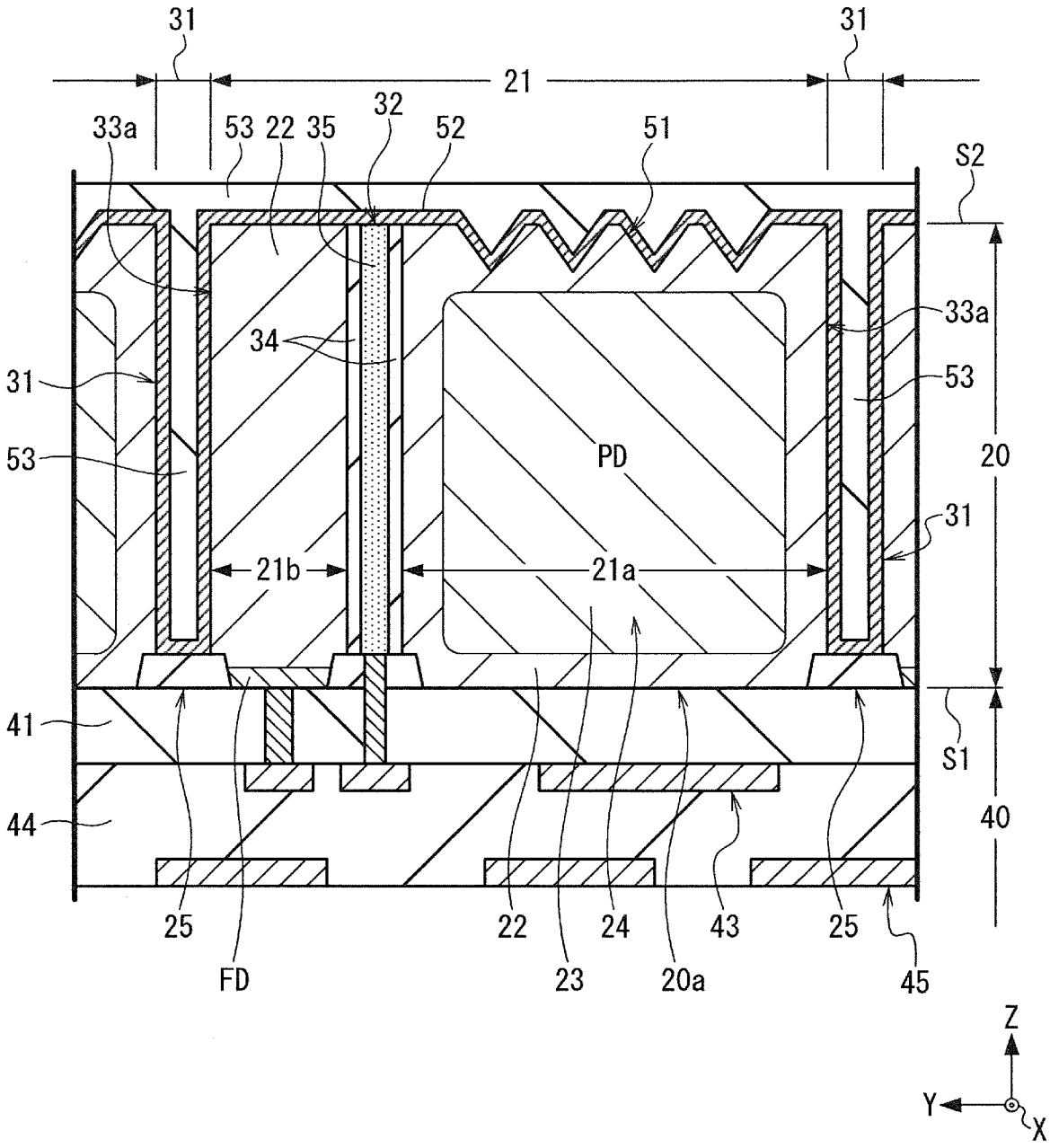
[図22D]


21
22
34
32
23
24
33a
33b
35
22
51
33a
S2
PD
20
21b
21a
41
S1
44
40
25
42f
42b1
25
20a
25
FD
43f
43b1
43
45
Z
Y
X

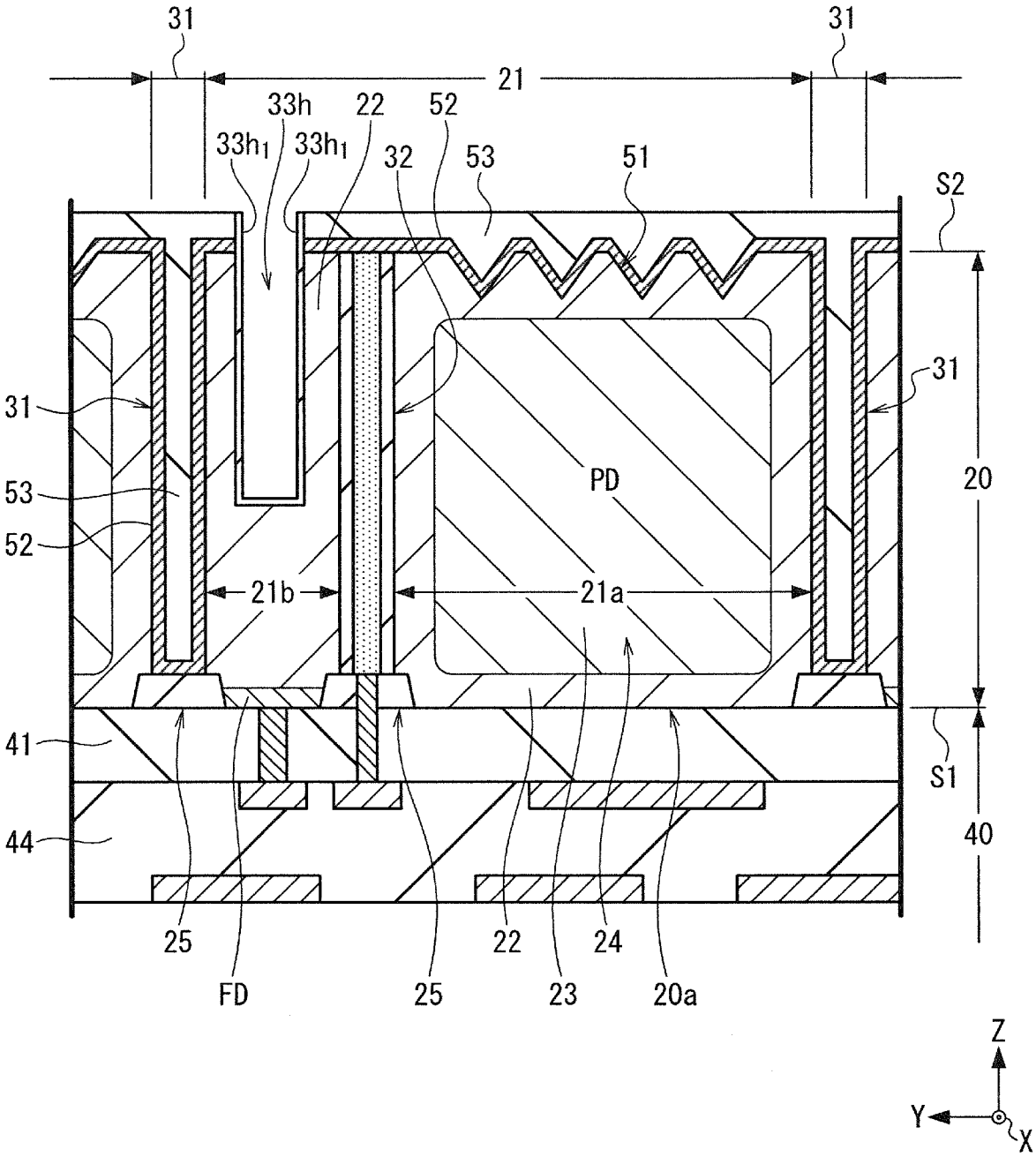
[図22E]


21
33a
32
52
51
33a
35
34
33b
PD
20
21b
21a
41
44
40
25
FD
25
22
23
24
20a
43
25
45
Z
Y
X

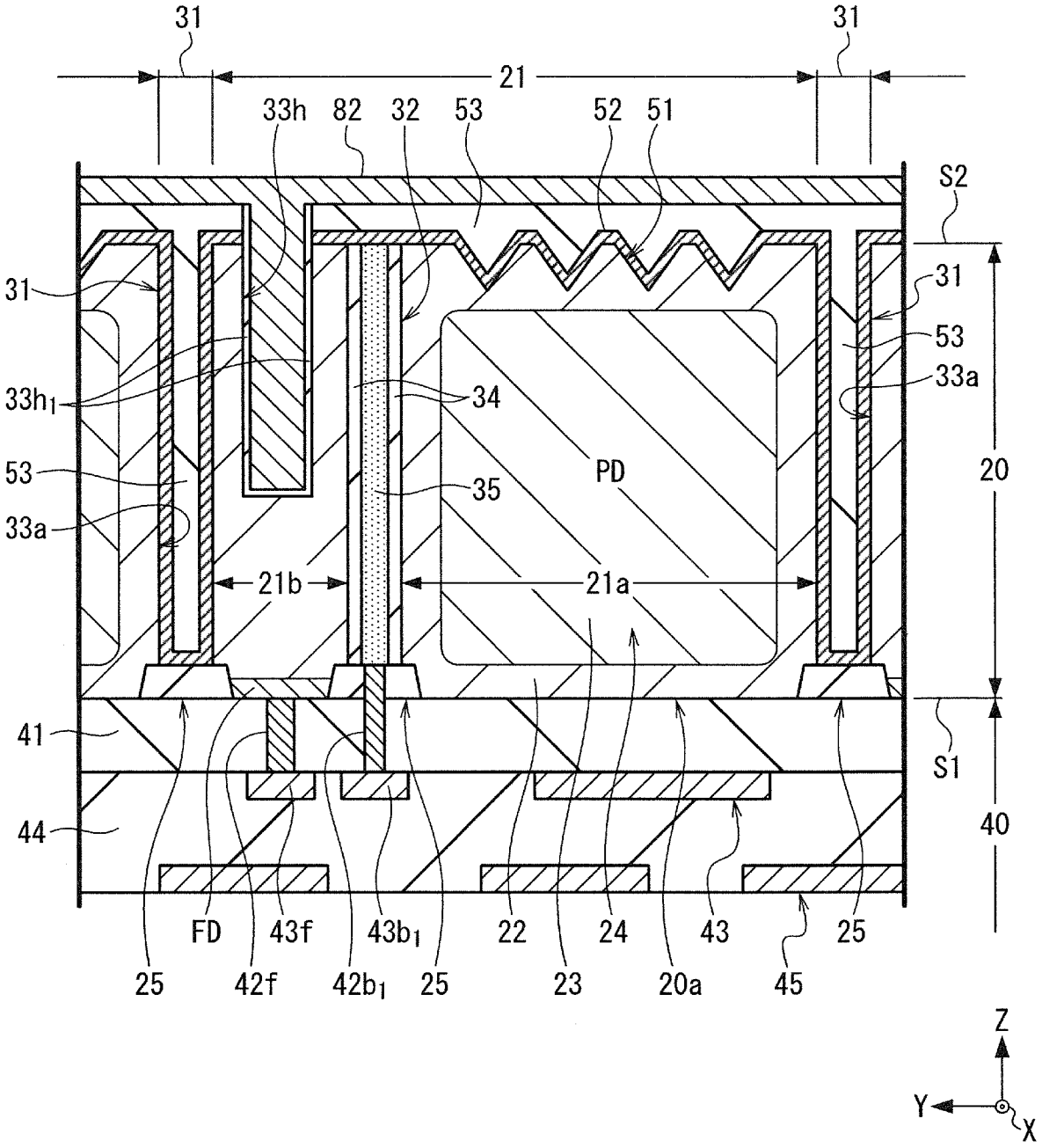
[図22F]


31
21
31
33a
53
22
35
32
52
51
S2
34
33a
31
53
53
PD
20
31
21b
21a
41
S1
44
40
25
FD
22
23
24
20a
43
25
45
Z
Y
X

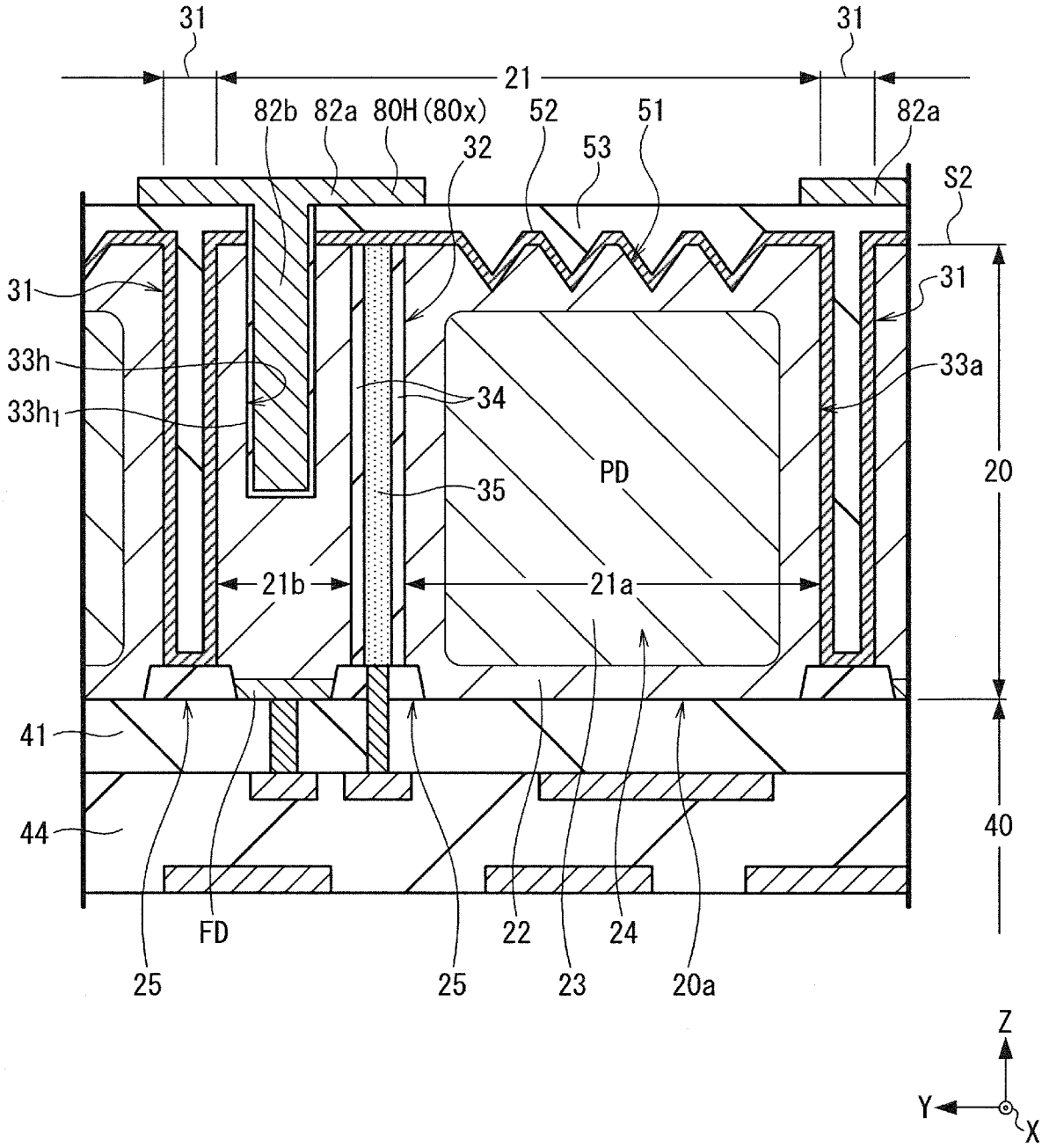
[図22G]


31
21
31
33h
22
52
33h1
33h1
32
53
51
S2
31
31
PD
20
53
52
21b
21a
41
S1
40
44
25
FD
25
22
23
24
20a
Z
Y
X

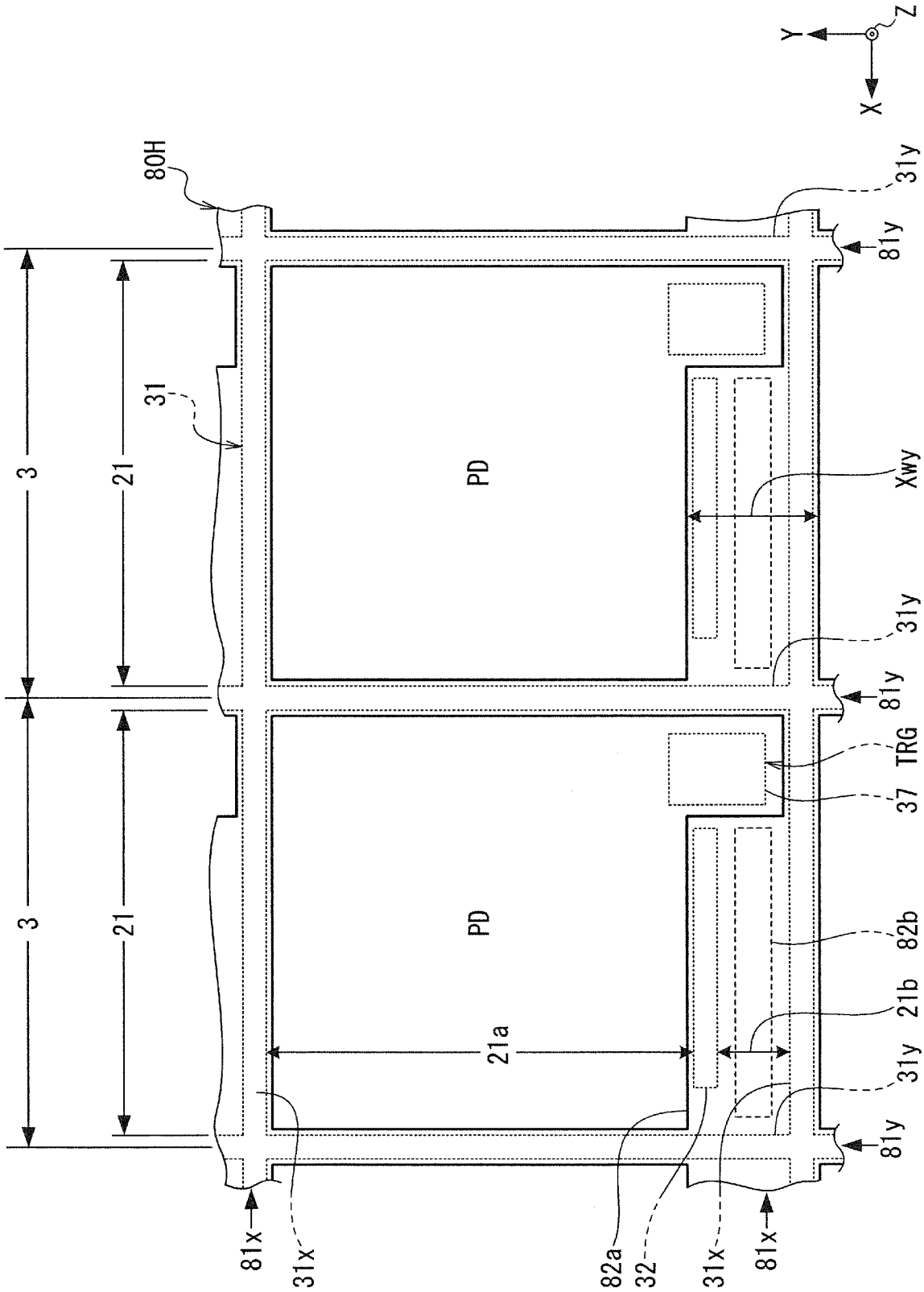
[図22H]


31
21
31
33h
82
32
53
52
51
S2
31
53
33a
20
$33h_1$
34
PD
53
35
33a
21b
21a
41
S1
40
44
FD
43f
$43b_1$
22
24
43
25
25
$42f$
$42b_1$
25
23
20a
45
Z
Y
X

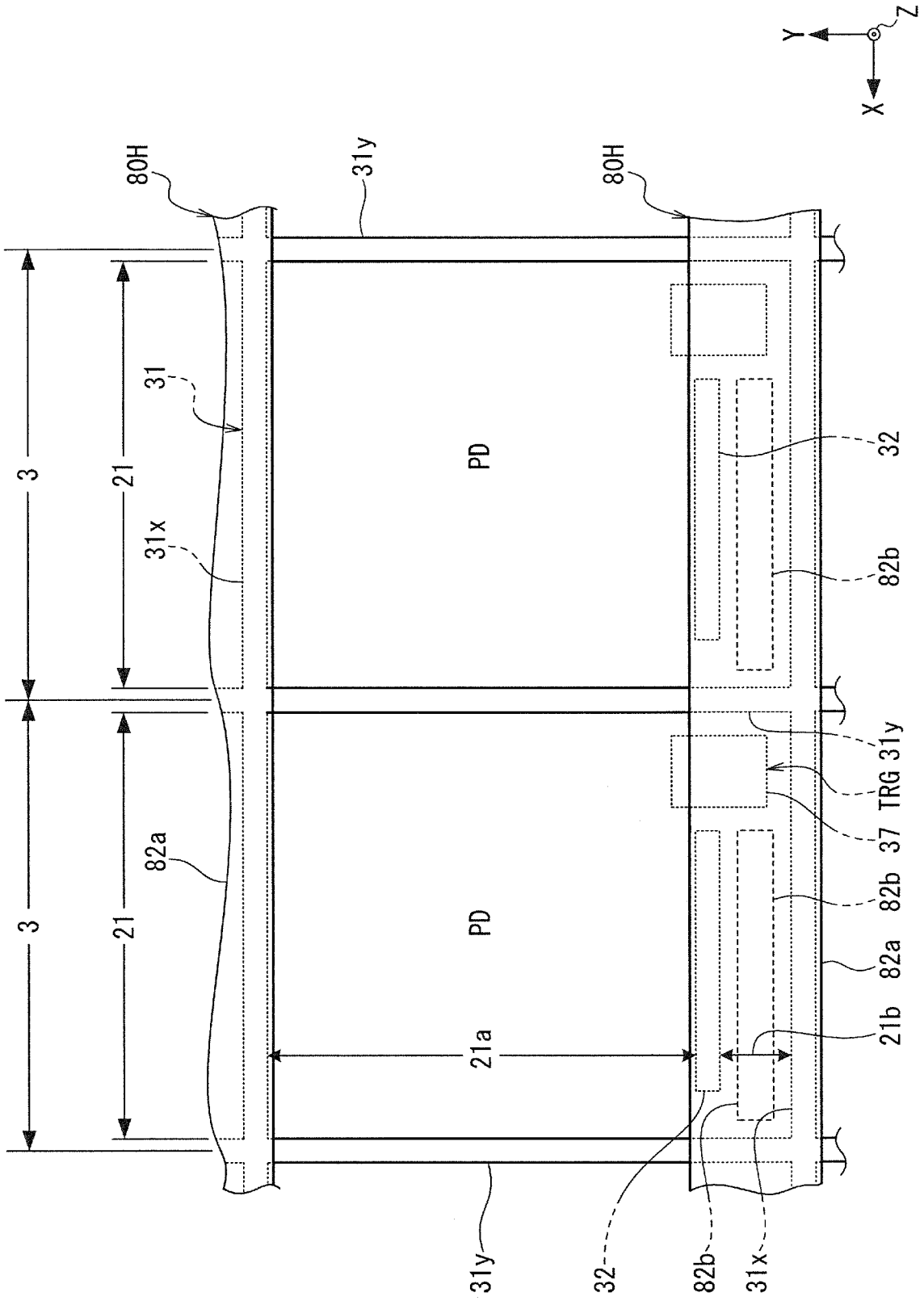
[図22I]


31
21
31
82b
82a
80H(80x)
32
52
53
51
82a
S2
31
31
33h
33h1
34
33a
PD
35
20
21b
21a
41
44
40
FD
22
24
25
25
23
20a
Z
Y
X

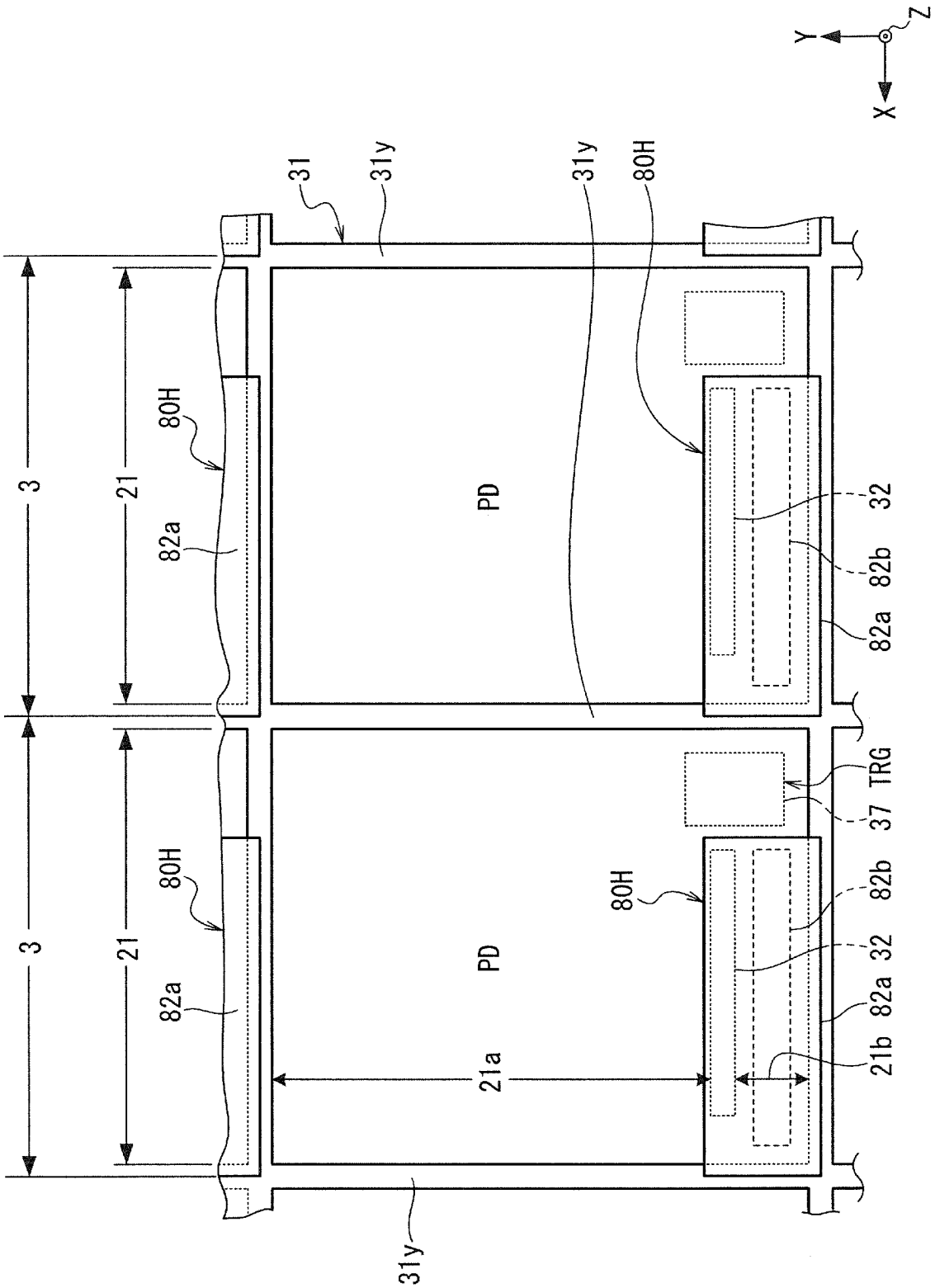
[図23]


Y
Z
X
80H
31y
81y
31
3
21
PD
Xwy
31y
81y
TRG
37
3
21
PD
82b
21b
21a
31y
81y
81x
31x
82a
32
31x
81x

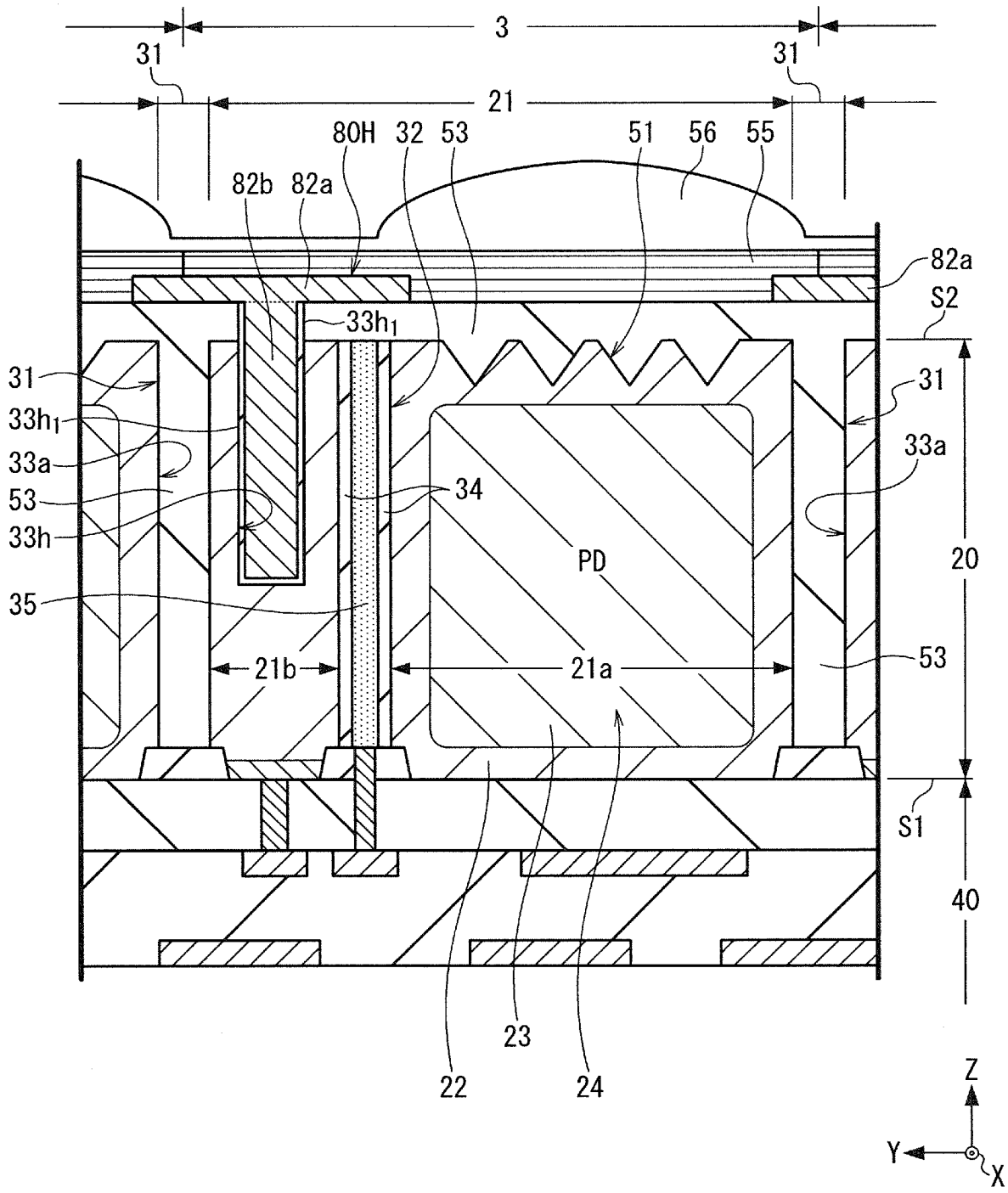
[図24]


Y
Z
X
80H
31y
80H
31
3
21
31x
PD
32
82b
TRG
37
82b
82a
21b
82a
PD
21a
31y
32
82b
31x

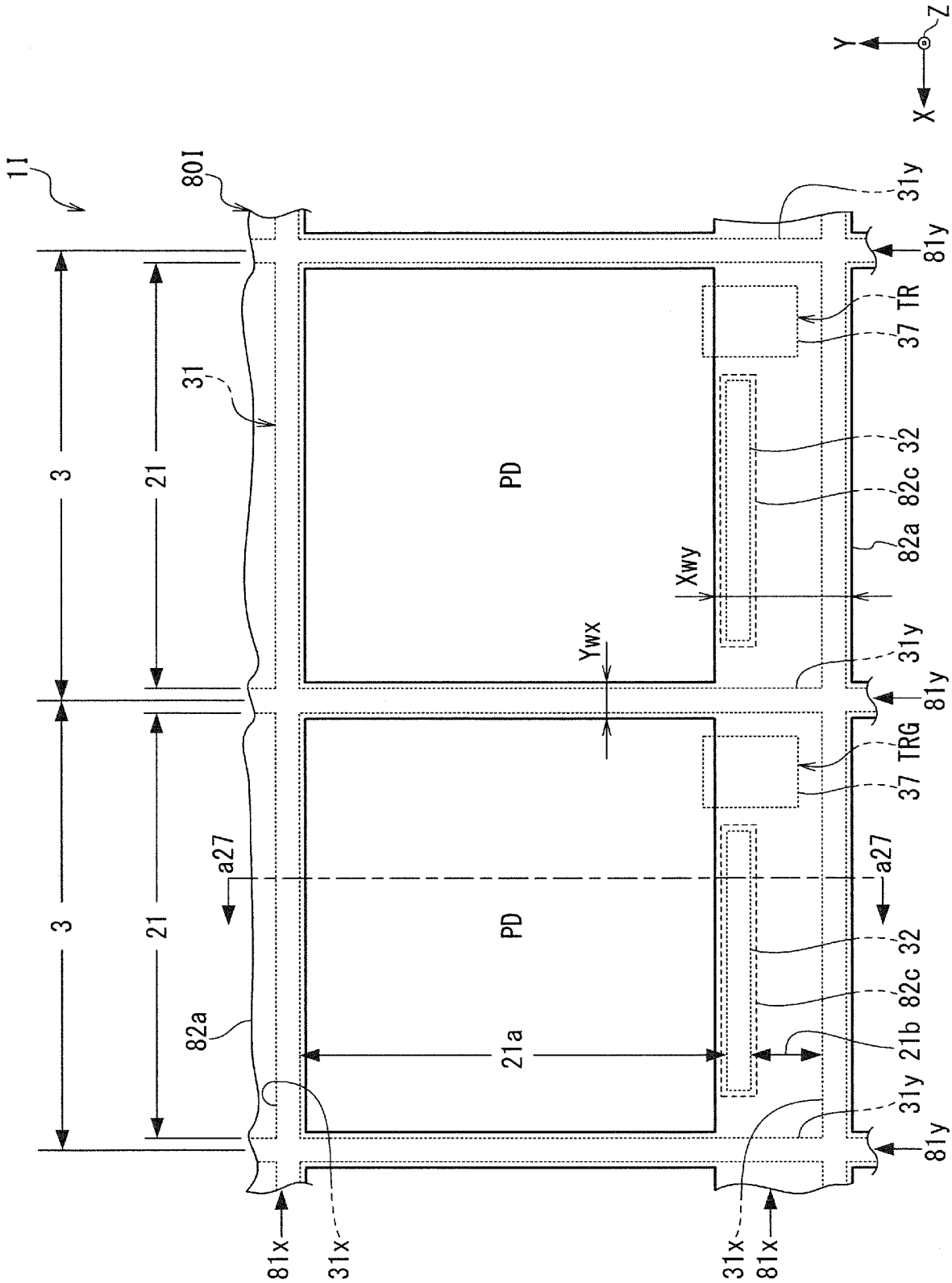
[図25]


Z
Y
X
31
31y
31y
80H
80H
82a
21
3
PD
32
82b
82a
TRG
37
80H
82b
32
82a
21b
21a
PD
80H
82a
21
3
31y

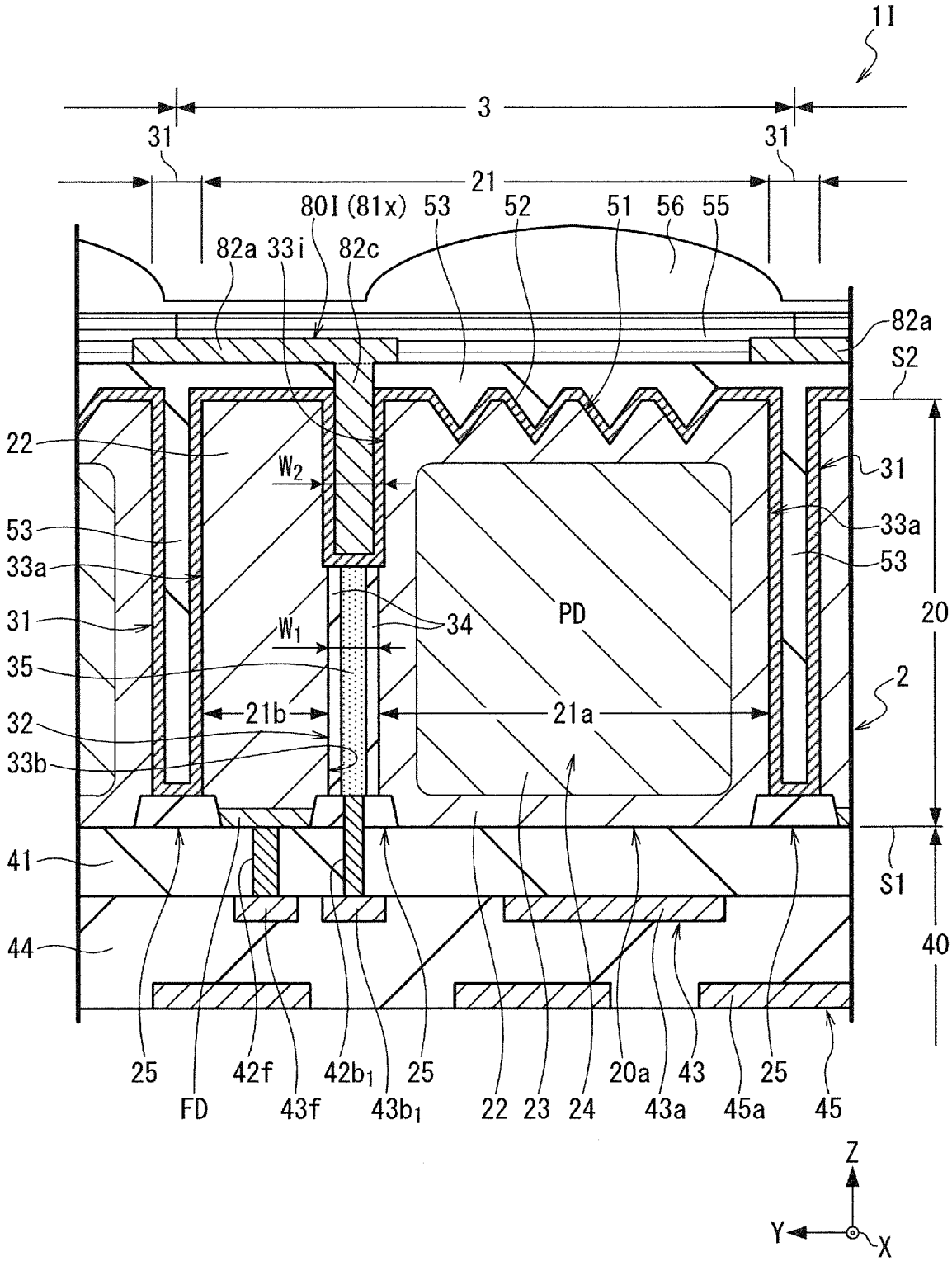
[図26]


3
31
31
21
80H
32
53
51
56
55
82b
82a
82a
S2
33h1
31
33h1
33a
53
33h
35
34
PD
31
33a
20
21b
21a
53
S1
40
23
22
24
Z
Y
X

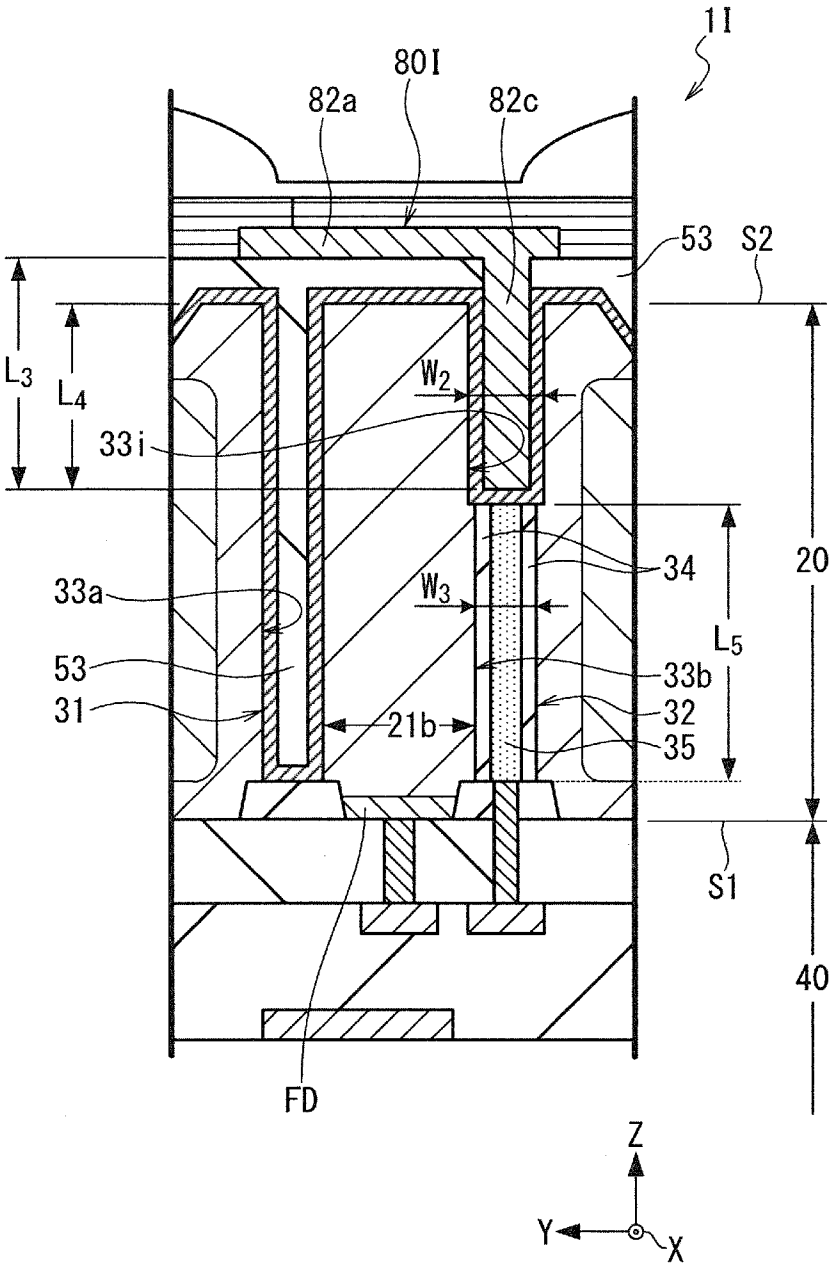
[図27]


11
80I
31y
81y
37 TR
31
32
82c
82a
PD
Xwy
Ywx
37 TRG
a27
21a
21b
82a
81x
31x
3
21
Z
Y
X

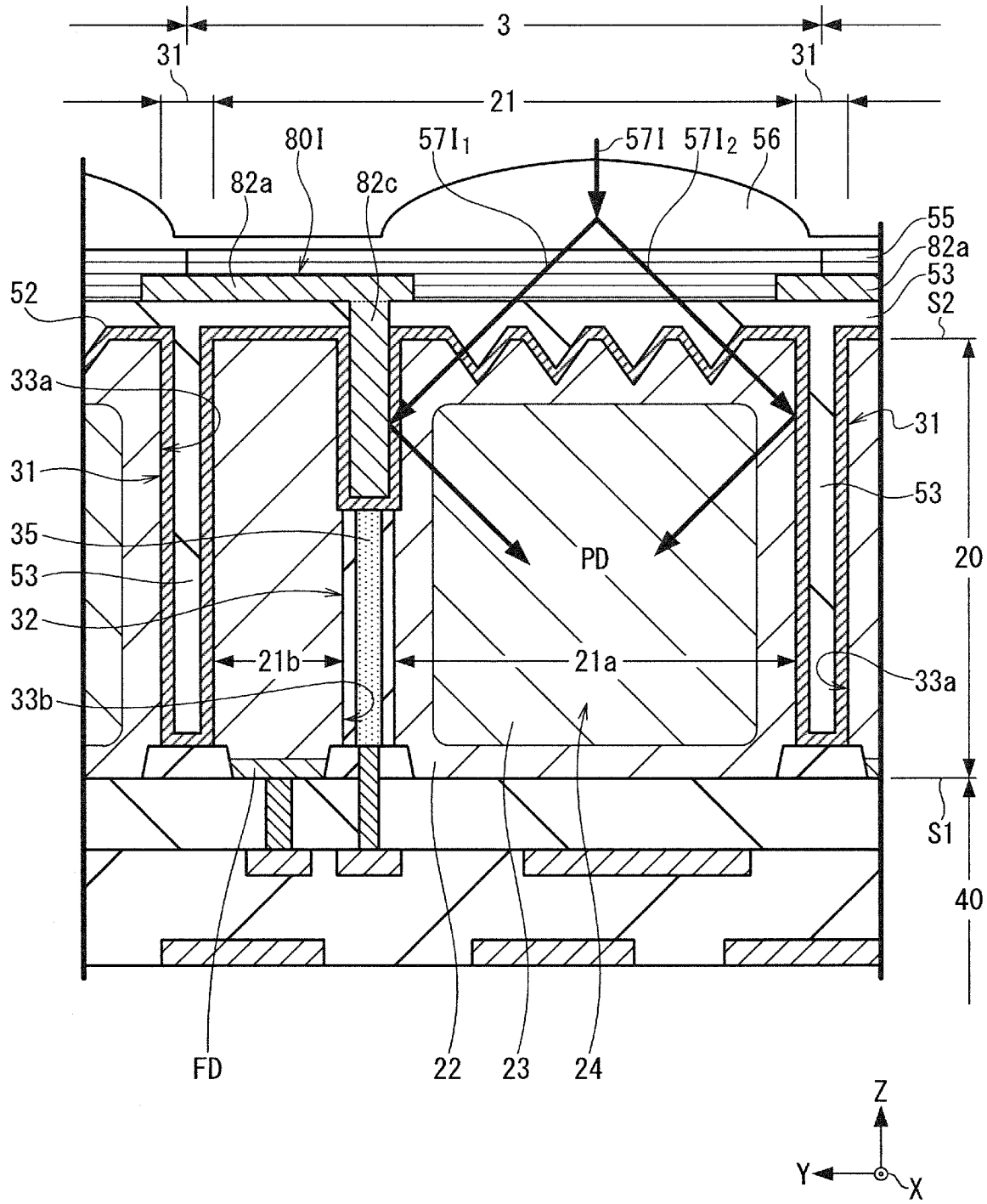
[図28]


1I
3
31
31
21
80I (81x)
53
52
51
56
55
82a
33i
82c
82a
S2
22
W2
31
53
33a
33a
53
31
W1
34
PD
20
35
2
32
21b
21a
33b
41
S1
40
44
25
42f
42b1
25
20a
43
25
FD
43f
43b1
22
23
24
43a
45a
45
Z
Y
X

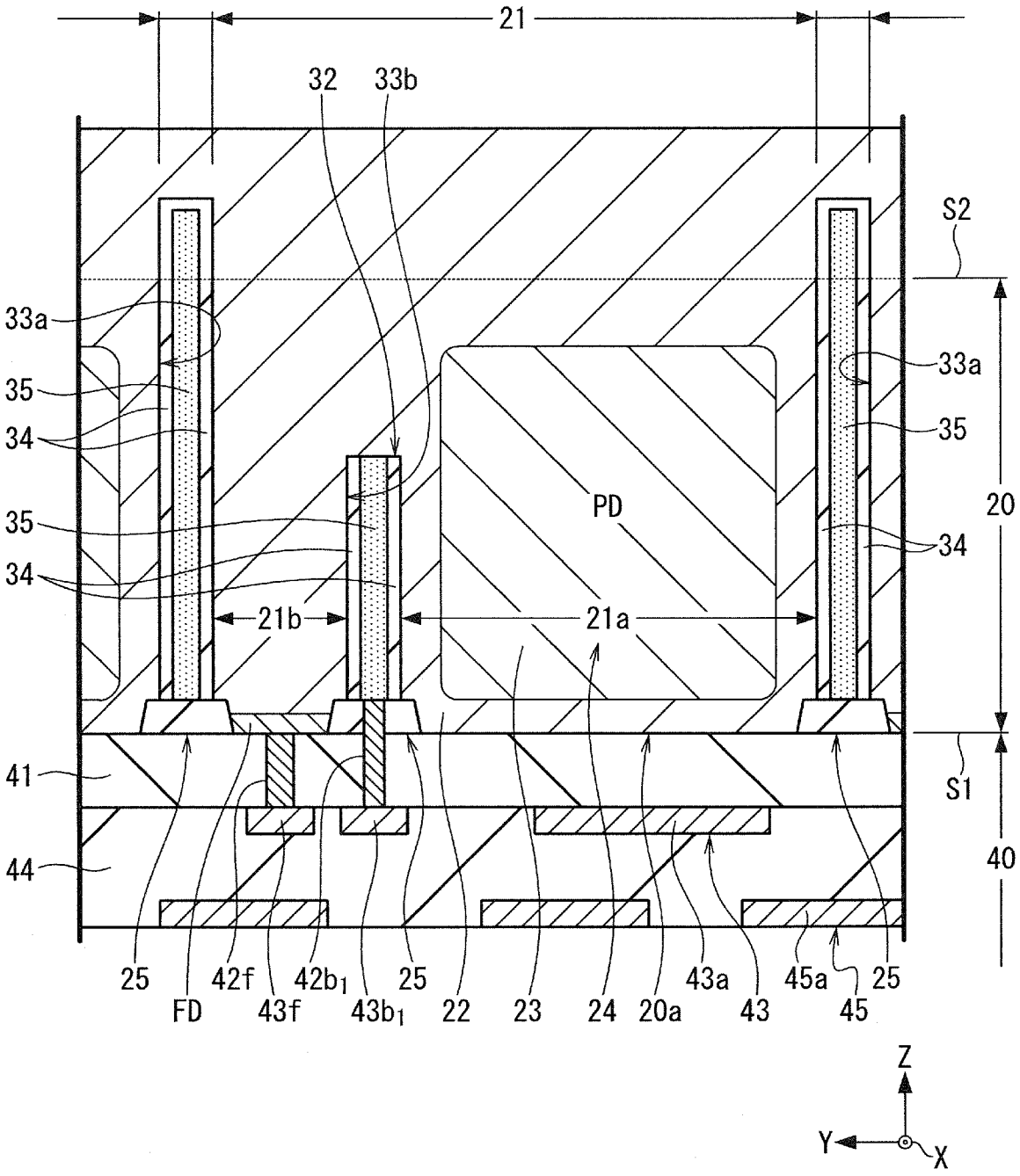
[図29A]


1I
80I
82a
82c
53
S2
L3
L4
W2
33i
34
20
33a
W3
L5
53
33b
31
21b
32
35
S1
40
FD
Z
Y
X

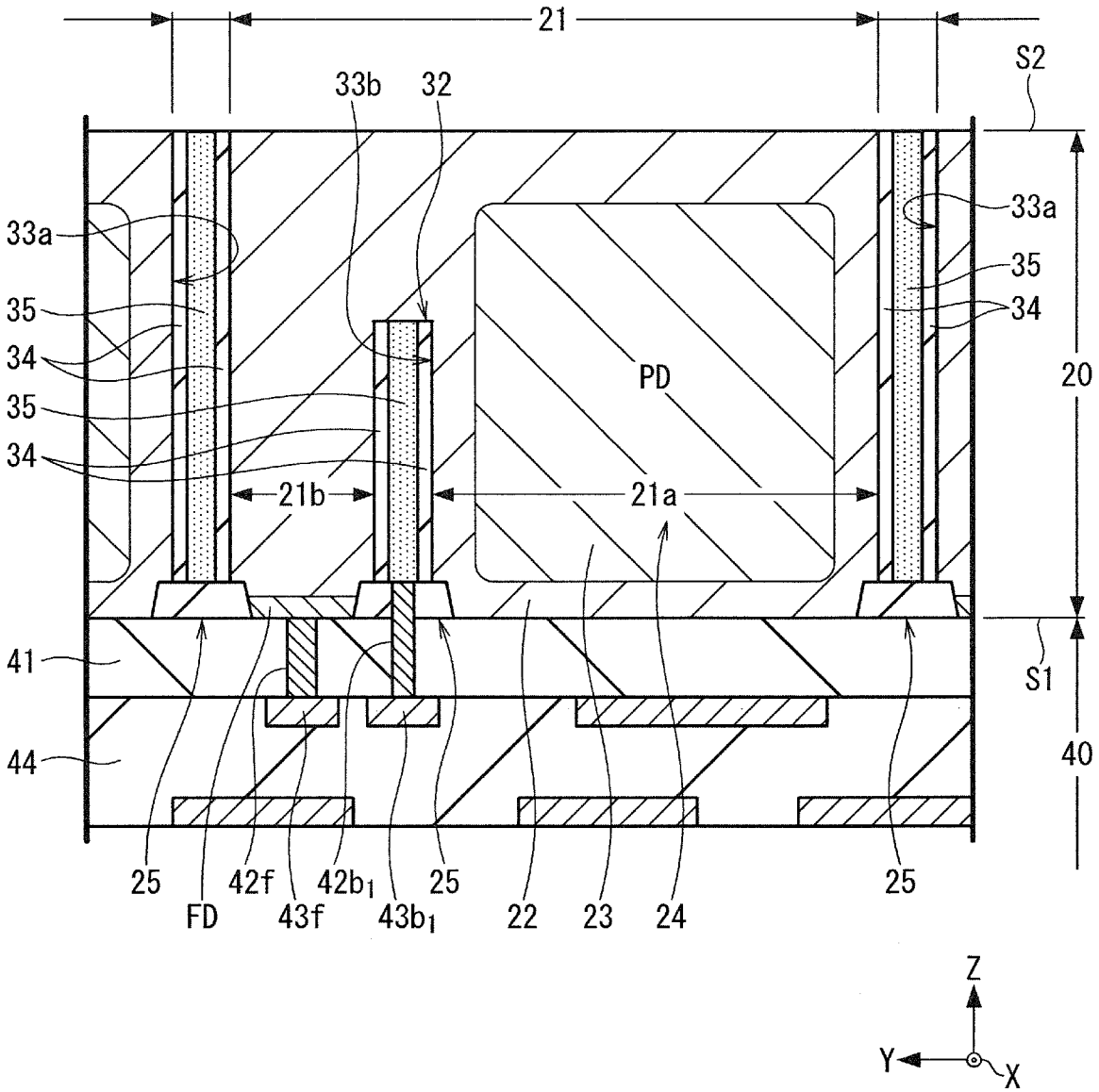
[図29B]


3
31
31
21
80I
57I1
57I
57I2
56
82a
82c
55
82a
53
S2
52
33a
31
31
53
35
53
32
PD
20
21b
21a
33a
33b
S1
40
FD
22
23
24
Z
Y
X

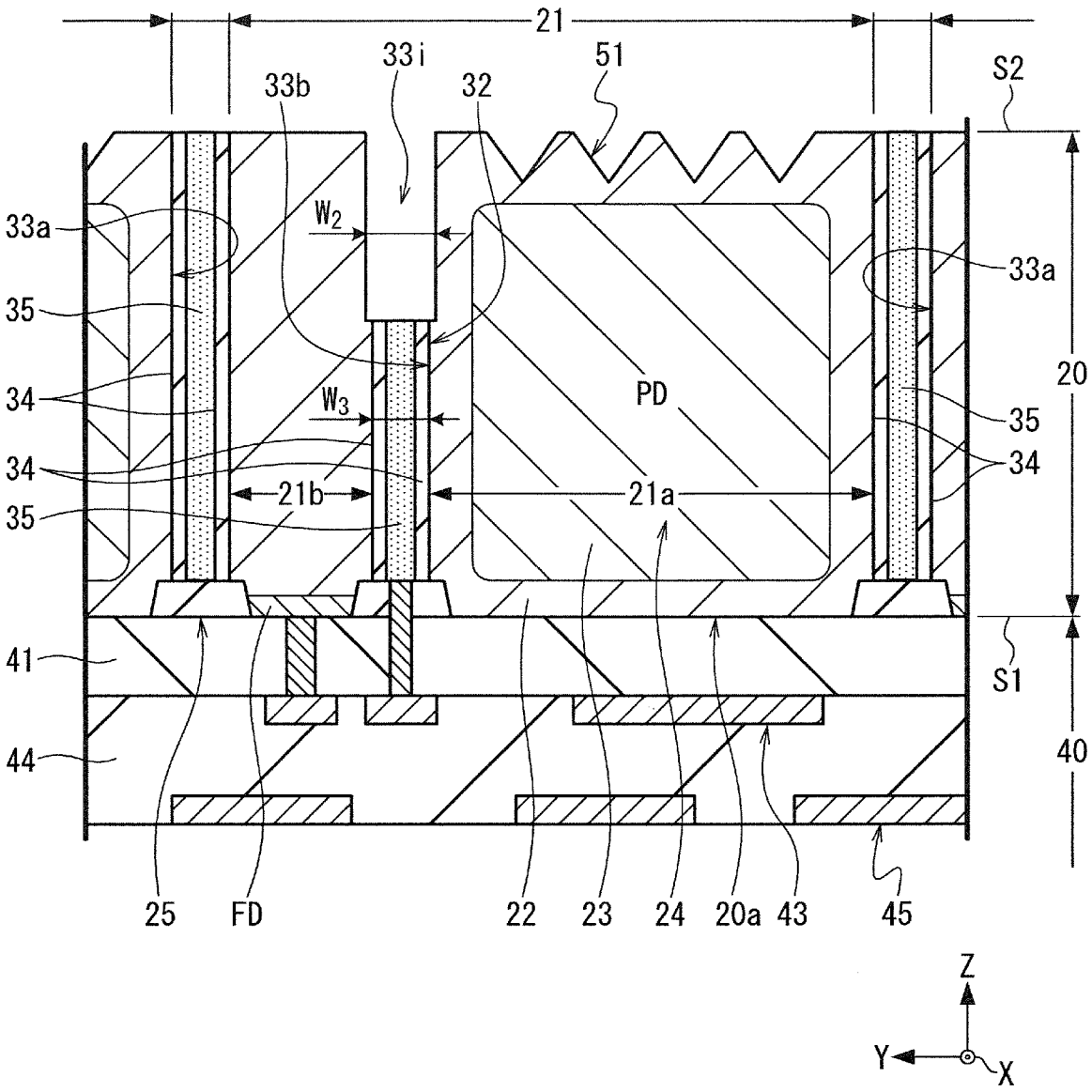
[図30A]


21
32
33b
S2
33a
35
34
35
34
PD
20
21b
21a
41
S1
44
40
25
FD
42f
43f
42b1
43b1
25
22
23
24
20a
43a
43
45a
45
25
Z
Y
X

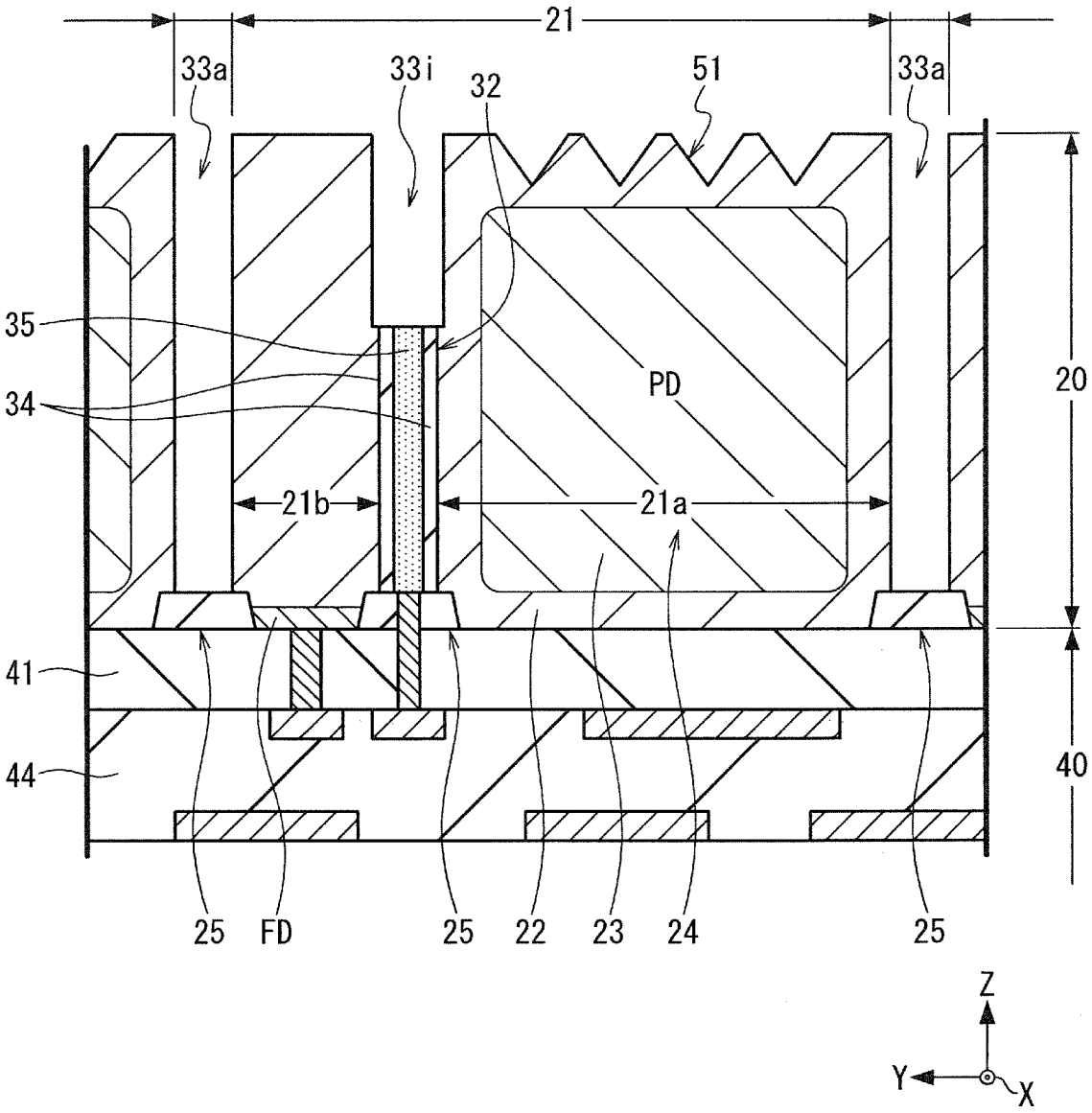
[図30B]


21
S2
33b
32
33a
35
34
PD
20
21b
21a
41
S1
44
40
25
FD
42f
43f
42b1
43b1
22
23
24
Z
Y
X

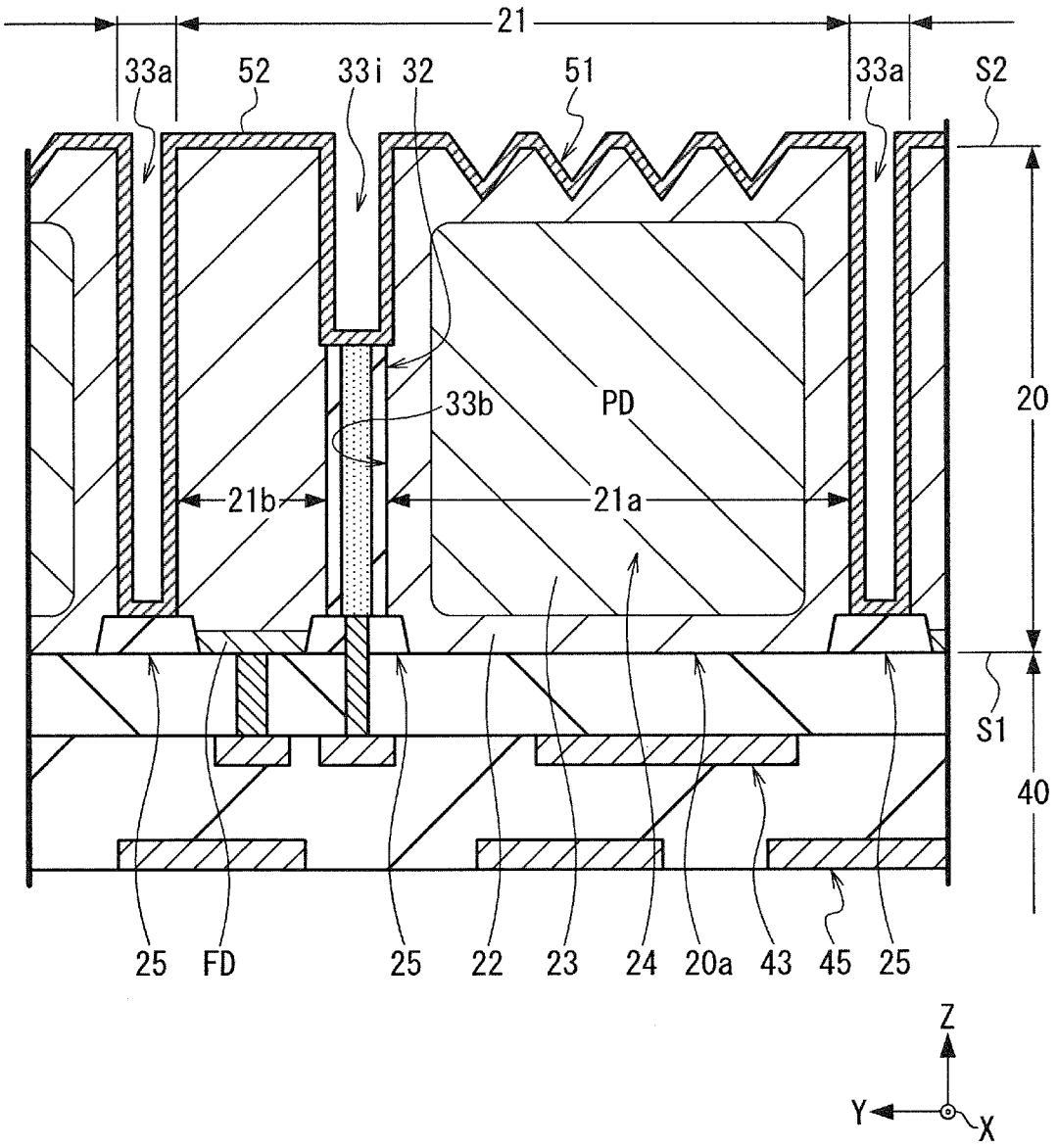
[図30C]


21
33i
51
33b
32
S2
33a
W2
35
34
W3
PD
20
34
35
21b
21a
41
S1
44
40
25
FD
22
23
24
20a
43
45
Z
Y
X

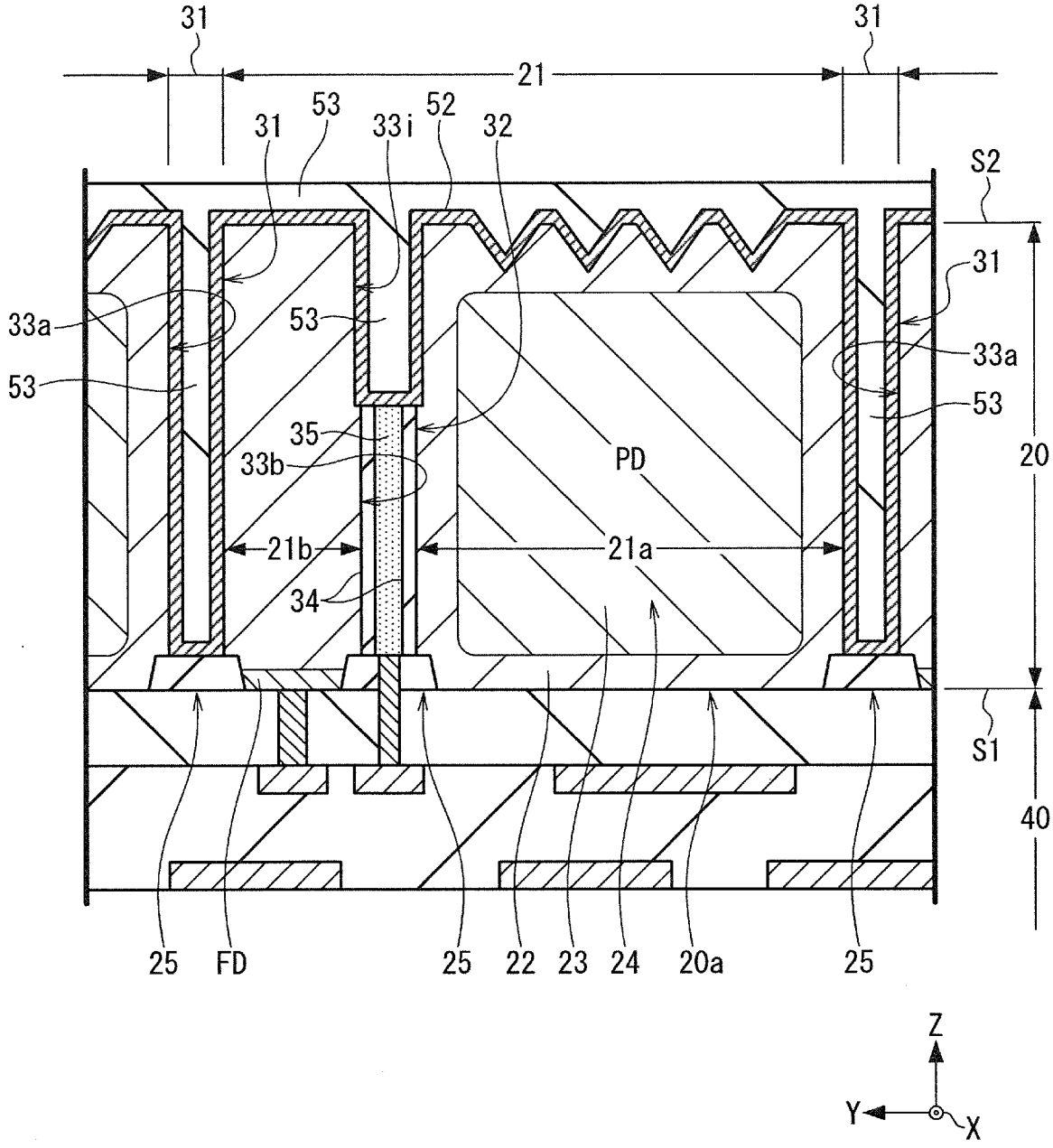
[図30D]


21
33a
33i
32
51
33a
35
34
PD
20
21b
21a
41
44
40
25
FD
25
22
23
24
25
Z
Y
X

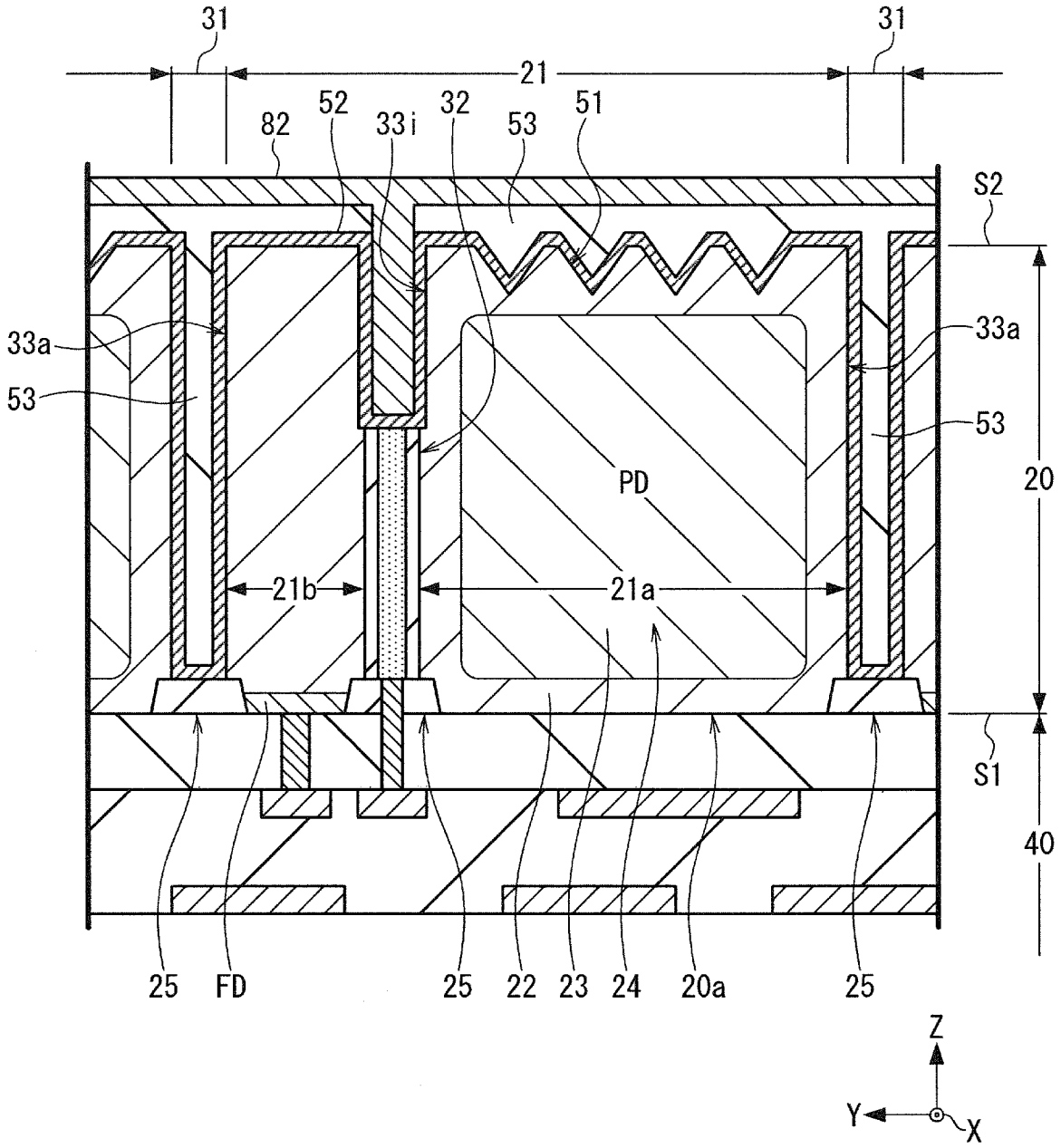
[図30E]


21
33a
52
33i
32
51
33a
S2
20
33b
PD
21b
21a
S1
40
25
FD
25
22
23
24
20a
43
45
25
Z
Y
X

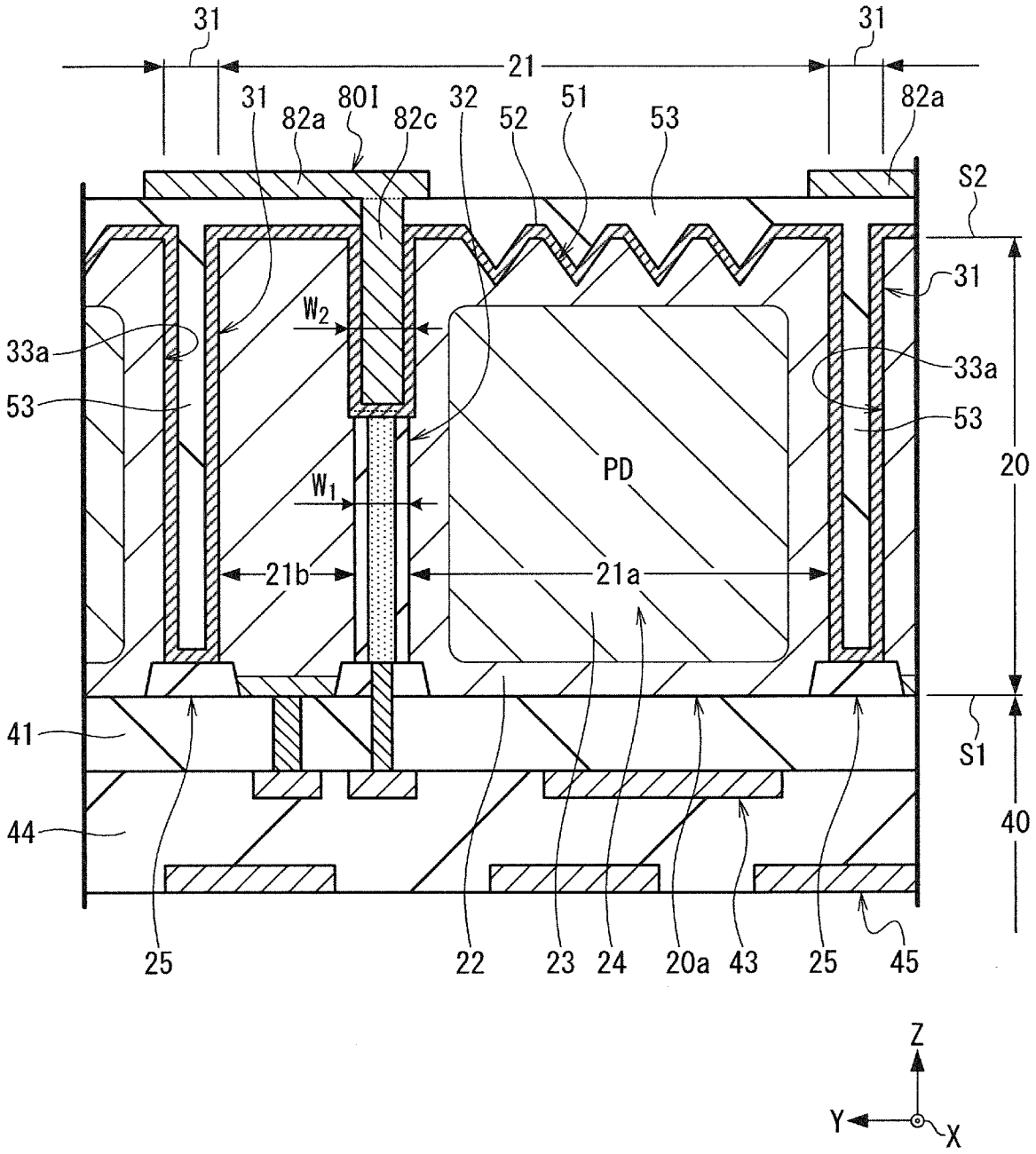
[図30F]


31
21
31
53
31
33i
52
32
S2
31
33a
53
53
33a
53
35
33b
PD
20
21b
21a
34
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

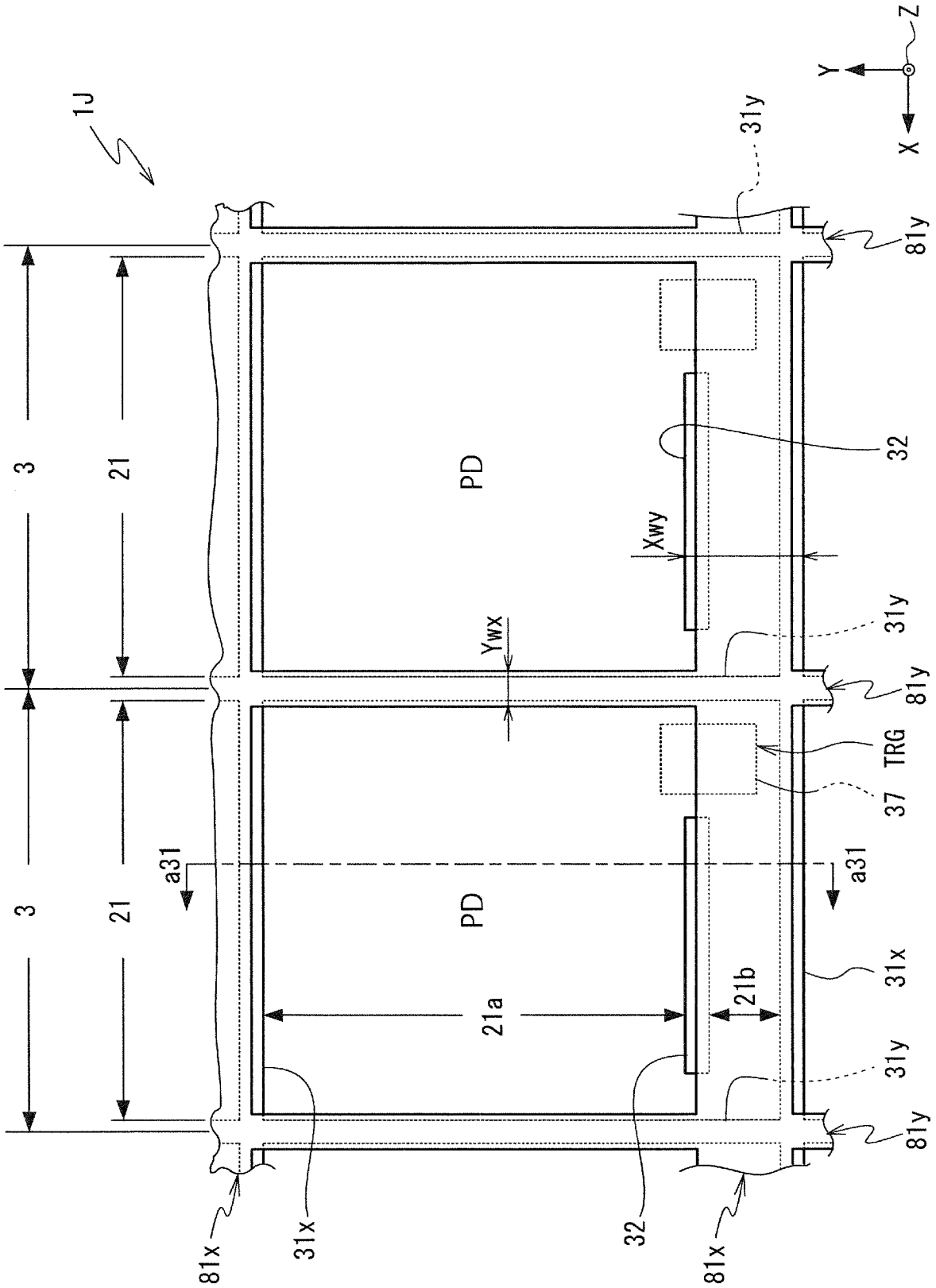
[図30G]


31
21
31
82
52
33i
32
53
51
S2
33a
53
33a
53
PD
20
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

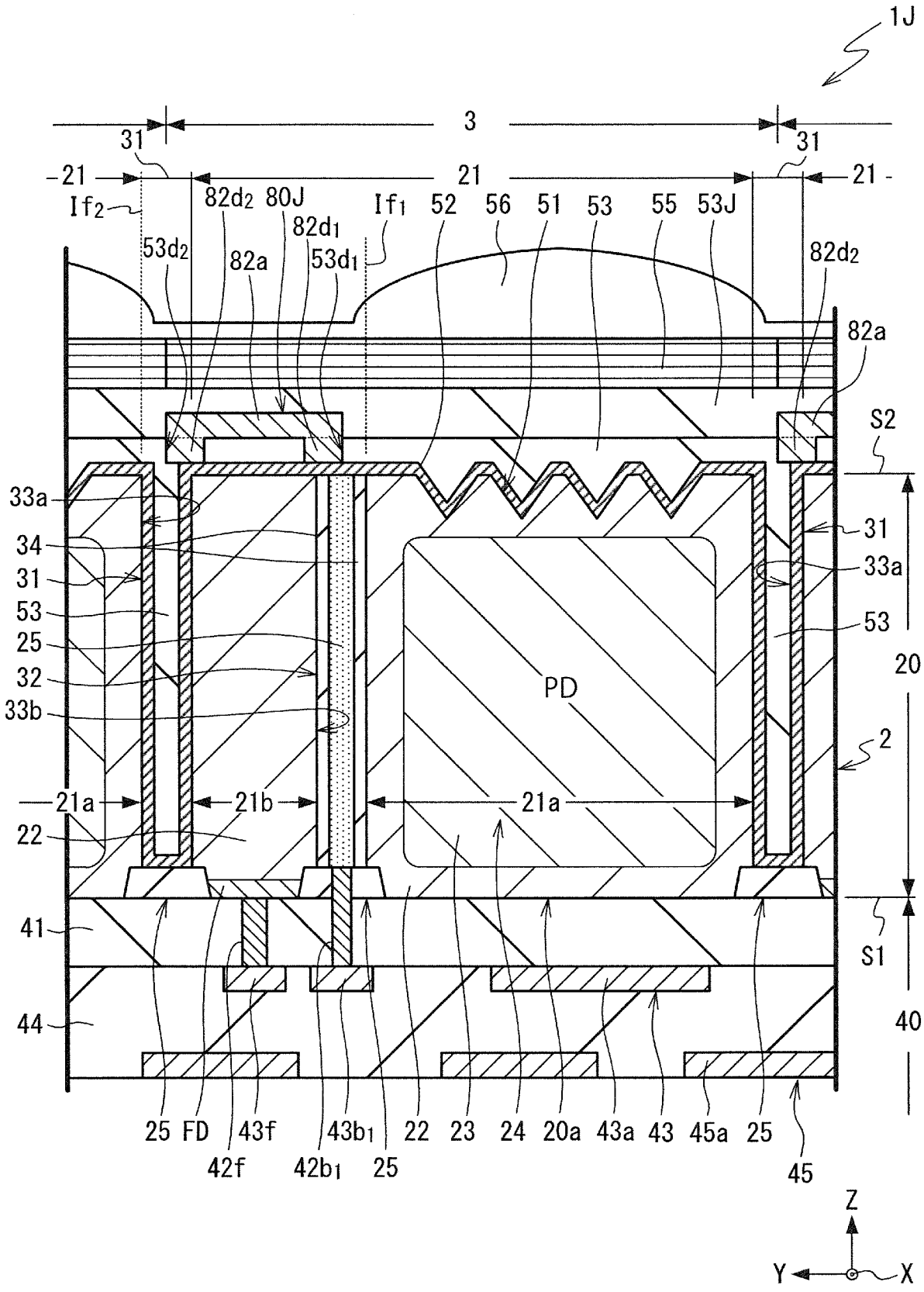
[図30H]


31
21
31
31
82a
80I
82c
32
52
51
53
82a
S2
31
33a
53
W2
33a
53
PD
W1
20
21b
21a
41
S1
44
40
25
22
23
24
20a
43
25
45
Z
Y
X

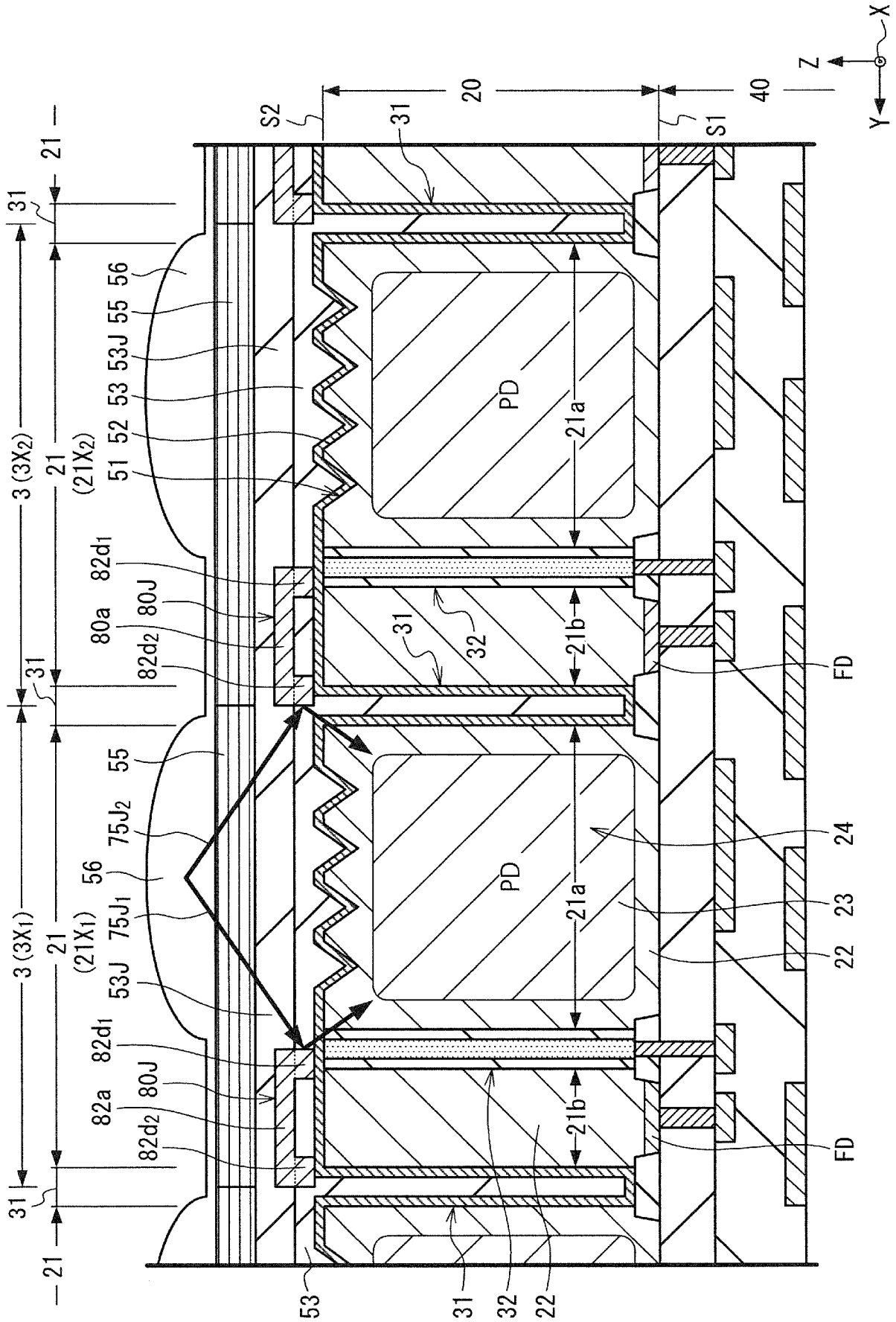
[図31]


1J
Z
Y
X
31y
81y
3
21
PD
32
Xwy
Ywx
31y
81y
TRG
37
a31
a31
PD
31x
21a
21b
31y
81y
81x
31x
32
81x

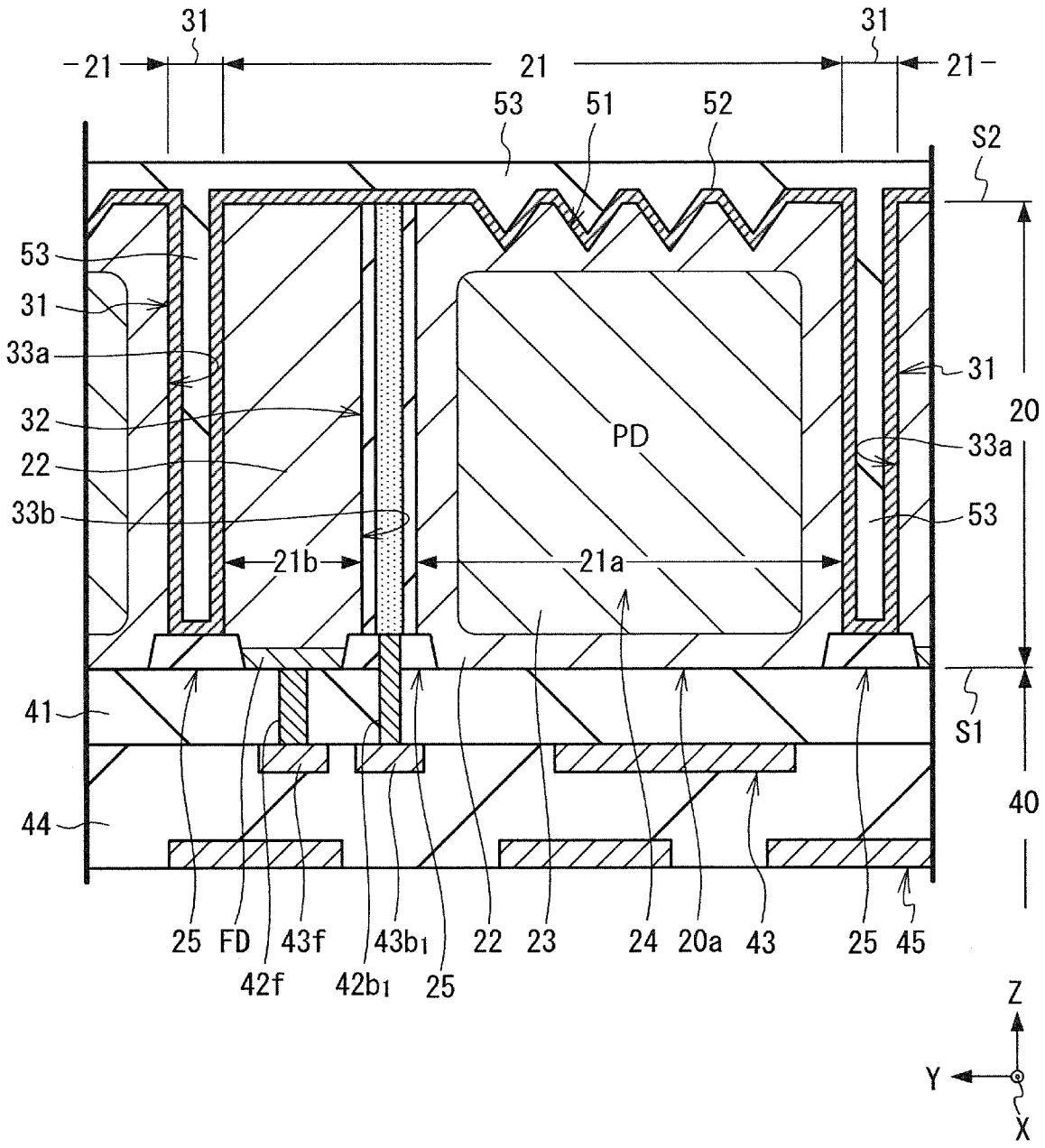
[図32]


1J
3
31
31
21
21
21
If2
82d2
80J
82d1
If1
52
56
51
53
55
53J
82d2
53d2
82a
53d1
82a
S2
33a
34
31
53
25
32
33b
31
33a
53
PD
20
2
21a
21b
21a
22
41
S1
44
40
25
FD
43f
43b1
22
23
24
20a
43a
43
45a
25
42f
42b1
25
45
Z
Y
X

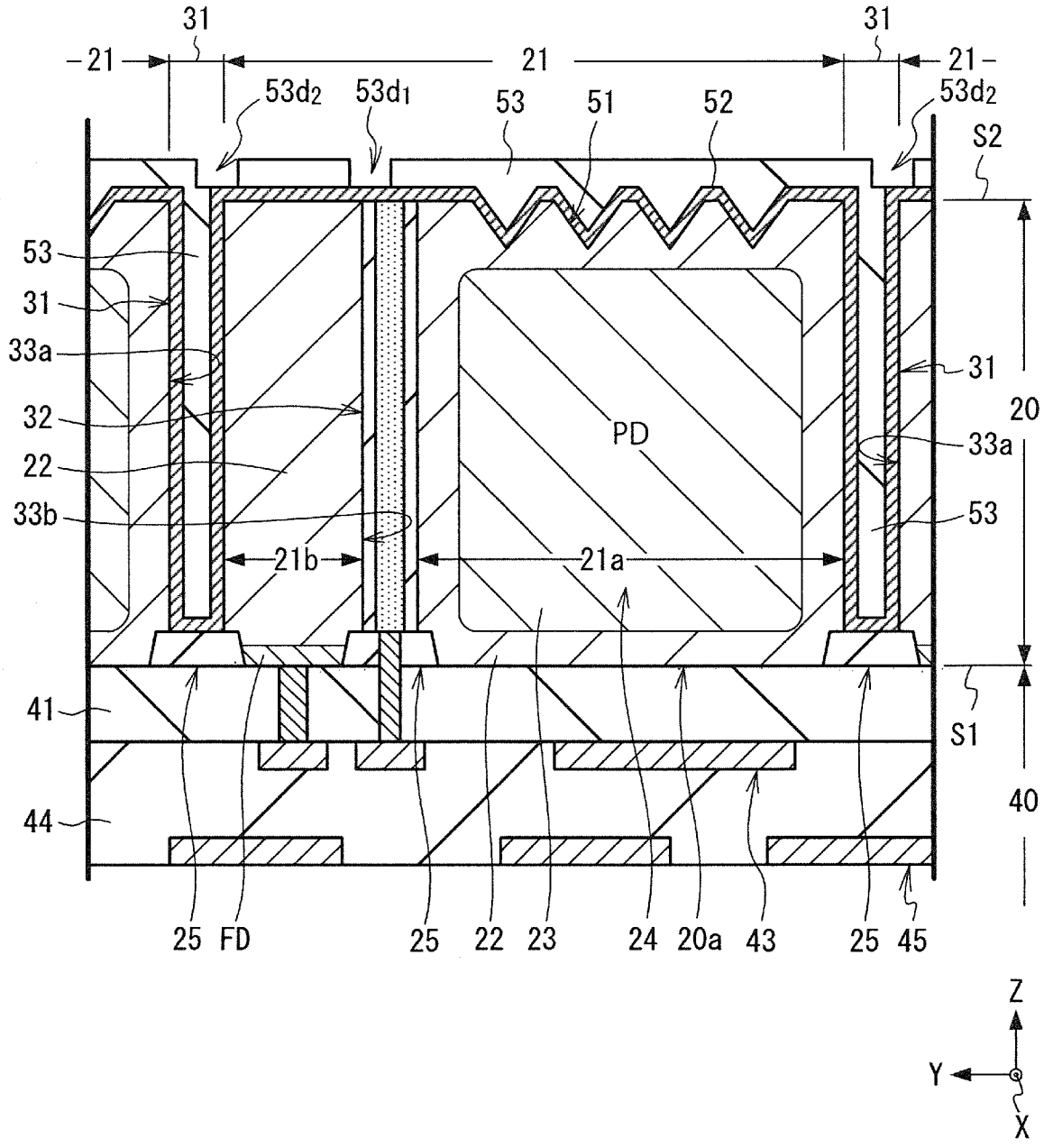
[図33]


X
Z
Y
20
40
S2
S1
31
21
3 (3X2)
21 (21X2)
3 (3X1)
21 (21X1)
56
55
53J
53
52
51
82d1
80J
80a
82d2
75J2
75J1
82a
PD
21a
21b
32
FD
24
23
22
53

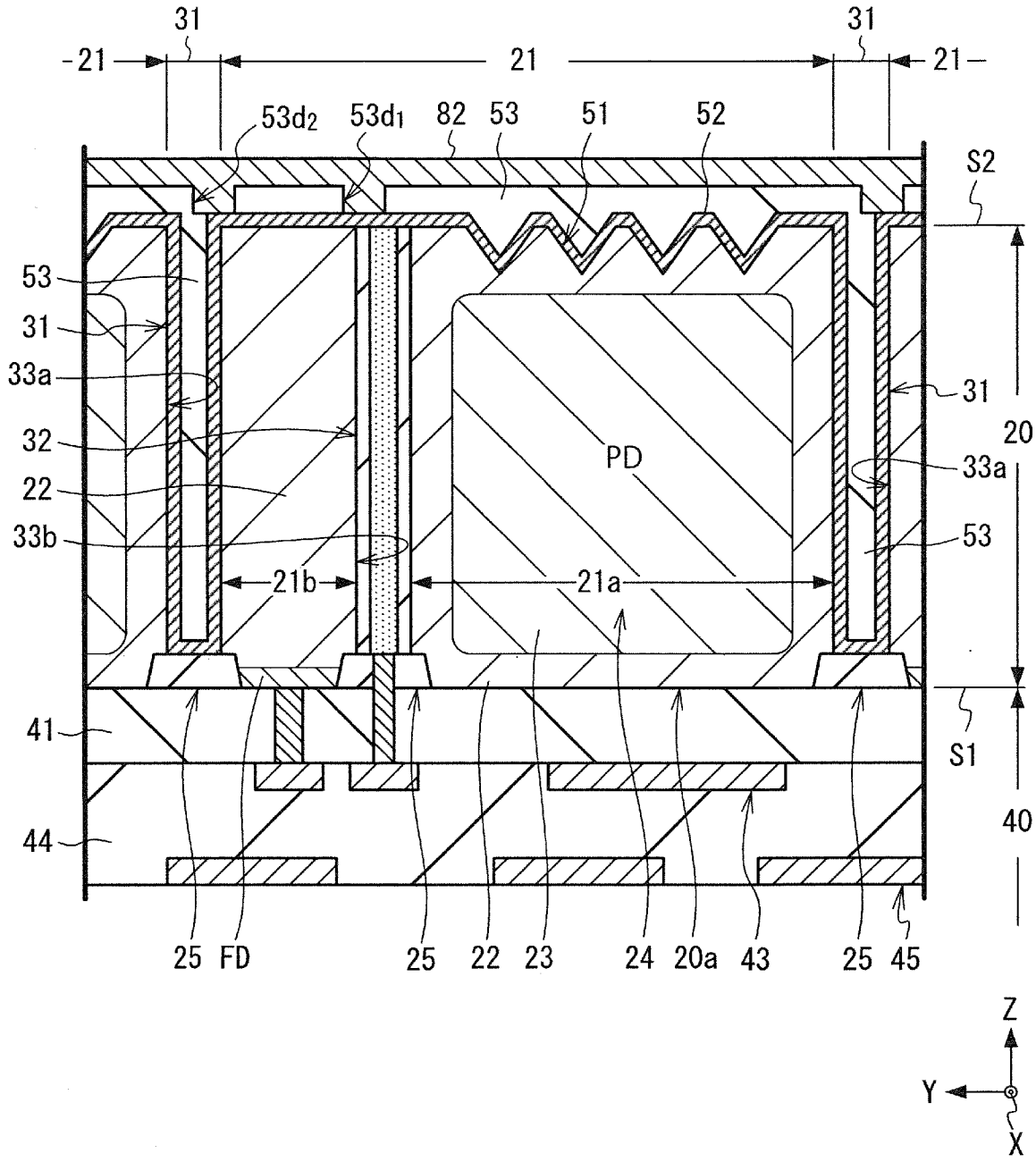
[図34A]


31
31
21
21
21
53
51
52
S2
53
31
33a
32
22
33b
PD
31
33a
53
20
21b
21a
41
S1
40
44
25
FD
43f
43b1
22
23
24
20a
43
25
45
42f
42b1
25
Z
Y
X

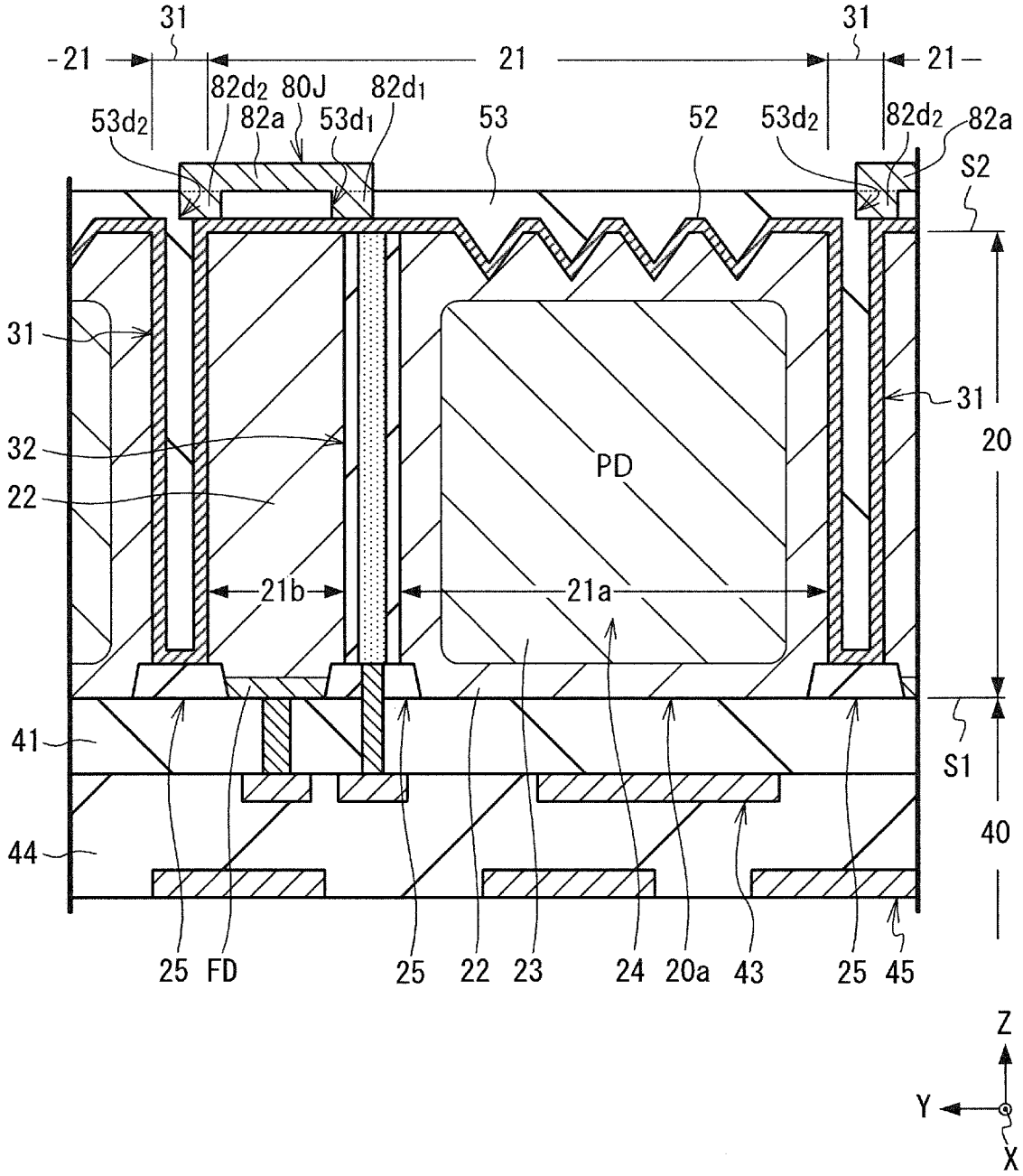
[図34B]


31
21
21
31
21
53d2
53d1
53
51
52
53d2
S2
53
31
33a
32
22
33b
PD
31
20
33a
53
21b
21a
41
S1
44
40
25
FD
25
22
23
24
20a
43
25
45
Z
Y
X

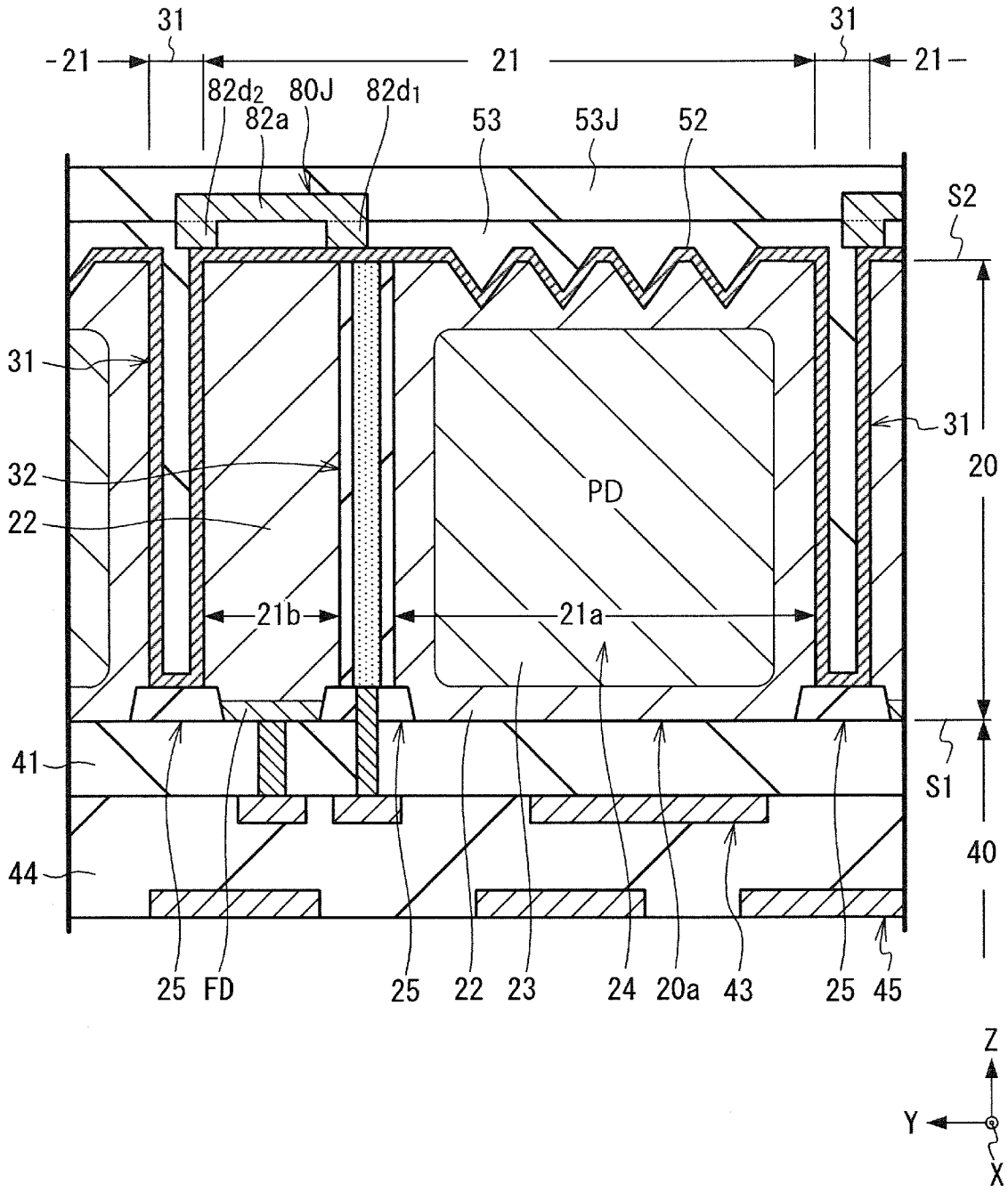
[図34C]


31
21
21
31
21
53d2
53d1
82
53
51
52
S2
53
31
33a
32
22
33b
PD
31
33a
53
20
21b
21a
41
S1
40
44
25
FD
25
22
23
24
20a
43
25
45
Z
Y
X

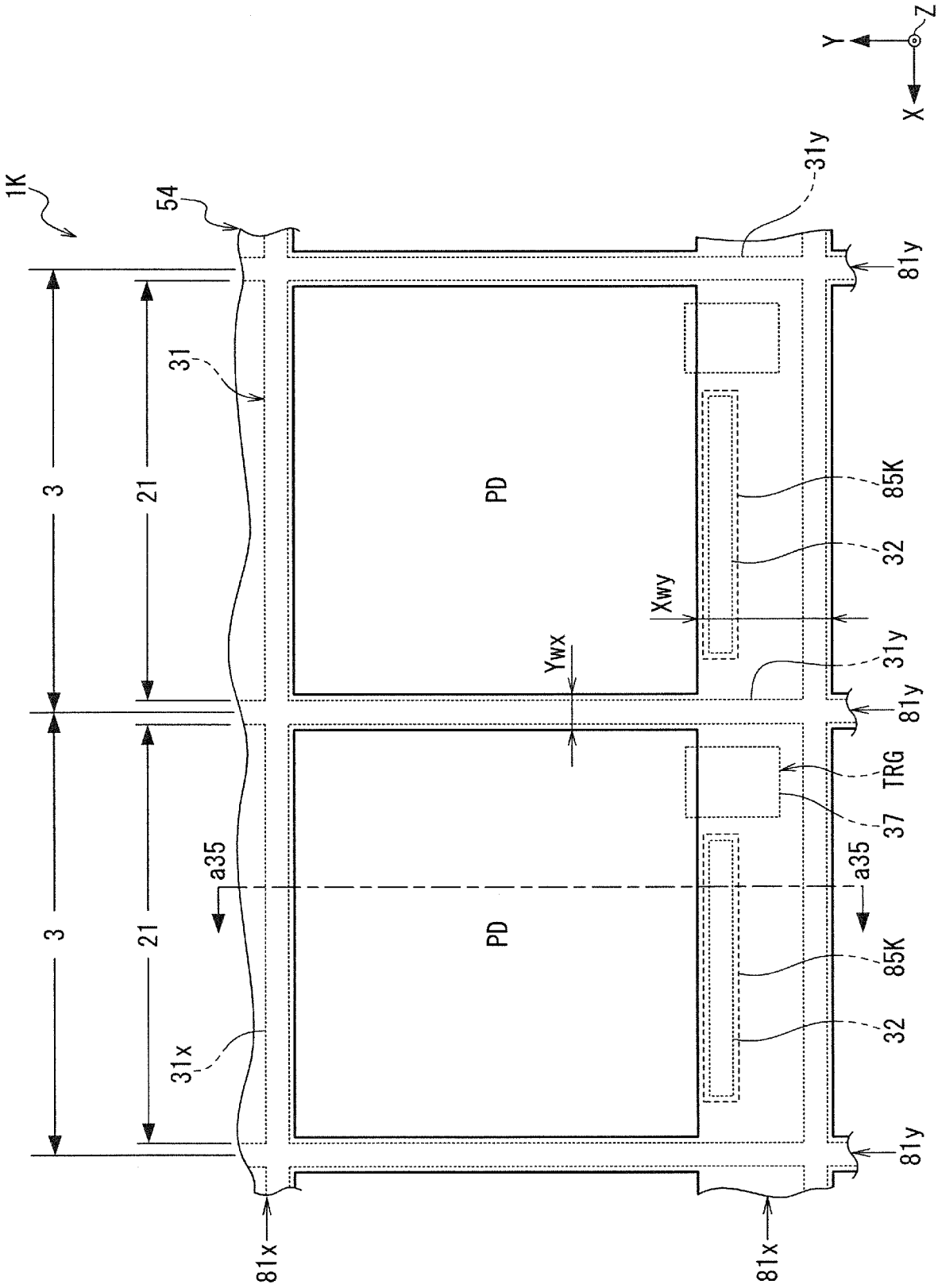
[図34D]


31
21
21
31
21
82d2
80J
82d1
53d2
82a
53d1
53
52
53d2
82d2
82a
S2
31
31
32
22
PD
20
21b
21a
41
S1
40
44
25
FD
25
22
23
24
20a
43
25
45
Z
Y
X

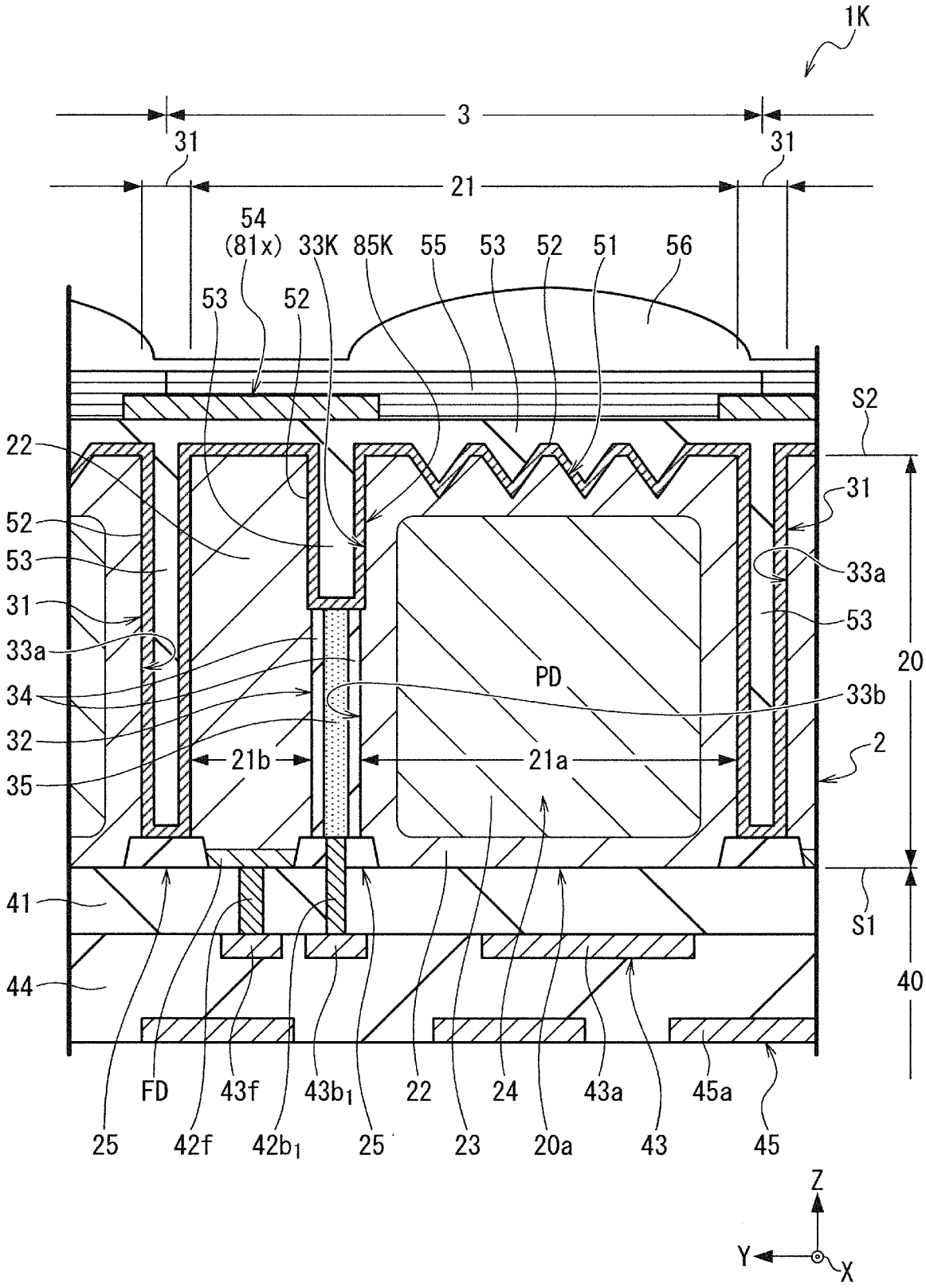
[図34E]


31
21
21
31
21
82d2
80J
82d1
82a
53
53J
52
S2
31
31
32
22
PD
20
21b
21a
41
S1
40
44
25
FD
25
22
23
24
20a
43
25
45
Z
Y
X

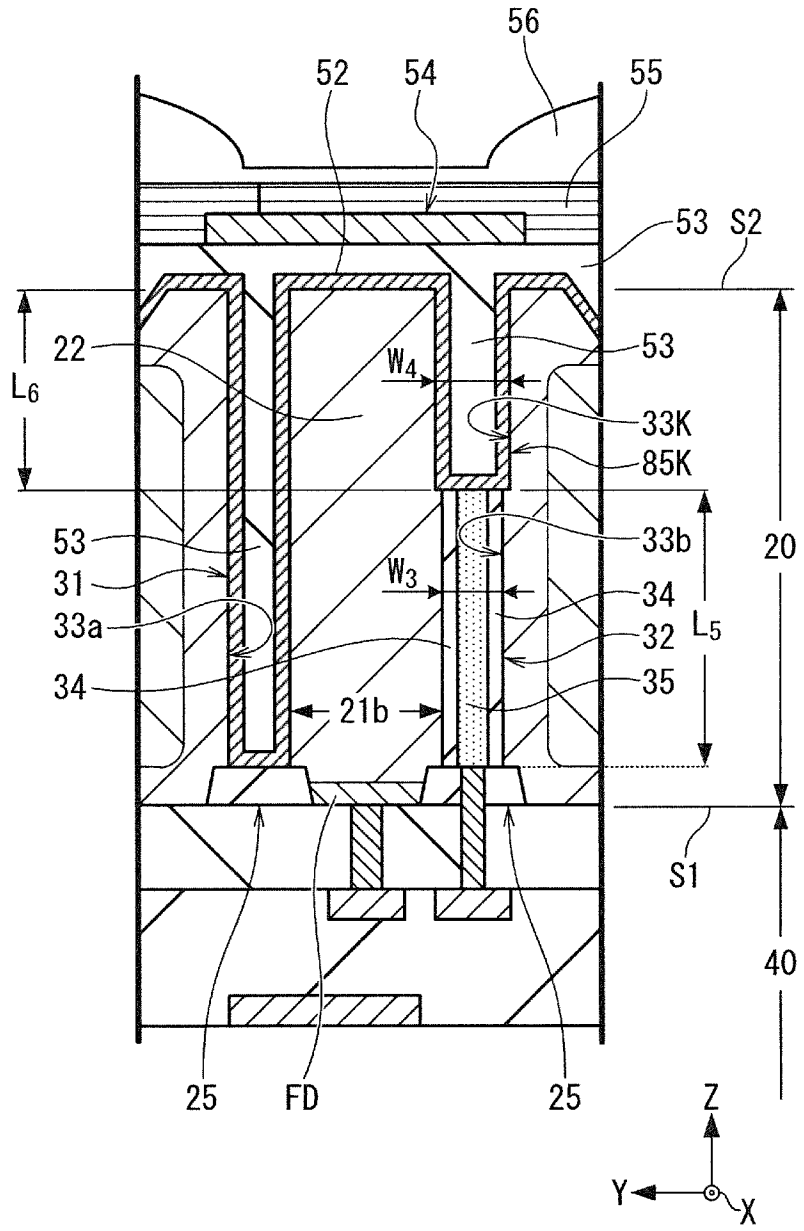
[図35]


Z
Y
X
1K
54
31y
81y
31
3
21
PD
85K
32
Xwy
Ywx
31y
81y
TRG
37
a35
a35
PD
85K
32
3
21
31x
81y
81x
81x

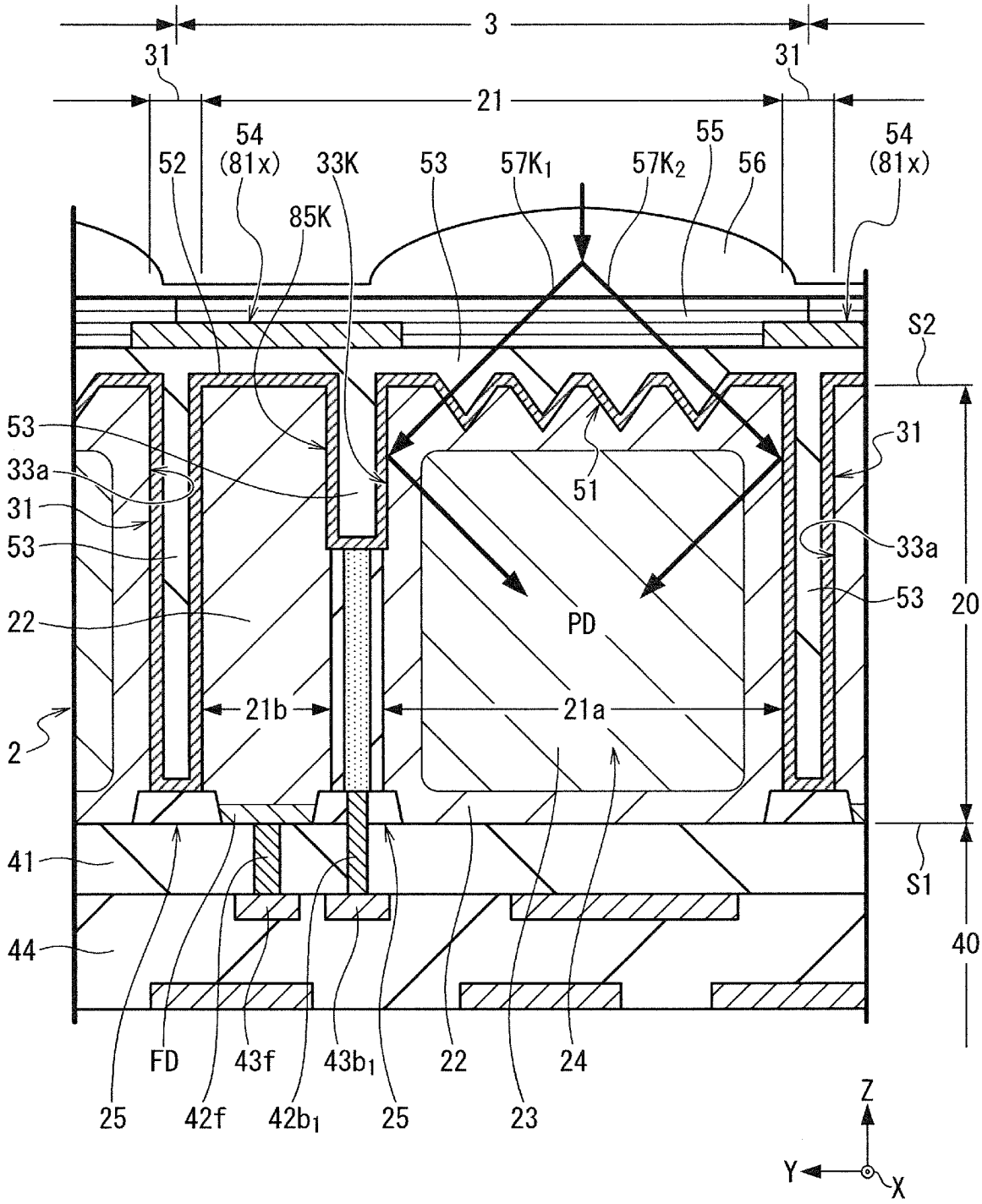
[図36]


1K
3
31
31
21
54
(81x)
33K
85K
55
53
52
51
56
53
52
S2
22
31
52
33a
53
31
53
33a
PD
20
34
33b
32
21b
21a
2
35
41
S1
40
44
FD
43f
43b1
22
24
43a
45a
25
42f
42b1
25
23
20a
43
45
Z
Y
X

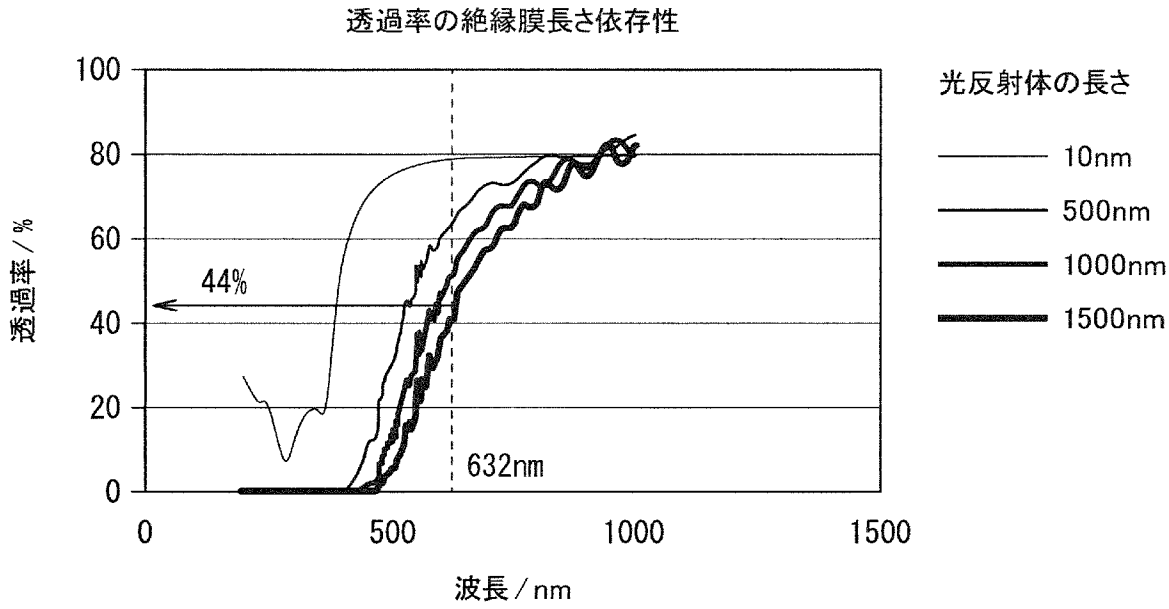
[図37A]


56
52
54
55
53
S2
22
53
W_4
L_6
33K
85K
53
33b
20
31
W_3
34
33a
L_5
32
34
35
21b
S1
40
25
FD
25
Z
Y
X

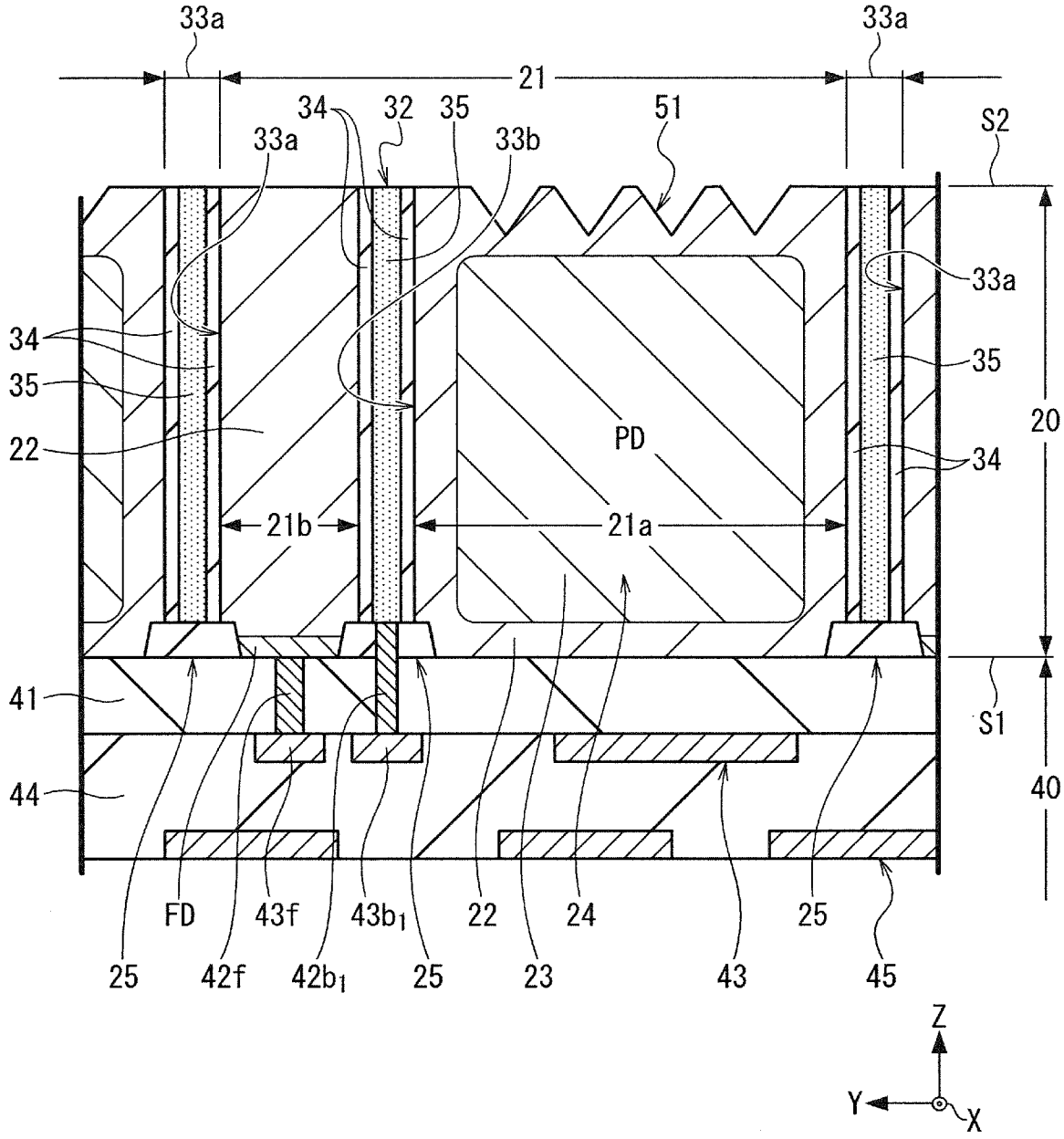
[図37B]


3
31
31
21
54
(81x)
52
33K
53
57K1
57K2
55
56
54
(81x)
85K
S2
53
33a
31
53
22
2
41
44
51
31
33a
53
20
PD
21b
21a
S1
40
FD
43f
43b1
22
24
25
42f
42b1
25
23
Z
Y
X

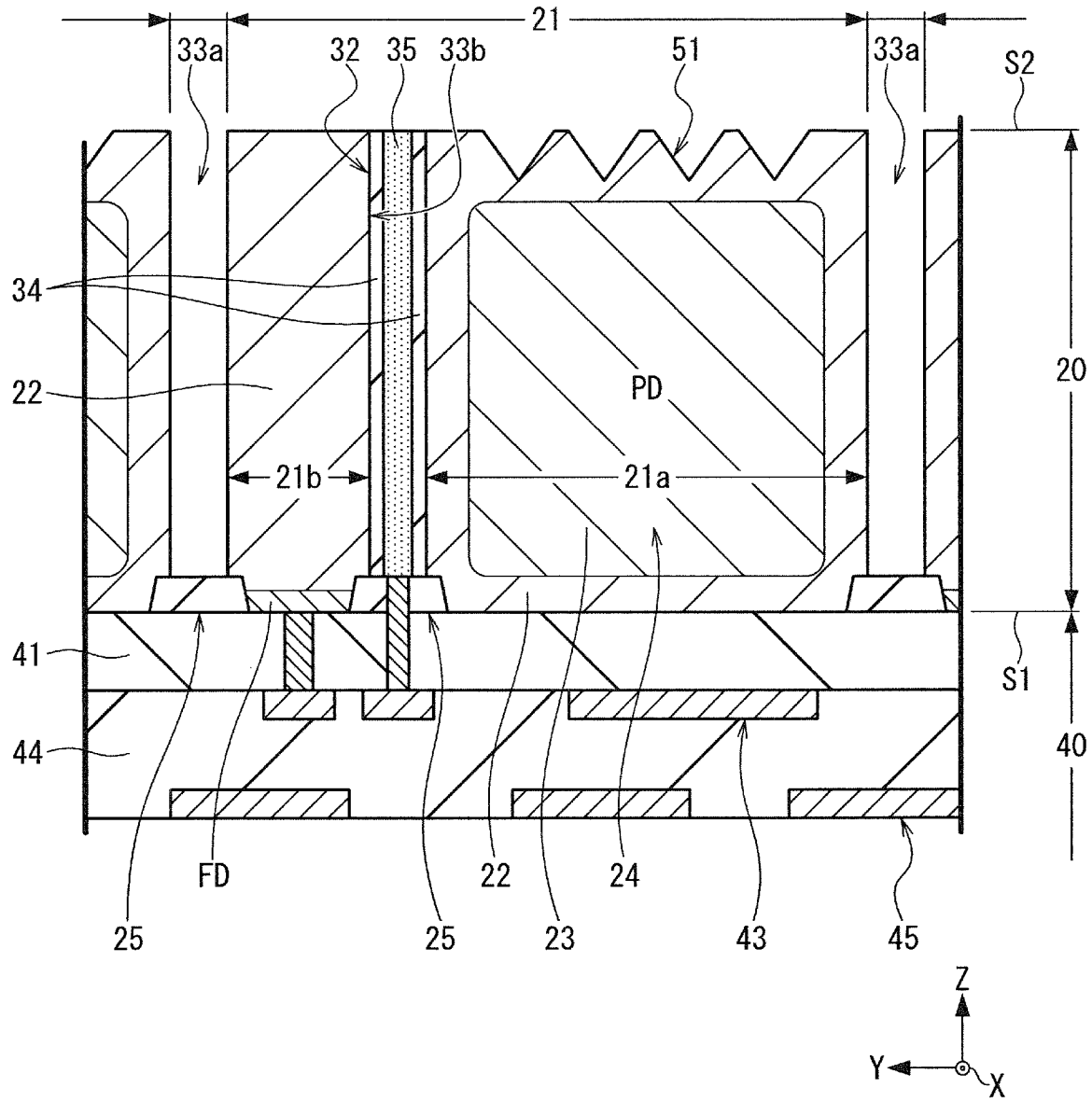
[図37C]


透過率の絶縁膜長さ依存性
100
80
60
40
20
0
透過率／%
44%
632nm
0
500
1000
1500
波長／nm
光反射体の長さ
10nm
500nm
1000nm
1500nm

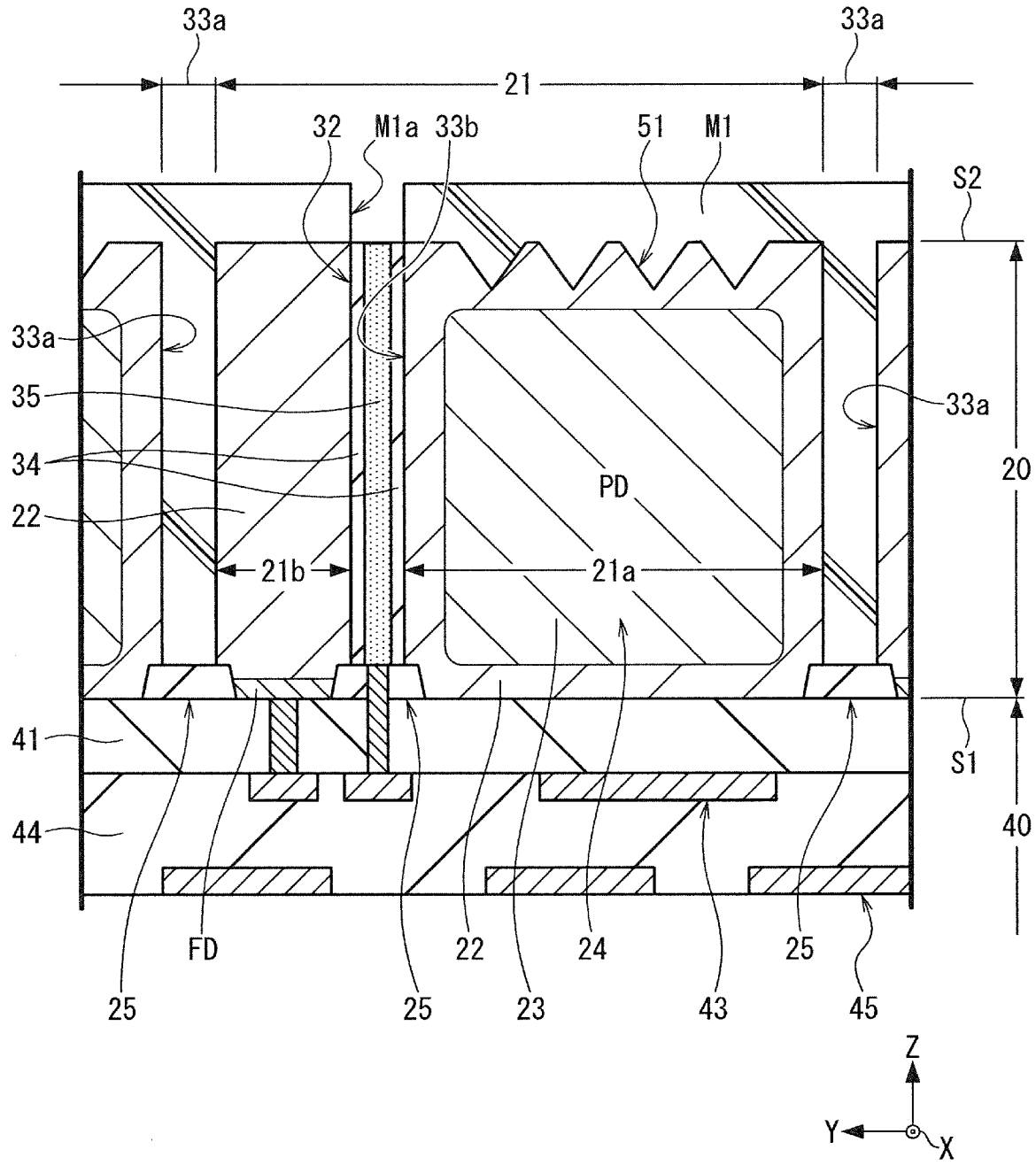
[図38A]


33a
21
33a
34
32
35
51
S2
33a
33b
33a
34
35
22
PD
20
34
21b
21a
41
S1
44
40
FD
43f
43b1
22
24
25
25
42f
42b1
25
23
43
45
Z
Y
X

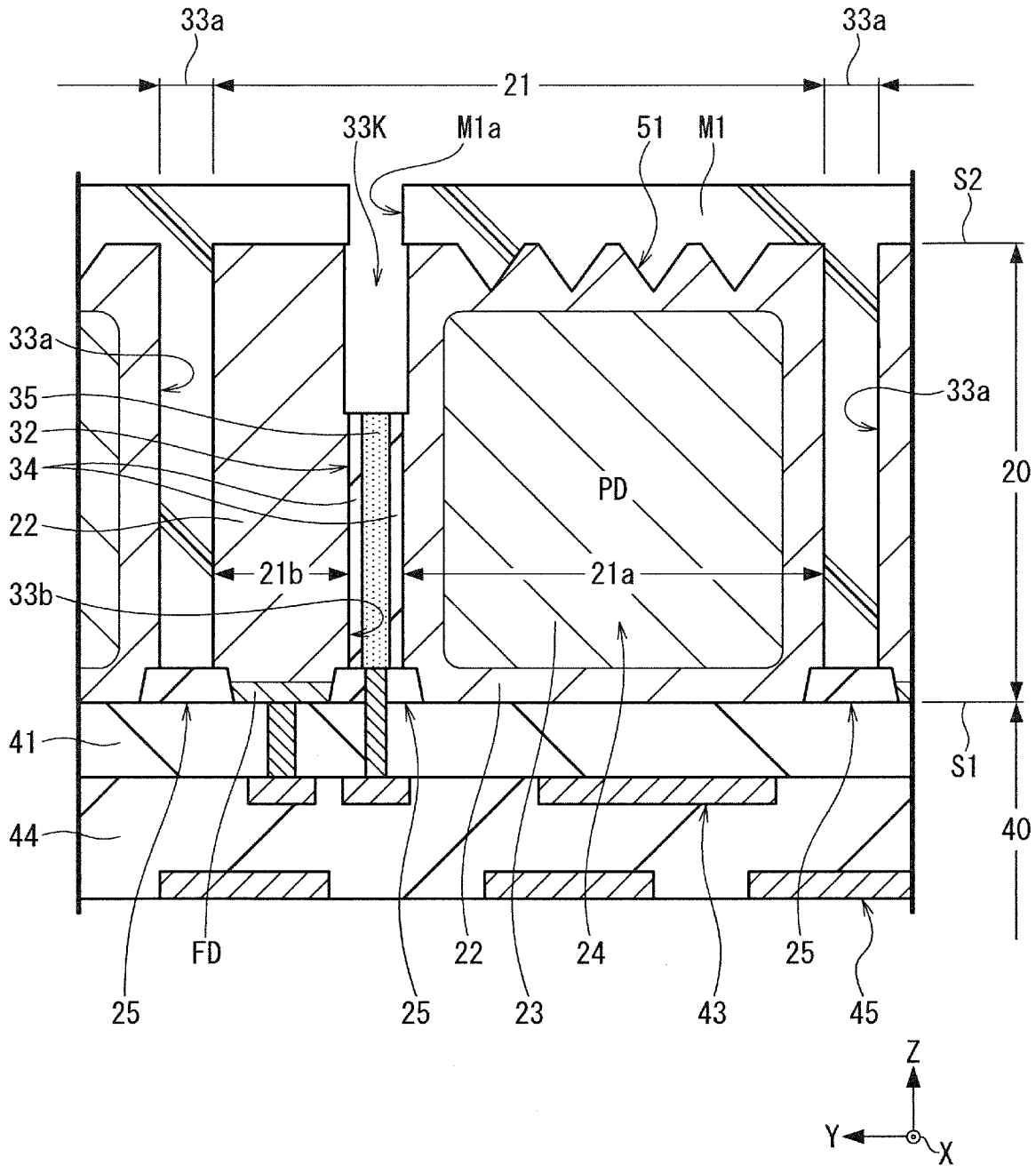
[図38B]


21
33a
32
35
33b
51
33a
S2
34
22
PD
20
21b
21a
41
S1
44
40
FD
22
24
25
25
23
43
45
Z
Y
X

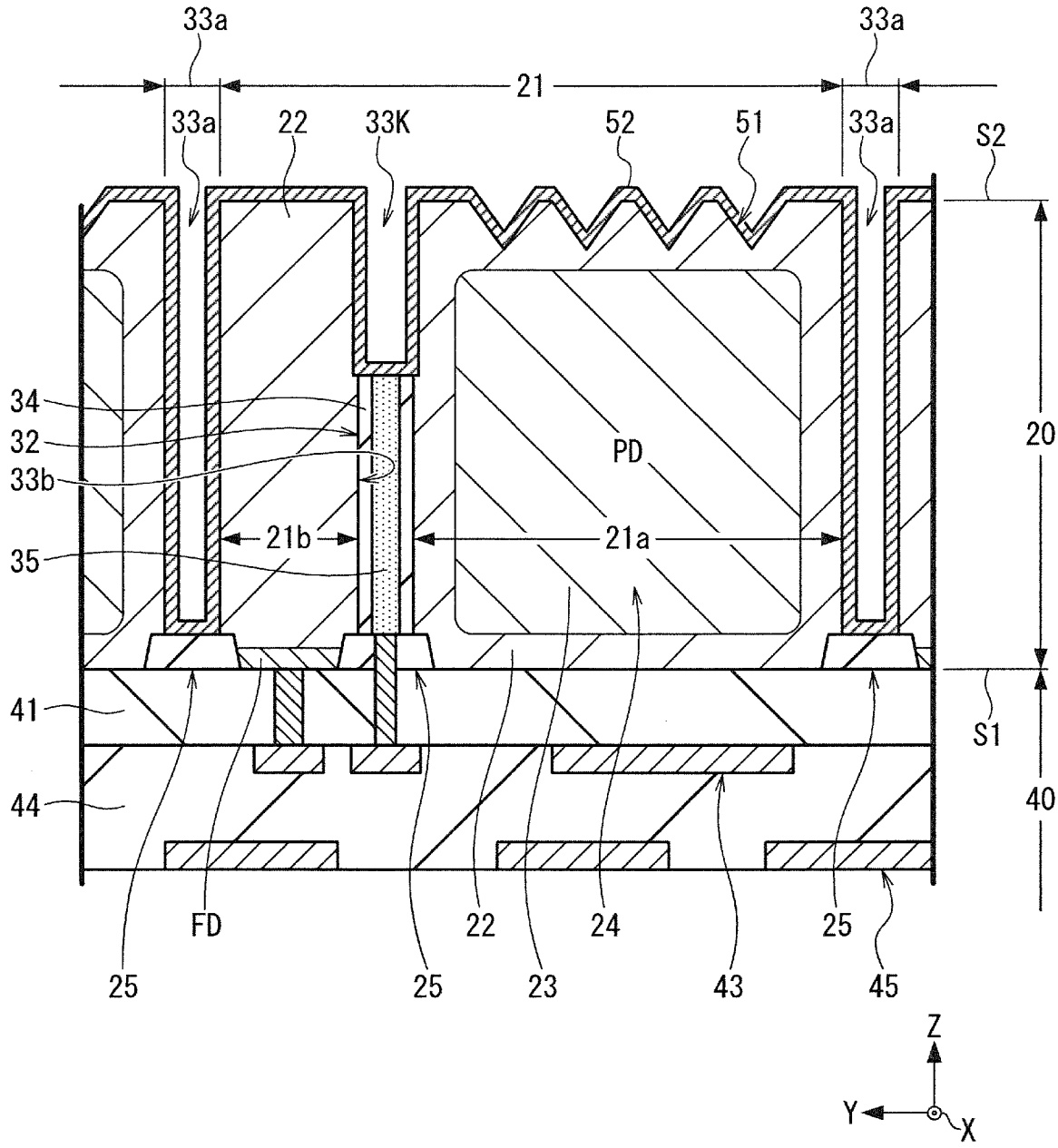
[図38C]


33a
21
33a
32
M1a
33b
51
M1
S2
33a
35
33a
34
22
PD
20
21b
21a
41
S1
44
40
FD
22
24
25
25
25
23
43
45
Z
Y
X

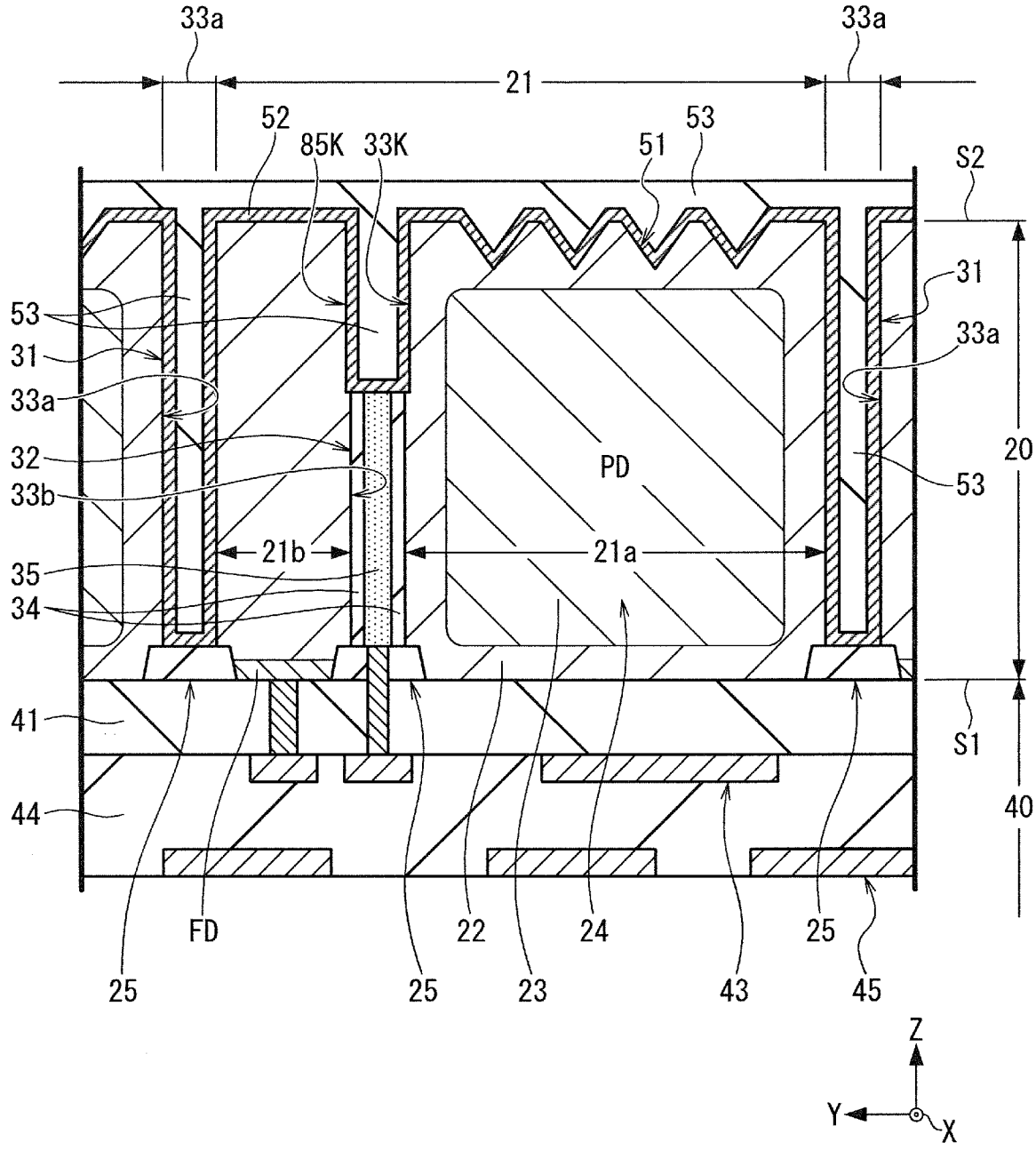
[図38D]


33a
21
33a
33K
M1a
51
M1
S2
33a
35
32
34
22
33b
33a
PD
20
21b
21a
41
S1
44
40
FD
22
24
25
25
25
23
43
45
Z
Y
X

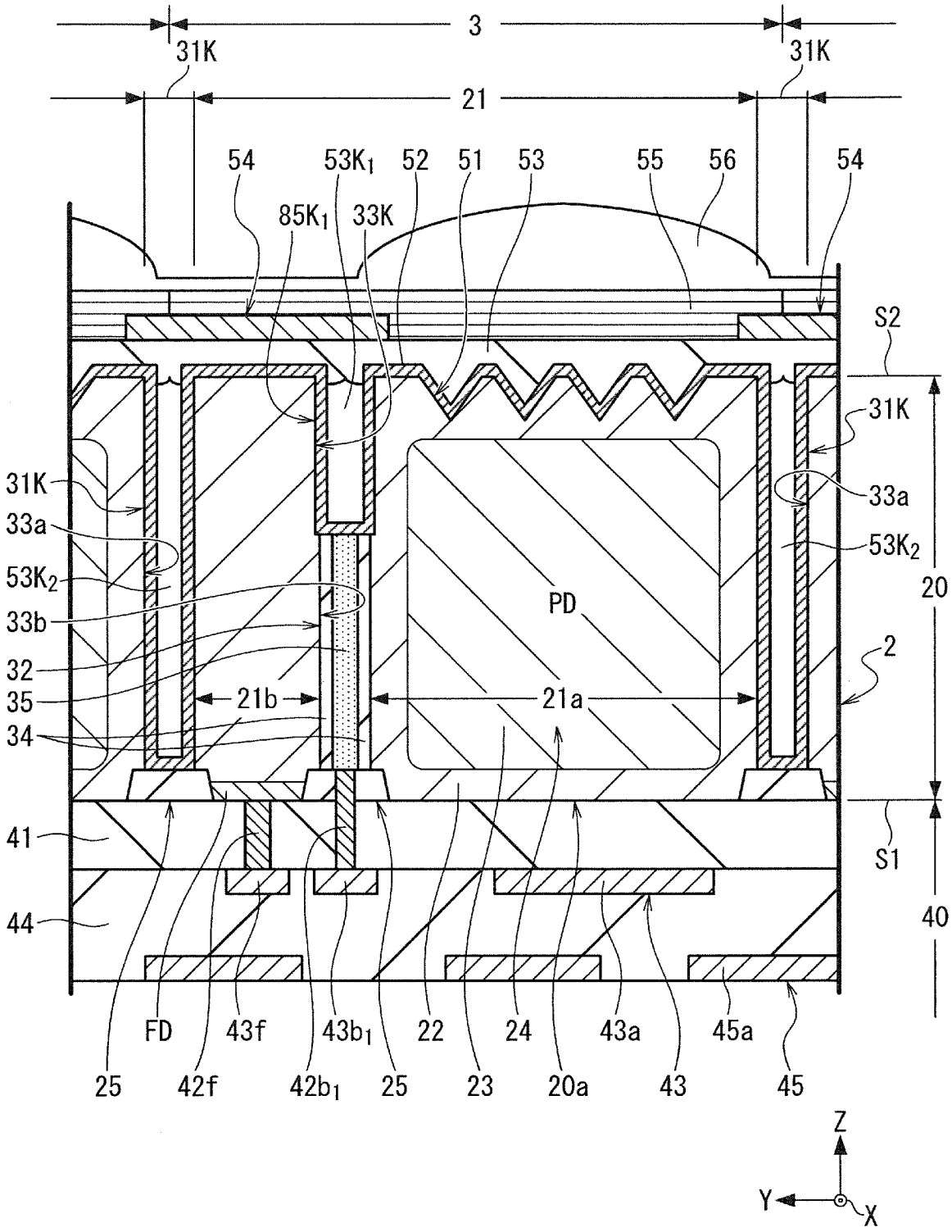
[図38E]


33a
21
33a
33a
22
33K
52
51
33a
S2
34
32
33b
PD
20
21b
21a
35
41
S1
44
40
FD
22
24
25
25
23
43
45
Z
Y
X

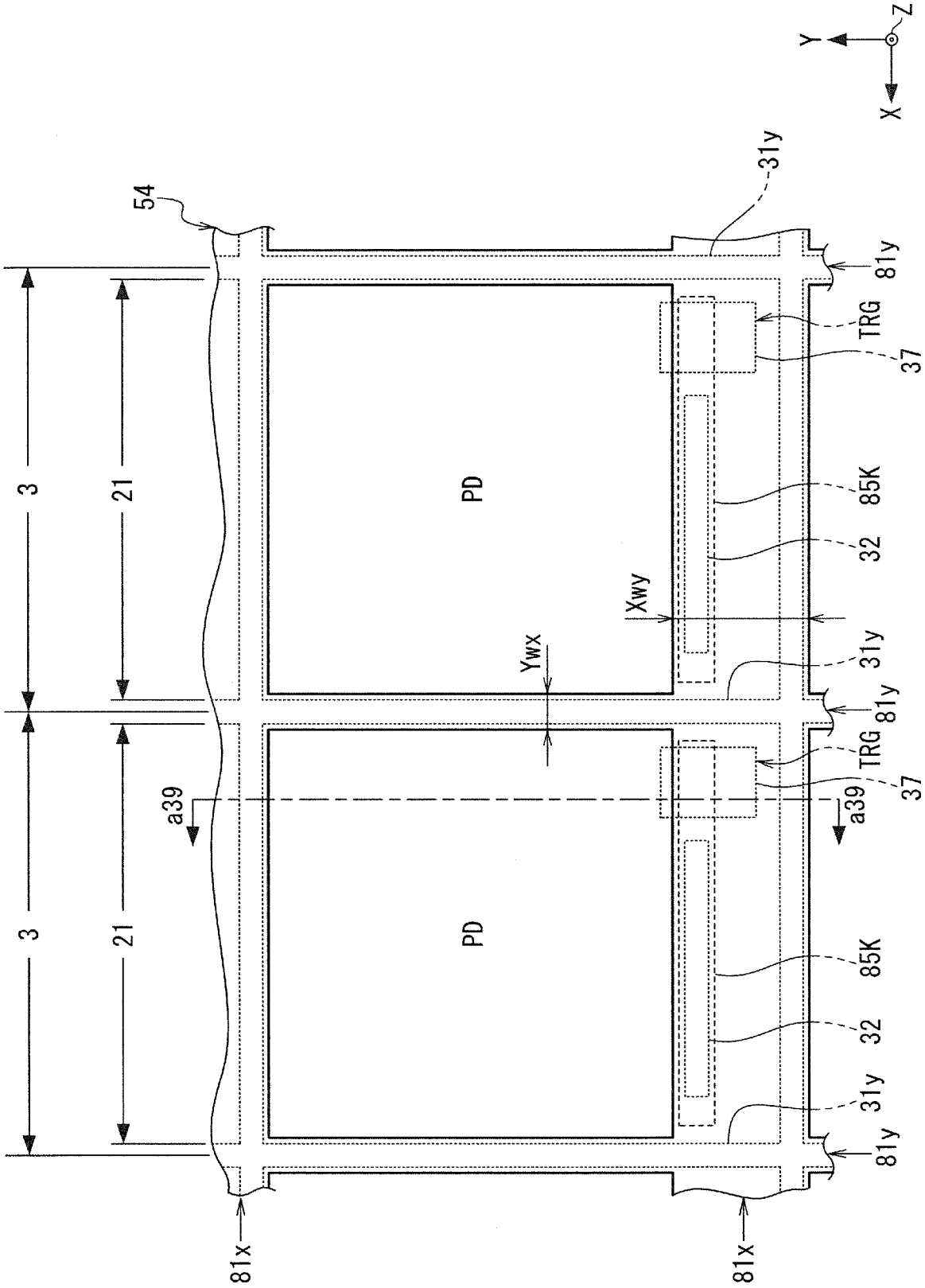
[図38F]


33a
21
33a
52
85K
33K
51
53
S2
31
33a
53
31
33a
32
33b
PD
53
20
21b
21a
35
34
41
S1
44
40
FD
22
24
25
25
23
43
45
25
Z
Y
X

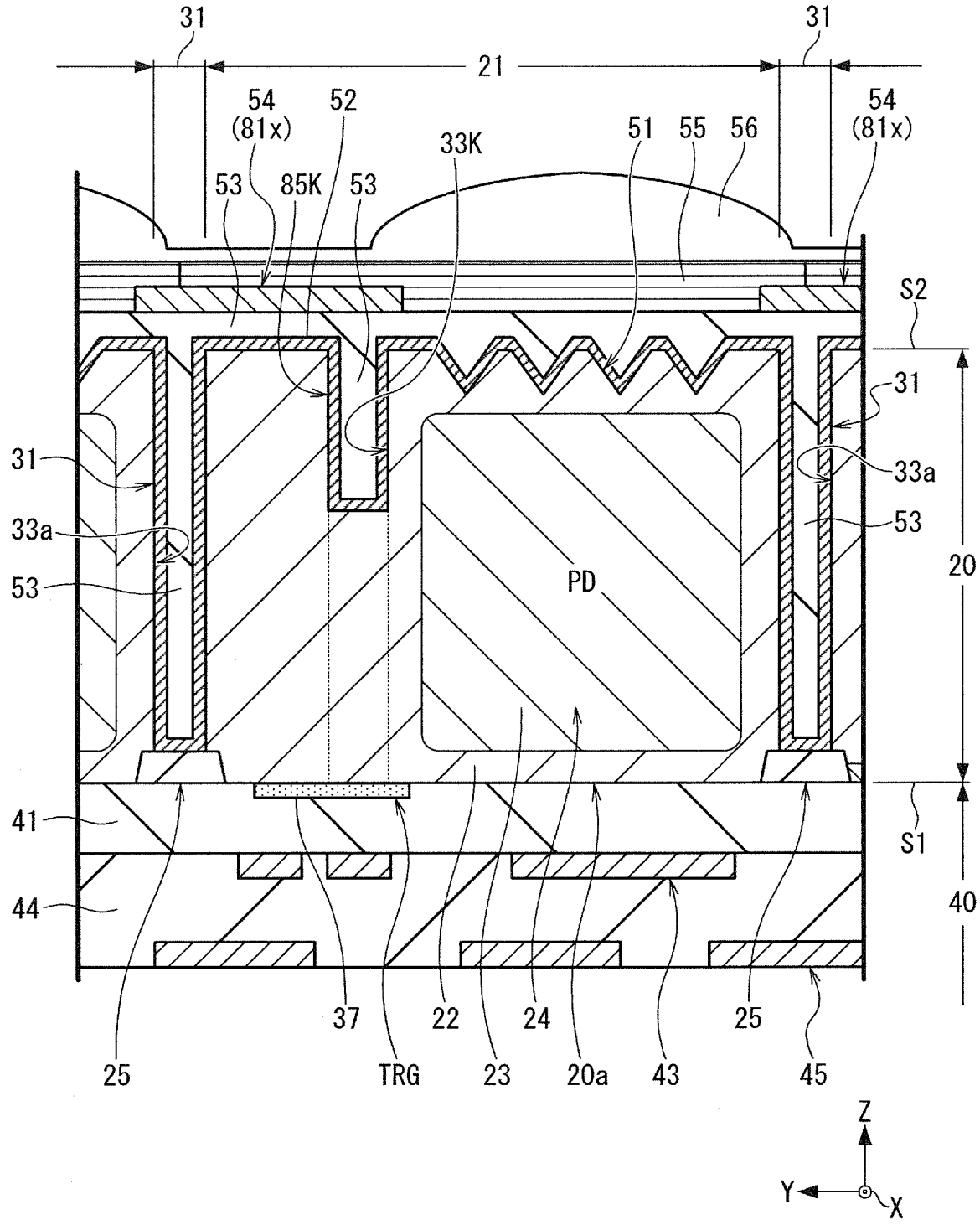
[図39]


3
31K
31K
21
54
53K1
52
51
53
55
56
54
85K1
33K
S2
31K
33a
53K2
20
PD
2
31K
33a
53K2
33b
32
35
34
21b
21a
41
S1
44
40
FD
43f
43b1
22
24
43a
45a
25
42f
42b1
25
23
20a
43
45
Z
Y
X

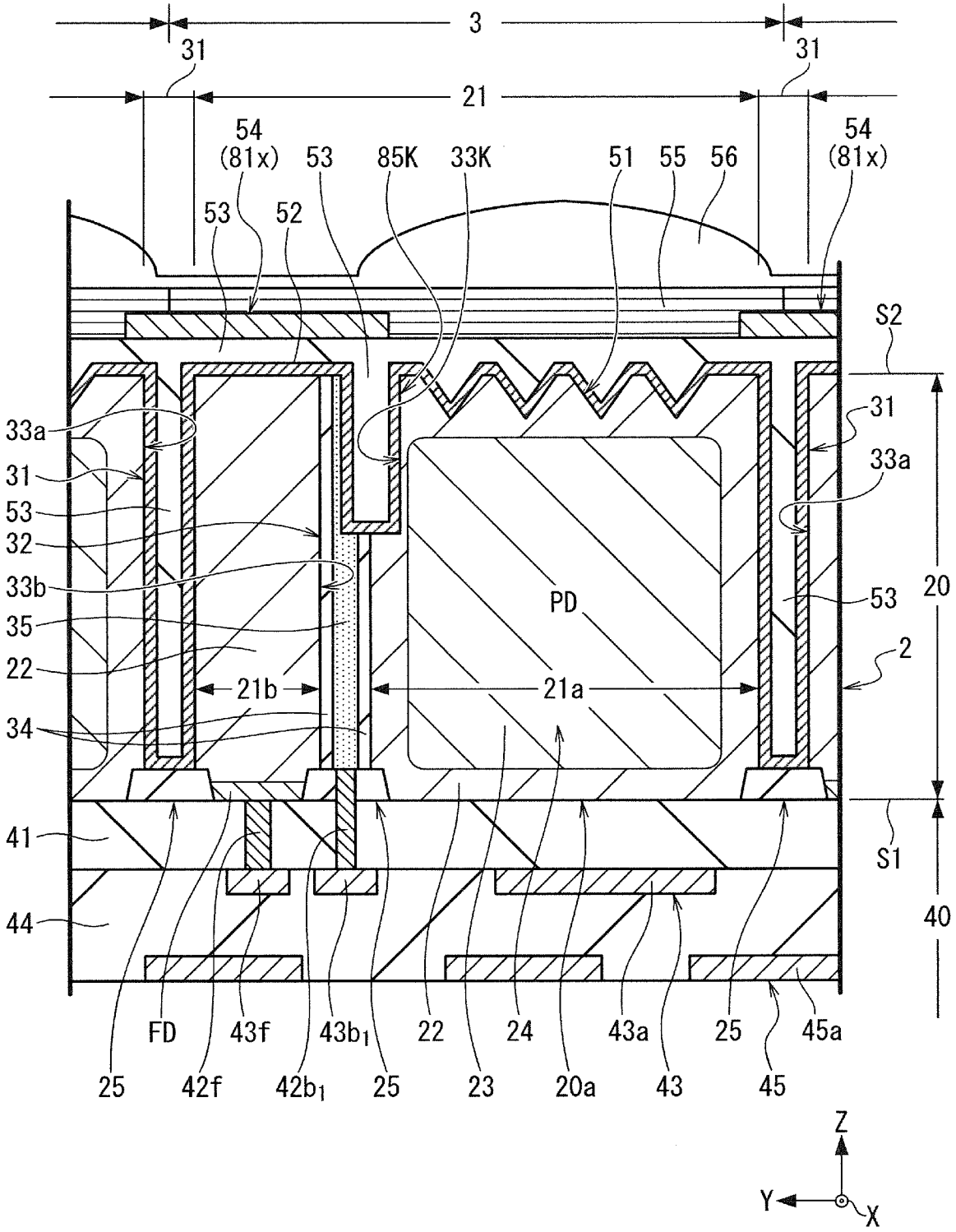
[図40]


Z
Y
X
54
31y
81y
TRG
37
PD
85K
32
Xwy
Ywx
31y
81y
TRG
37
a39
a39
PD
85K
32
31y
81y
81x
81x
3
21
3
21

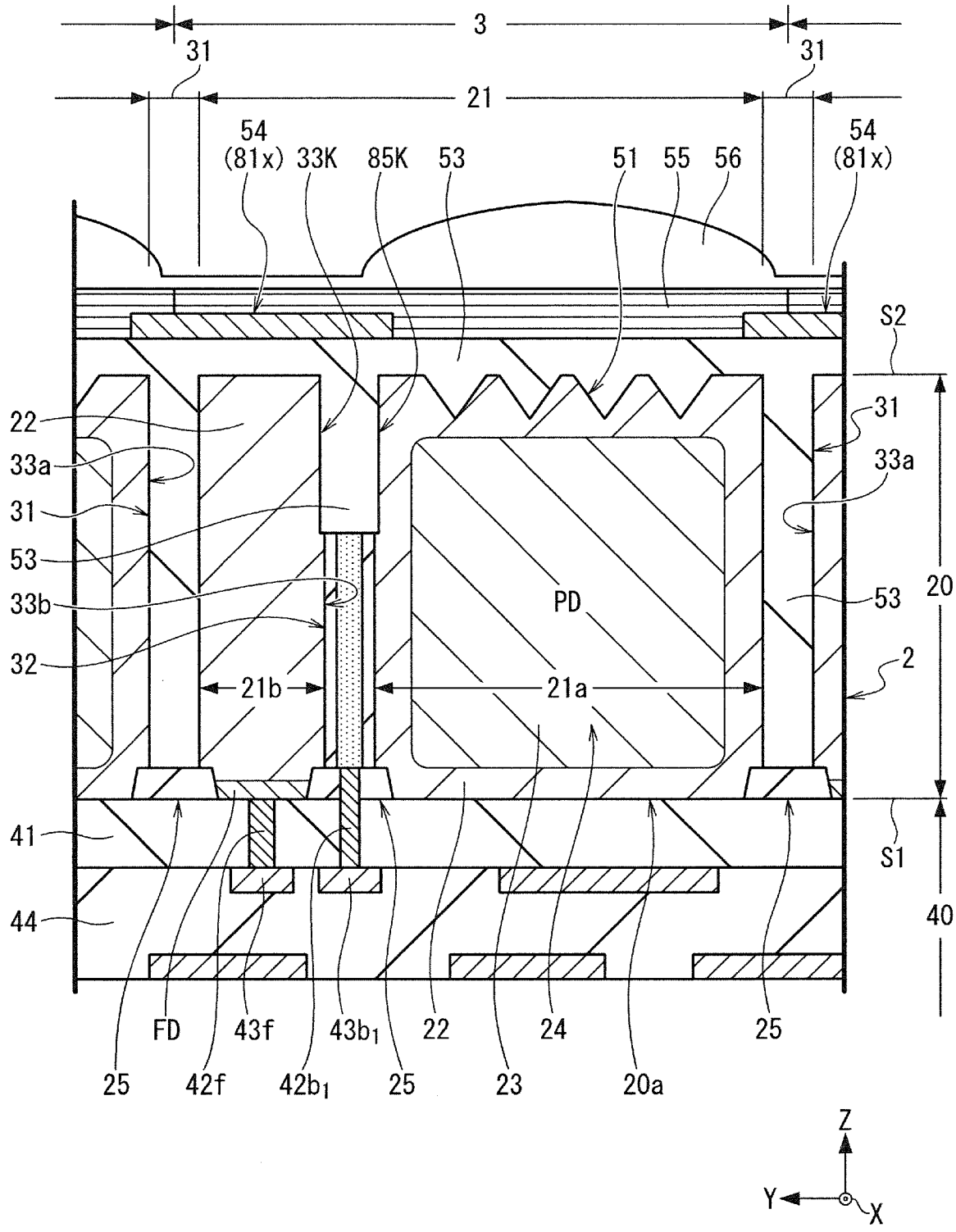
[図41]


31
21
31
54
(81x)
52
33K
51
55
56
54
(81x)
53
85K
53
S2
31
31
33a
33a
53
53
PD
20
41
S1
44
40
37
22
24
25
25
TRG
23
20a
43
45
Z
Y
X

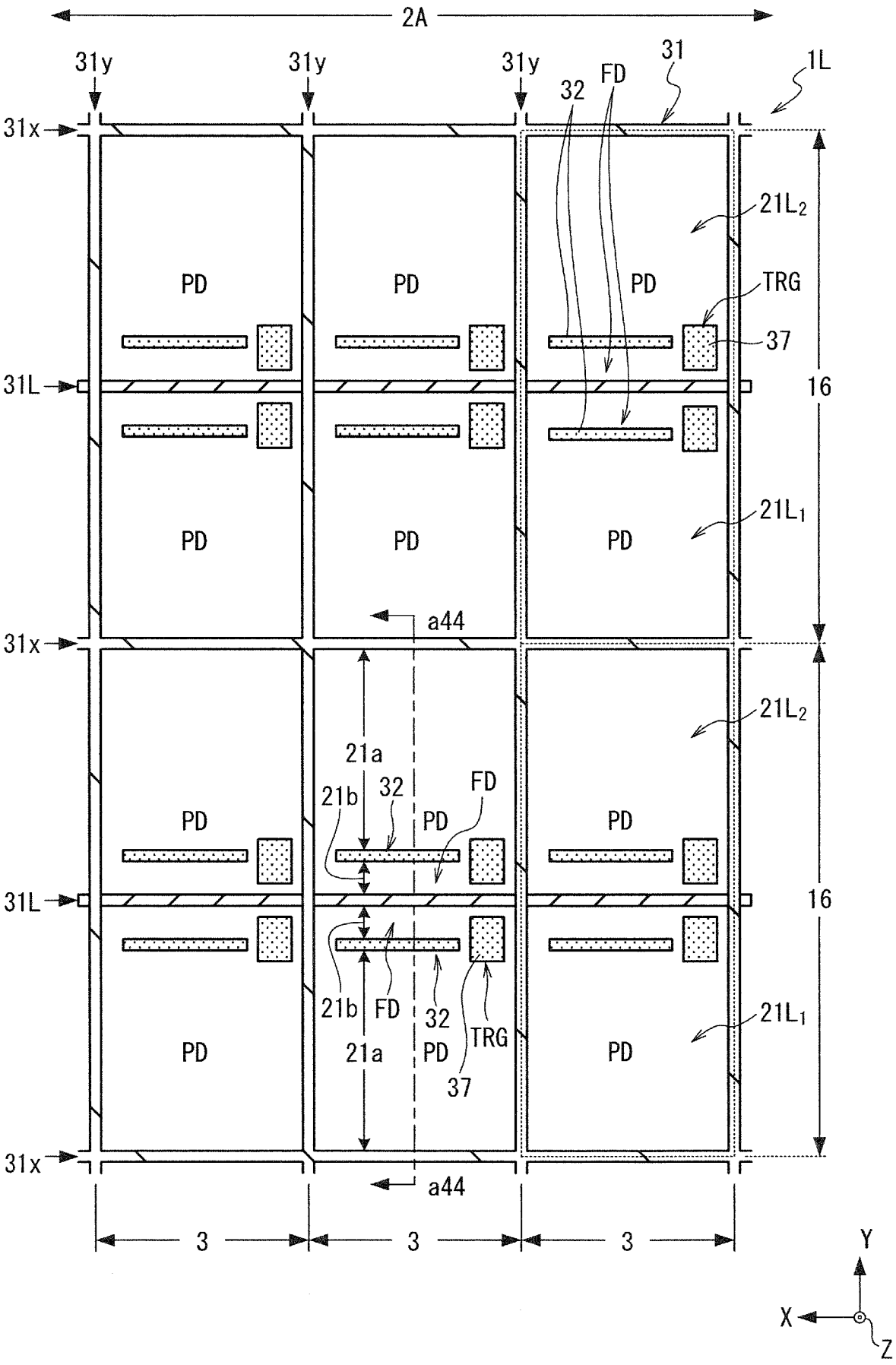
[図42]


3
31
31
21
54
(81x)
53
85K
33K
51
55
56
54
(81x)
53
52
S2
33a
31
53
32
33b
35
22
34
PD
53
20
2
21b
21a
41
S1
44
40
FD
43f
43b1
22
24
43a
25
45a
25
42f
42b1
25
23
20a
43
45
Z
Y
X

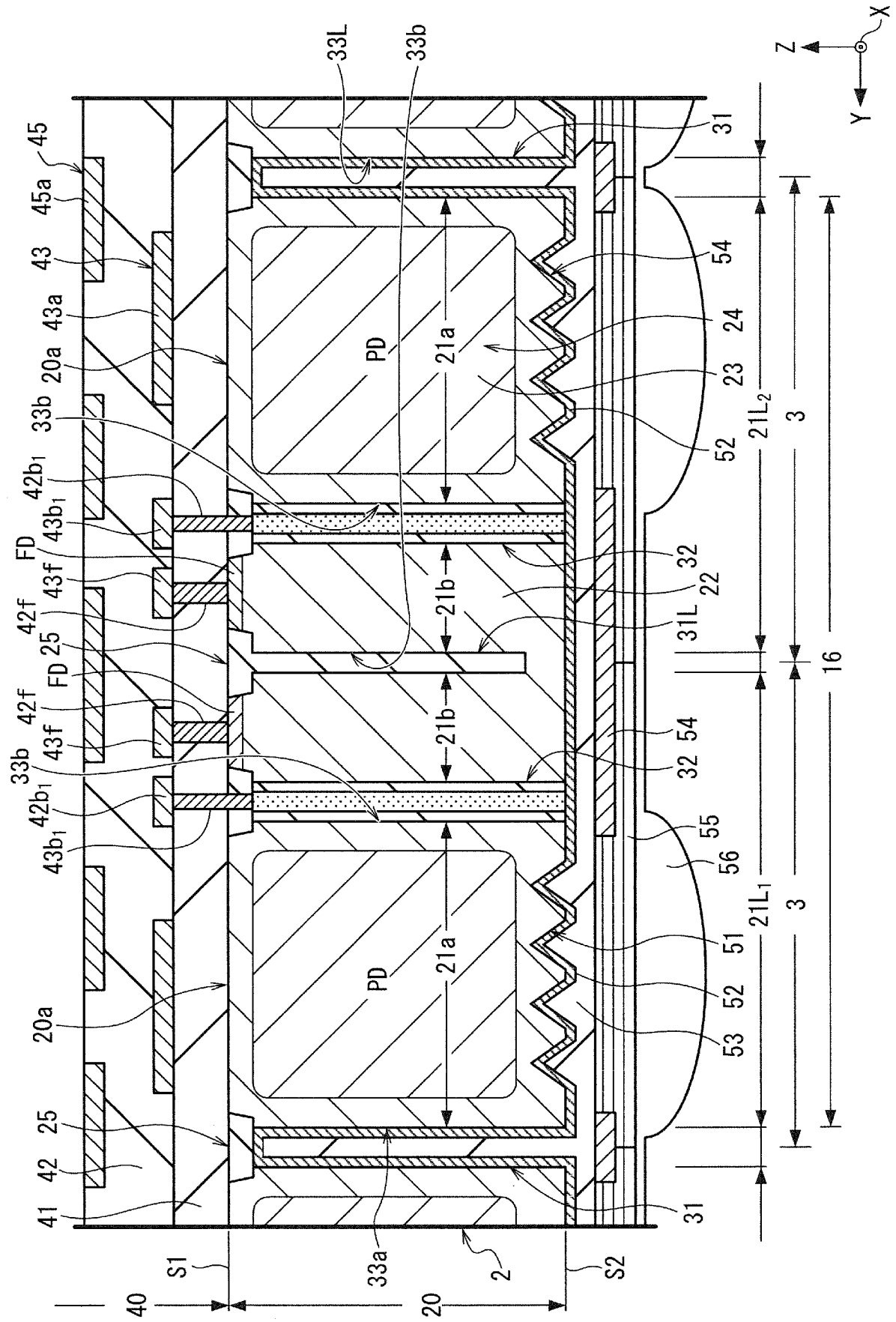
[図43]


3
31
31
21
54
(81x)
33K
85K
53
51
55
56
54
(81x)
S2
22
33a
31
53
33b
32
PD
31
33a
53
20
2
21b
21a
41
44
S1
40
FD
43f
43b1
22
24
25
25
42f
42b1
25
23
20a
Z
Y
X

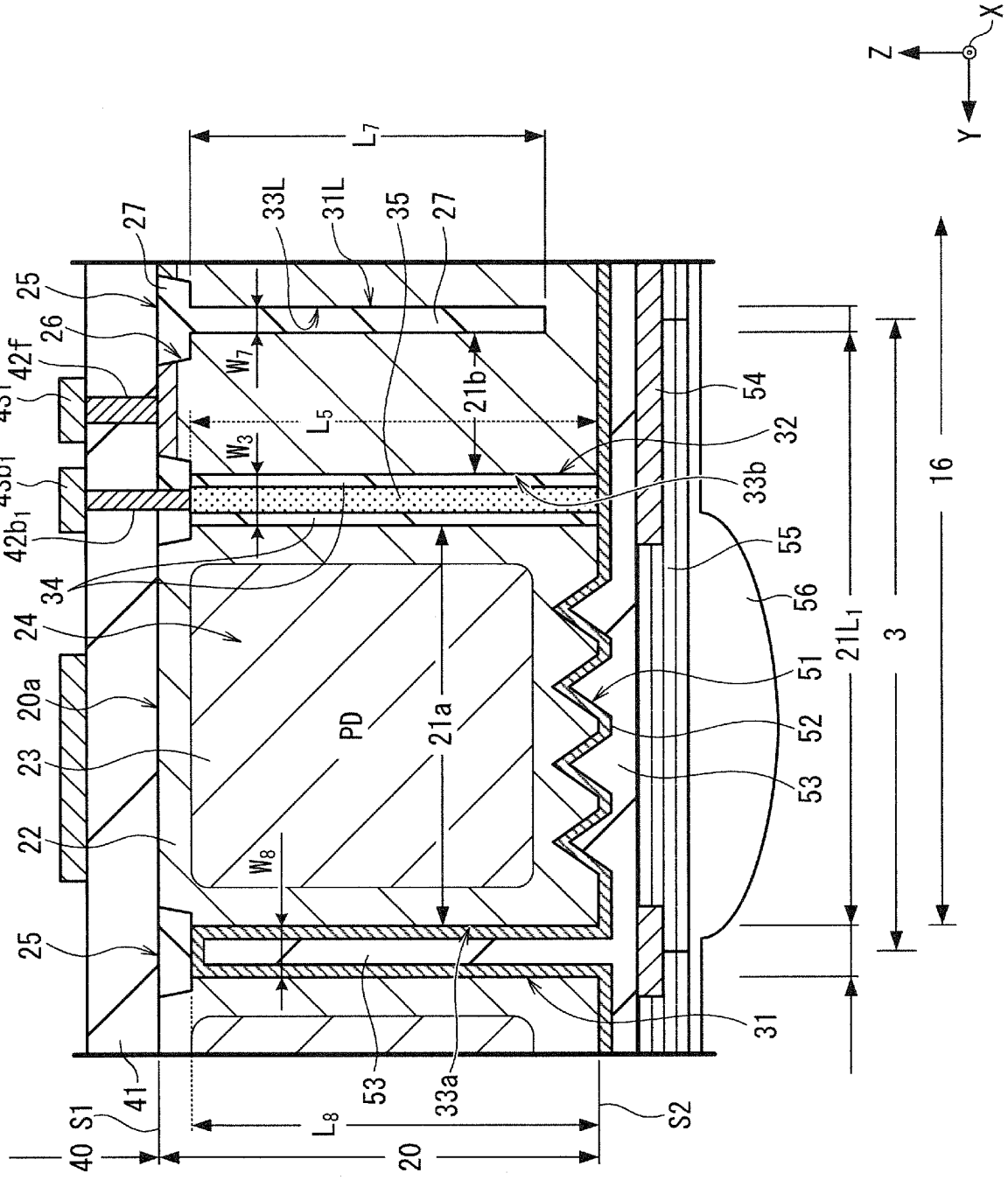
[図44]


2A
31y
31y
31y
31
32
FD
1L
31x
21L2
PD
PD
PD
TRG
37
31L
16
21L1
PD
PD
PD
a44
31x
21L2
21a
21b
32
FD
PD
PD
PD
31L
16
21b
FD
32
TRG
21a
PD
37
PD
PD
21L1
31x
a44
3
3
3
Y
X
Z

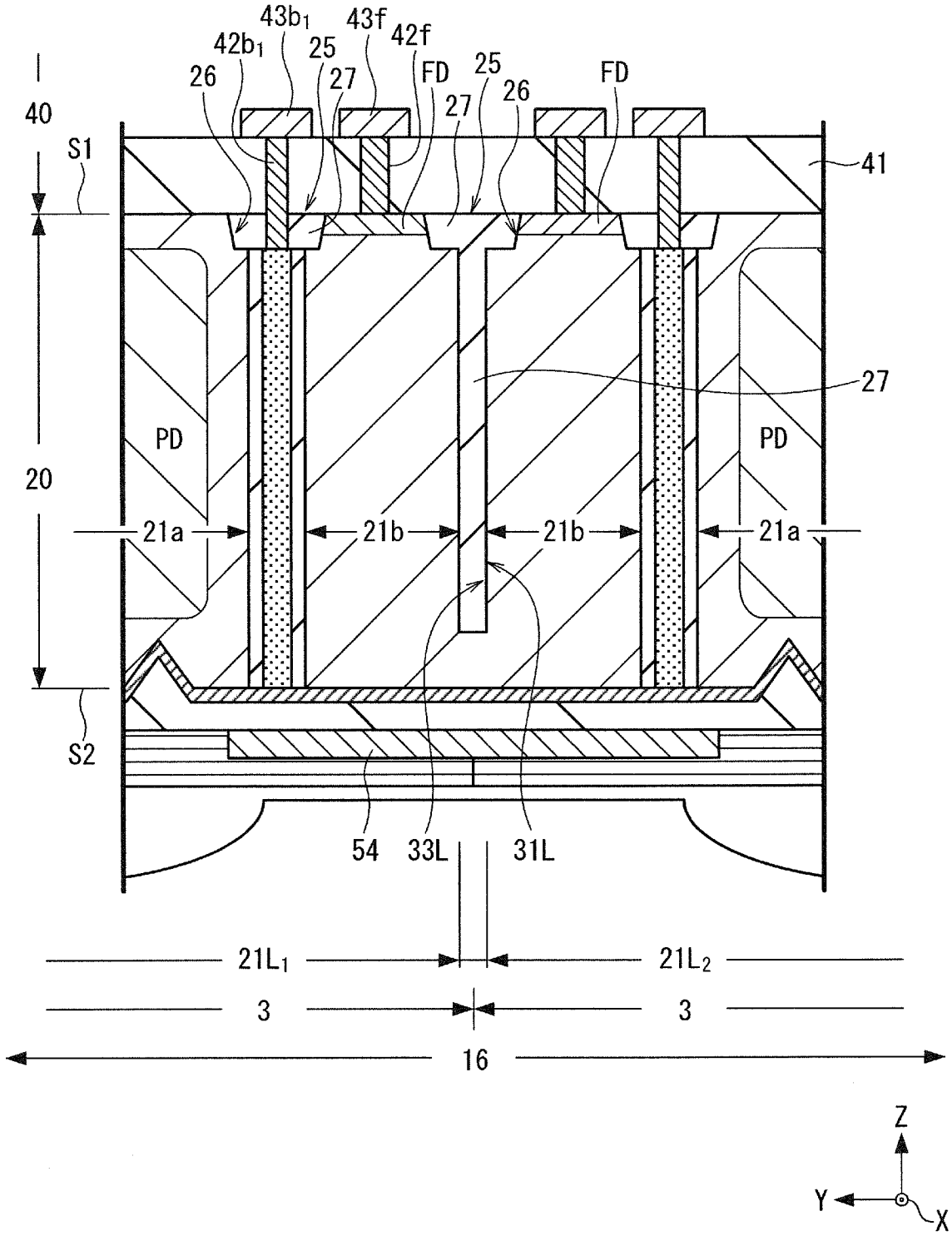
[図45]


33L
33b
Z
X
Y
45
45a
43
43a
20a
33b
42b1
43b1
FD
43f
42f
25
FD
42f
43f
33b
42b1
43b1
20a
25
42
41
PD
21a
21b
21b
PD
21a
31
54
24
23
52
21L2
3
32
22
31L
16
54
32
55
56
3
21L1
51
52
53
31
S1
33a
2
S2
40
20

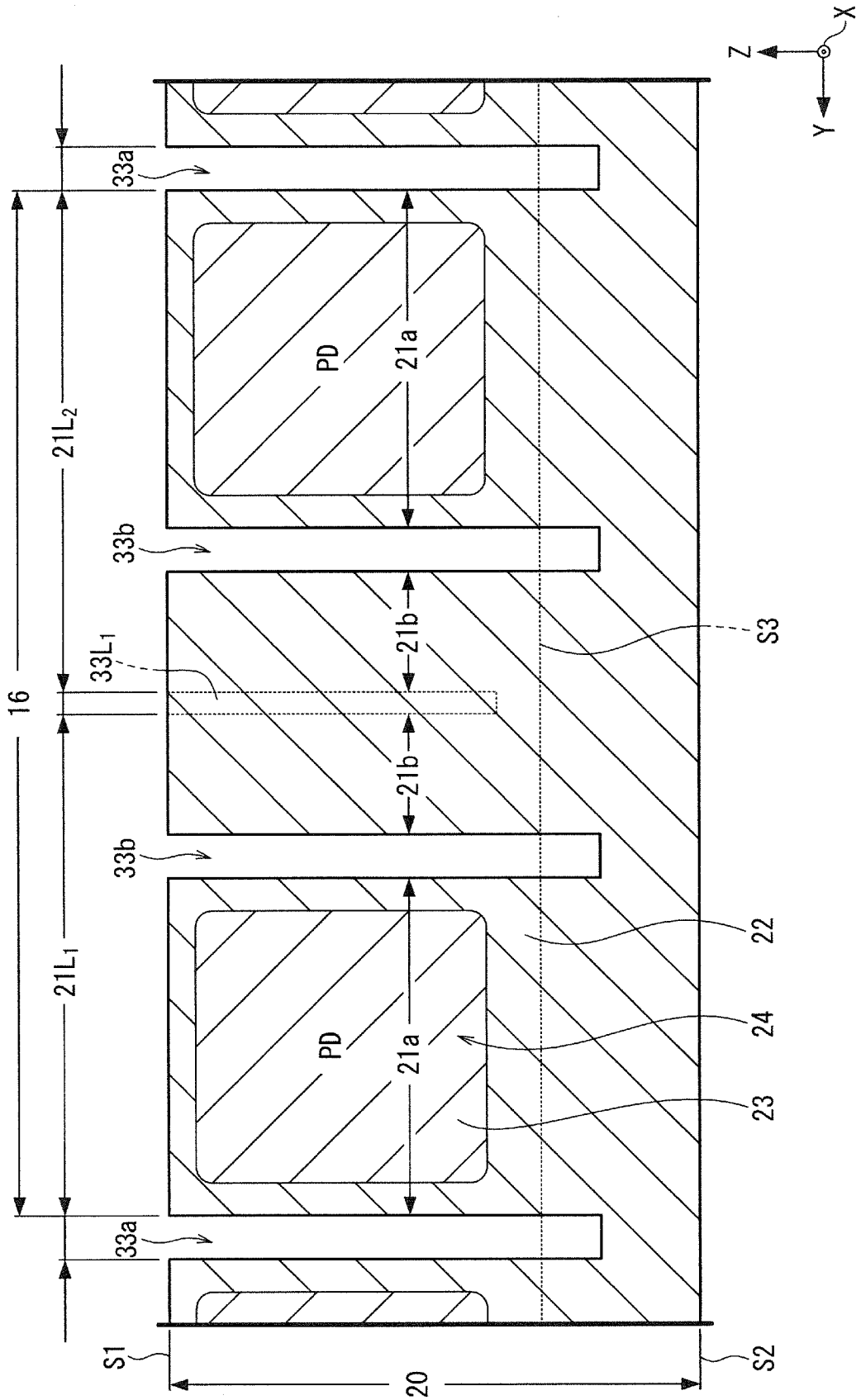
[図46A]


X
Z
Y
L_7
33L
31L
35
27
25
26
42f
43f
$43b_1$
$42b_1$
34
24
20a
23
22
25
W_7
W_3
L_5
21b
W_8
PD
21a
54
32
33b
55
56
51
52
53
$21L_1$
3
16
31
41
S1
40
53
33a
L_8
20
S2

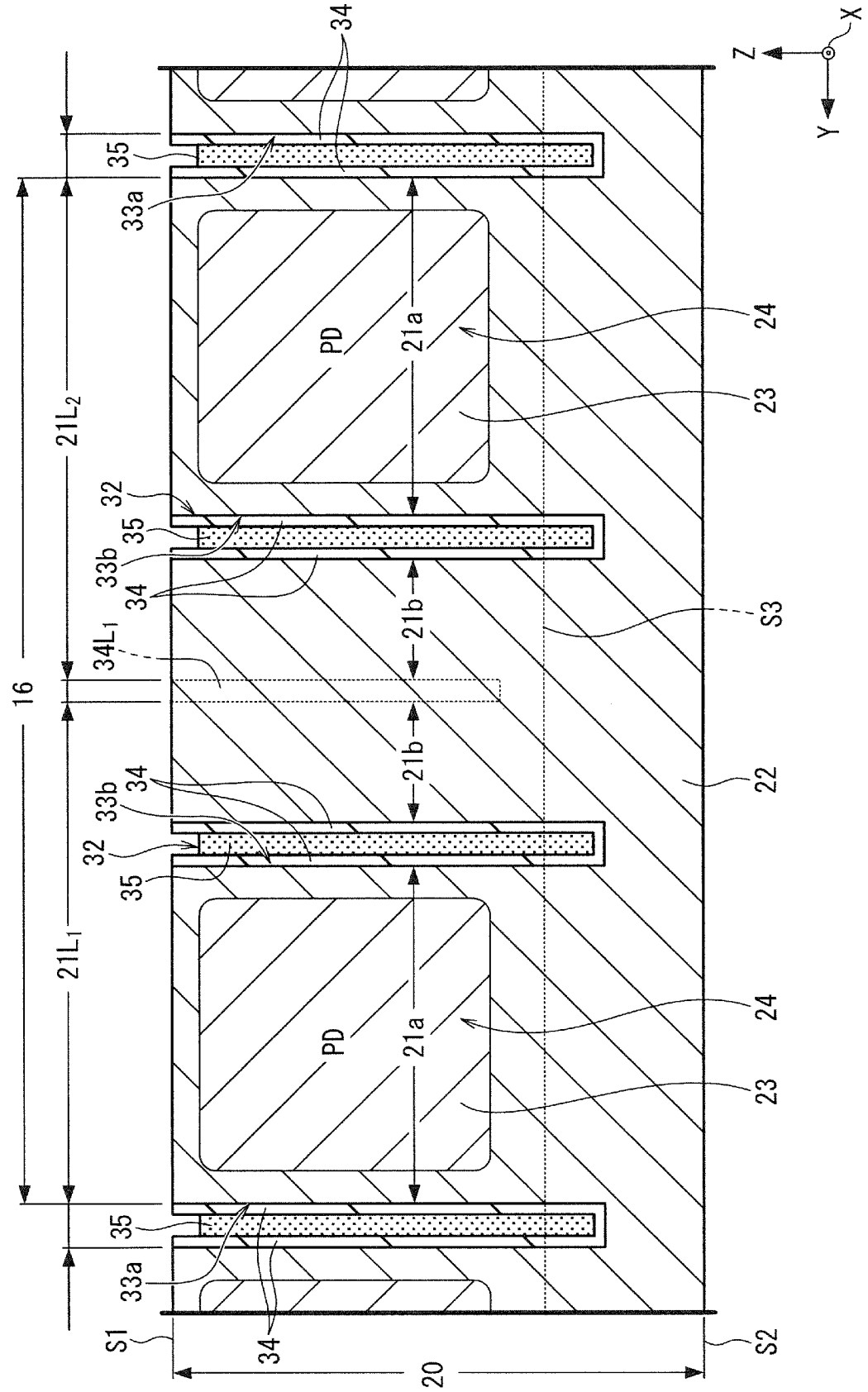
[図46B]


43b1
42b1
43f
42f
25
25
26
26
27
27
FD
FD
40
S1
41
27
PD
PD
20
21a
21b
21b
21a
S2
54
33L
31L
21L1
21L2
3
3
16
Z
Y
X

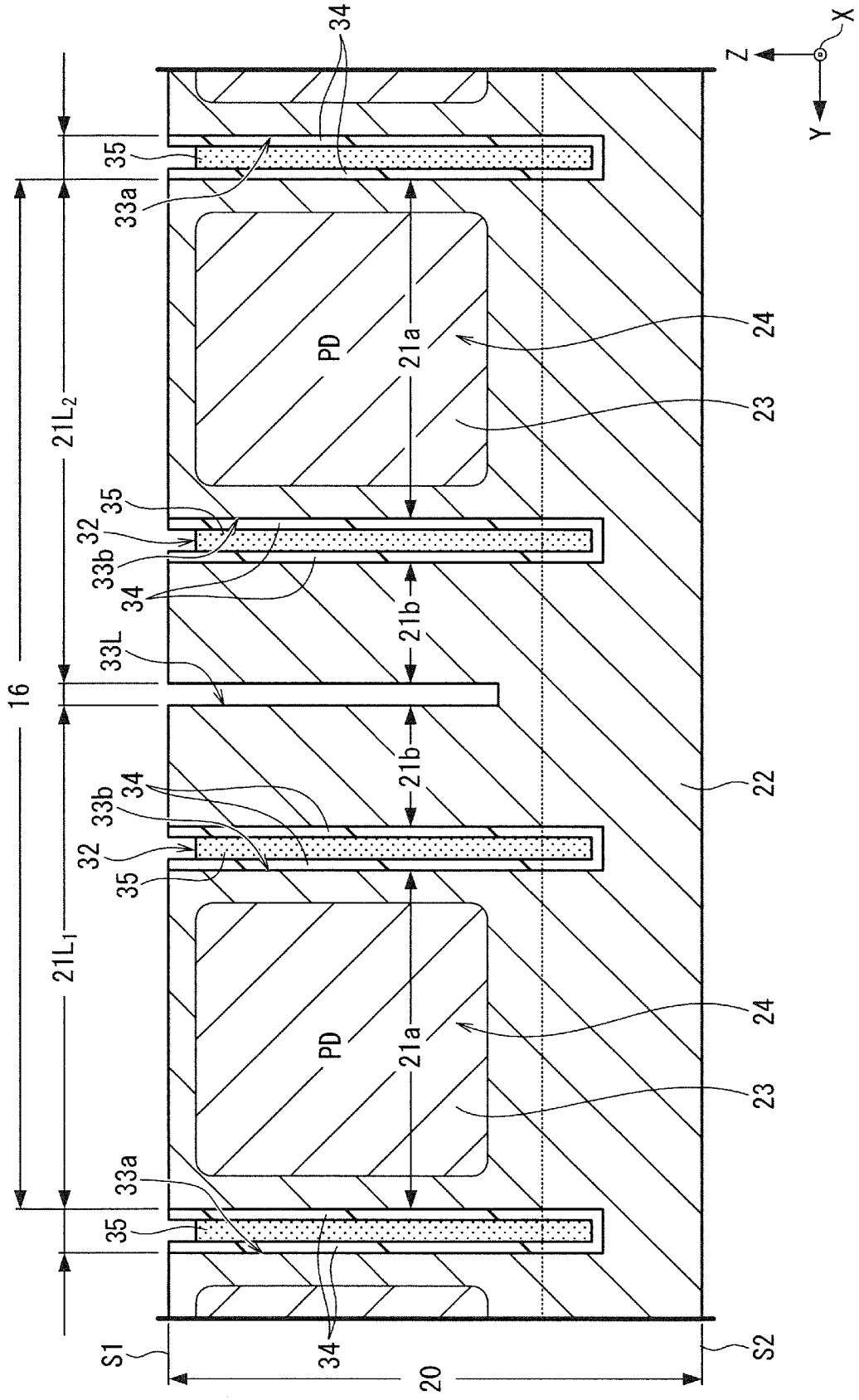
[図47A]


Z
X
Y
33a
PD
21a
21L2
33b
21b
S3
33L1
16
21b
33b
22
24
PD
21a
23
21L1
33a
S1
S2
20

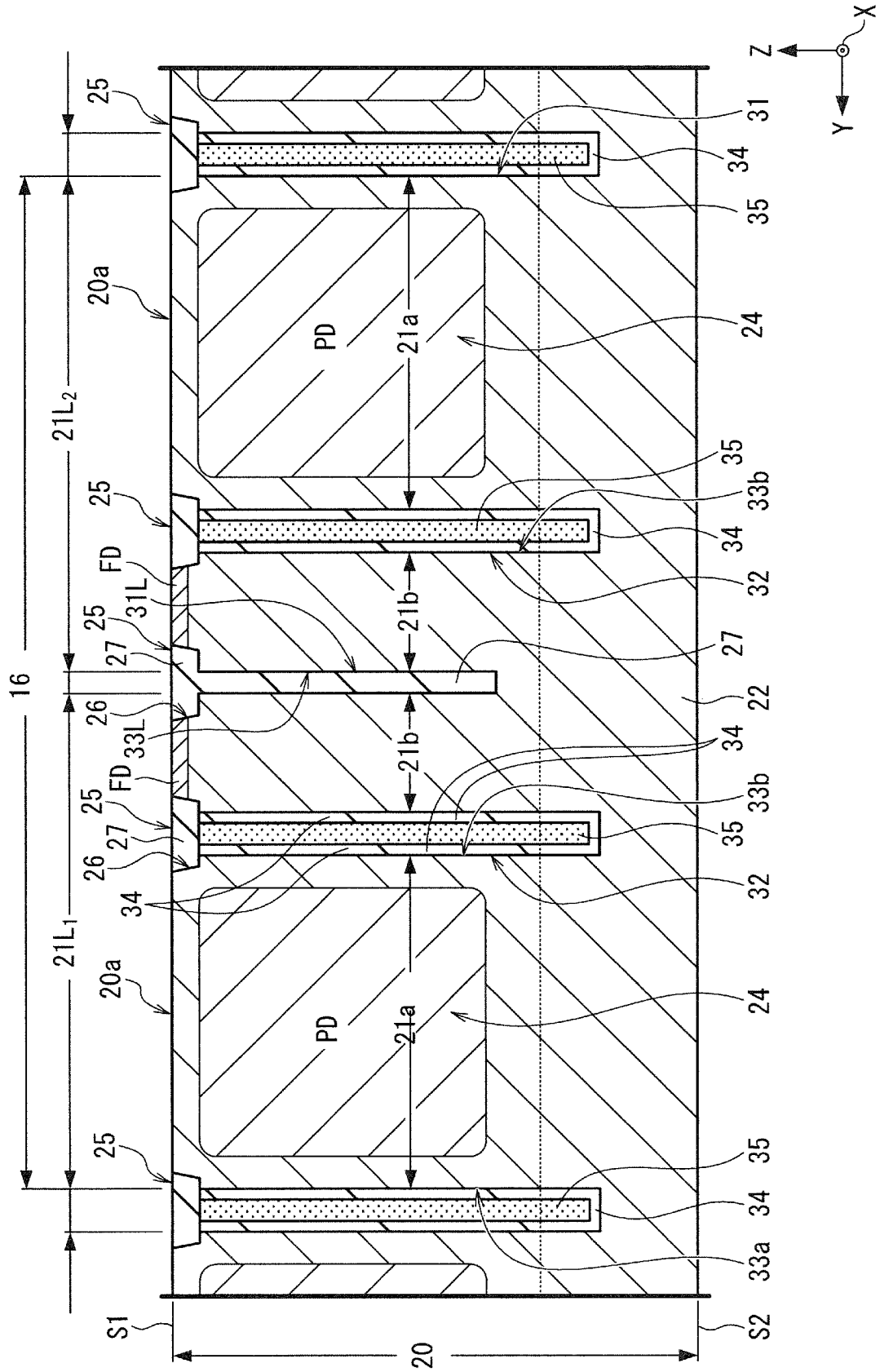
[図47B]


34
35
33a
PD
21a
24
23
21L2
32
35
33b
34
34L1
21b
S3
16
21b
22
34
33b
32
35
21L1
PD
21a
24
23
35
33a
34
S1
S2
20
Z
X
Y

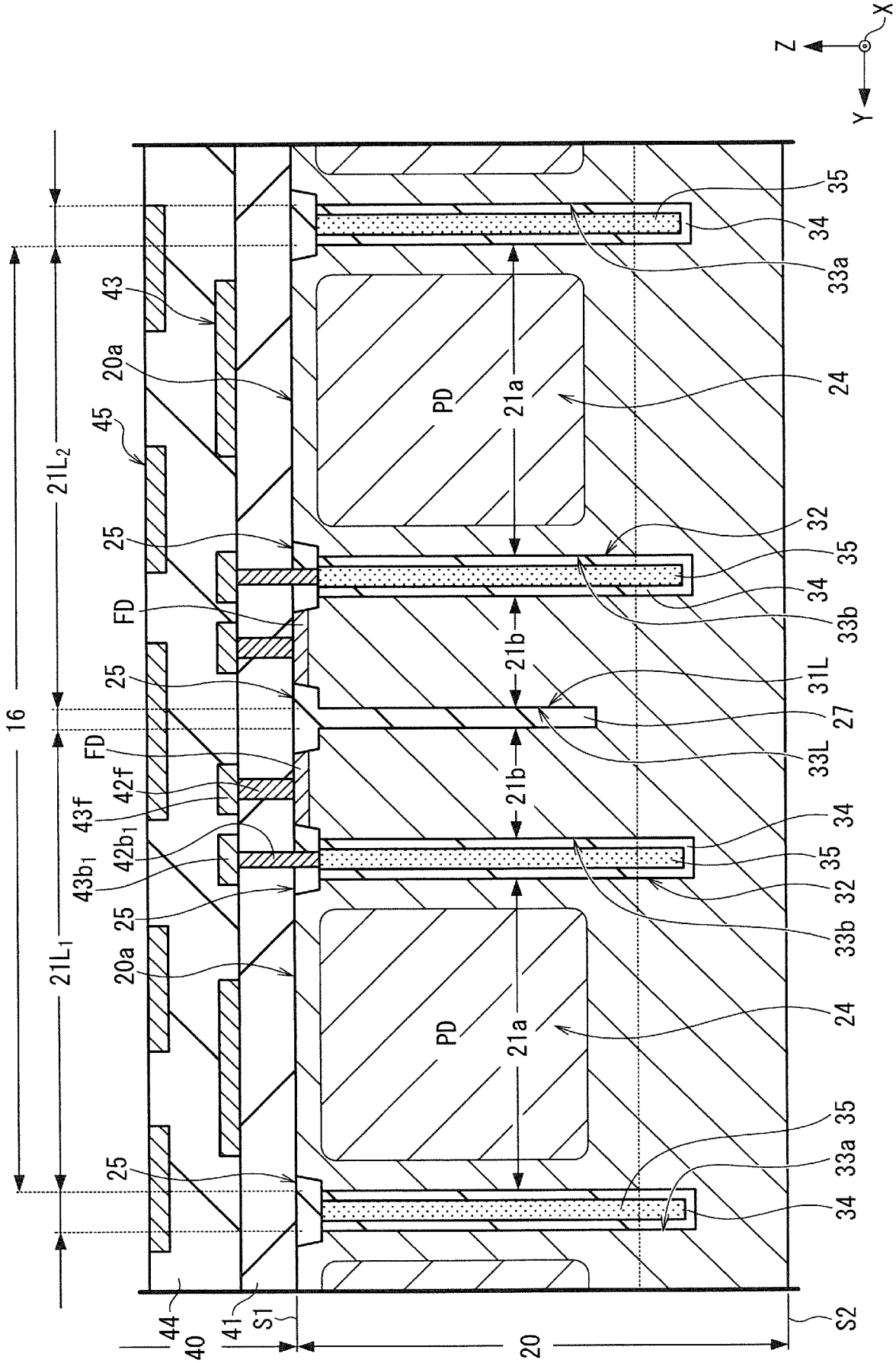
[図47C]


34
35
33a
PD
21a
24
23
21L2
35
32
33b
34
21b
33L
16
21b
22
34
33b
32
35
21L1
PD
21a
24
23
33a
35
34
S1
S2
20
Z
X
Y

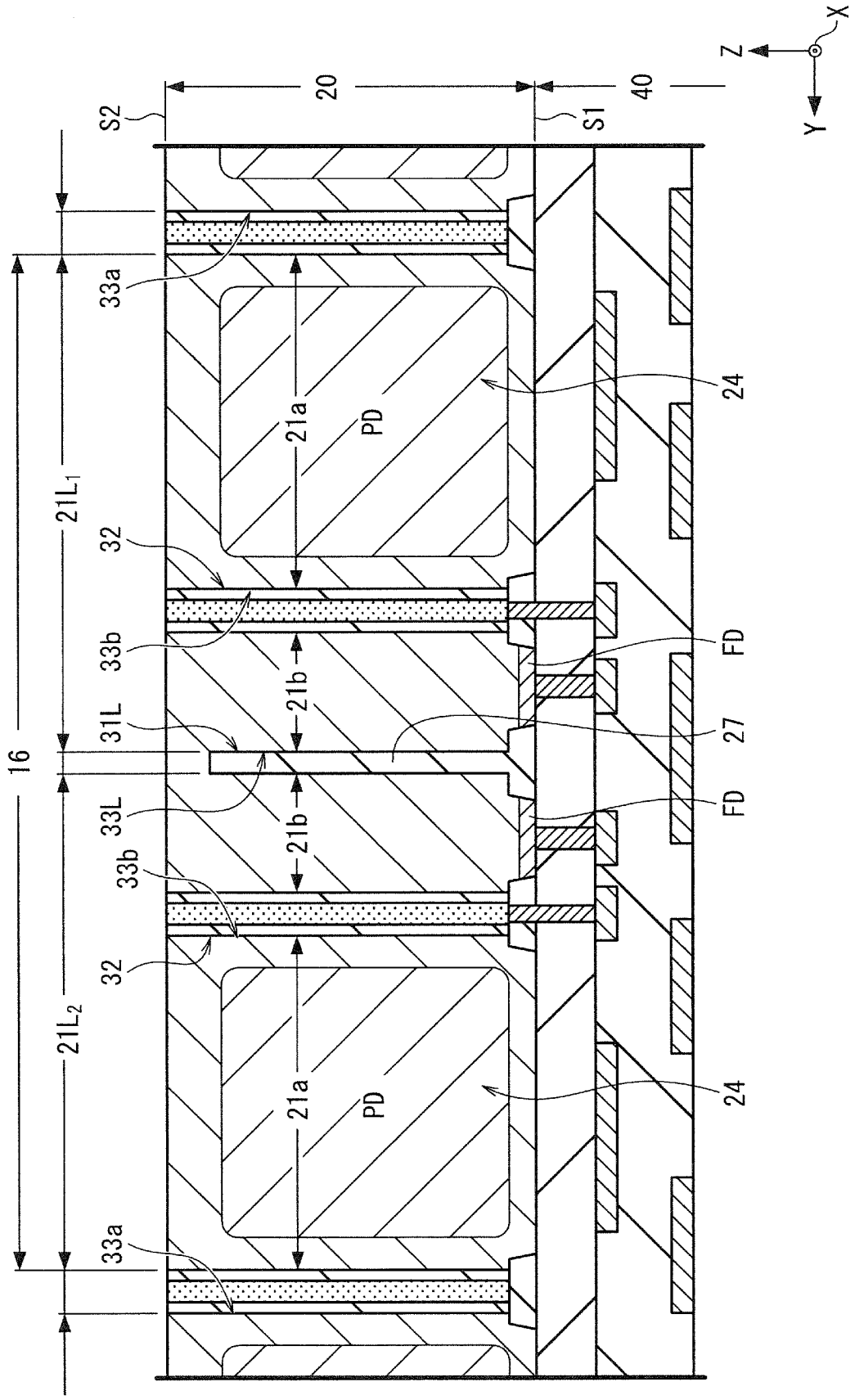
[図47D]


Z
X
Y
25
20a
PD
21a
24
31
34
35
33b
32
FD
31L
27
22
26
33L
21b
33a
16
21L2
21L1
20
S1
S2

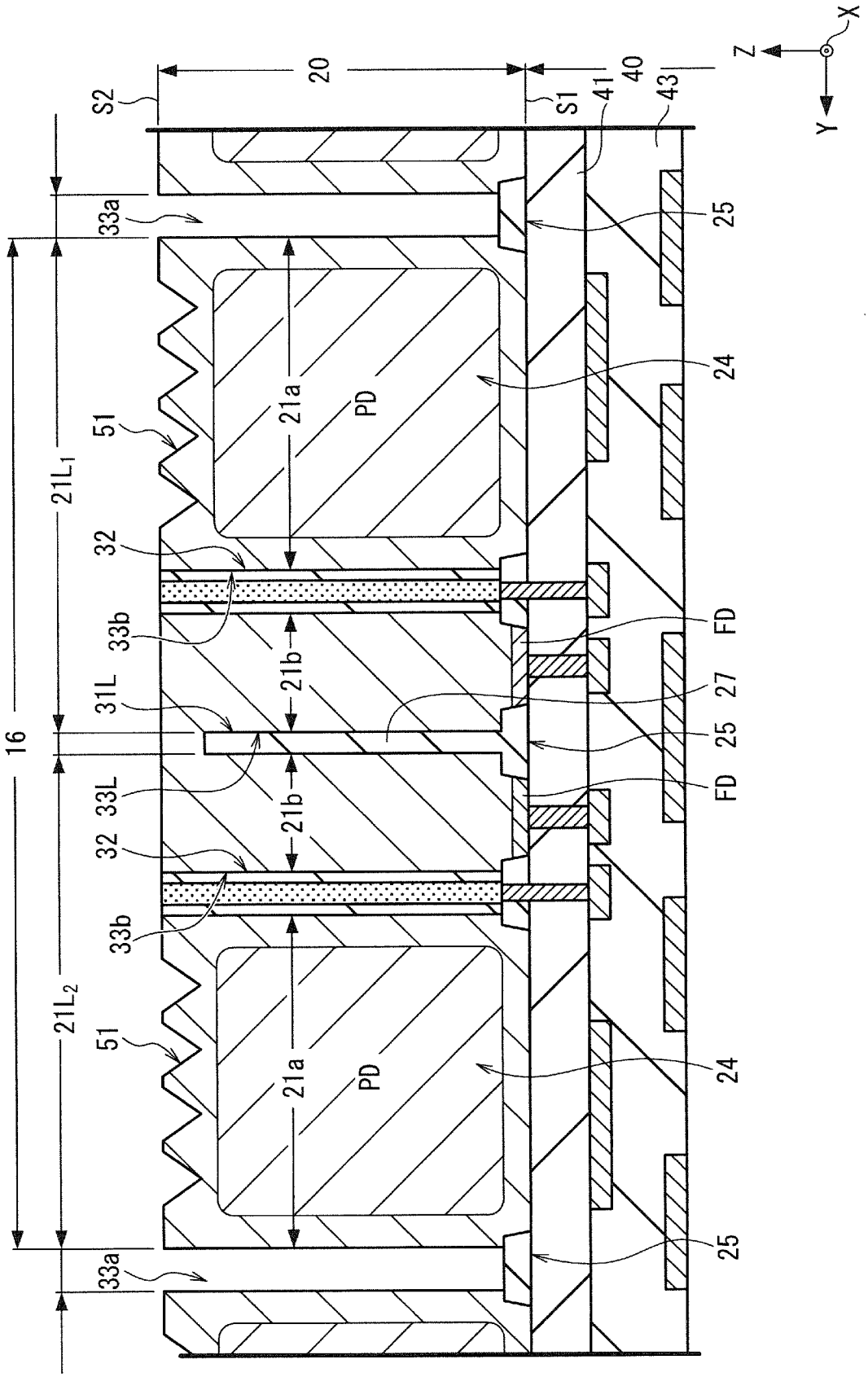
[図47E]


Z
X
Y
16
21L2
21L1
43
20a
45
25
FD
42f
43f
42b1
43b1
PD
21a
21b
24
32
35
34
33a
33b
31L
27
33L
44
40
41
S1
20
S2

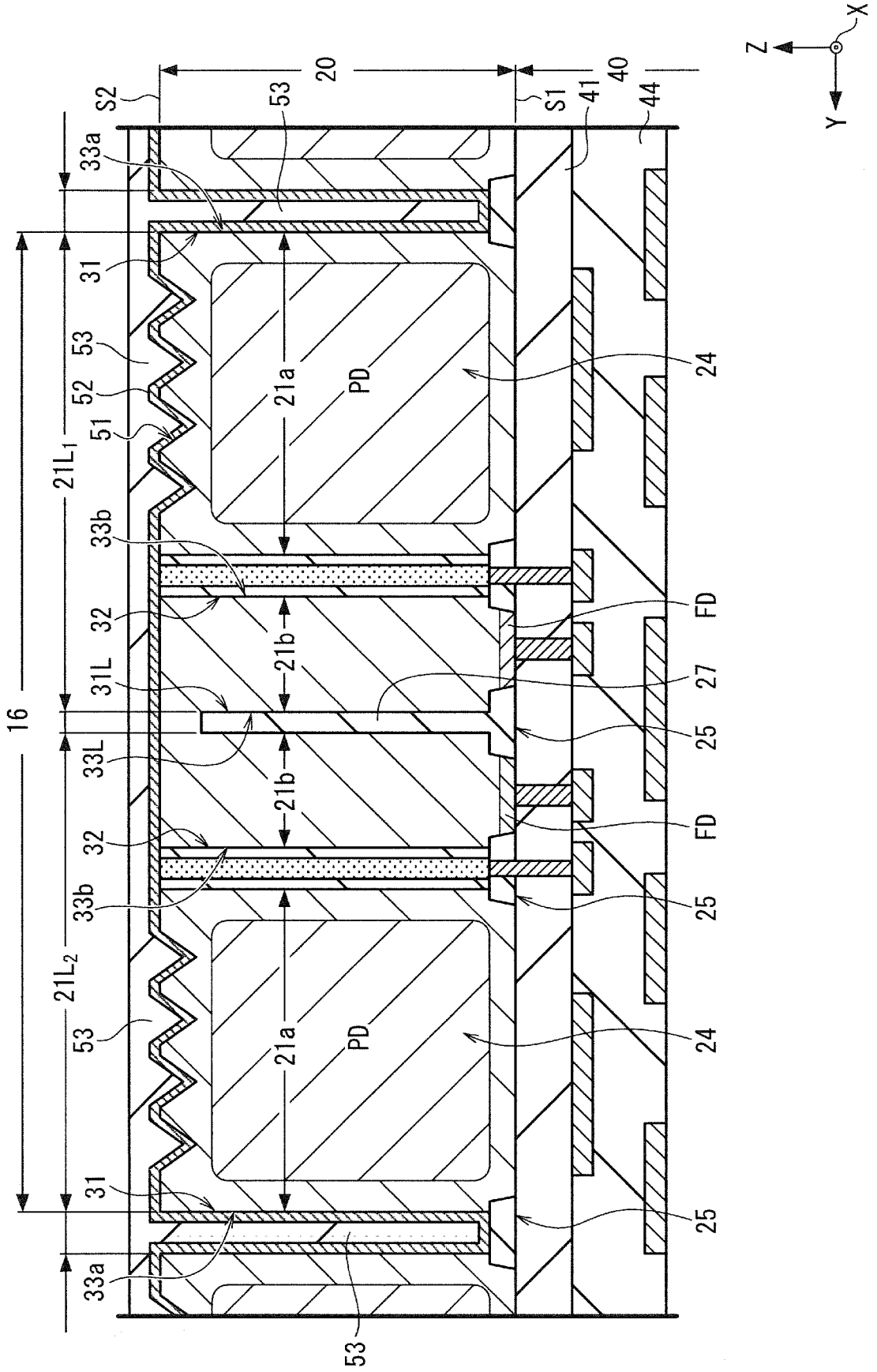
[図47F]



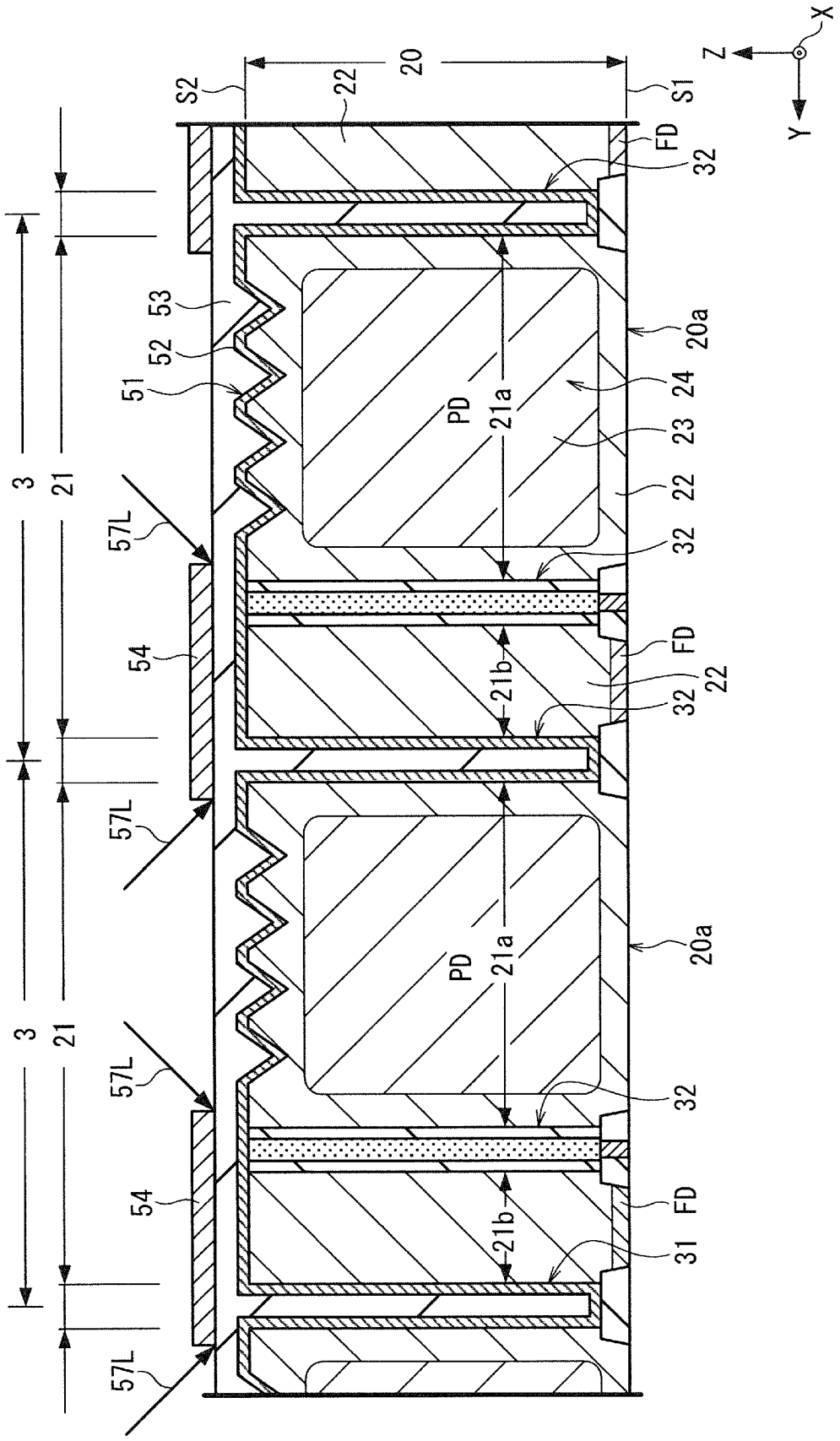
[図47G]


Z
X
Y
20
S2
S1
41
40
43
33a
25
24
51
21a
PD
21L1
32
33b
21b
FD
31L
27
33L
16
21L2

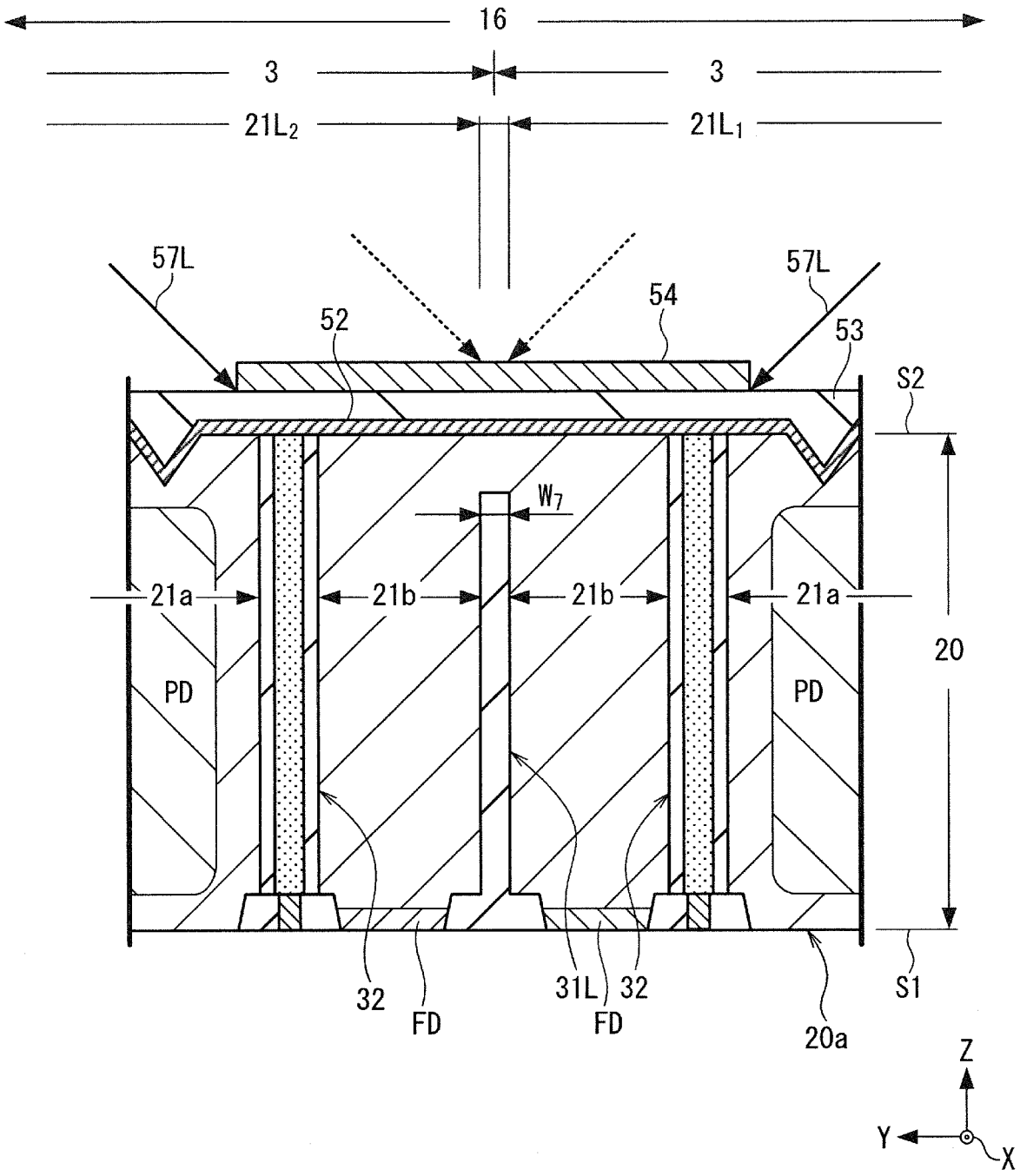
[図47H]


Z
X
Y
20
S2
53
S1
41
40
44
33a
31
53
52
51
21L1
21a
PD
24
33b
32
21b
FD
31L
27
25
16
33L
21b
FD
32
33b
25
21L2
53
21a
PD
24
31
25
33a
53

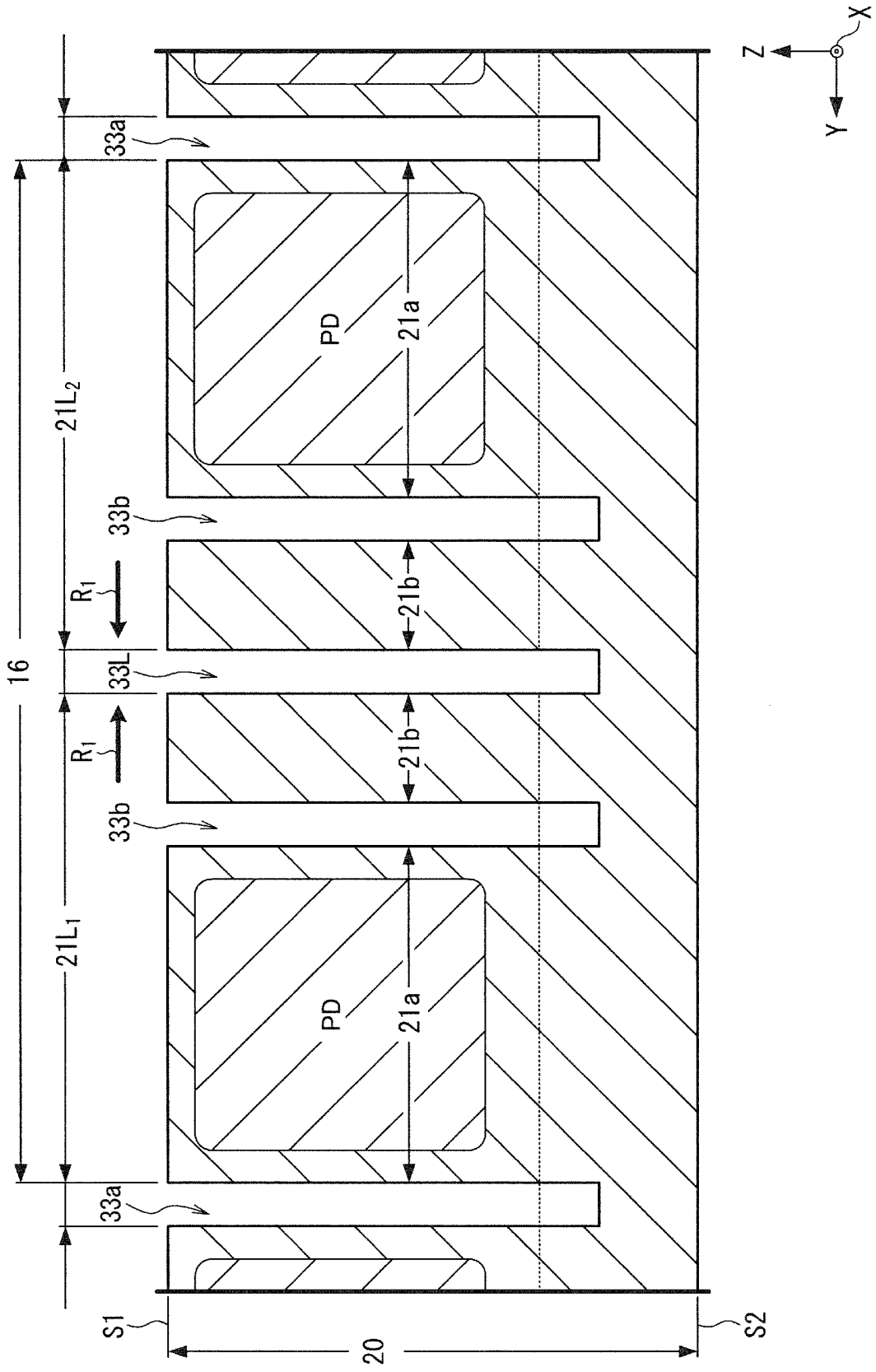
[図48]



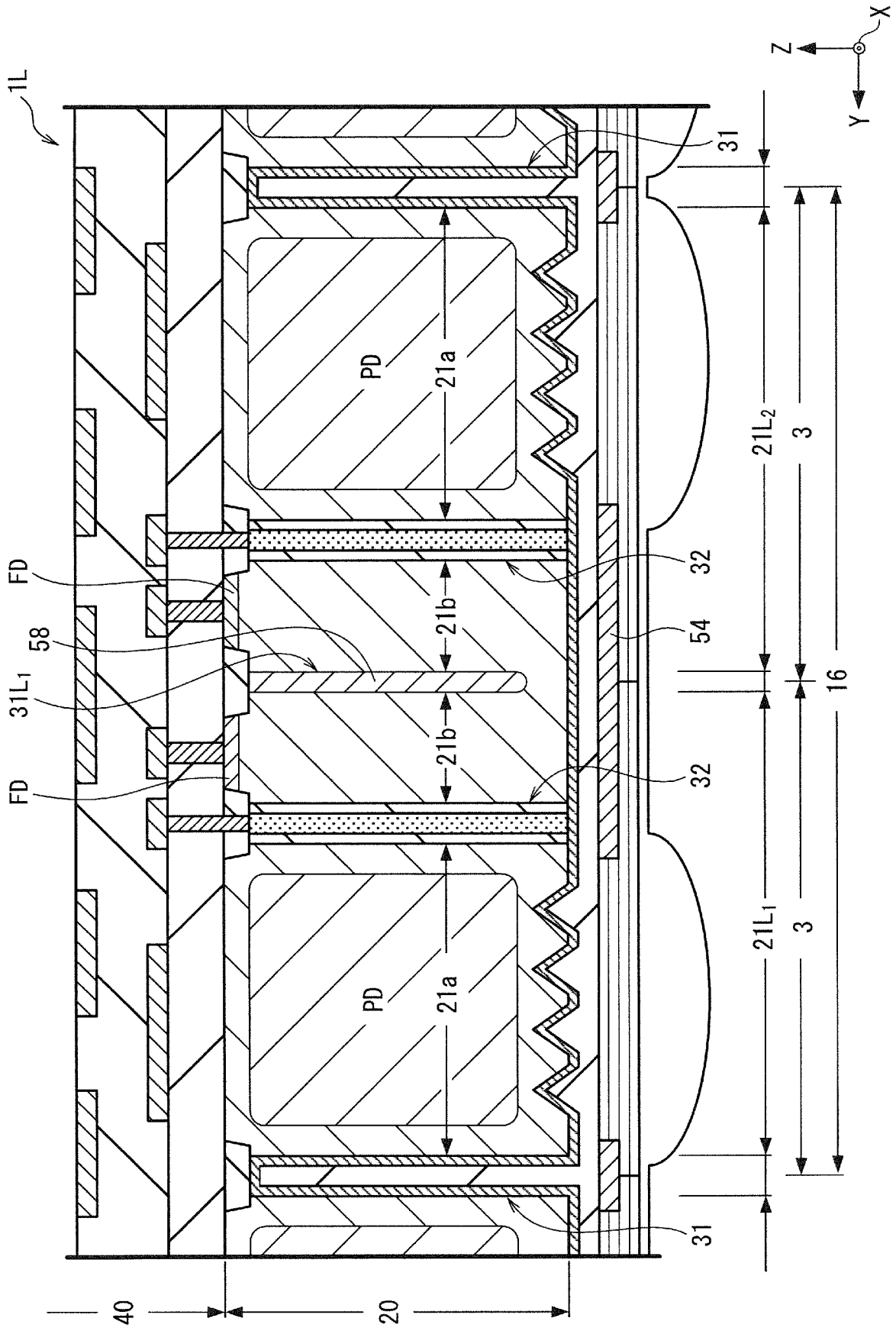
[図49]


16
3
3
21L2
21L1
57L
57L
52
54
53
S2
W7
21a
21b
21b
21a
20
PD
PD
32
FD
31L
32
FD
20a
S1
Z
Y
X

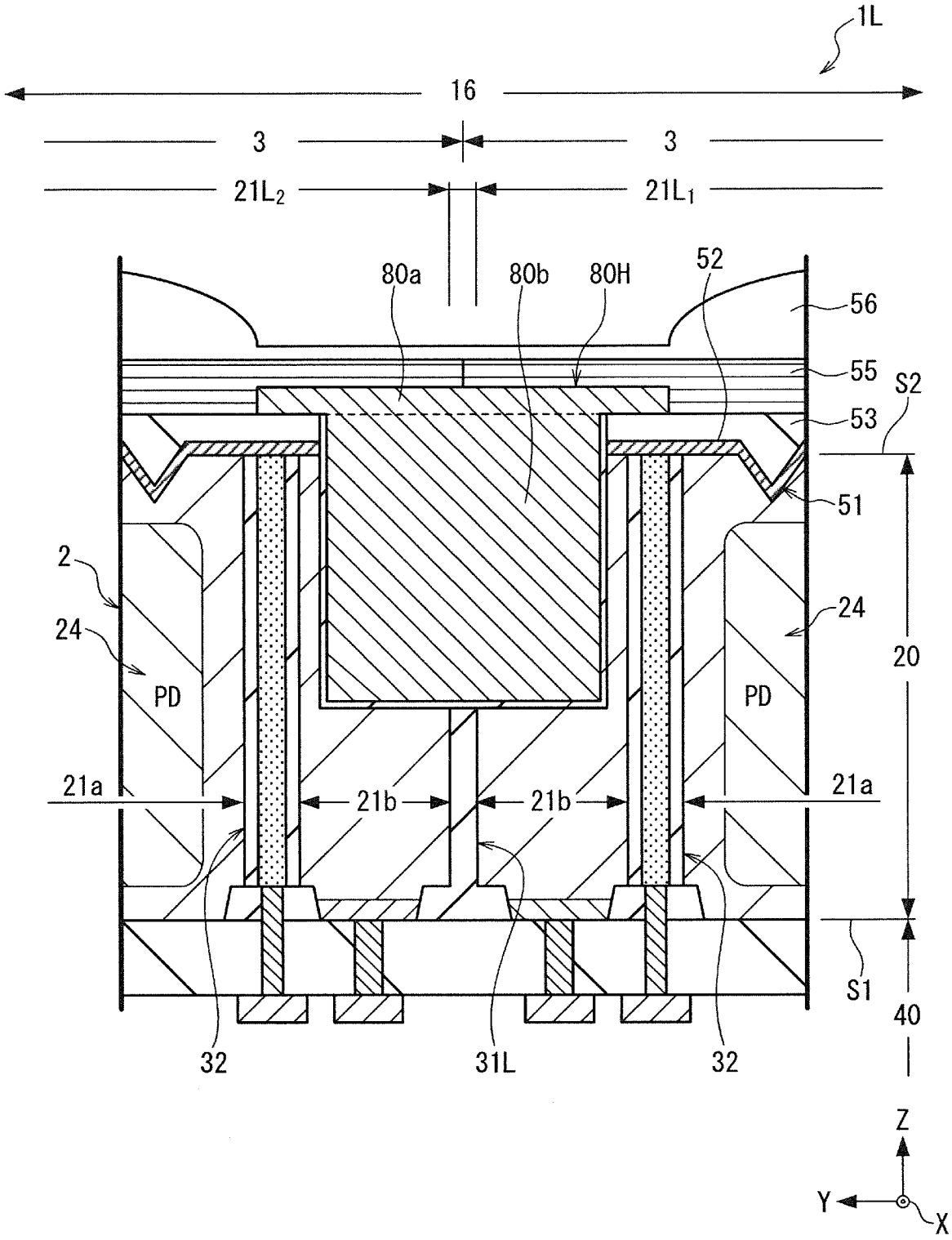
[図50]


Z
X
Y
33a
PD
21a
21L2
33b
R1
21b
16
33L
R1
21b
33b
21L1
PD
21a
33a
S1
S2
20

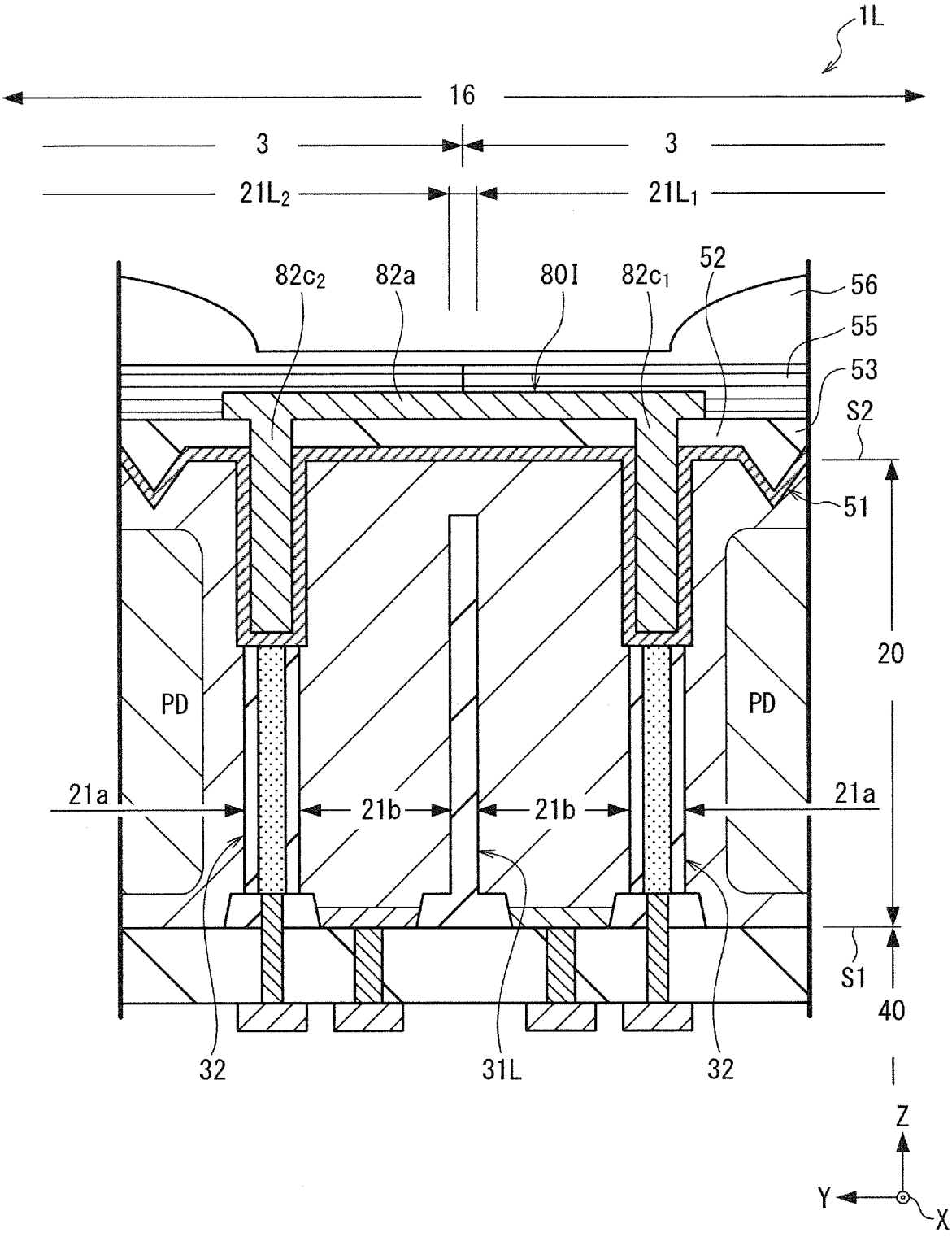
[図51]


1L
Z
X
Y
31
PD
21a
21L2
3
FD
32
58
54
21b
31L1
16
21b
FD
32
PD
21a
21L1
3
31
40
20

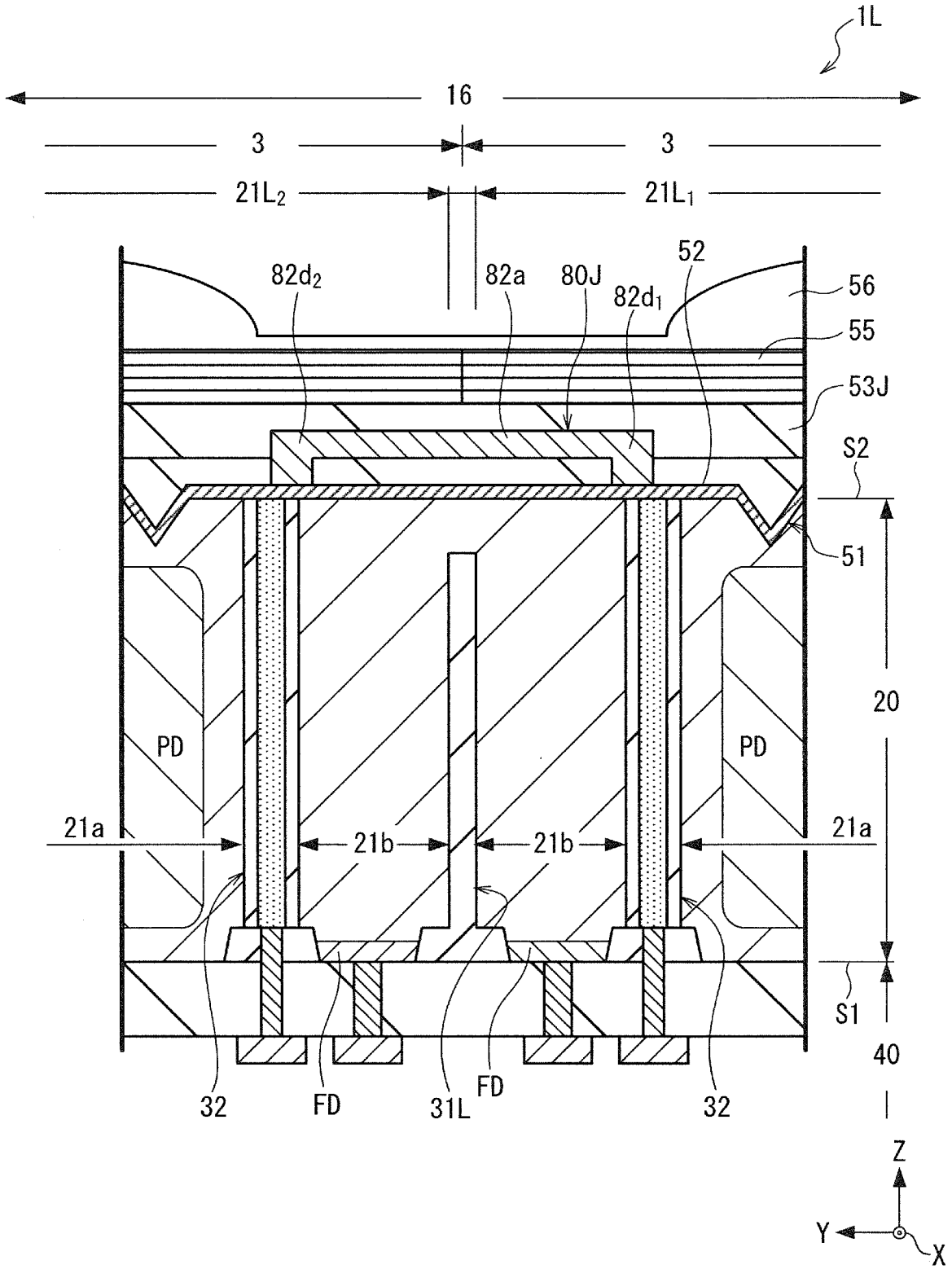
[図52]


1L
16
3
3
21L2
21L1
80a
80b
80H
52
56
55
53
S2
51
2
24
24
PD
PD
20
21a
21b
21b
21a
S1
40
32
31L
32
Z
Y
X

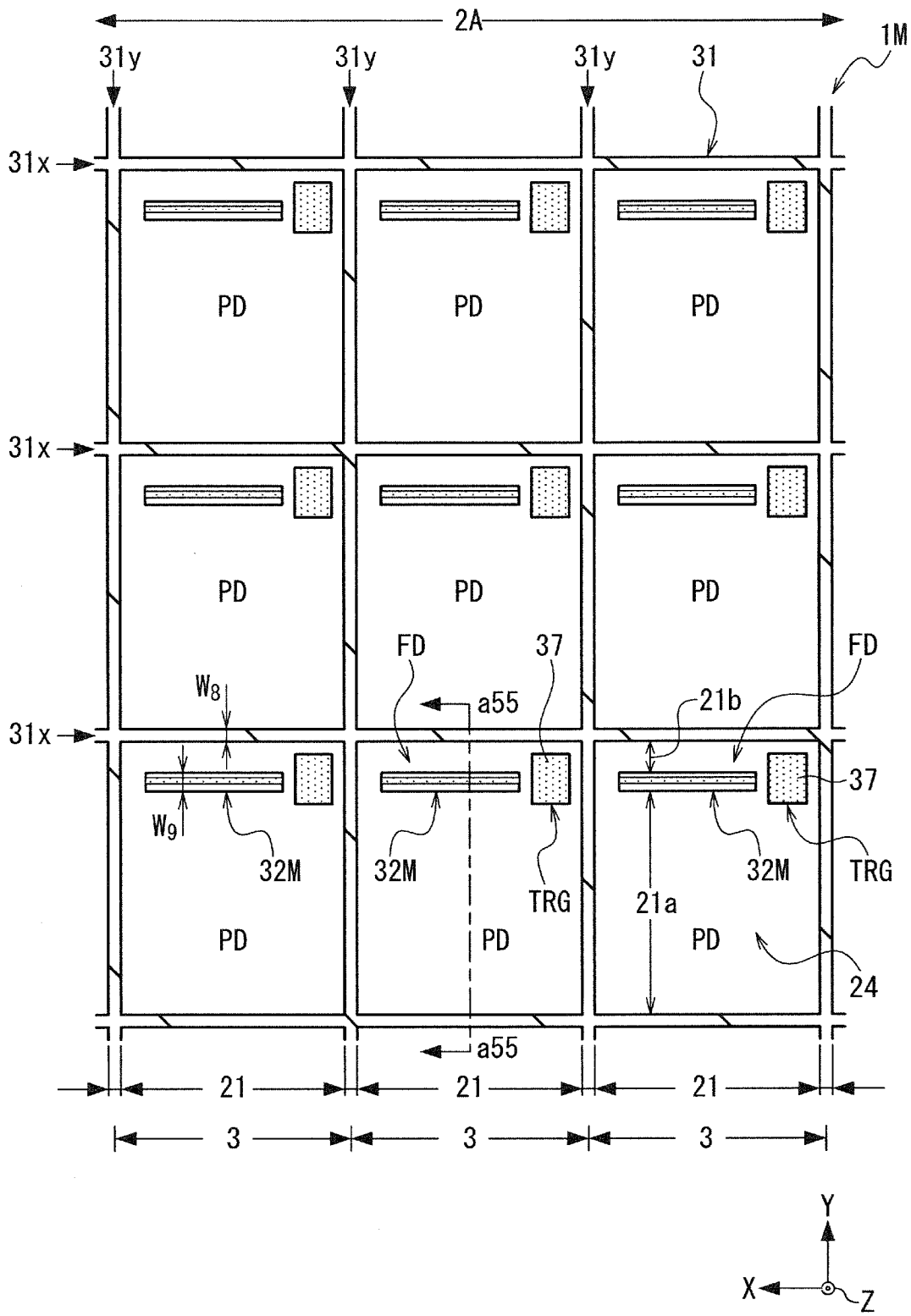
[図53]


1L
16
3
3
21L2
21L1
82c2
82a
80I
82c1
52
56
55
53
S2
51
20
PD
PD
21a
21b
21b
21a
S1
40
32
31L
32
Z
Y
X

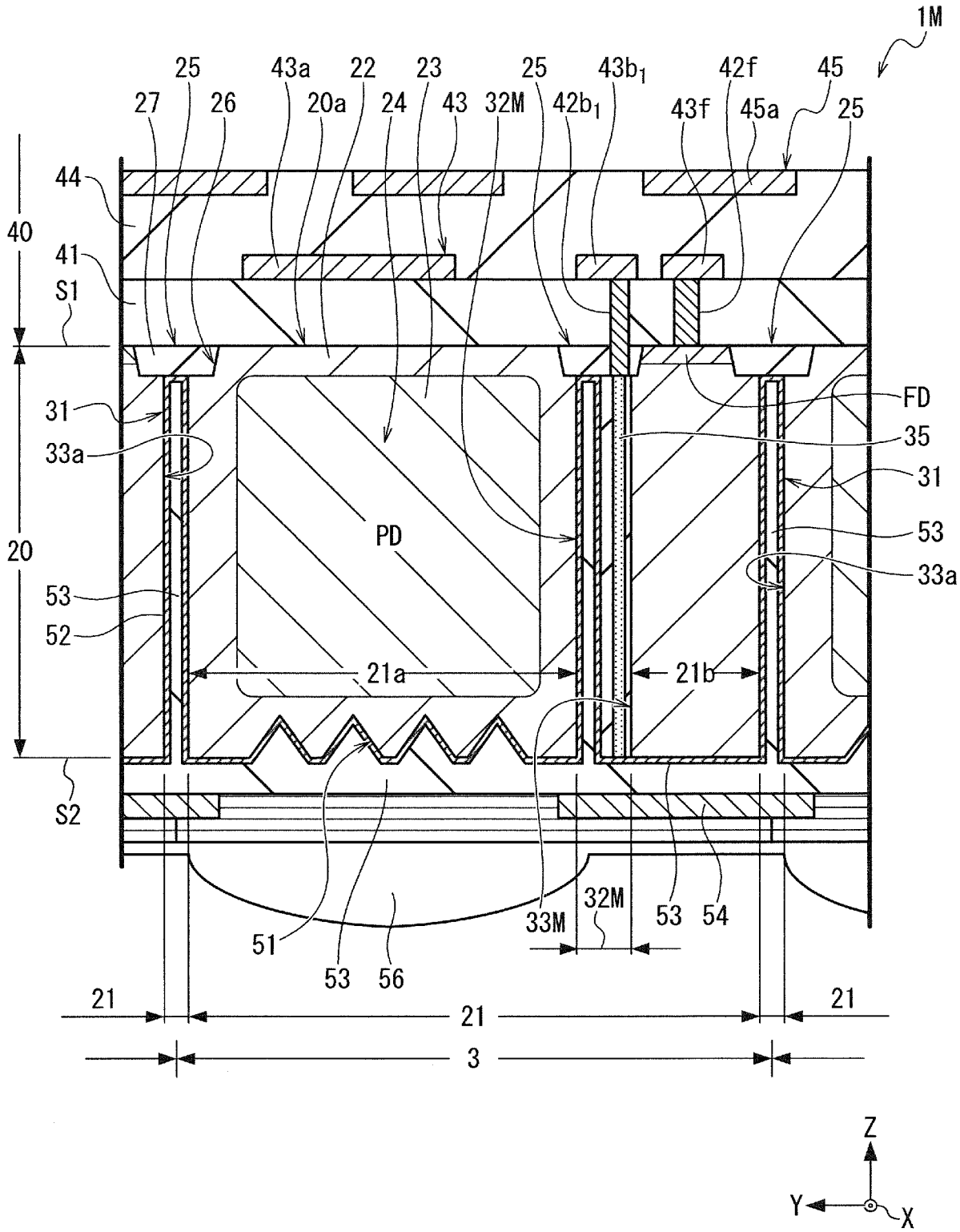
[図54]


1L
16
3
3
21L2
21L1
82d2
82a
80J
82d1
52
56
55
53J
S2
51
20
PD
PD
21a
21b
21b
21a
S1
40
32
FD
31L
FD
32
Z
Y
X

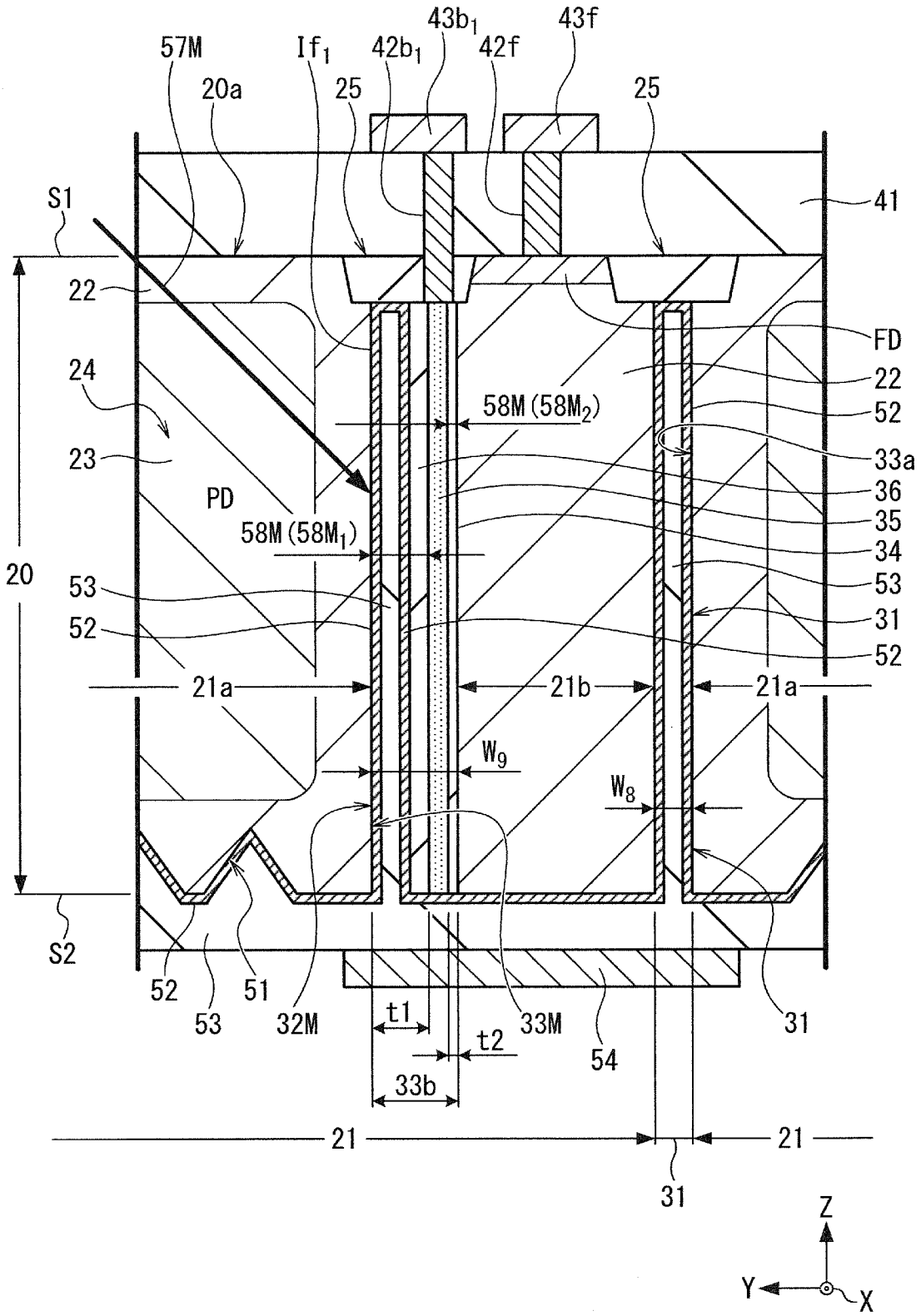
[図55]


2A
1M
31y
31y
31y
31
31x
31x
31x
PD
PD
PD
PD
PD
PD
PD
PD
PD
FD
37
FD
a55
21b
W8
W9
32M
32M
TRG
37
32M
TRG
21a
24
a55
21
21
21
3
3
3
Y
X
Z

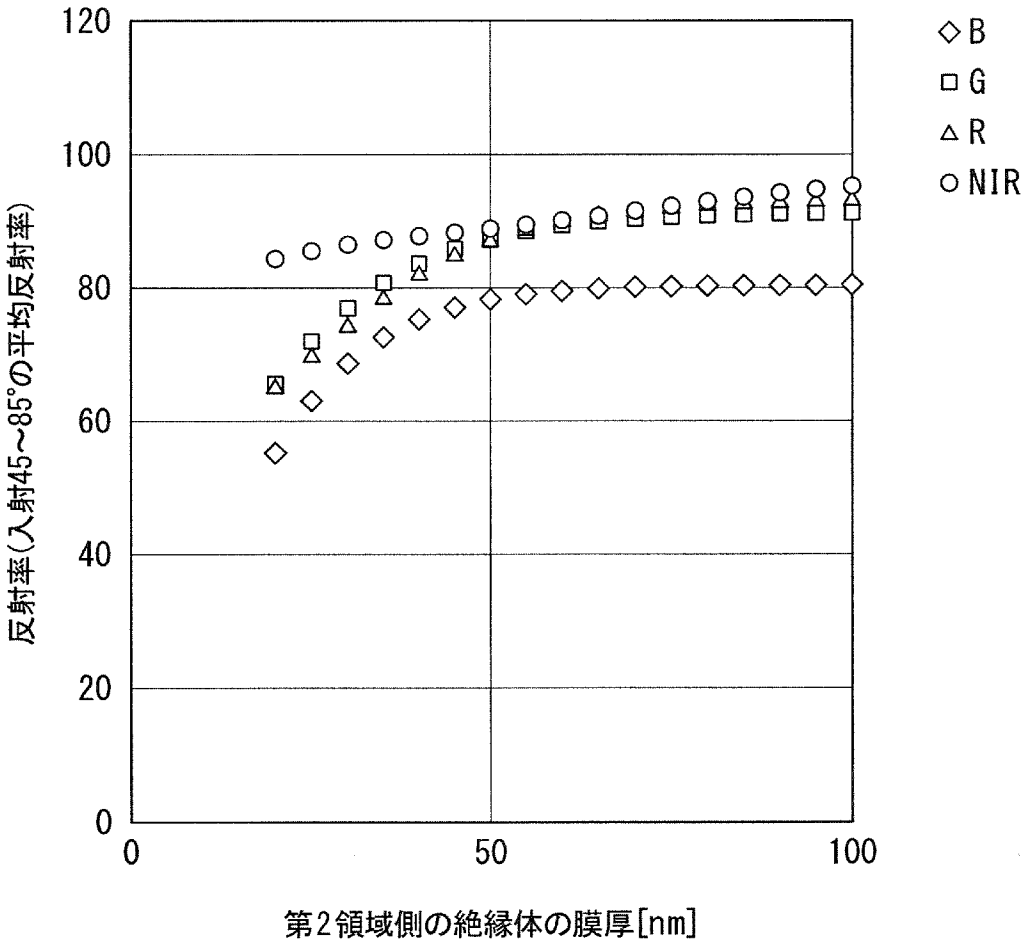
[図56]


1M
25
43a
22
23
25
43b1
42f
45
27
26
20a
24
43
32M
42b1
43f
45a
25
44
40
41
S1
31
33a
20
53
52
S2
FD
35
31
PD
53
33a
21a
21b
51
53
56
33M
32M
53
54
21
21
21
3
Z
Y
X

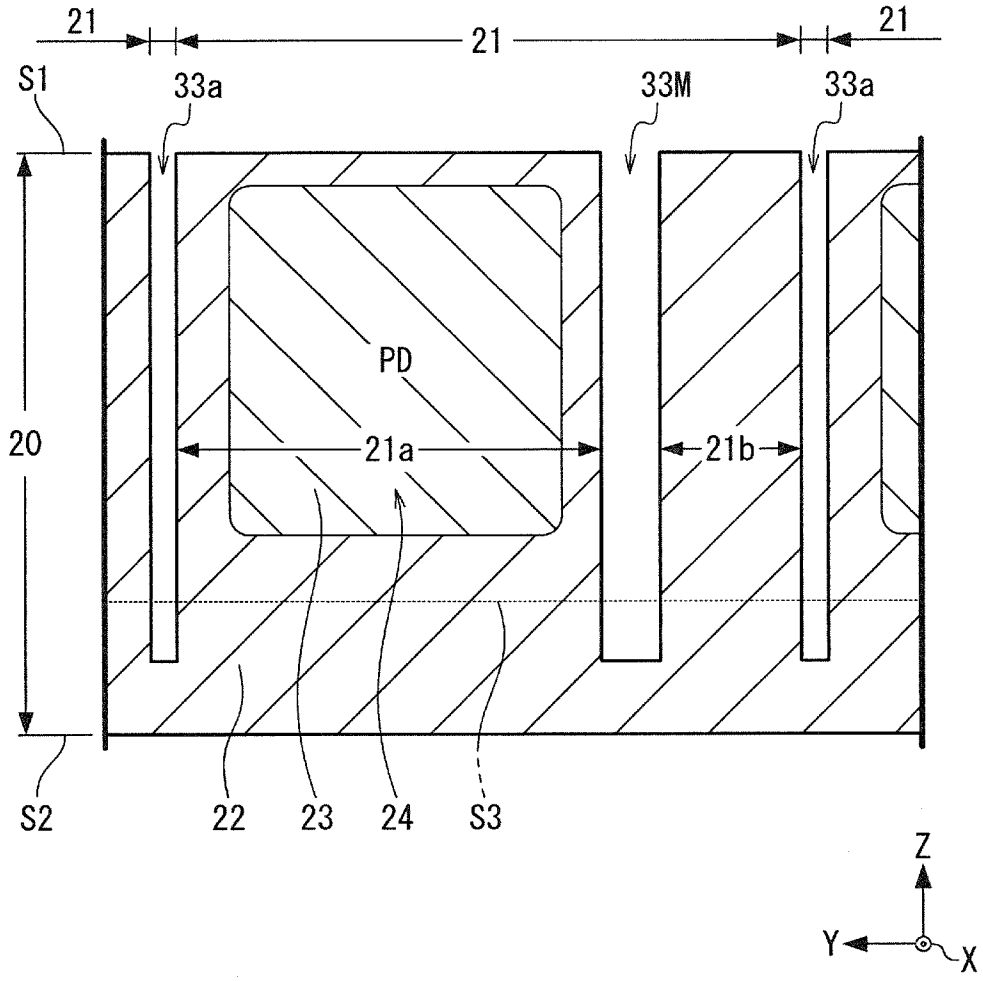
[図57]


57M
If1
42b1
43b1
42f
43f
20a
25
25
41
S1
22
FD
24
22
58M(58M2)
52
23
33a
PD
36
58M(58M1)
35
34
20
53
53
52
31
52
21a
21b
21a
W9
W8
S2
52
53
51
32M
t1
t2
33M
54
31
33b
21
21
31
Z
Y
X

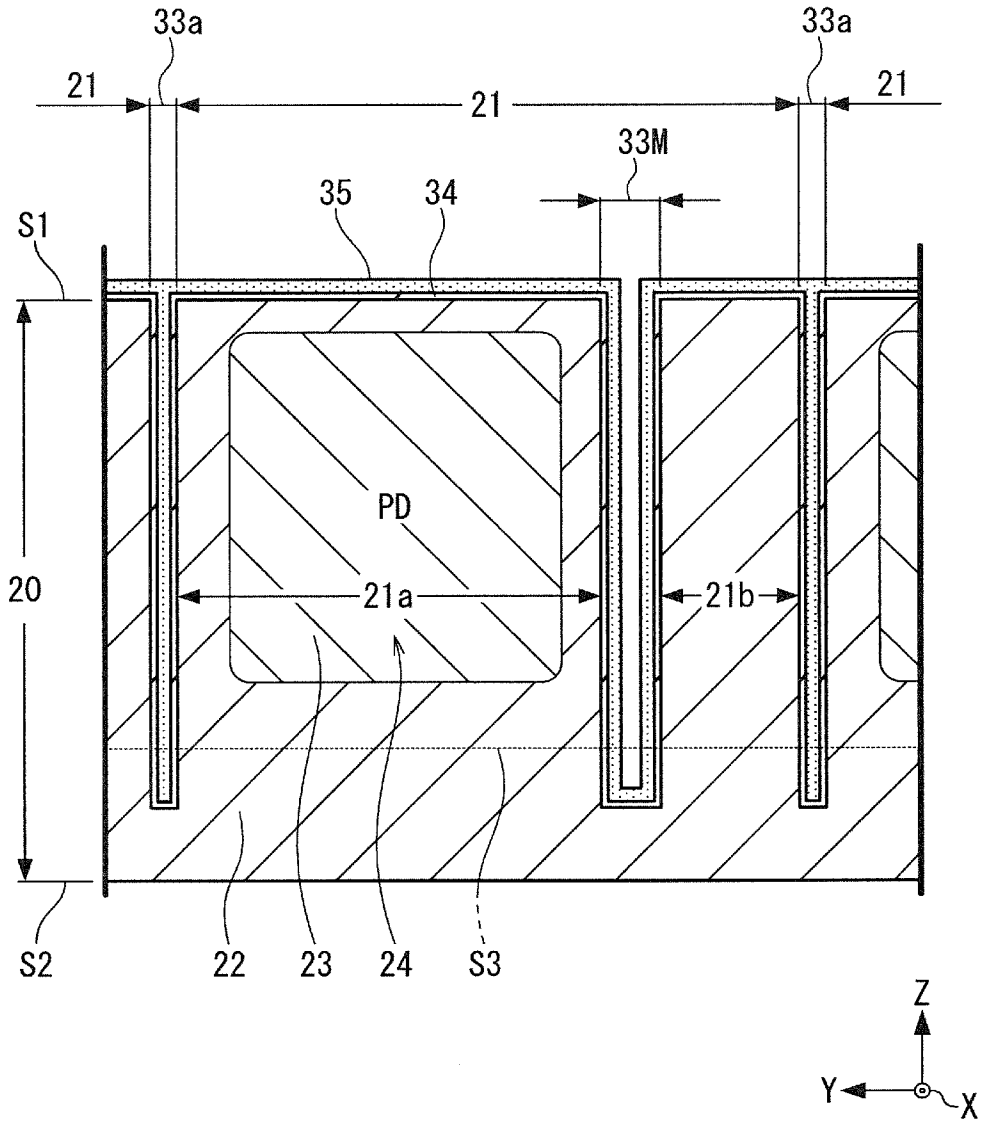
[図58]


120
100
80
60
40
20
0
0
50
100
反射率(入射45～85°の平均反射率)
第2領域側の絶縁体の膜厚[nm]
◇B
□G
△R
○NIR

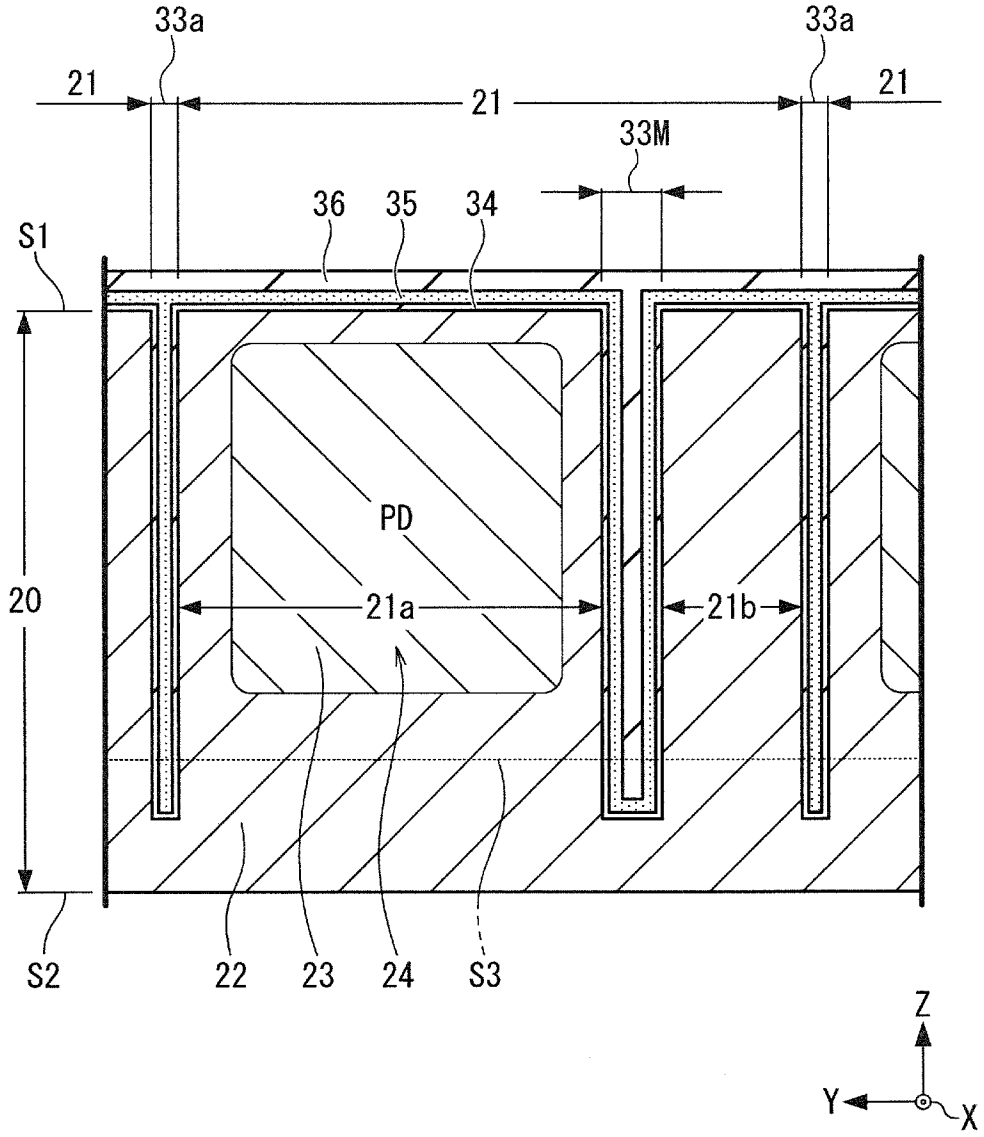
[図59A]



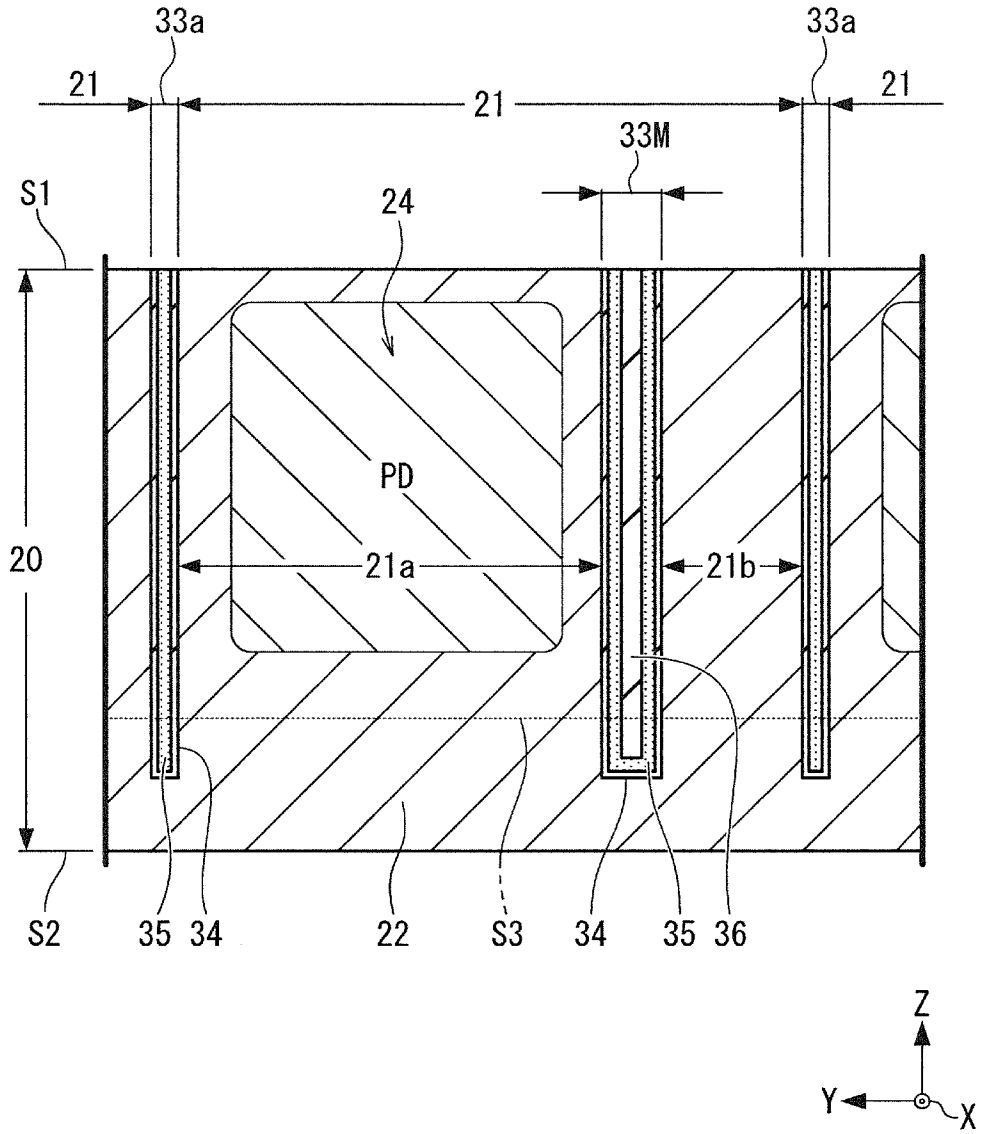
[図59B]



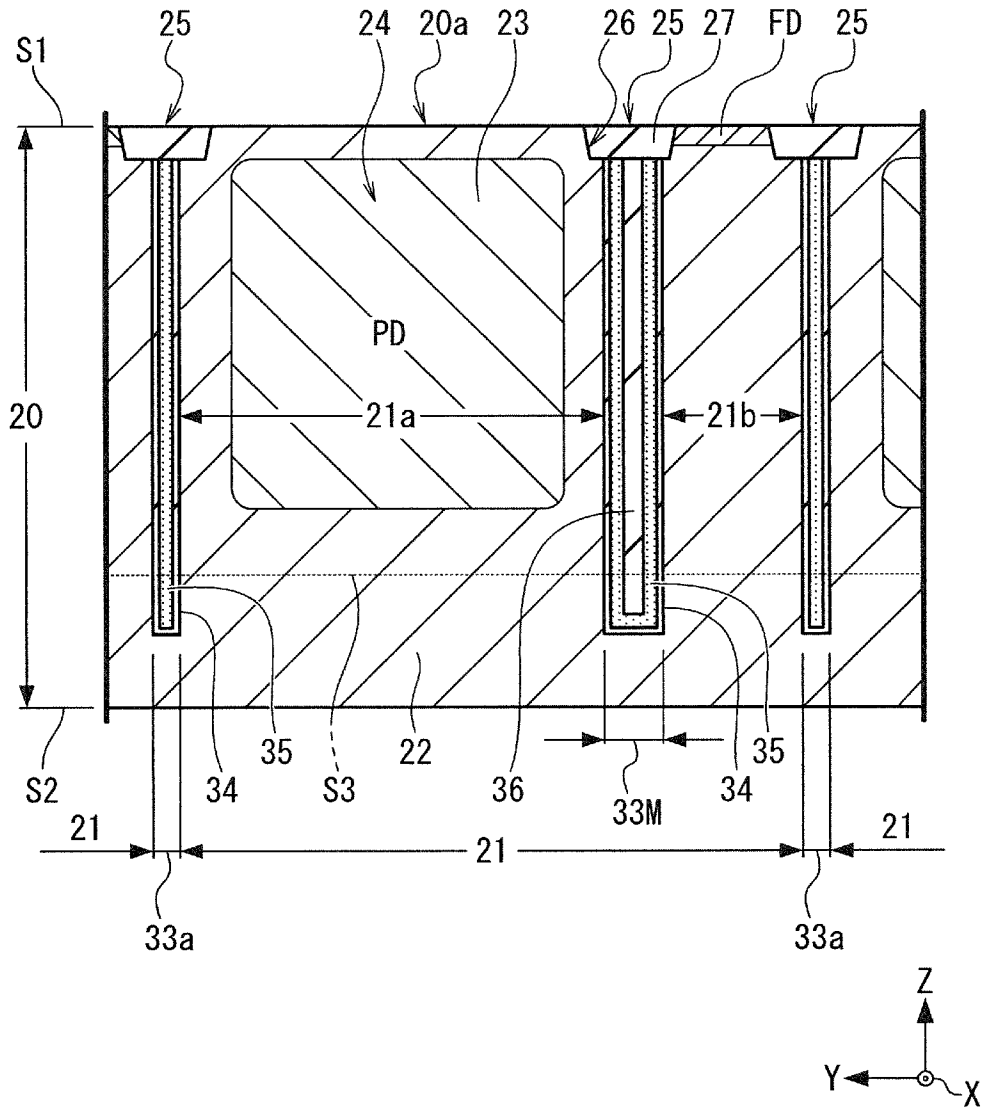
[図59C]



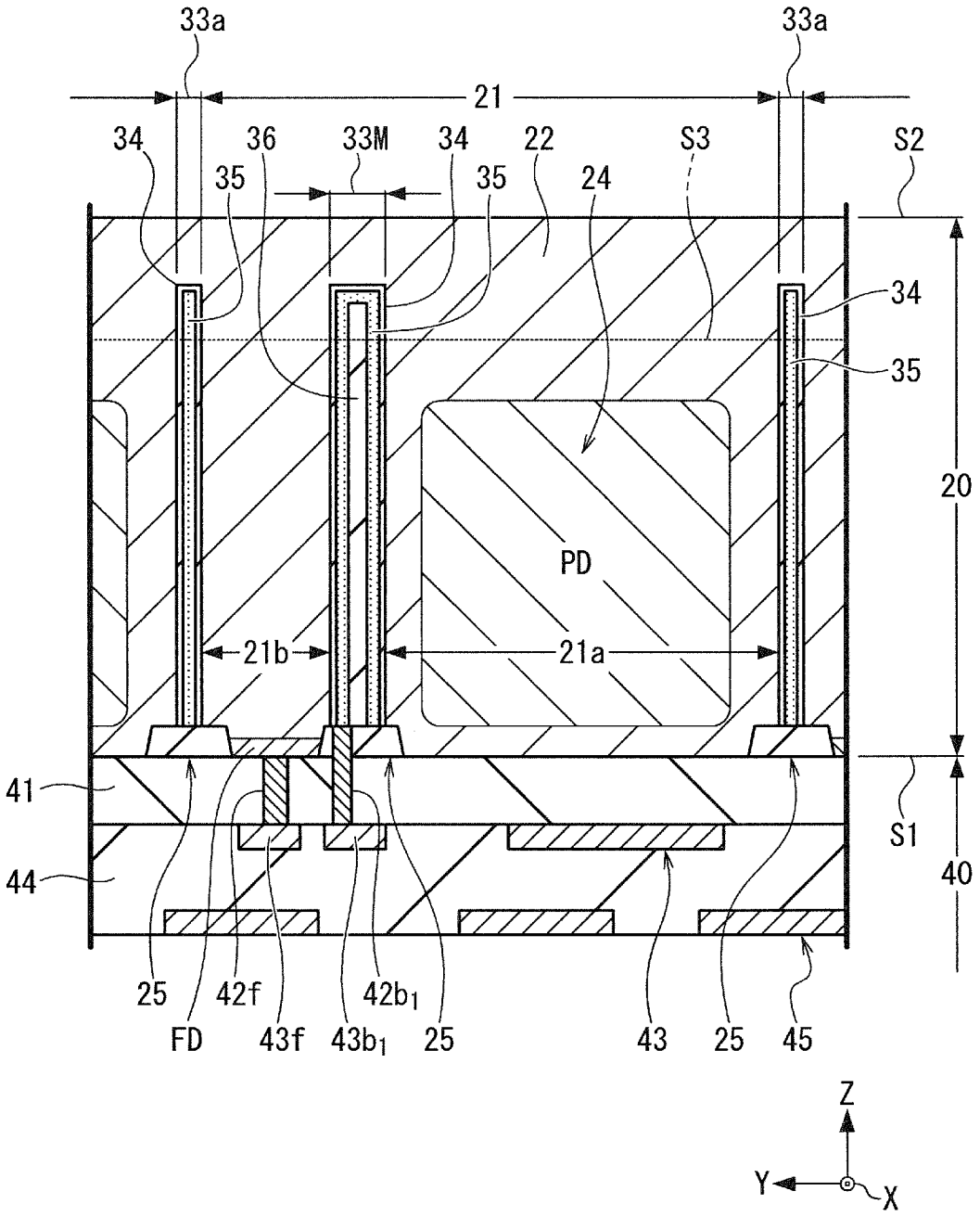
[図59D]



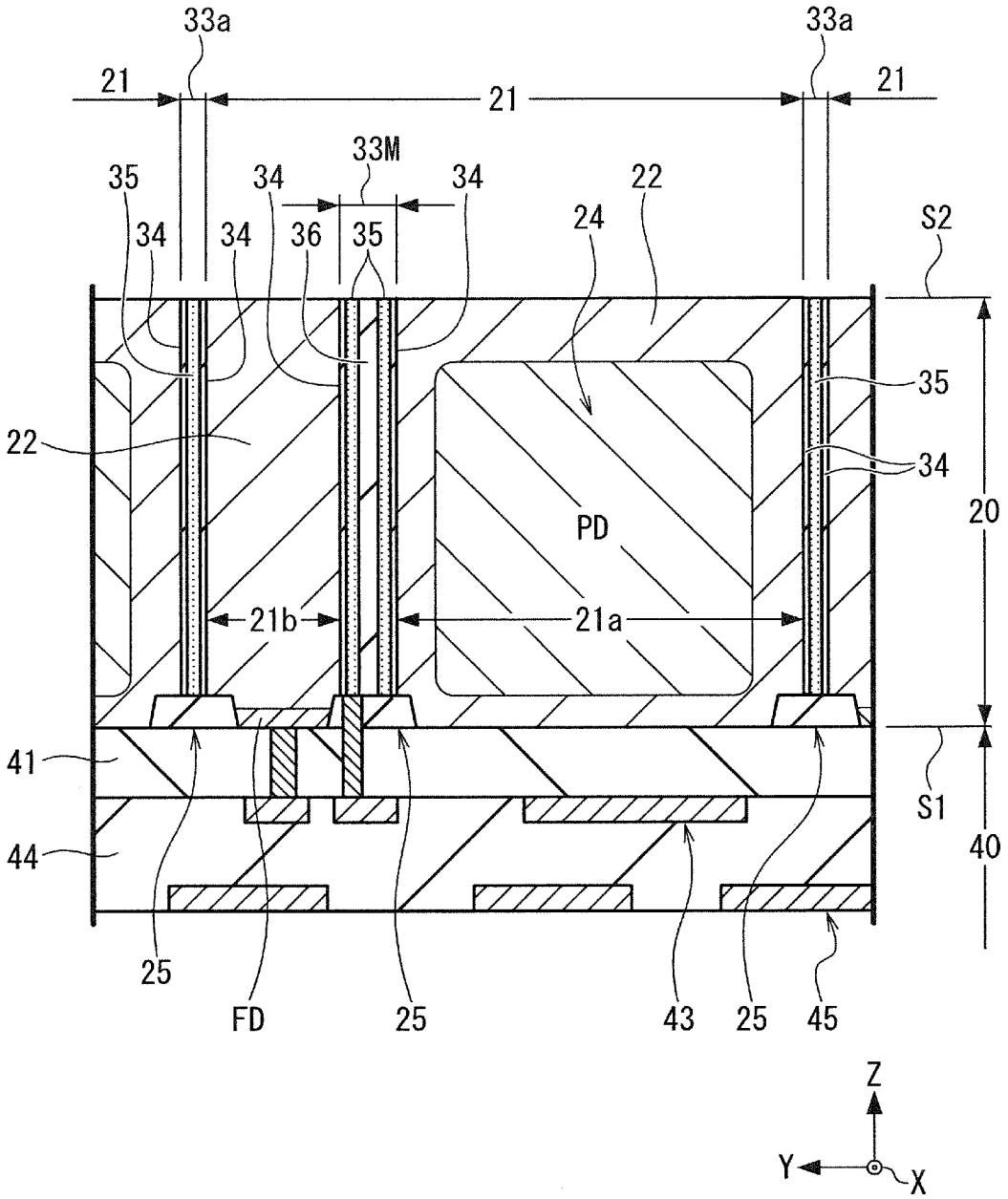
[図59E]


S1
25
24
20a
23
26
25
27
FD
25
PD
20
21a
21b
35
22
35
S2
34
S3
36
33M
34
21
21
21
33a
33a
Z
Y
X

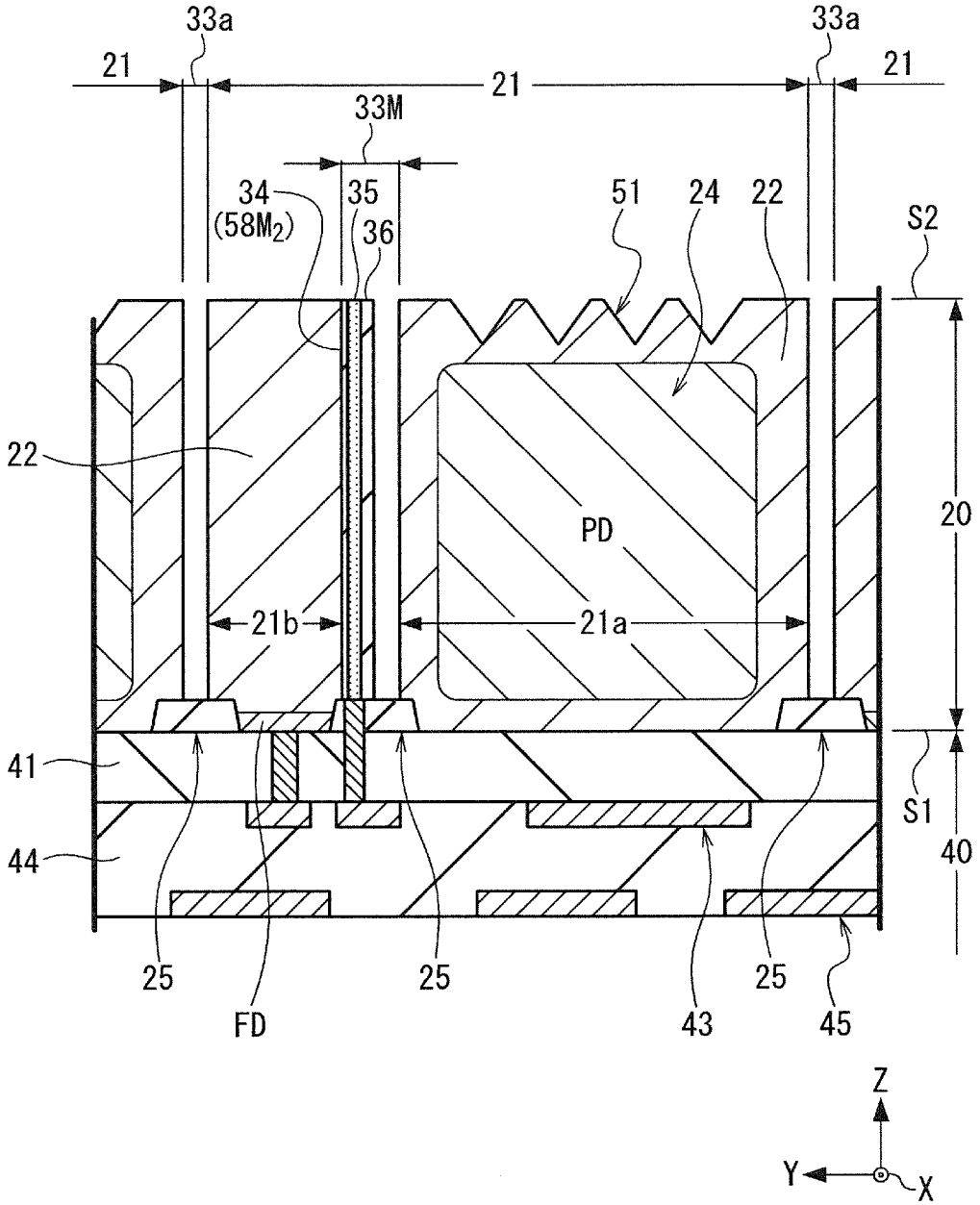
[図59F]


33a
33a
21
34
36
33M
34
22
S3
S2
35
35
24
34
35
20
PD
21b
21a
41
44
S1
40
25
42f
42b1
FD
43f
43b1
25
43
25
45
Z
Y
X

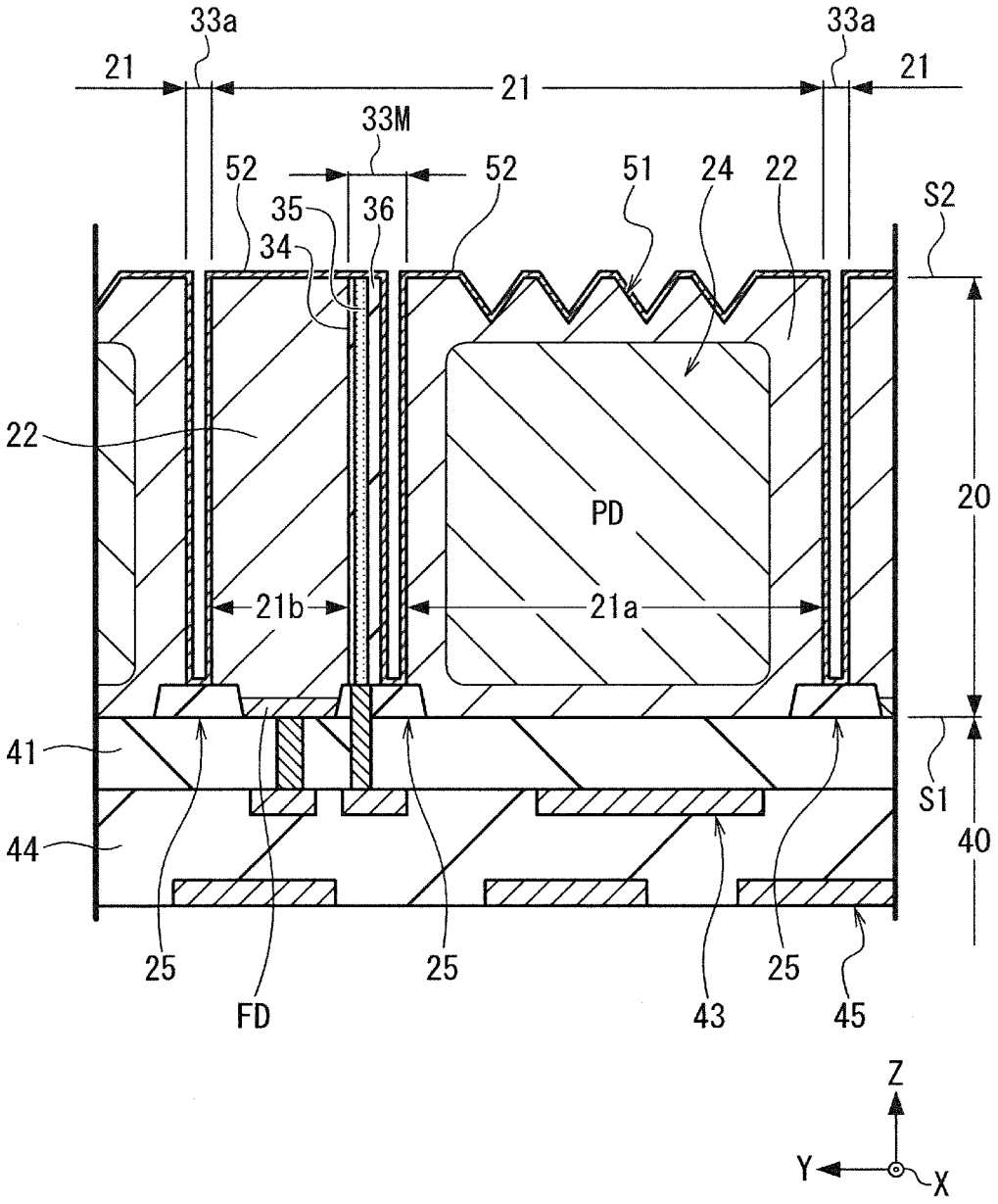
[図59G]


33a
33a
21
21
21
33M
35
34
34
34
34
36
35
22
24
S2
35
34
22
PD
20
21b
21a
41
S1
44
40
25
FD
25
43
25
45
Z
Y
X

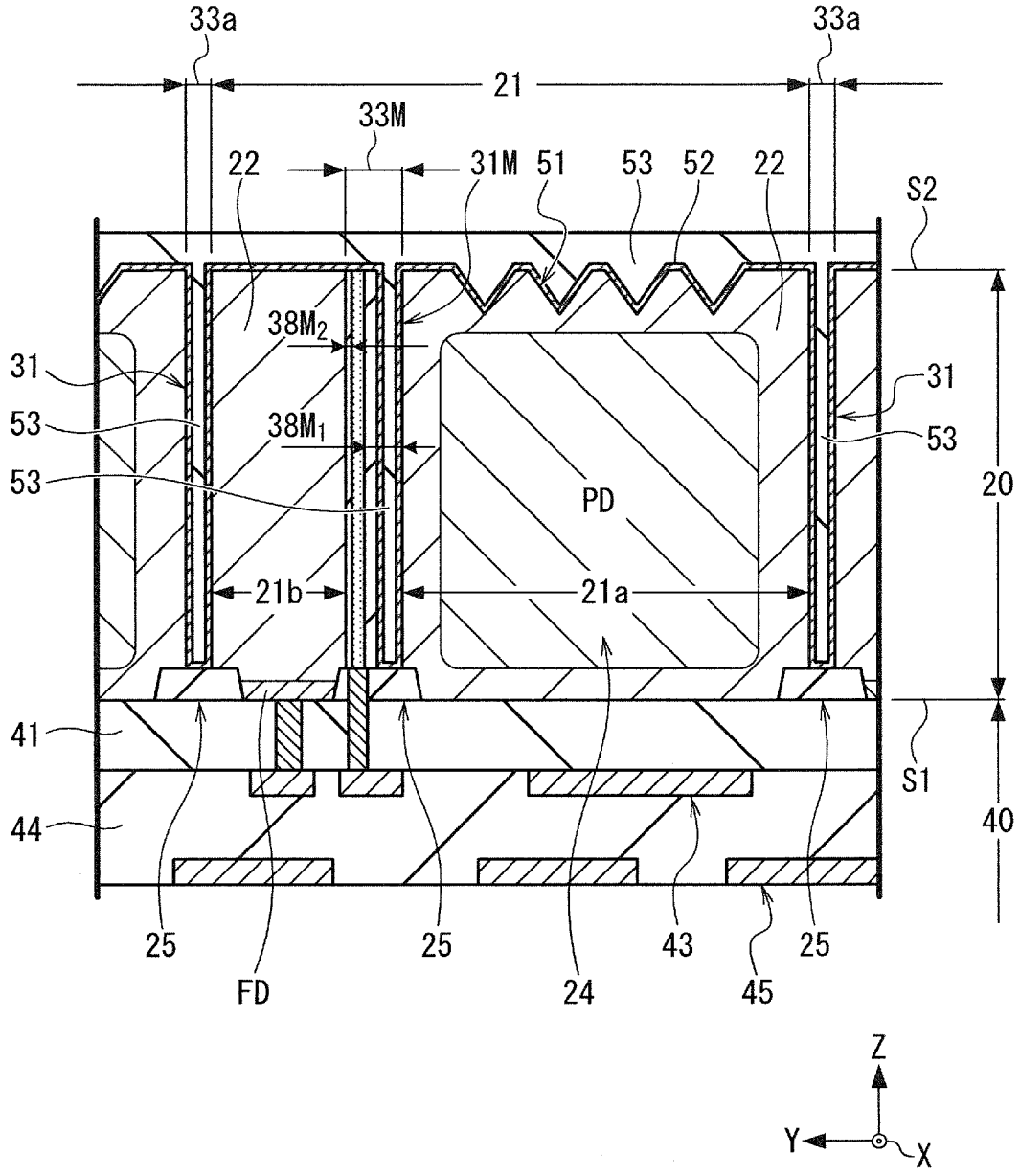
[図59H]


33a
21
21
33a
21
33M
34
(58M2)
35
36
51
24
22
S2
22
PD
20
21b
21a
41
S1
44
40
25
FD
25
43
25
45
Z
Y
X

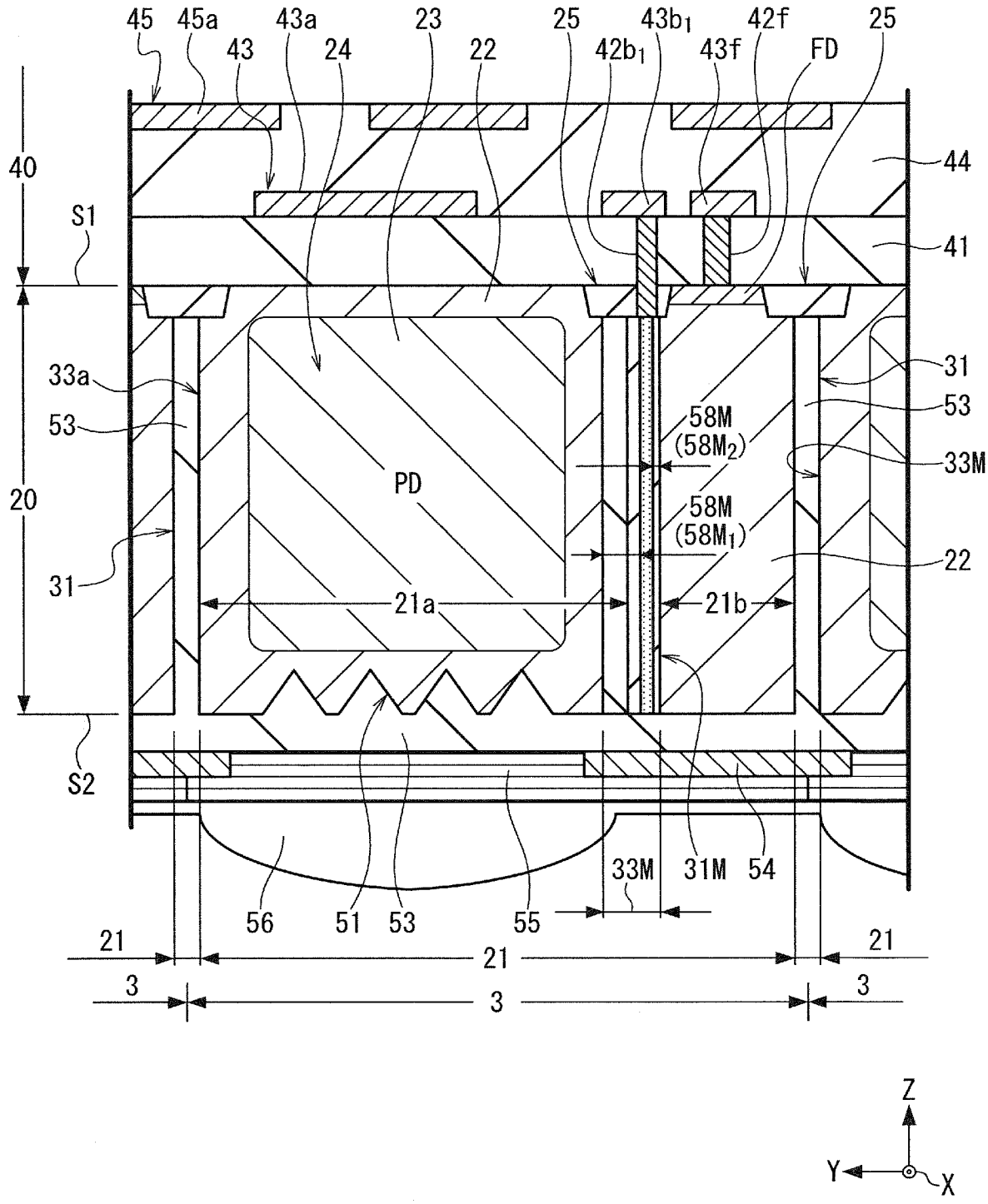
[図59I]


33a
33a
21
21
21
33M
52
52
51
24
22
S2
35
36
34
22
PD
20
21b
21a
41
S1
44
40
25
FD
25
43
25
45
Z
Y
X

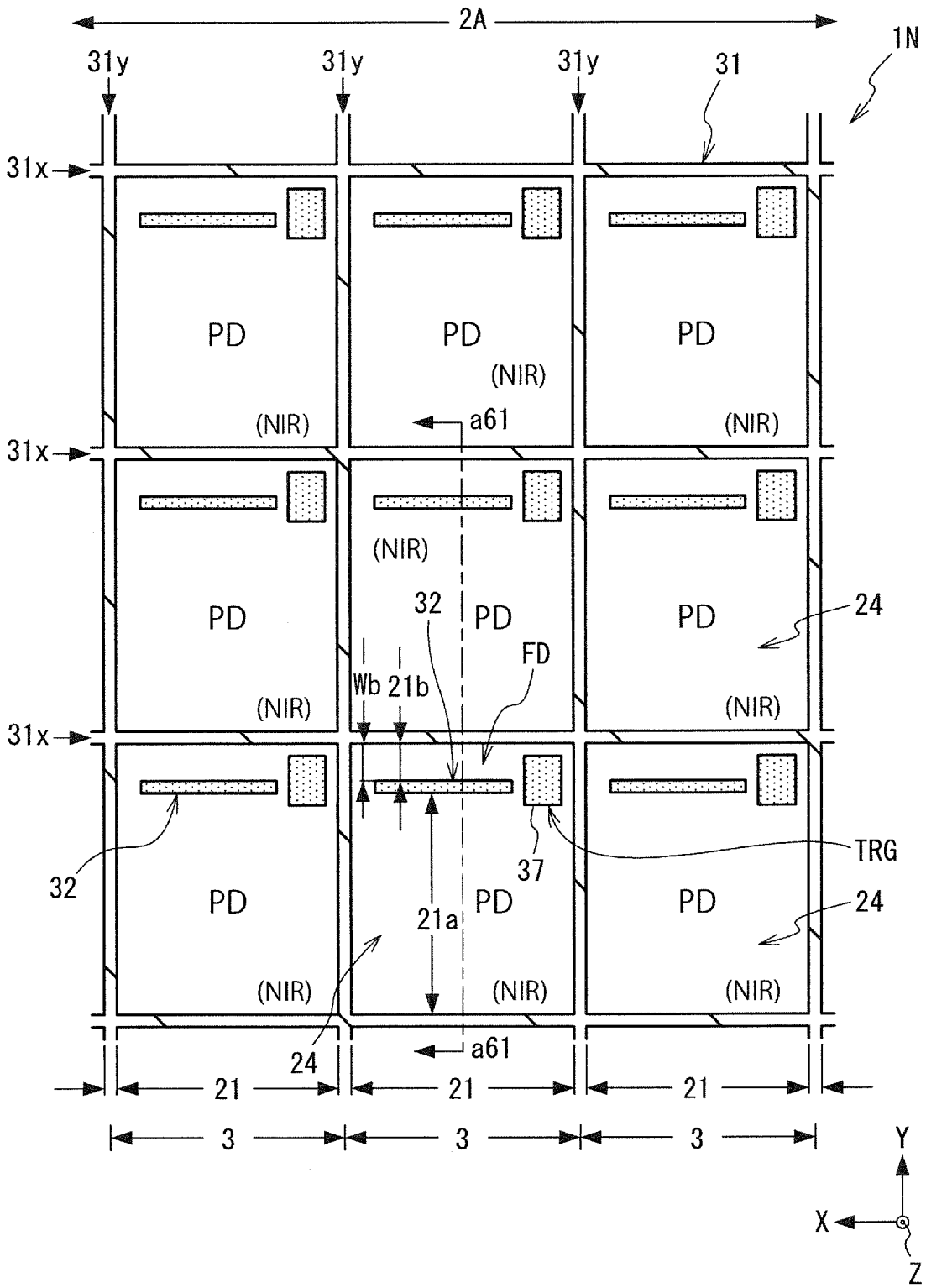
[図59J]


33a
33a
21
33M
22
31M
51
53
52
22
S2
$38M_2$
31
31
53
$38M_1$
53
53
PD
20
21b
21a
41
S1
44
40
25
FD
25
24
43
45
25
Z
Y
X

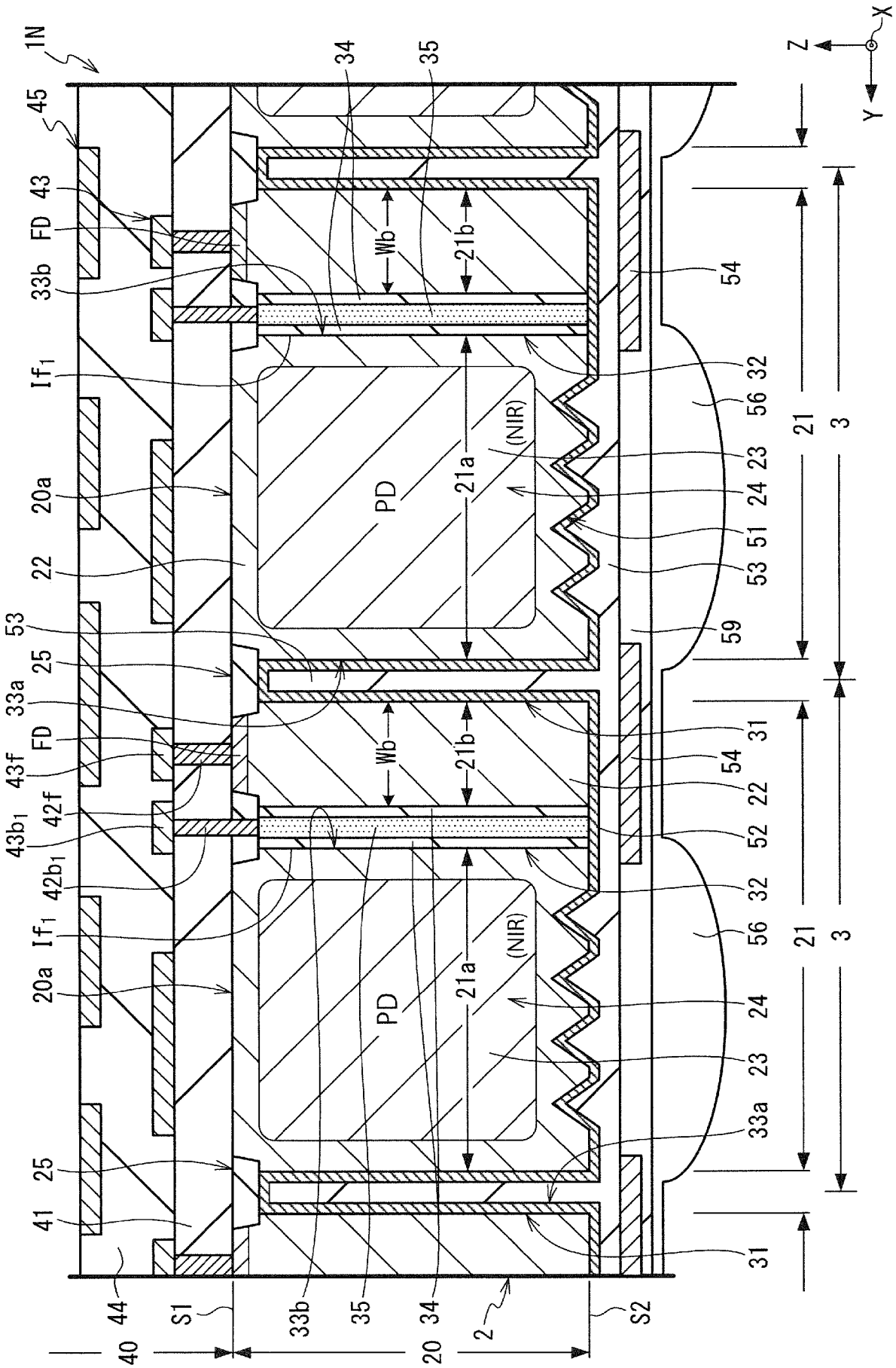
[図60]


45
45a
43a
23
25
43b1
42f
25
43
24
22
42b1
43f
FD
40
S1
44
41
33a
31
53
58M
(58M2)
53
PD
33M
20
58M
(58M1)
31
22
21a
21b
S2
33M
31M
54
56
51
53
55
21
21
21
3
3
3
Z
Y
X

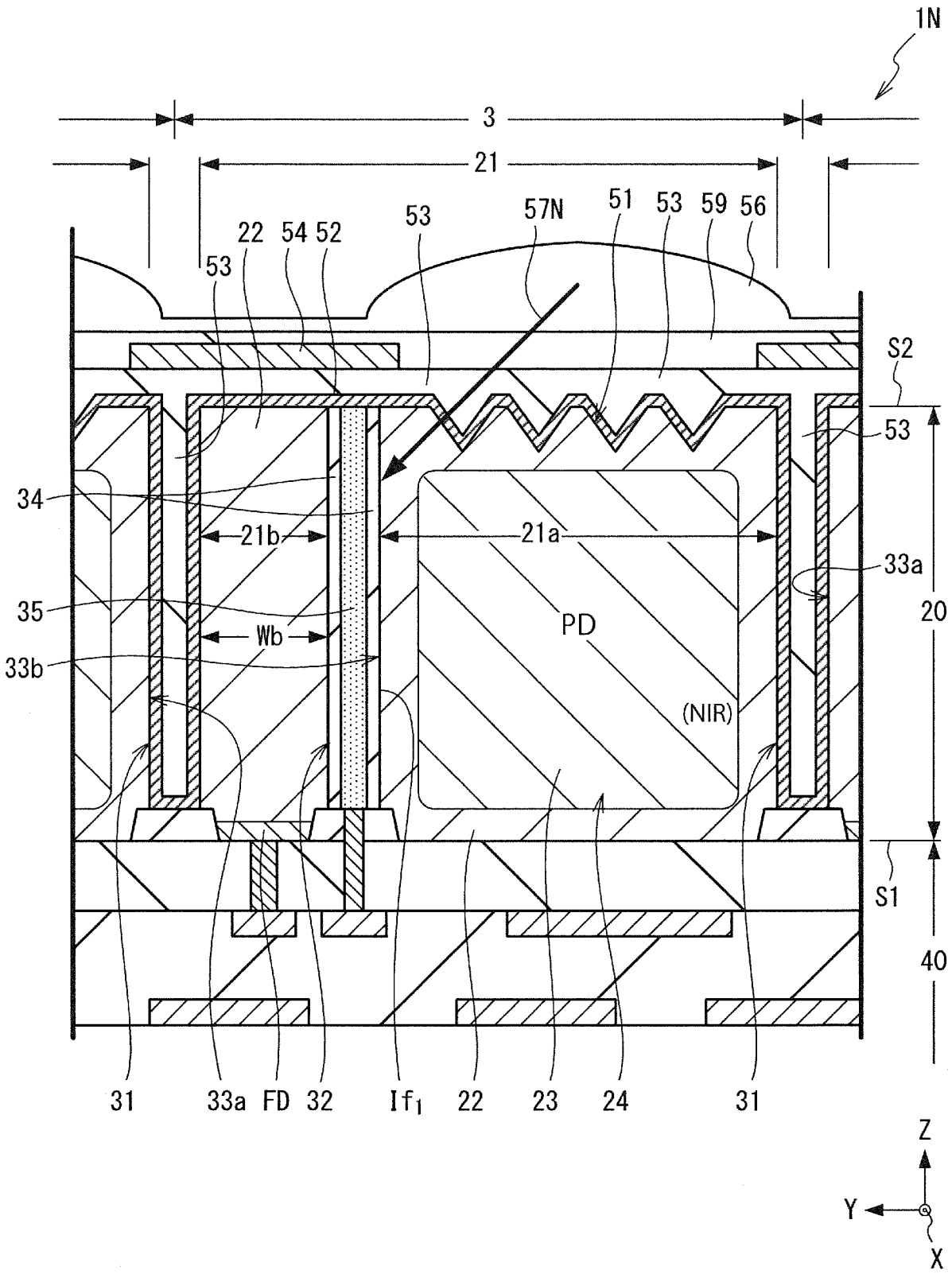
[図61]


2A
1N
31y
31y
31y
31
31x
31x
31x
PD
(NIR)
a61
32
Wb
21b
FD
24
TRG
37
21a
21
3
Y
X
Z

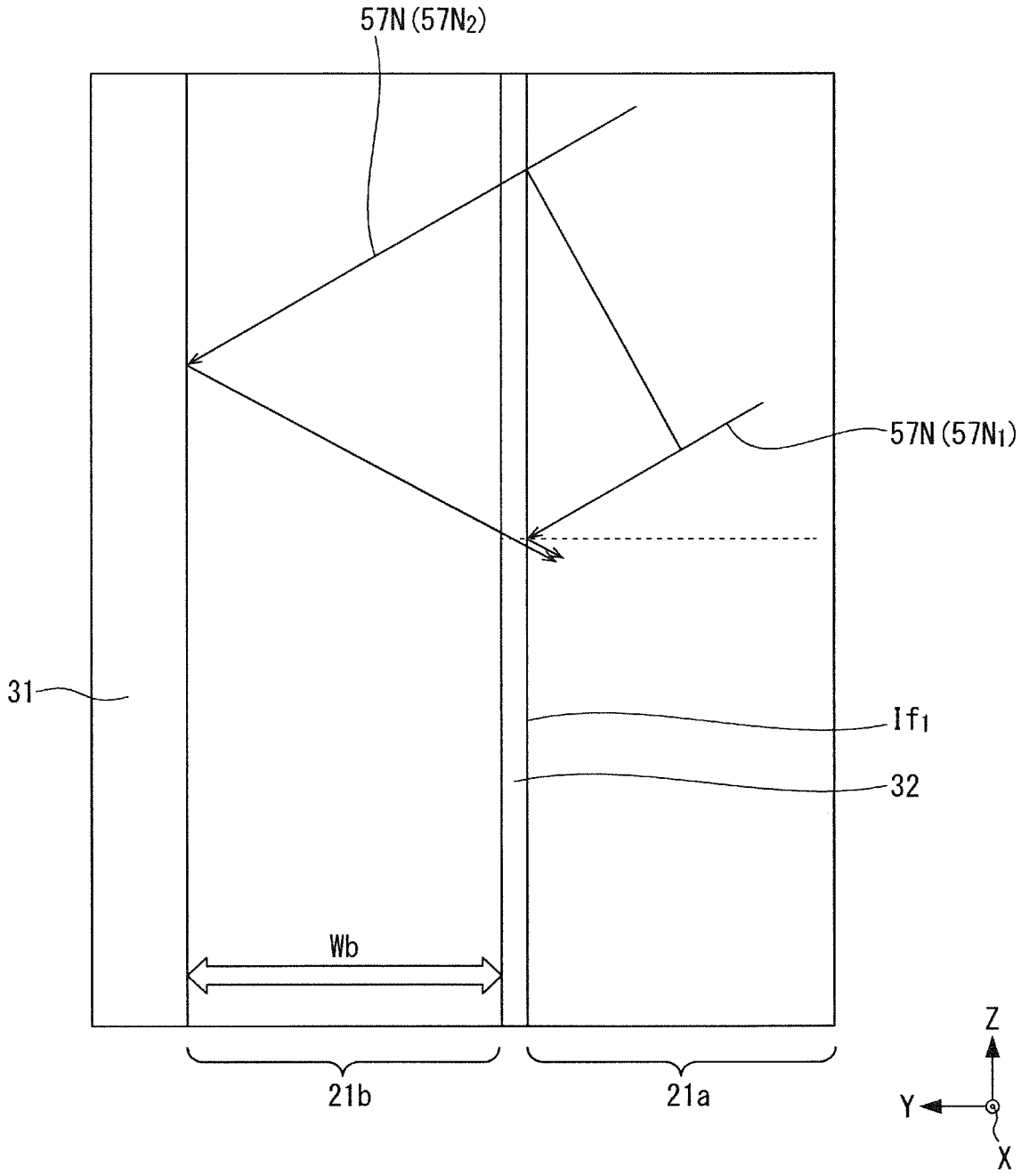
[図62]


1N
45
43
FD
33b
If1
20a
22
53
25
33a
43f
42f
43b1
42b1
41
44
S1
40
33b
35
34
20
2
S2
Wb
21b
21a
PD
(NIR)
54
32
56
23
24
51
53
59
31
52
21
3
Z
X
Y

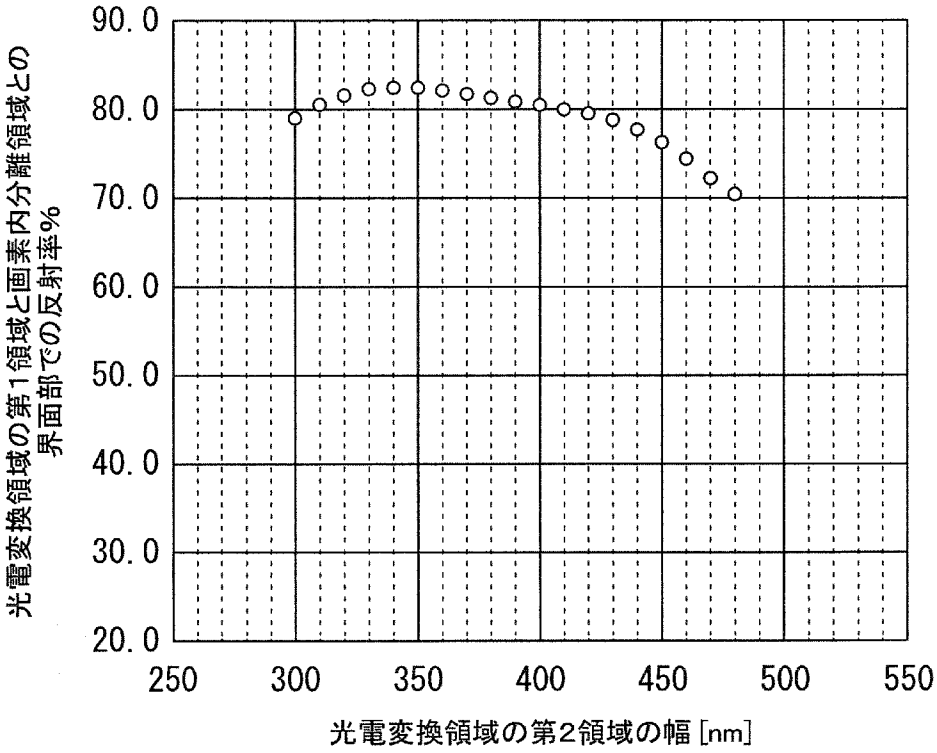
[図63]


1N
3
21
53
22
54
52
53
57N
51
53
59
56
S2
53
34
21b
21a
33a
35
Wb
PD
20
33b
(NIR)
S1
40
31
33a
FD
32
If1
22
23
24
31
Z
Y
X

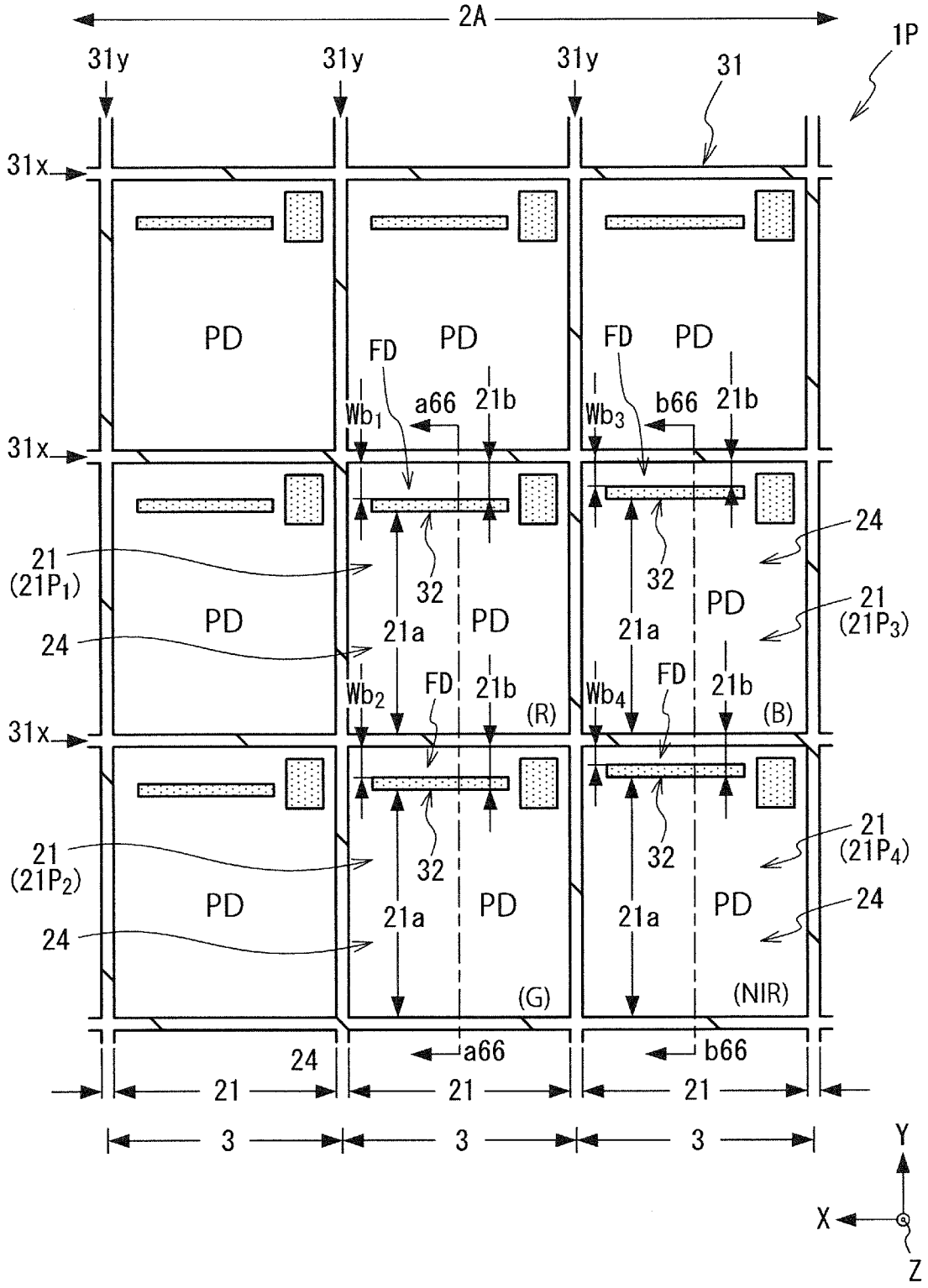
[図64]



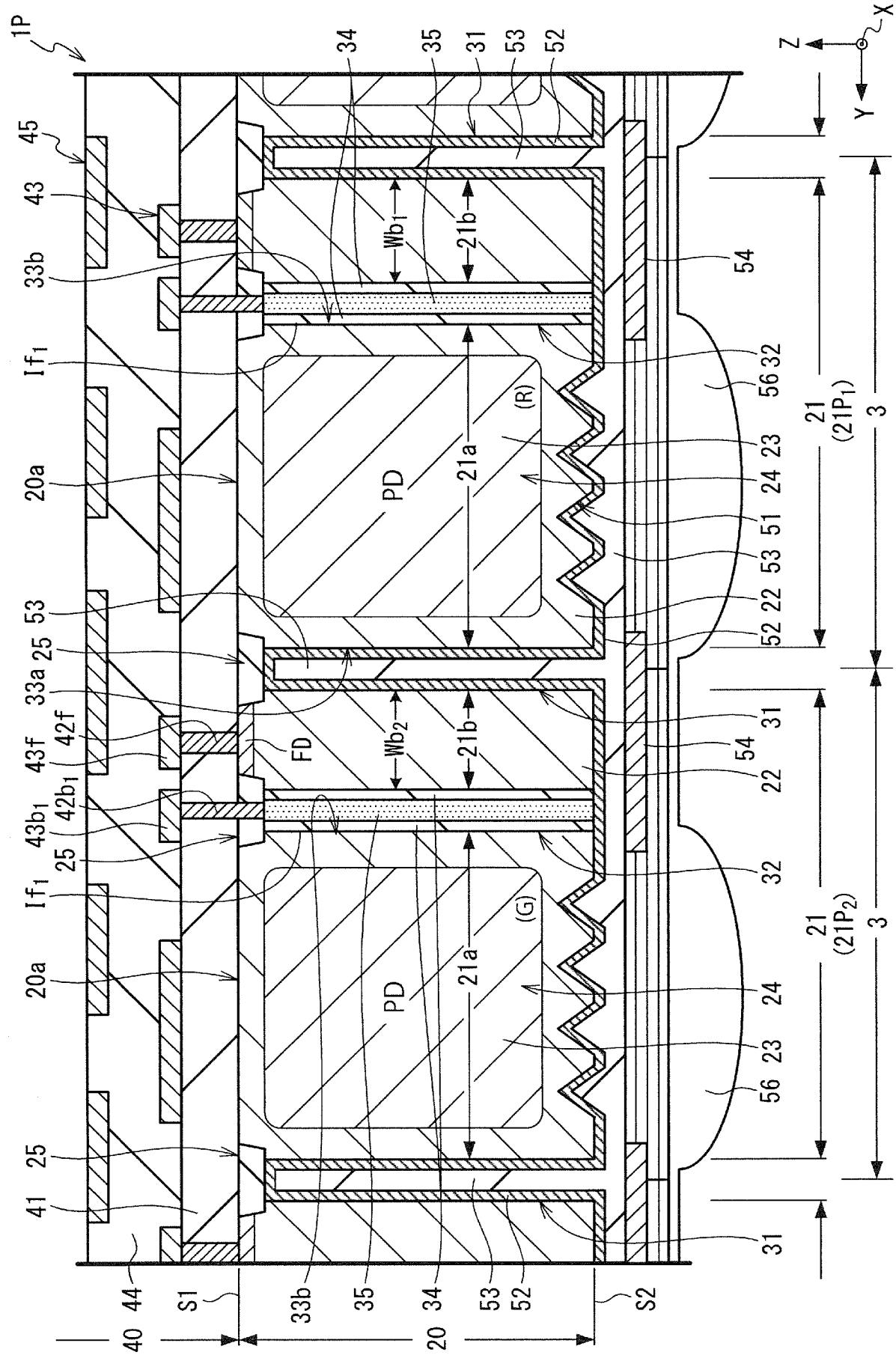
[図65]


光電変換領域の第1領域と画素内分離領域との界面部での反射率%
90.0
80.0
70.0
60.0
50.0
40.0
30.0
20.0
250
300
350
400
450
500
550
光電変換領域の第2領域の幅[nm]

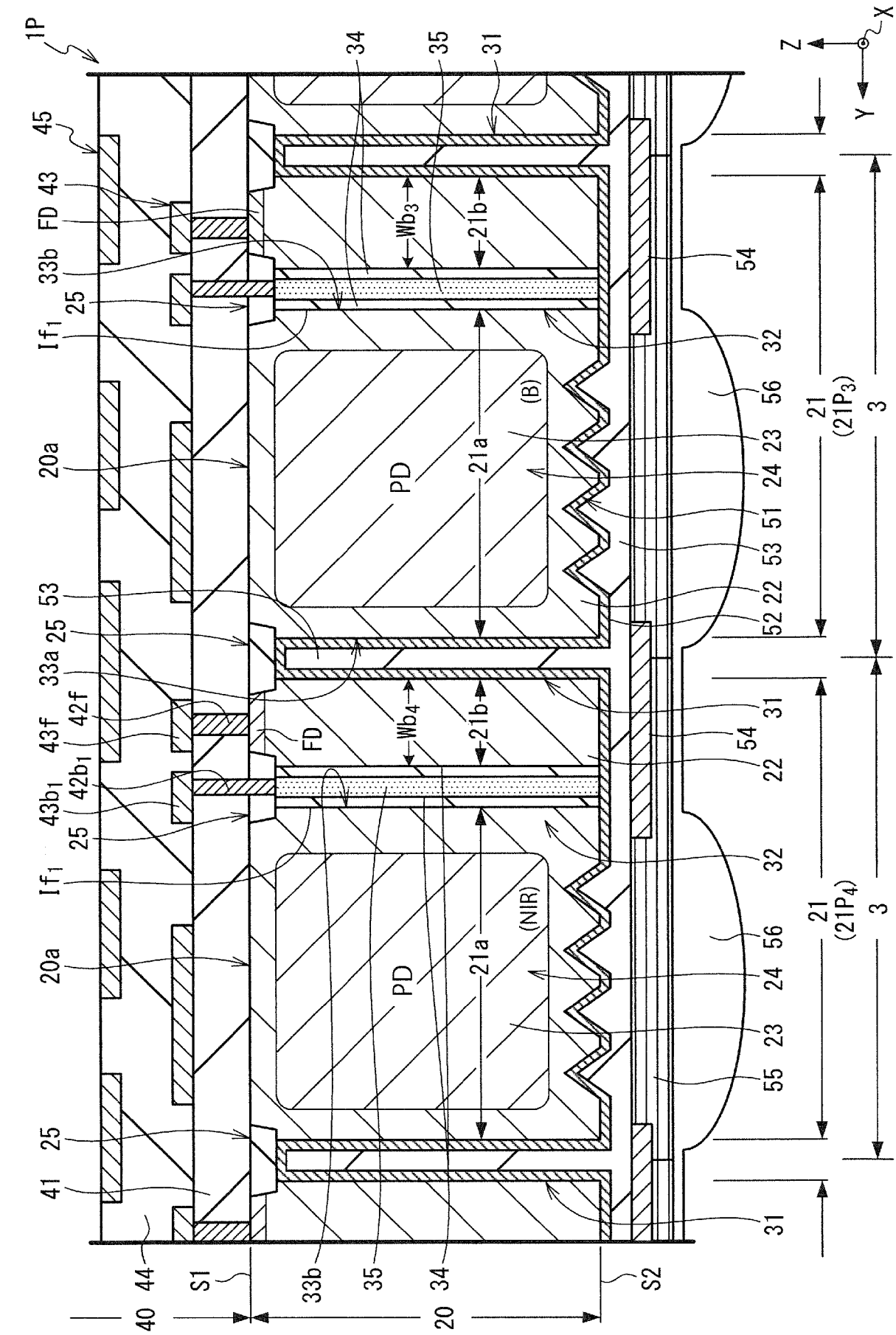
[図66]


2A
1P
31y
31y
31y
31
31x
31x
31x
PD
FD
a66
21b
Wb1
Wb3
b66
24
21
(21P1)
21
(21P3)
32
21a
Wb2
Wb4
(R)
(B)
21
(21P2)
21
(21P4)
(G)
(NIR)
3
Y
X
Z

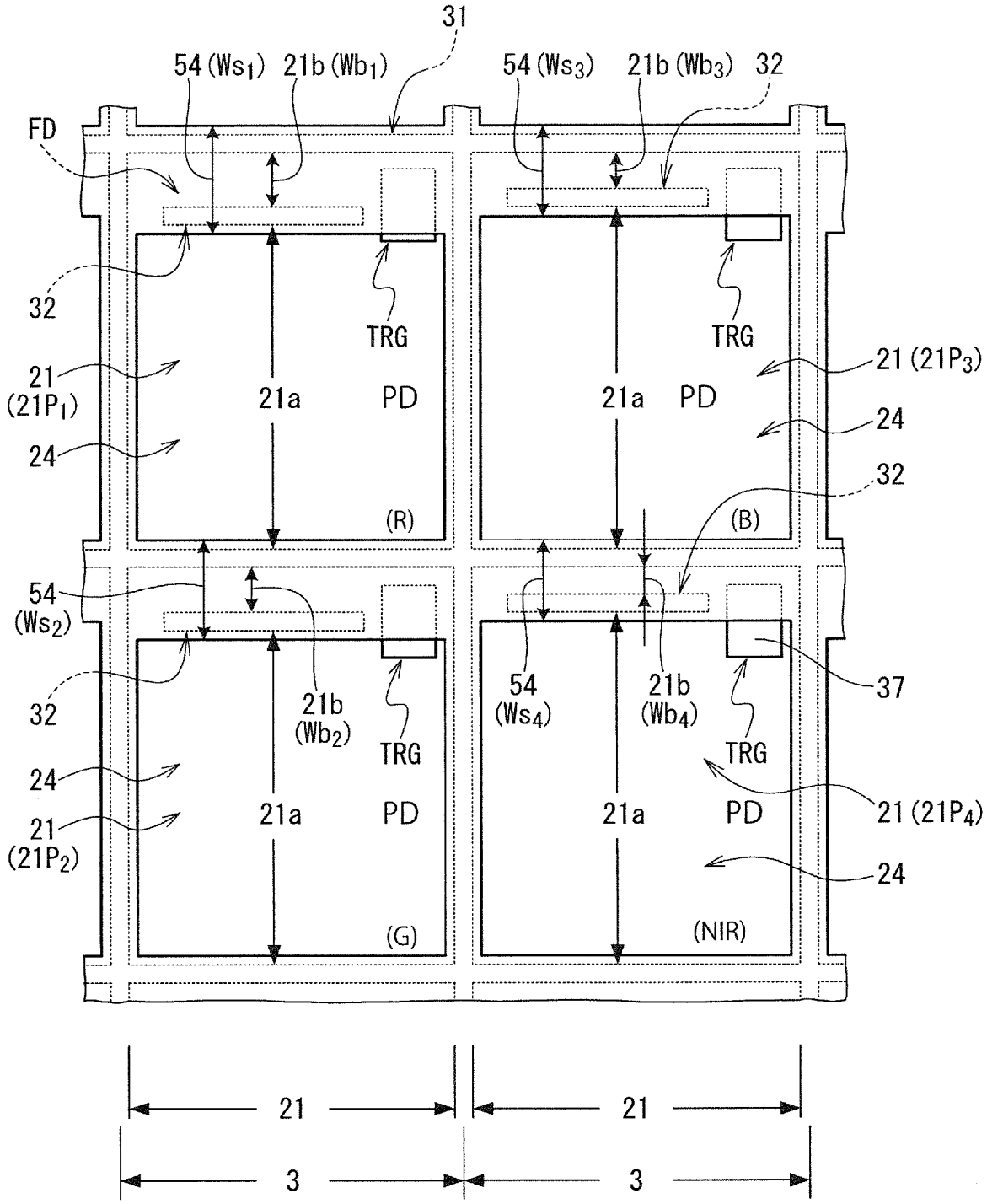
[図67]


1P
34
35
31
53
52
Z
X
Y
45
43
33b
Wb1
21b
54
If1
56 32
20a
PD
21a
(R)
24 23
51
53
53
22
52
21
(21P1)
3
25
33a
42f
43f
FD
Wb2
21b
31
54
42b1
43b1
22
25
32
If1
20a
PD
21a
(G)
24
23
56
21
(21P2)
3
25
41
31
44
S1
33b
35
34
53
52
S2
40
20

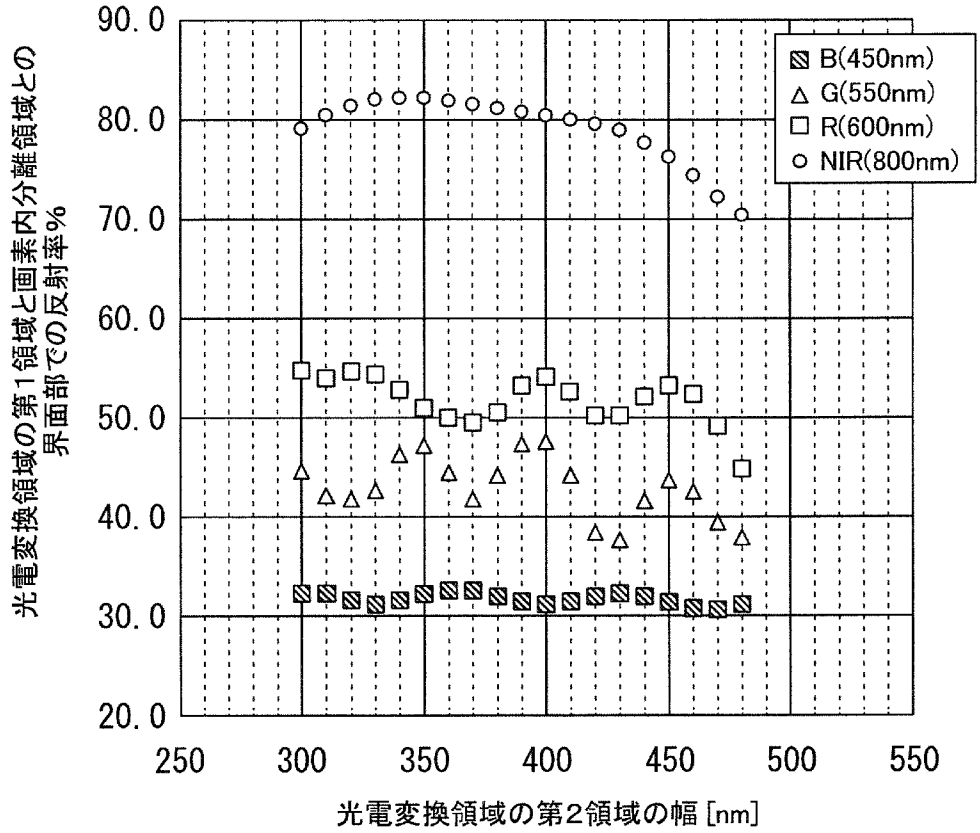
[図68]


1P
34
35
31
45
FD
43
33b
25
If_1
Wb_3
21b
54
32
20a
PD
21a
(B)
56
23
24
51
53
22
52
21
($21P_3$)
3
53
25
33a
42f
43f
$42b_1$
$43b_1$
FD
Wb_4
21b
31
54
22
32
20a
PD
21a
(NIR)
56
24
23
55
21
($21P_4$)
3
25
41
31
44
S1
33b
35
34
S2
40
20
Z
X
Y

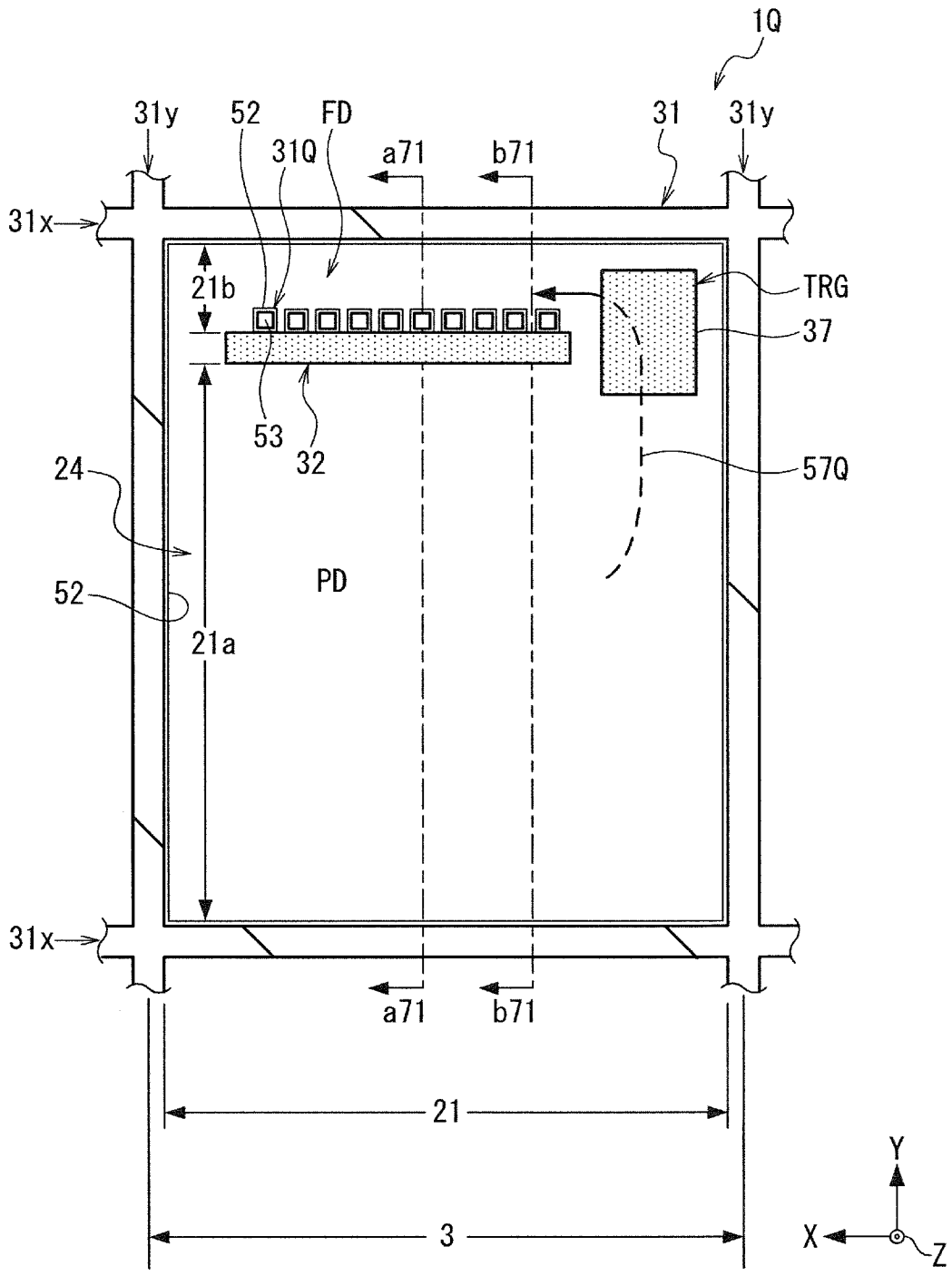
[図69]


31
54 (Ws1)
21b (Wb1)
54 (Ws3)
21b (Wb3)
32
FD
32
TRG
TRG
21 (21P3)
21 (21P1)
21a
PD
21a
PD
24
24
32
(R)
(B)
54 (Ws2)
54 (Ws4)
21b (Wb4)
37
32
21b (Wb2)
TRG
TRG
24
21 (21P4)
21 (21P2)
21a
PD
21a
PD
24
(G)
(NIR)
21
21
3
3

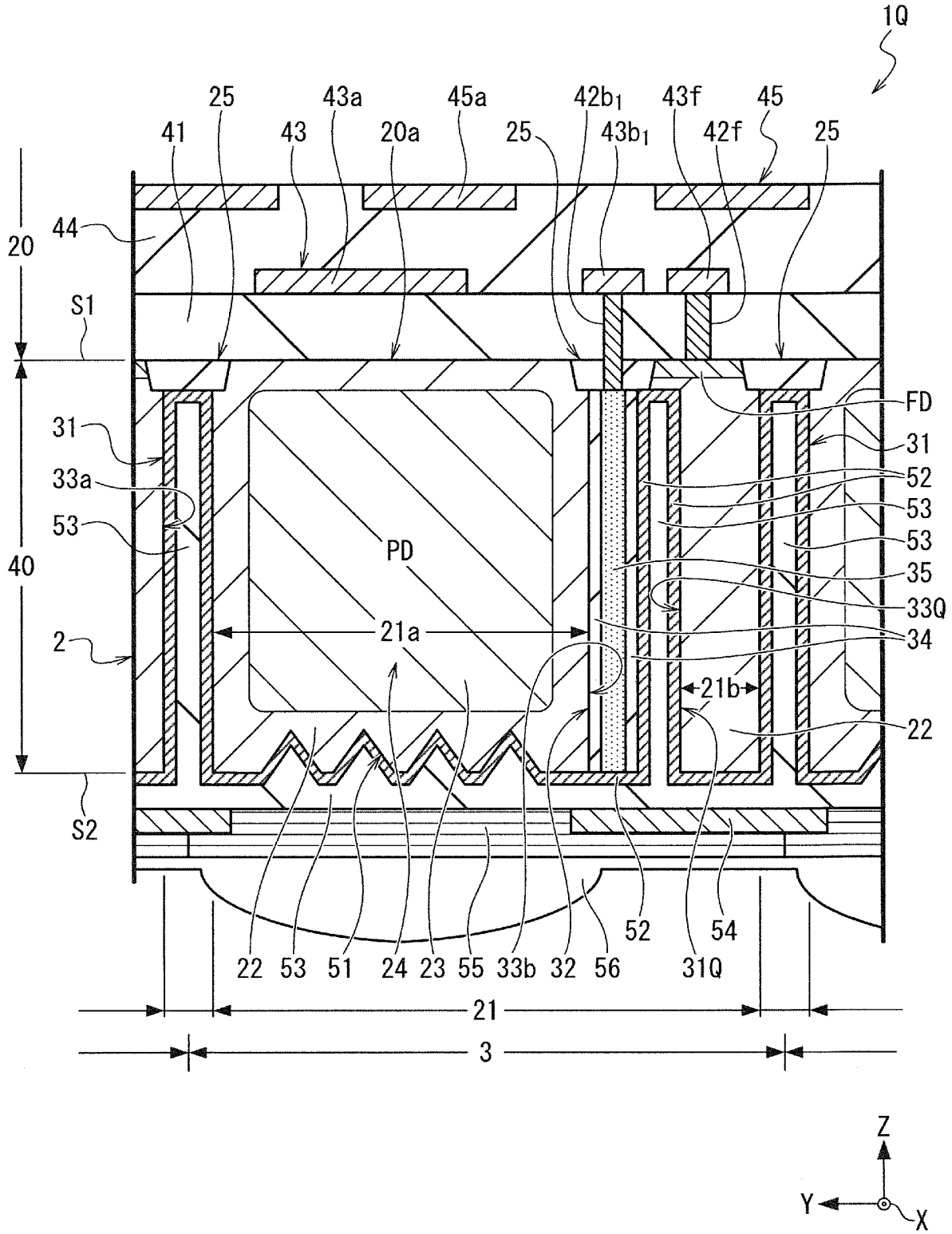
[図70]


90.0
80.0
70.0
60.0
50.0
40.0
30.0
20.0
250
300
350
400
450
500
550
光電変換領域の第1領域と画素内分離領域との界面部での反射率%
光電変換領域の第2領域の幅 [nm]
B(450nm)
G(550nm)
R(600nm)
NIR(800nm)

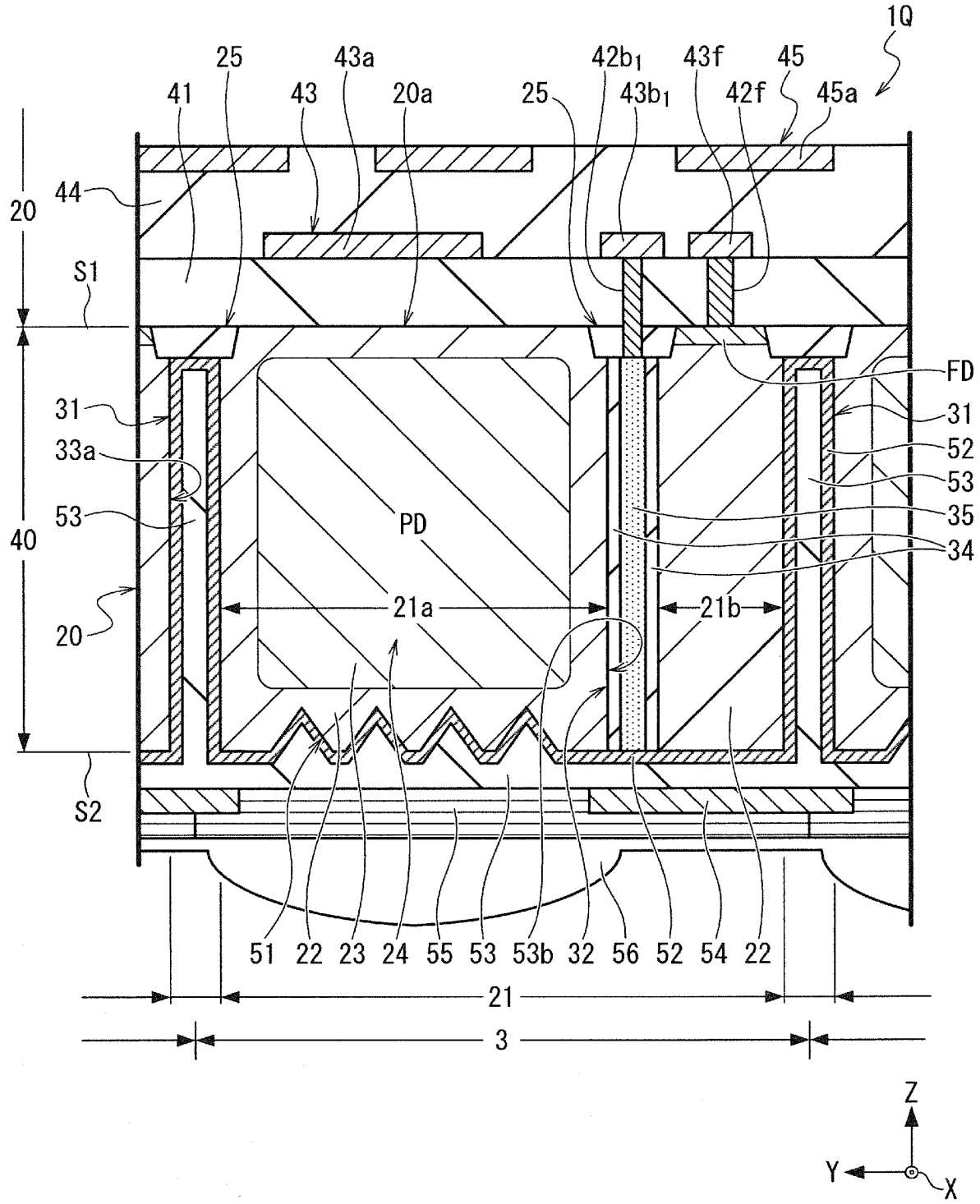
[図71]


1Q
31y
52
FD
31Q
a71
b71
31
31y
31x
21b
TRG
37
53
32
57Q
24
PD
52
21a
31x
a71
b71
21
3
Y
X
Z

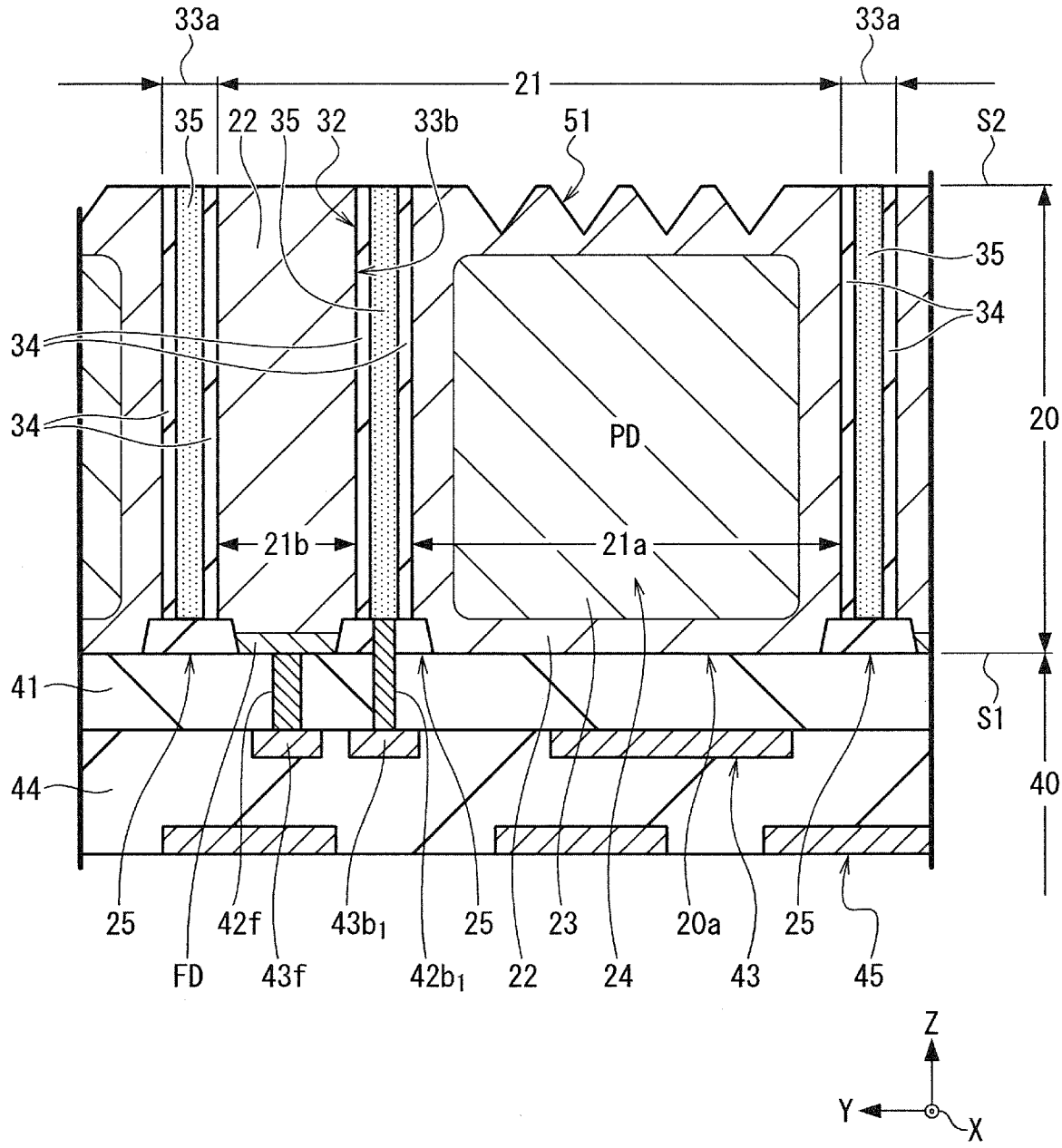
[図72]


1Q
25
43a
45a
42b1
43f
45
41
43
20a
25
43b1
42f
25
20
44
S1
31
33a
53
40
2
S2
PD
21a
FD
31
52
53
53
35
33Q
34
21b
22
22
53
51
24
23
55
33b
32
56
52
54
31Q
21
3
Z
Y
X

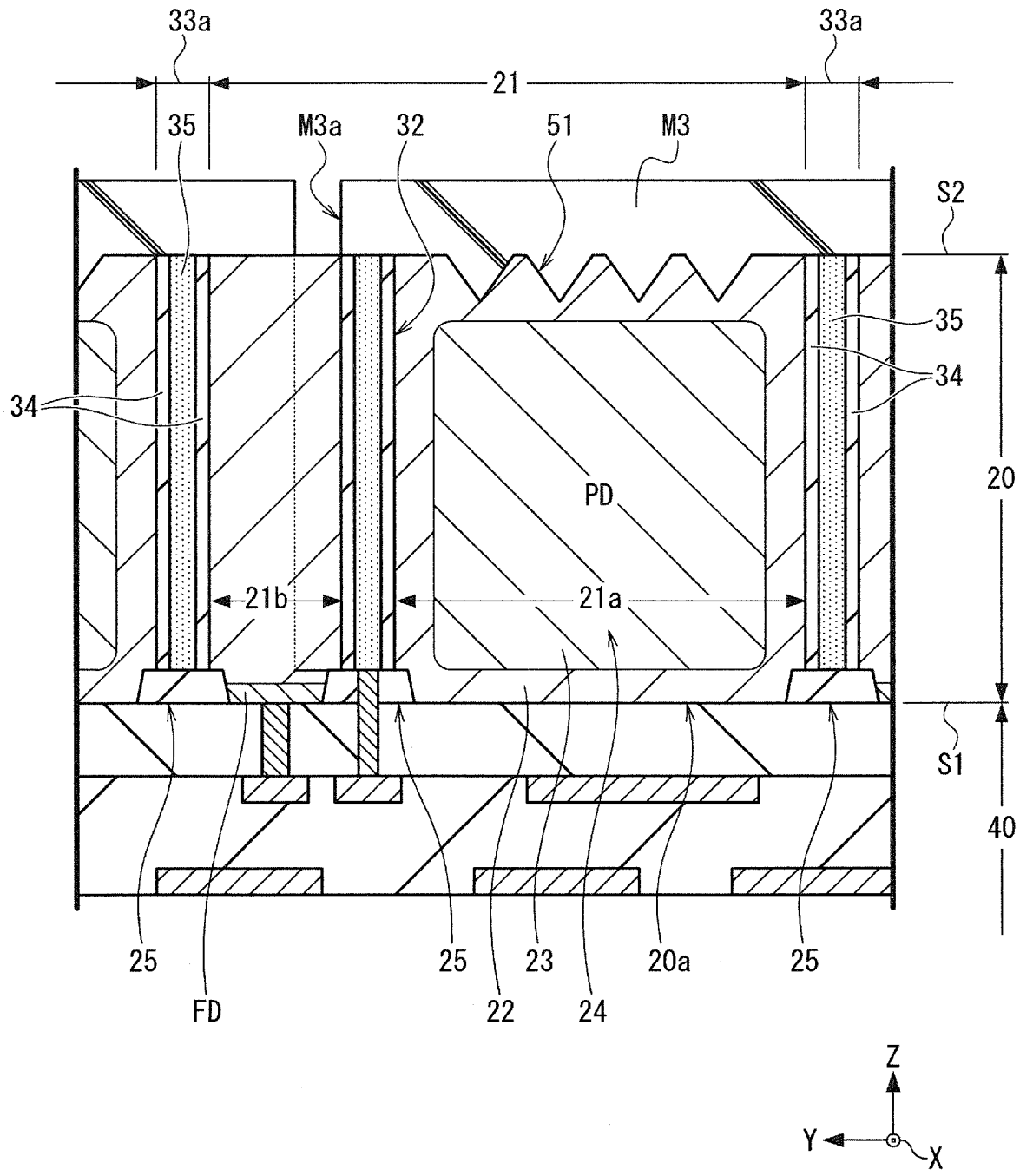
[図73]


1Q
25
43a
42b1
43f
45
41
43
20a
25
43b1
42f
45a
44
20
S1
FD
31
31
33a
52
53
53
35
PD
34
40
21a
21b
20
S2
51
22
23
24
55
53
53b
32
56
52
54
22
21
3
Z
Y
X

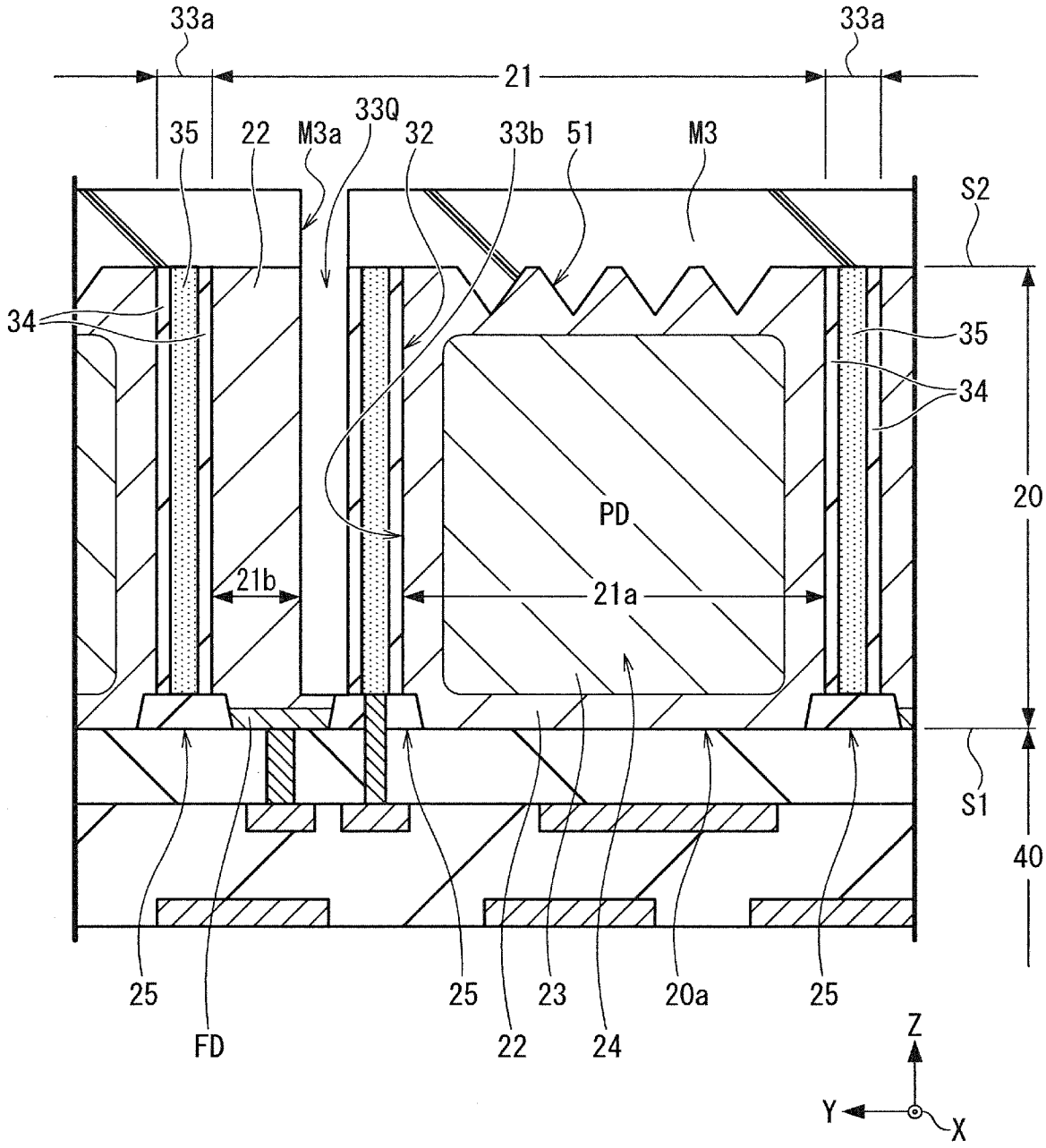
[図74A]


33a
33a
21
35
22
35
32
33b
51
S2
35
34
34
34
PD
20
21b
21a
41
S1
44
40
25
42f
43b1
25
23
20a
25
FD
43f
42b1
22
24
43
45
Z
Y
X

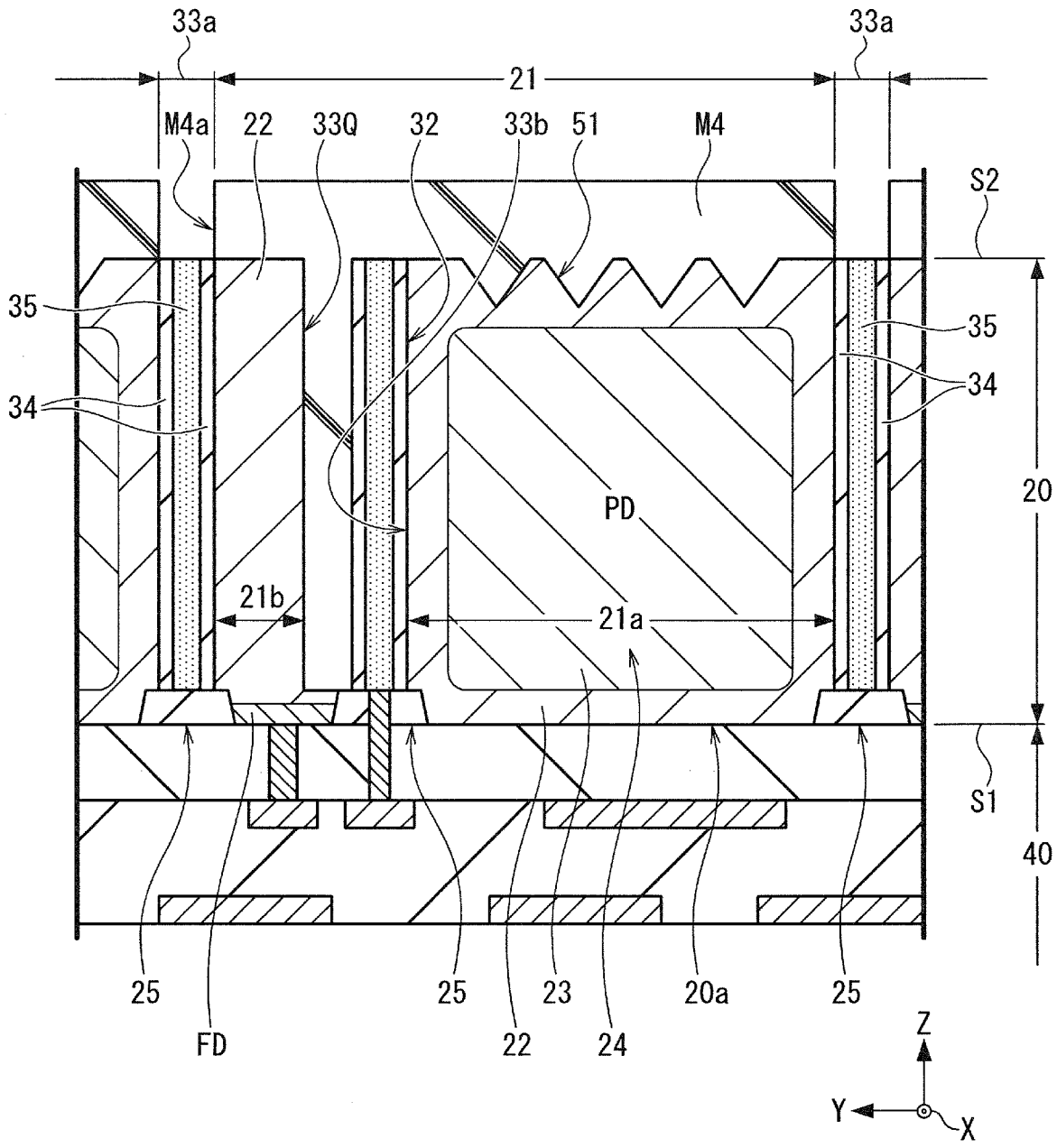
[図74B]


33a
21
33a
35
M3a
32
51
M3
S2
35
34
34
20
PD
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

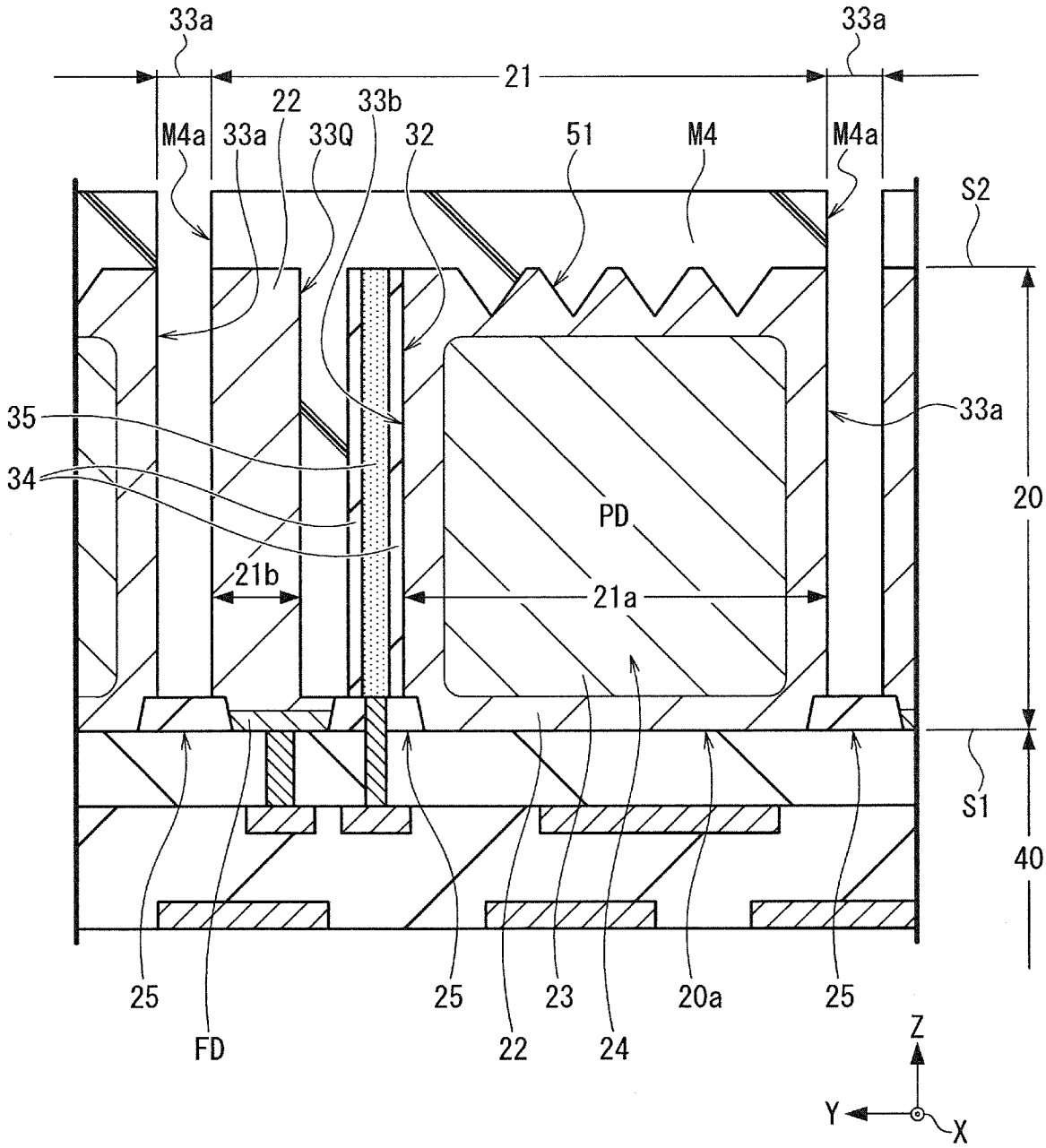
[図74C]


33a
33a
21
35
22
M3a
33Q
32
33b
51
M3
S2
34
35
34
20
PD
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

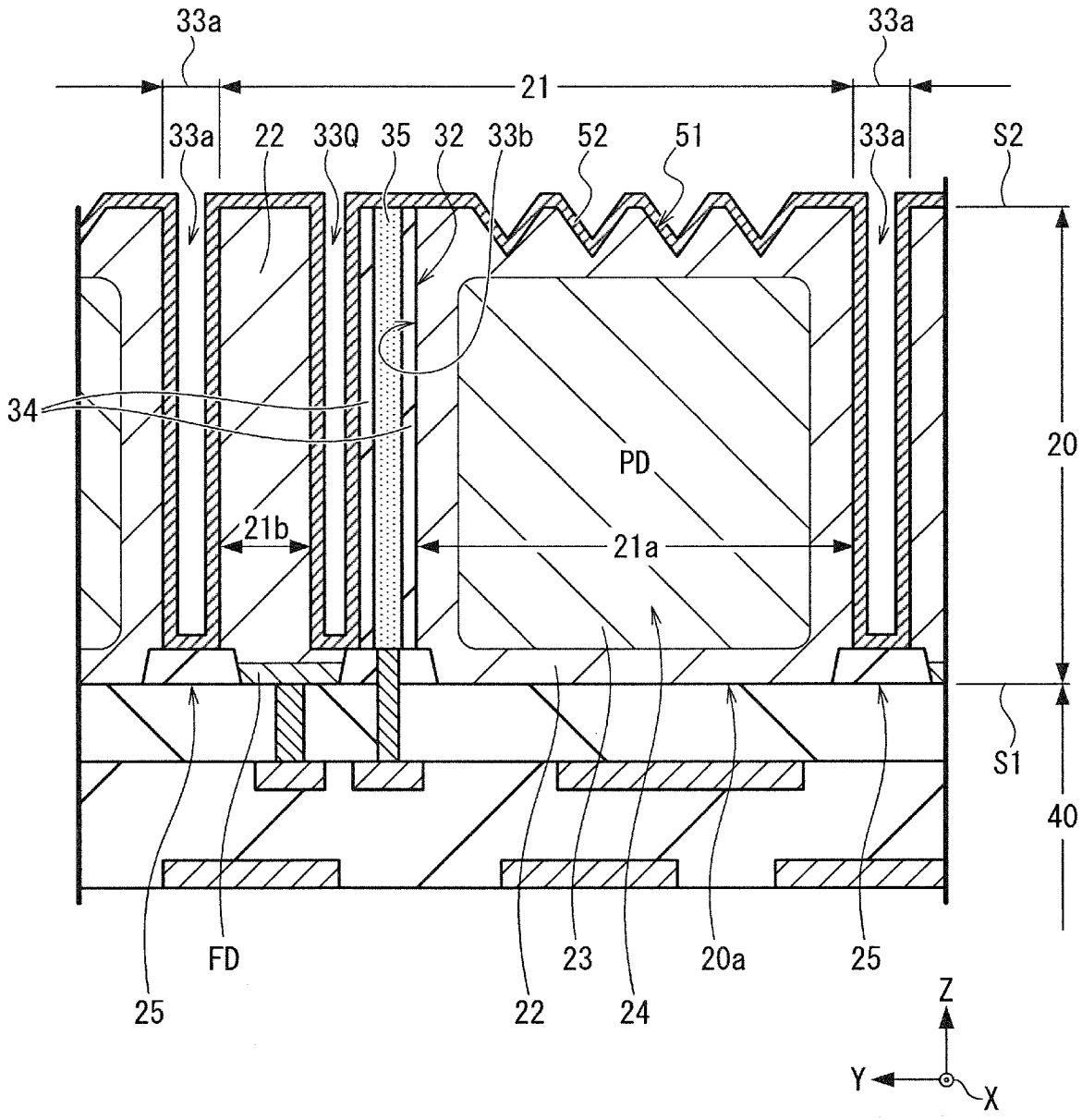
[図74D]


33a
21
33a
M4a
22
33Q
32
33b
51
M4
S2
35
34
35
34
20
PD
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

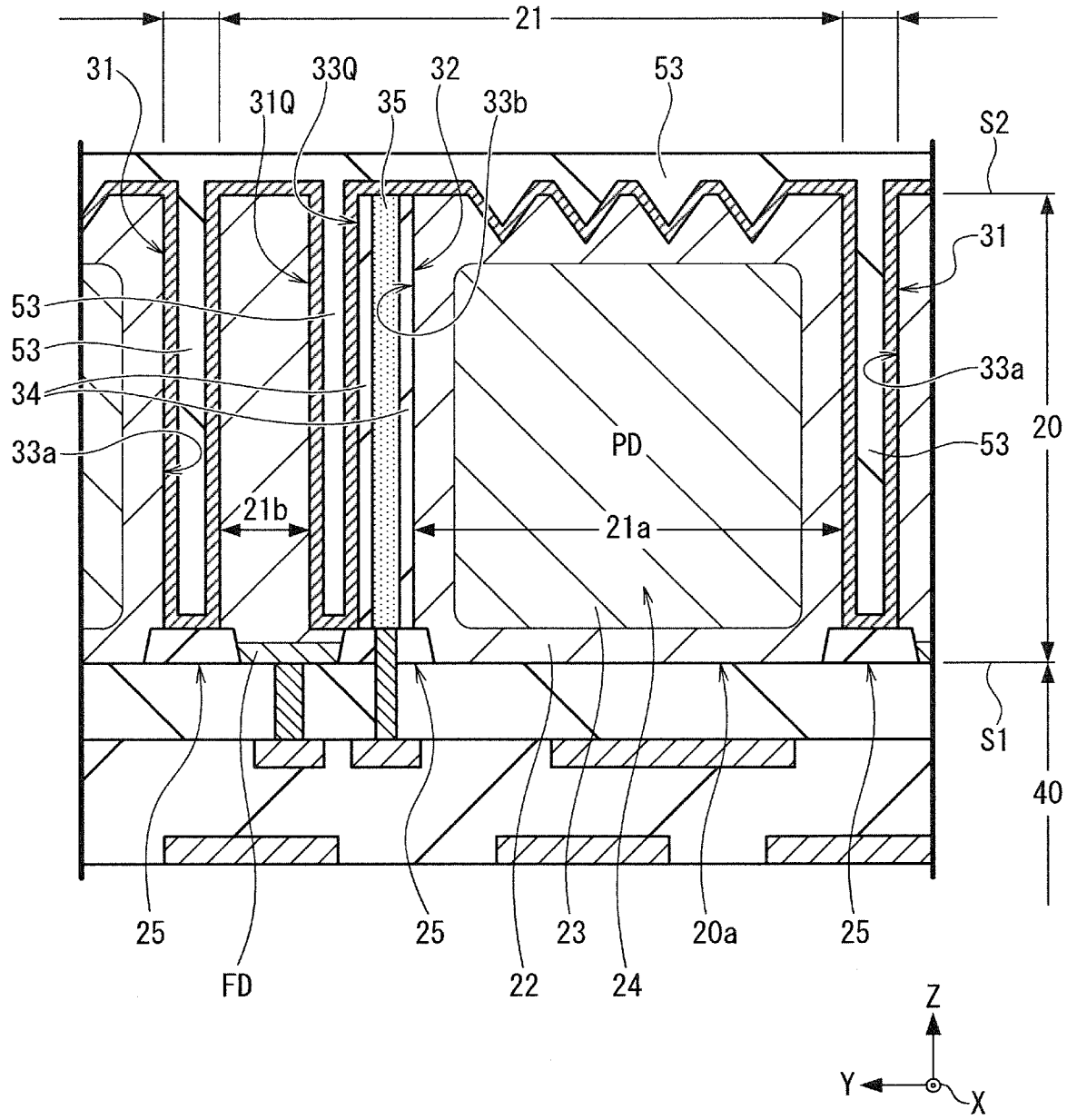
[図74E]


33a
33a
21
22
33b
M4a
33a
33Q
32
51
M4
M4a
S2
35
33a
34
PD
20
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

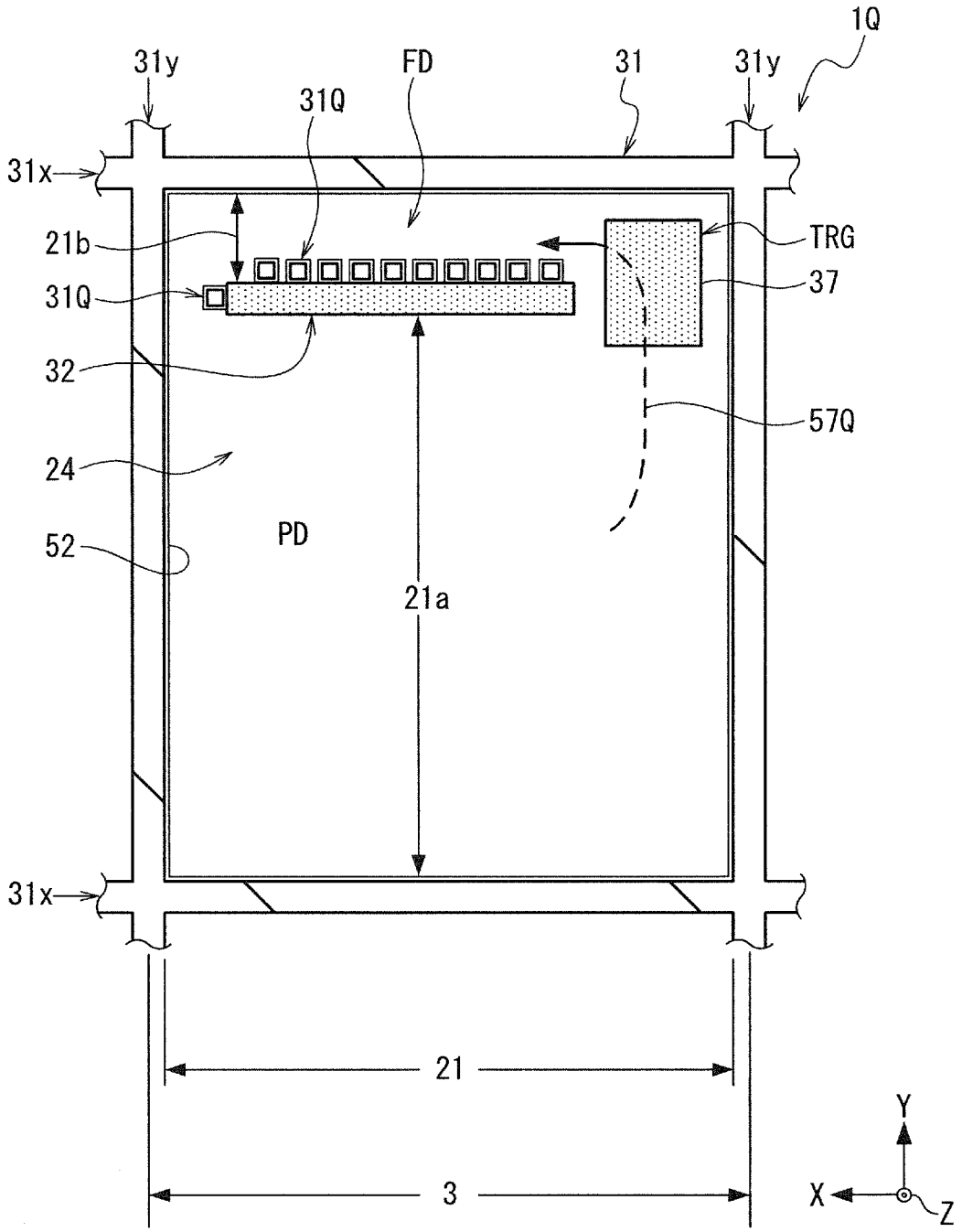
[図74F]


33a
21
33a
33a
22
33Q
35
32
33b
52
51
33a
S2
34
PD
20
21b
21a
S1
40
FD
23
20a
25
25
22
24
Z
Y
X

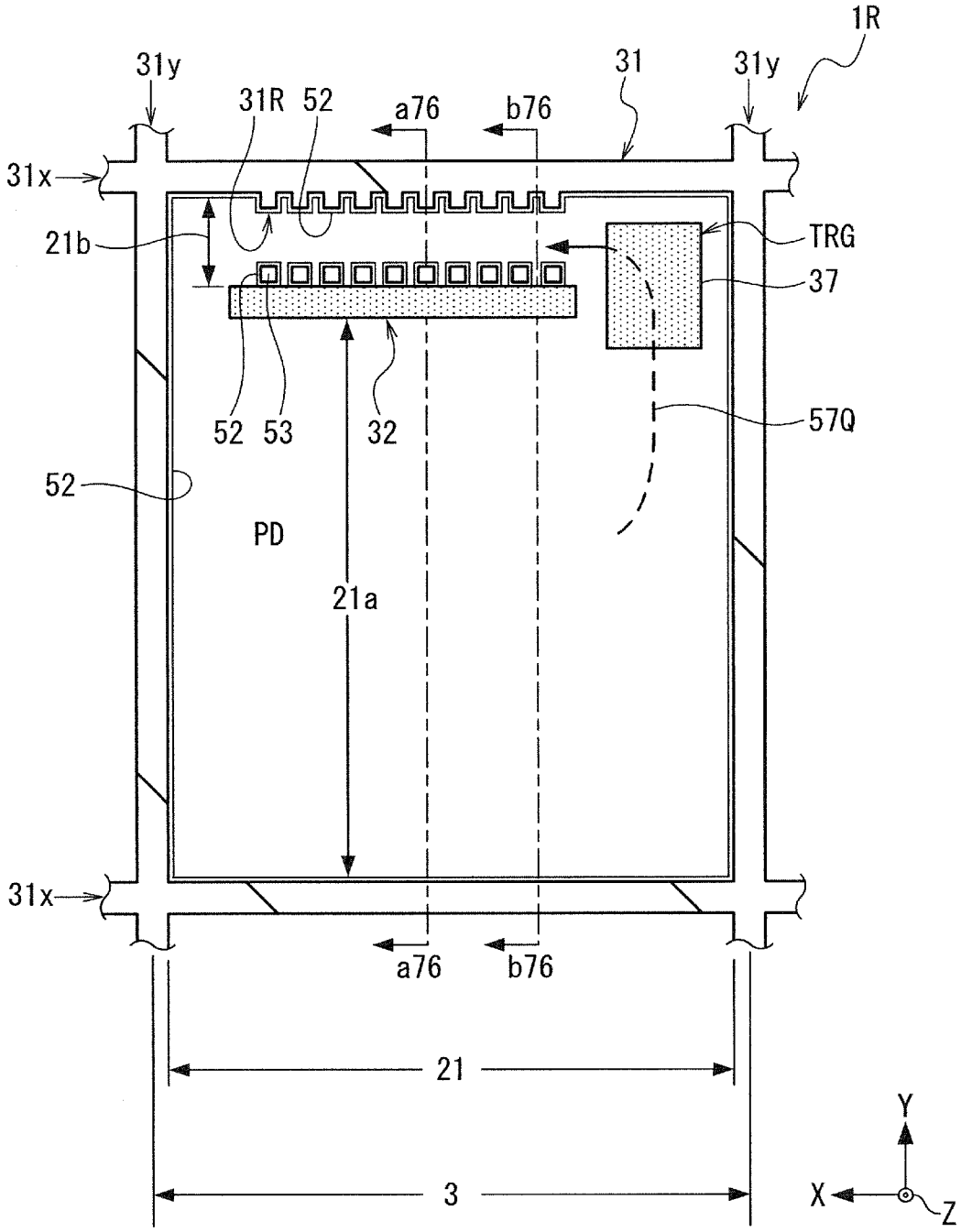
[図74G]


21
31
33Q
32
53
31Q
35
33b
S2
31
53
53
34
33a
33a
PD
53
20
21b
21a
S1
40
25
FD
25
22
23
24
20a
25
Z
Y
X

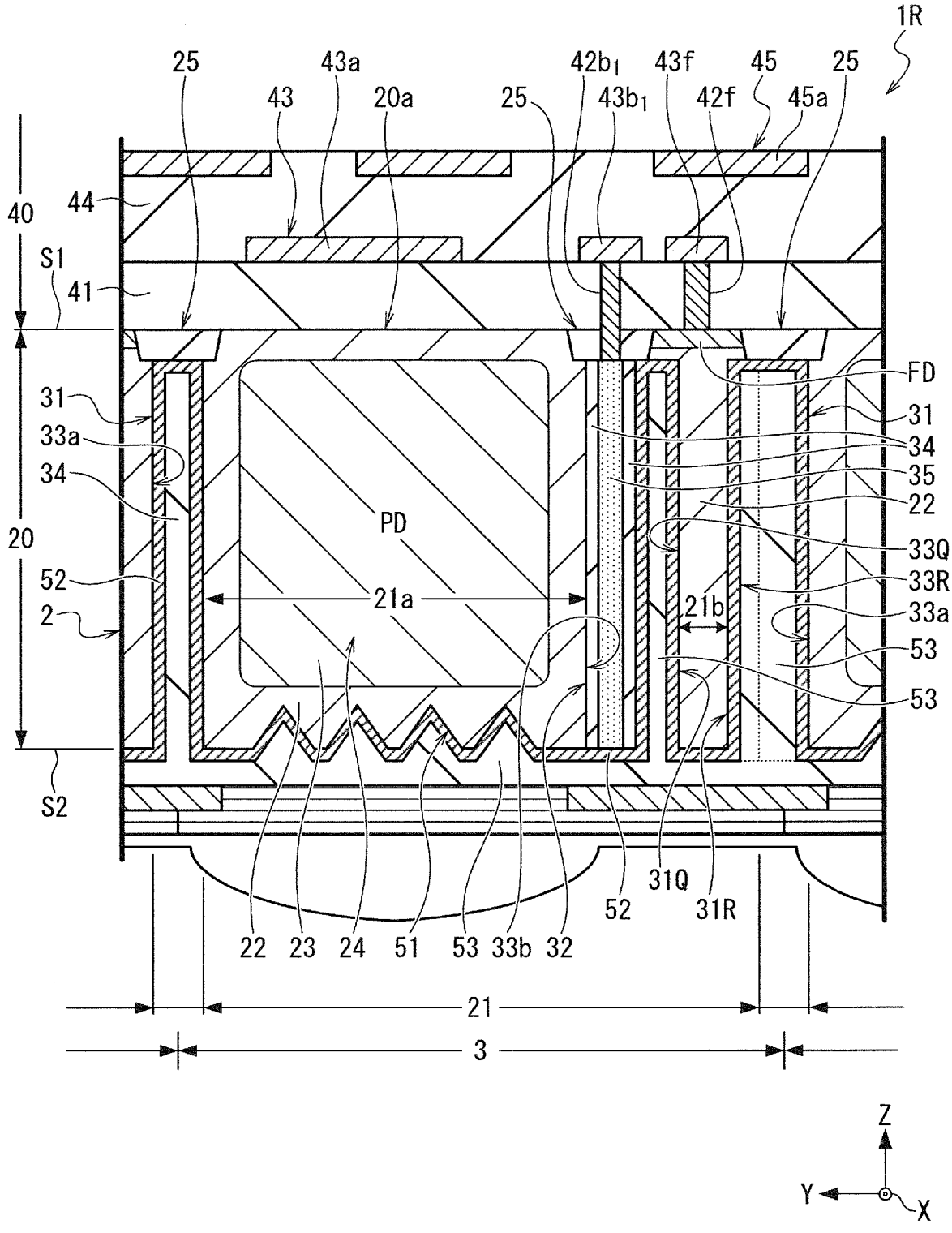
[図75]


1Q
31y
FD
31
31y
31Q
31x
21b
TRG
31Q
37
32
57Q
24
PD
52
21a
31x
21
3
Y
X
Z

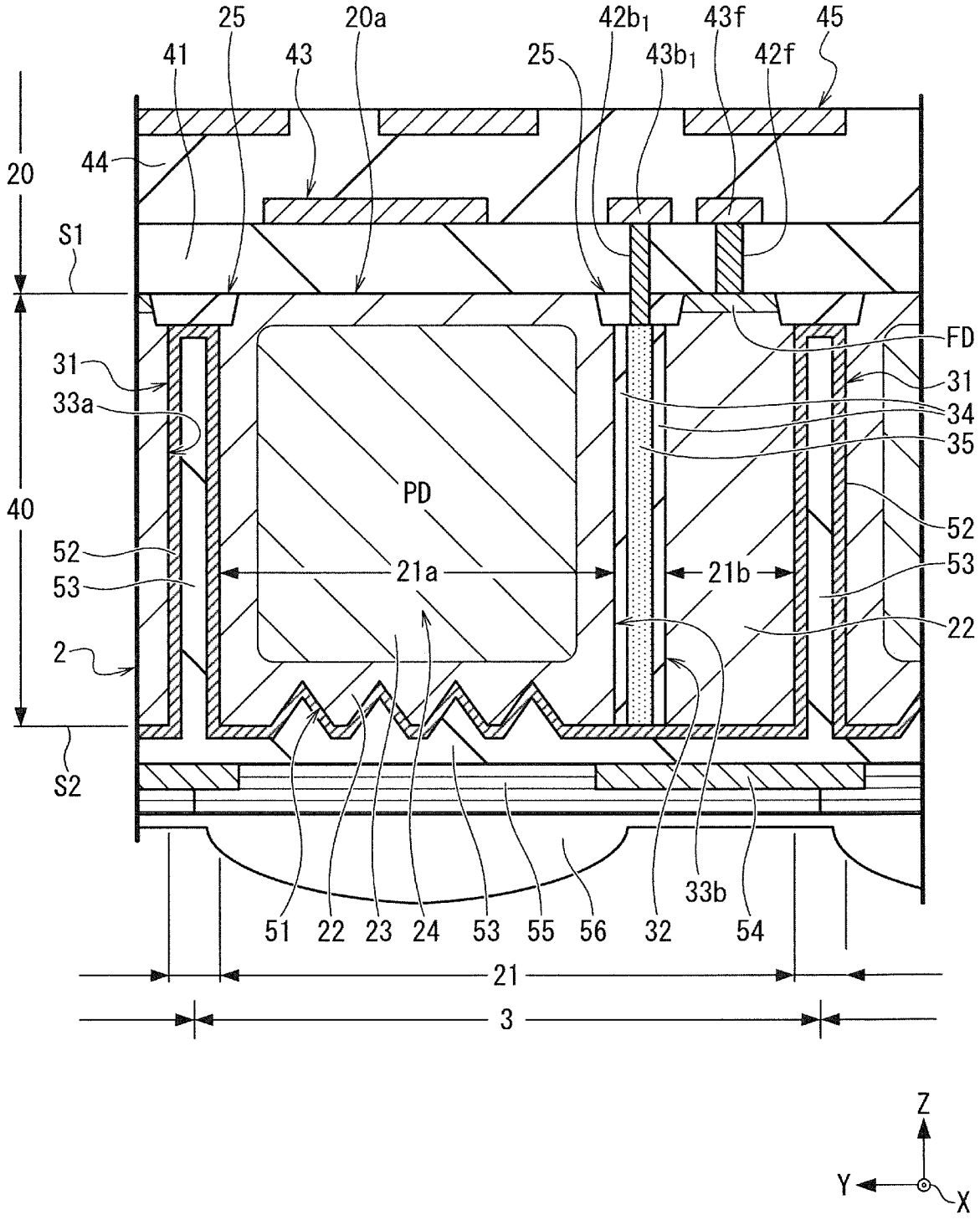
[図76]


1R
31y
31R
52
a76
b76
31
31y
31x
21b
TRG
37
52
53
32
57Q
52
PD
21a
31x
a76
b76
21
3
Y
X
Z

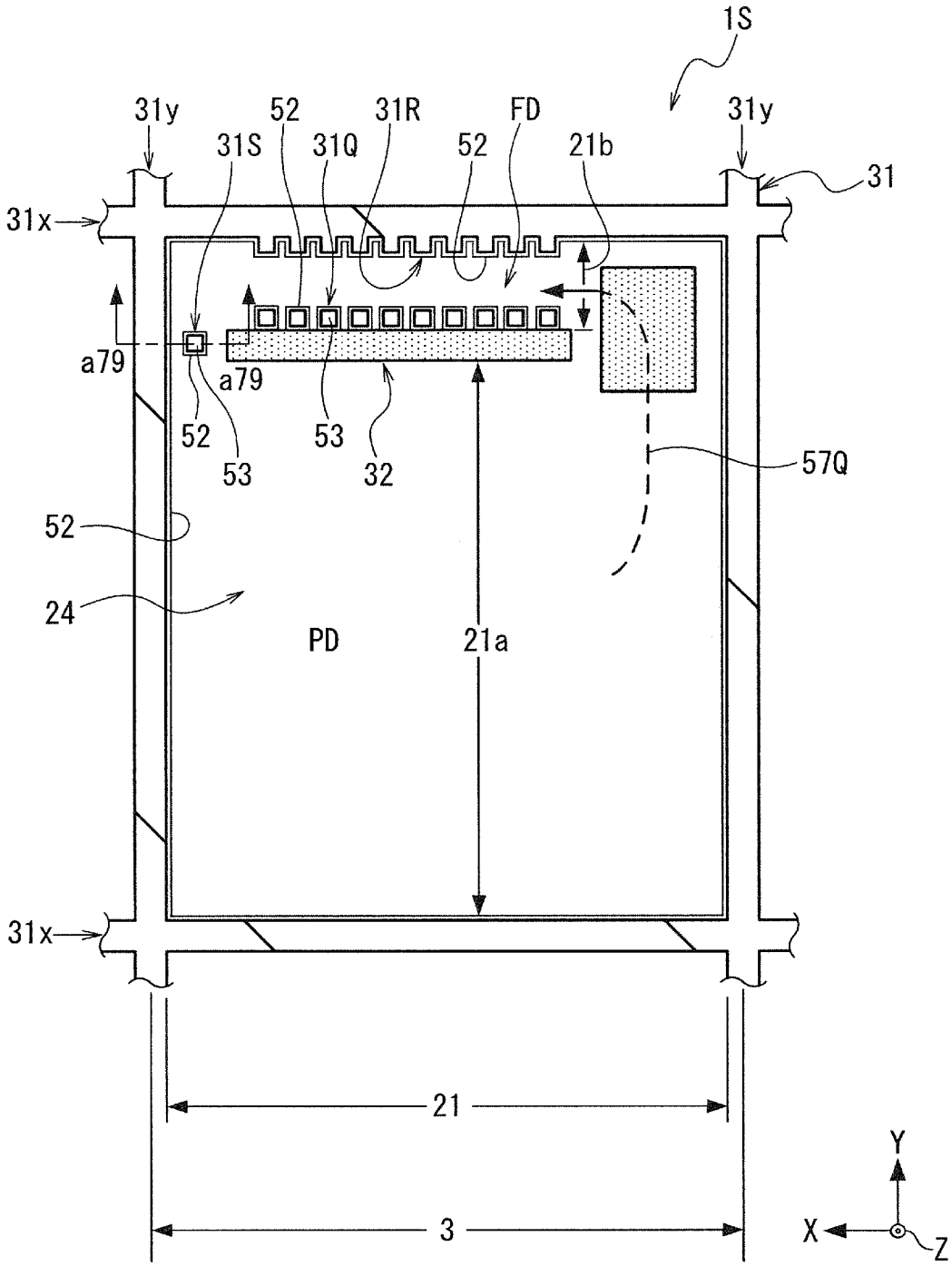
[図77]


1R
25
43a
42b1
43f
45
25
43
20a
25
43b1
42f
45a
40
44
S1
41
FD
31
33a
34
35
22
34
PD
33Q
20
52
21a
21b
33R
2
33a
53
53
S2
31Q
52
31R
22
23
24
51
53
33b
32
21
3
Z
Y
X

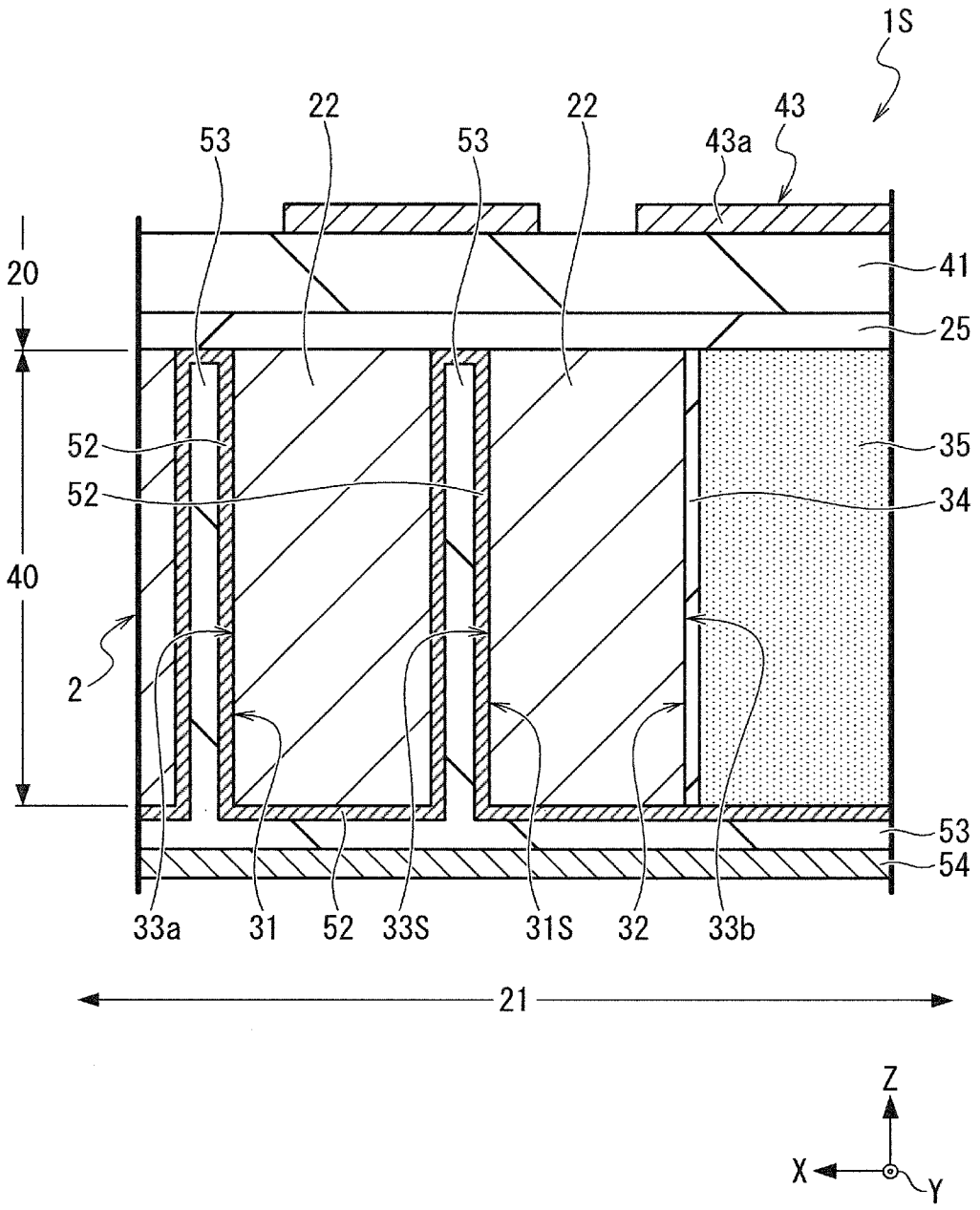
[図78]


25
20a
42b1
43f
45
41
43
25
43b1
42f
20
44
S1
FD
31
33a
34
35
PD
40
52
21a
21b
53
52
53
2
22
S2
33b
51
22
23
24
53
55
56
32
54
21
3
Z
Y
X

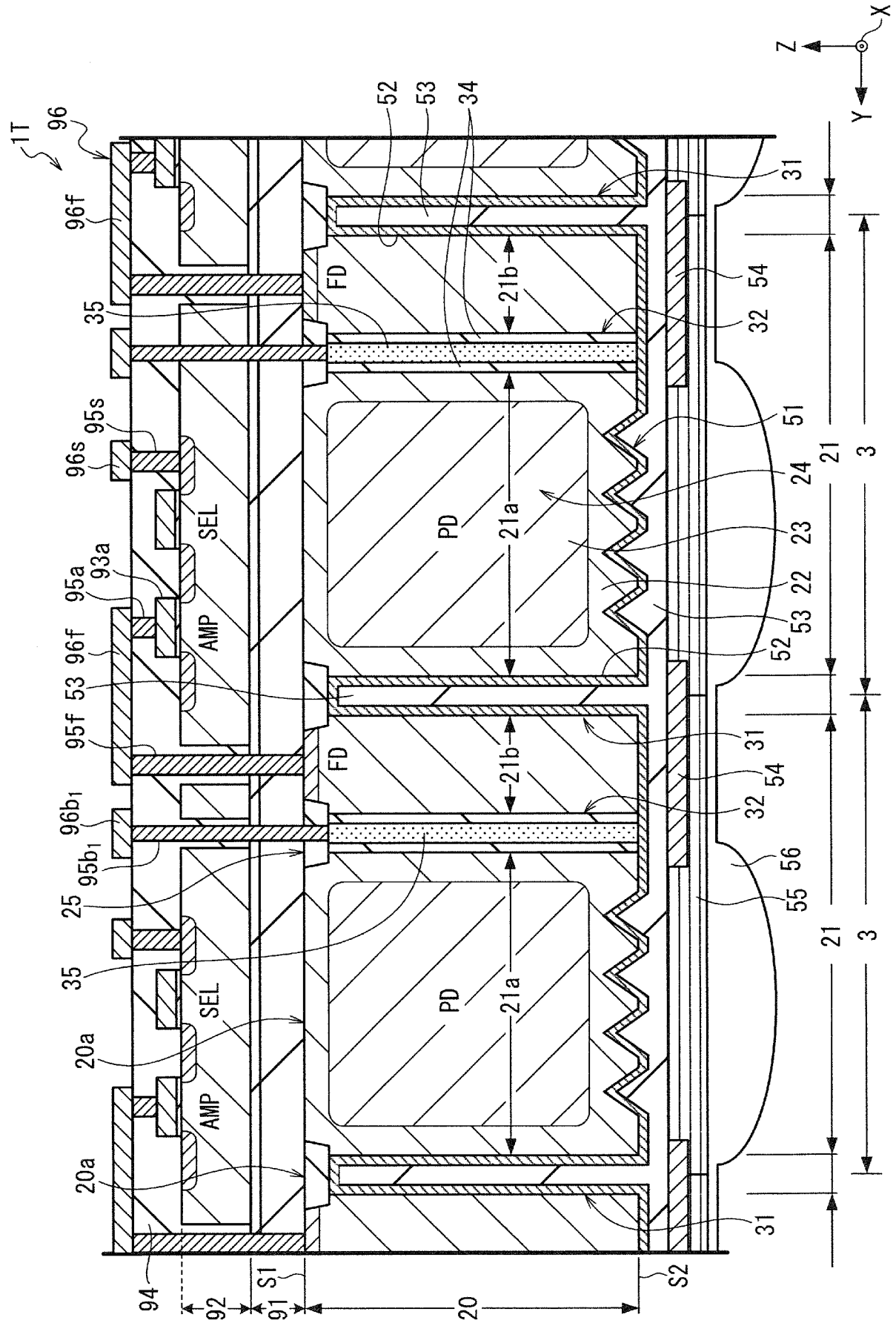
[図79]


1S
31y
52
31R
FD
31y
31S
31Q
52
21b
31
31x
a79
a79
52
53
53
32
57Q
52
24
PD
21a
31x
21
3
Y
X
Z

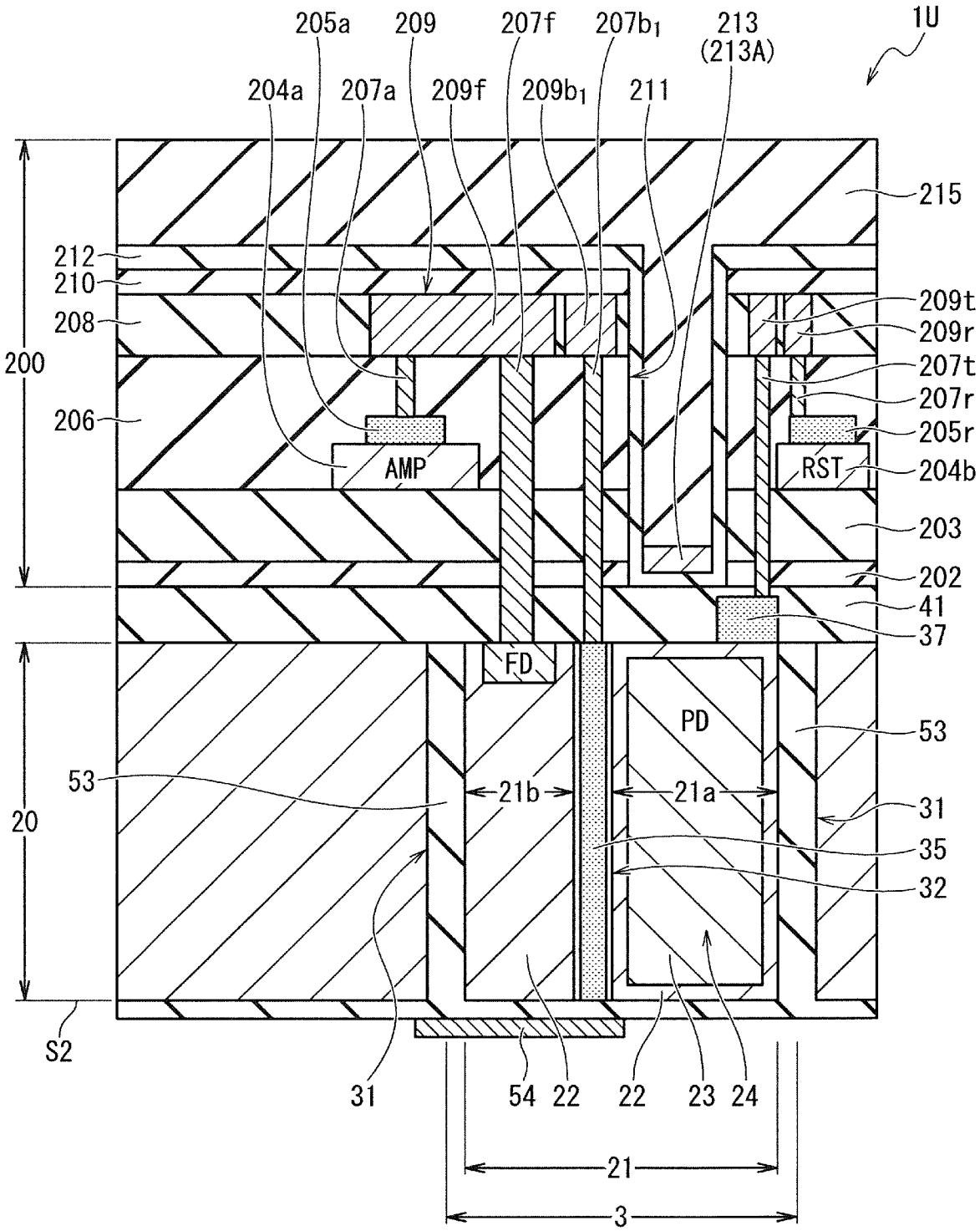
[図80]


1S
22
22
43
53
53
43a
20
41
25
52
35
52
34
40
2
53
54
33a
31
52
33S
31S
32
33b
21
Z
X
Y

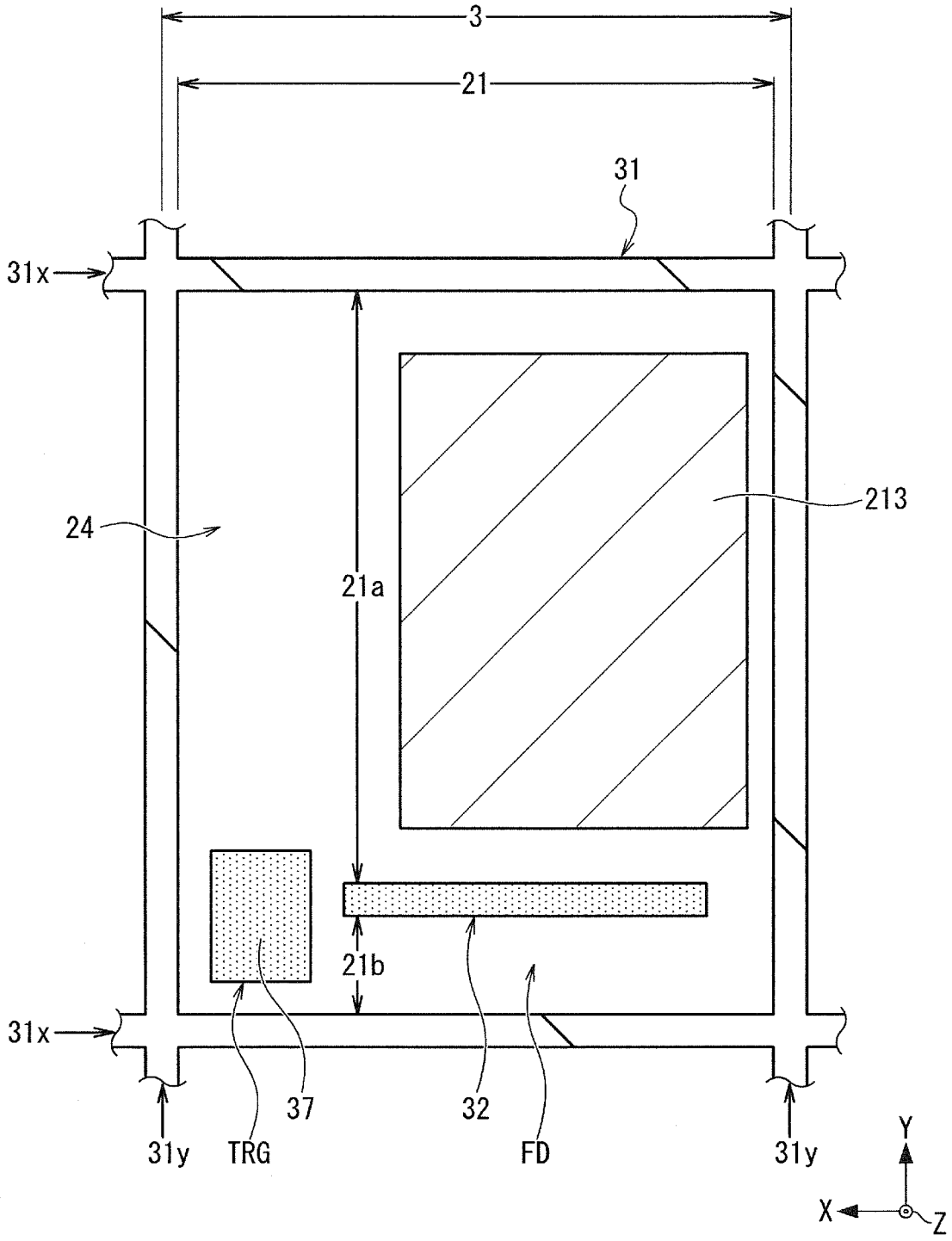
[図81]


Z
X
Y
1T
96
96f
35
95s
96s
95a
93a
96f
53
95f
96b1
95b1
25
35
20a
20a
52
53
34
31
54
32
51
24
23
22
53
52
31
54
32
56
55
31
FD
21b
PD
21a
SEL
AMP
21
3
94
92
S1
91
20
S2

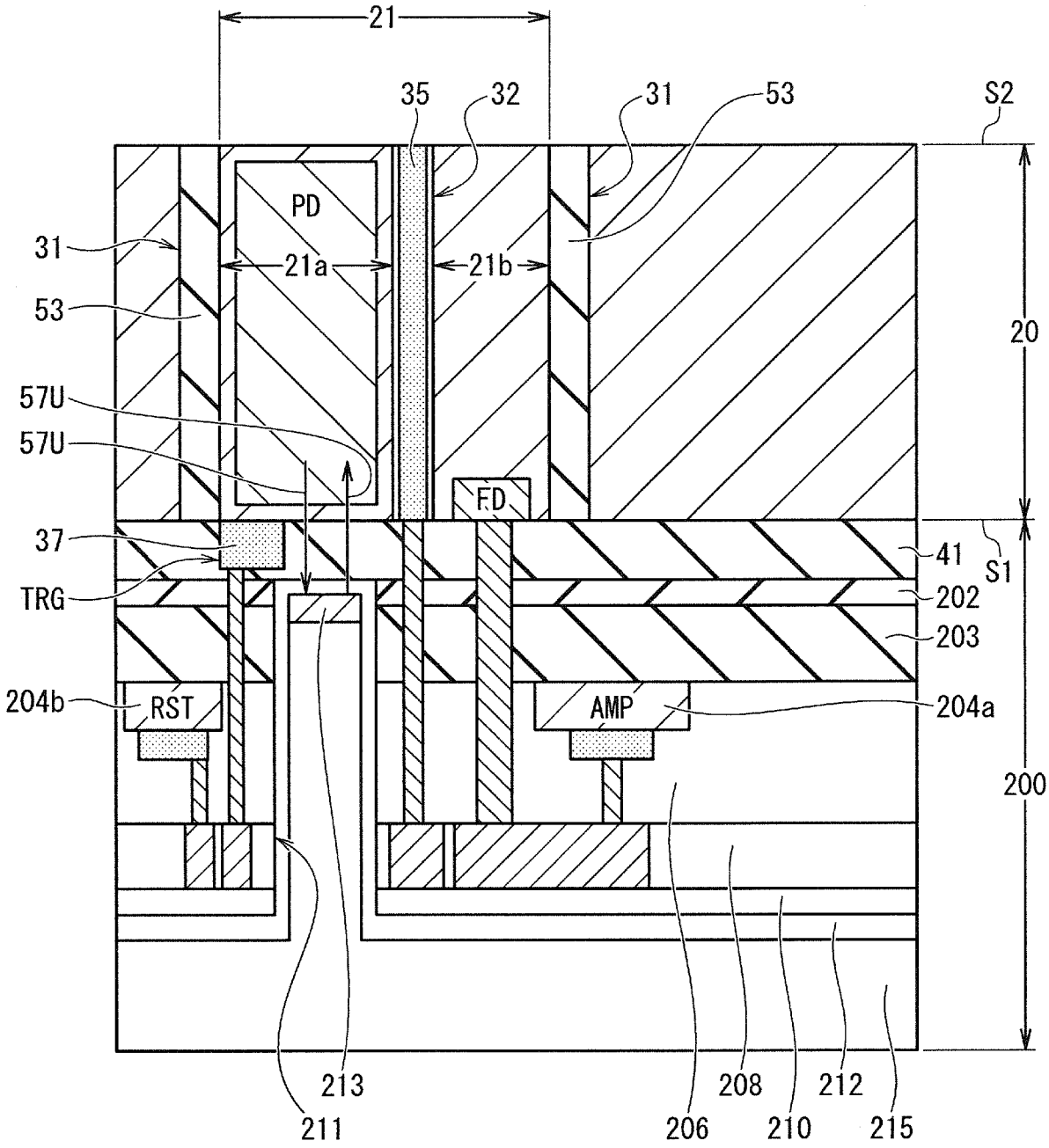
[図82]


1U
205a
209
207f
207b1
213
(213A)
204a
207a
209f
209b1
211
215
212
210
208
200
206
209t
209r
207t
207r
205r
204b
AMP
RST
203
202
41
37
FD
PD
53
53
21b
21a
31
35
32
20
S2
31
54
22
22
23
24
21
3

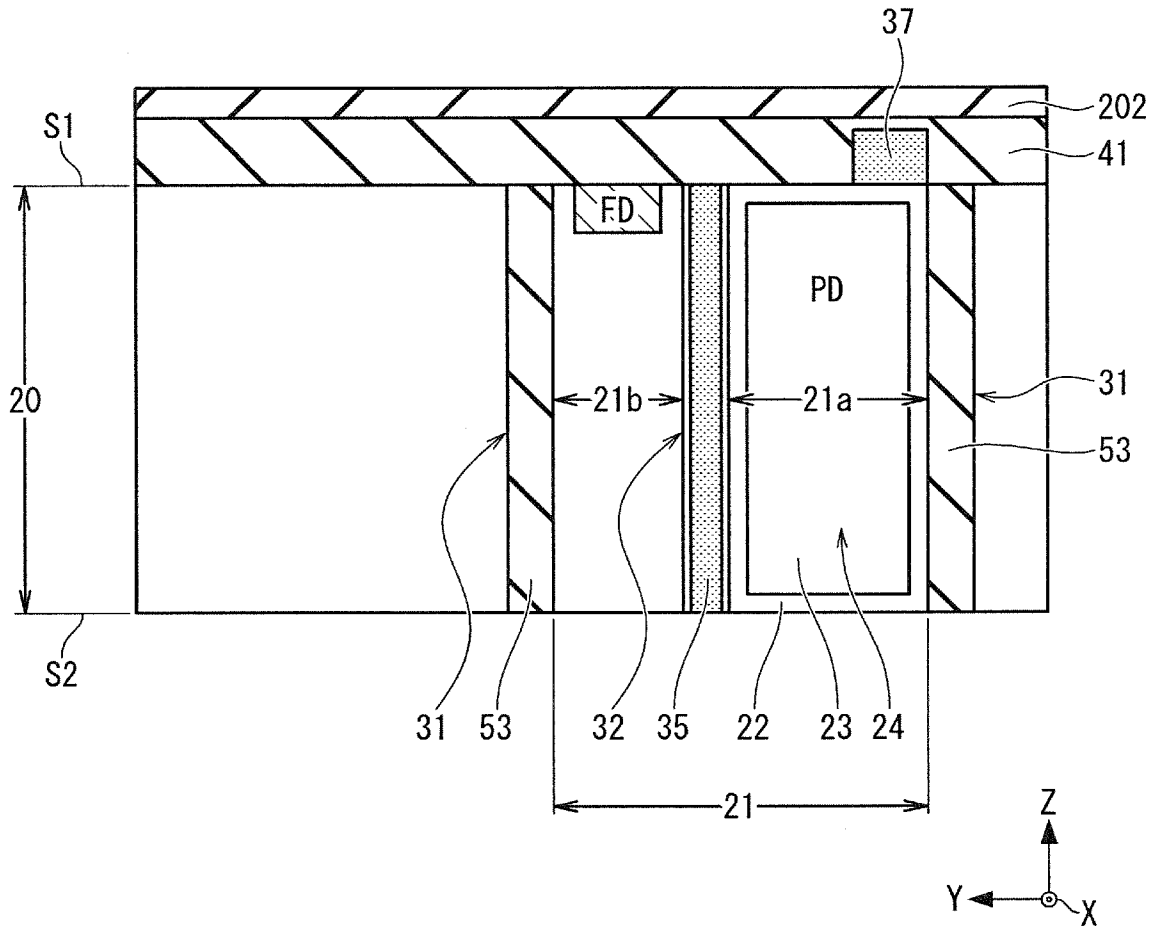
[図83A]



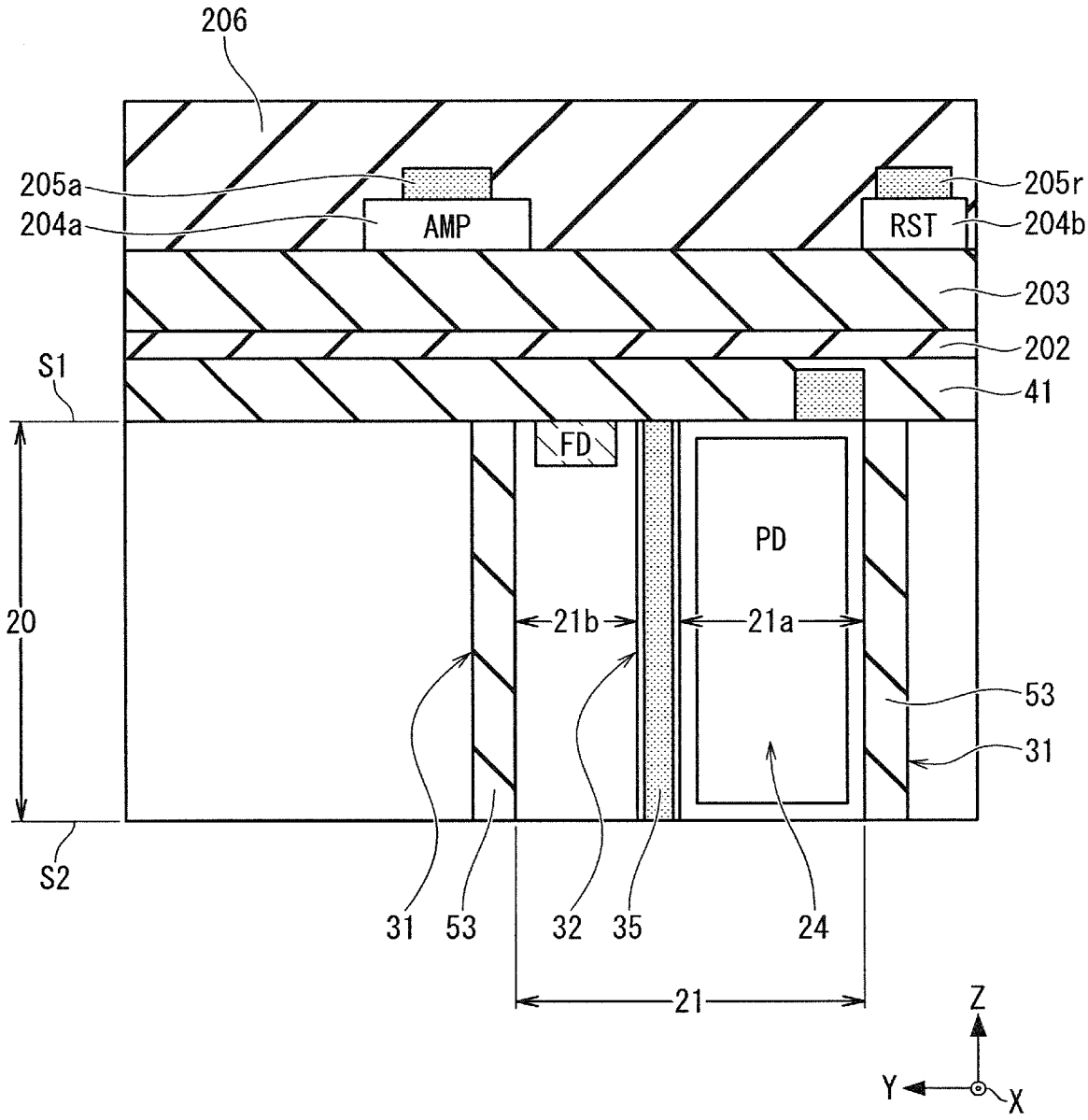
[図83B]


21
35
32
31
53
S2
PD
31
21a
21b
53
20
57U
57U
FD
37
41
S1
TRG
202
203
204b
RST
AMP
204a
200
213
208
212
211
206
210
215

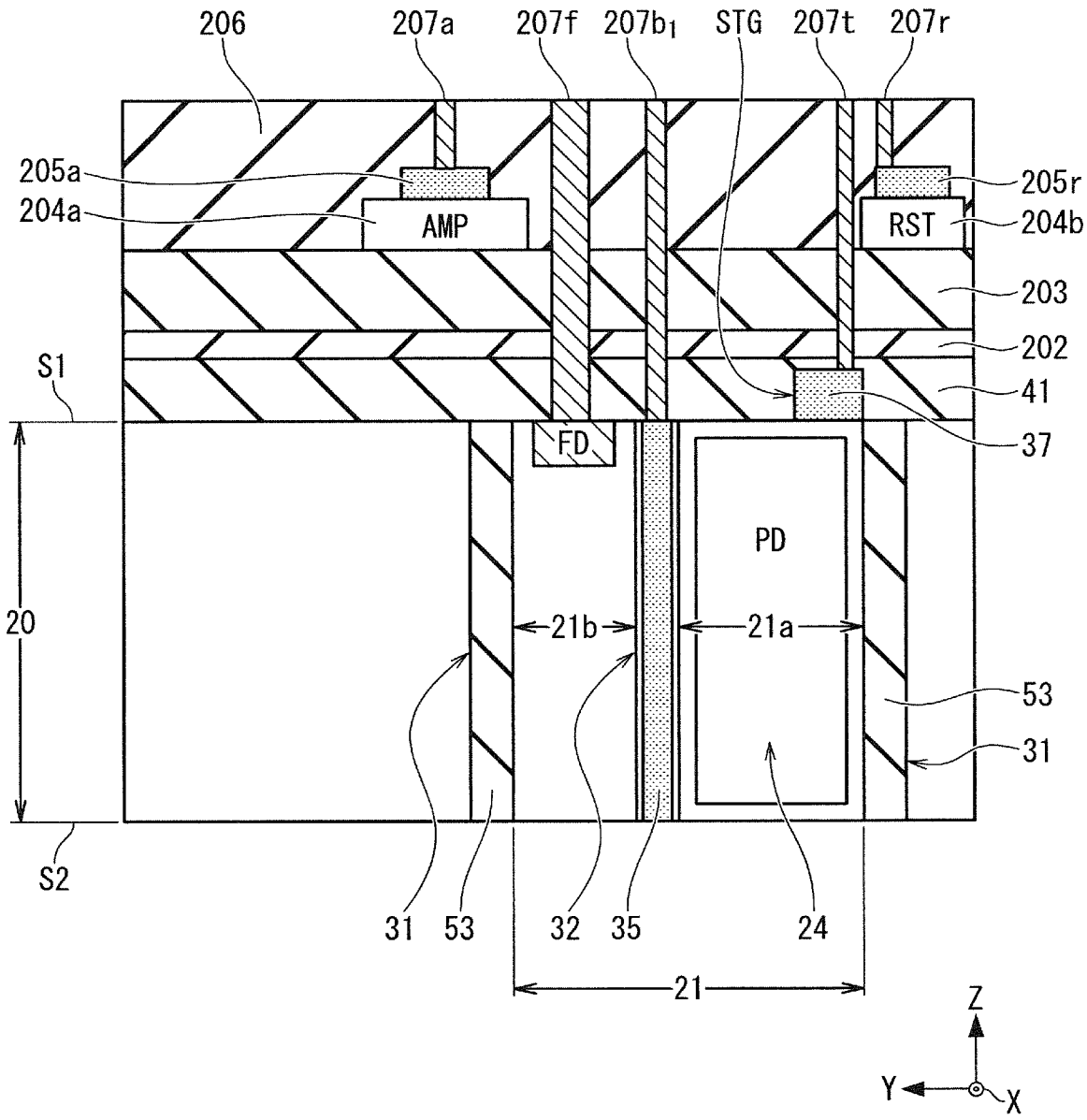
[図84A]



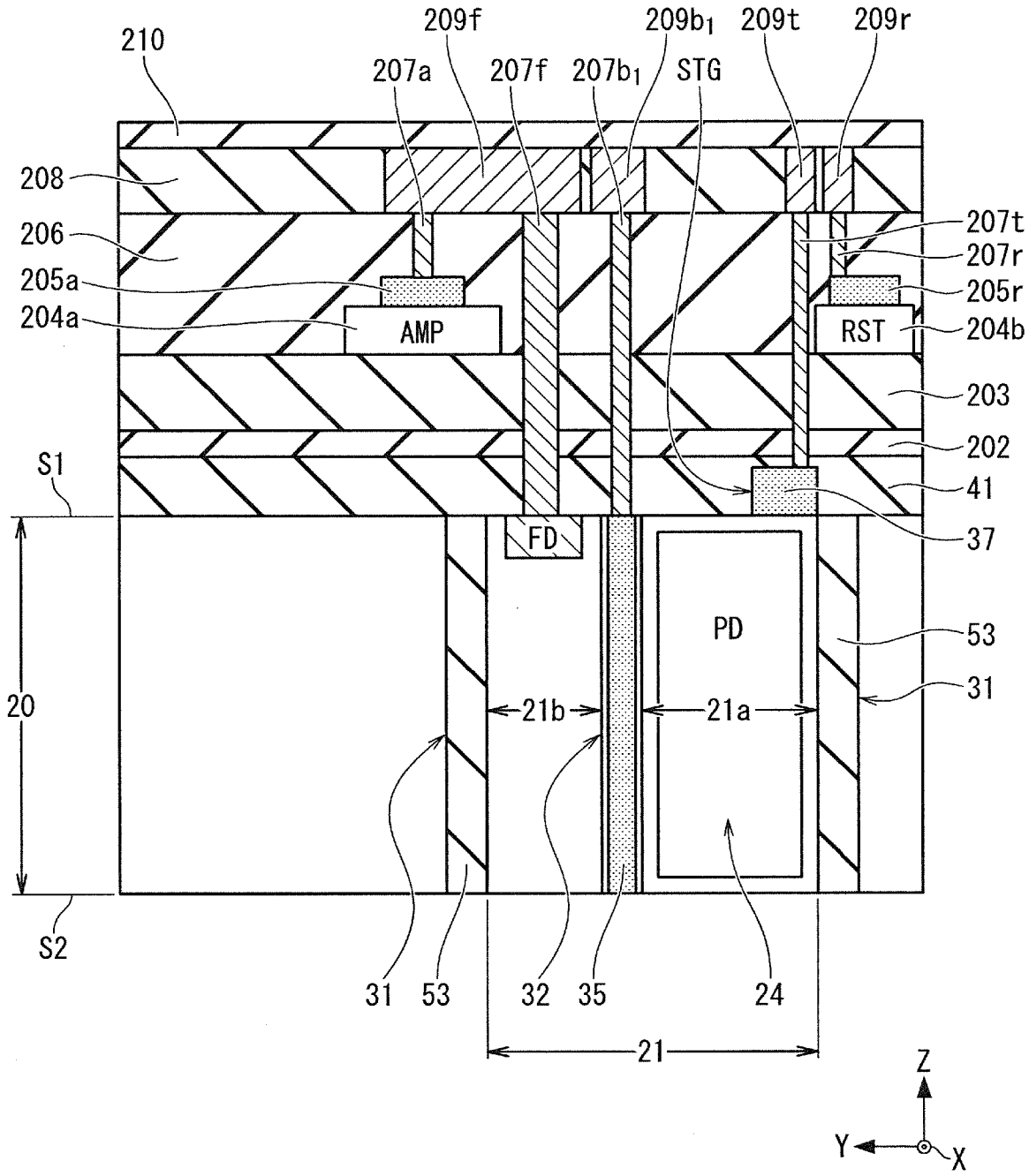
[図84B]


206
205a
204a
AMP
RST
205r
204b
203
202
41
S1
FD
PD
20
21b
21a
53
31
S2
31
53
32
35
24
21
Z
Y
X

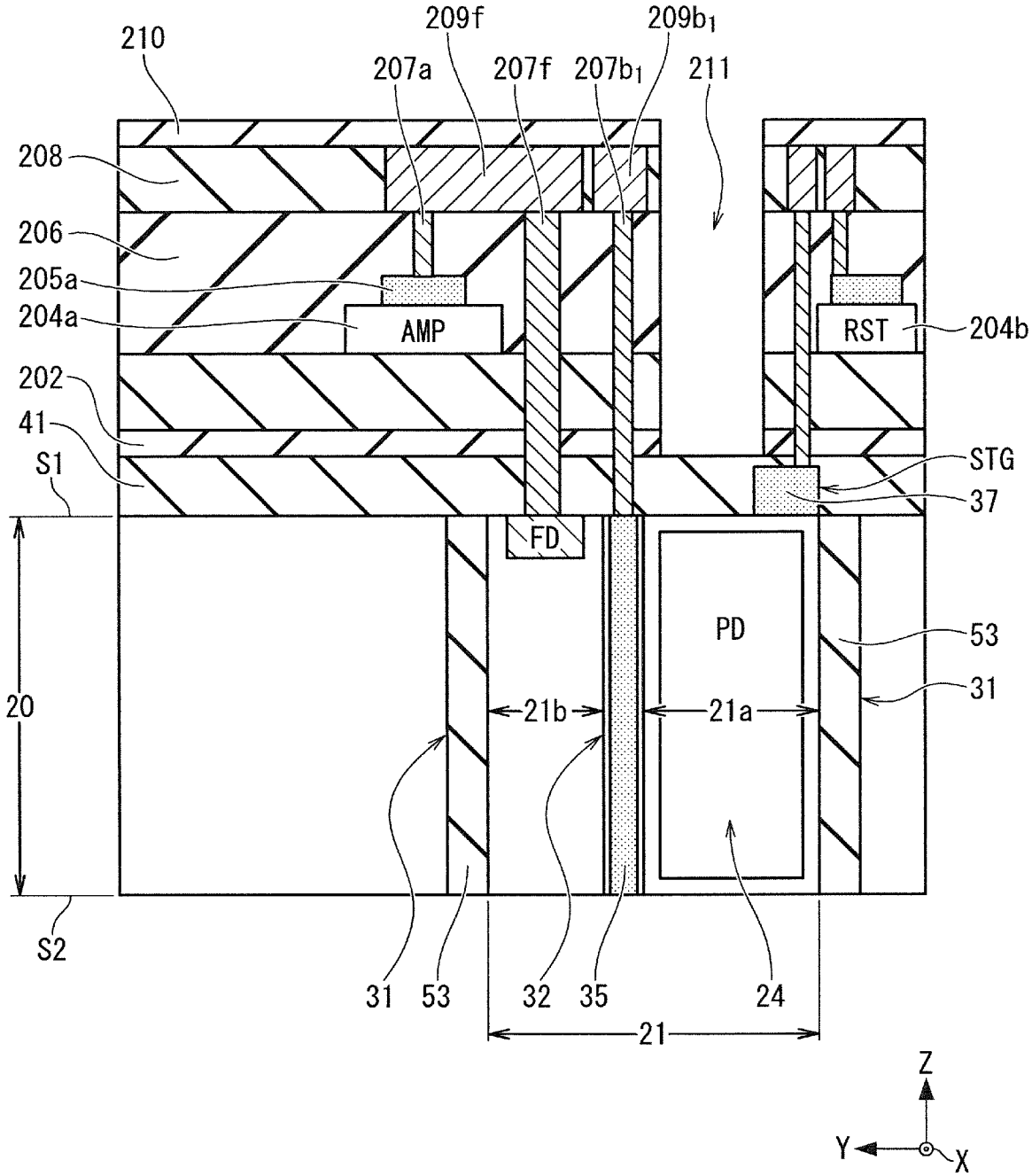
[図84C]


206
207a
207f
207b1
STG
207t
207r
205a
204a
AMP
205r
RST
204b
203
202
41
37
S1
FD
PD
20
21b
21a
53
31
S2
31
53
32
35
24
21
Z
Y
X

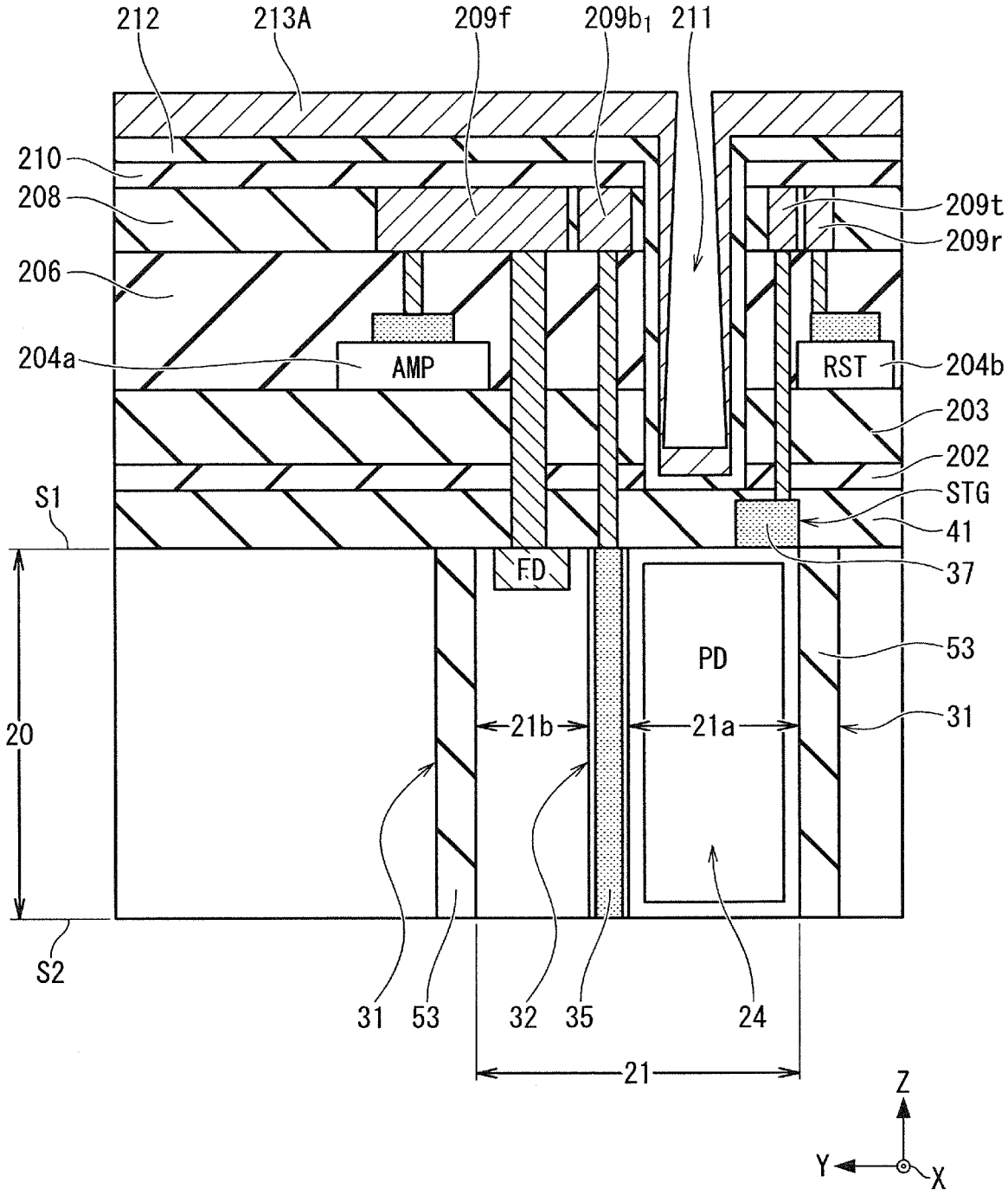
[図84D]


210
209f
209b1
209t
209r
207a
207f
207b1
STG
208
206
205a
204a
AMP
207t
207r
205r
RST
204b
203
202
S1
41
37
FD
PD
53
31
20
21b
21a
S2
31
53
32
35
24
21
Z
Y
X

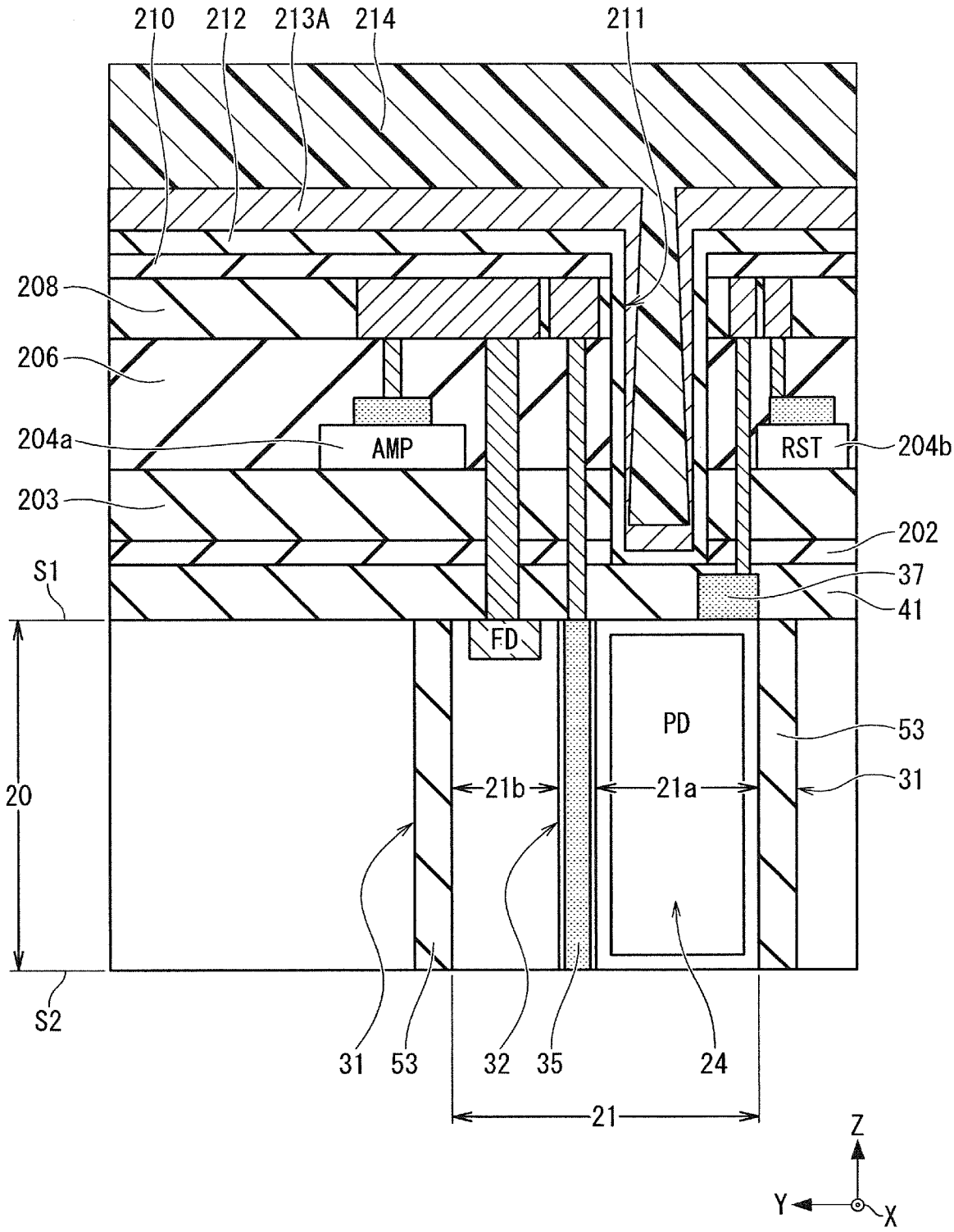
[図84E]


210
209f
209b1
207a
207f
207b1
211
208
206
205a
204a
AMP
RST
204b
202
41
S1
STG
37
FD
PD
53
31
20
21b
21a
S2
31
53
32
35
24
21
Z
Y
X

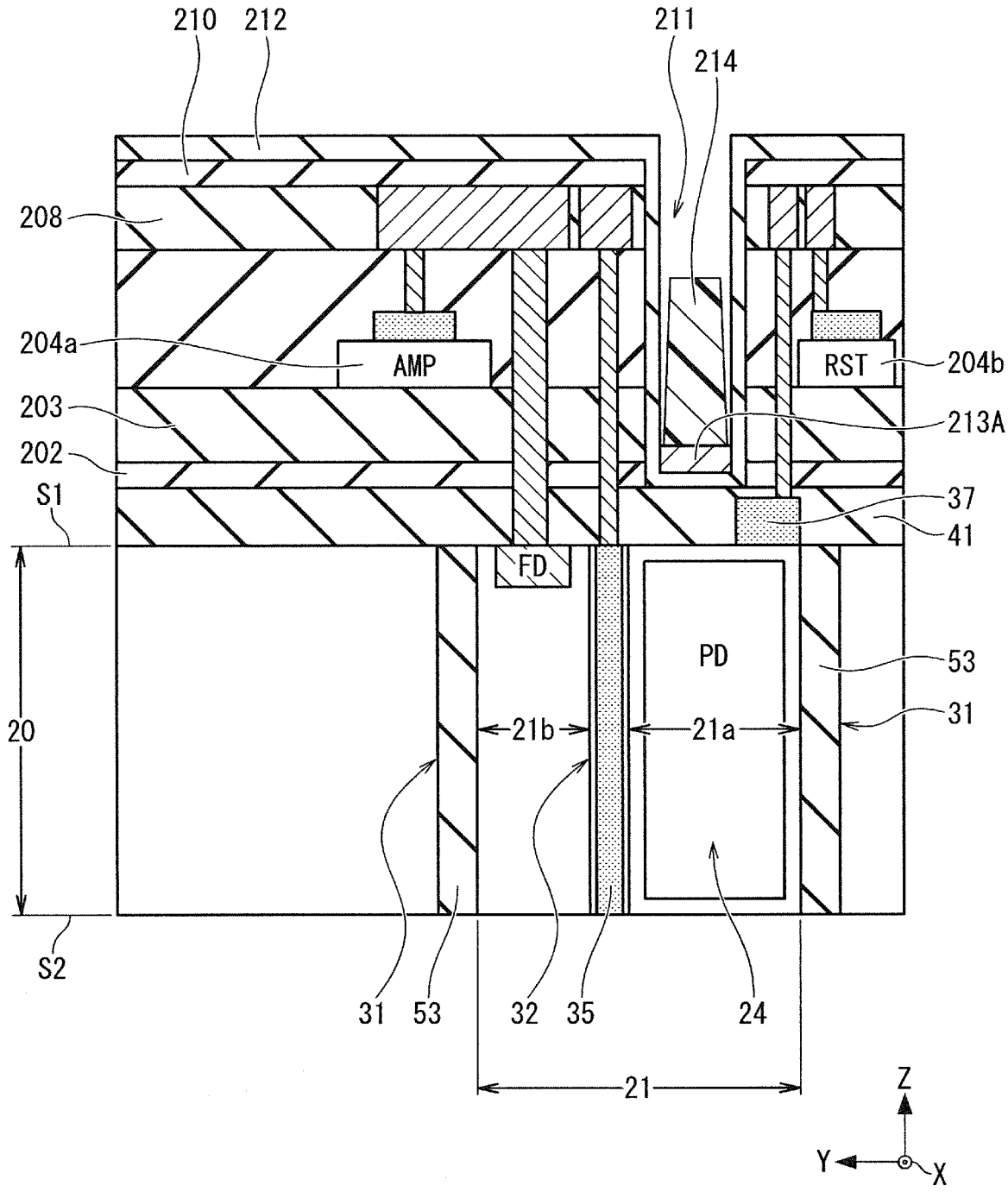
[図84F]


212
213A
209f
209b1
211
210
208
206
204a
AMP
RST
204b
209t
209r
203
202
STG
41
37
S1
FD
PD
53
31
21b
21a
20
S2
31
53
32
35
24
21
Z
Y
X

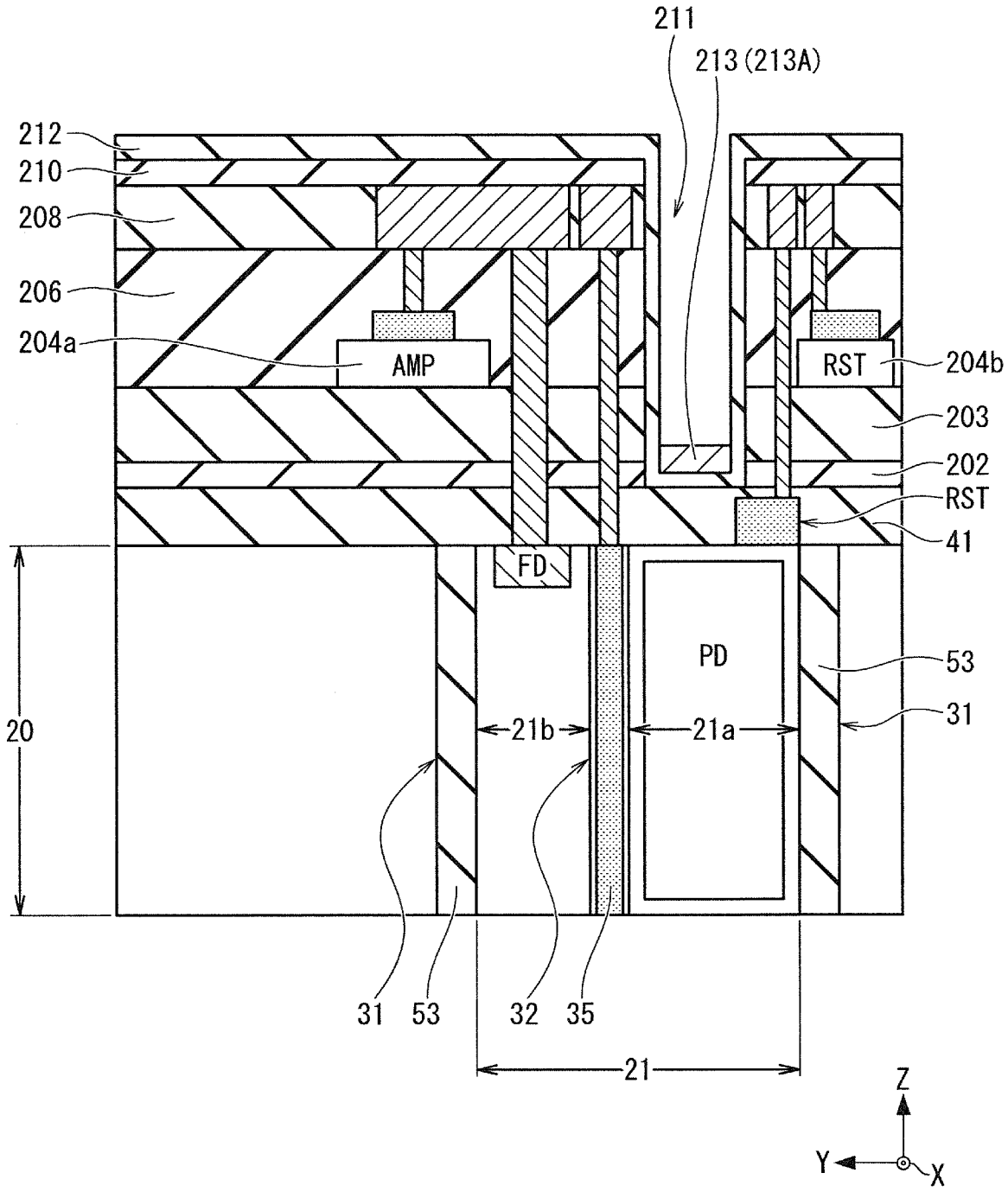
[図84G]


210
212
213A
214
211
208
206
204a
AMP
RST
204b
203
202
S1
37
41
FD
PD
53
20
21b
21a
31
S2
31
53
32
35
24
21
Z
Y
X

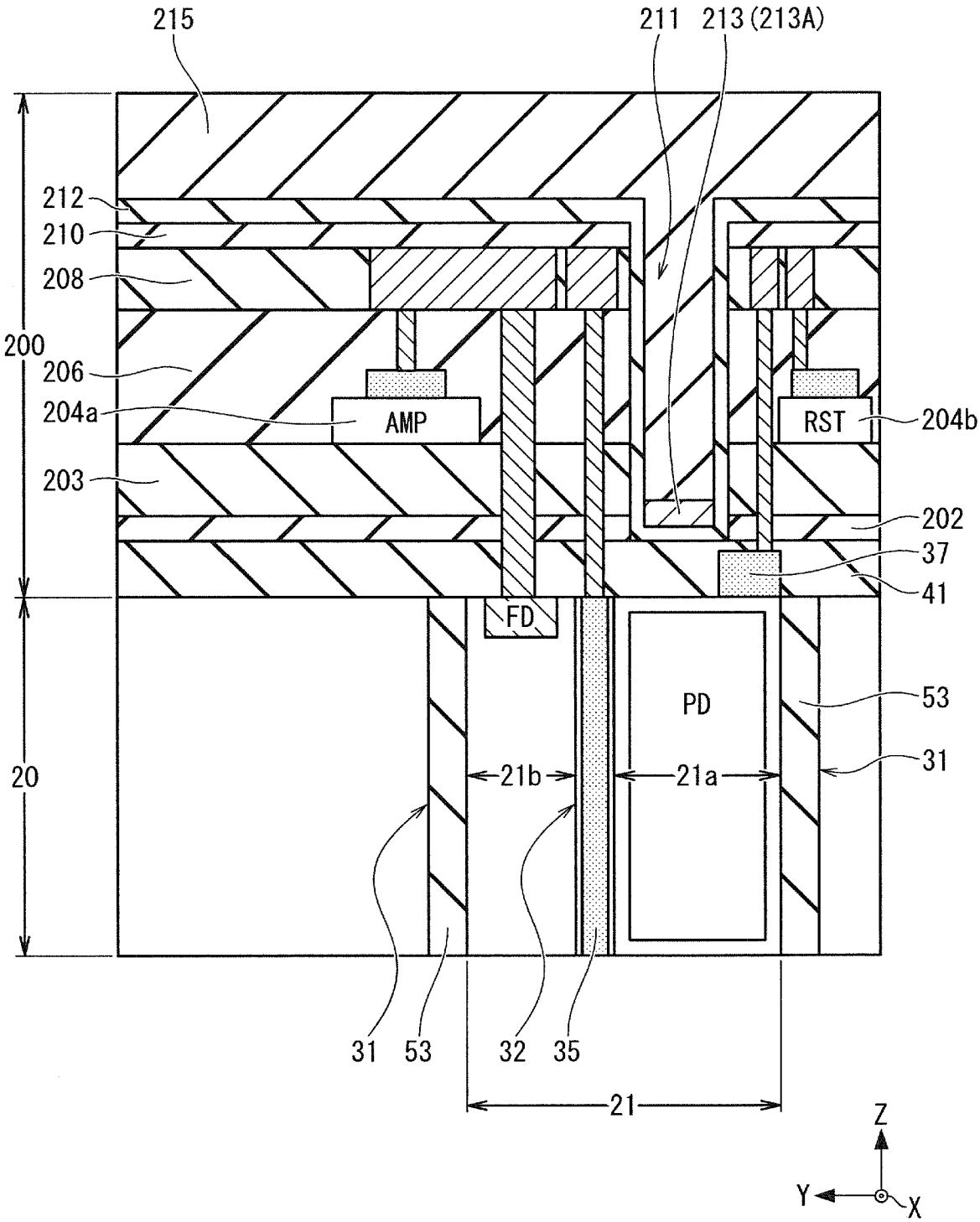
[図84H]


210
212
211
214
208
204a
AMP
RST
204b
203
213A
202
S1
37
41
FD
PD
53
20
21b
21a
31
S2
31
53
32
35
24
21
Z
Y
X

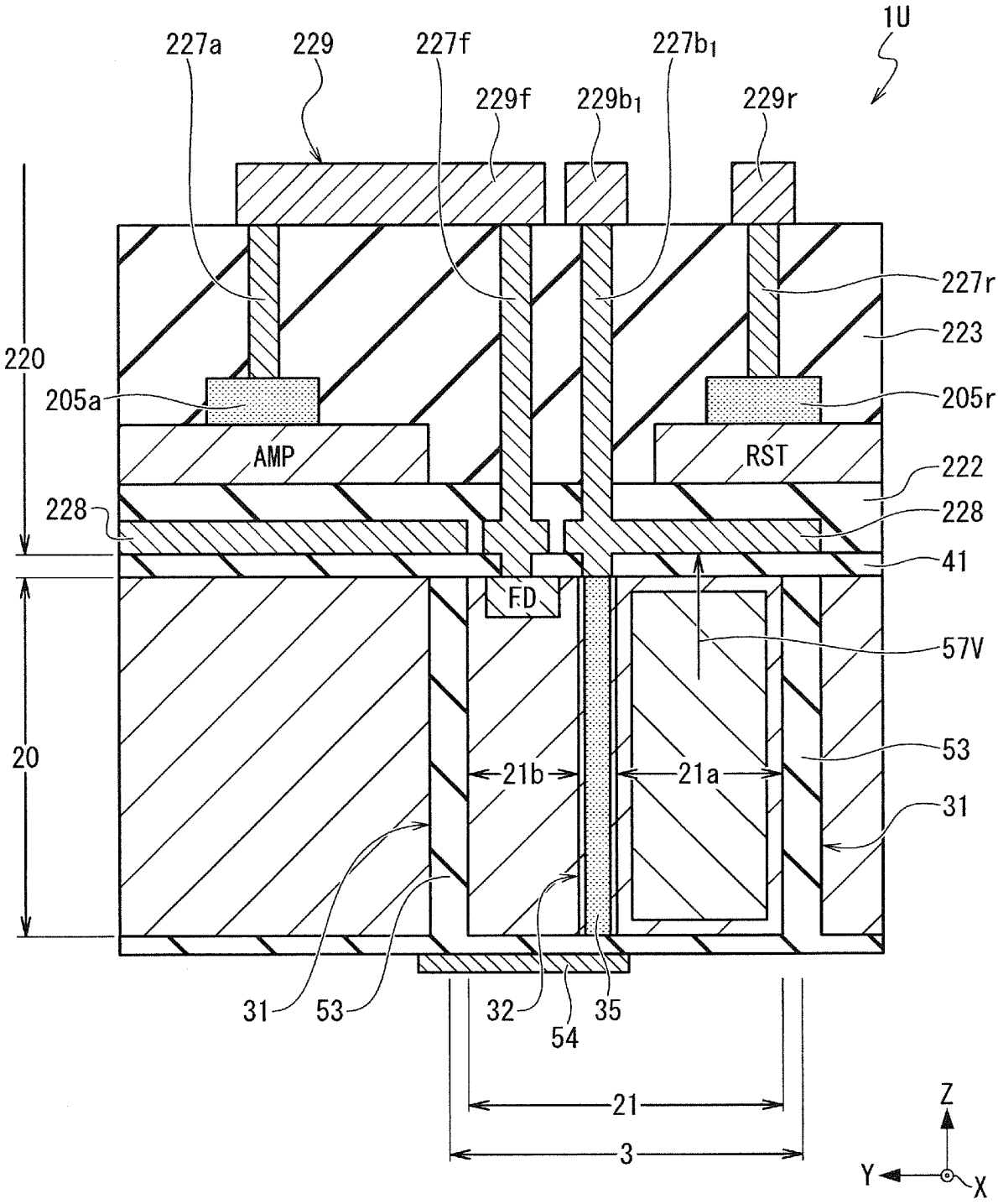
[図84I]


211
213 (213A)
212
210
208
206
204a
AMP
RST
204b
203
202
RST
41
FD
PD
53
31
20
21b
21a
31
53
32
35
21
Z
Y
X

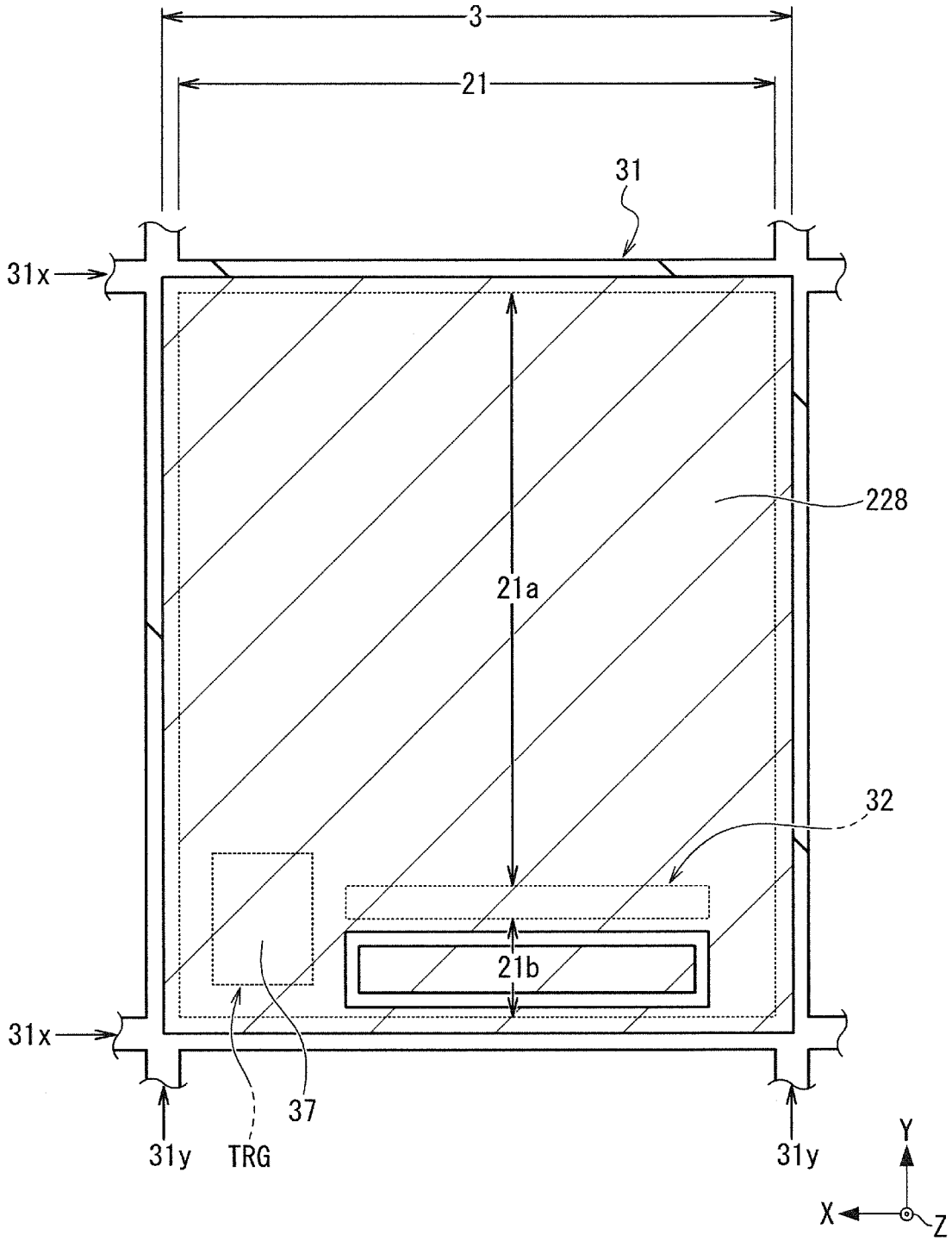
[図84J]


215
211
213 (213A)
212
210
208
200
206
204a
AMP
RST
204b
203
202
37
41
FD
PD
53
20
21b
21a
31
31
53
32
35
21
Z
Y
X

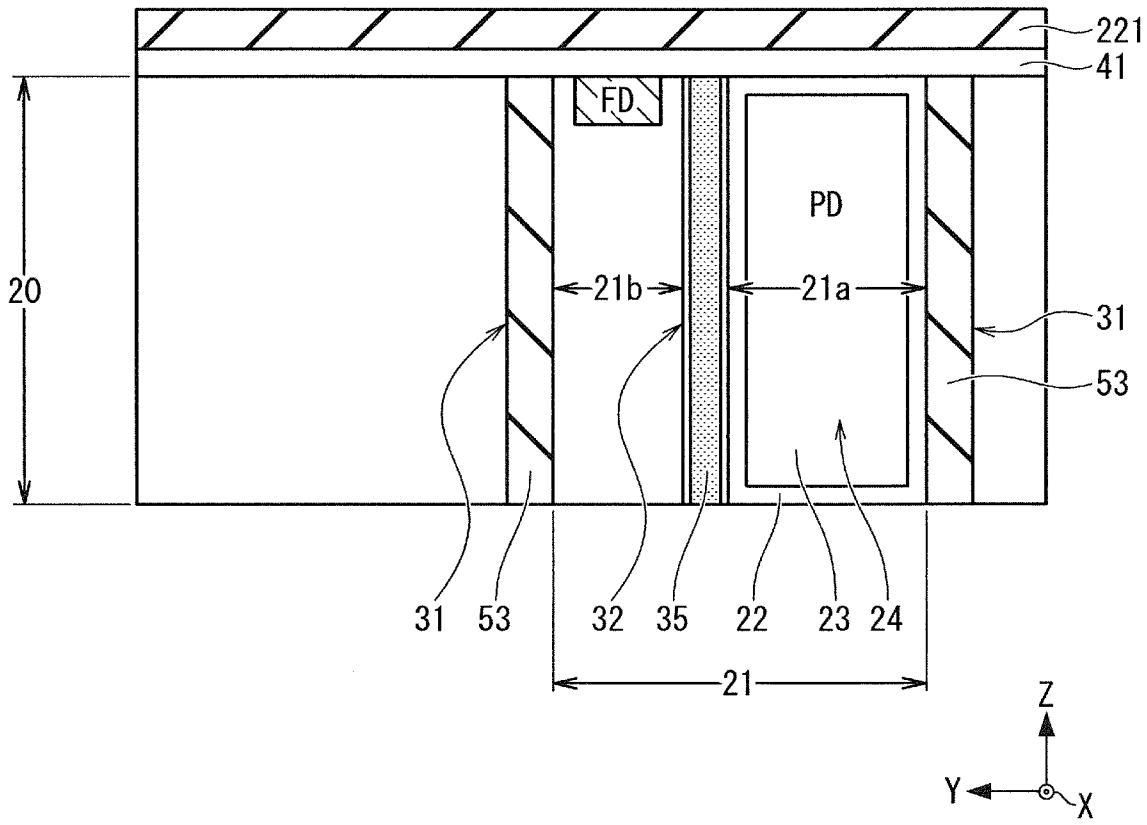
[図85]


1U
227a
229
227f
227b1
229f
229b1
229r
227r
223
220
205a
205r
AMP
RST
222
228
228
41
FD
57V
20
21b
21a
53
31
31
53
32
54
35
21
3
Z
Y
X

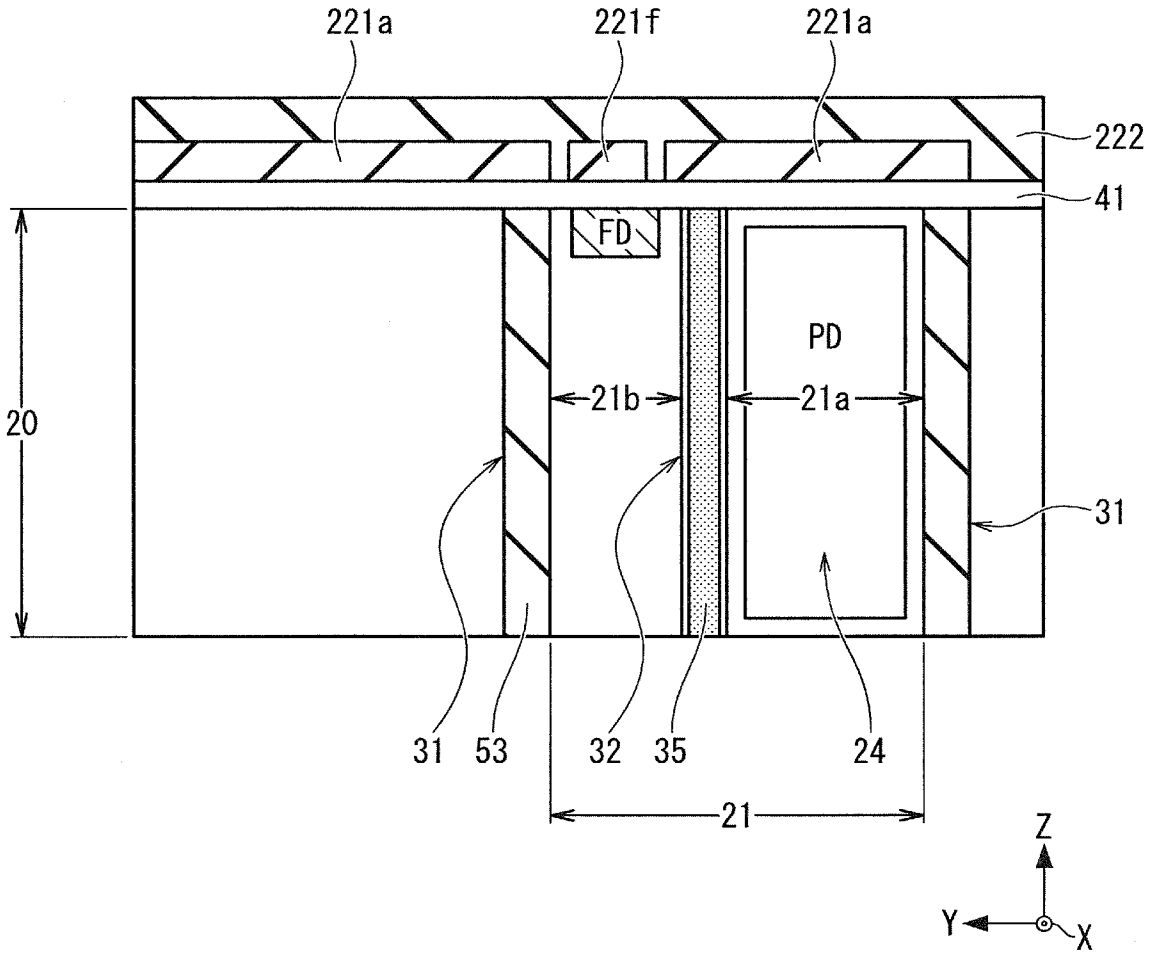
[図86]



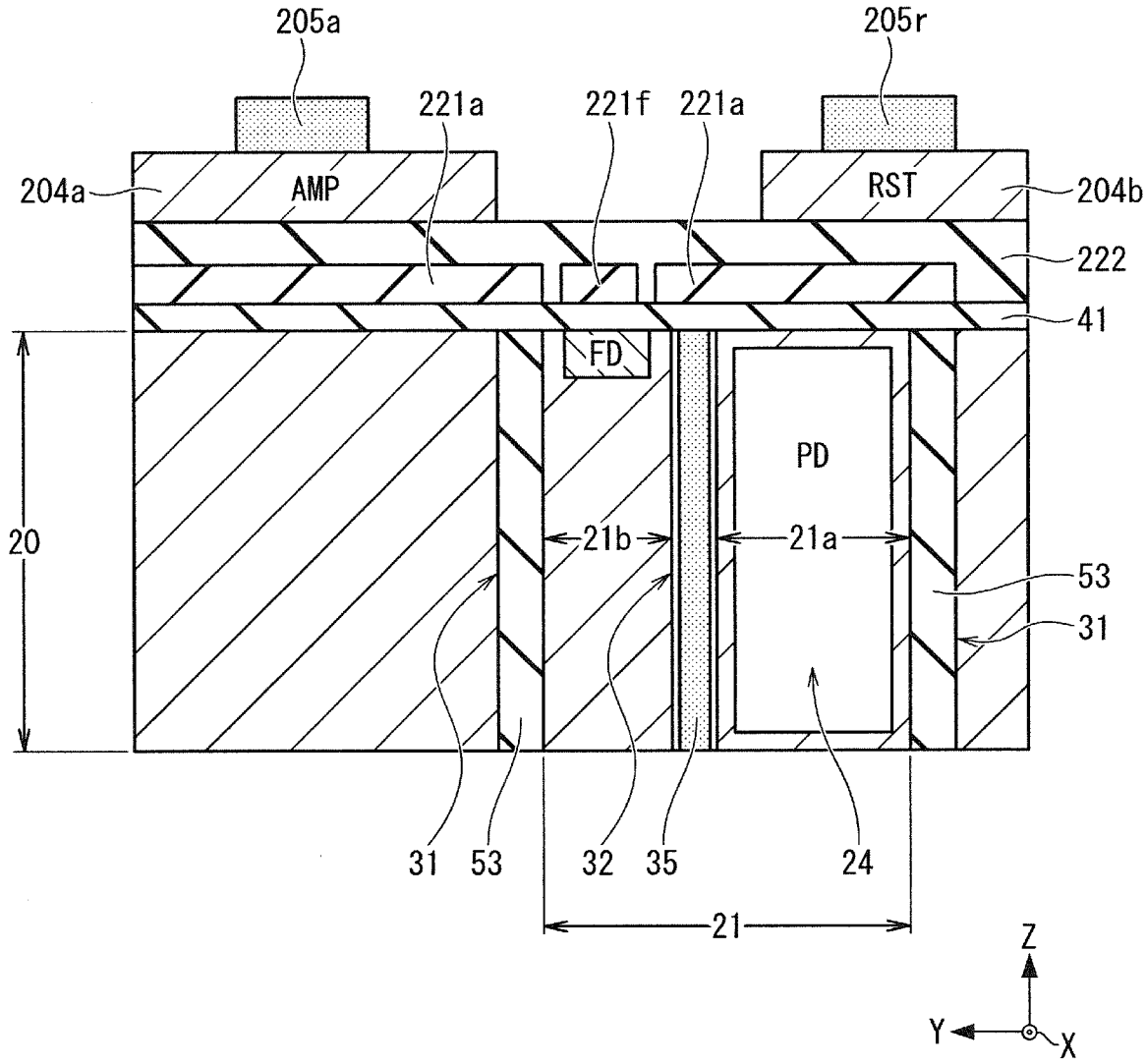
[図87A]



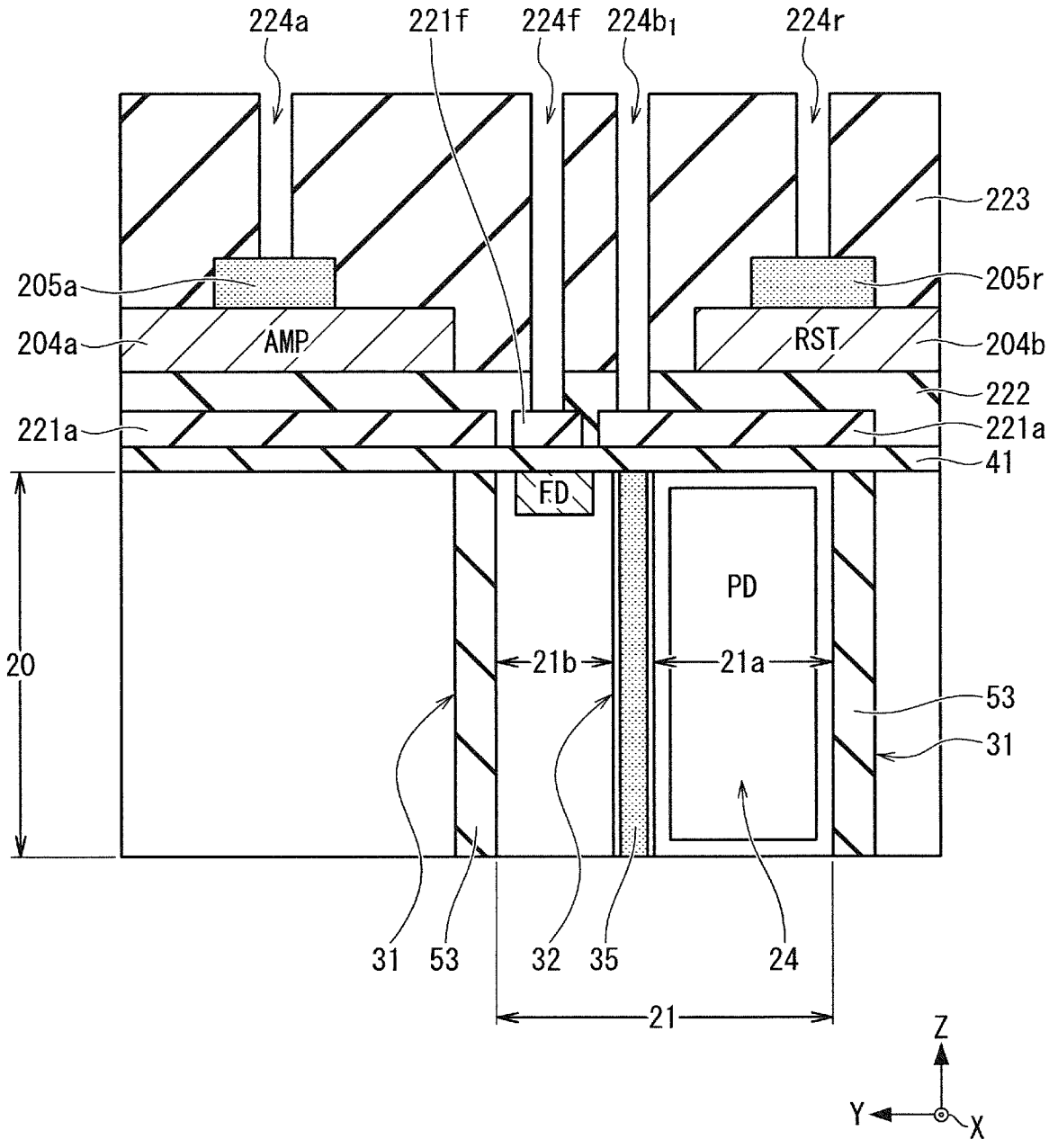
[図87B]



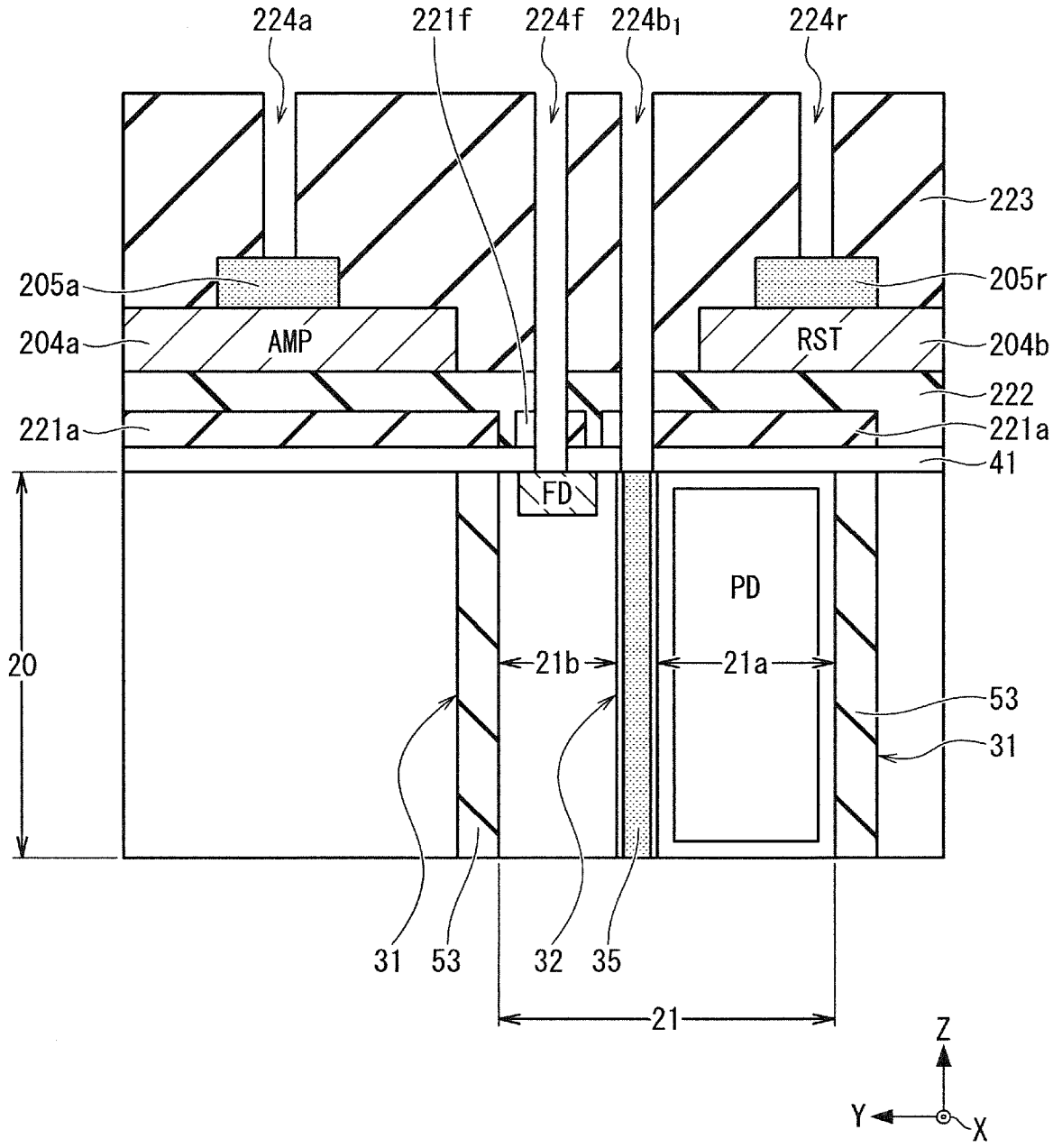
[図87C]


205a
205r
221a
221f
221a
204a
AMP
RST
204b
222
41
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

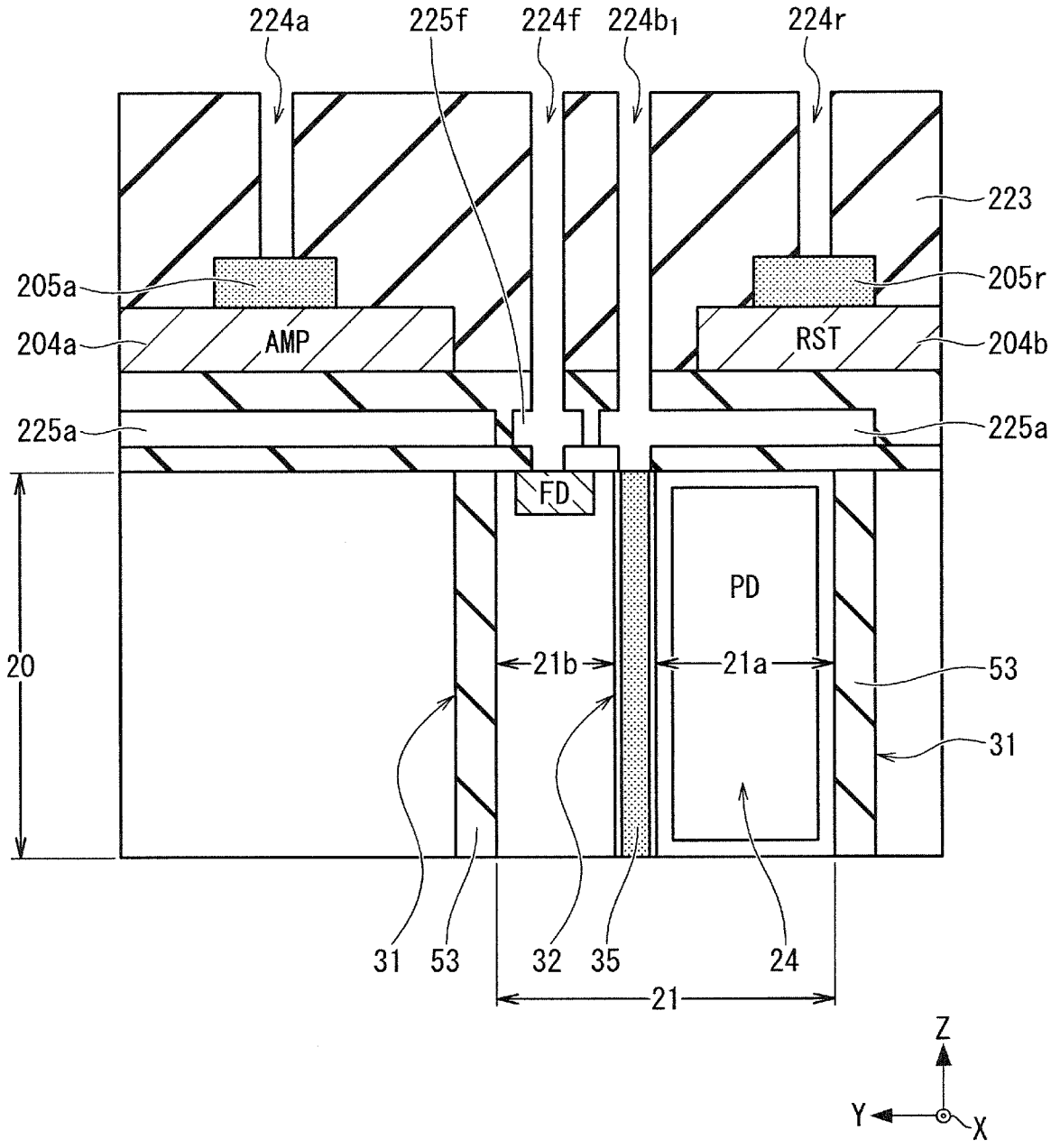
[図87D]


224a
221f
224f
224b1
224r
223
205a
205r
204a
AMP
RST
204b
222
221a
221a
41
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

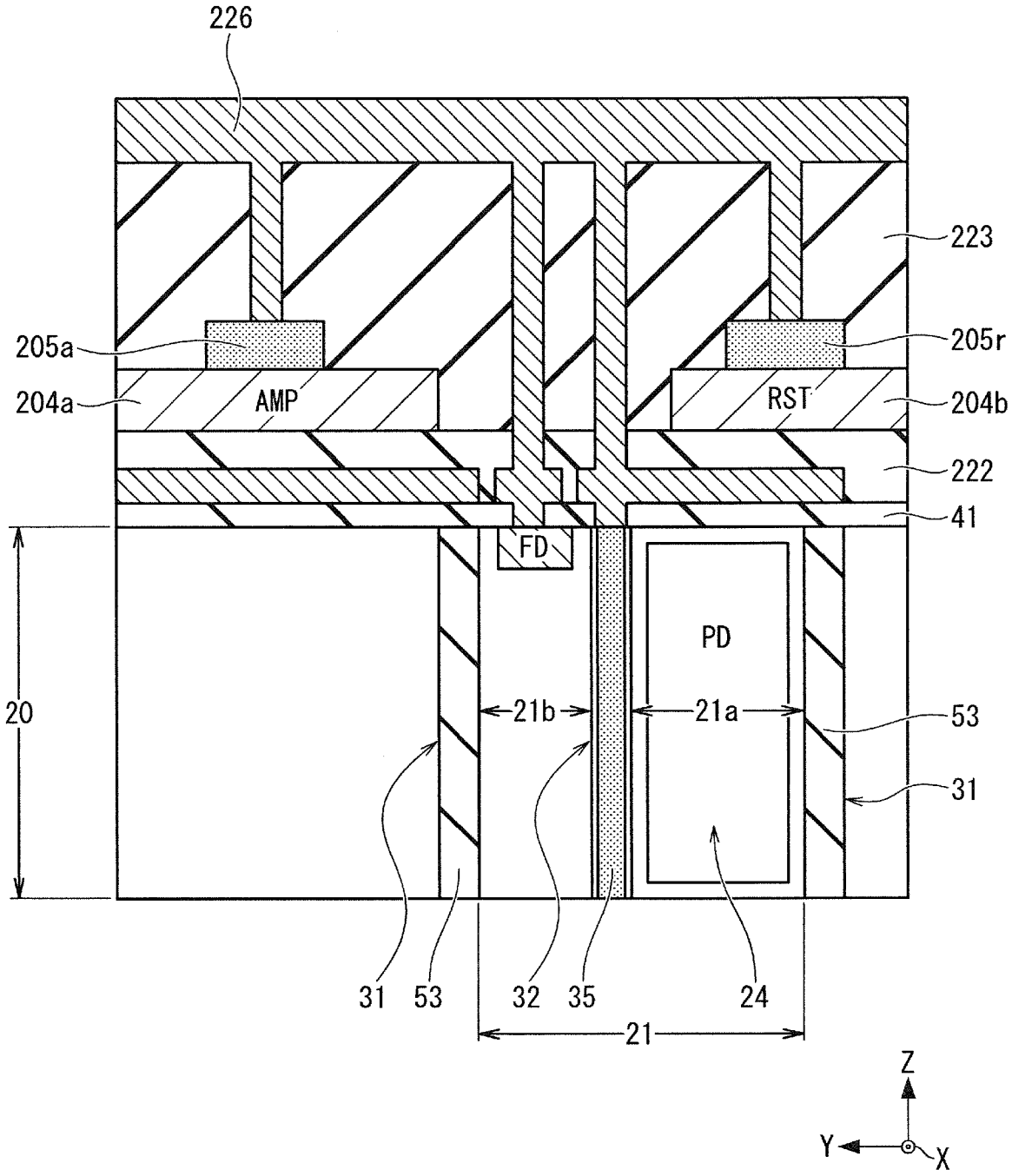
[図87E]


224a
221f
224f
224b1
224r
223
205a
205r
204a
AMP
RST
204b
222
221a
221a
41
FD
PD
20
21b
21a
53
31
31
53
32
35
21
Z
Y
X

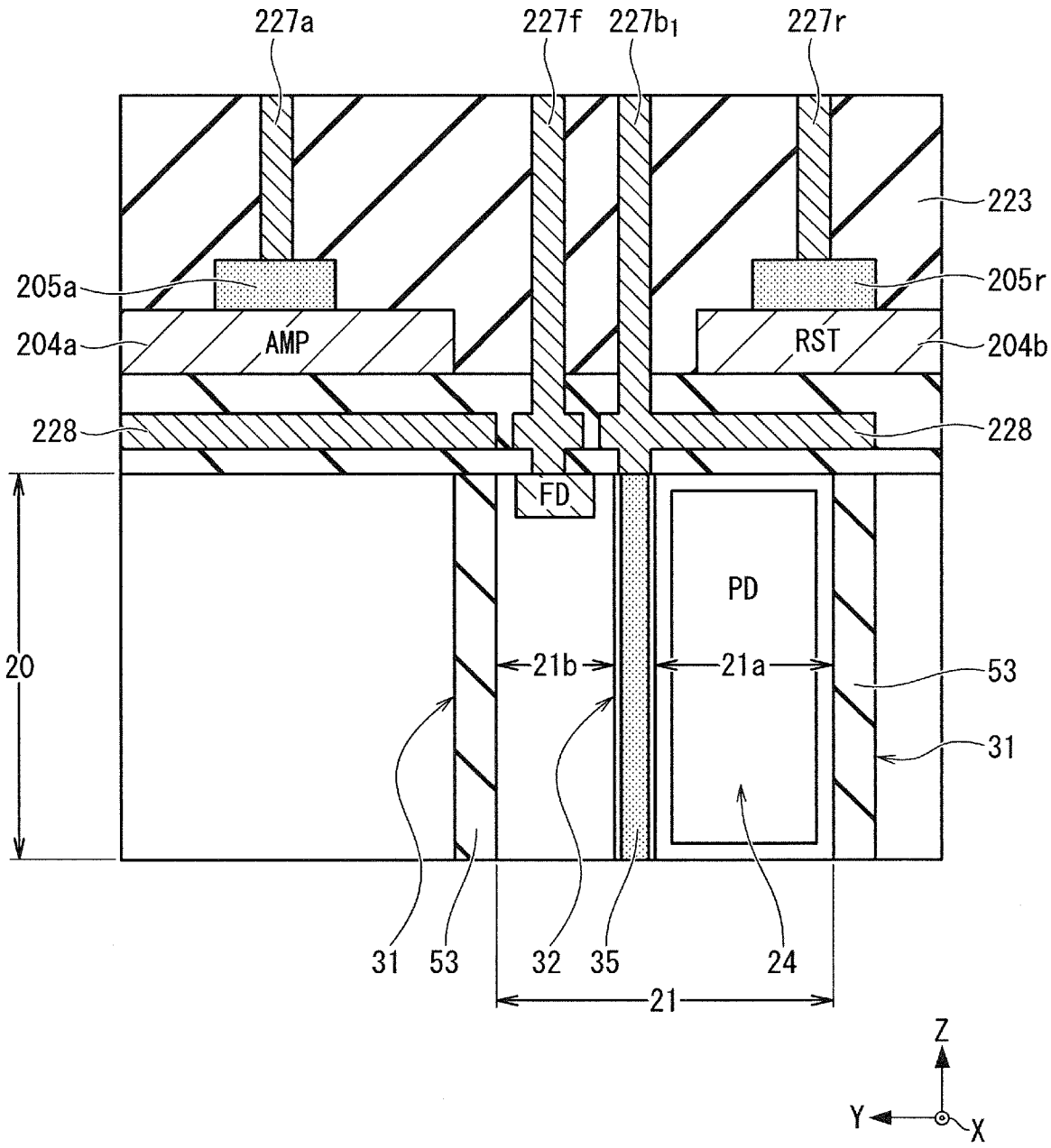
[図87F]


224a
225f
224f
224b1
224r
223
205a
205r
204a
AMP
RST
204b
225a
225a
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

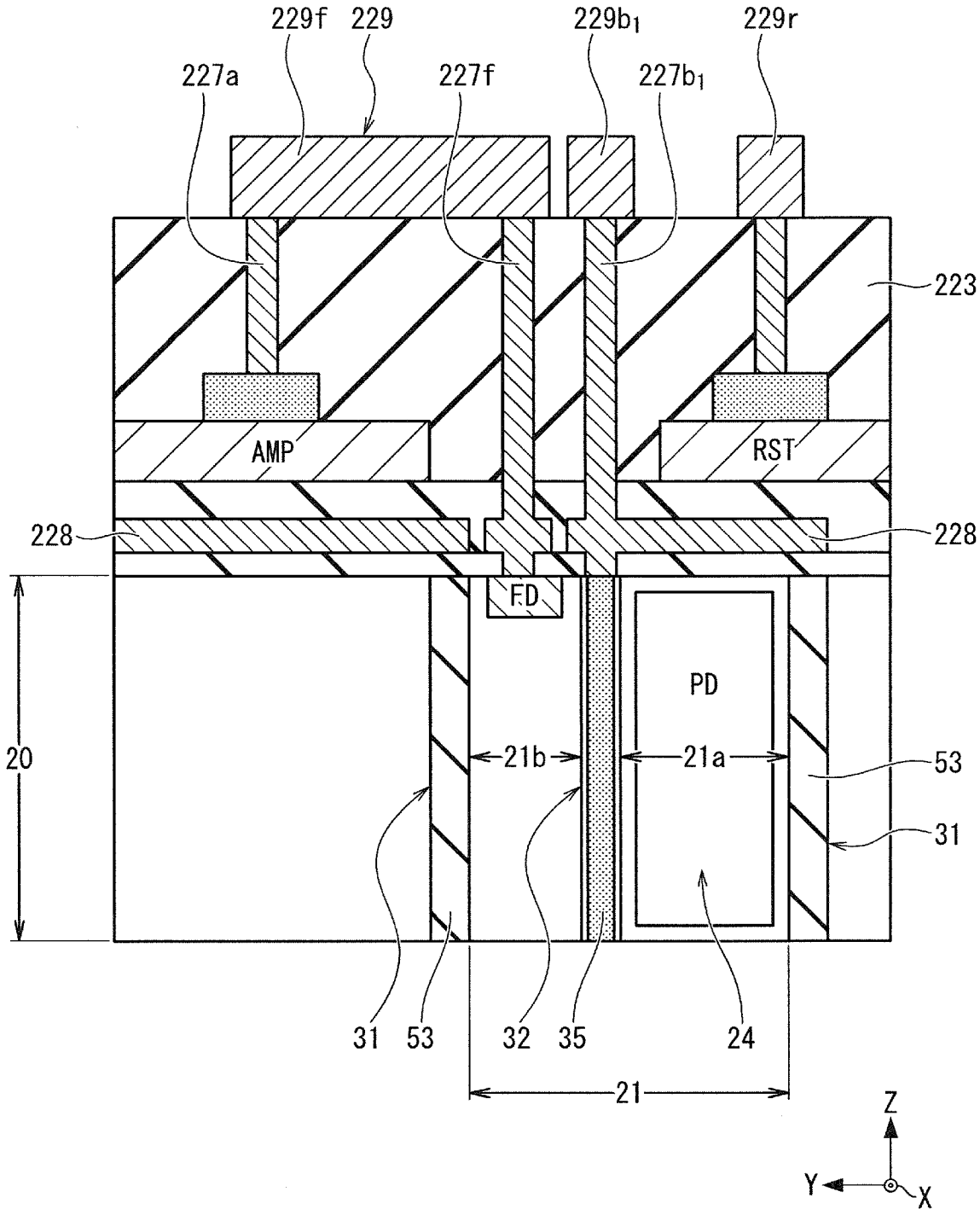
[図87G]


226
223
205a
205r
204a
AMP
RST
204b
222
41
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

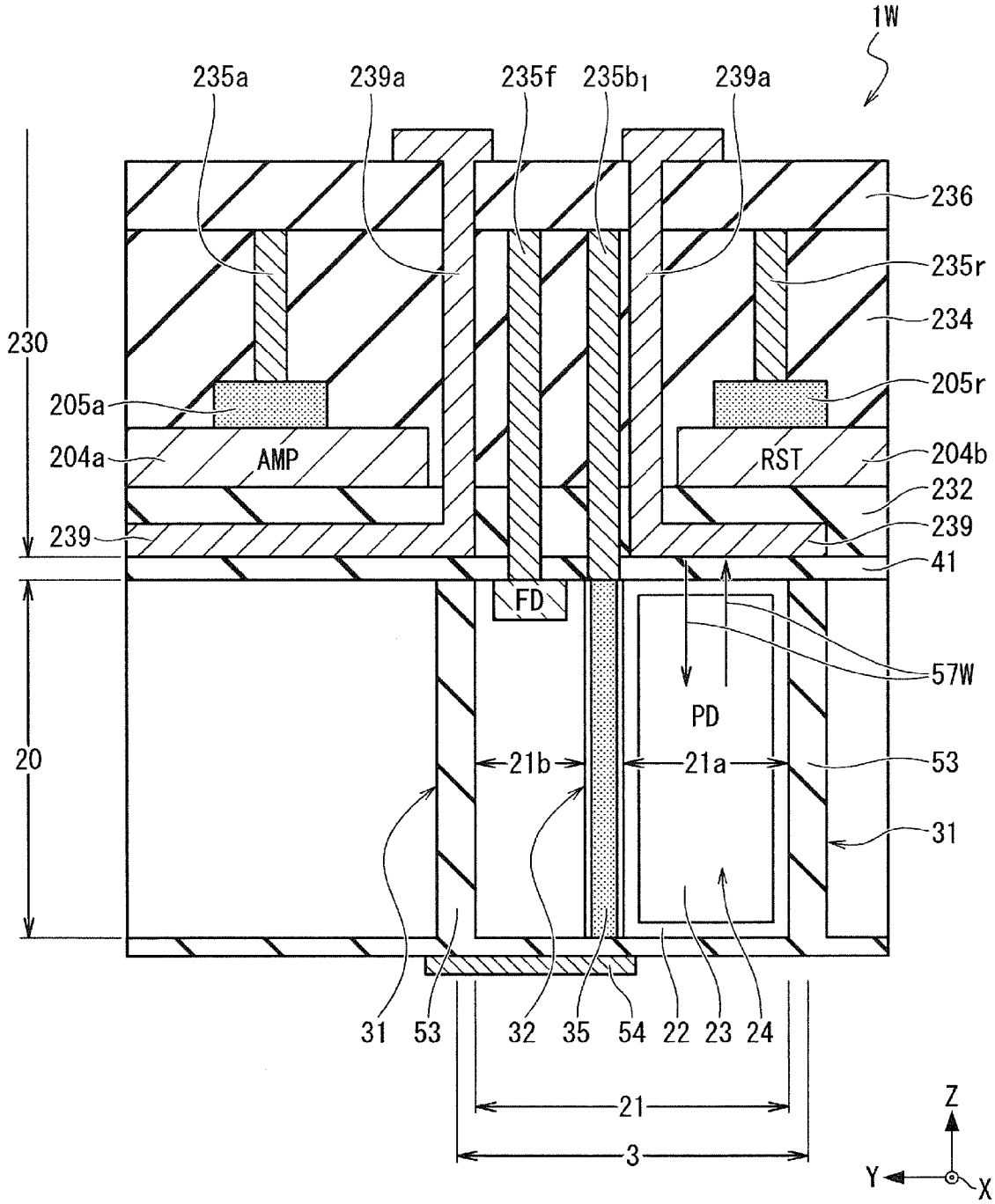
[図87H]


227a
227f
227b1
227r
223
205a
205r
204a
AMP
RST
204b
228
228
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

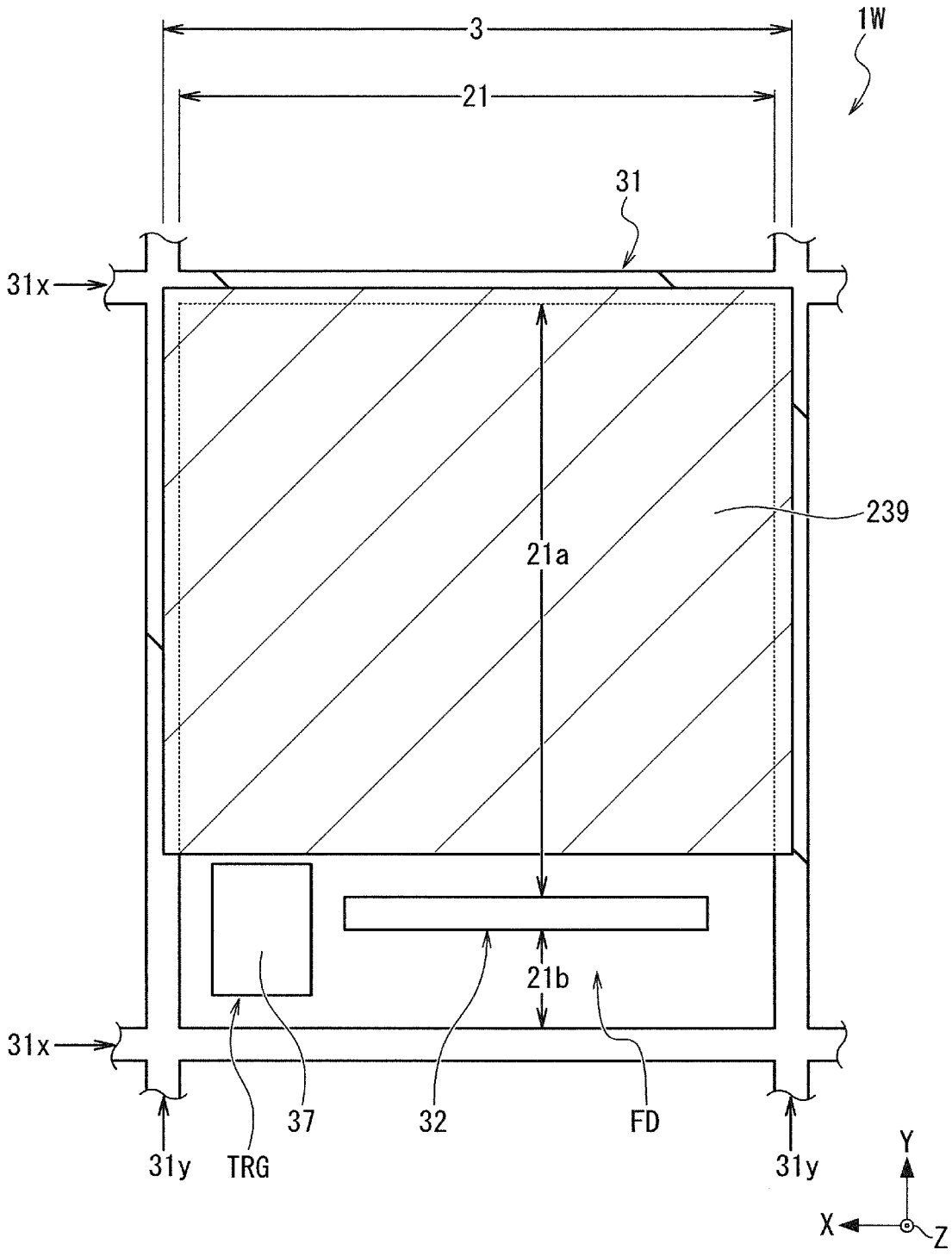
[図87I]


229f
229
229b1
229r
227a
227f
227b1
223
AMP
RST
228
228
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

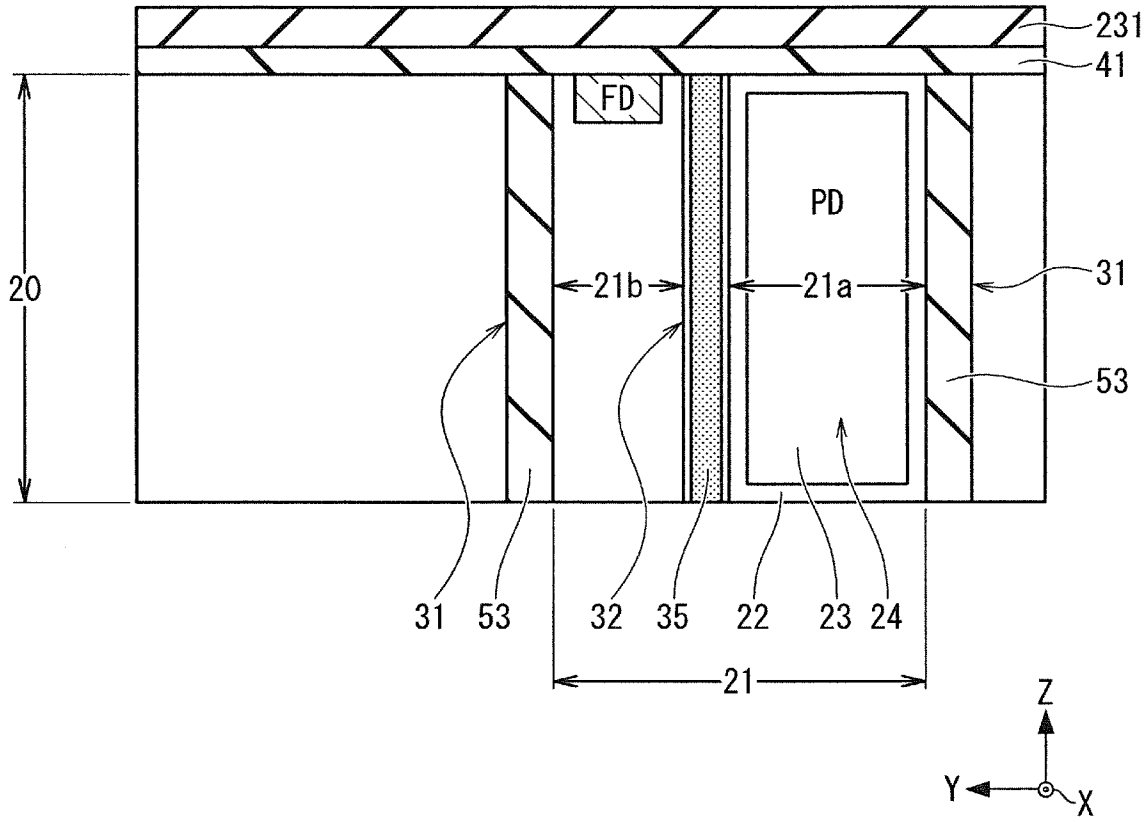
[図88]


1W
235a
239a
235f
235b1
239a
236
235r
234
230
205r
205a
204a
AMP
RST
204b
232
239
239
41
FD
57W
PD
20
21b
21a
53
31
31
53
32
35
54
22
23
24
21
3
Z
Y
X

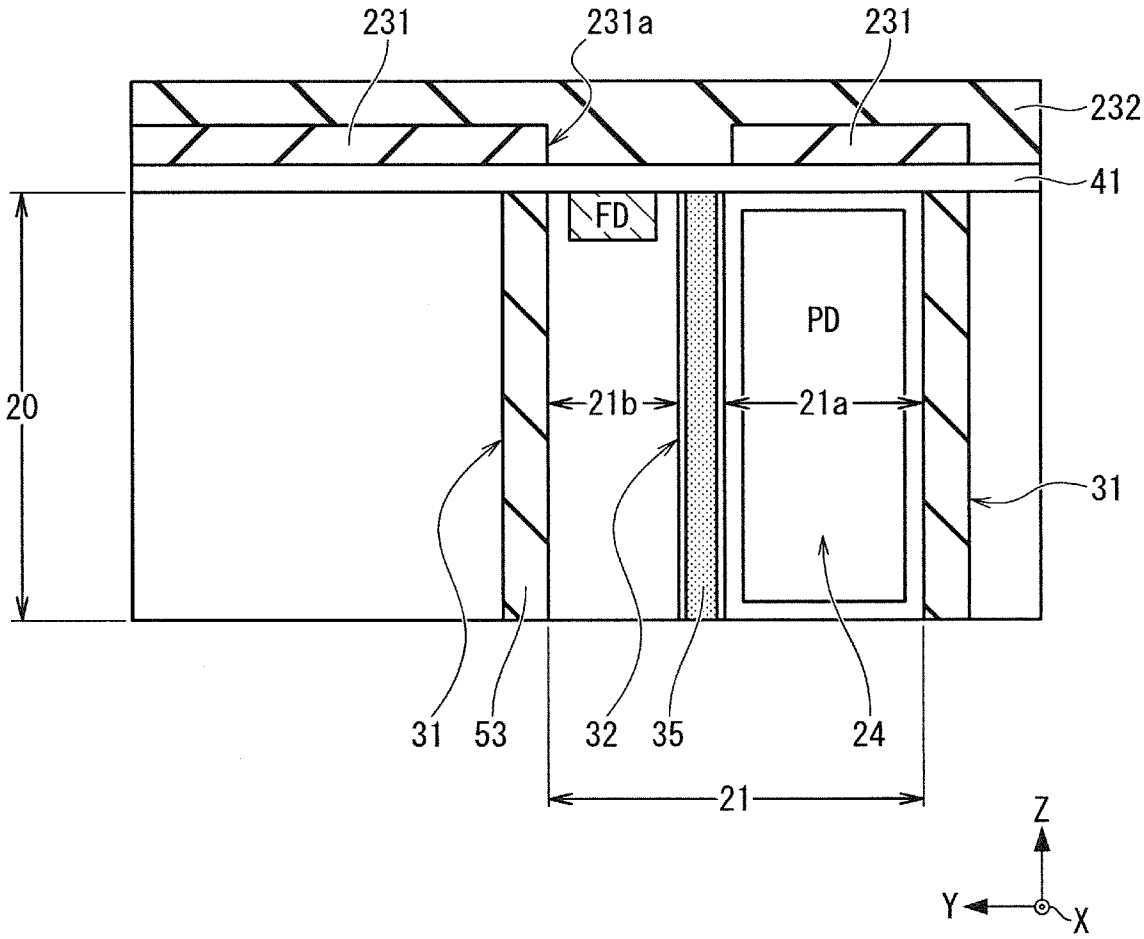
[図89]



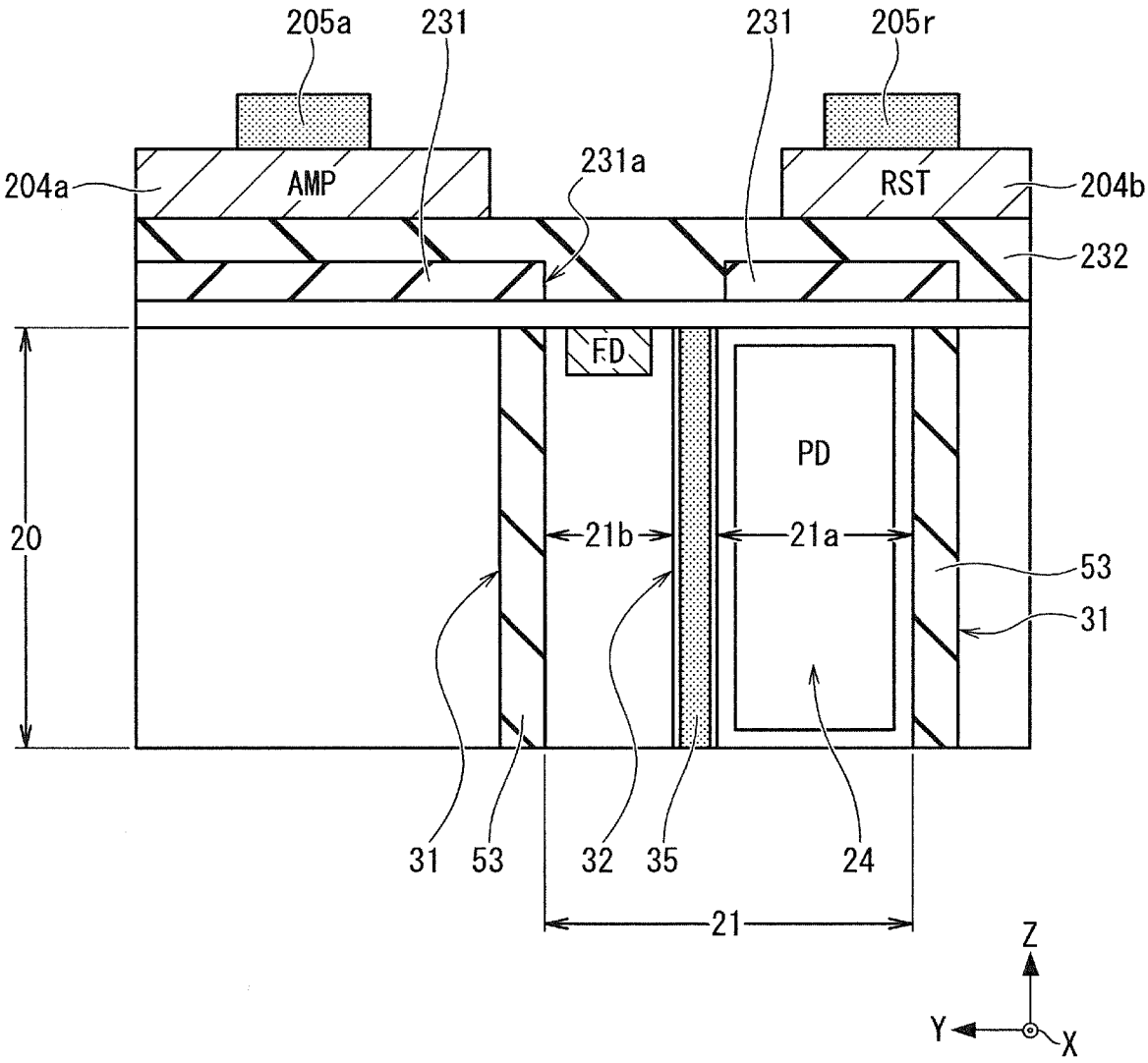
[図90A]



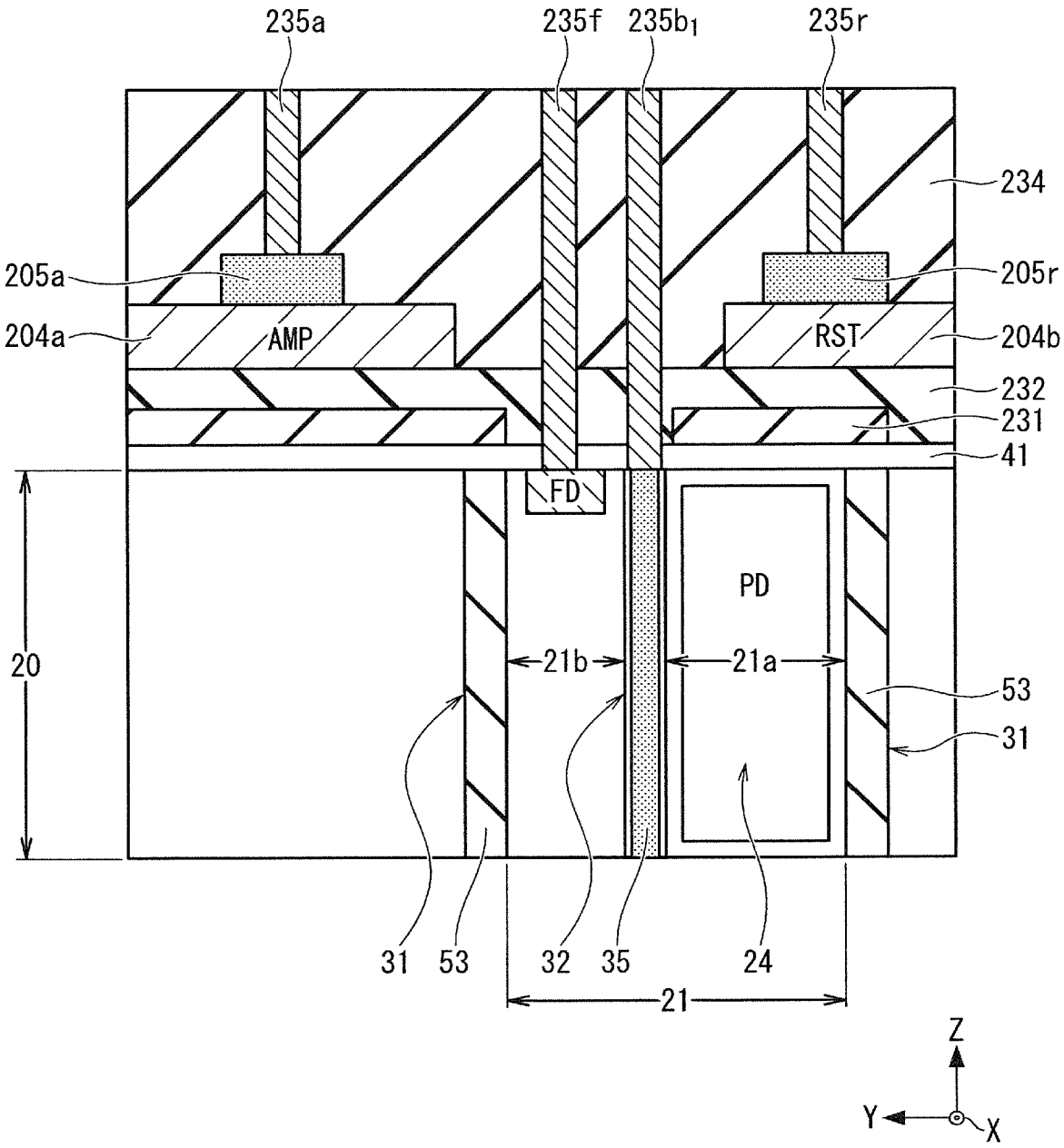
[図90B]



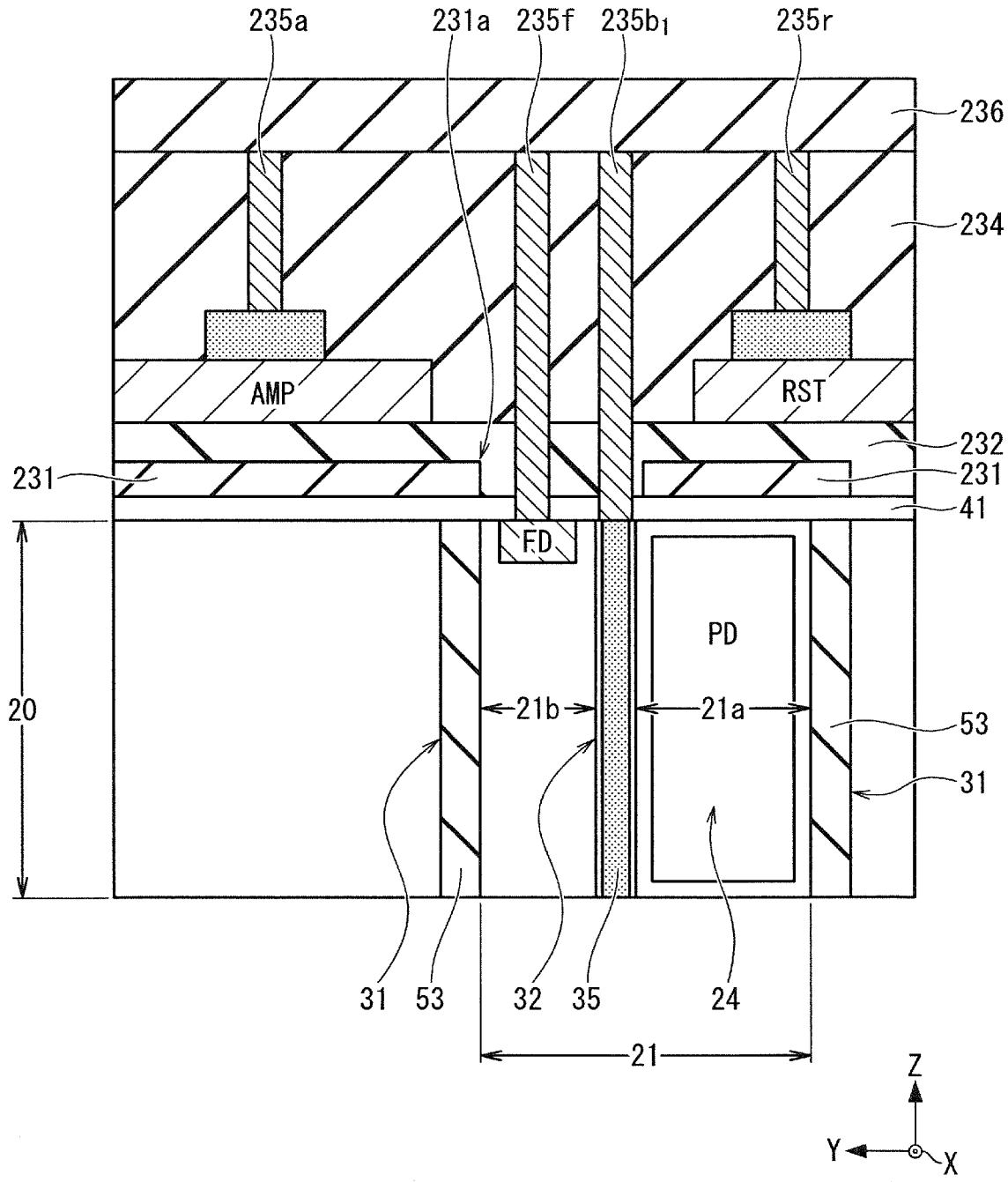
[図90C]


205a
231
231
205r
204a
AMP
231a
RST
204b
232
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

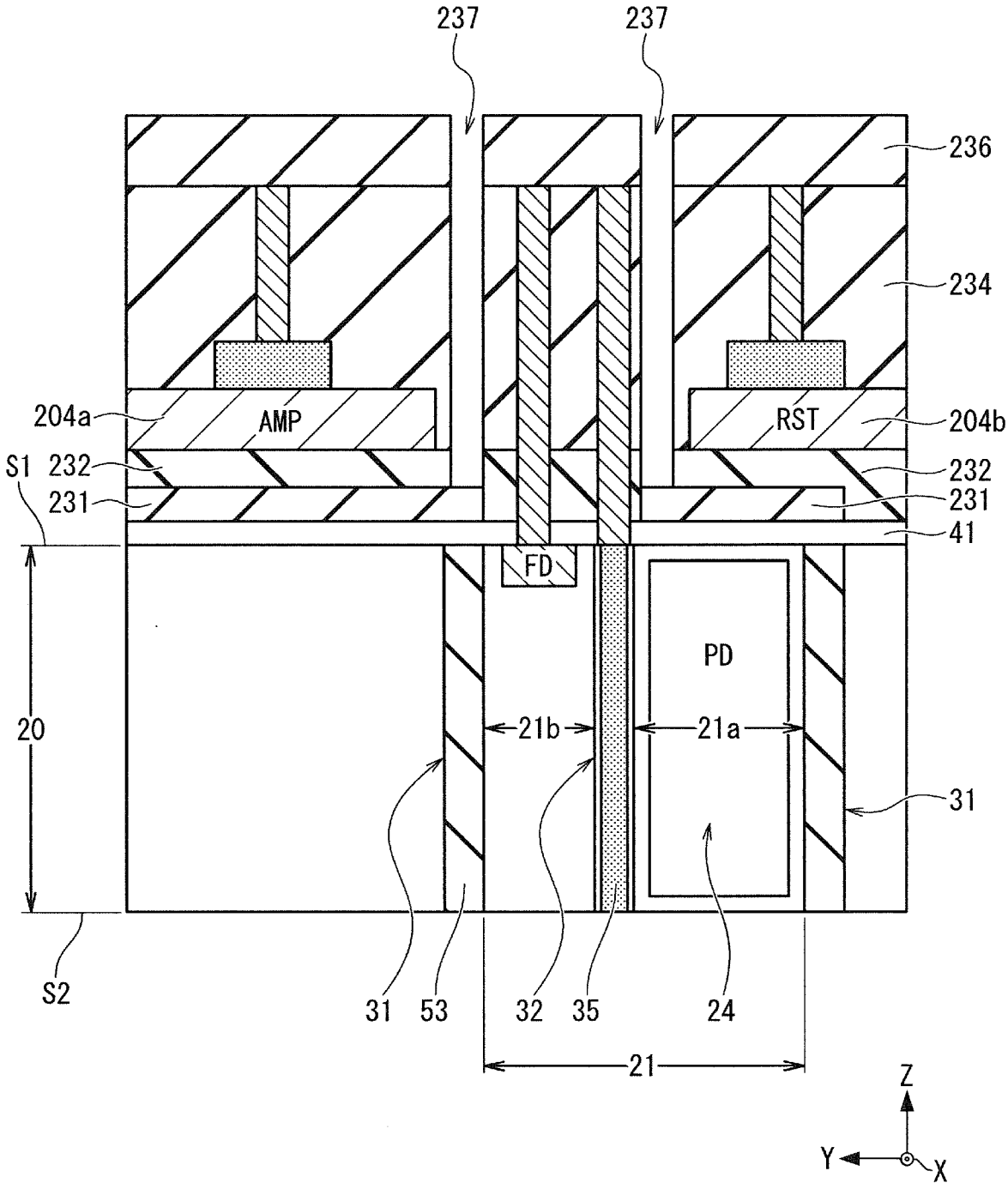
[図90D]


235a
235f
235b1
235r
234
205a
205r
204a
AMP
RST
204b
232
231
41
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

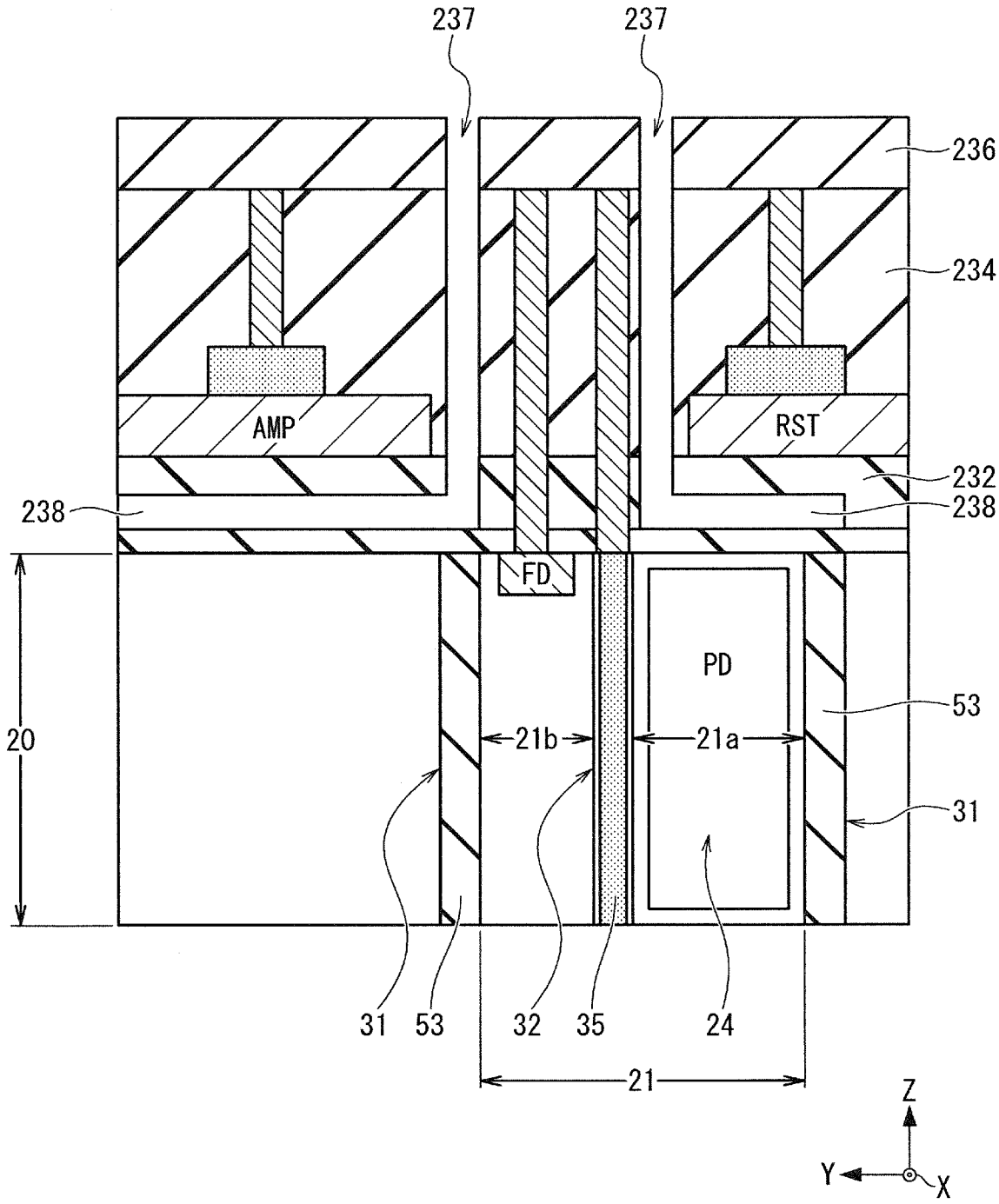
[図90E]


235a
231a
235f
235b1
235r
236
234
AMP
RST
232
231
231
41
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

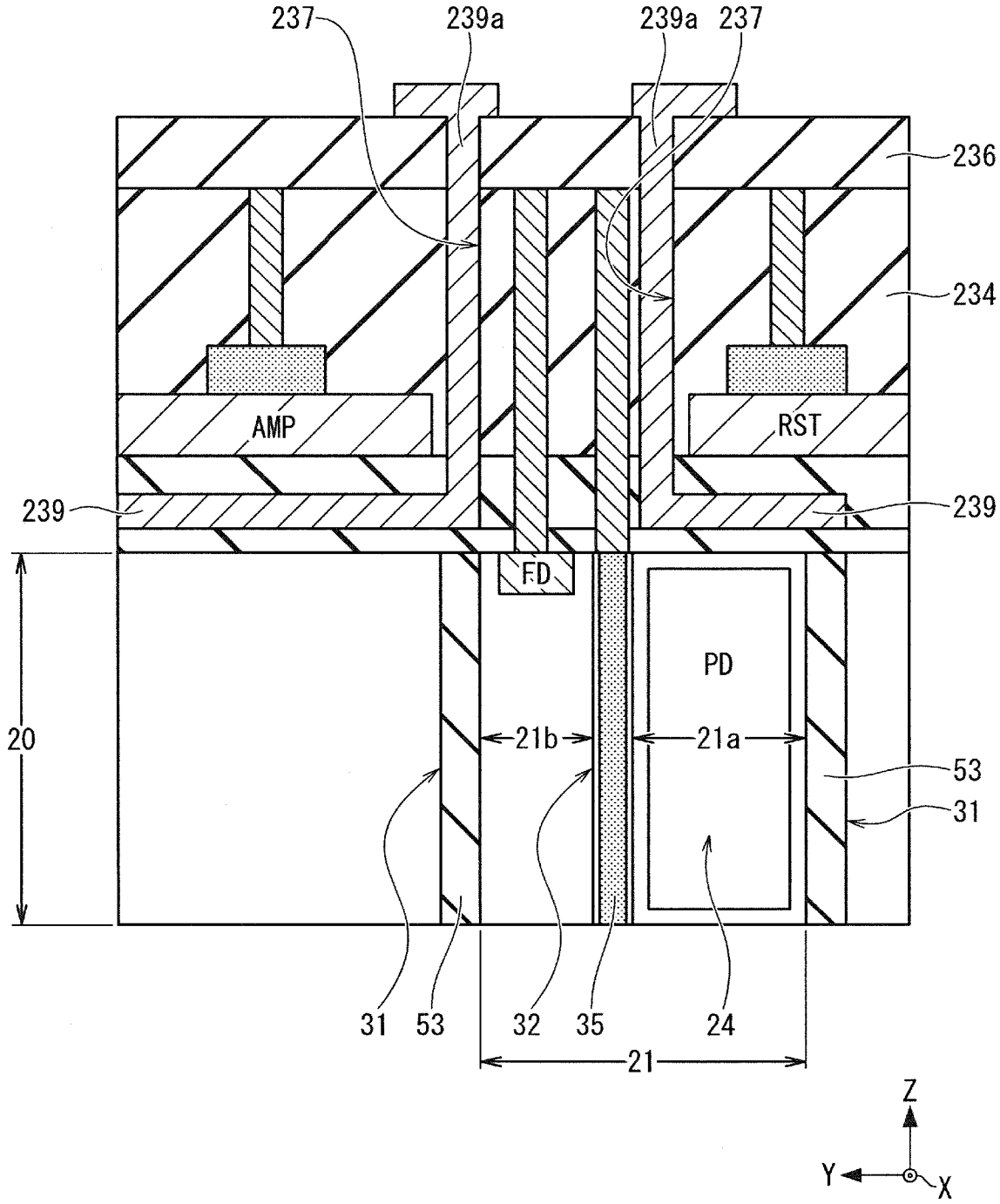
[図90F]


237
237
236
234
204a
AMP
RST
204b
S1
232
231
232
231
41
FD
PD
20
21b
21a
31
S2
31
53
32
35
24
21
Z
Y
X

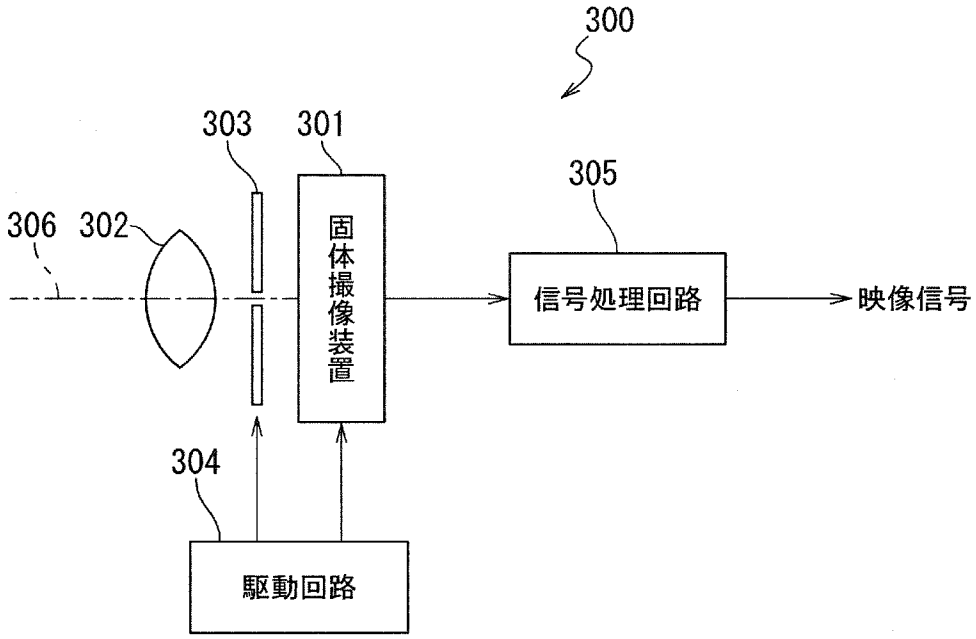
[図90G]


237
237
236
234
AMP
RST
232
238
238
FD
PD
53
20
21b
21a
31
31
53
32
35
24
21
Z
Y
X

[図90H]


237
239a
239a
237
236
234
AMP
RST
239
239
FD
PD
20
21b
21a
53
31
31
53
32
35
24
21
Z
Y
X

[図91]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2022/043620

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/146(2006.01)i; ***H04N 25/70***(2023.01)i
FI: H01L27/146 A; H04N5/369

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146; H04N25/70

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2021-114538 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 05 August 2021 (2021-08-05) paragraphs [0032], [0033], [0044], [0049], [0052]-[0054], [0056]-[0058], [0070], [0071], [0110], fig. 1-18	1-6, 8-10, 16-19, 24, 27, 28, 30-33, 36, 38, 59-61, 63-72
A		7, 11-15, 20-23, 25, 26, 29, 34, 35, 37, 39-58, 62
Y	WO 2020/175195 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 03 September 2020 (2020-09-03) paragraphs [0038], [0060], fig. 1-29	1-6, 8-10, 16-19, 24, 27, 28, 30-33, 36, 38, 59-61, 63-72
Y	JP 2020-27884 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 20 February 2020 (2020-02-20) paragraphs [0036]-[0038], [0040], [0043], [0074], fig. 1-16	2-6, 8, 9, 17
Y	JP 2021-153161 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 30 September 2021 (2021-09-30) paragraphs [0035], [0042], fig. 1-11	10

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 February 2023	**21 February 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2020/170936 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 27 August 2020 (2020-08-27) paragraphs [0012], [0032], fig. 1-35	17
Y	JP 2021-27276 A (CANON KK) 22 February 2021 (2021-02-22) paragraphs [0075], [0079], fig. 1-8	19
Y	JP 2015-82510 A (SONY CORP) 27 April 2015 (2015-04-27) paragraph [0080], fig. 1-15	33, 36, 38
Y	WO 2021/085172 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 06 May 2021 (2021-05-06) paragraphs [0041], [0042], [0186], [0190], [0191], fig. 1-32	66-70
Y	JP 2012-204562 A (SONY CORP) 22 October 2012 (2012-10-22) paragraphs [0040], [0093], fig. 1-13	71

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2022/043620

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2021-114538 A	05 August 2021	WO 2021/149349 A1 paragraphs [0032], [0033], [0044], [0049], [0052]-[0054], [0056]-[0058], [0070], [0071], [0110], fig. 1-18	
WO 2020/175195 A1	03 September 2020	US 2022/0165770 A1 paragraphs [0068], [0090], fig. 1-29 EP 3933927 A1	
JP 2020-27884 A	20 February 2020	US 2021/0313361 A1 paragraphs [0049]-[0051], [0053], [0056], [0088], fig. 1-16 WO 2020/036025 A1	
JP 2021-153161 A	30 September 2021	WO 2021/193084 A1 paragraphs [0035], [0042], fig. 1-11	
WO 2020/170936 A1	27 August 2020	US 2022/0165767 A1 paragraphs [0058], [0078], fig. 1-35	
JP 2021-27276 A	22 February 2021	(Family: none)	
JP 2015-82510 A	27 April 2015	US 2015/0108598 A1 paragraph [0094], fig. 1-15	
WO 2021/085172 A1	06 May 2021	US 2022/0293658 A1 paragraphs [0094], [0095], [0240], [0244], [0245], fig. 1-32 EP 4053520 A1	
JP 2012-204562 A	22 October 2012	US 8614494 B2 column 5, lines 8-20, column 12, lines 14-25, fig. 1-13	

国際調査報告

国際出願番号
PCT/JP2022/043620

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 27/146(2006.01)i; H04N 25/70(2023.01)i
FI: H01L27/146 A; H04N5/369

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L27/146; H04N25/70

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2021-114538 A (ソニーセミコンダクタソリューションズ株式会社) 05.08.2021 (2021-08-05) 段落0032,0033,0044,0049,0052-0054,0056-0058,0070,0071,0110,図1-18	1-6,8-10,16-19,24,27,28,30-33,36,38,59-61,63-72
A		7,11-15,20-23,25,26,29,34,35,37,39-58,62
Y	WO 2020/175195 A1 (ソニーセミコンダクタソリューションズ株式会社) 03.09.2020 (2020-09-03) 段落0038,0060,図1-29	1-6,8-10,16-19,24,27,28,30-33,36,38,59-61,63-72
Y	JP 2020-27884 A (ソニーセミコンダクタソリューションズ株式会社) 20.02.2020 (2020-02-20) 段落0036-0038,0040,0043,0074,図1-16	2-6,8,9,17
Y	JP 2021-153161 A (ソニーセミコンダクタソリューションズ株式会社) 30.09.2021 (2021-09-30) 段落0035,0042,図1-11	10

☑ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
08.02.2023	21.02.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
小山　満 5F 9458
電話番号 03-3581-1101 内線 3516

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2020/170936 A1（ソニーセミコンダクタソリューションズ株式会社）27.08.2020 (2020-08-27) 段落0012,0032,図1-35	17
Y	JP 2021-27276 A（キヤノン株式会社）22.02.2021（2021-02-22） 段落0075,0079,図1-8	19
Y	JP 2015-82510 A（ソニー株式会社）27.04.2015（2015-04-27） 段落0080,図1-15	33,36,38
Y	WO 2021/085172 A1（ソニーセミコンダクタソリューションズ株式会社）06.05.2021 (2021-05-06) 段落0041,0042,0186,0190,0191,図1-32	66-70
Y	JP 2012-204562 A（ソニー株式会社）22.10.2012（2012-10-22） 段落0040,0093,図1-13	71

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2022/043620

引用文献	公表日	パテントファミリー文献	公表日
JP 2021-114538 A	05.08.2021	WO 2021/149349 A1 段落 0032,0033,0044,0049,0052-0054,0056-0058,0070,0071,0110, 図1-18	
WO 2020/175195 A1	03.09.2020	US 2022/0165770 A1 段落0068,0090,図1-29 EP 3933927 A1	
JP 2020-27884 A	20.02.2020	US 2021/0313361 A1 段落 0049-0051,0053,0056,0088, 図1-16 WO 2020/036025 A1	
JP 2021-153161 A	30.09.2021	WO 2021/193084 A1 段落0035,0042,図1-11	
WO 2020/170936 A1	27.08.2020	US 2022/0165767 A1 段落0058,0078,図1-35	
JP 2021-27276 A	22.02.2021	（ファミリーなし）	
JP 2015-82510 A	27.04.2015	US 2015/0108598 A1 段落0094,図1-15	
WO 2021/085172 A1	06.05.2021	US 2022/0293658 A1 段落 0094,0095,0240,0244,0245, 図1-32 EP 4053520 A1	
JP 2012-204562 A	22.10.2012	US 8614494 B2 第5欄第8-20行,第12欄第 14-25行,図1-13	