

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2005-292800
(P2005-292800A)

(43) 公開日 平成17年10月20日(2005. 10. 20)

(51) Int.Cl.⁷
G03B 5/00

F I
G O 3 B 5/00 J

テーマコード (参考)

審査請求 未請求 請求項の数 12 O L (全 24 頁)

(21) 出願番号	特願2005-41633 (P2005-41633)	(71) 出願人	000000527 ペンタックス株式会社
(22) 出願日	平成17年2月18日 (2005. 2. 18)		東京都板橋区前野町2丁目36番9号
(31) 優先権主張番号	特願2004-65047 (P2004-65047)	(74) 代理人	100090169 弁理士 松浦 孝
(32) 優先日	平成16年3月9日 (2004. 3. 9)	(74) 代理人	100124497 弁理士 小倉 洋樹
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100127306 弁理士 野中 剛
		(74) 代理人	100129746 弁理士 虎山 滋郎
		(74) 代理人	100132045 弁理士 坪内 伸
		(72) 発明者	上中 行夫 東京都板橋区前野町2丁目36番9号 ペンタックス株式会社内

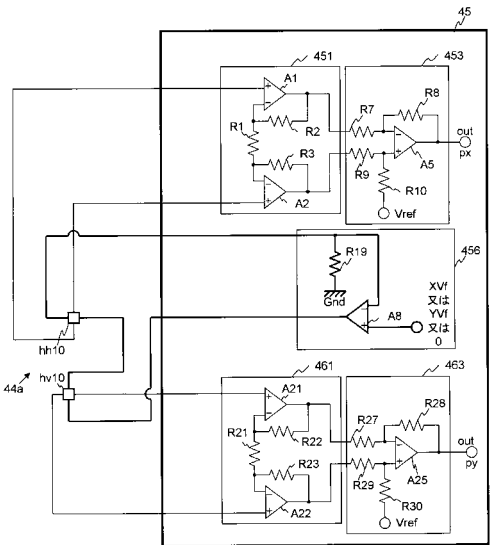
(54) 【発明の名称】 像ブレ補正装置

(57) 【要約】 (修正有)

【課題】 像ブレ補正装置における位置検出装置の信号処理回路規模を小型化する。

【解決手段】 撮像装置の像ブレ補正装置は、撮影レンズの光軸に直交する第1方向と、光軸及び第1方向に直交する第2方向に移動可能な可動部と、該可動部を移動自在に支持する固定部とを備え、前記可動部の第1方向位置検出用水平方向ホール素子hh10と、第2方向位置検出用鉛直方向ホール素子hv10とからなるホール素子部44aを有する。前記水平方向ホール素子の出力信号から第1検出位置信号pxを出力し、前記鉛直方向ホール素子の出力信号から第2検出位置信号pyを出力するホール素子信号処理回路部45をさらに有する。ホール素子信号処理回路部45は、水平方向ホール素子hh10、鉛直方向ホール素子hv10それぞれの入力端子に電力供給する入力回路である第6回路456を有する。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

撮像素子または像ブレ補正レンズのいずれか一方を有し、撮影レンズの光軸に直交する第 1 方向と、前記光軸及び前記第 1 方向に直交する第 2 方向に移動可能な可動部と、

前記可動部を前記第 1、第 2 方向に移動自在に支持する固定部とを備え、

前記可動部または固定部のいずれか一方は、前記可動部の第 1 方向の位置検出に使用される水平方向磁界変化検出素子と、前記可動部の第 2 方向の位置検出に使用される鉛直方向磁界変化検出素子とを有する磁界変化検出部を有し、

前記水平方向磁界変化検出素子の出力信号から前記可動部の位置検出のため前記第 1 方向の位置を特定する第 1 検出位置信号を出力し、前記鉛直方向磁界変化検出素子の出力信号から前記可動部の位置検出のため前記第 2 方向の位置を特定する第 2 検出位置信号を出力する信号処理部とを備え、

前記信号処理部は、前記水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に電力供給する共用の入力回路を有することを特徴とする像ブレ補正装置。

【請求項 2】

前記水平方向磁界変化検出素子の入力端子と、前記鉛直方向磁界変化検出素子の入力端子は、直列に接続されることを特徴とする請求項 1 に記載の像ブレ補正装置。

【請求項 3】

前記水平方向磁界変化検出素子の入力端子と、前記鉛直方向磁界変化検出素子の入力端子は、並列に接続されることを特徴とする請求項 1 に記載の像ブレ補正装置。

【請求項 4】

前記可動部は前記磁界変化検出部を有し、

前記固定部は、前記可動部の第 1、第 2 方向の位置検出に使用される位置検出用磁石部を、前記磁界変化検出部に対向する位置に有し、

前記磁界変化検出部は、前記水平方向磁界変化検出素子と前記鉛直方向磁界変化検出素子を 1 つずつ有し、

前記位置検出用磁石部は、前記水平方向磁界変化検出素子と対向する位置に取り付けられて前記第 1 方向の位置検出に使用される第 1 位置検出用磁石と、前記鉛直方向磁界変化検出素子と対向する位置に取り付けられて前記第 2 方向の位置検出に使用される第 2 位置検出用磁石とから構成されることを特徴とする請求項 1 に記載の像ブレ補正装置。

【請求項 5】

前記可動部は、前記可動部を前記第 1 方向に移動させるために使用される第 1 駆動用コイルと、前記可動部を前記第 2 方向に移動させるために使用される第 2 駆動用コイルとを有し、前記第 1 位置検出用磁石は、前記可動部を前記第 1 方向に移動させるためにも使用され、前記第 2 位置検出用磁石は、前記可動部を前記第 2 方向に移動させるためにも使用されることを特徴とする請求項 4 に記載の像ブレ補正装置。

【請求項 6】

前記第 1、第 2 検出位置信号が入力され A / D 変換後に前記可動部の第 1、第 2 方向の位置を演算し、且つ前記可動部、前記固定部、前記信号処理部を制御する制御手段を更に備え、

前記制御手段は、前記可動部の移動範囲内で且つ A / D 変換できる範囲内で前記第 1、第 2 検出位置信号それぞれの出力値の幅を最大にする調整を行うことを特徴とする請求項 1 に記載の像ブレ補正装置。

【請求項 7】

前記調整は、前記可動部の前記第 1 方向の位置検出時に前記水平方向磁界変化検出素子の入力端子に流す最適水平方向磁界変化検出素子電流値を、前記水平方向磁界変化検出素子の入力端子を流れる電流値を変化させて前記第 1 検出位置信号を A / D 変換する際の第 1 の検出分解能を上げることによって求める第 1 初期調整と、

前記可動部の前記第 2 方向の位置検出時に前記鉛直方向磁界変化検出素子の入力端子に流す最適鉛直方向磁界変化検出素子電流値を、前記鉛直方向磁界変化検出素子の入力端子

10

20

30

40

50

を流れる電流値を変化させて前記第 2 検出位置信号を A / D 変換する際の第 2 の検出分解能を上げることによって求める第 2 初期調整とを有することを特徴とする請求項 6 に記載の像ブレ補正装置。

【請求項 8】

前記第 1 初期調整は、前記可動部が、前記移動範囲内の前記第 1 方向の一方の端点にあって前記第 1 検出位置信号の出力値が A / D 変換が可能な範囲内で最大となる時の前記水平方向磁界変化検出素子の入力端子を流れる第 1 水平方向磁界変化検出素子電流値と、前記可動部が、前記移動範囲内の前記第 1 方向の他方の端点にあって前記第 1 検出位置信号の出力値が A / D 変換が可能な範囲内で最小となる時の前記水平方向磁界変化検出素子の入力端子を流れる第 2 水平方向磁界変化検出素子電流値とを求め、前記第 1、第 2 水平方向磁界変化検出素子電流値のうち小さい方の値を前記最適水平方向磁界変化検出素子電流値とし、

10

前記第 2 初期調整は、前記可動部が、前記移動範囲内の前記第 2 方向の一方の端点にあって前記第 2 検出位置信号の出力値が A / D 変換が可能な範囲内で最大となる時の前記鉛直方向磁界変化検出素子の入力端子を流れる第 1 鉛直方向磁界変化検出素子電流値と、前記可動部が、前記移動範囲内の前記第 2 方向の他方の端点にあって前記第 2 検出位置信号の出力値が A / D 変換が可能な範囲内で最小となる時の前記鉛直方向磁界変化検出素子の入力端子を流れる第 2 鉛直方向磁界変化検出素子電流値とを求め、前記第 1、第 2 鉛直方向磁界変化検出素子電流値のうち小さい方の値を前記最適鉛直方向磁界変化検出素子電流値とすることを特徴とする請求項 7 に記載の像ブレ補正装置。

20

【請求項 9】

前記制御手段と接続され、前記最適水平方向磁界変化検出素子電流値、及び前記最適鉛直方向磁界変化検出素子電流値を記録し、電源がオフ状態にされても内容が消去されないメモリ部を備えることを特徴とする請求項 7 に記載の像ブレ補正装置。

【請求項 10】

前記制御手段から前記信号処理部の前記共用の入力回路を介して、最適水平方向磁界変化検出素子電流値を、前記水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に流して前記可動部の前記第 1 方向の位置検出を行い、その後前記制御手段から前記信号処理部の前記共用の入力回路を介して、最適鉛直方向磁界変化検出素子電流値を、前記水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に流して前記可動部の前記第 2 方向の位置検出を行うことを特徴とする請求項 7 に記載の像ブレ補正装置。

30

【請求項 11】

前記制御手段は、第 1、第 2 A / D コンバータを有し、前記第 1 検出位置信号の A / D 変換は、前記第 1 A / D コンバータによって行われ、前記第 2 検出位置信号の A / D 変換は、前記第 2 A / D コンバータによって行われることを特徴とする請求項 6 に記載の像ブレ補正装置。

【請求項 12】

前記磁界変化検出部は、1 軸ホール素子であり、

前記水平方向磁界変化検出素子、鉛直方向磁界変化検出素子は、いずれもホール素子であることを特徴とする請求項 1 に記載の像ブレ補正装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置における像ブレ補正装置に関し、特に像ブレ補正のために移動した撮像素子などの可動部の位置検出装置に関する。

【背景技術】

【0002】

従来、カメラなどの撮像装置において撮像中に生じた手ブレ量に応じて、像ブレ補正レンズまたは撮像素子を光軸と垂直な平面上を移動させることにより結像面上での像ブレを

50

抑制する像ブレ補正装置が提案されている。

【0003】

特許文献1は、像ブレ補正レンズを含む可動部について磁石とコイルによって移動を行い、その移動前後の位置検出はホール素子と磁石によって行う装置を開示する。

【特許文献1】特開2002-229090号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、特許文献1の装置のようなホール素子などの磁界変化検出素子を使用した可動部の位置検出において、撮影レンズの光軸に直交する第1方向の位置検出用を使用する磁界変化検出素子と、光軸及び第1方向に直交する第2方向の位置検出に使用する磁界変化検出素子それぞれの入力端子に電力供給する回路は別々であった。

【0005】

したがって本発明の目的は、光軸に垂直で且つ互いに垂直で且つ互いに垂直な2つの方向の位置検出に使用する2つ以上の磁界変化検出素子の信号処理回路の規模を小型化した像ブレ補正装置を提供することである。

【課題を解決するための手段】

【0006】

本発明に係る撮像装置の像ブレ補正装置は、撮像素子または像ブレ補正レンズのいずれか一方を有し、撮影レンズの光軸に直交する第1方向と、光軸及び第1方向に直交する第2方向に移動可能な可動部と、可動部を第1、第2方向に移動自在に支持する固定部とを備え、可動部または固定部のいずれか一方は、可動部の第1方向の位置検出に使用される水平方向磁界変化検出素子と、可動部の第2方向の位置検出に使用される鉛直方向磁界変化検出素子とを有する磁界変化検出部を有し、水平方向磁界変化検出素子の出力信号から可動部の位置検出のため第1方向の位置を特定する第1検出位置信号を出力し、鉛直方向磁界変化検出素子の出力信号から可動部の位置検出のため第2方向の位置を特定する第2検出位置信号を出力する信号処理部をさらに備え、信号処理部は、水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に電力供給する共用の入力回路を有する。

【0007】

これにより、水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に電力供給する回路を共有することが出来、信号処理部の回路規模を小型化することが可能になる。

【0008】

好ましくは、水平方向磁界変化検出素子の入力端子と、鉛直方向磁界変化検出素子の入力端子は、直列に接続される。

【0009】

また、好ましくは、水平方向磁界変化検出素子の入力端子と、鉛直方向磁界変化検出素子の入力端子は、並列に接続される。

【0010】

また、好ましくは、可動部は磁界変化検出部を有し、固定部は、可動部の第1、第2方向の位置検出に使用される位置検出用磁石部を、磁界変化検出部に対向する位置に有し、磁界変化検出部は、水平方向磁界変化検出素子と鉛直方向磁界変化検出素子を1つずつ有し、位置検出用磁石部は、水平方向磁界変化検出素子と対向する位置に取り付けられて第1方向の位置検出に使用される第1位置検出用磁石と、鉛直方向磁界変化検出素子と対向する位置に取り付けられて第2方向の位置検出に使用される第2位置検出用磁石とから構成される。

【0011】

これにより、磁界変化検出部と信号処理部を接続する線の数減らすことが可能になり、可動部の駆動時のストレスを削減する効果が得られる。

10

20

30

40

50

【 0 0 1 2 】

さらに好ましくは、可動部は、可動部を第 1 方向に移動させるために使用される第 1 駆動用コイルと、可動部を第 2 方向に移動させるために使用される第 2 駆動用コイルとを有し、第 1 位置検出用磁石は、可動部を第 1 方向に移動させるためにも使用され、第 2 位置検出用磁石は、可動部を第 2 方向に移動させるためにも使用される。

【 0 0 1 3 】

また、好ましくは、第 1、第 2 検出位置信号が入力され A / D 変換後に可動部の第 1、第 2 方向の位置を演算し、且つ可動部、固定部、信号処理部を制御する制御手段を更に備え、制御手段は、可動部の移動範囲内で且つ A / D 変換できる範囲内で第 1、第 2 検出位置信号それぞれの出力値の幅を最大にする調整を行う。

10

【 0 0 1 4 】

これにより、第 1 方向の位置検出、第 2 方向の位置検出に分けて、A / D 変換する際の検出分解能を上げた状態で磁界変化検出素子を使用した位置検出を行うことが可能になる。

【 0 0 1 5 】

さらに好ましくは、調整は、可動部の第 1 方向の位置検出時に水平方向磁界変化検出素子の入力端子に流す最適水平方向磁界変化検出素子電流値を、水平方向磁界変化検出素子の入力端子を流れる電流値を変化させて第 1 検出位置信号を A / D 変換する際の第 1 の検出分解能を上げることによって求める第 1 初期調整と、可動部の第 2 方向の位置検出時に鉛直方向磁界変化検出素子の入力端子に流す最適鉛直方向磁界変化検出素子電流値を、鉛直方向磁界変化検出素子の入力端子を流れる電流値を変化させて第 2 検出位置信号を A / D 変換する際の第 2 の検出分解能を上げることによって求める第 2 初期調整とを有する。

20

【 0 0 1 6 】

これにより、A / D 変換を行う際の検出分解能を上げるための調整は磁界変化検出素子の入力端子に流す電流値を変化させる電氣的調整のみで可能になり、生産性が向上する。

【 0 0 1 7 】

さらに好ましくは、第 1 初期調整は、可動部が、移動範囲内の第 1 方向の一方の端点にあって第 1 検出位置信号の出力値が A / D 変換が可能な範囲内で最大となる時の水平方向磁界変化検出素子の入力端子を流れる第 1 水平方向磁界変化検出素子電流値と、可動部が、移動範囲内の第 1 方向の他方の端点にあって第 1 検出位置信号の出力値が A / D 変換が可能な範囲内で最小となる時の水平方向磁界変化検出素子の入力端子を流れる第 2 水平方向磁界変化検出素子電流値とを求め、第 1、第 2 水平方向磁界変化検出素子電流値のうち小さい方の値を最適水平方向磁界変化検出素子電流値とし、第 2 初期調整は、可動部が、移動範囲内の第 2 方向の一方の端点にあって第 2 検出位置信号の出力値が A / D 変換が可能な範囲内で最大となる時の鉛直方向磁界変化検出素子の入力端子を流れる第 1 鉛直方向磁界変化検出素子電流値と、可動部が、移動範囲内の第 2 方向の他方の端点にあって第 2 検出位置信号の出力値が A / D 変換が可能な範囲内で最小となる時の鉛直方向磁界変化検出素子の入力端子を流れる第 2 鉛直方向磁界変化検出素子電流値とを求め、第 1、第 2 鉛直方向磁界変化検出素子電流値のうち小さい方の値を最適鉛直方向磁界変化検出素子電流値とする。

30

40

【 0 0 1 8 】

これにより、最適水平方向磁界変化検出素子電流値及び最適鉛直方向磁界変化検出素子電流値を簡易に求めることが可能になる。

【 0 0 1 9 】

また、さらに好ましくは、制御手段と接続され、最適水平方向磁界変化検出素子電流値、及び最適鉛直方向磁界変化検出素子電流値を記録し、電源がオフ状態にされても内容が消去されないメモリ部を備える。

【 0 0 2 0 】

これにより、一度最適水平方向磁界変化検出素子電流値、最適鉛直方向磁界変化検出素子電流値を設定すれば、電源をオフ状態にしたあとも、再度第 1、第 2 初期調整を行うこ

50

となく、最適水平方向磁界変化検出素子電流値、最適鉛直方向磁界変化検出素子電流値を使って水平方向磁界変化検出素子及び鉛直方向磁界変化検出素子の入力回路に電流を流すことが可能になる。

【0021】

また、さらに好ましくは、制御手段から信号処理部の共用の入力回路を介して、最適水平方向磁界変化検出素子電流値を、水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に流して可動部の第1方向の位置検出を行い、その後制御手段から信号処理部の共用の入力回路を介して、最適鉛直方向磁界変化検出素子電流値を、水平方向磁界変化検出素子、鉛直方向磁界変化検出素子それぞれの入力端子に流して可動部の第2方向の位置検出を行う。

10

【0022】

また、好ましくは、制御手段は、第1、第2 A/Dコンバータを有し、第1検出位置信号のA/D変換は、第1 A/Dコンバータによって行われ、第2検出位置信号のA/D変換は、第2 A/Dコンバータによって行われる。

【0023】

また、好ましくは、磁界変化検出部は、1軸ホール素子であり、水平方向磁界変化検出素子、鉛直方向磁界変化検出素子は、いずれもホール素子である。

【発明の効果】

【0024】

以上のように本発明によれば、光軸に垂直で且つ互いに垂直で且つ互いに垂直な2つの方向の位置検出に使用する2つ以上の磁界変化検出素子の信号処理回路の規模を小型化した像ブレ補正装置を提供することができる。

20

【発明を実施するための最良の形態】

【0025】

以下、本発明の第1の実施形態について、図1～13を用いて説明する。撮像装置1はデジタルカメラであるとして説明する。なお、方向を説明するために、撮像装置1において光軸LXと直交する水平方向を第1方向x、光軸LXと直交する鉛直方向を第2方向y、光軸LXと平行な水平方向を第3方向zとして説明する。なお、図5は、図4のA-A線の断面における構成図を示す。

【0026】

撮像装置1の撮像に関する部分は、主電源のオンオフ切り替えを行うPonボタン11、リリースボタン13、LCDモニタ17、CPU21、撮像ブロック22、AE部23、AF部24、像ブレ補正部30の撮像部39a、及び撮影レンズ67から構成される。Ponボタン11の押下に対応してPonスイッチ11aのオンオフ状態が切り替えられ、これにより撮像装置1の主電源のオンオフ状態が切り替えられる。被写体像は、撮像部39aを駆動する撮像ブロック22によって撮影レンズ67を介した光学像として撮像され、LCDモニタ17によって撮像された画像が表示される。また被写体像は光学ファインダ（不図示）によって光学的に観察することも可能である。

30

【0027】

リリースボタン13は、半押しすることにより測光SW12aがオン状態にされ測光や測距及び合焦動作が行われ、全押しすることによりリリースSW13aがオン状態にされ撮像が行われ、撮影像がメモリされる。

40

【0028】

CPU21は、撮像に関する各部の制御、後述する像ブレ補正に関する各部の制御を行う制御手段である。

【0029】

撮像ブロック22は、撮像部39aを駆動する。AE部23は、被写体の測光動作を実行して露光値を演算し、この露光値に基づき撮影に必要な絞り値及び露光時間を演算する。AF部24は、測距を行い、この測距結果に基づき撮影レンズ67を光軸方向に変位させ焦点調節を行う。

50

【0030】

撮像装置1の像ブレ補正装置すなわち像ブレ補正に関する部分は、像ブレ補正ボタン14、CPU21、角速度検出部25、ドライバ回路29、像ブレ補正部30、ホール素子信号処理回路部45、撮影レンズ67、調整用端子71、及びメモリ部72から構成される。

【0031】

像ブレ補正ボタン14は、押下することにより像ブレ補正SW14aがオン状態にされ、測光など他の動作と独立して、一定時間ごとに、角速度検出部25、及び像ブレ補正部30が駆動されて像ブレ補正が行われる。像ブレ補正SW14aがオン状態にされた補正モードの場合にパラメータIS=1、像ブレ補正SW14aがオフ状態にされた補正モードでない場合にパラメータIS=0と設定する。第1の実施形態ではこの一定時間を1msであるとして説明する。

【0032】

これらのスイッチの入力信号に対応する各種の出力はCPU21によって制御される。測光SW12a、リリースSW13a、像ブレ補正SW14aのオン/オフ情報は、それぞれ1ビットのデジタル信号としてCPU21のポートP12、P13、P14に入力される。撮像ブロック22、AE部23、及びAF部24は、それぞれポートP3、P4、P5で信号の入出力が行われる。

【0033】

調整用端子71は、後述するホール素子部44aを使用した位置検出において、位置検出に関するアナログ信号の第1、第2検出位置信号px、pyをA/D変換する際の検出分解能を上げるための初期調整を行う調整モードに入るか否かのスイッチで、オン状態にすると調整モードに入り、オフ状態にすると調整モードが解除され通常の使用モードに入る。メモリ部72は、調整モードにおいて求められた最適水平方向ホール素子電流値xDi、最適鉛直方向ホール素子電流値yDiを記録する電氣的に書き換えでき、電源がオフ状態にされても内容が消去されないEEPROMなどの不揮発性メモリである。調整用端子71は、CPU21のポートP15で入出力が行われ、ポートP15にLo信号が出力されている時に初期調整を行う。メモリ部72は、ポートP6で信号の入出力が行われる。

【0034】

次に、角速度検出部25、ドライバ回路29、像ブレ補正部30、ホール素子信号処理回路部45についての詳細、及びCPU21との入出力関係について説明する。

【0035】

角速度検出部25は、第1、第2角速度センサ26、27とアンプ・ハイパスフィルタ回路28とを有する。第1、第2角速度センサ26、27は、撮像装置1の一定時間(1ms)ごとの第1方向x及び第2方向yの角速度を検出する。第1角速度センサ26は、第1方向xの角速度を、第2角速度センサ27は第2方向yの角速度を検出する。アンプ・ハイパスフィルタ回路28は、角速度に関する信号を増幅した後、第1、第2角速度センサ26、27のヌル電圧やパンニングをカットし、第1、第2角速度vx、vyとしてアナログ信号をCPU21のA/D0、A/D1に入力する。

【0036】

CPU21は、A/D0、A/D1に入力された第1、第2角速度vx、vyをA/D変換した後、焦点距離などを考慮した変換係数によって一定時間(1ms)に生じた像ブレ量を演算する。従って、角速度検出部25とCPU21は、像ブレ量演算機能を有する。

【0037】

CPU21は、演算により求められた像ブレ量に応じた撮像部39aの移動すべき位置Sを第1方向x、第2方向yごとに演算し設定する。位置Sの第1方向x成分をsx、第2方向y成分をsyとする。撮像部39aを含む可動部30aの移動は、後述する電磁力によって行われる。可動部30aをこの位置Sまで移動させるためにドライバ回路29を

10

20

30

40

50

駆動する駆動力Dの第1方向x成分を第1PWMデューティ d_x 、第2方向y成分を第2PWMデューティ d_y とする。

【0038】

像ブレ補正部30は、CPU21が演算し設定した移動すべき位置Sに撮像部39aを移動させることによって、ブレによって生じた被写体像の結像面における光軸LXのずれを無くし、被写体像と結像面位置を一定に保ち、像ブレを補正する装置であり、撮像部39aを含み移動可能領域をもつ可動部30aと、固定部30bとを有する。また、像ブレ補正部30は、コイルに流れる電流の方向と磁石の磁界の向きにより生じた電磁力により可動部30aを移動させる駆動用部分と、可動部30aの位置を検出する位置検出部分とに分けて考えることもできる。

10

【0039】

像ブレ補正部30の可動部30aの駆動は、CPU21のPWM0から第1PWMデューティ d_x 、PWM1から第2PWMデューティ d_y の出力を受けたドライバ回路29により行われる。ドライバ回路29の駆動により移動した可動部30aの移動前または移動後の位置Pはホール素子部44a、ホール素子信号処理回路部45によって検出される。検出された位置Pの情報は、第1検出位置信号 p_x が第1方向x成分として、第2検出位置信号 p_y が第2方向y成分としてそれぞれCPU21のA/D2、A/D3に入力される。第1、第2検出位置信号 p_x 、 p_y はA/D2、A/D3を介してA/D変換される。第1、第2検出位置信号 p_x 、 p_y に対してA/D変換後の位置Pの第1方向x成分、第2方向y成分をそれぞれ p_{dx} 、 p_{dy} とする。検出された位置P(p_{dx} 、 p_{dy})のデータと移動すべき位置S(s_x 、 s_y)のデータによりPID制御が行われる。

20

【0040】

可動部30aは、第1、第2駆動用コイル31a、32a、撮像部39a、ホール素子部44a、可動基板49a、移動用シャフト50a、第1～第3水平移動用軸受け部51a～53a、プレート64aとを有する。

【0041】

固定部30bは、位置検出用磁石部として2つの第1、第2位置検出及び駆動用磁石411b、412b、第1、第2位置検出及び駆動用ヨーク431b、432b、第1～第4鉛直移動用軸受け部54b～57b、ベース板65bとを有する。

【0042】

可動部30aの第3方向zから見てコの字型をした移動用シャフト50aは、固定部30bのベース板65bに取り付けられた第1～第4鉛直移動用軸受け部54b～57bと鉛直方向(第2方向y)に移動自在に支持される。第1、第2鉛直移動用軸受け部54b、55bは、第1方向xからみて第2方向yに延びる長穴形状を有している。これにより、可動部30aは、固定部30bに対して鉛直方向に移動が可能になる。

30

【0043】

また移動用シャフト50aは、可動部30aの第1～第3水平移動用軸受け部51a～53aと水平方向(第1方向x)に移動自在に支持される。これにより、移動用シャフト50aを除く可動部30aは、移動用シャフト50a及び固定部30bに対して水平方向に移動が可能になる。

40

【0044】

可動部30aの移動範囲について、第1方向xの一方の端点を r_{x11} 、他方の端点を r_{x12} とし、第2方向yの一方の端点を r_{y11} 、他方の端点を r_{y12} とする(図6参照)。ここでいう可動部30aの移動範囲とは、可動部30aの中心点が移動しうる範囲をいう。なお、図6は、可動部30a、固定部30bの形状を簡略化している。

【0045】

撮像素子39a1の撮像範囲を最大限活用するために、撮影レンズ67の光軸LXが撮像素子39a1の中心近傍を通る位置関係にある時に、第1方向x、第2方向yともに可動部30aが移動範囲の中心に位置する(移動中心位置にある)ように可動部30aと固定部30bの位置関係を設定する。撮像素子39a1の中心とは、撮像素子39a1の撮

50

像面を形成する矩形が有する２つの対角線の交点をいう。

【００４６】

可動部３０ａは、撮影レンズ６７の方向からみて光軸方向に撮像素子３９ａ、プレート６４ａ、可動基板４９ａが取り付けられる。撮像素子３９ａは、撮像素子３９ａ１、ステージ３９ａ２、押さえ部３９ａ３、光学ローパスフィルタ３９ａ４とを有し、ステージ３９ａ２とプレート６４ａとで撮像素子３９ａ１、押さえ部３９ａ３、光学ローパスフィルタ３９ａ４を挟み付勢する。第１～第３水平移動用軸受け部５１ａ～５３ａは、ステージ３９ａ２に取り付けられる。プレート６４ａは、撮像素子３９ａ１が取り付けられることにより、撮像素子３９ａ１が撮影レンズ６７の光軸ＬＸに垂直になるように位置決めを行う。またプレート６４ａが金属材料で出来ている場合には、撮像素子３９ａ１と接触することによりさらに放熱効果も有する。 10

【００４７】

可動基板４９ａは、シート状でかつ渦巻き状のコイルパターンが形成された第１、第２駆動用コイル３１ａ、３２ａ、及びホール素子部４４ａとが取り付けられている。第１駆動用コイル３１ａは、第１駆動用コイル３１ａの電流の方向と第１位置検出及び駆動用磁石４１１ｂの磁界の向きから生じる電磁力により第１駆動用コイル３１ａを含む可動部３０ａを第１方向ｘに移動させるべく、第１方向ｘ、第２方向ｙのいずれか一方と平行な線で形成されるコイルパターンを有する。第２駆動用コイル３２ａは、第２駆動用コイル３２ａの電流の方向と第２位置検出及び駆動用磁石４１２ｂの磁界の向きから生じる電磁力により第２駆動用コイル３２ａを含む可動部３０ａを第２方向ｙに移動させるべく、第１ 20
方向ｘ、第２方向ｙのいずれか一方と平行な線で形成されるコイルパターンを有する。ホール素子部４４ａについては後述する。

【００４８】

第１、第２駆動用コイル３１ａ、３２ａは、フレキシブル基板（不図示）を介してこれらを駆動するドライバ回路２９と接続される。ドライバ回路２９は、ＣＰＵ２１のＰＷＭ０、ＰＷＭ１から第１、第２ＰＷＭデューティｄｘ、ｄｙのそれぞれが入力される。ドライバ回路２９は、入力された第１、第２ＰＷＭデューティｄｘ、ｄｙの値に応じて第１、第２駆動用コイル３１ａ、３２ａに電力を供給し、可動部３０ａを駆動する。

【００４９】

第１位置検出及び駆動用磁石４１１ｂは、第１駆動用コイル３１ａ及び水平方向ホール素子ｈｈ１０と対向するように固定部３０ｂの可動部３０ａ側に取り付けられる。第２位置検出及び駆動用磁石４１２ｂは、第２駆動用コイル３２ａ及び鉛直方向ホール素子ｈｖ１０と対向するように固定部３０ｂの可動部３０ａ側に取り付けられる。 30

【００５０】

第１位置検出及び駆動用磁石４１１ｂは、第３方向ｚにおいて固定部３０ｂのベース板６５ｂ上で且つ可動部３０ａ側に取り付けられた第１位置検出及び駆動用ヨーク４３１ｂの上であって、第１方向ｘにＮ極とＳ極が並べて取り付けられる。第１位置検出及び駆動用磁石４１１ｂの第２方向ｙの長さは、可動部３０ａが第２方向ｙに移動した際に第１駆動用コイル３１ａ及び水平方向ホール素子ｈｈ１０に及ぼす磁界が変化しない程度に第１駆動用コイル３１ａの第２方向ｙの第１有効長Ｌ１に比べて長めに設定される。 40

【００５１】

第２位置検出及び駆動用磁石４１２ｂは、第３方向ｚにおいて固定部３０ｂのベース板６５ｂ上で且つ可動部３０ａ側に取り付けられた第２位置検出及び駆動用ヨーク４３２ｂの上であって、第２方向ｙにＮ極とＳ極が並べて取り付けられる。第２位置検出及び駆動用磁石４１２ｂの第１方向ｘの長さは、可動部３０ａが第１方向ｘに移動した際に第２駆動用コイル３２ａ及び鉛直方向ホール素子ｈｖ１０に及ぼす磁界が変化しない程度に第２駆動用コイル３２ａの第１方向ｘの第２有効長Ｌ２に比べて長めに設定される。

【００５２】

第１位置検出及び駆動用ヨーク４３１ｂは、第２方向ｙから見てコの字型形状を有する多角柱の軟磁性体材料で構成され、第１位置検出及び駆動用磁石４１１ｂ、第１駆動用コ 50

イル 3 1 a、及び水平方向ホール素子 h h 1 0 を第 3 方向 z で挟む形で、固定部 3 0 b のベース板 6 5 b 上に取り付けられる。第 1 位置検出及び駆動用ヨーク 4 3 1 b における第 1 位置検出及び駆動用磁石 4 1 1 b と接する側の部分は、第 1 位置検出及び駆動用磁石 4 1 1 b の磁界が周囲に漏れないようにする役目を果たす。第 1 位置検出及び駆動用ヨーク 4 3 1 b における第 1 位置検出及び駆動用磁石 4 1 1 b、第 1 駆動用コイル 3 1 a、及び可動基板 4 9 a と対向する側の部分は、第 1 位置検出及び駆動用磁石 4 1 1 b と第 1 駆動用コイル 3 1 a、及び第 1 位置検出及び駆動用磁石 4 1 1 b と水平方向ホール素子 h h 1 0 との間の磁束密度を高める役目を果たす。

【 0 0 5 3 】

第 2 位置検出及び駆動用ヨーク 4 3 2 b は、第 1 方向 x から見てコの字型形状を有する多角柱の軟磁性体材料で構成され、第 2 位置検出及び駆動用磁石 4 1 2 b、第 2 駆動用コイル 3 2 a、及び鉛直方向ホール素子 h v 1 0 を第 3 方向 z で挟む形で、固定部 3 0 b のベース板 6 5 b 上に取り付けられる。第 2 位置検出及び駆動用ヨーク 4 3 2 b における第 2 位置検出及び駆動用磁石 4 1 2 b と接する側の部分は、第 2 位置検出及び駆動用磁石 4 1 2 b の磁界が周囲に漏れないようにする役目を果たす。第 2 位置検出及び駆動用ヨーク 4 3 2 b における第 2 位置検出及び駆動用磁石 4 1 2 b、第 2 駆動用コイル 3 2 a、及び可動基板 4 9 a と対向する側の部分は、第 2 位置検出及び駆動用磁石 4 1 2 b と第 2 駆動用コイル 3 2 a、及び第 2 位置検出及び駆動用磁石 4 1 2 b と鉛直方向ホール素子 h v 1 0 との間の磁束密度を高める役目を果たす。

【 0 0 5 4 】

ホール素子部 4 4 a は、ホール効果を利用した磁電変換素子（磁界変化検出素子）であるホール素子を 2 つ有し、可動部 3 0 a の第 1 方向 x、第 2 方向 y の現在位置 P（第 1 検出位置信号 p x、第 2 検出位置信号 p y）を検出する 1 軸ホール素子である。2 つのホール素子のうち第 1 方向 x の位置検出用のホール素子を水平方向ホール素子 h h 1 0、第 2 方向 y の位置検出用のホール素子を鉛直方向ホール素子 h v 1 0 とする。

【 0 0 5 5 】

水平方向ホール素子 h h 1 0 は、第 3 方向 z から見て可動部 3 0 a の可動基板 4 9 a 上であって、固定部 3 0 b の第 1 位置検出及び駆動用磁石 4 1 1 b と対向する位置に取り付けられる。鉛直方向ホール素子 h v 1 0 は、第 3 方向 z から見て可動部 3 0 a の可動基板 4 9 a 上であって、固定部 3 0 b の第 2 位置検出及び駆動用磁石 4 1 2 b と対向する位置

【 0 0 5 6 】

ベース板 6 5 b は、固定部 3 0 b において第 1、第 2 位置検出及び駆動用ヨーク 4 3 1 b、4 3 2 b などを取り付けるベースとなる板状部材で、撮像素子 3 9 a 1 の撮像面と平行に配置される。第 1 の実施形態では、ベース板 6 5 b は、第 3 方向 z において、可動基板 4 9 a よりも撮影レンズ 6 7 に近い側にあるが、可動基板 4 9 a の方が撮影レンズ 6 7 に近い側にあるような位置関係であってもよい。この場合、第 1、第 2 駆動用コイル 3 1 a、3 2 a、ホール素子部 4 4 a は可動基板 4 9 a の撮影レンズ 6 7 がある側と逆側に、第 1、第 2 位置検出及び駆動用磁石 4 1 1 b、4 1 2 b はベース板 6 5 b の撮影レンズ 6 7 がある側に配置される。

【 0 0 5 7 】

ホール素子信号処理回路部 4 5 は、水平方向ホール素子 h h 1 0 の出力信号から水平方向ホール素子 h h 1 0 における出力端子間の水平方向電位差 x 1 0 を検出し、これから第 1 方向 x の位置を特定する第 1 検出位置信号 p x を C P U 2 1 の A / D 2 に出力し、鉛直方向ホール素子 h v 1 0 の出力信号から、鉛直方向ホール素子 h v 1 0 における出力端子間の鉛直方向電位差 y 1 0 を検出し、これから第 2 方向 y の位置を特定する第 2 検出位置信号 p y を C P U 2 1 の A / D 3 に出力する。

【 0 0 5 8 】

可動部 3 0 a の第 1 方向 x の位置検出時に、水平方向ホール素子 h h 1 0 の入力端子に流す電流値（最適水平方向ホール素子電流値 x D i）は第 1 初期調整によって求められる

10

20

30

40

50

。可動部 30a の第 2 方向の位置検出時に、鉛直方向ホール素子 hv10 の入力端子に流す電流値（最適鉛直方向ホール素子電流値 yDi）は、第 2 初期調整によって求められる。

【0059】

第 1、第 2 初期調整は、ホール素子信号処理回路部 45 から出力される第 1、第 2 検出位置信号 px、py を、それぞれ CPU21 の A/D2、A/D3 を介して A/D 変換される際に第 1 の検出分解能、第 2 の検出分解能を上げる、すなわち可動部 30a の移動範囲内で且つ CPU21 が A/D 変換できる範囲内で第 1、第 2 検出位置信号 px、py それぞれの出力値の幅を最大にする。

【0060】

第 1、第 2 初期調整は、調整用端子 71 から CPU21 へ Lo 信号出力がされている時の調整モード時に行われる。

【0061】

第 1 初期調整は、可動部 30a が第 1 方向 x の一方の端点 xr11 にあって、第 1 検出位置信号 px の出力値が CPU21 で A/D 変換が可能な範囲内で最大となる時の水平方向ホール素子 hh10 の入力端子に流れる第 1 水平方向ホール素子電流値 xDi1、及び可動部 30a が第 1 方向 x の他方の端点 xr12 にあって、第 1 検出位置信号 px の出力値が CPU21 で A/D 変換が可能な範囲内で最小となる時の水平方向ホール素子 hh10 の入力端子に流れる第 2 水平方向ホール素子電流値 xDi2 を求め、第 1、第 2 水平方向ホール素子電流値 xDi1、xDi2 のうち小さい方の値を最適水平方向ホール素子電流値 xDi として、メモリ部 72 に記録する。

【0062】

第 2 初期調整は、可動部 30a が第 2 方向 y の一方の端点 yr11 にあって、第 2 検出位置信号 py の出力値が CPU21 で A/D 変換が可能な範囲内で最大となる時の鉛直方向ホール素子 hv10 の入力端子に流れる第 1 鉛直方向ホール素子電流値 yDi1、及び可動部 30a が第 2 方向 y の他方の端点 yr12 にあって、第 2 検出位置信号 py の出力値が CPU21 で A/D 変換が可能な範囲内で最小となる時の鉛直方向ホール素子 hv10 の入力端子に流れる第 2 鉛直方向ホール素子電流値 yDi2 を求め、第 1、第 2 鉛直方向ホール素子電流値 yDi1、yDi2 のうち小さい方の値を最適鉛直方向ホール素子電流値 yDi として、メモリ部 72 に記録する。

【0063】

第 1、第 2 初期調整により、最適水平方向ホール素子電流値 xDi 及び最適鉛直方向ホール素子電流値 yDi を簡易に求めることが可能になる。

【0064】

ホール素子信号処理回路部 45 は、CPU21 の D/A0 から最適水平方向電流値 xDi に対応した水平方向電圧 XVf、又は最適鉛直方向電流値 yDi に対応した鉛直方向電圧 YVf の印加を受ける。

【0065】

ホール素子信号処理回路部 45 における水平方向ホール素子 hh10、鉛直方向ホール素子 hv10 それぞれの入出力信号に関する回路構成を説明する。

【0066】

ホール素子信号処理回路部 45 における水平方向ホール素子 hh10 の出力部は第 1 回路 451、第 3 回路 453 を有する。ホール素子信号処理回路部 45 における鉛直方向ホール素子 hv10 の出力部は第 1 回路 461、第 1 3 回路 463 を有する。ホール素子信号処理回路部 45 における水平方向ホール素子 hh10、及び鉛直方向ホール素子 hv10 の共通の入力部は第 6 回路 456 を有する。

【0067】

水平方向ホール素子 hh10 の出力端子は、第 1 回路 451 と接続され、第 1 回路 451 は、第 3 回路 453 と接続される。第 1 回路 451 は、水平方向ホール素子 hh10 の出力端子間における信号差を増幅する差動増幅回路である。第 3 回路 453 は増幅した信

10

20

30

40

50

号差と基準電圧 V_{ref} との差異から水平方向ホール素子 $h h 1 0$ における出力端子間の水平方向電位差 $x 1 0$ (ホール出力電圧) を求め、これに一定の第 1 増幅率 $A A 1$ を乗算して第 1 検出位置信号 $p x$ を求める減算増幅回路である。

【 0 0 6 8 】

第 1 回路 4 5 1 は、第 1 ~ 第 3 抵抗 $R 1 \sim R 3$ 、第 1、第 2 オペアンプ $A 1$ 、 $A 2$ とを有する。水平方向ホール素子 $h h 1 0$ の出力端子の一方は、第 1 オペアンプ $A 1$ の非反転入力端子と接続され、もう一方の端子は、第 2 オペアンプ $A 2$ の非反転入力端子と接続される。第 1 オペアンプ $A 1$ の反転入力端子は第 1、第 2 抵抗 $R 1$ 、 $R 2$ と接続され、第 2 オペアンプ $A 2$ の反転入力端子は第 1、第 3 抵抗 $R 1$ 、 $R 3$ と接続される。第 1 オペアンプ $A 1$ の出力端子は第 2 抵抗 $R 2$ 及び第 3 回路 4 5 3 の第 7 抵抗 $R 7$ と接続される。第 2 オペアンプ $A 2$ の出力端子は第 3 抵抗 $R 3$ 及び第 3 回路 4 5 3 の第 9 抵抗 $R 9$ と接続される。

10

【 0 0 6 9 】

第 3 回路 4 5 3 は、第 7 ~ 第 10 抵抗 $R 7 \sim R 10$ 、第 5 オペアンプ $A 5$ とを有する。第 5 オペアンプ $A 5$ の反転入力端子は第 7 抵抗 $R 7$ 及び第 8 抵抗 $R 8$ と接続され、非反転入力端子は第 9 抵抗 $R 9$ 及び第 10 抵抗 $R 10$ と接続され、出力端子は第 8 抵抗 $R 8$ と接続され、水平方向電位差 $x 1 0$ に一定の第 1 増幅率 $A A 1$ を乗算した第 1 検出位置信号 $p x$ が出力される。第 10 抵抗 $R 10$ の一方の端子は基準電圧 V_{ref} の電源に接続される。

【 0 0 7 0 】

第 2、第 3 抵抗 $R 2$ 、 $R 3$ は同じ抵抗値、第 7、第 9 抵抗 $R 7$ 、 $R 9$ は同じ抵抗値、第 8、第 10 抵抗 $R 8$ 、 $R 10$ は同じ抵抗値に設定される。第 1 増幅率 $A A 1$ の値は、第 8 抵抗 $R 8$ と、第 7 抵抗 $R 7$ の抵抗値の割合から算出される。

20

【 0 0 7 1 】

第 6 回路 4 5 6 は、第 19 抵抗 $R 19$ 、第 8 オペアンプ $A 8$ とを有する。第 8 オペアンプ $A 8$ の反転入力端子は第 19 抵抗 $R 19$ 及び水平方向ホール素子 $h h 1 0$ の入力端子の一方と接続される。水平方向ホール素子 $h h 1 0$ の入力端子の他方は、鉛直方向ホール素子 $h v 1 0$ の入力端子の一方と接続される。第 8 オペアンプ $A 8$ の出力端子は鉛直方向ホール素子 $h v 1 0$ の入力端子の他方と接続される。第 19 抵抗 $R 19$ の一方の端子は接地される。

30

【 0 0 7 2 】

但し、鉛直方向ホール素子 $h v 1 0$ の入力端子の他方と、水平方向ホール素子 $h h 1 0$ の入力端子の一方が接続され、第 8 オペアンプ $A 8$ の反転入力端子と接続されるのは鉛直方向ホール素子 $h v 1 0$ の入力端子の一方で、出力端子と接続されるのは水平方向ホール素子 $h h 1 0$ の入力端子の他方であってもよい。

【 0 0 7 3 】

第 8 オペアンプ $A 8$ の非反転入力端子の電位は水平方向ホール素子 $h h 1 0$ の入力端子における電流値 (最適水平方向ホール素子電流値 $x D i$) に対応した水平方向電圧 $X V f$ 、又は鉛直方向ホール素子 $h v 1 0$ の入力端子における電流値 (最適鉛直方向ホール素子電流値 $y D i$) に対応した鉛直方向電圧 $Y V f$ 、又は 0 に設定される。水平方向電圧 $X V f$ の値は、最適水平方向ホール素子電流値 $x D i$ に第 19 抵抗 $R 19$ の抵抗値を乗算して求められる。鉛直方向電圧 $Y V f$ の値は、最適鉛直方向ホール素子電流値 $y D i$ に第 19 抵抗 $R 19$ の抵抗値を乗算して求められる。

40

【 0 0 7 4 】

従って、第 6 回路 4 5 6 は、水平方向ホール素子 $h h 1 0$ 、鉛直方向ホール素子 $h v 1 0$ それぞれの入力端子に電力供給する共用の入力回路である。

【 0 0 7 5 】

鉛直方向ホール素子 $h v 1 0$ の出力端子は、第 11 回路 4 6 1 と接続され、第 11 回路 4 6 1 は、第 13 回路 4 6 3 と接続される。第 11 回路 4 6 1 は、鉛直方向ホール素子 $h v 1 0$ の出力端子間における信号差を増幅する差動増幅回路である。第 13 回路 4 6 3 は

50

増幅した信号差と基準電圧 V_{ref} との差異から鉛直方向ホール素子 h_{v10} における出力端子間の鉛直方向電位差 y_{10} (ホール出力電圧) を求め、これに一定の第2増幅率 A_2 を乗算して第2検出位置信号 p_y を求める減算増幅回路である。

【0076】

第11回路461は、第21～第23抵抗 $R_{21} \sim R_{23}$ 、第21、第22オペアンプ A_{21} 、 A_{22} とを有する。鉛直方向ホール素子 h_{v10} の出力端子の一方は、第21オペアンプ A_{21} の非反転入力端子と接続され、もう一方の端子は、第22オペアンプ A_{22} の非反転入力端子と接続される。第21オペアンプ A_{21} の反転入力端子は第21、第22抵抗 R_{21} 、 R_{22} と接続され、第22オペアンプ A_{22} の反転入力端子は第21、第23抵抗 R_{21} 、 R_{23} と接続される。第21オペアンプ A_{21} の出力端子は第22抵抗 R_{22} 及び第13回路463の第27抵抗 R_{27} と接続される。第22オペアンプ A_{22} の出力端子は第23抵抗 R_{23} 及び第13回路463の第29抵抗 R_{29} と接続される。

10

【0077】

第13回路463は、第27～第30抵抗 $R_{27} \sim R_{30}$ 、第25オペアンプ A_{25} とを有する。第25オペアンプ A_{25} の反転入力端子は第27抵抗 R_{27} 及び第28抵抗 R_{28} と接続され、非反転入力端子は第29抵抗 R_{29} 及び第30抵抗 R_{30} と接続され、出力端子は第28抵抗 R_{28} と接続され、鉛直方向電位差 y_{10} に一定の第2増幅率 A_2 を乗算した第2検出位置信号 p_y が出力される。第30抵抗 R_{30} の一方の端子は基準電圧 V_{ref} の電源に接続される。

20

【0078】

第22、第23抵抗 R_{22} 、 R_{23} は同じ抵抗値、第27、第29抵抗 R_{27} 、 R_{29} は同じ抵抗値、第28、第30抵抗 R_{28} 、 R_{30} は同じ抵抗値に設定される。第2増幅率 A_2 の値は、第28抵抗 R_{28} と、第27抵抗 R_{27} の抵抗値の割合から算出される。

【0079】

従来技術では、水平方向ホール素子 h_{h10} 、鉛直方向ホール素子 h_{v10} それぞれの入力端子への電力供給は、別々の回路で行われていた。そのため、ホール素子信号処理回路部45は、第6回路456に相当する電力供給回路を、第1方向 x の位置検出用、第2方向 y の位置検出用として2つ有する必要があるが、回路規模を大きくしていた。

30

【0080】

第1の実施形態では、水平方向ホール素子 h_{h10} 、鉛直方向ホール素子 h_{v10} それぞれ入力端子への電力供給は、同じ第6回路456によって行われる。従って、水平方向ホール素子 h_{h10} 、鉛直方向ホール素子 h_{v10} は、1つの電力供給回路を共有するので、回路規模を小型化することが可能になる。

【0081】

また、ホール素子の入力端子とホール素子信号処理回路部の電源供給回路とを接続する信号線を2本減らすことが可能になる。第1の実施形態のように、ホール素子部44aが可動部30aにある場合、ホール素子部44aとホール素子信号処理回路部45の間の信号線の数を削減することは、可動部30aの駆動時のストレスを削減する効果が得られる。

40

【0082】

第1方向 x の位置検出と、第2方向 y の位置検出は、同時に行うことも出来るが、この場合、水平方向ホール素子 h_{h10} 、鉛直方向ホール素子 h_{v10} に流れる電流値は同じ値になる。つまり水平方向ホール素子 h_{h10} 、鉛直方向ホール素子 h_{v10} それぞれにおいて検出分解能を最適に出来ない。従って、検出分解能を上げた状態で第1方向 x 、第2方向 y の位置検出を行うには、水平方向ホール素子 h_{h10} を使った第1方向 x の位置検出と、鉛直方向ホール素子 h_{v10} を使った第2方向 y の位置検出とを、時間的に別々に行う。

【0083】

50

時間的に別々に第1方向xの位置検出と第2方向yの位置検出を行う場合には、第3回路453の第5オペアンプA5の出力端子と接続されるCPU21のA/D2、第13回路463の第25オペアンプA25の出力端子と接続されるCPU21のA/D3とは、共用の一つのA/Dであってもよい。

【0084】

第1方向xの位置検出時に、水平方向ホール素子hh10の入力端子に流れる電流値は、ホール素子信号処理回路部45から出力される第1検出位置信号pxを、CPU21のA/D2を介してA/D変換される際に第1の検出分解能を上げる、すなわち可動部30aの移動範囲内で且つCPU21がA/D変換できる範囲内で第1検出位置信号pxの出力値の幅を最大にするような値とする。この値（最適水平方向ホール素子電流値xDi）は第1調整によって求められる。

【0085】

第2方向yの位置検出時に、鉛直方向ホール素子hv10の入力端子に流れる電流値は、ホール素子信号処理回路部45から出力される第2検出位置信号pyを、CPU21のA/D3を介してA/D変換される際に第2の検出分解能を上げる、すなわち可動部30aの移動範囲内で且つCPU21がA/D変換できる範囲内で第2検出位置信号pyの出力値の幅を最大にするような値とする。この値（最適鉛直方向ホール素子電流値yDi）は第2調整によって求められる。

【0086】

次に、第1方向xの位置検出時に水平方向ホール素子hh10の入力端子に流す電流値（最適水平方向ホール素子電流値xDi）を求める第1初期調整、第2方向yの位置検出時に鉛直方向ホール素子hv10の入力端子に流す電流値（最適鉛直方向ホール素子電流値yDi）を求める第2初期調整を説明する。

【0087】

第1初期調整を、図8、図9を使って説明する。図8は、可動部30aの第1方向xの位置が一方の端点rx11にある場合の第1検出位置信号pxの出力値がCPU21のA/D変換できる最大（MAX）値と一致するよう水平方向ホール素子hh10の入力端子に流れる電流値が調整された時の、可動部30aの第1方向xの変位と第1検出位置信号pxの出力値の関係を示す。このときの電流値を第1水平方向ホール素子電流値xDi1とする。また、図8のグラフ上の太線と破線で構成される線を第1線pf x（1）とする。第1線pf x（1）の破線部分は、可動部30aの第1方向xの位置が他方の端点rx12にある時の第1検出位置信号pxの出力値がCPU21のA/D変換できる最小（MIN）値を下方に超えて正確な位置検出が行えない状態を示す。

【0088】

図9は、可動部30aの第1方向xの位置が他方の端点rx12にある場合の第1検出位置信号pxの出力値がCPU21のA/D変換できる最小（MIN）値と一致するよう水平方向ホール素子hh10の入力端子に流れる電流値が調整された時の、可動部30aの第1方向xの変位と第1検出位置信号pxの出力値の関係を示す。このときの電流値を第2水平方向ホール素子電流値xDi2とする。また、このとき、図9のグラフ上の太線を第2線pf x（2）とする。第2線pf x（2）は、可動部30aの第1方向xの位置が一方の端点rx11にある時の第1検出位置信号pxの出力値がCPU21のA/D変換できる最大（MAX）値を上方に超えておらず正確な位置検出が行える状態を示す。従って、可動部30aの第1方向xの移動範囲内では正確な位置検出が行える。

【0089】

第1検出位置信号pxは、水平方向ホール素子hh10と第1位置検出及び駆動用磁石411bとの間の第1磁束密度B1、及び水平方向ホール素子hh10の入力端子に流れる電流値の関数である。第2検出位置信号pyは、鉛直方向ホール素子hv10と第2位置検出及び駆動用磁石412bとの間の第2磁束密度B2、及び鉛直方向ホール素子hv10の入力端子に流れる電流値の関数である。

【0090】

第1、第2水平方向ホール素子電流値 $x D i 1$ 、 $x D i 2$ を比較し低い方の電流値を最適水平方向電流値 $x D i$ とする。図8、図9の例では、第2水平方向ホール素子電流値 $x D i 2$ の方が、第1水平方向ホール素子電流値 $x D i 1$ よりも低くなるので、第2水平方向ホール素子電流値 $x D i 2$ を最適水平方向電流値 $x D i$ とする。第2方向 y の初期調整、すなわち第2初期調整も、同様に行い最適鉛直方向電流値 $y D i$ を求める（不図示）。

【0091】

可動部30aが移動中心位置にある時に、第1検出位置信号 $p x$ が基準電圧 $V r e f$ と一致する場合は、第1、第2水平方向ホール素子電流値 $x D i 1$ 、 $x D i 2$ の値は一致する。すなわち、可動部30aの第1方向 x の位置が $r x 1 1$ にある時の第1検出位置信号 $p x$ の出力値がCPU21のA/D変換できる最大(MAX)値と一致するような電流値が水平方向ホール素子 $h h 1 0$ の入力端子に流れる時に、可動部30aの第1方向 x の位置が $r x 1 2$ にある時の第1検出位置信号 $p x$ の出力値はCPU21のA/D変換できる最小(MIN)値と一致する。しかし、可動部30aが移動中心位置にある時に、第1検出位置信号 $p x$ が基準電圧 $V r e f$ と一致させるには、像ブレ補正部30の機構のズレやホール素子信号処理回路部45の抵抗値の誤差を考慮した調整を別途行わなければならない。第2検出位置信号 $p y$ と、第1、第2鉛直方向ホール素子電流値 $y D i 1$ 、 $y D i 2$ の関係も同様である。

【0092】

第1の実施形態では、このような調整を行って可動部30aが移動中心位置にある時に、第1検出位置信号 $p x$ が基準電圧 $V r e f$ と一致させる必要はなく、最適水平方向ホール素子電流値 $x D i$ を算出することが可能であり、第2検出位置信号 $p y$ と基準電圧 $V r e f$ と一致させる必要はなく、最適鉛直方向ホール素子電流値 $y D i$ を算出することが可能である。

【0093】

なお、第1、第2初期調整によって求められ、メモリ部72に記録された最適水平方向ホール素子電流値 $x D i$ 、最適鉛直方向ホール素子電流値 $y D i$ は電源をオフ状態にしても消去されないため、一度第1、第2初期調整するだけで最適水平方向ホール素子電流値 $x D i$ 、最適鉛直方向ホール素子電流値 $y D i$ を何度も読み出しすることが可能になる。

【0094】

次に、第1、第2初期調整の手順を図10、図11のフローチャートで説明する。ステップS101で、調整用端子71がオン状態にされることにより撮像装置1が調整モードに入り第1、第2初期調整が開始されると、ステップS102で、CPU21のPWM0より第1PWMデューティ $d x$ がドライバ回路29に出力され、可動部30aを第1方向 x の一方の端点 $r x 1 1$ に移動させる。ステップS103で、このときの第1検出位置信号 $p x$ を検出し、CPU21のA/D2に入力する。ステップS104で、CPU21に入力された第1検出位置信号 $p x$ の出力値がCPU21のA/D変換できるMAX値と一致するか否かを判断する。一致していない場合はステップS105で、ホール素子信号処理回路部45に出力するCPU21のD/A0の出力値を変更して、ステップS103に戻る。一致している場合はステップS106で、このときの水平方向ホール素子 $h h 1 0$ の入力端子に流れる電流値（第1水平方向ホール素子電流値 $x D i 1$ をCPU21などで一時記録（ストア）する。

【0095】

ステップS107で、CPU21のPWM0より第1PWMデューティ $d x$ がドライバ回路29に出力され、可動部30aを第1方向 x の他方の端点 $r x 1 2$ に移動させる。ステップS108で、このときの第1検出位置信号 $p x$ を検出し、CPU21のA/D2に入力する。ステップS109で、CPU21に入力された第1検出位置信号 $p x$ の出力値がCPU21のA/D変換できるMIN値と一致するか否かを判断する。一致していない場合はステップS110で、ホール素子信号処理回路部45に出力するCPU21のD/A0の出力値を変更して、ステップS108に戻る。一致している場合はステップS111で、このときの水平方向ホール素子 $h h 1 0$ の入力端子に流れる電流値（第2水平方向

10

20

30

40

50

ホール素子電流値 $xDi2$) を CPU 21 など一時記録 (ストア) する。

【0096】

ステップ S 112 で、CPU 21 の PWM 1 より第 2 PWM デューティ dy がドライバ回路 29 に出力され、可動部 30a を第 2 方向 y の一方の端点 $ry11$ に移動させる。ステップ S 113 で、このときの第 2 検出位置信号 py を検出し、CPU 21 の A/D 3 に入力する。ステップ S 114 で、CPU 21 に入力された第 2 検出位置信号 py の出力値が CPU 21 の A/D 変換できる MAX 値と一致するか否かを判断する。一致していない場合はステップ S 115 で、ホール素子信号処理回路部 45 に出力する CPU 21 の D/A 0 の出力値を変更して、ステップ S 113 に戻る。一致している場合はステップ S 116 で、このときの鉛直方向ホール素子 $hv10$ の入力端子に流れる電流値 (第 1 鉛直方向ホール素子電流値 $yDi1$) を CPU 21 など一時記録 (ストア) する。 10

【0097】

ステップ S 117 で、CPU 21 の PWM 1 より第 2 PWM デューティ dy がドライバ回路 29 に出力され、可動部 30a を第 2 方向 y の他方の端点 $ry12$ に移動させる。ステップ S 118 で、このときの第 2 検出位置信号 py を検出し、CPU 21 の A/D 3 に入力する。ステップ S 119 で、CPU 21 に入力された第 2 検出位置信号 py の出力値が CPU 21 の A/D 変換できる MIN 値と一致するか否かを判断する。一致していない場合はステップ S 120 で、ホール素子信号処理回路部 45 に出力する CPU 21 の D/A 0 の出力値を変更して、ステップ S 118 に戻る。一致している場合はステップ S 121 で、このときの鉛直方向ホール素子 $hv10$ の入力端子に流れる電流値 (第 2 鉛直方向ホール素子電流値 $yDi2$) を CPU 21 など一時記録 (ストア) する。 20

【0098】

ステップ S 122 で、第 1 水平方向ホール素子電流値 $xDi1$ が、第 2 水平方向ホール素子電流値 $xDi2$ よりも大きいか否かを判断する。大きくない場合は、ステップ S 123 で、第 1 水平方向ホール素子電流値 $xDi1$ を最適水平方向ホール素子電流値 xDi とし、ステップ S 125 でこれをメモリ部 72 に記録して、第 1 初期調整を終了する。大きい場合は、ステップ S 124 で、第 2 水平方向ホール素子電流値 $xDi2$ を最適水平方向ホール素子電流値 xDi とし、ステップ S 125 でこれをメモリ部 72 に記録して、第 1 初期調整を終了する。

【0099】

ステップ S 126 で、第 1 鉛直方向ホール素子電流値 $yDi1$ が、第 2 鉛直方向ホール素子電流値 $yDi2$ よりも大きいか否かを判断する。大きくない場合は、ステップ S 127 で、第 1 鉛直方向ホール素子電流値 $yDi1$ を最適鉛直方向ホール素子電流値 yDi とし、ステップ S 129 でこれをメモリ部 72 に記録して、ステップ S 130 で第 2 初期調整を終了する。大きい場合は、ステップ S 128 で、第 2 鉛直方向ホール素子電流値 $yDi2$ を最適鉛直方向ホール素子電流値 yDi とし、ステップ S 129 でこれをメモリ部 72 に記録して、ステップ S 130 で第 2 初期調整を終了する。 30

【0100】

次に、一定時間 (1ms) ごとに割り込み処理として他の動作と独立して行われる像ブレ補正処理について手順を図 12 のフローチャートで説明する。 40

【0101】

ステップ S 11 で、像ブレ補正処理の割り込み動作が始まると、ステップ S 12 で、角速度検出部 25 から出力された第 1、第 2 角速度 vx 、 vy が、CPU 21 の A/D 0、A/D 1 を介し A/D 変換され入力される。

【0102】

ステップ S 13 で、CPU 21 の D/A 0 から水平方向定電圧 XVf が出力され、第 6 回路 456 を介して最適水平方向ホール素子電流値 xDi が水平方向ホール素子 $hh10$ の入力端子に流される。水平方向ホール素子 $hh10$ の入力端子と鉛直方向ホール素子 $hv10$ の入力端子は直列に接続されているので、このとき、鉛直方向ホール素子 $hv10$ の入力端子にも最適水平方向ホール素子電流値 xDi が流される。ステップ S 14 で、ホ 50

ール素子部 44a の水平方向ホール素子 $h h 10$ で第 1 方向 x の位置検出がされ、ホール素子信号処理回路部 45 で演算された第 1 検出位置信号 $p x$ が CPU 21 の A/D 2 を介し A/D 変換され入力され、現在位置 P の第 1 方向 x 成分 $p d x$ が求められる。

【0103】

ステップ S15 で、CPU 21 の D/A 0 から鉛直方向定電圧 $Y V f$ が出力され、第 6 回路 456 を介して最適鉛直方向ホール素子電流値 $y D i$ が鉛直方向ホール素子 $h v 10$ の入力端子に流される。水平方向ホール素子 $h h 10$ の入力端子と鉛直方向ホール素子 $h v 10$ の入力端子は直列に接続されているので、このとき、水平方向ホール素子 $h h 10$ の入力端子にも最適鉛直方向ホール素子電流値 $y D i$ が流される。ステップ S16 で、ホール素子部 44a の鉛直方向ホール素子 $h v 10$ で第 2 方向 y の位置検出がされ、ホール素子信号処理回路部 45 で演算された第 2 検出位置信号 $p y$ が CPU 21 の A/D 3 を介し A/D 変換され入力され、現在位置 P の第 2 方向 y 成分 $p d y$ が求められる。ステップ S17 で、CPU 21 の D/A 0 からの出力がゼロにされる。

【0104】

ステップ S18 で、 $I S = 0$ が否かが判断される。 $I S = 0$ すなわち補正モードでない場合は、ステップ S19 で、可動部 30a の移動すべき位置 $S (s x, s y)$ が、可動部 30a の移動中心位置と同じに設定される。 $I S = 1$ すなわち補正モードの場合は、ステップ S20 で、ステップ S12 で求めた第 1、第 2 角速度 $v x, v y$ から可動部 30a の移動すべき位置 $S (s x, s y)$ が演算され設定される。

【0105】

ステップ S21 で、ステップ S19 またはステップ S20 で設定した位置 $S (s x, s y)$ と現在位置 $P (p d x, p d y)$ より可動部 30a の移動に必要な駆動力 D すなわち第 1、第 2 駆動用コイル 31a、32a を駆動するのに必要な第 1、第 2 PWM デューティ $d x, d y$ が演算される。ステップ S22 で第 1、第 2 PWM デューティ $d x, d y$ によりドライバ回路 29 を介し第 1、第 2 駆動用コイル 31a、32a が駆動され可動部 30a が移動せしめられる。ステップ S21、S22 の動作は、一般的な比例、積分、微分演算を行う PID 自動制御で用いられる自動制御演算である。

【0106】

次に、撮像装置 1 の撮像動作の手順を図 13 のフローチャートで説明する。ステップ S51 で、Pon スwitch 11a がオン状態にされることにより撮像装置 1 の電源がオン状態にされると、ステップ S52 で、CPU 21 のポート P15 への出力が $L o$ 信号か否かが判断される。 $L o$ 信号が出力されている場合にはステップ S53 で、図 10、図 11 のフローチャートで説明した第 1、第 2 初期調整が行われる。ステップ S54 で第 1、第 2 初期調整は終了される。

【0107】

ステップ S52 の判断で、 $L o$ 信号が出力されていない場合は、ステップ S55 で、CPU 21 の D/A 0 からの出力値がゼロにされる。ステップ S56 で、最適水平方向ホール素子電流値 $x D i$ 、最適鉛直方向ホール素子電流値 $y D i$ が CPU 21 のポート P6 を介してメモリ部 72 から読み出しされる。ステップ S57 で、図 12 のフローチャートで説明した像ブレ補正処理が一定時間 (1ms) ごとに割り込み処理として開始される。ステップ S58 以降の手順と独立して像ブレ補正処理は行われる。

【0108】

ステップ S58 で、像ブレ補正 SW 14a がオン状態にされたか否かが判断される。オン状態にされている場合はステップ S59 で、パラメータ $I S$ の値が 1 に設定される。オフ状態にされている場合は、ステップ S60 でパラメータ $I S$ の値が 0 に設定される。

【0109】

ステップ S61 で、測光 SW 12a がオン状態にされて、AE 部 23 の AE センサ駆動により測光が行われ、絞り値や露光時間が演算される。ステップ S62 で、AF 部 24 の AF センサが駆動され測距が行われ、AF 部 24 のレンズ制御回路駆動により合焦動作が行われる。

10

20

30

40

50

【0110】

ステップS63で、撮像素子39a1の電荷蓄積が行われる。ステップS64で、露光時間内の間撮像素子39a1に蓄積された電荷が移動せしめられる。ステップS65で、移動された電荷が撮像された画像信号としてLCDモニタ17によって表示される。

【0111】

ステップS66で、使用者の指示によりリリースSW13aがオン状態にされたか否かが判断される。オン状態にされていない場合は、ステップS58に戻り撮像動作が繰り返される。オン状態にされた場合は、ステップS67で、撮像素子39a1の電荷蓄積が行われる。ステップS68で、露光時間内の間撮像素子39a1に蓄積された電荷が移動せしめられる。ステップS69で、移動された電荷が撮像された画像信号として撮像装置10
10 内の映像メモリに記録される。ステップS70で記録された画像信号がLCDモニタ17によって表示される。その後ステップS58に戻り撮像動作が繰り返される。

【0112】

これらの手順による像ブレ補正動作により、ホール素子信号処理回路部45の回路規模を小型化し、且つ第1方向x、第2方向yそれぞれにおける検出分解能、すなわち第1、第2の検出分解能を上げた状態で可動部30aの位置検出を行うことが可能になる。

【0113】

次に、第2の実施形態を説明する。第2の実施形態では、水平方向ホール素子hh10と鉛直方向ホール素子hv10それぞれの入力端子と第1の実施形態における第6回路456に相当する第16回路466との接続構成が異なる(図14参照)。
20

【0114】

第16回路466は、第39抵抗R39、第18オペアンプA18とを有する。第18オペアンプA18の反転入力端子は第39抵抗R39、水平方向ホール素子hh10の入力端子の一方、及び鉛直方向ホール素子hv10の入力端子の一方と接続される。第18オペアンプA18の出力端子は水平方向ホール素子hh10の入力端子の他方、及び鉛直方向ホール素子hv10の入力端子の他方と接続される。第39抵抗R39の一方の端子は接地される。

【0115】

第18オペアンプA18の非反転入力端子の電位は水平方向ホール素子hh10の入力端子における電流値(最適水平方向ホール素子電流値 $x D i$)に対応した水平方向電圧 $X V f$ 、又は鉛直方向ホール素子hv10の入力端子における電流値(最適鉛直方向ホール素子電流値 $y D i$)に対応した鉛直方向電圧 $Y V f$ のいずれかに設定される。水平方向電圧 $X V f$ の値は、最適水平方向ホール素子電流値 $x D i$ の2倍の値に第39抵抗R39の抵抗値を乗算して求められる。鉛直方向電圧 $Y V f$ の値は、最適鉛直方向ホール素子電流値 $y D i$ の2倍の値に第39抵抗R39の抵抗値を乗算して求められる。
30

【0116】

その他の構成、効果は第1の実施形態と同様である。

【0117】

なお、第1、第2の実施形態では、可動部30aの第1方向xの位置検出について1つの水平方向ホール素子hh10、第2方向yの位置検出について1つの鉛直方向ホール素子hv10を用いて行う形態を説明したが、位置検出に用いるホール素子の数はこれに限られない。
40

【0118】

光軸LXに垂直で且つ互いに垂直な2つの方向の位置検出に使用する2つ以上のホール素子それぞれの入力端子に電力供給する回路を共通にしてホール素子の信号処理回路の規模を小型化することは可能だからである。

【0119】

また、第1、第2の実施形態では、第1方向x、第2方向yそれぞれにおいて、位置検出用の磁石と、駆動用の磁石を共用させた構成を説明したが別体であってもよい。

【0120】

さらに、第 1、第 2 の実施形態では、位置検出用のホール素子部 4 4 a を可動部 3 0 a に、位置検出用の磁石（第 1、第 2 位置検出及び駆動用磁石 4 1 1 b、4 1 2 b）を固定部 3 0 b に配置する構成を説明したが、可動部 3 0 a、固定部 3 0 b の構成を逆、すなわち、可動部 3 0 a が位置検出用の磁石を、固定部 3 0 b がホール素子部を有する形態でもよい。

【0 1 2 1】

また、撮像素子 3 9 a 1 を含む撮像部 3 9 a が可動部 3 0 a に配置されて移動する形態を説明したが、撮像部 3 9 a は固定で、像ブレ補正レンズを可動部 3 0 a に配置して移動させる形態でも同様の効果が得られる。

【0 1 2 2】

また、磁界変化検出素子として、ホール素子を利用した位置検出を説明したが、磁界変化検出素子として別の検出素子を利用してもよい。具体的には、磁界の変化を検出することにより、可動部の位置検出情報を求めることが可能な M I センサ（高周波キャリア型磁界センサ）、磁気共鳴型磁界検出素子、M R 素子（磁気抵抗効果素子）が挙げられる。これらは、ホール素子を利用した本実施形態と同様の効果が得られる。

【図面の簡単な説明】

【0 1 2 3】

【図 1】第 1、第 2 実施形態における撮像装置の外観を示す背面からみた斜視図である。

【図 2】撮像装置の正面図である。

【図 3】撮像装置の回路構成図である。

【図 4】像ブレ補正部の構成図である。

【図 5】図 4 の A - A 線における断面の構成図である。

【図 6】可動部の移動範囲を示す平面図である。

【図 7】第 1 の実施形態におけるホール素子部と、ホール素子信号処理回路部の回路構成図である。

【図 8】可動部の第 1 方向の位置が第 1 水平方向移動範囲の一方の端点にある場合の第 1 検出位置信号の出力値が C P U の A / D 変換できる最大値と一致するよう水平方向ホール素子の入力端子に流れる電流値が調整された時の、可動部の第 1 方向の変位と第 1 検出位置信号の出力値の関係を示すグラフである。

【図 9】可動部の第 1 方向の位置が第 1 水平方向移動範囲の他方の端点にある場合の第 1 検出位置信号の出力値が C P U の A / D 変換できる最小値と一致するよう水平方向ホール素子の入力端子に流れる電流値が調整された時の、可動部の第 1 方向の変位と第 1 検出位置信号の出力値の関係を示すグラフである。

【図 1 0】第 1、第 2 初期調整の手順の前半部分を示すフローチャートである。

【図 1 1】第 1、第 2 初期調整の手順の後半部分を示すフローチャートである。

【図 1 2】一定時間ごとに割り込み処理として行われる像ブレ補正処理のフローチャートである。

【図 1 3】撮像動作の手順を示すフローチャートである。

【図 1 4】第 2 の実施形態におけるホール素子部と、ホール素子信号処理回路部の回路構成図である。

【符号の説明】

【0 1 2 4】

1 撮像装置

1 1 P o n ボタン

1 2 a 測光 S W

1 3 レリーズボタン

1 3 a レリーズ S W

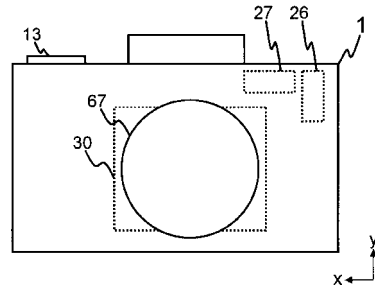
1 4 像ブレ補正ボタン

1 4 a 像ブレ補正 S W

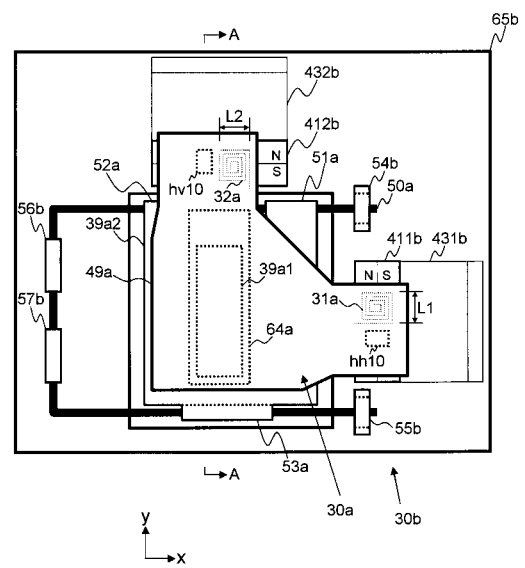
1 7 L C D モニタ

2 1	C P U	
2 2	撮像ブロック	
2 3	A E 部	
2 4	A F 部	
2 5	角速度検出部	
2 6、2 7	第 1、第 2 角速度センサ	
2 8	アンプ・ハイパスフィルタ回路	
2 9	ドライバ回路	
3 0	像ブレ補正部	
3 0 a	可動部	10
3 0 b	固定部	
3 1 a、3 2 a	第 1、第 2 駆動用コイル	
3 9 a	撮像部	
3 9 a 1	撮像素子	
3 9 a 2	ステージ	
3 9 a 3	押さえ部	
3 9 a 4	光学ローパスフィルタ	
4 1 1 b、4 1 2 b	第 1、第 2 位置検出及び駆動用磁石	
4 3 1 b、4 3 2 b	第 1、第 2 位置検出及び駆動用ヨーク	
4 4 a	ホール素子部	20
4 5	ホール素子信号処理回路部	
4 5 1、4 5 3、4 5 6	第 1、第 3、第 6 回路	
4 6 1、4 6 3、4 6 6	第 1 1、第 1 3、第 1 6 回路	
4 9 a	可動基板	
5 0 a	移動用シャフト	
5 1 a ~ 5 3 a	第 1 ~ 第 3 水平移動用軸受け部	
5 4 b ~ 5 7 b	第 1 ~ 第 4 鉛直移動用軸受け部	
6 4 a	プレート	
6 5 b	ベース板	
6 7	撮影レンズ	30
7 1	調整用端子	
7 2	メモリ部	
d x、d y	第 1、第 2 P W M デューティ	
h h 1 0	水平方向ホール素子	
h v 1 0	鉛直方向ホール素子	
L 1、L 2	第 1、第 2 有効長	
L X	撮影レンズの光軸	
p x、p y	第 1、第 2 検出位置信号	
v x、v y	第 1、第 2 角速度	

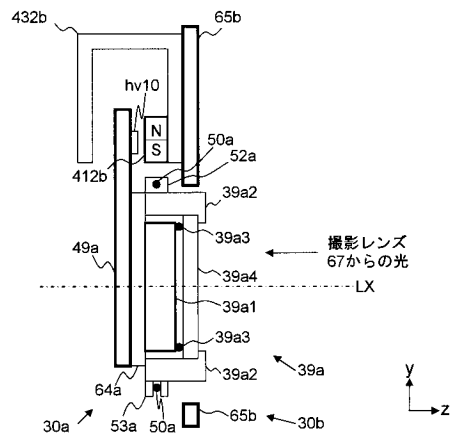
【 図 2 】



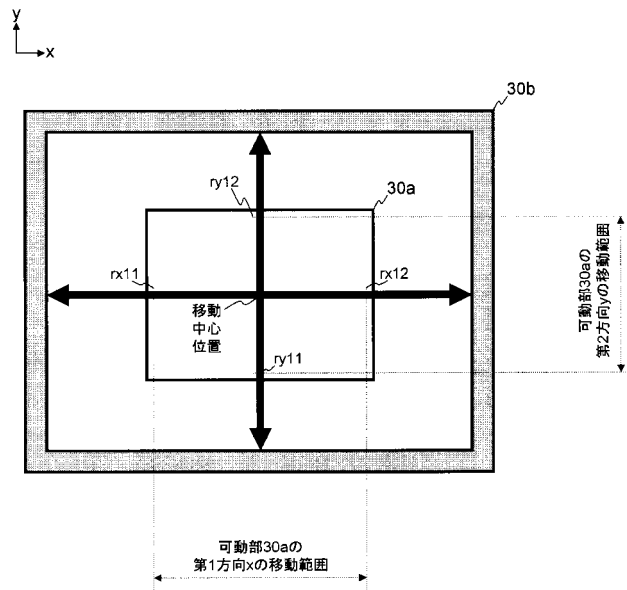
【 図 4 】



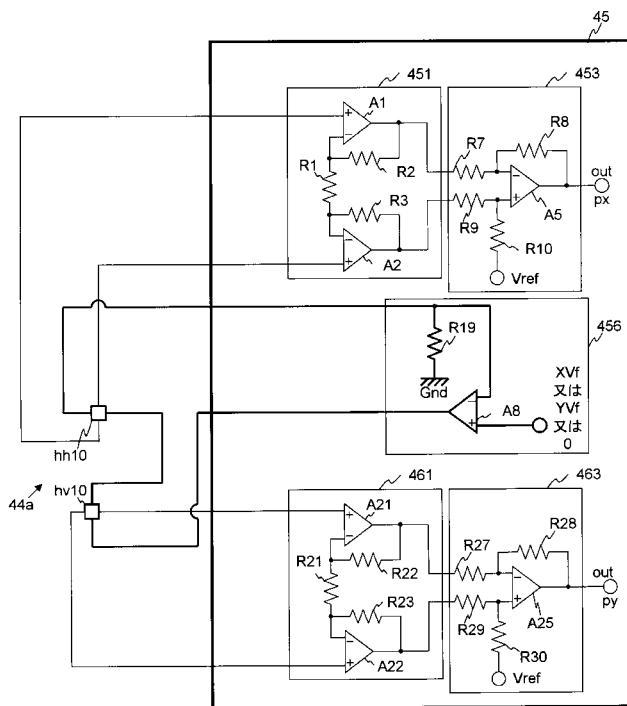
【図5】



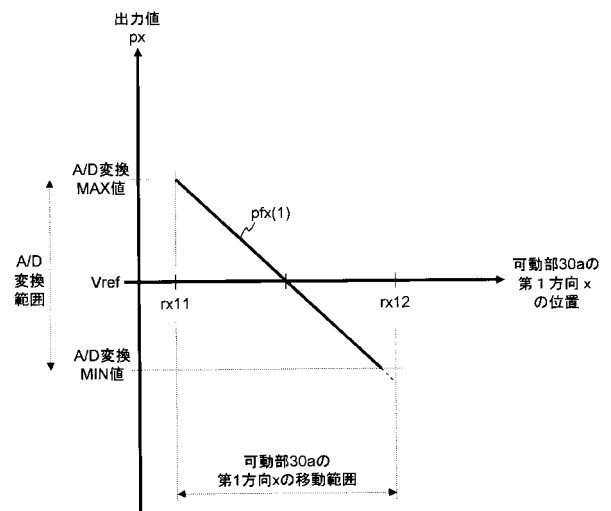
【図6】



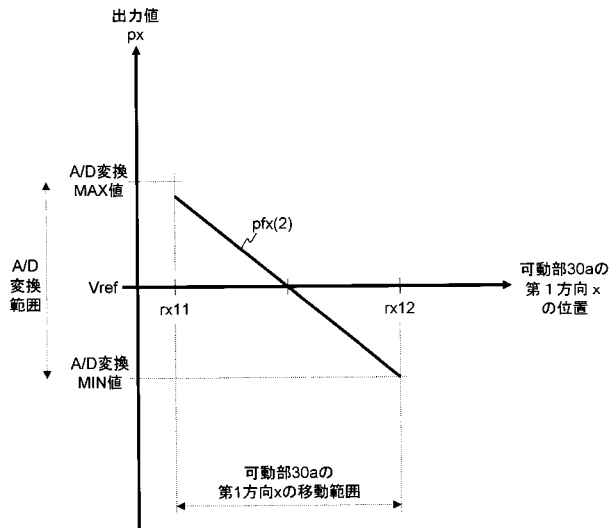
【図7】



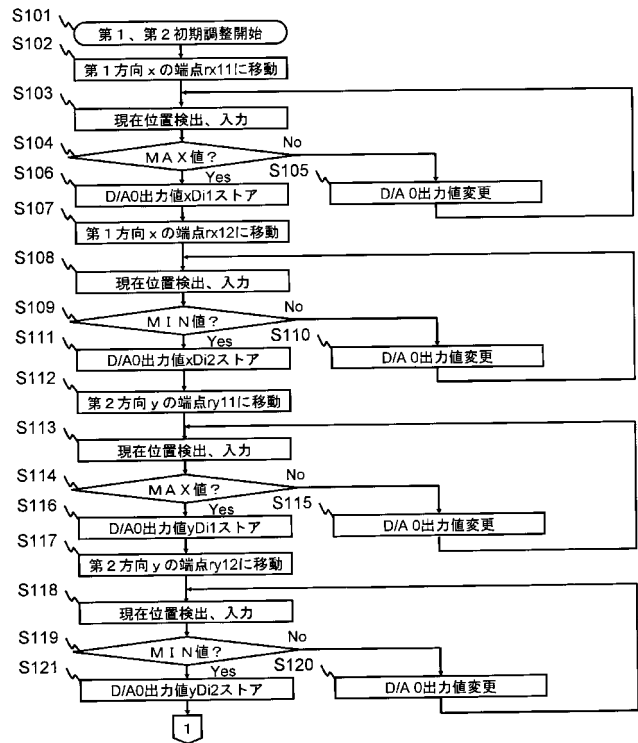
【図8】



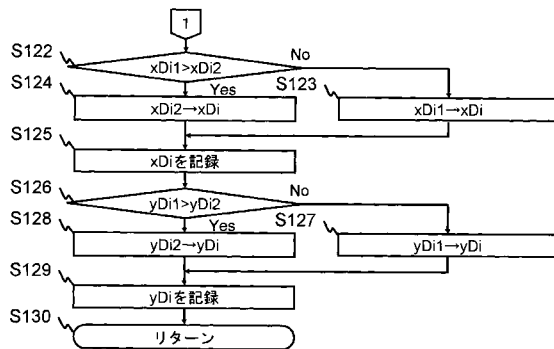
【図 9】



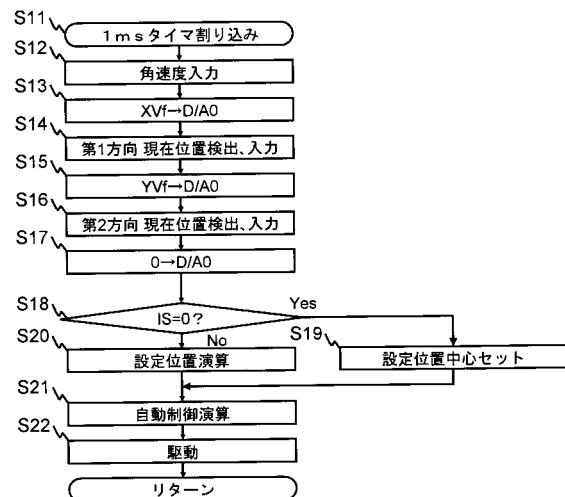
【図 10】



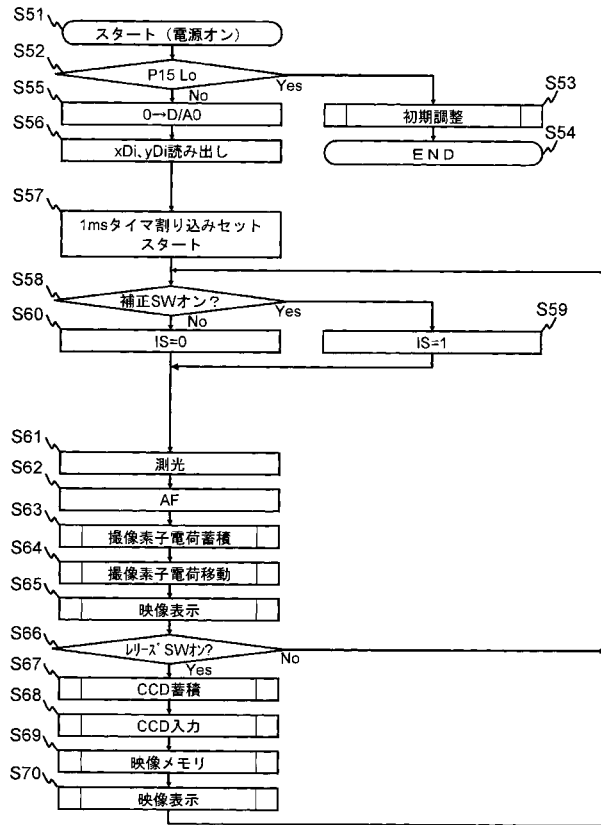
【図 11】



【図 12】



【図 13】



【図 14】

