

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年7月1日(2024.7.1)

【公開番号】特開2023-159093(P2023-159093A)

【公開日】令和5年10月31日(2023.10.31)

【年通号数】公開公報(特許)2023-205

【出願番号】特願2023-122102(P2023-122102)

【国際特許分類】

H 01 L 21/3065(2006.01)

10

H 01 L 21/31(2006.01)

【F I】

H 01 L 21/302101G

H 01 L 21/302101B

H 01 L 21/302101C

H 01 L 21/31 C

【手続補正書】

【提出日】令和6年6月21日(2024.6.21)

20

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板支持アセンブリを備えた基板処理システムであって、  
前記基板支持アセンブリが、

ベースプレートと、

前記ベースプレートの上に配置され、誘電体材料の第1の部分によって前記ベースプレートから離隔された第1のバイアス電極と、  
30

前記第1のバイアス電極の上に配置され、基板支持面を形成する、誘電体材料の第2の部分と、

前記基板支持面の中心からある距離のところに配置され、誘電体材料の第3の部分によって前記第1のバイアス電極から離隔された第2のバイアス電極と、

第1のパルスDC電圧を前記第1のバイアス電極に、かつ第2のパルスDC電圧を前記第2のバイアス電極に供給するように構成されたパルスDCバイアスシステムであって、前記第1のバイアス電極に電気的に連結された第1のパルスDC電源を含む、パルスDCバイアスシステムと、

前記第1のバイアス電極に電気的に連結されたチャック電源であって、基板を前記基板支持面に電気的にクランプするためのDCチャック電圧を提供するように構成されたチャック電源と  
40

を備える、基板処理システム。

【請求項2】

前記第2のバイアス電極が、該第2のバイアス電極と前記基板支持アセンブリのプラズマ対向面との間に配置された誘電体材料の第4の部分によって、前記プラズマ対向面から離隔されている、請求項1に記載の基板処理システム。

【請求項3】

前記第2のバイアス電極が、第2のパルスDC電源に電気的に連結されている、請求項1に記載の基板処理システム。  
50

**【請求項 4】**

前記第2のバイアス電極の上に配置され、前記基板支持面を囲むエッジリングを更に備える、請求項1に記載の基板処理システム。

**【請求項 5】**

前記第2のバイアス電極が、前記第1のパルスDC電源に電気的に連結されている、請求項1に記載の基板処理システム。

**【請求項 6】**

前記第1のパルスDC電圧を基準として前記第2のパルスDC電圧を調整するように構成された同調回路を更に備える、請求項5に記載の基板処理システム。

**【請求項 7】**

プロセッサによって実行されたときに基板を処理する方法を行うための命令が記憶された非一過性のコンピュータ可読媒体を更に備え、前記方法が：

(a) 処理チャンバの処理空間でプラズマを点火し維持することであって、前記処理空間に前記基板支持アセンブリが配置されている、プラズマを点火し維持することと；

(b) 前記基板を前記基板支持面に電気的にクランプするためにチャック電圧を前記第1のバイアス電極に印加することと；

(c) 前記第1のパルスDC電圧を前記第1のバイアス電極に印加することと；

(d) 前記第2のパルスDC電圧を前記第2のバイアス電極に印加することとを含む、請求項1に記載の基板処理システム。

**【請求項 8】**

前記方法が、

(e) 前記第1のパルスDC電圧を基準として前記第2のパルスDC電圧を調整すること

を更に含む、請求項7に記載の基板処理システム。

**【請求項 9】**

前記処理空間を集合的に画定する、チャンバリッド、一又は複数のチャンバ壁、及びチャンバベースを更に備え、前記処理空間には複数の電極が配置され、前記複数の電極が、前記ベースプレート、前記第1のバイアス電極、及び前記第2のバイアス電極を含む、請求項7に記載の基板処理システム。

**【請求項 10】**

基板処理システムであって、

処理空間を集合的に画定する、チャンバリッド、一又は複数のチャンバ壁、及びチャンバベースと、

前記処理空間に配置された複数の電極であって、ベースプレート、第1のバイアス電極、及び第2のバイアス電極を含む複数の電極と、

基板支持アセンブリであって、

前記ベースプレートと、

前記ベースプレートの上に配置され、誘電体材料の第1の部分によって前記ベースプレートから離隔された前記第1のバイアス電極と、

前記第1のバイアス電極の上に配置され、基板支持面を形成する、誘電体材料の第2の部分と、

前記基板支持面の中心からある距離のところに配置され、誘電体材料の第3の部分によって前記第1のバイアス電極から離隔された前記第2のバイアス電極と、

前記基板支持面を囲むように前記第2のバイアス電極の上に配置されたエッジリングと、

を備える、基板支持アセンブリと、

プロセッサによって実行されたときに基板を処理する方法を行うための命令が記憶された非一過性コンピュータ可読媒体と

を備え、

前記方法が：

10

20

30

40

50

- ( a ) 前記処理空間でプラズマを点火し維持することと；
- ( b ) 基板を前記基板支持面に電気的にクランプするためにチャック電圧を前記第1のバイアス電極に印加することと；
- ( c ) 第1のパルスDC電圧を前記第1のバイアス電極に印加することと；
- ( d ) 第2のパルスDC電圧を前記第2のバイアス電極に印加することと；
- ( e ) 前記第1のパルスDC電圧を基準として前記第2のパルスDC電圧を調整することと

を含む、基板処理システム。

【請求項11】

前記第1のバイアス電極及び前記第2のバイアス電極は各々、第1のパルスDC電源に  
10  
電気的に連結され、

前記第2のパルスDC電圧は、同調回路を用いて前記第1のパルスDC電圧を基準として調整される、請求項10に記載の基板処理システム。

【請求項12】

前記第1のバイアス電極が第1のパルスDC電源に電気的に連結されており、  
前記第2のバイアス電極が第2のDC電極に電気的に連結されており、  
前記第2のDC電極が、前記第1のパルスDC電源から独立して動作可能である、  
請求項10に記載の基板処理システム。