

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年3月31日(31.03.2016)



(10) 国際公開番号

WO 2016/047186 A1

- (51) 国際特許分類:
H04R 19/00 (2006.01) G01N 29/24 (2006.01)
A61B 8/00 (2006.01) H01L 29/84 (2006.01)
B81B 3/00 (2006.01) H04R 31/00 (2006.01)
B81C 1/00 (2006.01)
- (21) 国際出願番号: PCT/JP2015/062135
- (22) 国際出願日: 2015年4月21日(21.04.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-196805 2014年9月26日(26.09.2014) JP
- (71) 出願人: 日立アロカメディカル株式会社(HITACHI ALOKA MEDICAL, LTD.) [JP/JP]; 〒1818622 東京都三鷹市牟礼六丁目2番1号 Tokyo (JP).
- (72) 発明者: 町田 俊太郎(MACHIDA, Shuntaro); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP). 龍崎 大介

(RYUZAKI, Daisuke); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP). 永田 達也(NAGATA, Tatsuya); 〒1818622 東京都三鷹市牟礼六丁目2番1号 日立アロカメディカル株式会社内 Tokyo (JP). 山下 尚昭(YAMASHITA, Naoaki); 〒1818622 東京都三鷹市牟礼六丁目2番1号 日立アロカメディカル株式会社内 Tokyo (JP). 花岡 裕子(HANAOKA, Yuko); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP). 吉村 保廣(YOSHIMURA, Yasuhiro); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP).

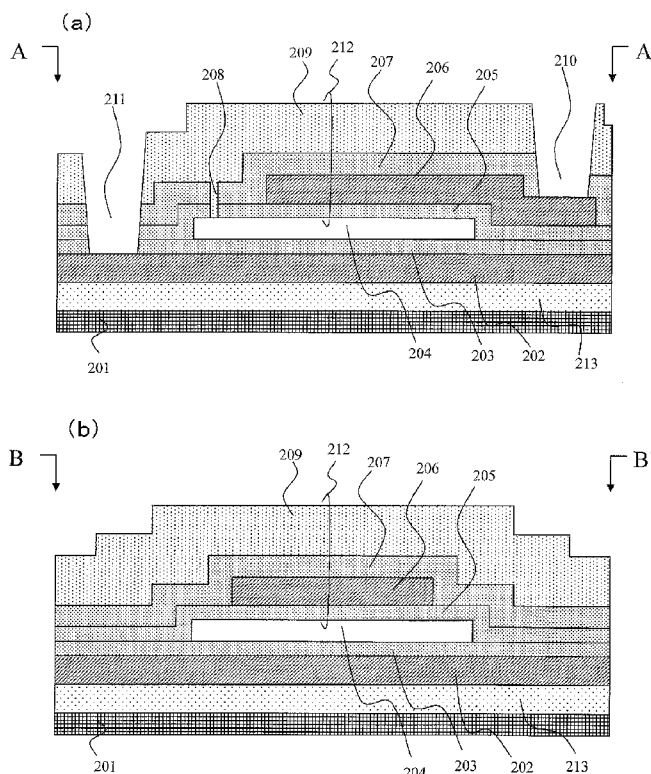
- (74) 代理人: 特許業務法人 山王坂特許事務所(SANNOZAKA PATENT LAW FIRM); 〒2210835 神奈川県横浜市神奈川区鶴屋町2丁目2番地2 第4安田ビル9階 Kanagawa (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

[続葉有]

(54) Title: ULTRASONIC TRANSDUCER, METHOD FOR MAKING SAME, ULTRASONIC TRANSDUCER ARRAY, AND ULTRASONIC TEST APPARATUS

(54) 発明の名称: 超音波トランスデューサ、その製造方法、超音波トランスデューサアレイ及び超音波検査装置

図3



(57) Abstract: Provided are a structure and a method for making the same, said structure being capable of suppressing the bow of a board on which a CMUT has been formed without affecting a film arrangement that has been optimized so as to maintain the characteristics of the CMUT and further suppress the distortion of a membrane. A board bow prevention structure is provided to an area or position other than the area or position of a membrane that determines CMUT characteristics. For example, a bow prevention layer for preventing the board bow is formed, as the bow prevention structure, between the board and a first conductive film in the CMUT having a structure in which a first conductive layer and a second conductive layer are formed, on the board, with a cavity therebetween. If an insulating film located between the cavity and the first conductive film as well as another insulating film located between the cavity and a second conductive film are silicon oxide films, the bow prevention layer includes a silicon nitride film.

(57) 要約:

[続葉有]

WO 2016/047186 A1



CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー

ロシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

CMUT の特性を保ち且つメンブレンの歪みを抑制するように最適化した膜構成に影響を与えることなく、CMUT を形成した基板の反りの抑制できる構造とその製造方法を提供する。CMUT の特性を決定するメンブレン以外の領域或いは位置に、基板の反り防止構造を設ける。反り防止構造として、例えば、基板上に、空洞部を挟んで第一導電層と第二導電層とを設けた構造のCMUTにおいて、基板と第一導電膜との間に、基板の反りを防止する反り防止層を設ける。空洞部と第一導電膜との間及び空洞部と第二導電膜反との間に配置される絶縁膜がシリコン酸化膜の場合、反り防止層は、シリコン窒化膜を含む。

明 細 書

発明の名称：

超音波トランスデューサ、その製造方法、超音波トランスデューサアレイ
及び超音波検査装置

技術分野

[0001] 本発明は、超音波トランスデューサの製造技術に関し、特にMEMS (Micro Electro Mechanical System) 技術により製造した超音波トランスデューサの構造と、その製造方法に適用して有効な技術に関する。

背景技術

[0002] 超音波トランスデューサは、超音波を送信、受信することにより、人体を非侵襲的に検査、診断する超音波診断装置や、建造物に発生した亀裂などを検査する超音波検査装置など様々な用途に用いられている。

[0003] 従来の超音波トランスデューサは、圧電体の振動を利用したものであるが、近年のMEMS技術の進歩により、振動部をシリコン基板上に作製した静電容量検出型超音波トランスデューサ (CMUT: Capacitive Micromachined Ultrasonic Transducer) が開発されている (特許文献1)。

[0004] CMUTは、空洞部を挟んで上下電極を配置した構造を有し、従来の圧電体を用いた超音波トランスデューサと比較して、使用できる超音波の周波数帯域が広い、あるいは高感度である、またLSI加工技術を用いて作製するので微細加工が可能である、などの利点があり、上述した超音波検査装置等にも実用化が進んでいる (特許文献2、特許文献3)。

[0005] 特許文献2には、空洞部に面する下部電極と上部電極をそれぞれ絶縁膜で覆った構造が開示され、特許文献3には、シリコン基板とCMUTとの電極の間の電気的な絶縁のため、空洞部を除いて、上部電極及び下部電極をシリコン窒化膜からなる絶縁層で覆った構造を持つCMUTが開示されている。

[0006] CMUTによる超音波の送信は、空洞を挟んで配置される上下電極間に直流電圧と交流電圧を重畳印加することによって、上下電極間に静電気力が発生し、空洞から上の膜で構成されるメンブレンが交流電圧の周波数で振動することにより実現される。またCMUTによる超音波の受信は、超音波の圧力を受けてメンブレンが振動することによって、上下電極間の距離が変化し、この距離の変化が静電容量の変化として検出されることにより実現される。

[0007] このようなCMUTの超音波送受信の原理から、CMUTの設計においては上下電極間の距離を適切に決めることが重要である。上下電極間の距離は、空洞部の厚みと空洞を挟んで設けられる絶縁膜の厚みで決まり、空洞部の厚みを一定にするためにメンブレンの形状を平坦に保つこと、すなわちメンブレンが変形して空洞部の厚みが変わらないことが重要である。このため従来のCMUT設計（例えば、特許文献2）では、空洞部の直上となる絶縁層に低い引張応力の窒化シリコンからなる絶縁膜を配置する等、メンブレンの層構成を工夫している。

先行技術文献

特許文献

[0008] 特許文献1：米国特許第6320239B1明細書

特許文献2：特開2013-150198号公報

特許文献3：特開2009-207882号公報

発明の概要

発明が解決しようとする課題

[0009] MEMS技術では、CMUTは基板上にCMUTを構成する各層を順次パターニングして成膜することにより製造される。この際、空洞部については、まず犠牲層を成膜し、その上に絶縁膜等を形成した後に、エッチング孔を介して犠牲層をエッチング除去することにより形成される。

[0010] このような製造工程において、基板上に形成される各膜の残留応力によっ

て、基板に反りが生じる場合がある。基板に大きな反りが生じると、CMUTの製造工程において製造装置のステージへ吸着ができないなどの不具合を生じ、プロセス処理ができなくなる。また、ウェハからチップを切り出して、超音波探触子に組み立てる工程において、ウェハやチップの反りにより、ウェハやチップの割れやその他の不良が発生する可能性も大きい。

[0011] 基板の反りは、基板の上に積層される膜の性質を制御することにより抑制できる可能性があるが、上述したように、基板上に形成される絶縁膜等の膜はCMUTの特性（駆動電圧や受信感度）を最適化するように設計されており、基板の反りを防止するために膜構成を変化させることは好ましくない。

[0012] そこで本発明は、CMUTの特性を保ち、且つメンブレンの歪みを抑制するように最適化した膜構成に影響を与えることなく、CMUTを形成した基板の反りの抑制できる構造とその製造方法を提供することである。

課題を解決するための手段

[0013] 本発明は、CMUTの特性を決定するメンブレン以外の領域或いは位置に、基板の反りを防止する構造を設けたことが特徴である。反り防止構造には、大きく分けて次の2つの態様がある。

[0014] 一つは、CMUTの下部電極より下側、即ち下部電極と基板との間に、基板の反りを防止する層を設ける態様である。他の一つは、基板の、CMUTが設けられる領域以外の領域に、基板の反りを防止する層を設ける態様である。これら二つの態様は、組み合わせることも可能である。

発明の効果

[0015] 本発明によれば、超音波トランスデューサの特性を阻害することなく、基板の反りを防止することができる。これにより超音波トランスデューサ製造時や超音波探触子組み立て時において、基板の反りに起因する諸問題を解決することができる。

図面の簡単な説明

[0016] [図1]一般的なCMUTの構造を示す断面図

[図2]第一の実施形態の超音波トランスデューサの上面から見た第一導電膜、

空洞部及び第二導電膜の関係を示す図

[図3]第一の実施形態（第一実施例）の超音波トランスデューサを示す図で、
（a）は図2のA－A'線断面図、（b）はB－B'線断面図

[図4]CMUTの基板の反りの発生と反り量を説明する図

[図5]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第一工程を示す図

[図6]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第二工程を示す図

[図7]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第三工程を示す図

[図8]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第四工程を示す図

[図9]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第五工程を示す図

[図10]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第六工程を示す図

[図11]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第七工程を示す図

[図12]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第八工程を示す図

[図13]（a）、（b）は、第一実施形態の超音波トランスデューサの製造方法の第九工程を示す図

[図14]第一の実施形態（第二実施例）の超音波トランスデューサを示す図で、
（a）は図2のA－A'線断面図、（b）はB－B'線断面図

[図15]第一の実施形態（第二実施例）における反り防止層の膜厚と反り量との関係を示す図

[図16]第一の実施形態（第三実施例）の超音波トランスデューサアレイの上
面図

[図17]第二の実施形態の超音波トランスデューサアレイの製造方法を説明する図で、基板の上面から見た図

[図18]基板の反りを説明する図

[図19]第二の実施形態のCMUT及びオフチップ領域のパターン例（第四実施例）を示す図

[図20]第二の実施形態のCMUT及びオフチップ領域のパターン例（第五実施例）を示す図

[図21]第二の実施形態のCMUT及びオフチップ領域のパターン例（第六実施例）を示す図

[図22]図21のパターンの一部の拡大上面図

[図23]図21のパターンの一部の拡大断面図

[図24]超音波検査装置の一実施形態を示す全体ブロック図

発明を実施するための形態

[0017] 以下、本発明の超音波トランスデューサ、超音波トランスデューサの製造方法、及び超音波検査装置の各実施形態を、図面を参照して説明する。

[0018] なお、以下の実施形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施形態においては、便宜上、その必要があるときは、複数のセクションまたは実施例に分割して説明するが、特に明示した場合を除き、それらは互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

[0019] また、以下の実施形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。更に、以下の実施形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

[0020] 同様に、以下の実施形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。なお、平面図であっても理解を容易にするため、ハッチングを付す場合がある。

[0021] <第一の実施形態>

最初に、本発明の超音波トランスデューサの実施形態を参照して説明する。

本実施形態の超音波トランスデューサは、基板と、前記基板の上に形成された第一導電膜と、前記第一導電膜の上に形成された第一絶縁膜及び第二絶縁膜と、前記第一絶縁膜と第二絶縁膜との間に設けられた空洞部と、前記第二絶縁膜の上に形成された第二導電膜と、前記第二導電膜を覆う第三絶縁膜と、を備え、前記基板と前記第一導電膜との間に、前記基板の反りを防止する反り防止層を設けたものである。

[0022] また本実施形態の超音波トランスデューサは、前記基板側を下側、前記第三絶縁膜側を上側とすると、前記反り防止層は、前記第一絶縁膜より上側にある層で構成されるメンブレンの残留応力を打ち消す方向の応力を発生する材料からなる膜を含む。

[0023] 本実施形態の超音波トランスデューサは、基板上にMEMS技術によって形成された所謂CMUTであり、単独の素子であってもよいし、CMUT素子を多数配置したCMUTアレイ或いはCMUTチップ（以下、総称してCMUTチップという）であってもよい。

以下、単独のCMUT素子を例に、本実施形態の超音波トランスデューサを詳述する。

[0024] <<第一実施例>>

本実施例の超音波トランスデューサは、基板と、CMUTを構成する第一導電膜との間に、引張応力を持つ層を反り防止層として設けたことが特徴で

ある。

[0025] まず一般的なCMUTの構造を説明する。CMUTは、図1の断面図に示すように、基板101の上層に絶縁膜104を介して下部電極102が形成され、その上層に絶縁膜104に囲まれた空洞部103が形成されている。また空洞部103の上方の、空洞部103に重なる位置に上部電極105が形成されている。空洞部103の上層の絶縁膜104と上部電極105により、振動するメンブレン106が構成されている。上部電極105と下部電極102の間に直流電圧と交流電圧を重畳すると、静電気力が上部電極105と下部電極102の間に働き、メンブレン106が印加した交流電圧の周波数で振動することで、超音波を発信する。逆に、受信の場合は、メンブレン106の表面に到達した超音波の圧力により、メンブレン106が振動する。すると、上部電極105と下部電極102との間の距離が変化するため、静電容量の変化として超音波を検出できる。

[0026] 本実施例の超音波トランスデューサも、基本的な構造は上述したCMUTと同様であるが、本実施例の超音波トランスデューサは、基板101と下部電極（第一導電膜）102との間の絶縁膜104が、下部電極102から上の層の残留応力によって基板101に発生する反りを防止する膜（反り防止層）である点が特徴である。

[0027] 以下、図2及び図3を参照して、本実施例の超音波トランスデューサの詳細を説明する。

図2は、本実施例の超音波トランスデューサを上面（基板と反対側）から見た、下部電極（第一導電膜）202、空洞部204及び上部電極（第二導電膜）203の位置関係を示す図である。上部電極206は、上面から見た形状が空洞部204とほぼ同じ形状を有し、空洞部204によって下部電極202と離間して下部電極202と対向している。空洞部204の下側に位置する下部電極202と、空洞部204の上側に位置する上部電極206の重なる面積によって、このトランスデューサの静電容量が決まる。

[0028] なお、図2において、空洞部204と上部電極206は、基板の上面から

みて六角形の形状をしているが、形状はこれに限らず、例えば、円形でも矩形形状をしていてもよい。

[0029] 下部電極 202 は、図 2 の A-A' 断面図及び B-B' 断面図である図 3 (a)、(b) に示すように、基板 201 の上に反り防止膜 213 を介して設けられており、その上に第一絶縁膜 203、第二絶縁膜 205、上部電極 206、第三絶縁膜 207 及び保護絶縁膜 209 が積層されている。これら絶縁膜 203、205、207 及び 209 の一部又は全部を適宜包括的に絶縁膜という。また絶縁膜を貫通して、下部電極 202 及び上部電極 206 へ外部から電圧を供給するためのパッド開口 211、210 が設けられている。

[0030] 空洞部 204 は、絶縁膜（第一絶縁膜 203 及び第二絶縁膜 205）に囲まれており、空洞部 204 の上側に位置する層、即ち第二絶縁層 205、上部電極 206、第三絶縁膜 207 及び保護絶縁膜 209 は、下部電極 202 と上部電極 206 との間に交流電圧を印加したときに振動するメンブレン 212 を構成する。

[0031] 上下電極間の距離を決定する、電極間に挟まれる絶縁膜 203、205 の厚さと、空洞部 204 の厚さは、CMUT の駆動電圧やサイズに応じて決められ、CMUT の安定した動作を確保するために適切に制御される。絶縁膜の厚さについては、CMUT を製造する際の絶縁膜の成膜工程において制御することで、十分な精度を実現できる。空洞部 204 の厚さは、初期的には、後述する CMUT 製造工程において、空洞部 204 を形成するために設けられる犠牲層の厚みで決まるが、さらにメンブレン 212 の変形を抑制するために、空洞部 212 より上層の絶縁膜 205、207、209 及び上部電極 105 の、それぞれの残留応力と厚さを調整してメンブレンの形状を平坦に保つよう設計する。例えば、絶縁膜 205、207、209 として残留応力の異なる材料を組み合わせ、その応力を調整する。

[0032] また電極に接する絶縁膜 203、205、207 としては、膜中に電荷トラップサイトが極力少ない材料を選択することが好ましい。その理由は、電

荷トラップサイトが多い場合、電荷トラップサイトを介したリーク電流が増え、印加電圧が低下し安定した動作が確保できなくなるためである。

[0033] 上述したCMUTの特性を考慮した材料と膜厚の例を示す。

まず電極の材料としては、チタン、チタタンングステンや窒化チタン等の合金、アルミニウム合金などが挙げられ、これらの単層膜或いは積層膜を用いることができる。積層膜として、例えば、窒化チタン膜の間にアルミニウム合金膜を挟んだ積層膜が好適である。上部電極206と下部電極202の材料は、同じでも異なってもよい。

[0034] 上部電極206の厚みは、その両側に設けられる絶縁膜の厚みや材料にも依存するが、例えば500nm程度である。下部電極202は、メンブレン212を構成する膜ではないので、厚みの自由度は上部電極206よりも大きく、特に限定されるものではないが、例えば厚み500nm～1000nm程度である。

[0035] 絶縁膜の材料として、窒化シリコン、酸化シリコンが挙げられる。このうち、下部電極202及び上部電極206に接する絶縁膜203、205、207としては、電荷トラップサイトの少ない酸化シリコンが好適である。シリコン酸化膜は圧縮応力を発生するが、電荷トラップサイトが少ないため、比較的薄い膜厚でもリーク電流を抑制し、電極間に印加した電圧の低下とそれによる動作の不安定化を防止することができる。

[0036] 絶縁膜203、205の厚みは、特に限定されないが、100nm～300nm程度、絶縁膜207の厚みは、300nm～1000nm程度とすることができる。

[0037] 絶縁膜207の上に設けられる保護絶縁膜209は、空洞部104となる犠牲層をエッチングするためのエッチング孔208を埋めて空洞部104を密封するとともに、CMUTの保護膜として設けられる。絶縁膜209は、また、絶縁膜205、207とともにメンブレン212を構成し、メンブレン212の残留応力を決定する。従って、絶縁膜205、207が圧縮応力を発生するシリコン酸化膜の場合には、引張応力を有する膜であることが好

ましい。具体的にはシリコン窒化膜が好適に用いられる。保護絶縁膜209の厚みは、エッチング孔208を埋め込み、空洞部104を密封するのに十分な膜厚であり、かつメンブレン212の平坦性を確保する必要がある、例えば、500nm～1500nm程度とすることができる。

[0038] 次に下部電極202から下側の材料について説明する。

基板201は、シリコン、ガラス等からなる半導体基板で、特に限定されないが、CMUT素子の支持板として十分な厚みがあればよく、例えば8インチのシリコン基板の場合は725 μ mを有する。

[0039] 反り防止膜213は、上述した下部電極202から上の層の応力に起因して基板201が変形するのを防止するための層であり、下部電極202から上の層の残留応力を考慮して適切な材料が選択される。前掲のようにメンブレン212を構成する絶縁層205、207としてシリコン酸化膜を用いた場合、一般にシリコン酸化膜は圧縮応力を有し、図4に示すように、基板201の両端が上側に反るような変形応力となる。このような変形応力に対しては、引張応力のある材料が好ましく、具体的にはシリコン窒化膜が好適である。逆に下部電極202より上の膜の残留応力が、基板に図4示す変形と逆の変形を生じるような応力の場合には、圧縮応力のある材料、例えばシリコン酸化膜を用いる場合もあり得る。但し、CMUTにおけるリーク電流を抑制し、動作の安定性を確保する観点からは、絶縁膜203、205、207としてシリコン酸化膜を用い、反り防止膜213としてシリコン窒化膜を用いる組み合わせが最も好ましい。

[0040] なお特許文献3に開示されるCMUTでは、基板と下部電極の間にシリコン窒化膜を設けているが、このCMUTではその他の絶縁層も同じ材料であり、基板と下部電極の間に設けられたシリコン窒化膜は、基板の反り防止層として機能するものではない。

[0041] ここで基板201上に形成した薄膜の応力は、次の式(1)で記述することができる。

[数1]

$$\sigma_f = \frac{E_s t_s^2}{(1-\nu_s)6t_f} \left(\frac{1}{R_1} - \frac{1}{R_0} \right) \quad (1)$$

式中、 σ_f は薄膜の応力、 t_f は薄膜の厚み、 E_s は基板の弾性率、 t_s は基板の厚み、 ν_s は基板のポワソン比、 R_1 は薄膜を形成したときの基板の曲率半径、 R_0 は薄膜を形成する前の基板の曲率半径である。ここで、反りの向きを考慮せずに R_1 を正の値とした場合には、薄膜の応力 σ_f は、引張応力か圧縮応力かによって符号が異なる値となる。

[0042] 薄膜を形成したときの基板の曲率半径 R_1 は、式(1)より、式(2)で表される。

[数2]

$$\frac{1}{R_1} = \frac{6t_f(1-\nu_s)\sigma_f}{E_s t_s^2} + \frac{1}{R_0} \quad (2)$$

[0043] 今、薄膜形成前の基板の反りが非常に小さく、曲率半径が無限大であると仮定すると、式(2)は式(3)となる。

[数3]

$$R_1 = \frac{E_s t_s^2}{6t_f \sigma_f (1-\nu_s)} \quad (3)$$

[0044] 式(3)において、基板の弾性率及び厚み、薄膜の厚み、応力は別途測定することで求められるので、基板の曲率半径 R と基板の半径 r (円形の場合)とから、図4に示すように、薄膜形成後の基板の反り量 C を算出することができる。即ち、反り量 C は、 $C = R(1 - \cos(r/R))$ である。なお図4は、説明をわかりやすくするために、反りを強調して示したものであり、現実的な基板の反り量を表すものではない。

[0045] 基板に複数の薄膜を積層する場合には、一次近似として、式(4)に示すように、基板上にそれぞれの膜を形成した際の曲率半径の逆数の和が、薄膜が積層された基板の曲率半径の逆数の和となる。

[数4]

$$\frac{1}{R_{multi-layer}} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} + \dots \quad (4)$$

[0046] このように薄膜或いは積層した薄膜によって生じた基板の反り量が求められるので、式（１）の応力の符号が逆で、発生する反り量が同じになる材料を組み合わせることにより、反り量を抑制できることがわかる。

[0047] 次に、上記超音波トランスデューサの構造を踏まえ、図５～図１３を参照して、CMUTの製造方法の一例を説明する。図５～図１３の（a）は、図２のA-A'方向の断面を示しており、図５～図１３の（b）は、図２のB-B'方向の断面を示している。

[0048] まず、図５（a）、（b）に示すように、半導体基板２０１上に、低圧CVD（Chemical Vapor Deposition）法でシリコン窒化膜による反り防止膜２１３を２００nm堆積する。このとき、シリコン窒化膜の応力は２GPa程度の引っ張り応力となる。次に、反り防止膜２１３上に、スパッタリング法で窒化チタン膜とアルミニウム合金膜と窒化チタン膜をそれぞれ１００nm、６００nm、１００nm積層した後に、フォトリソグラフィ技術とドライエッチング技術によりパターニングすることで、下部電極２０２を形成する（図６（a）、（b））。

[0049] 続いて、図７（a）、（b）に示すように、下部電極２０２上にプラズマCVD法でシリコン酸化膜による絶縁膜２０３を１００nm堆積し、その後、絶縁膜２０３の上面に、プラズマCVD法で多結晶シリコン膜を１００nm堆積し、フォトリソグラフィ技術とドライエッチング技術により、多結晶シリコン膜をパターニングすることで、絶縁膜２０３上に多結晶シリコン膜からなる犠牲層６０１を形成する。犠牲層６０１は、その後の工程で空洞部となる。

[0050] 続いて、犠牲層６０１と絶縁膜２０３を覆うように、プラズマCVD法によりシリコン酸化膜による絶縁膜２０５を１００nm堆積する（図８（a）、（b））。引き続き、CMUTの上部電極２０６を形成するため、スパッ

タリング法により窒化チタン膜とアルミニウム合金膜と窒化チタン膜の積層膜をそれぞれ50nm、300nm、50nm堆積する。そして、フォトリソグラフィ技術とドライエッチング技術により、上部電極206を形成する(図9(a)、(b))。

[0051] 次にプラズマCVD法により、シリコン酸化膜による絶縁膜207を絶縁膜205、上部電極206を覆うように500nm堆積する(図10(a)、(b))。続いて、絶縁膜207および205に、フォトリソグラフィ技術とドライエッチング技術を使用して犠牲層601に到達するエッチング孔208を形成する(図11(a)、(b))。その後、エッチング孔208を介して、犠牲層601をフッ化キセノン(XeF_2)ガスで等方性エッチングすることにより空洞部204を形成する(図12(a)、(b))。

[0052] 次に、エッチング孔208を埋め込むために、プラズマCVD法によりシリコン窒化膜による絶縁膜209を800nm堆積する(図13(a)、(b))。この工程により、絶縁膜205、207、209と上部電極206からなるメンブレン212が形成される。次に、下部電極202へ電気接続するためのパッド開口部211、上部電極206へ電気接続するためのパッド開口部210を、フォトリソグラフィ技術とドライエッチング技術を使用して形成し、図3(a)、(b)で示した本実施例1におけるCMUTを形成することができる。

[0053] 図5～図13では、単一のCMUT素子のみを示しているが、実際の製造工程では、径が数インチ以上の基板上に、複数のCMUT或いはCMUTチップが同時に製造される。このとき基板には、図4に示すような反り(変形)を生じさせる応力がかかるが、本実施形態のCMUTは、基板201と下部電極202との間に、他の膜に対し応力を調整された反り防止膜213が設けられているので、基板の変形を効果的に抑制することができる。

[0054] <<第二実施例>>

本実施例の超音波トランスデューサ(CMUT)は、第一実施例の構造を基礎として、下部電極(第一導電膜)202と反り防止膜213との間に、

第四絶縁膜を設けたものである。本実施形態において、例えば、反り防止膜 213 はシリコン窒化膜であり、第四絶縁膜はシリコン酸化膜である。

[0055] 本実施形態のCMUTの構造を図14(a)、(b)に示す。図14においても、(a)は図2のA-A'方向の断面を示しており、(b)は、図2のB-B'方向の断面を示している。図示するように、このCMUTは、基板201と下部電極202の間に、反り防止層であるシリコン窒化膜213と、第四絶縁膜であるシリコン酸化膜215を積層した構造を有している。その他の膜は、実施例1と同様であり説明を省略する。

[0056] シリコン窒化膜は、上述したように、膜中に電荷トラップサイトが多数存在する。そのため、電荷トラップサイトを介したリーク電流も多く、基板と下部電極の間に電流が流れることによる印加電圧低下の可能性がある。本実施例では、シリコン窒化膜よりも電荷トラップサイトが少なく、リーク電流が小さいシリコン酸化膜をシリコン窒化膜と積層して挿入することで、リーク電流を抑制し、電極に印加した電圧の低下を抑制できる。

[0057] シリコン酸化膜の材料特性は、引っ張り応力にすることは困難であり、通常は圧縮応力を持つため、基板を反らせる方向はシリコン窒化膜と反対方向であるが、シリコン窒化膜と一緒に挿入し、シリコン窒化膜の応力と膜厚を調整することで、基板の反り量を制御できる。反り量の制御方法は、第一実施例において式(1)～式(4)を用いて説明した方法と同様であり、引張応力を持つ膜によって生じる反り量と、圧縮応力を持つ膜によって生じる反り量の、絶対値が同じになるように、両者の膜厚を制御することにより、反りをなくすることが可能である。

[0058] シリコン酸化膜とシリコン窒化膜によって基板(シリコン)に生じる反りを計算した例を図15に示す。図中、■でプロットしたグラフは、基板にシリコン酸化膜の厚みを変えて積層した場合(ケース1)、▲でプロットしたグラフは、ケース1の基板にさらにシリコン窒化膜を厚み0.1 μm で積層した場合(ケース2)、●でプロットしたグラフは、ケース1の基板にさらにシリコン窒化膜を厚み0.2 μm で積層した場合(ケース3)を示してい

る。また反り量は、基板の半径 r を 100 mm 、シリコン酸化膜の圧縮応力を 150 MPa 、シリコン窒化膜の引張応力を 1000 MPa として、図4に示す式から算出したものである。

[0059] 図15のグラフからわかるように、反り量はほぼ膜厚に比例して増加し、両者の厚みを適切にすることにより、反り量をほぼゼロにできる。例えば、グラフ中に矢印で示すように、シリコン酸化膜のみを積層したケース1で $+30\text{ }\mu\text{ m}$ 或いは $+60\text{ }\mu\text{ m}$ 程度基板が反っても、 1000 MPa の引張応力を持つシリコン窒化膜を、それぞれ、 $0.1\text{ }\mu\text{ m}$ 、 $0.2\text{ }\mu\text{ m}$ 形成することで、反り量をほぼゼロに抑制できる。またケース2でシリコン窒化膜のみ（シリコン酸化膜の厚み = 0）で $-40\text{ }\mu\text{ m}$ 程度基板が反っても、 150 MPa のシリコン酸化膜を $0.6\text{ }\mu\text{ m}$ 形成することで反り量をほぼゼロに抑制することができる。

[0060] このように本実施例によれば、下部電極202と基板201との間に、シリコン酸化膜215を挿入することで、下部電極202から基板201に向かうリーク電流を低減し、リーク電流による印加電圧の低下を防止できる。本実施例は、リーク電流による印加電圧の低下量が駆動電圧に対して大きい場合に有効である。

[0061] また本実施例における第四絶縁層215は、反り防止膜213と組み合わせることにより、基板の変形をより効果的に防止する反り防止層としても機能する。このように応力特性が異なる反り防止層を組み合わせることにより、反り防止効果を向上することができる。第四絶縁層215を、第二の反り防止層ととらえた場合、それが配置される位置は図14に示す位置、即ち反り防止膜213と下部電極202との間に限らず、反り防止膜213と基板201との間も採りえる。

[0062] 本実施例のCMUTの製造方法は、図5に示す反り防止膜213の形成工程と、図6に示す下部電極202の形成工程との間に、反り防止膜213を覆うようにシリコン酸化膜からなる絶縁膜215を形成する工程を追加すること以外は、実施例1の製造方法と同様である。なおシリコン酸化膜を基板

上に直接形成し、その後、図5に示す反り防止膜213の形成工程を行う場合もある。

[0063] 以上の説明では、反り防止膜213及び絶縁膜215が、それぞれ一層の場合を説明したが、いずれかが或いは両方が多層である構成や、例えば二層の絶縁膜215の間に反り防止膜213を挟んだ構成など、種々の変形があり得る。

[0064] <<第三実施例>>

第一実施例及び第二実施例は、一つのCMUTを例に説明をしたが、CMUTの実施形態としては、単独のCMUT素子に限らず、CMUT素子を多数配列したCMUTチップにも適用できる。

[0065] 第一の実施形態を適用可能なCMUTチップの一例を図16に示す。図16において、図3と同じ要素は同じ符号で示し説明を省略する。このCMUTチップ2000は、二次元方向に多数のCMUT素子200を配列した構造を有し、図16中、矢印Aで示す方向に配列したCMUT素子は、その第一導電膜（下部電極）202がパッド開口部211を介して共通の下部電極に電氣的に接続され、矢印Bで示す方向に配列したCMUT素子は、その第二導電膜（上部電極）206がパッド開口部210を介して共通の上部電極に電氣的に接続されている。通電する上部電極及び下部電極の組み合わせによって、個々のCMUT素子を駆動し、超音波の送信、受信を行うことができる。なお図16では、簡略化して18個のCMUT素子200が配列したものを示したが、CMUTチップにおけるCMUT素子の数は、これに限定されず、数10～数百のものもある。もちろん少ないものもあり得る。

[0066] このCMUTにおいても、基板から保護絶縁膜までの膜構成は、図3或いは図14に示す膜構成と同様であり、実施例1、2と同様の製造方法によって製造することができる。

[0067] 以上、CMUTの実施形態（第一の実施形態）について説明したように、本実施形態によれば、CMUTの特性に影響を与えることなく、効果的に基板の反りを抑制することができる。これにより、CMUT製造時において基

板の吸着不良やプロセス処理の不具合を解消するとともに、超音波装置へのCMUT組み立て時におけるチップ割れなどの問題を解消することができる。

[0068] <第二の実施形態>

本発明の第二の実施形態は、上述したように、基板の、CMUTが設けられる領域以外の領域に、基板の反りを防止する層（構造）を設けるものであり、この構造が設けられる領域は、基板から個々のCMUT或いはCMUTチップを切り出したあとのCMUTには残留しない領域である。従ってこの特徴は、CMUTの製造方法に現れる。

[0069] 即ち、本実施形態のCMUTの製造方法は、基板上の所定の領域（以下、チップ領域という）に、第一導電膜、第一絶縁膜、第二絶縁膜、第二導電膜及び第三絶縁膜を含む複数の層をパターニングによって形成し、複数の超音波トランスデューサアレイを製造する方法であって、前記パターニングと同じ工程において、前記基板上の、前記所定の領域を除く外側の領域（以下、オフチップ領域という）に、前記基板の反りを抑制する反り防止層を所定のパターンで形成することが特徴である。

[0070] 基板上のチップ領域とオフチップ領域の配置例を図17に示す。この配置例では、基板1700は円形であり、チップ領域1701は基板の円にほぼ内接する矩形の領域であり、この領域に複数のCMUTチップ2000が形成される。CMUTチップ2000は、例えば図16に示したような、CMUT素子が二次元方向に多数配列したアレイとCMUT素子に給電するパッド開口部などを備えている。各CMUTは、図1や図3に示したような膜構成を持つ。オフチップ領域1702は、CMUTチップ2000を配列方向に増やした時に、CMUTチップ2000が完全な形で形成することができない領域であり、チップ領域1701の外側の領域である。

[0071] 基板1700のチップ領域1701に、CMUTチップを構成する各膜を形成した場合、基板1700は、図18において細線で示すように、チップ領域1701とオフチップ領域1702とで反りの曲率が異なり、オフチッ

プ領域 1702 で局所的に基板の反りが増大する。このような局所的な基板の変形は、特に、基板を製造装置のステージへ吸着する際に吸着できなかったり破損を招く可能性がある。

[0072] 本実施形態は、このオフチップ領域に反り防止構造を設けることにより、局所的に増大する反りを抑制する。反り防止構造は、例えば、CMUTと共通する層構成を有する積層膜であることが好ましく、パターンは、CMUTのパターンと同一のパターン、大きさの異なる複数のパターン、互いに独立した複数の区分に分割されたパターンなど種々の形態が採りえる。

[0073] 反り防止構造を、CMUTと共通する層構成を有するパターンで形成する場合には、オフチップ領域に所定のパターニングを行って成膜することを追加するだけで、第一実施例で説明したCMUTの製造工程で、CMUTの製造と反り防止構造の製造を同時に行うことができる。従って製造方法の工程は図5～図13に示した工程と同様であるので、その説明は省略し、以下、パターンの異なる各実施例を説明する。

[0074] <<第四実施例>>

本実施例は、チップ領域1701のパターンを、オフチップ領域1702にも延長して用いることが特徴である。

[0075] 本実施例において、CMUTチップが配列された基板の上面図を図19に示す。図示する例では、基板1700上のチップ領域1701に、横8列、縦2列のCMUTチップ2000が形成されている。基板1700上のその他の部分はオフチップ領域1702であり、このオフチップ領域1702を含む外側に、チップとしては基板からはみ出してしまうが、ダミーチップとして、CMUTチップと同じ構造のチップを作製する領域（ダミーチップ領域）1705を設ける。ダミーチップ領域1705（図中、一点鎖線で囲った領域）は、その領域内に基板1700が収まる最小限の大きさの領域であり、その中にCMUTチップのパターンと同じ配列を含む。

[0076] ダミーチップとして作製されるチップは、基板を有しないか、基板があってもパターンの一部が欠けたチップである。しかし、基板1700上には連

続したチップの層構造が形成されるため、図18に太線で示すように、チップ領域1701とオフチップ領域1702とで基板1700の反りは連続性があり、局所的な変形を防止することができる。

[0077] 本実施例は、CMUTのパターンの領域を広げるだけで、通常のCMUT製造工程に変更を加えることなく容易に基板の変形を防止することができる。

[0078] <<第五実施例>>

本実施例は、CMUTチップと同じ構造のダミーチップ領域を設けて、ダミーチップを作製することは第四実施例と同じであるが、ダミーチップ領域を基板のオフチップ領域1702内に限定したことが特徴である。

[0079] 即ち、図20に示すように、チップ領域1701の周囲に、基板1700の端部と重ならないように、大きさの異なるダミーチップを配置したダミーチップ領域1705を設ける。本実施例は、ダミーチップ領域を基板の内側にするために、オフチップ領域の形状に合わせてダミーチップの大きさを変える必要があるので、第四実施例に比べ、ダミーチップをパターニングする際のリソグラフィー工程が煩雑になるが、次のような利点がある。

[0080] すなわち、CMUTと同じ構造を持つダミーチップは、CMUTと同じ空洞部を有しているため、第四実施例のように基板の端部に重なる位置にダミーチップがあると、ダミーチップの空洞部が基板1700の端部と重なる可能性がある。CMUTの製造工程において、基板を搬送するカセットやハンドリングするピンセットが基板端部に接触し、製造工程の途中で空洞上のメンブレンが剥がれる可能性がある。剥がれたメンブレンの破片は基板上に残留し、その後の製造工程で異物となり、CMUTのチップの歩留まりを低下させる原因となる。本実施例は、ダミーチップ領域を基板の内側に限定したことにより、この問題を解消している。

[0081] 本実施例によれば、基板端部でのメンブレンの剥がれを抑制できる。またオフチップ領域1702の中で、ダミーチップが配列されない領域は少ないため、その領域の基板の反りへの影響も最小限に留めることができる。

[0082] なお第四実施例及び第五実施例においても、CMUTの層構成として、第一実施形態の層構成即ち下部電極と基板の間に基板の反りを調整する反り防止膜（シリコン窒化膜）を挿入する構成を組み合わせることが可能であり、それによりさらに基板の反りを抑制できることは言うまでもない。

[0083] <<第六実施例>>

本実施例は、CMUTチップが配置されていない基板上の領域において、絶縁膜にパターニングを行うことで、ウェハの反りの抑制を実現している。即ち、本実施例の反り防止構造は、絶縁膜を独立した複数の区分に分割したパターンで構成される。

[0084] 本実施例の、CMUTチップが配列された基板の上面図を図21に示す。図21においても、図19と同じ要素は同じ符号で示し、重複する説明は省略する。また図21に示すCMUTチップが配列された基板の一部1710について、上面図と断面図をそれぞれ図22、図23に示す。

[0085] 図21に示すように、本実施例でもチップ領域1701の周囲に所定のパターンの反り防止構造が設けられる。所定のパターンが形成される領域（ここではダミーチップ領域という）1705は、基板の端部を含む外側の領域を含み、個々のダミーチップ1706は、部分1710の拡大図である図22及び図23に示すように、概ね四角形の区画1712を敷き詰めたパターンを持つ。概四角形の区画からなるパターンは、積層した絶縁膜をパターニングによって分割して形成されている。

[0086] 即ち、このパターンは、第一実施形態で説明したCMUTの製造工程において、オフチップ領域には下部及び上部電極を形成せずに、第一絶縁膜から保護絶縁膜までを成膜した後（図13）、次のパッド開口部を形成するための工程（図14）で作製される。即ちパッド開口部を形成するリソグラフィの際に、概四角形のパターンを持ったホトマスクを使用してリソグラフィによりダミーチップ領域にパターンを形成し、パッド開口部を形成するドライエッチング工程の際に、ダミーチップ領域のパターンも同時にドライエッチングすることで分割された絶縁膜の構造を形成する。

[0087] ダミーチップ領域の絶縁膜をパターニングにより分割することで、絶縁膜の応力を開放し、ダミーチップ領域の絶縁膜の応力による基板の反りを抑制することができる。パターンの間隔は、限定されるものではないが、パターンの寸法（四角形の構造と構造との間隔）を絶縁膜の厚さ（四角形の構造の高さ）の2倍以下にすることにより、より効果的に絶縁膜の応力を開放でき、基板の反りを抑制できる。また図では四角形のパターンを示したが、円形や六角形など任意の形状とすることができ、また個々の構造が独立したパターンではなく、線条のものや網目状のパターンもあり得る。

[0088] 本実施例によれば、ダミーチップ領域にCMUTと共通する膜構成のパターンを形成することにより、上述した第四実施例及び第五実施例と同様に、基板の局所的な変形を防止することができる。また共通する膜構成ではあるが、ダミーチップは空洞部を有していないので、空洞部と基板とが重なることによる空洞部の破損やダストの発生などの問題、空洞部と基板とが重ならないようにするため製造工程が煩雑になるという問題がなく、通常の製造工程を大幅に変更することなく、基板の反り防止を図ることができる。

[0089] なおパターニングする絶縁膜は、CMUTと共通する膜が含まれていればよく、必ずしも同一の膜構成とする必要はない。少なくとも上部電極より上層の膜、絶縁膜207、209をパターニングすることが好ましい。

[0090] 以上、本発明の第二の実施形態の各実施例（第四実施例～第六実施例）を説明したが、これら実施例においても、CMUTの層構成として、第一の実施形態の層構成即ち下部電極と基板の間に基板の反りを調整するシリコン窒化膜を挿入する構成を組み合わせることが可能であり、それによりさらに基板の反りを抑制できることは言うまでもない。

[0091] <第三の実施形態>

最後に、本発明の超音波検査装置の実施形態を説明する。

本実施形態の超音波検査装置は 超音波トランスデューサを内蔵する超音波探触子と、前記超音波探触子に超音波信号を送信するとともに前記超音波探触子が検出した超音波信号を受信する超音波送受信回路と、前記超音波送

受信回路が受信した超音波信号を用いて画像を作成する画像作成部とを備え、前記超音波探触子として、基板と、前記基板の上に形成された第一導電膜と、前記第一導電膜の上に形成された第一絶縁膜及び第二絶縁膜と、前記第一絶縁膜と第二絶縁膜との間に設けられた空洞部と、前記第二絶縁膜の上に形成された第二導電膜と、前記第二導電膜を覆う第三絶縁膜と、前記基板と前記第一導電膜との間に配置され、前記基板の反りを防止する反り防止層と、を備えた超音波探触子を用いたものである。

[0092] 図24を参照して、本実施形態の超音波検査装置の一構成例と動作を説明する。

図24に示すように、超音波検査装置は、超音波検査装置本体2401と、超音波探触子2402で構成され、超音波検査装置本体2401は、送受分離部2403、送信部2404、バイアス部2405、受信部2406、整相加算部2407、画像処理部2408、表示部2409、制御部2410、操作部2411から構成される。

[0093] 超音波探触子2402は、被検体に接触させて被検体との間で超音波を送受波する装置であり、上述した各実施例の製法で製造されたCMUTを用いて作製される。超音波探触子2402の形態は、検査対象によって種々のものがあるが、基本的な構造として、振動子アレイ、それを支持するバッキング層、振動子アレイに電氣的に接続されるフレキシブルプリント基板、振動子アレイの前面（被検体との接触面側）に配置される音響レンズなどを備えている。振動子アレイは、多数の振動子を二次元方向に配列したものであり、本実施形態では図16に示すようなCMUTチップが用いられる。

[0094] 超音波探触子2402に内蔵されるCMUTは、送受分離部2403と電氣的に接続される。送受分離部2403は、超音波の送信時には送信部2404からの駆動信号を超音波探触子2402へ渡し、受信時には超音波探触子2402から受信信号を受信部2406へ渡すよう送信と受信とを切換、分離する。

[0095] 送信時には、送信部2404及びバイアス部2405が、超音波探触子2

４０２に駆動信号を供給し、これにより超音波探触子２４０２から超音波が被検体に送波される。受信時には、被検体からの反射エコー信号が超音波探触子２４０２により受波されると、受信部２４０６が、超音波探触子２４０２から出力される反射エコー信号を受信する。受信部２４０６は、さらに、受信した反射エコー信号に対してアナログデジタル変換等の処理を行う。整相加算部２４０７は、受信された反射エコー信号を整相加算し、画像処理部２４０８に渡す。画像処理部２４０８は、整相加算された反射エコー信号に基づいて検査画像を構成し、表示部２４０９が、画像処理された検査画像を表示する。

[0096] これら各部の動作は、制御部２４１０により制御され、超音波探触子２４０２による超音波の送受信が行われる。検査の条件やパラメータ、制御のための指令は、トラックボールやキーボードやマウス等の入力機器からなる操作部２４１１を介して制御部２４１０に入力される。

[0097] 本実施形態の超音波検査装置は、超音波探触子に、基板の反りが抑制され且つ安定した動作が確保されたCMUTを採用しているので、個々の振動子の動作が均一で安定した出力が得られ、これにより高品質の検査画像を得ることができる。

[0098] なお本実施形態の超音波検査装置としては、人や動物を対象とする超音波診断装置の他、構造物の内部検査装置など種々の検査装置に適用することができる。

符号の説明

[0099] ２０１、１７００・・・基板、２０２・・・下部電極、２０３・・・第一絶縁膜、２０４・・・空洞部、２０５・・・第二絶縁膜、２０６・・・上部電極、２０７・・・第三絶縁膜、２０８・・・エッチング穴、２０９・・・保護絶縁膜、２１０、２１１・・・パッド開口部、２１３・・・反り防止膜、２１５・・・第四絶縁膜、１７０１・・・チップ領域、１７０２・・・オフチップ領域、１７０５・・・ダミーチップ領域、１７０６・・・ダミーチップ、１７１０・・・CMUTチップが形成された基板の一部、１７１２・

・ ・ ダミーチップのパターン、 2 0 0 0 ・ ・ ・ CMUTチップ、 2 4 0 1 ・
・ ・ 超音波検査装置本体、 2 4 0 2 ・ ・ ・ 超音波探触子、 2 4 0 3 ・ ・ ・ 送
受分離部、 2 4 0 4 ・ ・ ・ 送信部、 2 4 0 5 ・ ・ ・ バイアス部、 2 4 0 6 ・
・ ・ 受信部、 2 4 0 7 ・ ・ ・ 整相加算部、 2 4 0 8 ・ ・ ・ 画像処理部、 2 4
0 9 ・ ・ ・ 表示部、 2 4 1 0 ・ ・ ・ 制御部、 2 4 1 1 ・ ・ ・ 操作部

請求の範囲

- [請求項1] 基板と、前記基板の上に形成された第一導電膜と、前記第一導電膜の上に形成された第一絶縁膜及び第二絶縁膜と、前記第一絶縁膜と第二絶縁膜との間に設けられた空洞部と、前記第二絶縁膜の上に形成された第二導電膜と、前記第二導電膜を覆う第三絶縁膜と、を備え、
前記基板と前記第一導電膜との間に、前記基板の反りを防止する反り防止層を設けたことを特徴とする超音波トランスデューサ。
- [請求項2] 請求項1に記載の超音波トランスデューサであって、
前記基板側を下側、前記第三絶縁膜側を上側とするとき、
前記反り防止層は、前記第一絶縁膜より上側にある層で構成されるメンブレンの残留応力を打ち消す方向の応力を発生する材料からなる膜を含むことを特徴とする超音波トランスデューサ。
- [請求項3] 請求項1又は2に記載の超音波トランスデューサであって、
前記第一及び第二絶縁膜はシリコン酸化膜で構成され、前記反り防止層はシリコン窒化膜を含むことを特徴とする超音波トランスデューサ。
- [請求項4] 請求項1又は2に記載の超音波トランスデューサであって、
前記第一導電膜と前記反り防止層との間に、第四絶縁膜を設けたことを特徴とする超音波トランスデューサ。
- [請求項5] 請求項4に記載の超音波トランスデューサであって、
前記反り防止層はシリコン窒化膜であり、前記第四絶縁膜はシリコン酸化膜であることを特徴とする超音波トランスデューサ。
- [請求項6] 基板上の所定の領域に、第一導電膜、第一絶縁膜、第二絶縁膜、第二導電膜及び第三絶縁膜を含む複数の層をパターニングによって形成し、複数の超音波トランスデューサを製造する方法であって、
前記パターニングと同じ工程において、前記基板上の、前記所定の領域を除く外側の領域に、前記基板の反りを抑制する反り防止層を所定のパターンで形成することを特徴とする超音波トランスデューサの

製造方法。

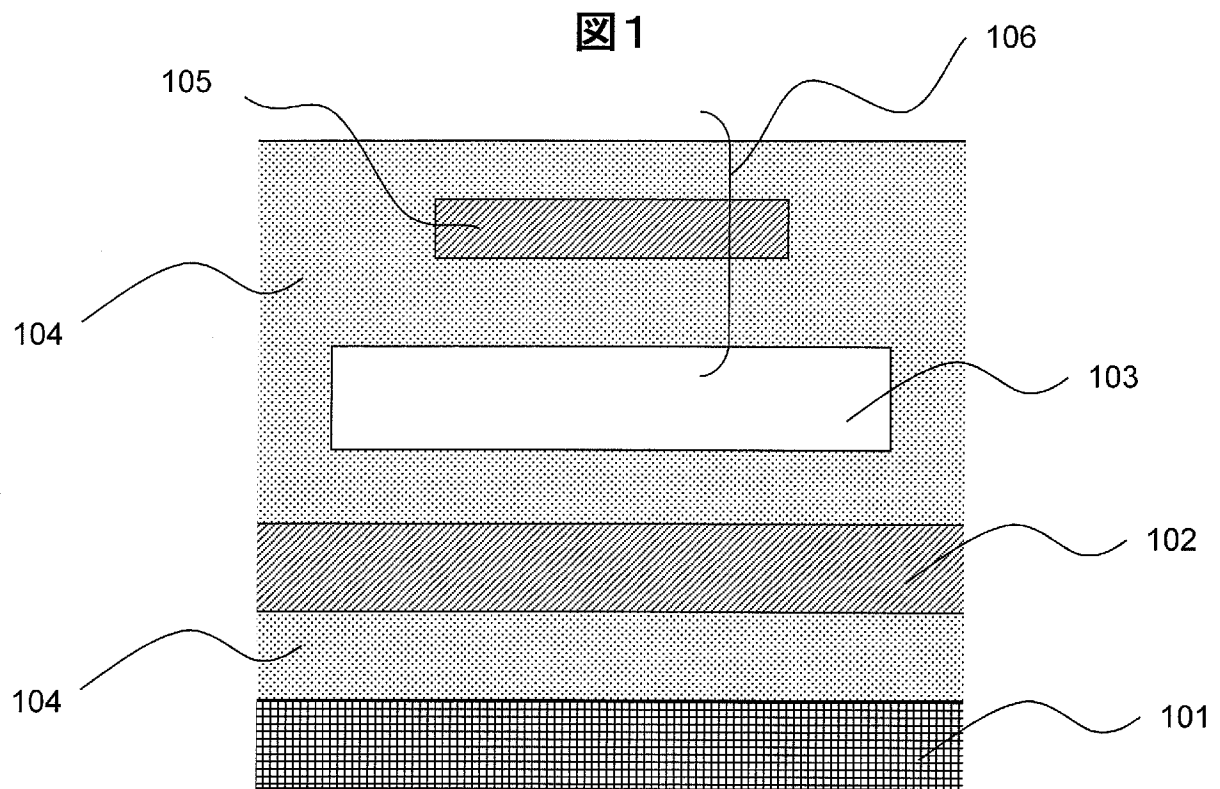
- [請求項7] 請求項6に記載の超音波トランスデューサの製造方法であって、
前記反り防止層は、超音波トランスデューサと共通する層構成を有する積層膜であることを特徴とする超音波トランスデューサの製造方法。
- [請求項8] 請求項7に記載の超音波トランスデューサの製造方法であって、
前記所定のパターンは、複数の超音波トランスデューサからなる超音波トランスデューサアレイのパターンと同一のパターンであることを特徴とする超音波トランスデューサの製造方法。
- [請求項9] 請求項7に記載の超音波トランスデューサの製造方法であって、
前記所定のパターンは、大きさの異なる複数のパターンから構成されていることを特徴とする超音波トランスデューサの製造方法。
- [請求項10] 請求項6に記載の超音波トランスデューサの製造方法であって、
前記所定のパターンは、前記反り防止層を互いに独立した複数の区分に分割するパターンであることを特徴とする超音波トランスデューサの製造方法。
- [請求項11] 請求項6に記載の超音波トランスデューサの製造方法であって、
前記基板は円形であって、前記所定の領域は前記円に内接する多角形であることを特徴とする超音波トランスデューサの製造方法。
- [請求項12] 基板と、前記基板の上に形成された第一導電膜と、前記第一導電膜の上に形成された第一絶縁膜及び第二絶縁膜と、前記第一絶縁膜と第二絶縁膜との間に設けられた空洞部と、前記第二絶縁膜の上に形成された第二導電膜と、前記第二導電膜を覆う第三絶縁膜と、を備えた超音波トランスデューサを複数配列してなる超音波トランスデューサアレイであって、請求項6に記載の製造方法で製造された超音波トランスデューサアレイ。
- [請求項13] 請求項12に記載の超音波トランスデューサアレイであって、
前記第一絶縁膜及び第二絶縁膜はシリコン酸化膜で構成され、前記

基板と前記第一導電膜との間に、シリコン窒化膜を含む反り防止層を有することを特徴とする超音波トランスデューサアレイ。

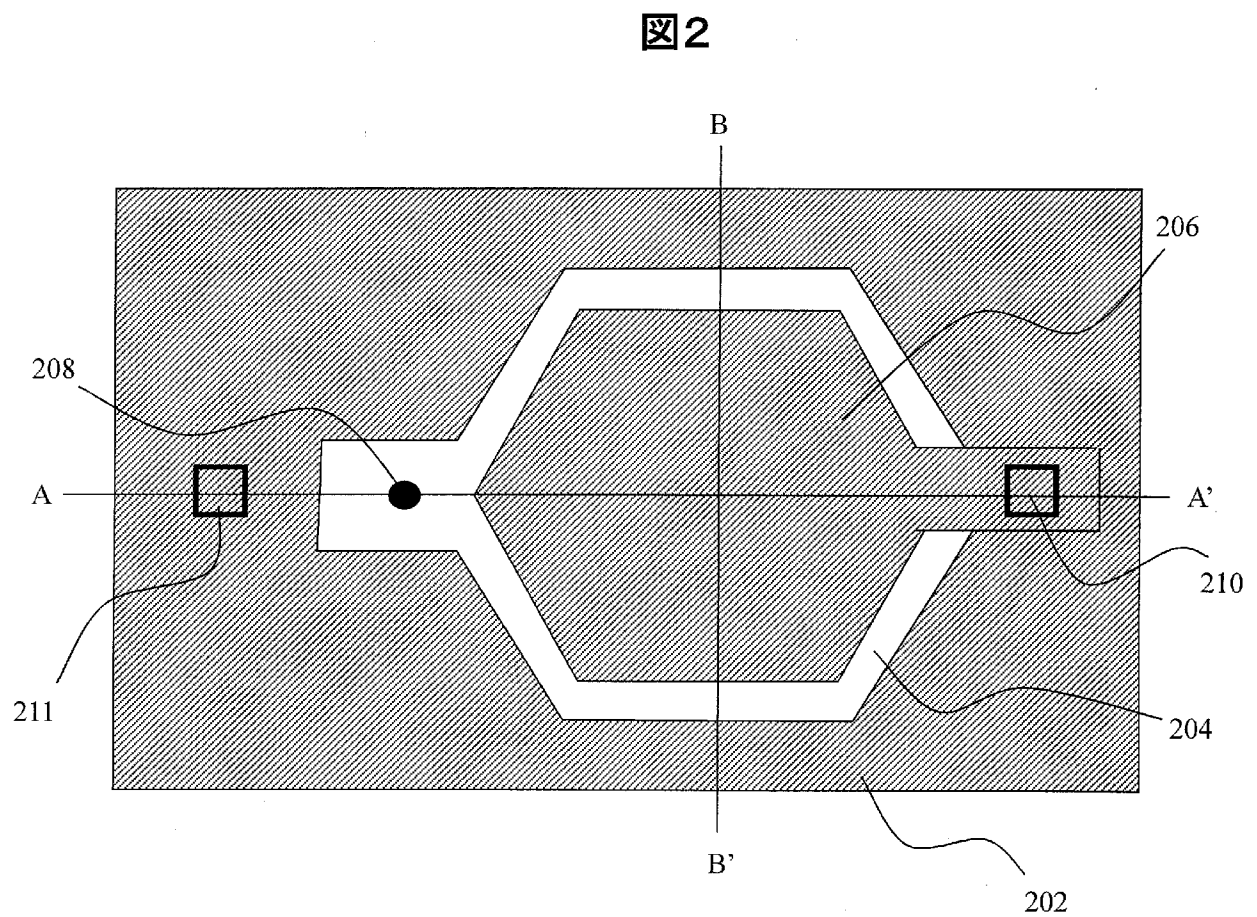
[請求項14] 請求項13に記載の超音波トランスデューサアレイであって、
前記反り防止層と前記第一導電膜との間に、さらに、シリコン酸化膜で構成される絶縁膜を含むことを特徴とする超音波トランスデューサアレイ。

[請求項15] 超音波トランスデューサを内蔵する超音波探触子と、前記超音波探触子に超音波信号を送信するとともに前記超音波探触子が検出した超音波信号を受信する超音波送受信回路と、前記超音波送受信回路が受信した超音波信号を用いて画像を作成する画像作成部とを備え、
前記超音波探触子が、基板と、前記基板の上に形成された第一導電膜と、前記第一導電膜の上に形成された第一絶縁膜及び第二絶縁膜と、前記第一絶縁膜と第二絶縁膜との間に設けられた空洞部と、前記第二絶縁膜の上に形成された第二導電膜と、前記第二導電膜を覆う第三絶縁膜と、前記基板と前記第一導電膜との間に配置され、前記基板の反りを防止する反り防止層と、を備えた超音波トランスデューサを内蔵する超音波探触子である超音波検査装置。

[図1]

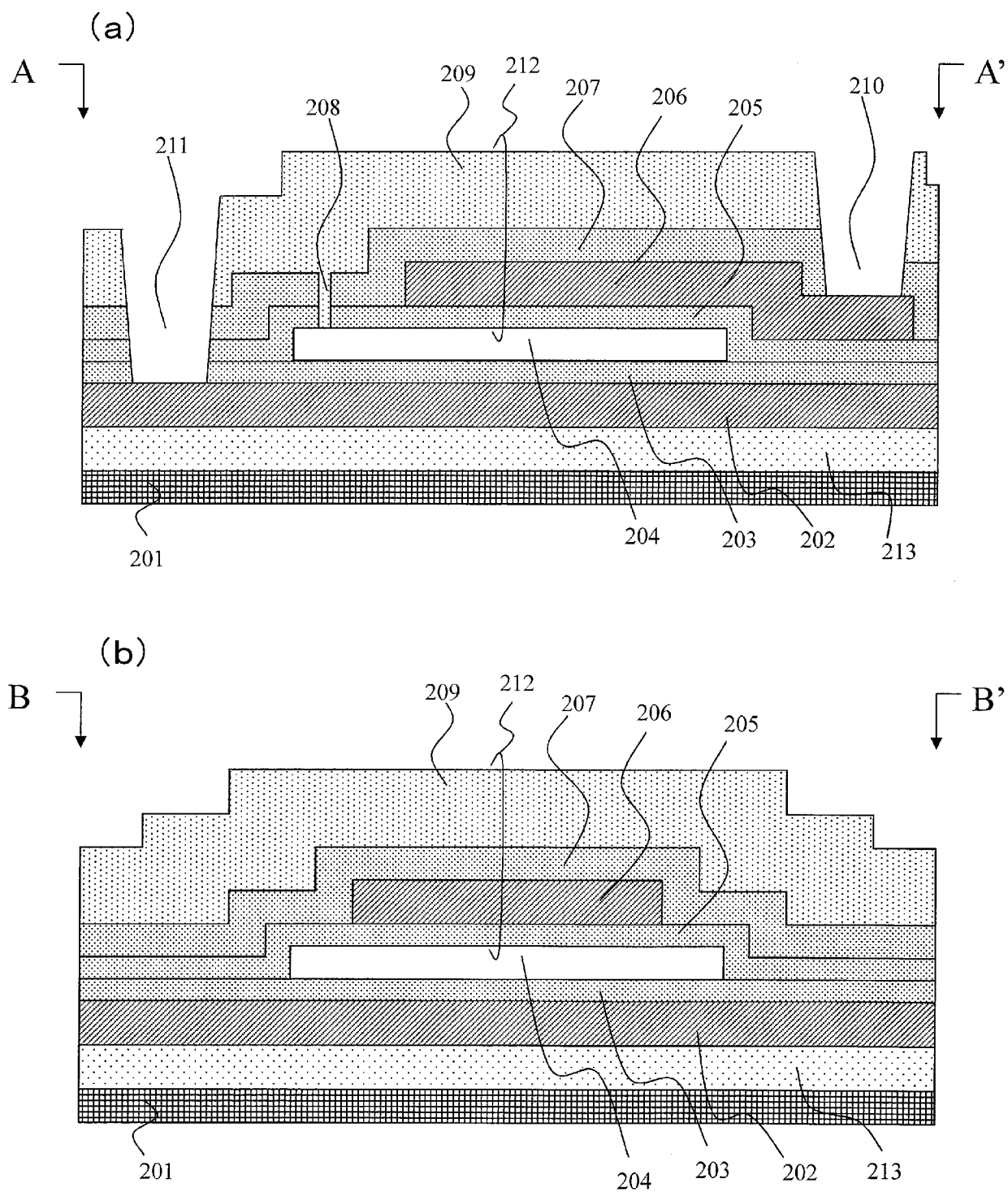


[図2]



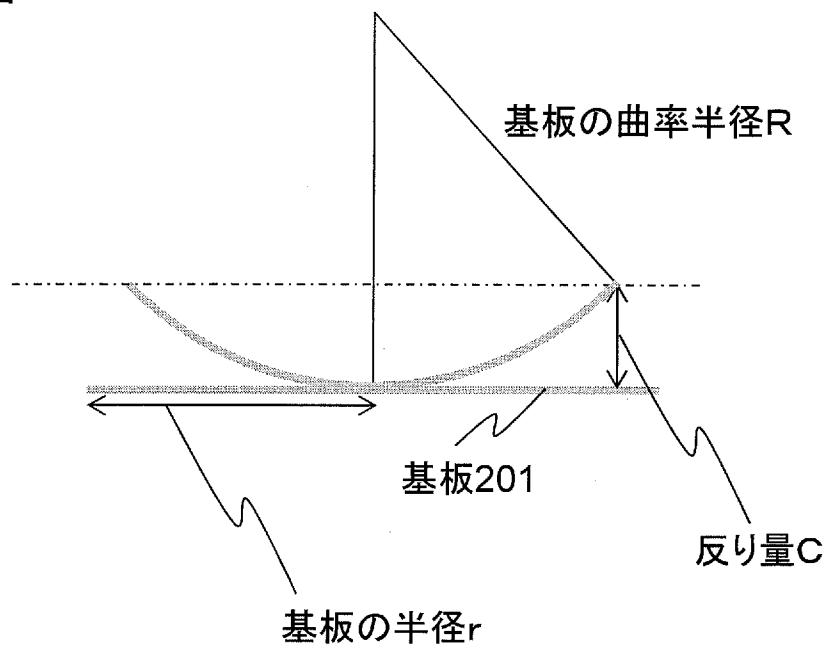
[図3]

図3



[図4]

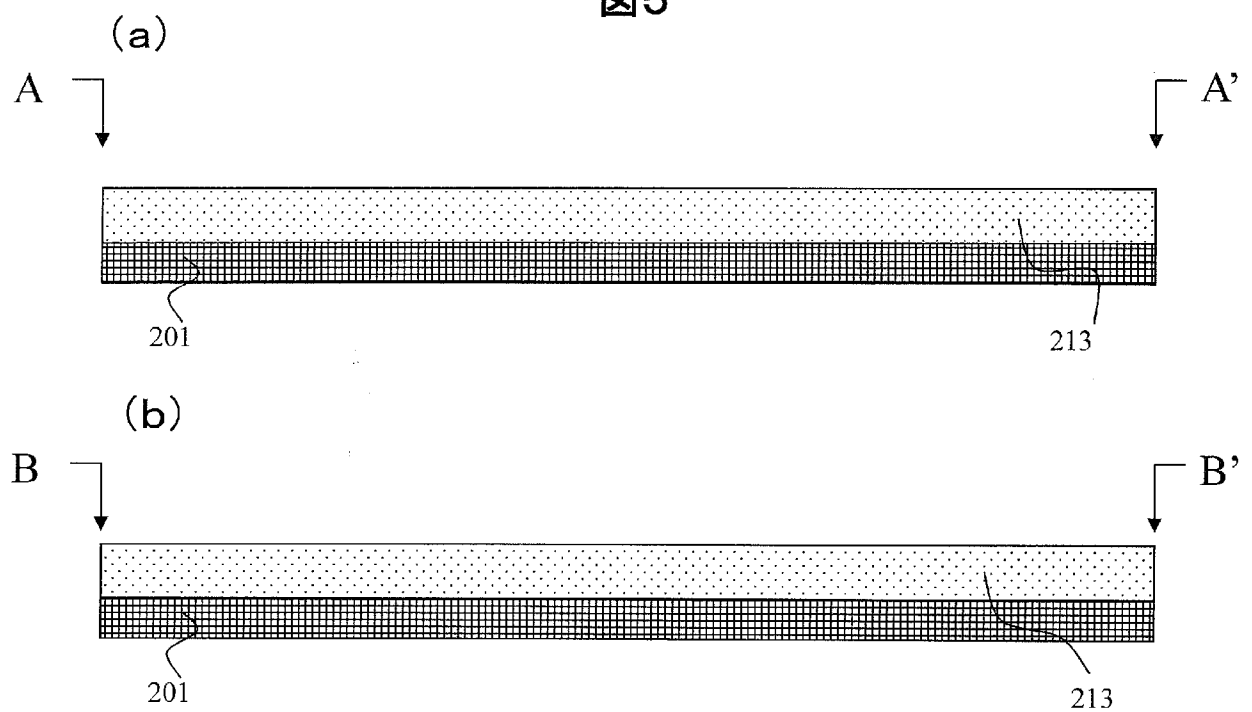
図4



$$\text{反り量}C = R(1 - \cos(r/R(\text{rad})))$$

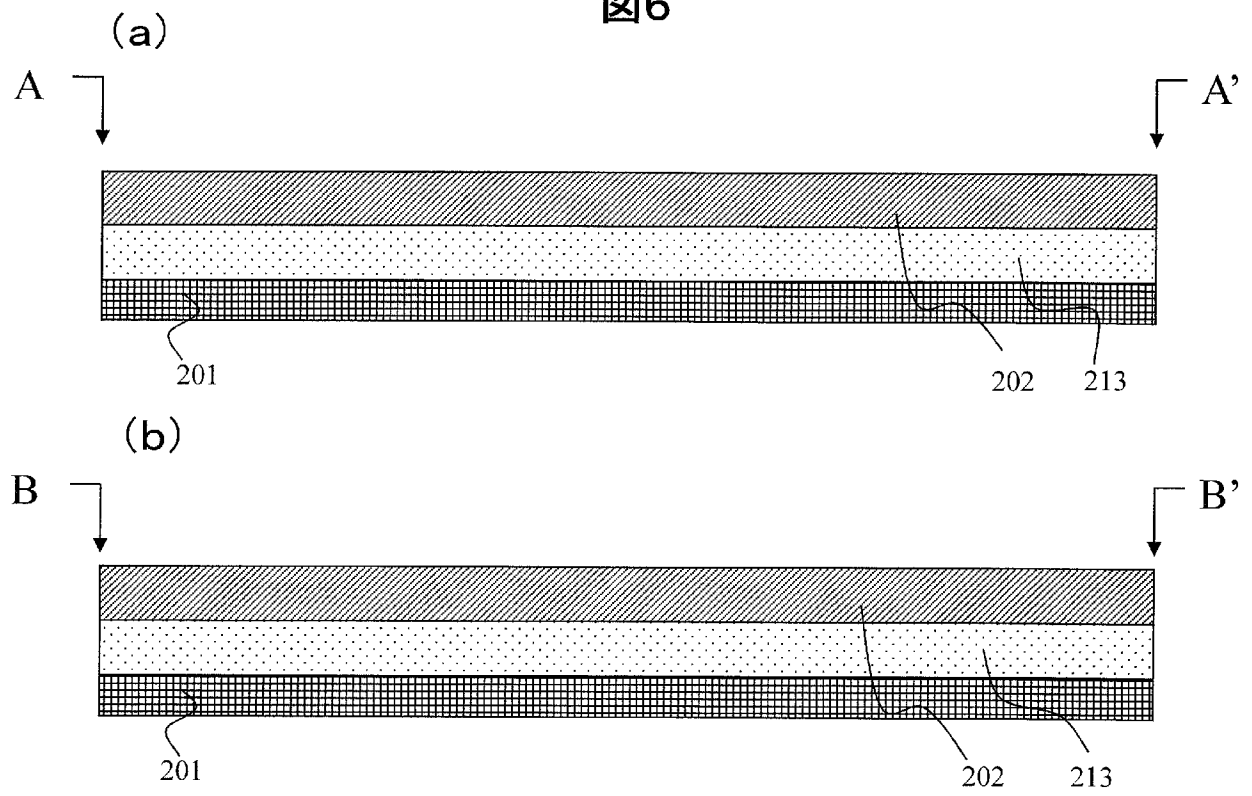
[図5]

図5



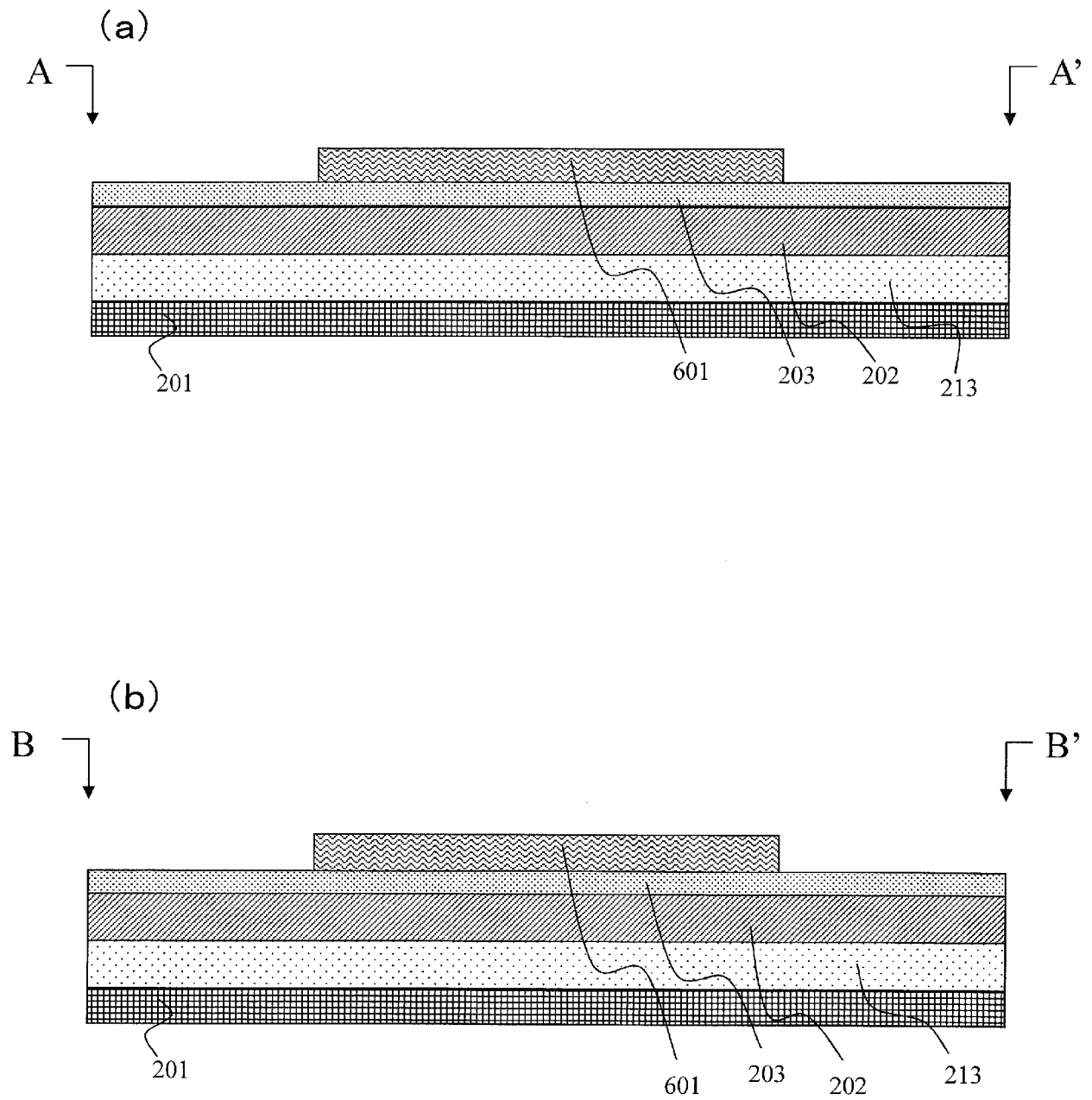
[図6]

図6



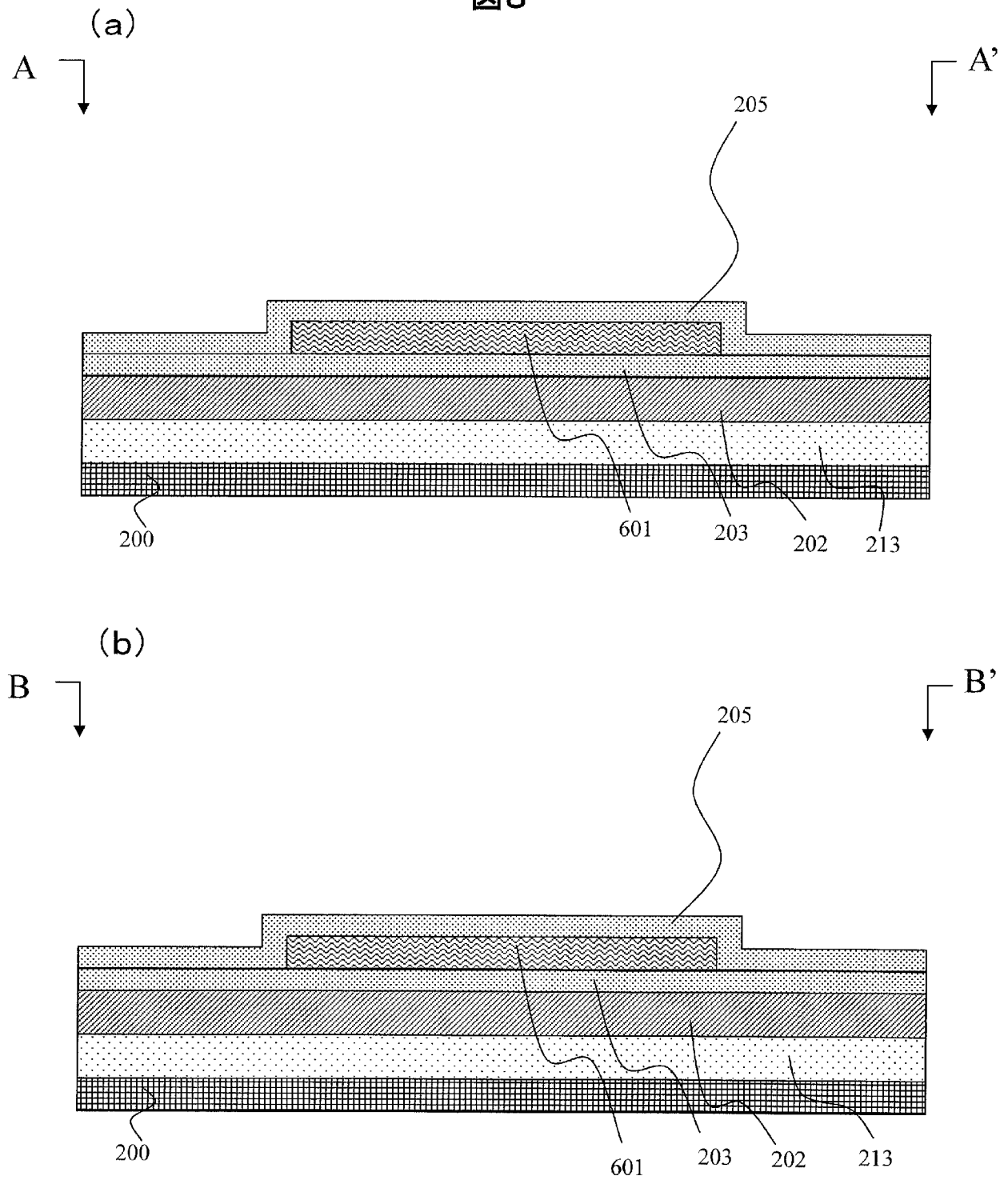
[図7]

図7



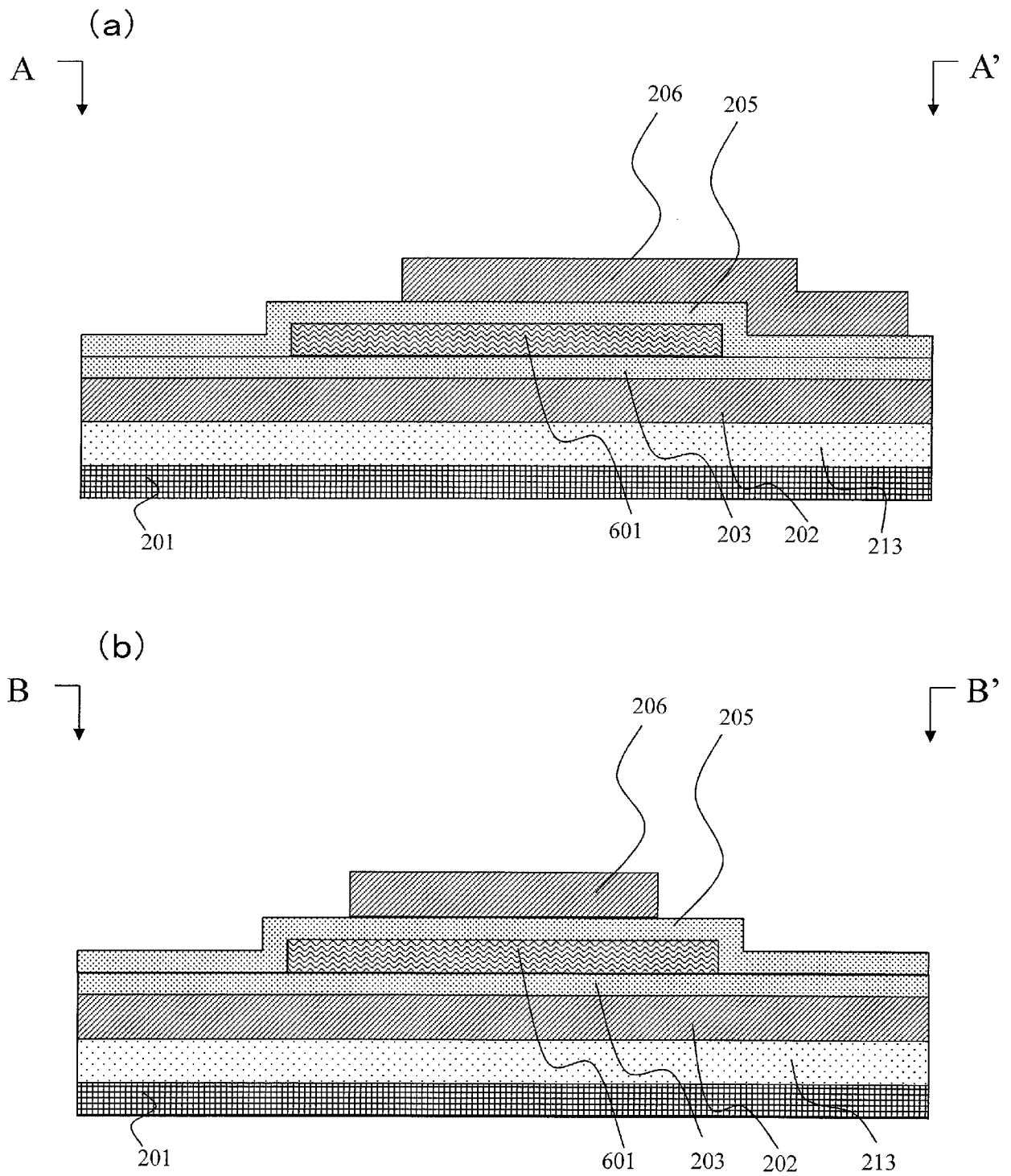
[図8]

図8



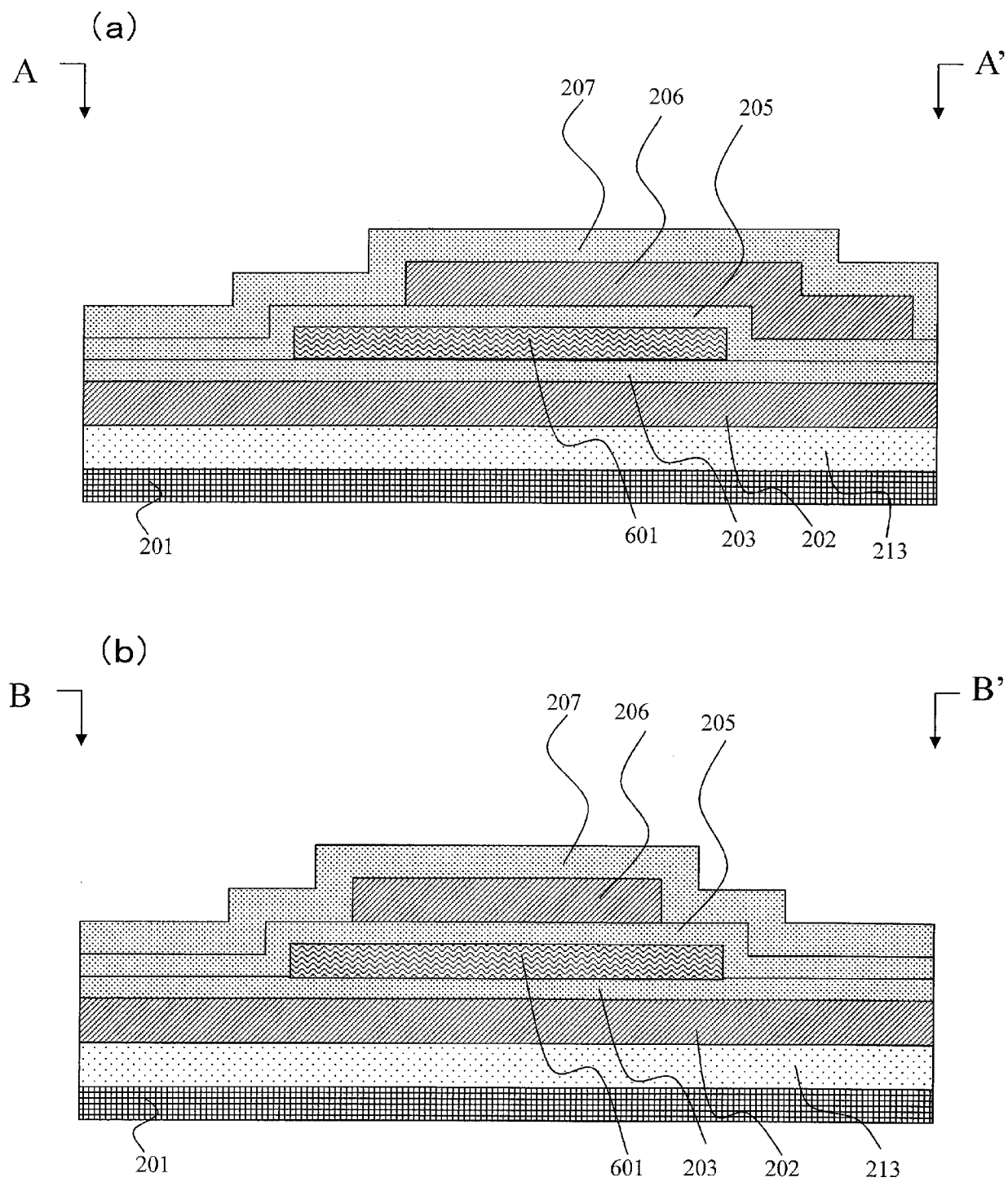
[図9]

図9



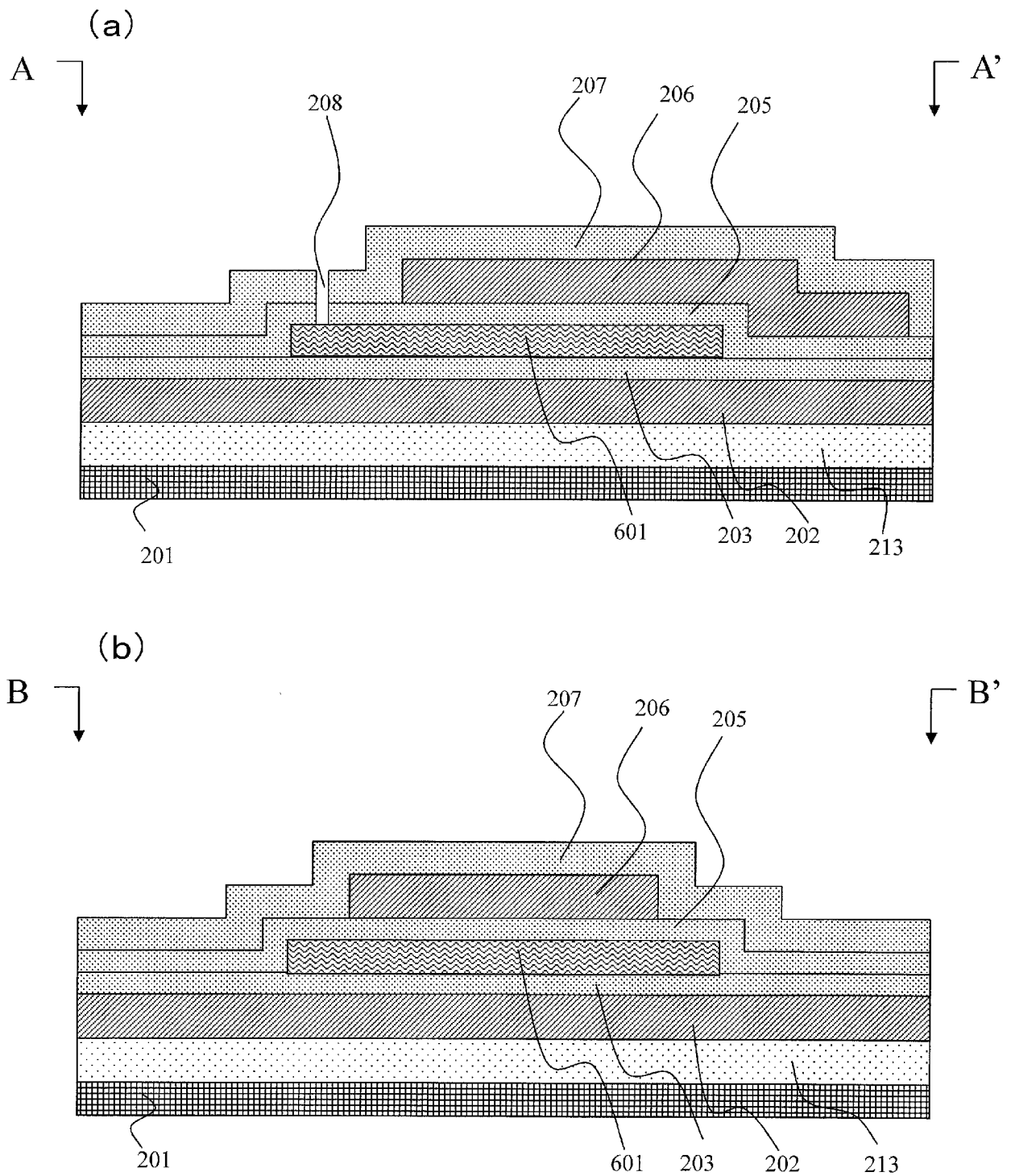
[図10]

図10



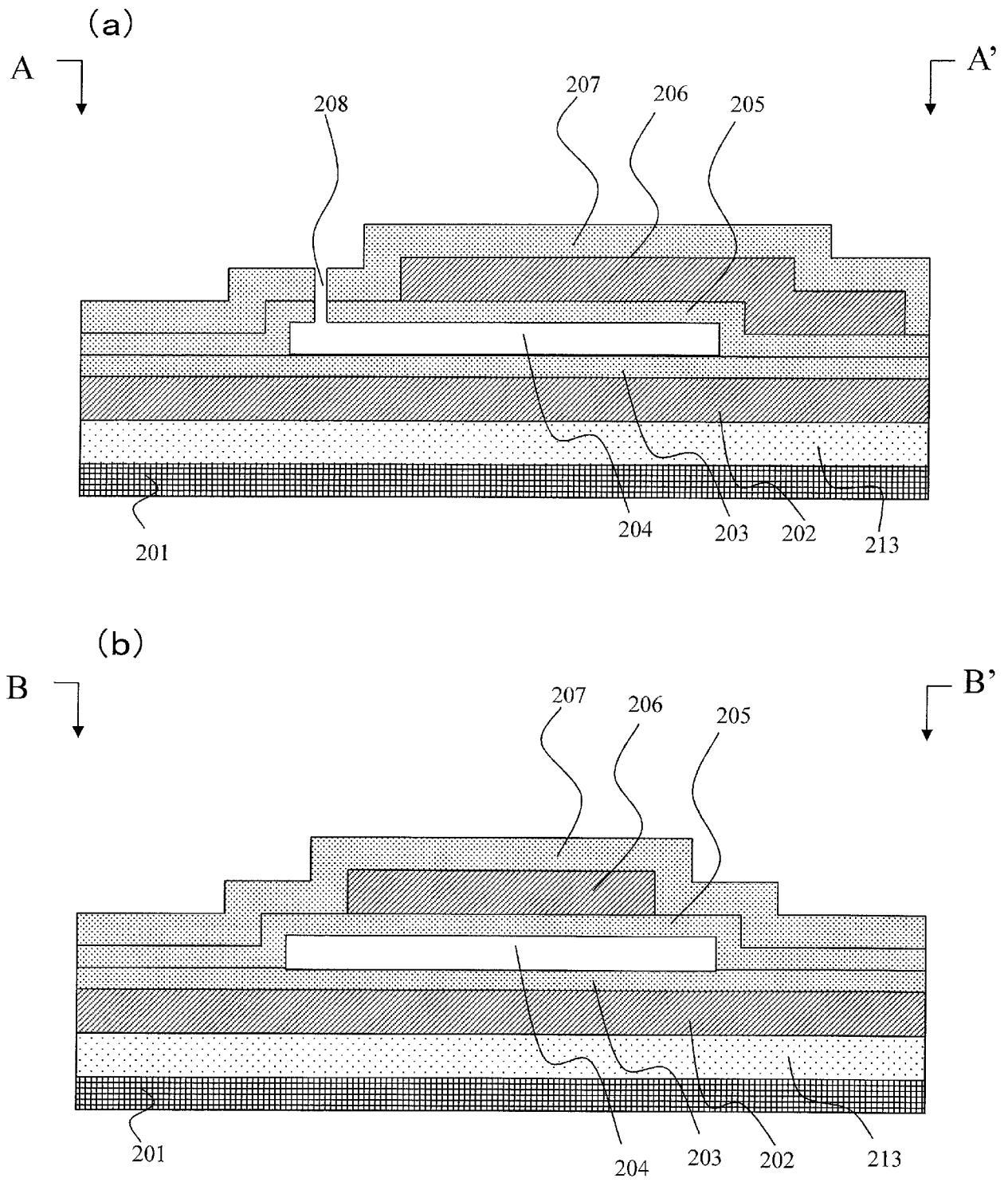
[図11]

図11



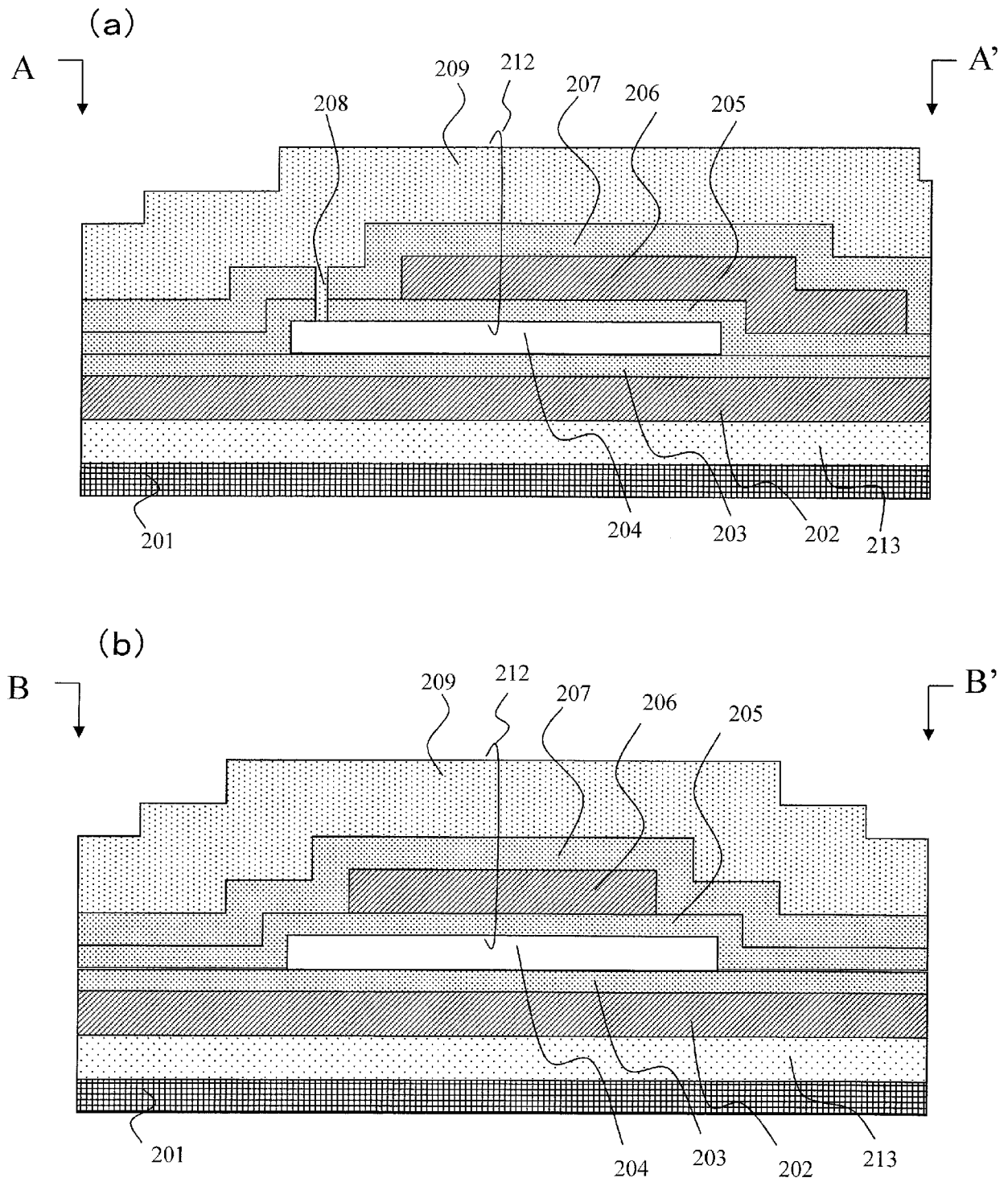
[図12]

図12



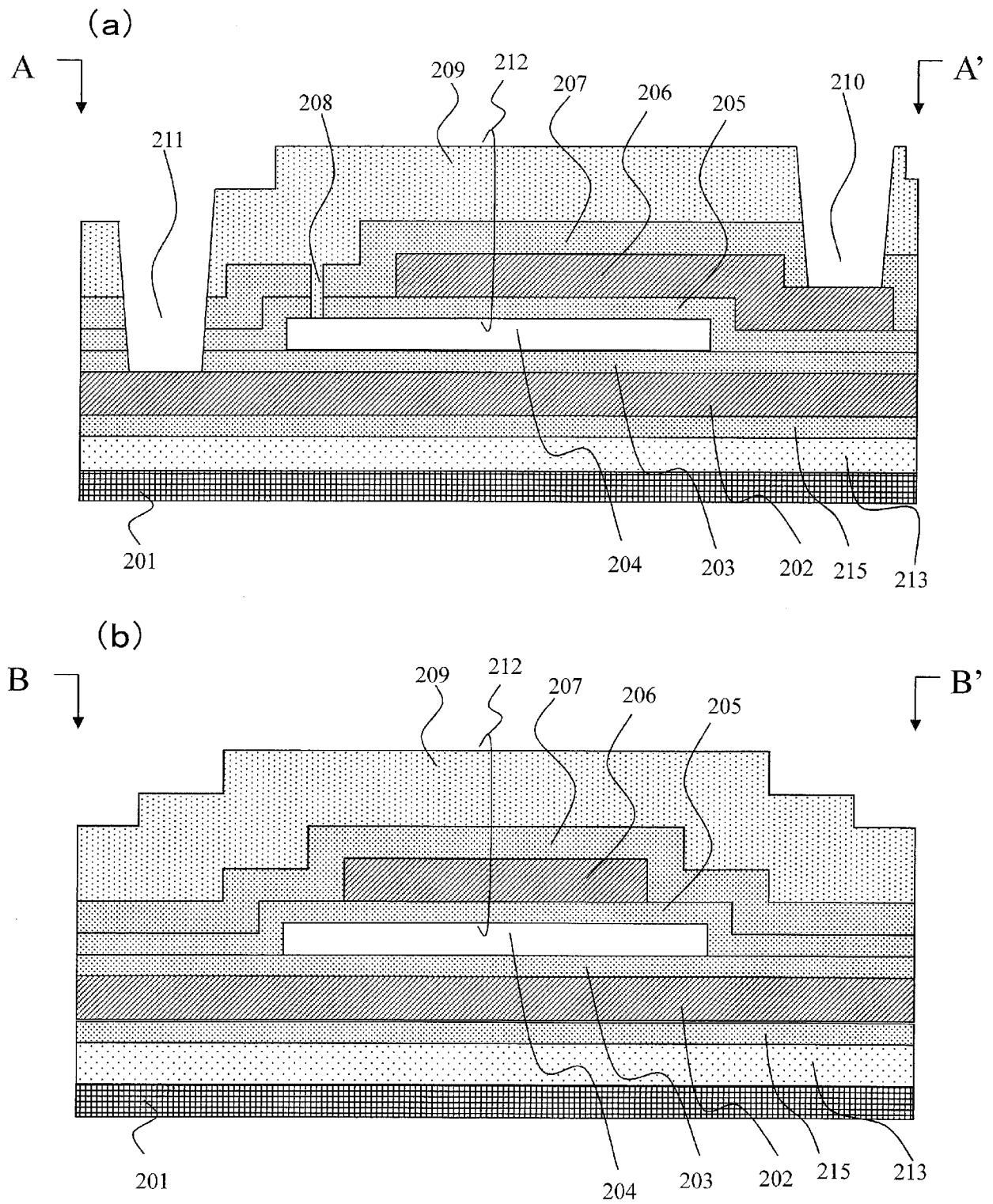
[図13]

図13



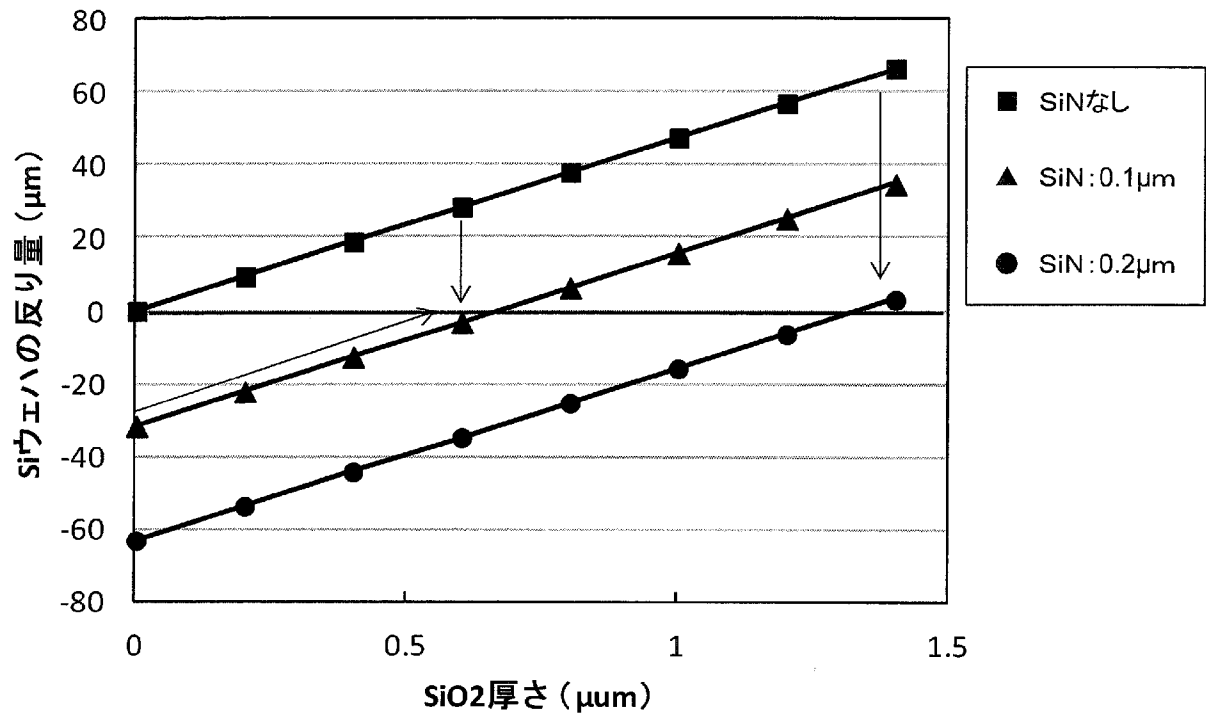
[図14]

図14



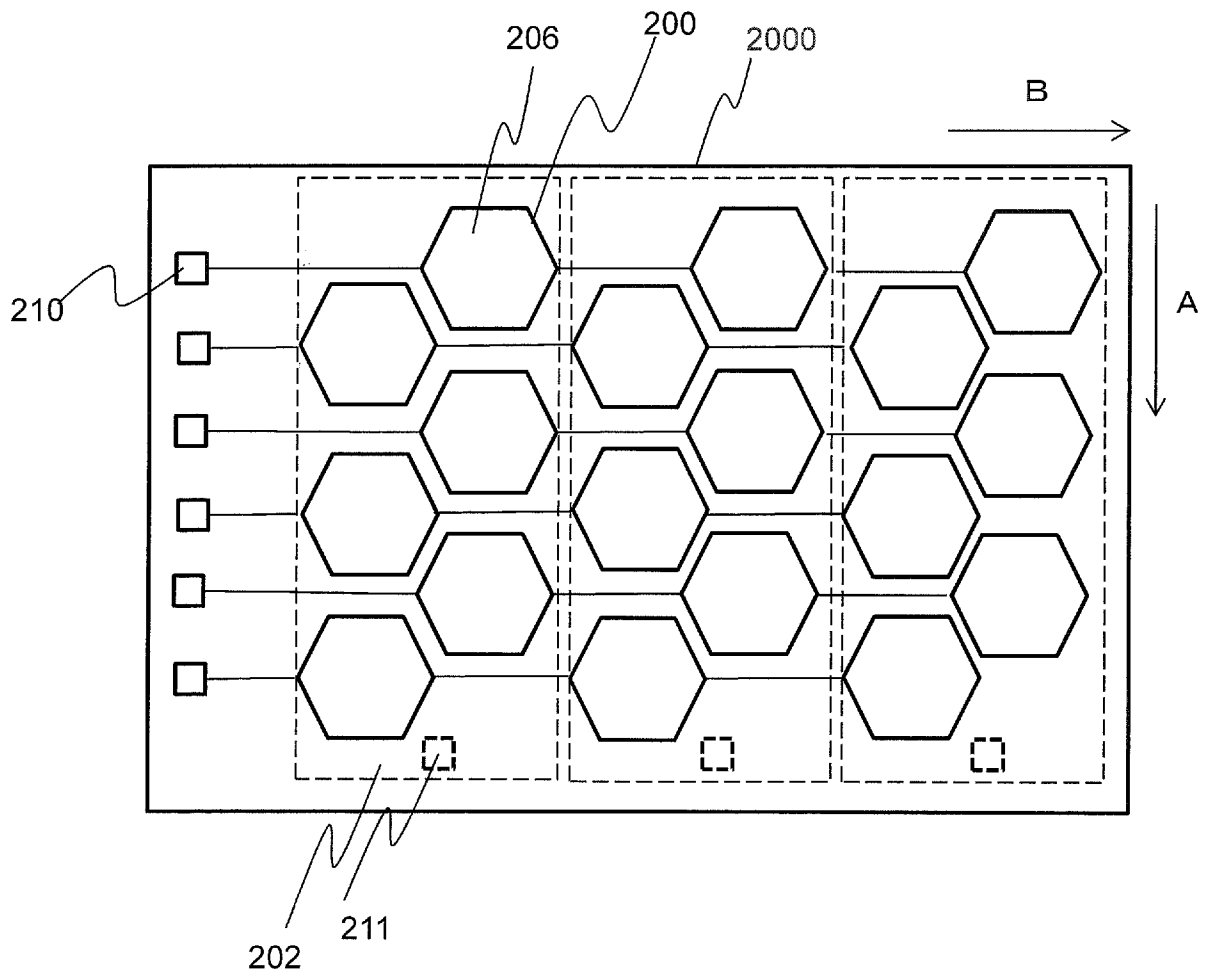
[図15]

図15



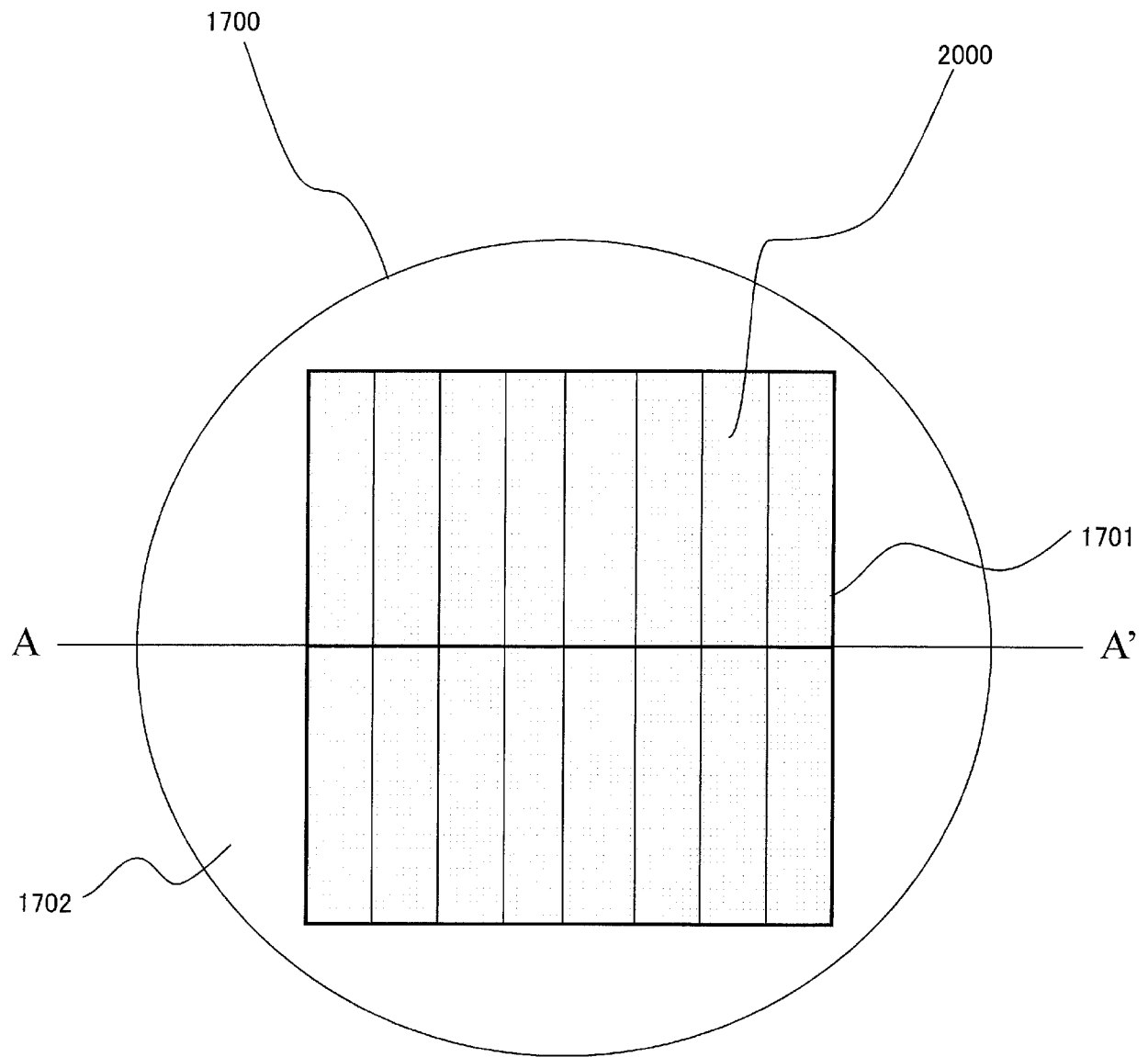
[図16]

図16



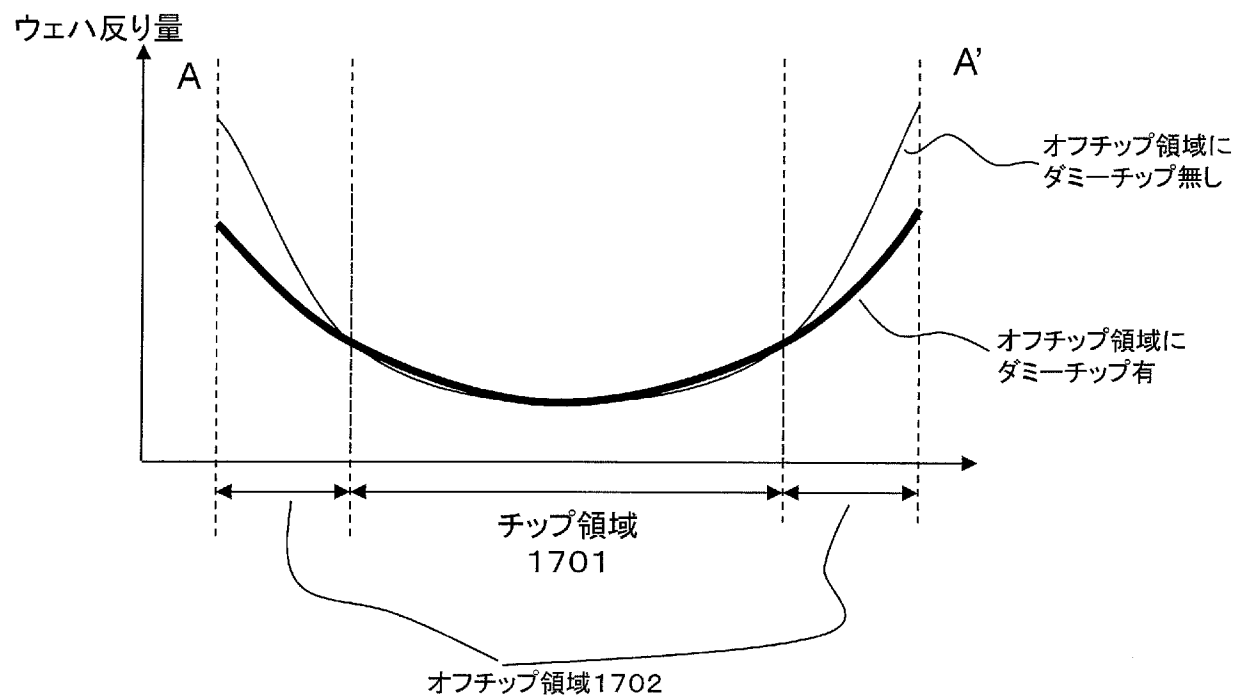
[図17]

図17



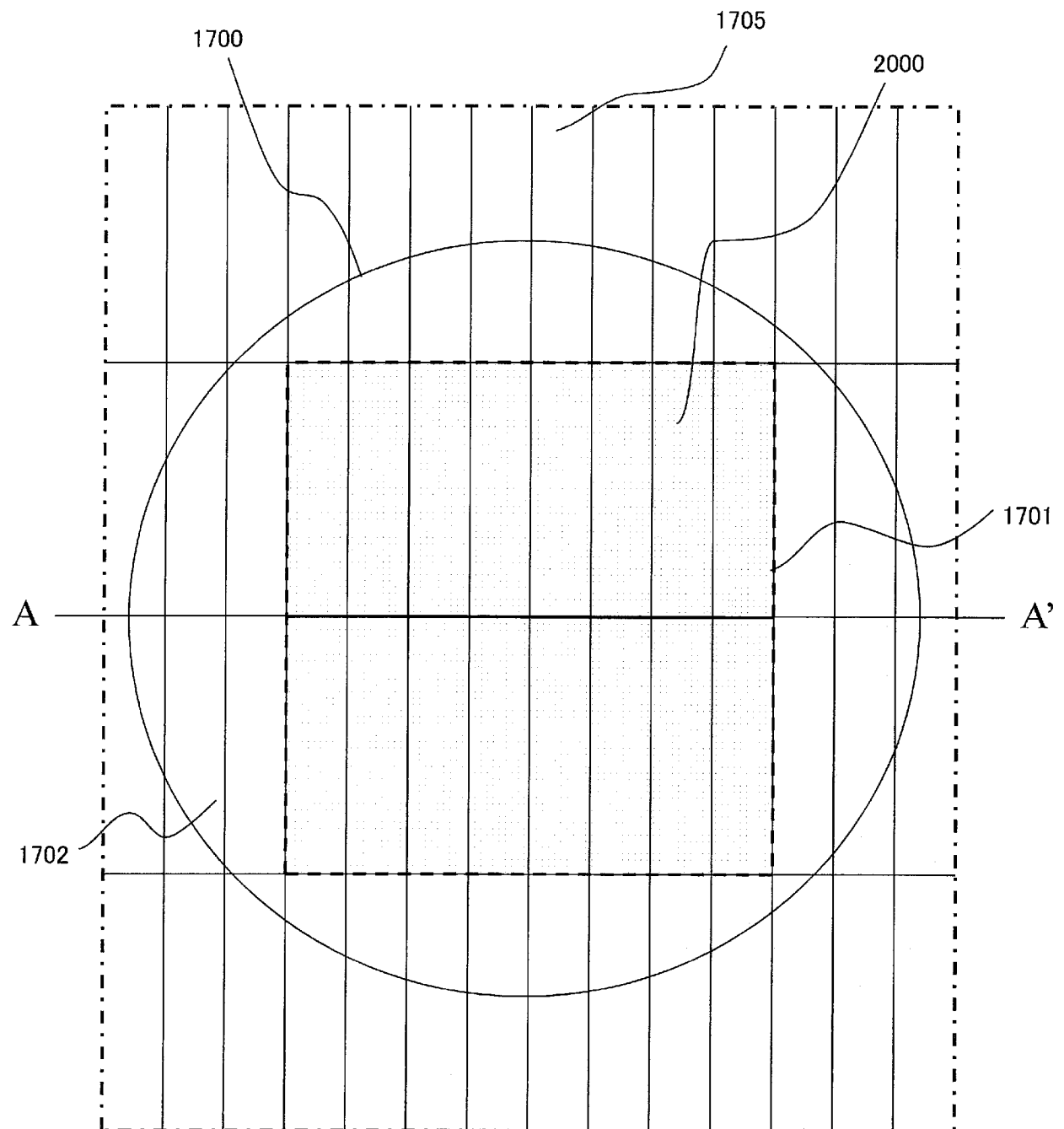
[図18]

図18



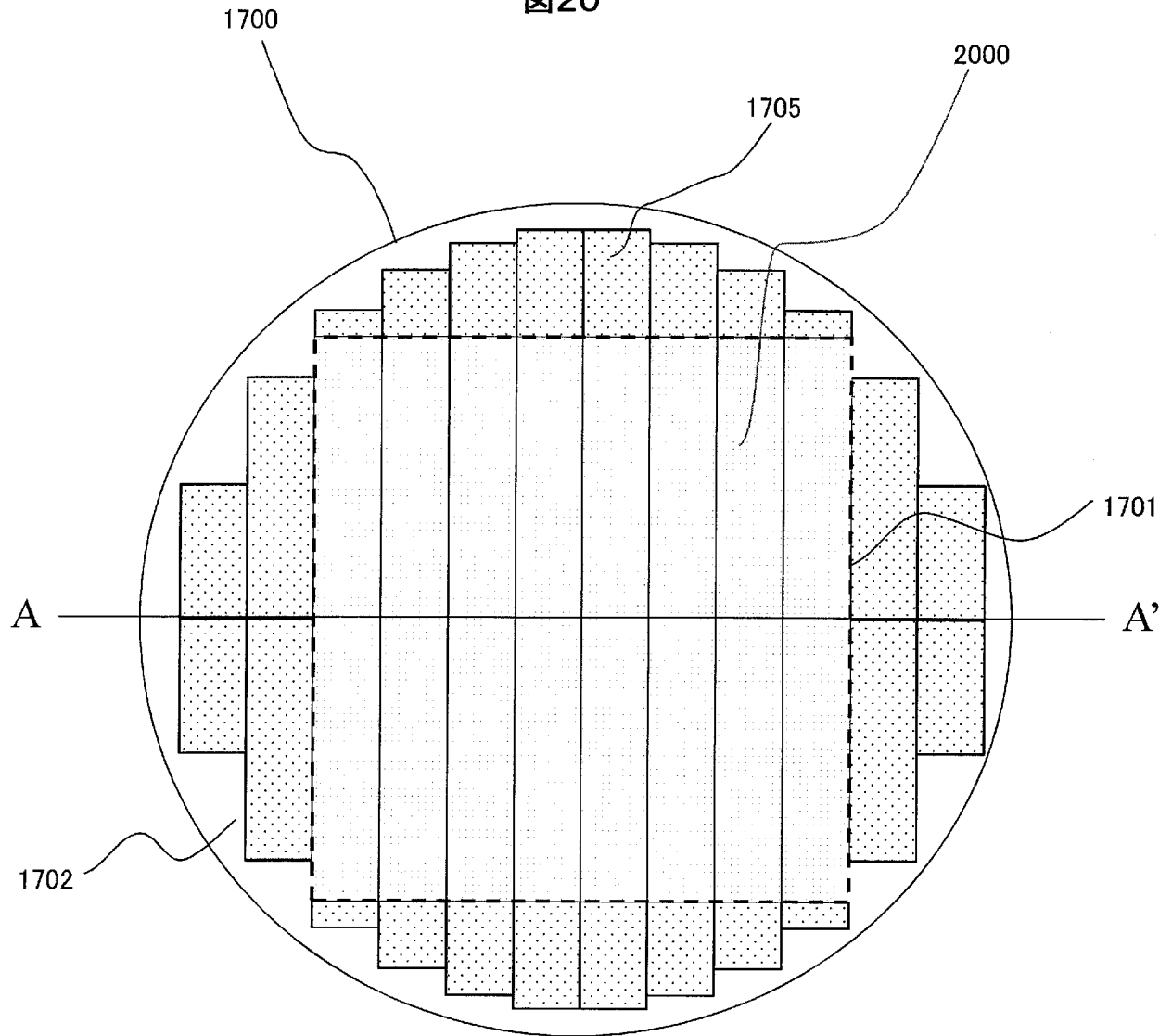
[図19]

図19

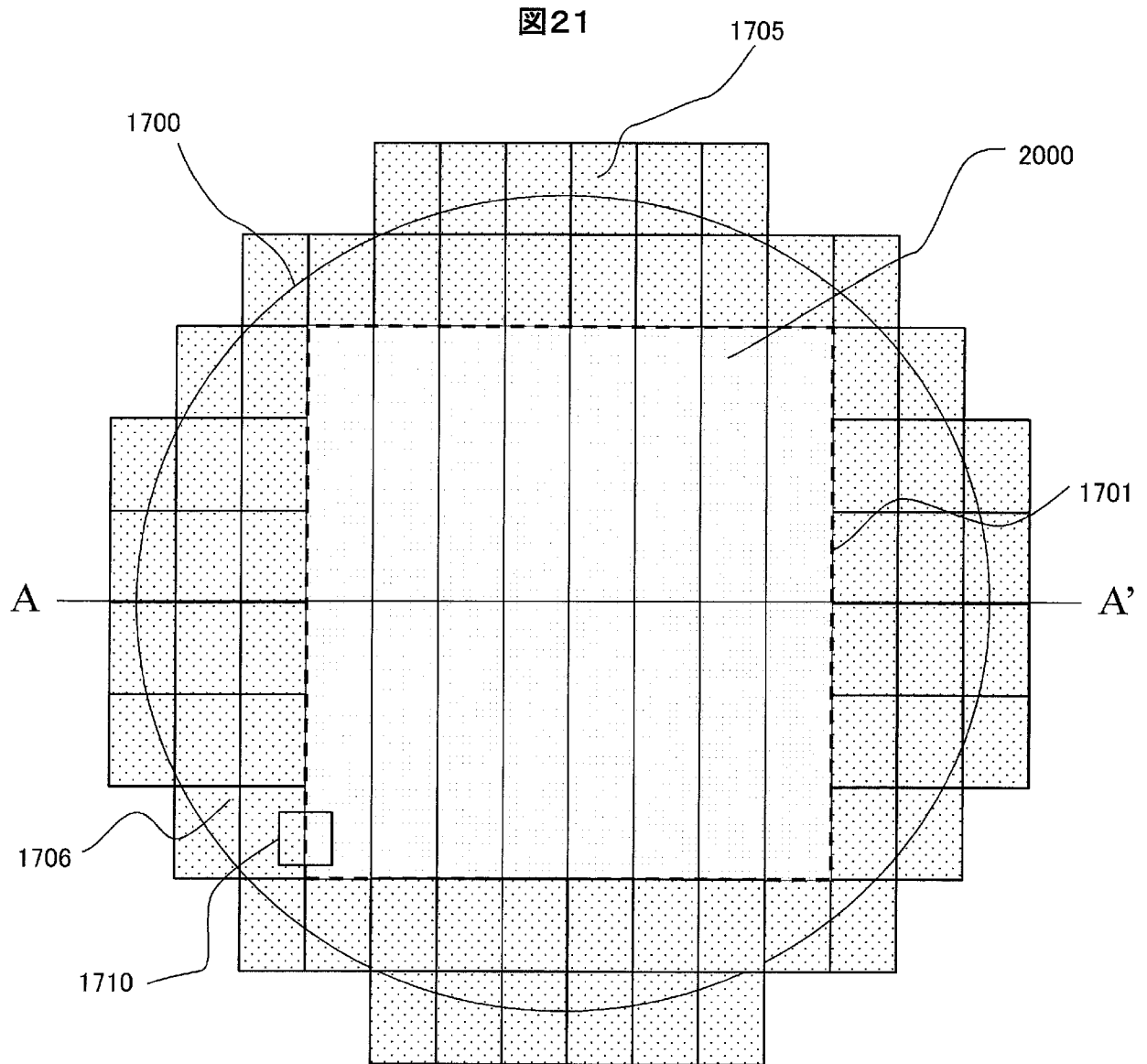


[図20]

図20

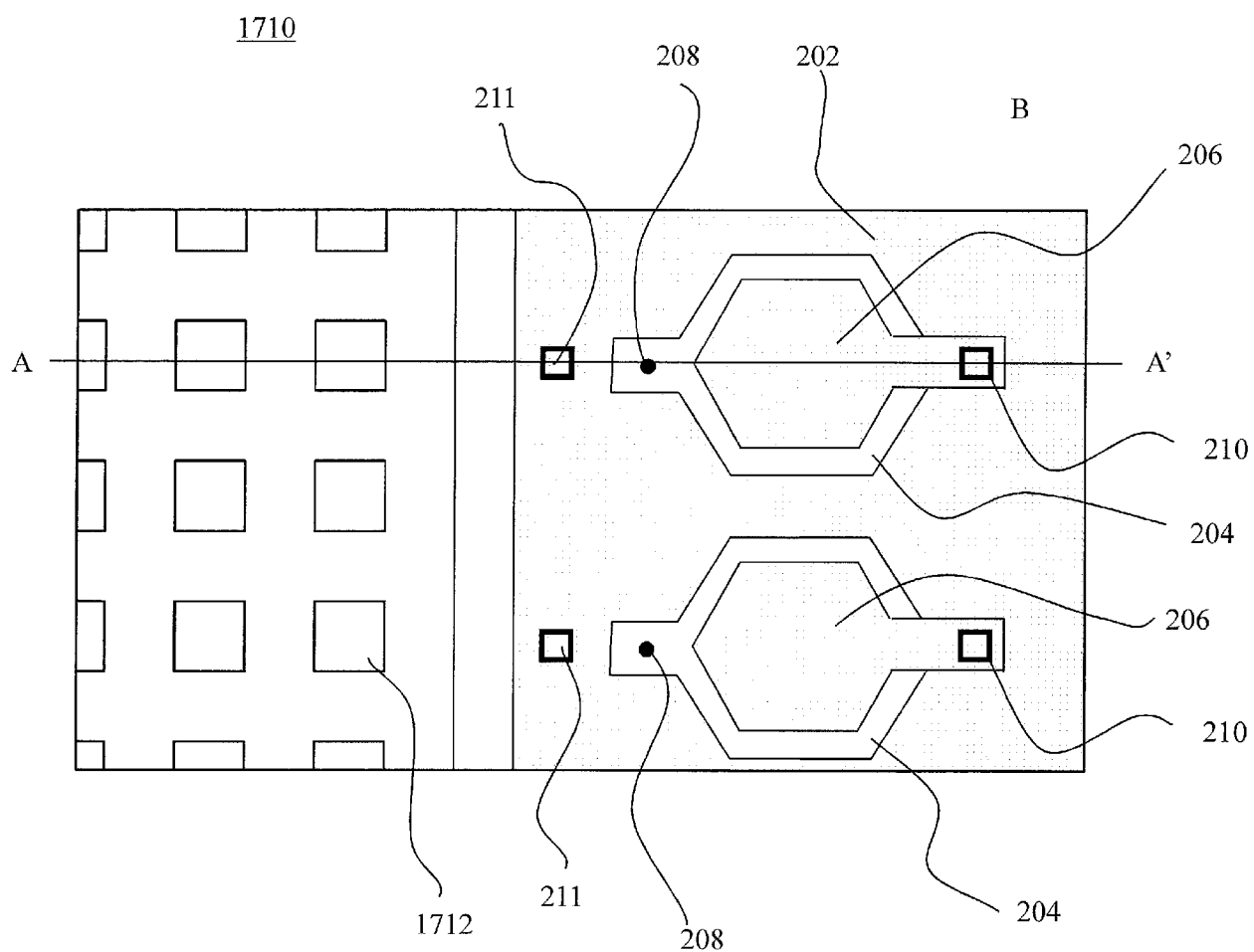


[図21]



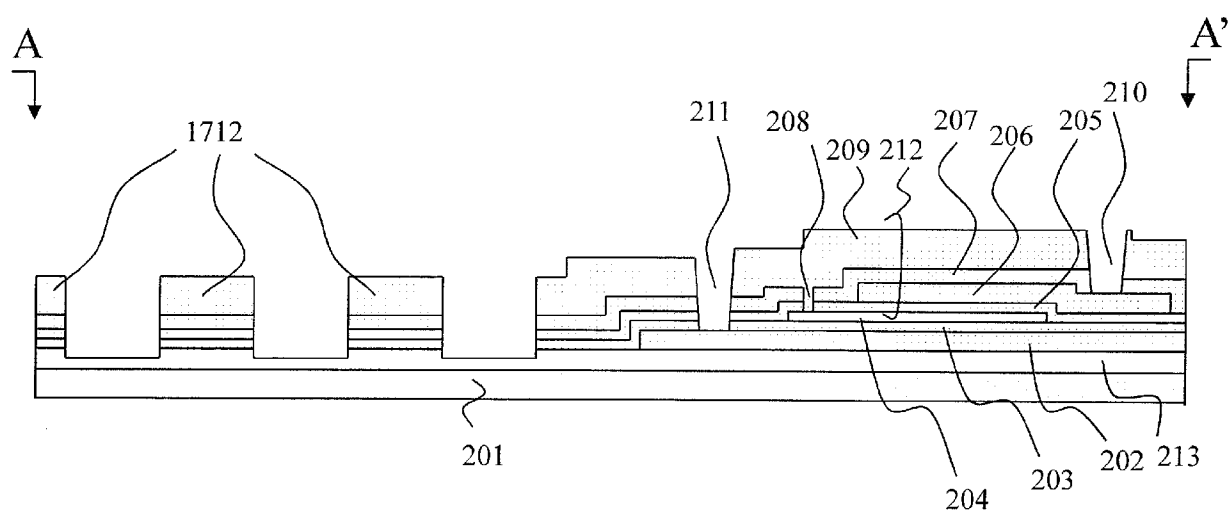
[図22]

図 22



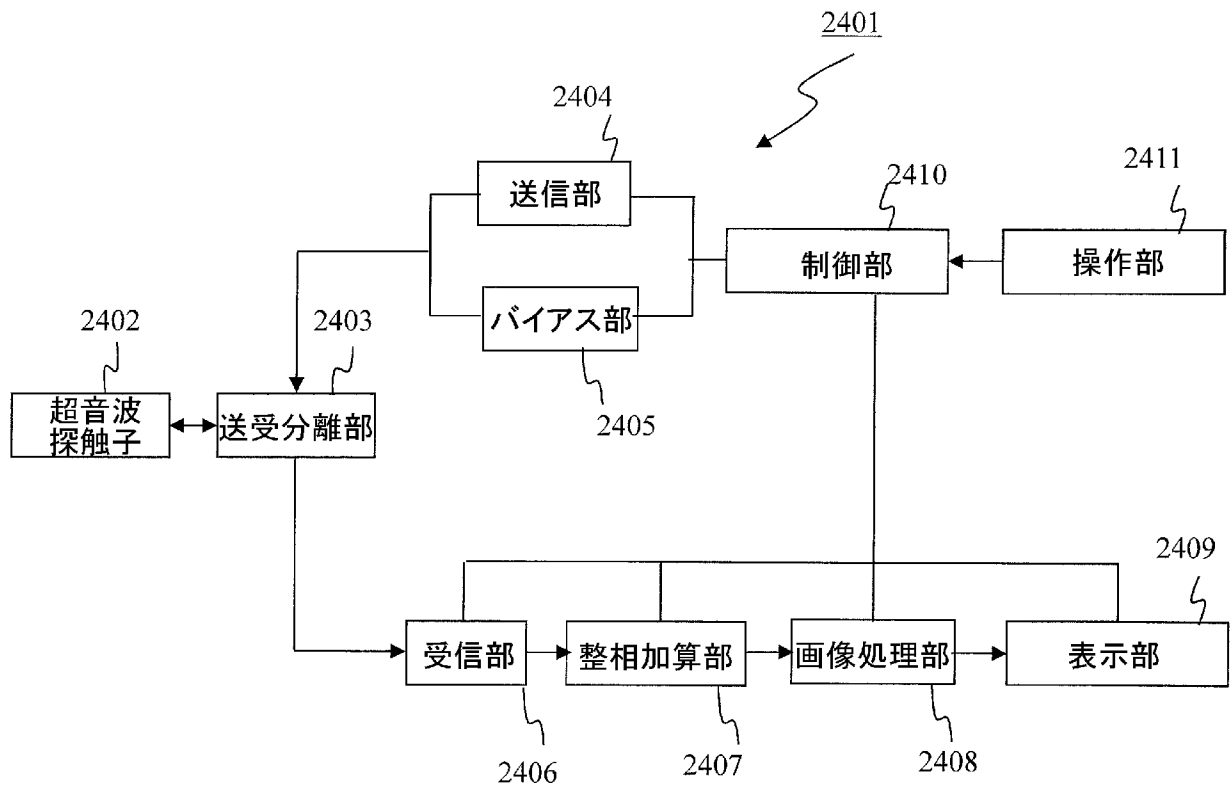
[図23]

図23



[図24]

図24



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/062135

A. CLASSIFICATION OF SUBJECT MATTER

H04R19/00(2006.01)i, A61B8/00(2006.01)i, B81B3/00(2006.01)i, B81C1/00(2006.01)i, G01N29/24(2006.01)i, H01L29/84(2006.01)i, H04R31/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04R19/00, A61B8/00, B81B3/00, B81C1/00, G01N29/24, H01L29/84, H04R31/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-226391 A (Canon Inc.), 07 November 2013 (07.11.2013), paragraphs [0010] to [0026]; fig. 1 to 7 & US 2013/0255388 A1	1-15
Y	JP 2012-99847 A (Sony Corp.), 24 May 2012 (24.05.2012), paragraphs [0016] to [0048]; fig. 1 to 8 (Family: none)	1-15
Y A	JP 2004-165193 A (Oki Electric Industry Co., Ltd.), 10 June 2004 (10.06.2004), paragraphs [0037] to [0105]; fig. 1 to 10 & US 2005/0230794 A1	6-14 1-5, 15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
29 May 2015 (29.05.15)

Date of mailing of the international search report
09 June 2015 (09.06.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H04R19/00(2006.01)i, A61B8/00(2006.01)i, B81B3/00(2006.01)i, B81C1/00(2006.01)i, G01N29/24(2006.01)i, H01L29/84(2006.01)i, H04R31/00(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H04R19/00, A61B8/00, B81B3/00, B81C1/00, G01N29/24, H01L29/84, H04R31/00			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 5 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 5 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 5 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 2013-226391 A（キヤノン株式会社）2013.11.07, 段落[0010]-[0026], [図1]-[図7] & US 2013/0255388 A1	1-15	
Y	JP 2012-99847 A（ソニー株式会社）2012.05.24, 段落[0016]-[0048], [図1]-[図8]（ファミリーなし）	1-15	
Y A	JP 2004-165193 A（沖電気工業株式会社）2004.06.10, 段落[0037]-[0105], [図1]-[図10] & US 2005/0230794 A1	6-14 1-5, 15	
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 2 9 . 0 5 . 2 0 1 5		国際調査報告の発送日 0 9 . 0 6 . 2 0 1 5	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 菊池 充 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 8 9	5 Z 4 5 4 5