(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 1 月 25 日 (25.01.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/014547 A1

(51) 国际专利分类号:
G06F 3/041 (2006.01) *G02F 1/1333* (2006.01)

(21) 国际申请号: PCT/CN2017/073767

(22) 国际申请日: 2017 年 2 月 16 日 (16.02.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610587266.X 2016年7月22日 (22.07.2016) CN

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。 北京京东方显示技术有限公司 (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区经海一路118号, Beijing 100176 (CN)。

(72) 发明人: 徐利燕 (XU, Liyan); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 王俊伟 (WANG, Junwei); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 中科专利商标代理有限责任公司 (CHINA SCIENCE PATENT & TRADEMARK AGENT LTD.); 中国北京市海淀区西三环北路87号4-1105室, Beijing 100089 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) **Title:** ARRAY SUBSTRATE, DISPLAY DEVICE AND MANUFACTURING METHOD THEREOF, AND TOUCH POSITION DETECTION METHOD

(54) **发明名称**: 阵列基板、显示装置及其制备方法、触摸位置检测方法

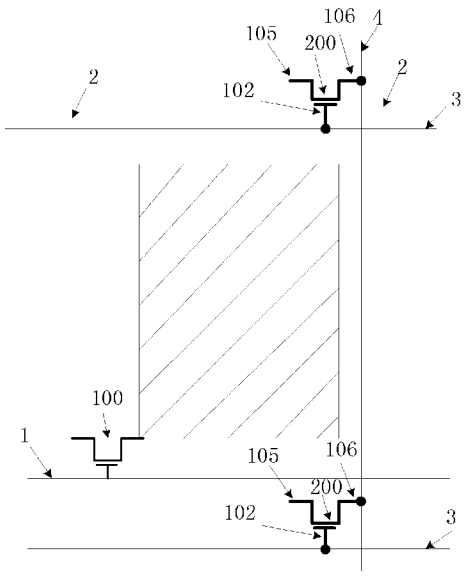


图 1

(57) **Abstract:** An array substrate and manufacturing method thereof, and a display device and touch position detection method thereof. The array substrate has multiple *X* sensing lines (3) and *Y* sensing lines (4) respectively parallel to a gate line (1) and a data line (2). Sensing thin film transistors (200) are provided at junctions of the *X* sensing lines (3) and the *Y* sensing lines (4); each of the sensing thin film transistors (200) has a control end (102) connected to one *X* sensing line (3) and an output end (106) connected to one *Y* sensing line (4), and a piezoelectric material layer (108) is formed between the control end (102) and an input end (105) of each of the sensing thin film transistors (200). Upon pressing, the piezoelectric material layer (108) is deformed, such that the input end (105) of each of the sensing thin film transistors (200) generates an induced voltage relative to the control end (102) of each of the sensing thin film transistors (200).

(57) **摘要**: 一种阵列基板及其制作方法、显示装置及其触摸位置检测方法。所述阵列基板的多条X感应线（3）和Y感应线（4）分别与栅线（1）和数据线（2）平行，在X感应线（3）和Y感应线（4）的交叉处设置有感应薄膜晶体管（200），感应薄膜晶体管（200）的控制端（102）连接X感应线（3），感应薄膜晶体管（200）输出端（106）连接Y感应线（4），感应薄膜晶体管（200）的控制端（102）和输入端（105）之间形成有一压电材料层（108），被按压后压电材料层（108）产生形变，使得感应薄膜晶体管（200）的输入端（105）相对于感应薄膜晶体管（200）控制端（102）产生一感应电压。

WO 2018/014547 A1

[见续页]

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

阵列基板、显示装置及其制备方法、触摸位置检测方法

相关申请的交叉引用

本申请要求于2016年7月22日提交的、名称为“阵列基板及其制备方法、显示装置及其触摸位置检测方法”的中国专利申请NO. 201610587266.X的优先权，该专利申请的公开内容通过引用方式整体并入本文。

技术领域

本发明涉及显示技术领域，尤其涉及一种阵列基板、显示装置及其制备方法、及其触摸位置检测方法。

背景技术

随着液晶显示技术的逐渐发展，其轻薄一体化逐渐受到消费者的欢迎。传统的内置触控显示装置需要在阵列基板中增加按压感应层，存在使阵列基板的厚度增加，不利于显示装置的轻薄化，需要额外在阵列基板上制作专门结构来进行触摸检测，结构较为复杂等问题。

因此，业内亟需一种占用面板面积小、像素开口率高、可以应用于大尺寸面板，并且不增加阵列基板厚度，无需制作额外结构来进行触摸检测的阵列基板和显示装置。

发明内容

本发明提供了一种阵列基板及其制作方法、显示装置及其触摸位置检测方法。

根据本发明的一个方面，提供了一种阵列基板，包括：交叉设置的多条X感应线和多条Y感应线，其中，在X感应线和Y感应线的多个交叉位置中，在至少一个交叉位置处分别设置感应薄膜晶体管；其中，所述感应薄膜晶体管的控制端连接相应的所述X感应线，所述感应薄膜晶体管的输出端连接相应的所述Y感应线；在所述感应薄膜晶体管的控制端和输入端之间形成压电材料层，所述感应薄膜晶体管被按压后所述压电材料层产生形变，使得感应薄膜晶体管的输入端相对于所述感应薄膜晶体管的控制

端产生感应电压。

根据本发明的另一个方面，提供了一种制备阵列基板的方法，所述阵列基板包括多个像素单元，每一所述像素单元还包括：开关薄膜晶体管，感应薄膜晶体管和所述开关薄膜晶体管同为底栅结构；所述方法包括：形成所述感应薄膜晶体管和开关薄膜晶体管的控制端；形成压电材料层；形成所述感应薄膜晶体管和开关薄膜晶体管的输入端和输出端，使得所述压电材料层的一端接触所述感应薄膜晶体管的控制端，另一端接触所述感应薄膜晶体管的输入端。

根据本发明的又一个方面，提供了一种制备阵列基板的方法，所述阵列基板包括多个像素单元，每一像素单元还包括：开关薄膜晶体管，所述感应薄膜晶体管和所述开关薄膜晶体管同为顶栅结构；所述方法包括：形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端；形成压电材料层；形成感应薄膜晶体管和开关薄膜晶体管的控制端，使得所述压电材料层的一端接触感应薄膜晶体管的控制端，另一端接触感应薄膜晶体管的输入端。

根据本发明的再一个方面，提供了一种显示装置，包括：彩膜基板以及上述任一种阵列基板；其中，所述阵列基板和彩膜基板通过多个隔垫物隔开，所述感应薄膜晶体管的压电材料层在阵列基板所在平面的正投影与所述隔垫物在阵列基板所在平面的正投影有重叠。

根据本发明的再一个方面，提供了一种制备显示装置的方法，包括：依据上述任一种制备方法制备阵列基板；在衬底上依次形成黑矩阵、彩色滤波膜层、保护层和液晶配向层，在液晶配向层的与黑矩阵对应的位置处形成隔垫物，以制成彩膜基板；将阵列基板和彩膜基板对盒，所述压电材料层在阵列基板所在平面的正投影与隔垫物在阵列基板所在平面的正投影有交叠。

根据本发明的最后一个方面，提供了一种应用于上述显示装置的触摸位置检测方法，包括：向 X 感应线加载扫描信号；当与触摸位置对应的感应薄膜晶体管连接的 X 感应线的扫描信号为开启电压时，所述感应薄膜晶体管的输入端的感应电压传输至所述感应薄膜晶体管的输出端和 Y 感应线，使得 Y 感应线的电压值相对于标准电压发生变化；响应于检测到 Y

感应线电压值的变化，确定电压值发生变化的 Y 感应线，并记录所述 Y 感应线电压值变化的时刻；确定与所述 Y 感应线电压值变化的时刻对应的 X 感应线，所述 X 感应线在所述 Y 感应线电压值变化时刻的扫描信号为开启电压；以及将所述电压值发生变化的 Y 感应线和与所述 Y 感应线电压值变化的时刻对应的 X 感应线的交叉位置确定为触摸位置。

附图说明

图 1 为本发明实施例的阵列基板结构示意图；

图 2 为本发明实施例的采用底栅结构感应薄膜晶体管的阵列基板结构示意图；

图 3 为本发明实施例的采用顶栅结构感应薄膜晶体管的阵列基板结构示意图；

图 4 为本发明实施例的采用底栅结构感应薄膜晶体管的显示装置结构示意图；

图 5 为本发明实施例的采用顶栅结构感应薄膜晶体管的显示装置结构示意图；

图 6 为本发明实施例的采用底栅结构感应薄膜晶体管的阵列基板的制备方法流程图；

图 7 为本发明实施例的采用顶栅结构感应薄膜晶体管的阵列基板的制备方法流程图；

图 8 为本发明实施例的显示装置的制备方法流程图；

图 9 为本发明实施例的触摸位置检测方法流程图。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚明白，以下结合具体实施例，并参照附图，对本发明进一步详细说明。

如图 1 所示，本发明一个实施例提供了一种阵列基板，包括：多条栅线 1 和多条数据线 2，栅线 1 和数据线 2 之间限定出多个像素单元，每一像素单元包括开关薄膜晶体管 100 和像素电极；阵列基板还包括多条 X 感

应线 3 和 Y 感应线 4，X 感应线 3 和 Y 感应线 4 分别与栅线 1 和数据线 2 平行，在 X 感应线和 Y 感应线的交叉处设置有感应薄膜晶体管 200，感应薄膜晶体管的控制端 102 连接 X 感应线 3，感应薄膜晶体管的输出端 106 连接 Y 感应线 4，感应薄膜晶体管的控制端 102 和输入端 105 之间形成有一压电材料层 108，感应薄膜晶体管 200 被按压后所述压电材料层 108 产生形变，使得输入端 105 相对于控制端 102 产生一感应电压。

其中，感应薄膜晶体管的控制端 102 是指感应薄膜晶体管的栅极，感应薄膜晶体管的输入端 105 是指感应薄膜晶体管的源极，感应薄膜晶体管的输出端 106 是指感应薄膜晶体管的漏极，并且，感应薄膜晶体管的源极和漏极可以互换。

在本实施例中，可以在 X 感应线和 Y 感应线的所有交叉处设置感应薄膜晶体管 200，即每一像素单元均对应一感应薄膜晶体管 200，也就是说，每一像素单元均对应一可检测的最小触摸区域，触摸感应分辨率等于阵列基板的像素分辨率，因此具有很高的触摸感应分辨率和触摸检测精度；也可以仅在 X 感应线和 Y 感应线的部分交叉处设置感应薄膜晶体管 200，即只有部分像素单元对应有感应薄膜晶体管 200，若干个像素单元对应一可检测的最小触摸区域，适用于对触摸感应分辨率要求不高的场合，可以简化阵列基板的结构，降低用料成本。

其中，感应薄膜晶体管在阵列基板所在平面的正投影与像素电极在阵列基板所在平面的正投影相互错开，感应薄膜晶体管 200 不会影响像素电极的透光，不会对显示效果造成影响。

进一步地，开关薄膜晶体管的控制端连接栅线 1，开关薄膜晶体管的输入端连接数据线 2，开关薄膜晶体管的输出端连接像素电极，感应薄膜晶体管 200 与开关薄膜晶体管 100 同为顶栅型薄膜晶体管或底栅型薄膜晶体管，且感应薄膜晶体管的各层与开关薄膜晶体管的相应层的材料和厚度相同，阵列基板厚度不会因为设置感应薄膜晶体管 200 而增加，有利于阵列基板的轻薄化。

其中，开关薄膜晶体管的控制端是指开关薄膜晶体管的栅极，开关薄膜晶体管的输入端是指开关薄膜晶体管的源极，开关薄膜晶体管的输出端是指开关薄膜晶体管的漏极，并且，开关薄膜晶体管的源极和漏极可以互

换。

更进一步地，当像素单元的开关薄膜晶体管 100 为底栅型薄膜晶体管时，如图 2 所示，感应薄膜晶体管 200 也为底栅型薄膜晶体管，本实施例的阵列基板中，感应薄膜晶体管 200 具体包括：形成于衬底 101 上的控制端 102；形成于控制端 102 上的栅极绝缘层 103，栅极绝缘层 103 开有第一过孔；形成于栅极绝缘层上的有源层 107；形成于栅极绝缘层第一过孔内的压电材料层 108；形成于栅极绝缘层（103）上并搭接在有源层（107）上的输出端 106，以及形成于栅极绝缘层（103）上并搭接在有源层和压电材料层上的输入端 105；形成于有源层、输入端和输出端上的钝化层 104。

当像素单元的开关薄膜晶体管 100 为顶栅型薄膜晶体管时，如图 3 所示，感应薄膜晶体管 200 也为顶栅型薄膜晶体管，本实施例的阵列基板还包括：衬底 101，感应薄膜晶体管 200 具体包括：形成于衬底 101 上的缓冲层 109；形成于缓冲层上的输入端 105、输出端 106 和有源层 107；形成于有源层、输入端和输出端上的栅极绝缘层 103，在栅极绝缘层对应输入端的位置开有第二过孔；形成于栅极绝缘层第二过孔内的输入端上的压电材料层 108；形成于栅极绝缘层和压电材料层上的控制端 102；形成于控制端 102 和栅极绝缘层上的层间沉积层 110，栅极绝缘层和层间沉积层 110 开有连通的第三过孔，输入端电极 112 和输出端电极 113 由第三过孔引出；以及形成于层间沉积层的平坦化层 111。

感应薄膜晶体管 200 与开关薄膜晶体管 100 采用同类薄膜晶体管结构，可以在一套工艺流程中同步加工出感应薄膜晶体管与开关薄膜晶体管，无需额外的工艺加工感应薄膜晶体管，简化了工艺流程，降低了成本。

优选地，压电材料层 108 选用压电晶体、压电陶瓷、压电聚合物、压电陶瓷和压电聚合物的复合材料其中之一。

上面的本发明的实施例的阵列基板上设置感应薄膜晶体管，感应薄膜晶体管的控制端 102 和输入端 105 之间形成有一压电材料层 108，即压电材料层的第一端连接感应薄膜晶体管的控制端 102，压电材料层与第一端相对的第二端连接感应薄膜晶体管的输入端 105，X 感应线 3 加载扫描信号，当发生触摸时，触摸产生的压力传递给压电材料层 108，压电材料层 108 发生形变，感应薄膜晶体管输入端 105 产生一感应电压，X 感应线的

扫描信号为开启电压时，感应薄膜晶体管 200 导通，感应薄膜晶体管输入端的感应电压传输至感应薄膜晶体管输出端 106，并输出至 Y 感应线 4，Y 感应线的电压值相对于标准电压发生变化，通过检测电压值的变化，可以确定发生触摸处的 Y 感应线，并确定出电压值变化时刻对应的 X 感应线，X 感应线和 Y 感应线的交叉位置确定为触摸位置。

本发明一个实施例的阵列基板，通过设置一感应薄膜晶体管实现触摸位置感应，相对于传统的 in-cell 触摸显示装置，如光敏式触摸基板的光敏开关、电阻式触摸基板的导电垫（pad），感应薄膜晶体管占用面积小，减小了阵列基板不透光的面积，提高了开口率，提升了显示效果，能适用于大尺寸面板。进一步地，压电材料层 108 位于感应薄膜晶体管内部，压电材料层并未增加感应薄膜晶体管的厚度，也就不会导致阵列基板厚度的增加，有利于显示装置的轻薄化。

本发明另一个实施例提供了一种阵列基板的制备方法，其适用于底栅结构的感应薄膜晶体管，如图 6 所示，所述制备方法包括：

步骤 S602：形成感应薄膜晶体管和开关薄膜晶体管的控制端。

步骤 S602 具体包括：在衬底 101 上形成金属材料薄膜，通过一次构图工艺得到图形化的感应薄膜晶体管的控制端 102 和开关薄膜晶体管的控制端，并形成栅线 1 和 X 感应线 3。

其中，在步骤 S602 之前还可以包括在衬底 101 上形成 ITO 薄膜，通过构图工艺得到包括 ITO 电极层的图形，以适用于 ADS 型显示装置。

步骤 S604：形成栅极绝缘层 103，并在感应薄膜晶体管控制端 102 对应的栅极绝缘层 103 开设第一过孔。

步骤 S606：形成压电材料层 108，具体包括：在第一过孔处形成压电材料薄膜，并通过构图工艺得到图形化的压电材料层 108。

步骤 S608：形成感应薄膜晶体管的有源层 107 和开关薄膜晶体管的有源层。

步骤 S610：形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端，感应薄膜晶体管的输入端 105 搭接于感应薄膜晶体管的压电材料层 108 和有源层 107 上，使得所述压电材料层的一端接触感应薄膜晶体管的控制端 102，另一端接触感应薄膜晶体管的输入端 105，开关薄膜晶体管

的输入端搭接于开关薄膜晶体管的有源层上，并形成数据线 2 和 Y 感应线 4。

步骤 S612：形成钝化层 104，并在钝化层的与开关薄膜晶体管输出端对应处开第四过孔，形成 ITO 电极层，最后形成液晶配向层 114，制成阵列基板。

其中，在一实施例中压电材料层 108 选用铁电薄膜 PZT，其可经受 400-500 度高温，或选用压电陶瓷材料，其可经受 200-300 度高温。

本发明还一个实施例提供了一种上述阵列基板的制备方法，其适用于顶栅结构的感应薄膜晶体管，如图 7 所示，其包括：

步骤 S702：在衬底 101 上形成感应薄膜晶体管和开关薄膜晶体管的输入端、输出端和有源层。

其中，在步骤 S702 前还可以包括在衬底上形成缓冲层的步骤，在步骤 S702 中可以在缓冲层上形成感应薄膜晶体管和开关薄膜晶体管的输入端、输出端和有源层。

步骤 S704：形成栅极绝缘层 103，并在感应薄膜晶体管输入端对应的栅极绝缘层 103 开设第二过孔。

步骤 S706：在第二过孔处形成压电材料薄膜，并通过构图工艺得到图形化的压电材料层 108。

步骤 S708：形成感应薄膜晶体管和开关薄膜晶体管的控制端，使得所述压电材料层的一端接触感应薄膜晶体管的控制端 102，另一端接触感应薄膜晶体管的输入端 105；

步骤 S710：形成层间沉积层 110 并在栅极绝缘层和层间沉积层（110）中开设连通的第三过孔，第三过孔引出输入端电极 112 和输出端电极 113，并形成数据线 2 和 Y 感应线 4；

步骤 S712：形成平坦化层 111，并在平坦化层与开关薄膜晶体管输出端对应处开设第五过孔，形成 ITO 电极层，最后形成液晶配向层 114，制成阵列基板。

其中，在一实施例中压电材料层 108 选用铁电薄膜 PZT，其可经受 400-500 度高温，或选用压电陶瓷材料，其可经受 200-300 度高温。

本发明实施例的制备方法，可以在一套工艺流程中同步加工出感应薄

膜晶体管与开关薄膜晶体管，无需额外的工艺加工感应薄膜晶体管，简化了工艺流程，降低了成本。

本发明又一实施例提供了一种显示装置，包括上述阵列基板，以及彩膜基板，彩膜基板包括：衬底 201、彩色滤波膜层 203、黑矩阵 204、保护层 202、隔垫物 205 与液晶配向层 206，其中，隔垫物 205 与黑矩阵 204 位置对应，阵列基板和彩膜基板通过多个隔垫物 205 隔开，并且彩膜基板与阵列基板对盒后，阵列基板中感应薄膜晶体管的压电材料层 108 在阵列基板所在平面的正投影与隔垫物在阵列基板所在平面的正投影有重叠，如图 4 所示，为采用底栅结构感应薄膜晶体管的显示装置，图 5 为采用顶栅结构感应薄膜晶体管的显示装置。

示例地，阵列基板中感应薄膜晶体管的压电材料层 108 在阵列基板所在平面的正投影位于隔垫物在阵列基板所在平面的正投影内。

在本实施例中，当发生触摸时，触摸产生的压力通过隔垫物传递给压电材料层，使压电材料层发生形变，由于隔垫物接触彩膜基板和阵列基板，即使是轻微的触摸压力也可以经隔垫物容易地被传递给压电材料层，提高了触摸感应的灵活度；进一步地，隔垫物为液晶面板现有结构，因此无需制作专门的凸起结构就可以提高触摸感应灵敏度，彩膜基板结构得以简化，并简化了其加工工艺和用料成本。

本发明再一实施例提供了一种显示装置的制备方法，如图 8 所示，包括：

步骤 S802：制备阵列基板；

其中，可采用前述任一实施例的制备方法制备阵列基板。

步骤 S804：在衬底 201 上依次形成黑矩阵 204、彩色滤波膜层 203、保护层 202 和液晶配向层 206，在液晶配向层的与黑矩阵对应位置形成隔垫物 205，制成彩膜基板。

步骤 S806：将制备的阵列基板和彩膜基板对盒，隔垫物 205 正对压电材料层 108，制成触摸液晶面板。

其中，将阵列基板和彩膜基板对盒后，所述压电材料层 108 在阵列基板所在平面的正投影与隔垫物 205 在阵列基板所在平面的正投影有重叠。

示例的，阵列基板中感应薄膜晶体管的压电材料层 108 在阵列基板所

在平面的正投影位于隔垫物在阵列基板所在平面的正投影内，以保证压电材料的完全利用。

需要说明的是：1.形成薄膜或膜层通常有沉积、涂敷、溅射等多种方式。2.构图工艺通常包括光刻胶涂敷、曝光、显影、刻蚀、光刻胶剥离等工艺。

本发明还一实施例的显示装置，还包括：触摸驱动单元以及触摸感应单元。

触摸驱动单元连接 X 感应线 3 并向 X 感应线 3 加载一逐行扫描信号，扫描信号的开启电压对应已知的时刻，当与触摸位置对应的感应薄膜晶体管连接的 X 感应线的扫描信号电压值为开启电压时，该感应薄膜晶体管导通。

触摸感应单元连接 Y 感应线 4，当与触摸位置对应的感应薄膜晶体管导通时，该感应薄膜晶体管输入端的感应电压传输至其输出端 106，并输出至 Y 感应线，Y 感应线的电压值相对于标准电压发生变化，触摸感应单元检测 Y 感应线电压值的变化，确定电压值发生变化的 Y 感应线，并记录 Y 感应线电压值变化的时刻；

确定 Y 感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的 X 感应线，将所述与电压值发生变化的 Y 感应线和 Y 感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的 X 感应线的交叉位置确定为触摸位置。

本实施例的显示装置，通过触摸感应单元比较感应电压和标准电压即可确定按压位置的 Y 感应线，并结合 X 感应线的扫描信号确定触摸位置，触摸感应单元无需复杂的电路结构，简化了电路结构。

其中，触摸驱动单元和触摸感应单元被集成在单个芯片上，进一步简化了电路结构，降低了电路成本。

本发明一个实施例提供了一种触摸位置检测方法，如图 9 所示，包括：

步骤 S902：向 X 感应线 3 加载扫描信号，当触摸液晶面板的某一位置被触摸时，触摸产生的压力通过隔垫物 205 传递给压电材料层 108，压电材料层 108 发生形变，与被触摸位置对应的感应薄膜晶体管输入端 105 产生感应电压；

步骤 S904：当与被触摸位置对应的感应薄膜晶体管连接的 X 感应线的扫描信号为开启电压时，所述感应薄膜晶体管导通，所述感应薄膜晶体管输入端的感应电压传输至感应薄膜晶体管输出端 106，并输出至 Y 感应线，Y 感应线的电压值相对于标准电压发生变化；

具体地，X 感应线 3 上加载有逐行扫描信号，扫描信号的开启电压对应已知的时刻，当与被触摸位置对应的感应薄膜晶体管连接的 X 感应线的扫描信号为开启电压时，所述感应薄膜晶体管导通，所述感应薄膜晶体管输入端的感应电压传输至其输出端 106，并输出至 Y 感应线，Y 感应线的电压值相对于标准电压发生变化。

步骤 S906：检测 Y 感应线电压值的变化，确定电压值发生变化的 Y 感应线，并记录 Y 感应线电压值变化的时刻；

步骤 S908：确定 Y 感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的 X 感应线，将电压值发生变化的 Y 感应线和 Y 感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的 X 感应线的交叉位置确定为触摸位置。

至此，已经结合附图对本实施例进行了详细描述。依据以上描述，本领域技术人员应当对本发明的阵列基板、触摸液晶面板和显示装置有了清楚的认识。

需要说明的是，在附图或说明书正文中，未绘示或描述的实现方式，均为所属技术领域中普通技术人员所知的形式，并未进行详细说明。此外，上述对各元件的定义并不仅限于实施例中提到的各种具体结构、形状或方式，本领域普通技术人员可对其进行简单地更改或替换，例如：

（1）压电材料层还可以采用其他材料；

（2）实施例中提到的方向用语，例如“上”、“下”、“前”、“后”、“左”、“右”等，仅是参考附图的方向，并非用来限制本发明的保护范围；

（3）上述实施例可基于设计及可靠度的考虑，彼此混合搭配使用或与其他实施例混合搭配使用，即不同实施例中的技术特征可以自由组合形成更多的实施例。

以上所述的具体实施例，对本发明的目的、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上所述仅为本发明的具体实施例而

已，并不用于限制本发明，凡在本发明的精神和原则之内，所做的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

权利要求书

1、一种阵列基板，包括：

交叉设置的多条 X 感应线（3）和多条 Y 感应线（4），其中，在 X 感应线和 Y 感应线的多个交叉位置中，在至少一个交叉位置处分别设置感应薄膜晶体管（200）；

其中，所述感应薄膜晶体管的控制端（102）连接相应的所述 X 感应线（3），所述感应薄膜晶体管的输出端（106）连接相应的所述 Y 感应线（4）；在所述感应薄膜晶体管的控制端（102）和输入端（105）之间形成压电材料层（108），所述感应薄膜晶体管（200）被按压后所述压电材料层（108）产生形变，使得感应薄膜晶体管的输入端（105）相对于所述感应薄膜晶体管的控制端（102）产生感应电压。

2、如权利要求 1 所述的阵列基板，还包括多个像素单元，所述多个像素单元中的每一像素单元包括像素电极，所述感应薄膜晶体管（200）在所述阵列基板所在平面的正投影与所述像素电极在所述阵列基板所在平面的正投影相互错开。

3、如权利要求 2 所述的阵列基板，其中，每一像素单元还包括：开关薄膜晶体管（100）；

所述感应薄膜晶体管（200）与所述开关薄膜晶体管（100）均为底栅型薄膜晶体管；或者均为顶栅型薄膜晶体管；

所述感应薄膜晶体管（200）中的各层与所述开关薄膜晶体管（100）的相应层的材料和厚度相同。

4、如权利要求 3 所述的阵列基板，其中，所述开关薄膜晶体管（100）和所述感应薄膜晶体管（200）均为底栅型薄膜晶体管；

所述感应薄膜晶体管（200）包括：形成于所述阵列基板的衬底上的所述控制端（102）；形成于所述控制端上的栅极绝缘层（103），所述栅极绝缘层（103）具有第一过孔；形成于所述栅极绝缘层上的有源层（107）；形成于所述第一过孔内的压电材料层（108）；形成于所述栅极绝缘层（103）上并搭接在所述有源层（107）上的输出端（106），以及形成于所述栅极绝缘层（103）上并搭接在所述有源层和压电材料层上的输入端（105）。

5、如权利要求 3 所述的阵列基板，其中，所述开关薄膜晶体管（100）

和感应薄膜晶体管（200）均为顶栅型薄膜晶体管；

所述感应薄膜晶体管（200）包括：形成于所述阵列基板的衬底上的输入端（105）、输出端（106）和有源层（107）；形成于所述有源层、输入端和输出端上的栅极绝缘层（103），所述栅极绝缘层在与所述输入端对应的位置处具有第二过孔；形成于所述第二过孔内的所述压电材料层（108）；形成于所述栅极绝缘层和所述压电材料层上的控制端（102）；形成于控制端和栅极绝缘层上的层间沉积层（110），所述栅极绝缘层和所述层间沉积层（110）具有连通的第三过孔，输入端电极（112）、输出端电极（113）由所述第三过孔引出。

6、如权利要求 2 所述的阵列基板，还包括：多条栅线（1）和多条数据线（2），所述 X 感应线（3）和 Y 感应线（4）分别与所述栅线（1）和所述数据线（2）平行；

所述多个像素单元分别位于所述栅线（1）和所述数据线（2）围成的区域，其中，每一所述像素单元与一个所述感应薄膜晶体管对应或者相邻的多个所述像素单元与一个所述感应薄膜晶体管对应。

7、如权利要求 1 所述的阵列基板，其中，所述压电材料层（108）选用压电晶体、压电陶瓷、压电聚合物或压电陶瓷和压电聚合物的复合材料。

8、一种制备阵列基板的方法，其中，所述阵列基板包括多个像素单元，每一所述像素单元还包括：开关薄膜晶体管（100），感应薄膜晶体管（200）和所述开关薄膜晶体管（100）同为底栅结构；

所述制备方法包括：

形成所述感应薄膜晶体管和开关薄膜晶体管的控制端；

形成压电材料层（108）；

形成所述感应薄膜晶体管和开关薄膜晶体管的输入端和输出端，使得所述压电材料层的一端接触所述感应薄膜晶体管的控制端（102），另一端接触所述感应薄膜晶体管的输入端（105）。

9、如权利要求 8 所述的方法，其中，所述形成所述感应薄膜晶体管和开关薄膜晶体管的控制端的步骤与形成压电材料层（108）的步骤之间还包括：形成栅极绝缘层（103），并在栅极绝缘层与感应薄膜晶体管的控制端对应的位置处开设第一过孔；

所述形成压电材料层（108）包括：在所述第一过孔处形成压电材料薄膜，并通过构图工艺得到图形化的各个感应薄膜晶体管的压电材料层（108）；

所述形成压电材料层（108）的步骤与所述形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端的步骤之间还包括：形成感应薄膜晶体管的有源层 107 和开关薄膜晶体管的有源层；

所述形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端包括：形成感应薄膜晶体管的输入端（105）和输出端（106）以及开关薄膜晶体管的输入端和输出端，感应薄膜晶体管的输入端（105）搭接于感应薄膜晶体管的压电材料层（108）和有源层（107）上，开关薄膜晶体管的输入端搭接于开关薄膜晶体管的有源层上，并形成数据线（2）和 Y 感应线（4）。

10、一种制备阵列基板的方法，其中，所述阵列基板包括多个像素单元，每一像素单元还包括：开关薄膜晶体管（100），所述感应薄膜晶体管和所述开关薄膜晶体管（100）同为顶栅结构；

所述方法包括：

形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端；

形成压电材料层（108）；

形成感应薄膜晶体管和开关薄膜晶体管的控制端，使得所述压电材料层的一端接触感应薄膜晶体管的控制端（102），另一端接触感应薄膜晶体管的输入端（105）。

11、如权利要求 10 所述的方法，其中，所述形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端的步骤与所述形成压电材料层（108）的步骤之间还包括：形成栅极绝缘层（103），并在栅极绝缘层的与感应薄膜晶体管的输入端对应的位置处开设第二过孔；

所述形成压电材料层（108）包括：在所述第二过孔处形成压电材料薄膜，并通过构图工艺得到图形化的各个感应薄膜晶体管的压电材料层（108）；

所述形成感应薄膜晶体管和开关薄膜晶体管的控制端包括：感应薄膜晶体管的控制端（102）形成于栅极绝缘层（103）和压电材料层（108）上，开关薄膜晶体管的栅极形成于栅极绝缘层（103）上，并形成栅线（1）

和 X 感应线（3）；

所述形成感应薄膜晶体管和开关薄膜晶体管的控制端之后还包括：形成层间沉积层（110）并在所述栅极绝缘层和所述层间沉积层（110）中开设第三过孔，从所述第三过孔引出输入端电极（112）和输出端电极（113），并形成数据线（2）和 Y 感应线（4）。

12、一种显示装置，包括：彩膜基板以及如权利要求 1 至 7 中任一项权利要求所述的阵列基板；

其中，所述阵列基板和彩膜基板通过多个隔垫物（205）隔开，所述感应薄膜晶体管的压电材料层（108）在阵列基板所在平面的正投影与所述隔垫物（205）在阵列基板所在平面的正投影有重叠。

13、如权利要求 12 所述的显示装置，还包括：触摸驱动单元和触摸感应单元；

所述触摸驱动单元连接 X 感应线（3）并向所述 X 感应线（3）加载扫描信号，所述触摸感应单元连接 Y 感应线（4）；

所述触摸感应单元包括：

Y 感应线确定模块，用于响应于检测到 Y 感应线电压值的变化，确定电压值发生变化的 Y 感应线，并记录所述 Y 感应线的电压值变化的时刻；

X 感应线确定模块，用于确定与所述 Y 感应线电压值变化的时刻对应的 X 感应线，所述 X 感应线在所述 Y 感应线电压值变化时刻的扫描信号为开启电压；以及

位置确定模块，将所述电压值发生变化的 Y 感应线和与所述 Y 感应线电压值变化的时刻对应的 X 感应线的交叉位置确定为触摸位置。

14、如权利要求 13 所述的显示装置，其中，所述触摸驱动单元和触摸感应单元集成在单个芯片上。

15、一种显示装置的制备方法，所述方法包括：

依据权利要求 8 至 11 中任一项权利要求的制备方法制备阵列基板；

在衬底（201）上依次形成黑矩阵（204）、彩色滤波膜层（203）、保护层（202）和液晶配向层（206），在液晶配向层的与黑矩阵对应的位置处形成隔垫物（205），以制成彩膜基板；

将阵列基板和彩膜基板对盒，所述压电材料层（108）在阵列基板所在平面的正投影与隔垫物（205）在阵列基板所在平面的正投影有重叠。

16、一种应用于如权利要求 12 所述的显示装置的触摸位置检测方法，所述方法包括：

向 X 感应线（3）加载扫描信号；

当与触摸位置对应的感应薄膜晶体管连接的 X 感应线的扫描信号为开启电压时，所述感应薄膜晶体管的输入端的感应电压传输至所述感应薄膜晶体管的输出端（106）和 Y 感应线（4），使得 Y 感应线的电压值相对于标准电压发生变化；

响应于检测到 Y 感应线电压值的变化，确定电压值发生变化的 Y 感应线，并记录所述 Y 感应线电压值变化的时刻；

确定与所述 Y 感应线电压值变化的时刻对应的 X 感应线，所述 X 感应线在所述 Y 感应线电压值变化时刻的扫描信号为开启电压；以及

将所述电压值发生变化的 Y 感应线和与所述 Y 感应线电压值变化的时刻对应的 X 感应线的交叉位置确定为触摸位置。

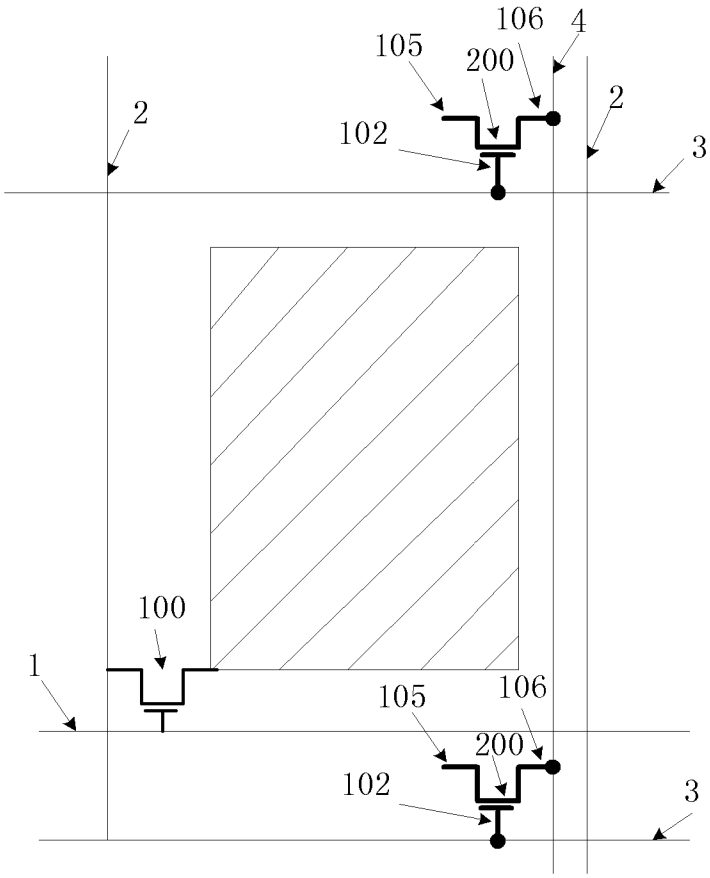


图 1

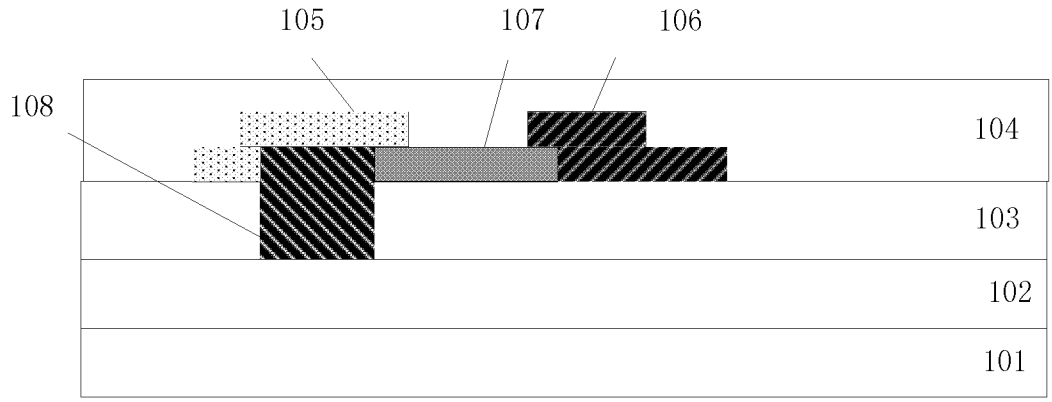

105
107
106
108
104
103
102
101

图 2

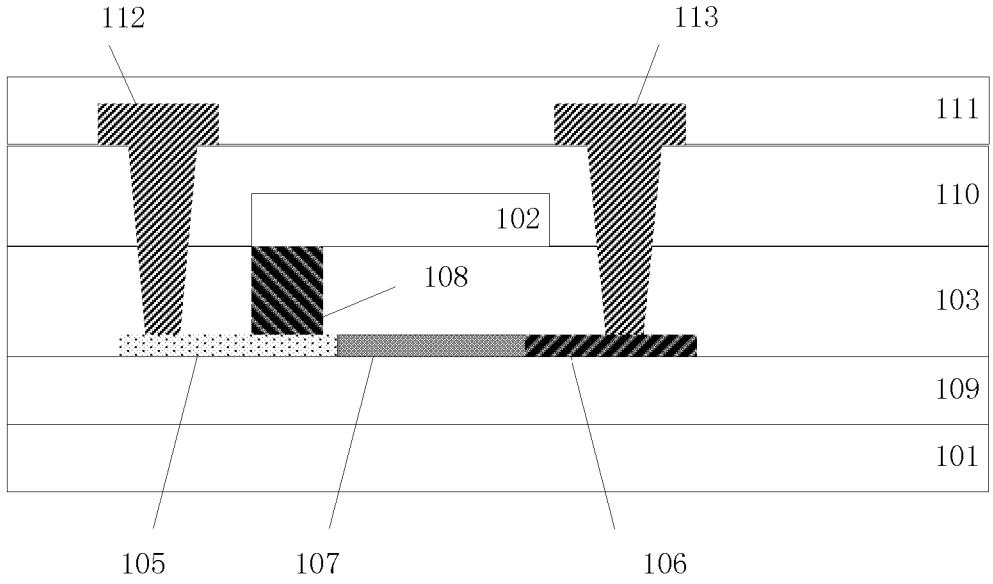

112
113
111
110
102
108
103
109
101
105
107
106

图 3

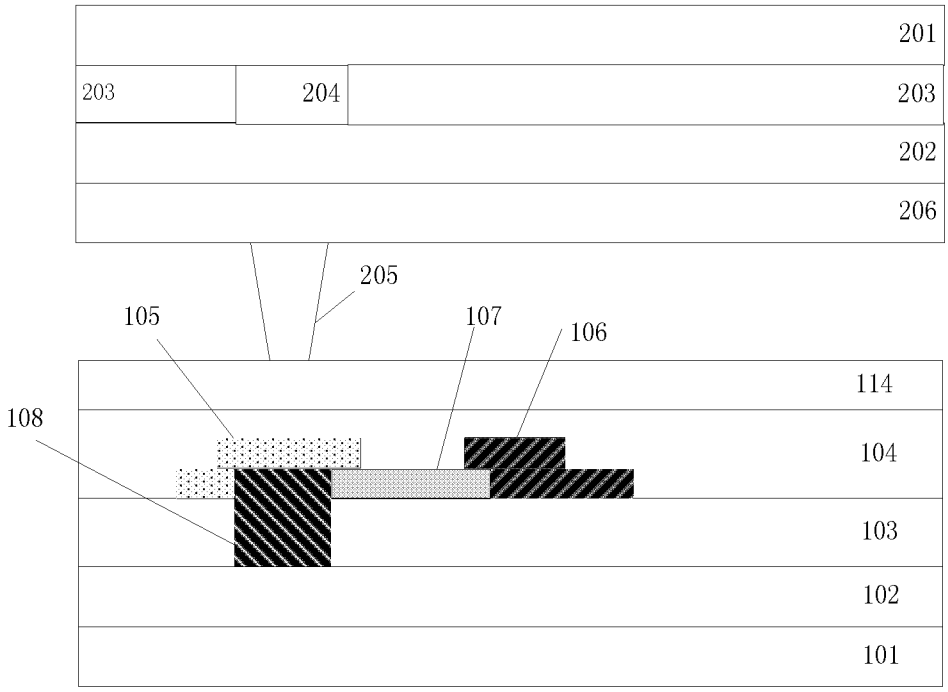

201
203
204
203
202
206
205
105
107
106
114
108
104
103
102
101

图 4

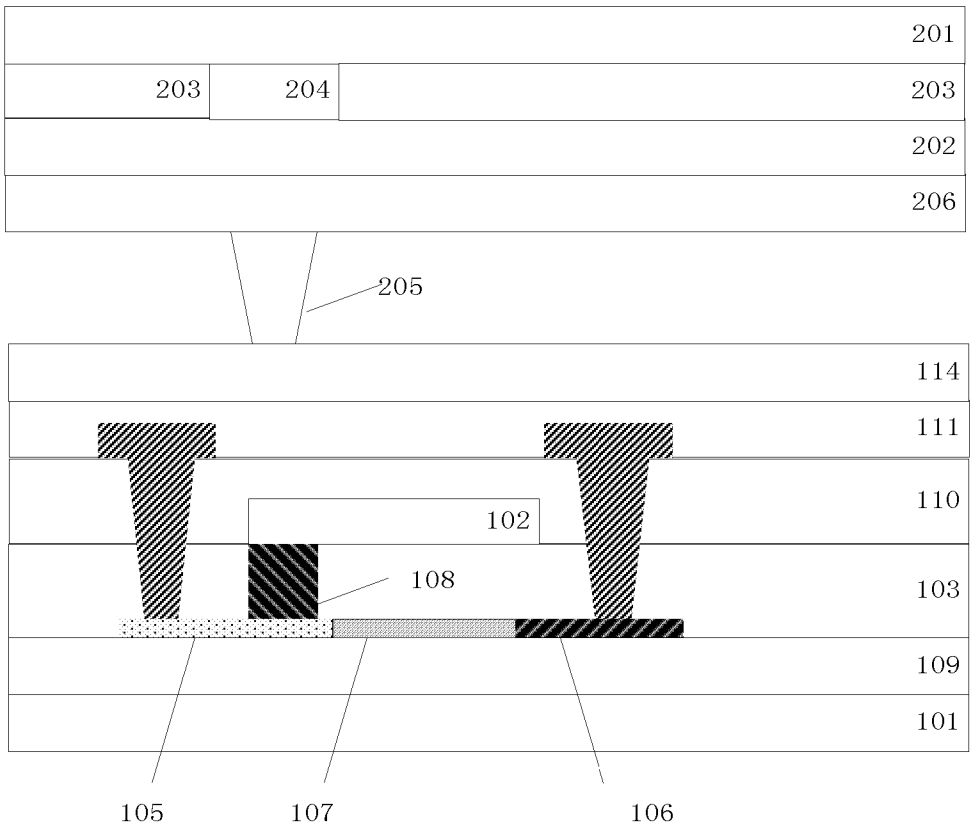

201
203
204
203
202
206
205
114
111
110
102
108
103
109
101
105
107
106

图 5

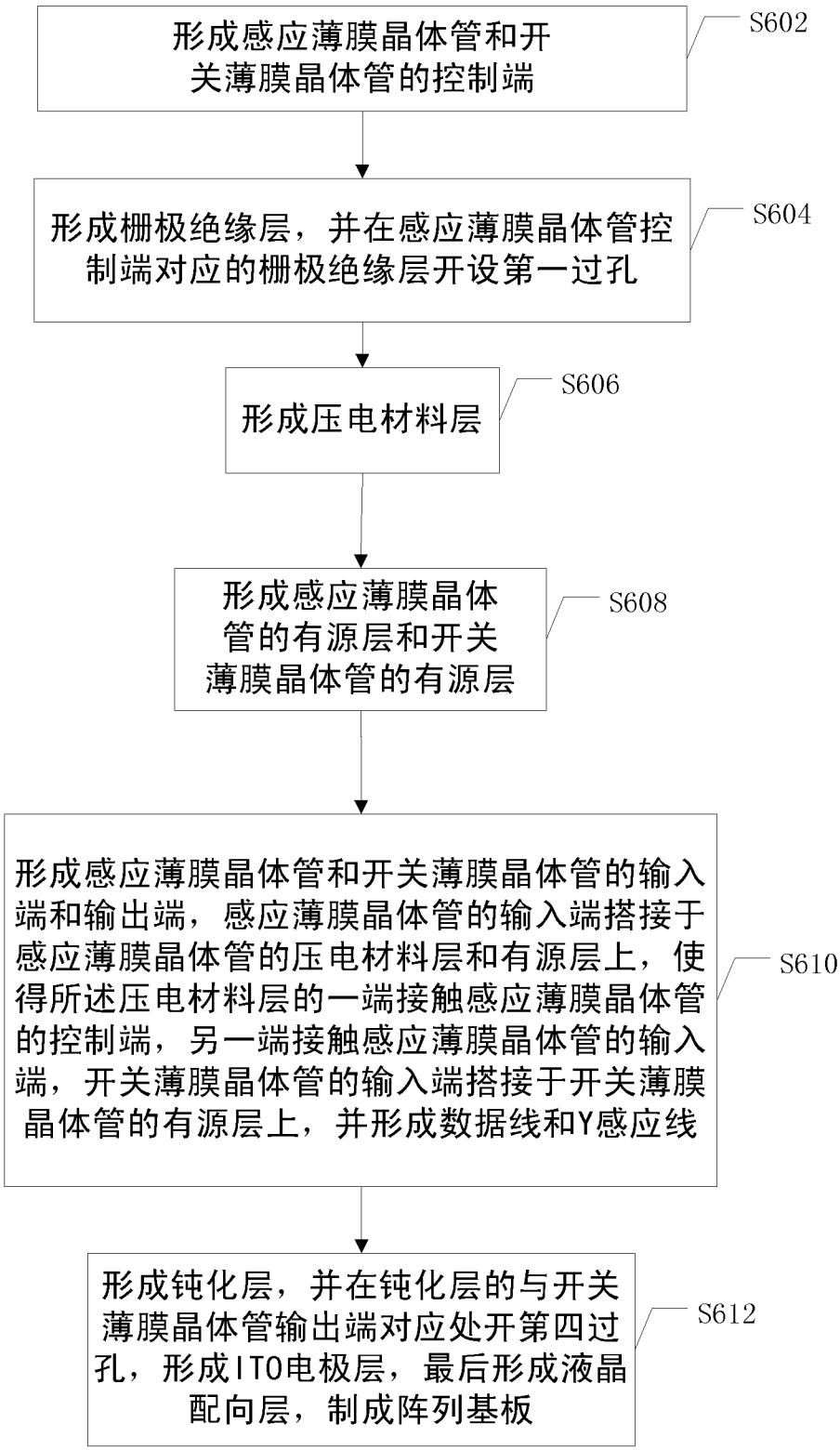

形成感应薄膜晶体管和开关薄膜晶体管的控制端
S602
形成栅极绝缘层，并在感应薄膜晶体管控制端对应的栅极绝缘层开设第一过孔
S604
形成压电材料层
S606
形成感应薄膜晶体管的有源层和开关薄膜晶体管的有源层
S608
形成感应薄膜晶体管和开关薄膜晶体管的输入端和输出端，感应薄膜晶体管的输入端搭接于感应薄膜晶体管的压电材料层和有源层上，使得所述压电材料层的一端接触感应薄膜晶体管的控制端，另一端接触感应薄膜晶体管的输入端，开关薄膜晶体管的输入端搭接于开关薄膜晶体管的有源层上，并形成数据线和Y感应线
S610
形成钝化层，并在钝化层的与开关薄膜晶体管输出端对应处开第四过孔，形成ITO电极层，最后形成液晶配向层，制成阵列基板
S612

图 6

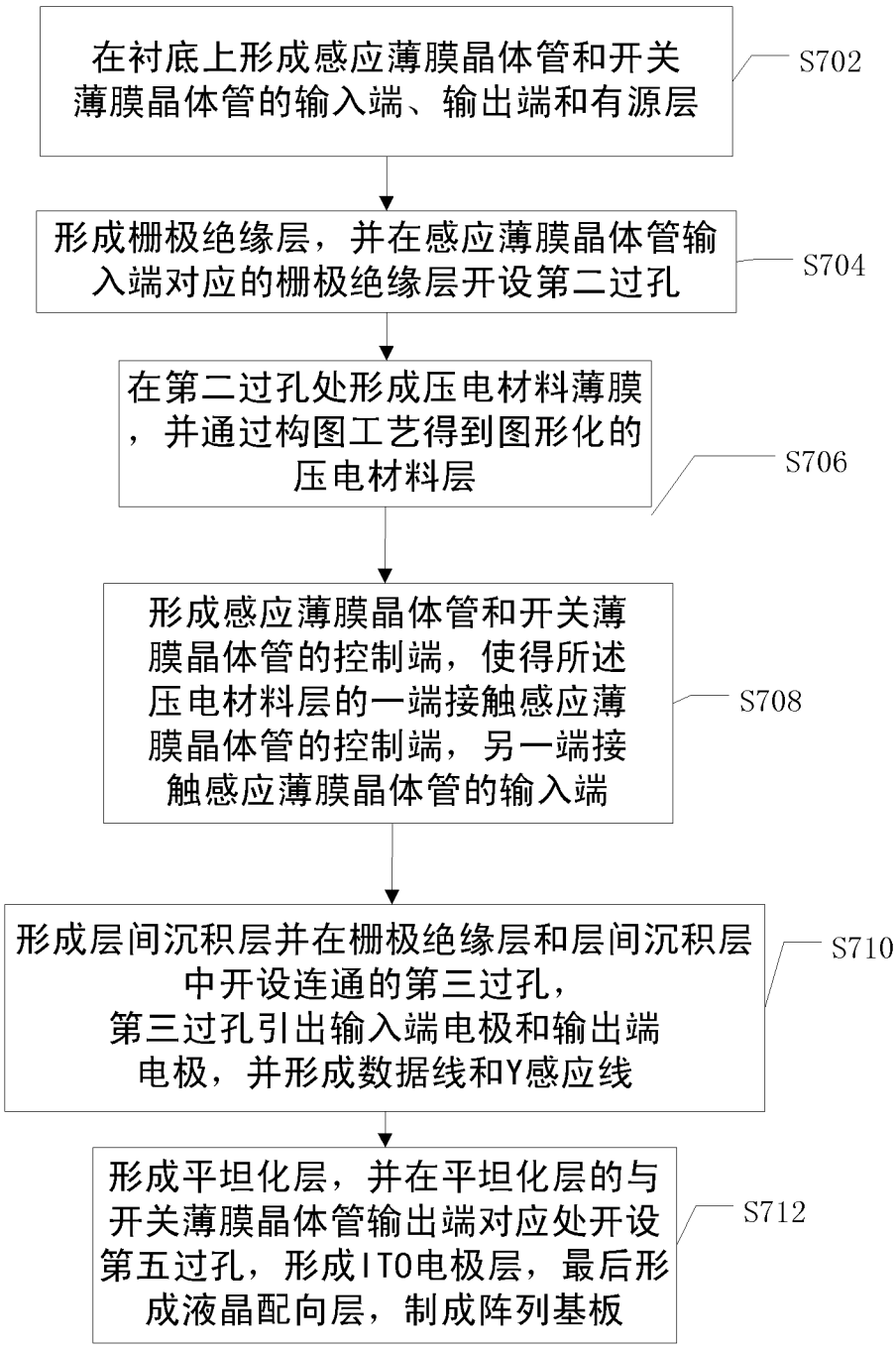

在衬底上形成感应薄膜晶体管和开关薄膜晶体管的输入端、输出端和有源层
S702
形成栅极绝缘层，并在感应薄膜晶体管输入端对应的栅极绝缘层开设第二过孔
S704
在第二过孔处形成压电材料薄膜，并通过构图工艺得到图形化的压电材料层
S706
形成感应薄膜晶体管和开关薄膜晶体管的控制端，使得所述压电材料层的一端接触感应薄膜晶体管的控制端，另一端接触感应薄膜晶体管的输入端
S708
形成层间沉积层并在栅极绝缘层和层间沉积层中开设连通的第三过孔，
第三过孔引出输入端电极和输出端电极，并形成数据线和Y感应线
S710
形成平坦化层，并在平坦化层的与开关薄膜晶体管输出端对应处开设第五过孔，形成ITO电极层，最后形成液晶配向层，制成阵列基板
S712

图 7

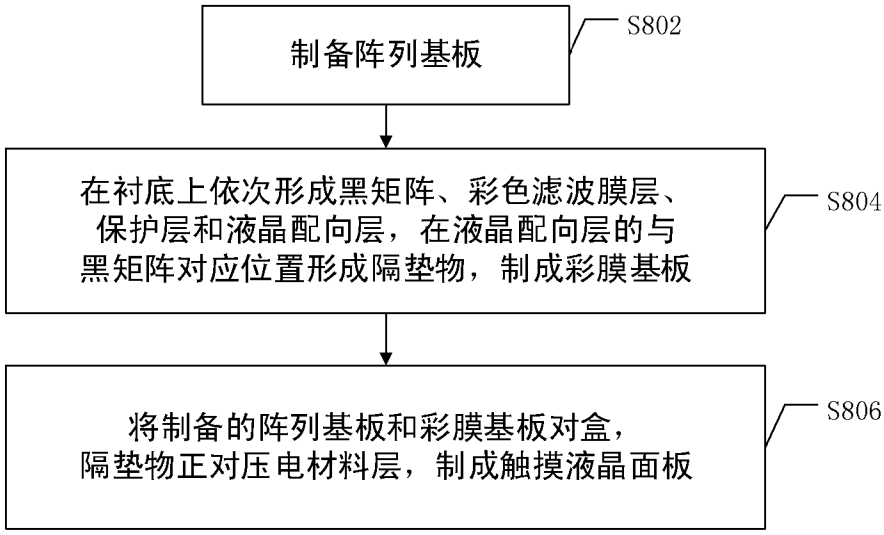

制备阵列基板
S802
在衬底上依次形成黑矩阵、彩色滤波膜层、保护层和液晶配向层，在液晶配向层的与黑矩阵对应位置形成隔垫物，制成彩膜基板
S804
将制备的阵列基板和彩膜基板对盒，隔垫物正对压电材料层，制成触摸液晶面板
S806

图 8

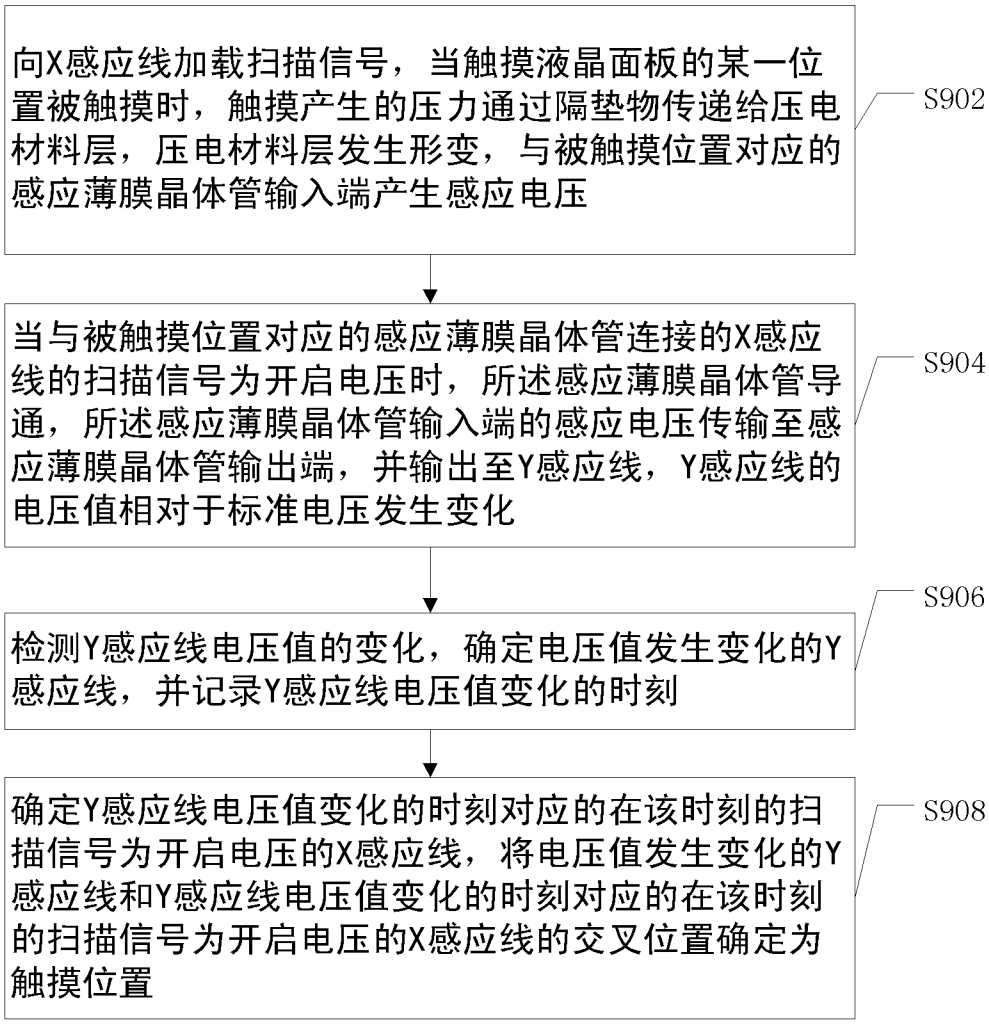

向X感应线加载扫描信号，当触摸液晶面板的某一位置被触摸时，触摸产生的压力通过隔垫物传递给压电材料层，压电材料层发生形变，与被触摸位置对应的感应薄膜晶体管输入端产生感应电压
S902
当与被触摸位置对应的感应薄膜晶体管连接的X感应线的扫描信号为开启电压时，所述感应薄膜晶体管导通，所述感应薄膜晶体管输入端的感应电压传输至感应薄膜晶体管输出端，并输出至Y感应线，Y感应线的电压值相对于标准电压发生变化
S904
检测Y感应线电压值的变化，确定电压值发生变化的Y感应线，并记录Y感应线电压值变化的时刻
S906
确定Y感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的X感应线，将电压值发生变化的Y感应线和Y感应线电压值变化的时刻对应的在该时刻的扫描信号为开启电压的X感应线的交叉位置确定为触摸位置
S908

图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/073767

A. CLASSIFICATION OF SUBJECT MATTER

G06F 3/041 (2006.01) i; G02F 1/1333 (2006.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F, G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, EPODOC, WPI: BOE; XU, Liyan; WANG, Junwei; liquid crystal display, touch control, thin film transistor, display+, LCD?, touch+, tactile, haptic, press+, sens+, piezoelectric???, piezo, layer?, membrane?, material?, film?, induc+, TFT?, transistor

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 104123021 A (CHUNG HUA UNIVERSITY), 29 October 2014 (29.10.2014), description, paragraphs [0055]-[0081], and figures 1-8	1-16
Y	CN 103558946 A (BOE TECHNOLOGY GROUP CO., LTD.), 05 February 2014 (05.02.2014), description, paragraphs [0022]-[0045], and figures 1-2	1-16
PX	CN 105974637 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 28 September 2016 (28.09.2016), claims 1-16	1-16
A	US 2007023851 A1 (HARTZELL, J.W. et al.), 01 February 2007 (01.02.2007), the whole document	1-16
A	US 2009101986 A1 (SEIKO EPSON CORP.), 23 April 2009 (23.04.2009), the whole document	1-16

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 March 2017 (17.03.2017)	**31 March 2017 (31.03.2017)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **FANG, Yuanfeng** Telephone No.: (86-10) **62413825**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/073767

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104123021 A	29 October 2014	None	
CN 103558946 A	05 February 2014	US 2016274397 A1	22 September 2016
		WO 2015070596 A1	21 May 2015
CN 105974637 A	28 September 2016	None	
US 2007023851 A1	01 February 2007	WO 2007037926 A2	05 April 2007
		US 7425749 B2	16 September 2008
		US 2003196592 A1	23 October 2003
		US 7135070 B2	14 November 2006
		US 2003196591 A1	23 October 2003
		US 2003197214 A1	23 October 2003
		US 7156916 B2	02 January 2007
		US 2003196590 A1	23 October 2003
		US 7125451 B2	24 October 2006
		US 2003199177 A1	23 October 2003
		US 6860939 B2	01 March 2005
		US 2003196593 A1	23 October 2003
		US 7128783 B2	31 October 2006
		JP 2004001208 A	08 January 2004
		JP 2004001207 A	08 January 2004
		JP 2004006836 A	08 January 2004
		JP 2004001202 A	08 January 2004
		JP 2004001201 A	08 January 2004
		JP 2004001200 A	08 January 2004
		US 2005130360 A1	16 June 2005
		US 7253488 B2	07 August 2007
		US 2005153475 A1	14 July 2005
		US 7230306 B2	12 June 2007
		US 2006148137 A1	06 July 2006
		US 7217588 B2	15 May 2007
		US 2006211162 A1	21 September 2006
		US 7431766 B2	07 October 2008
		US 2007099327 A1	03 May 2007
		US 7569410 B2	04 August 2009
		US 2007212805 A1	13 September 2007
		US 7341884 B2	11 March 2008
		US 2007278600 A1	06 December 2007
		US 7763947 B2	27 July 2010
		US 2007287233 A1	13 December 2007
		US 7785912 B2	31 August 2010
US 2009101986 A1	23 April 2009	JP 2009099892 A	07 May 2009
		JP 4544288 B2	15 September 2010
		US 8035164 B2	11 October 2011

国际检索报告

国际申请号
PCT/CN2017/073767

A. 主题的分类

G06F 3/041(2006.01)i; G02F 1/1333(2006.01)n

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F,G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNKI,CNPAT,EPODOC,WPI：京东方,BOE,徐利燕,王俊伟,显示,液晶显示,触摸,触控,触碰,感测,压,感应,压电,层,膜,材料,感应,晶体管,薄膜晶体管,display+,LCD?,touch+, tactile,haptic,press+,sens+,piezoelectric???,piezo,layer?,membrane?,material?,film?,induc+,TFT?,transistor

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 104123021 A (中华大学) 2014年 10月 29日 (2014-10-29) 说明书第【0055】-【0081】段、附图1-8	1-16
Y	CN 103558946 A (京东方科技集团股份有限公司) 2014年 2月 5日 (2014-02-05) 说明书第【0022】-【0045】段、附图1-2	1-16
PX	CN 105974637 A (京东方科技集团股份有限公司 等) 2016年 9月 28日 (2016-09-28) 权利要求1-16	1-16
A	US 2007023851 A1 (HARTZELL, JOHN WALTER等) 2007年 2月 1日 (2007-02-01) 全文	1-16
A	US 2009101986 A1 (SEIKO EPSON CORP.) 2009年 4月 23日 (2009-04-23) 全文	1-16

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 3月 17日	2017年 3月 31日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	房元锋
传真号 (86-10)62019451	电话号码 (86-10)62413825

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/073767

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104123021	A	2014年 10月 29日		无		
CN	103558946	A	2014年 2月 5日	US	2016274397	A1	2016年 9月 22日
				WO	2015070596	A1	2015年 5月 21日
CN	105974637	A	2016年 9月 28日		无		
US	2007023851	A1	2007年 2月 1日	WO	2007037926	A2	2007年 4月 5日
				US	7425749	B2	2008年 9月 16日
				US	2003196592	A1	2003年 10月 23日
				US	7135070	B2	2006年 11月 14日
				US	2003196591	A1	2003年 10月 23日
				US	2003197214	A1	2003年 10月 23日
				US	7156916	B2	2007年 1月 2日
				US	2003196590	A1	2003年 10月 23日
				US	7125451	B2	2006年 10月 24日
				US	2003199177	A1	2003年 10月 23日
				US	6860939	B2	2005年 3月 1日
				US	2003196593	A1	2003年 10月 23日
				US	7128783	B2	2006年 10月 31日
				JP	2004001208	A	2004年 1月 8日
				JP	2004001207	A	2004年 1月 8日
				JP	2004006836	A	2004年 1月 8日
				JP	2004001202	A	2004年 1月 8日
				JP	2004001201	A	2004年 1月 8日
				JP	2004001200	A	2004年 1月 8日
				US	2005130360	A1	2005年 6月 16日
				US	7253488	B2	2007年 8月 7日
				US	2005153475	A1	2005年 7月 14日
				US	7230306	B2	2007年 6月 12日
				US	2006148137	A1	2006年 7月 6日
				US	7217588	B2	2007年 5月 15日
				US	2006211162	A1	2006年 9月 21日
				US	7431766	B2	2008年 10月 7日
				US	2007099327	A1	2007年 5月 3日
				US	7569410	B2	2009年 8月 4日
				US	2007212805	A1	2007年 9月 13日
				US	7341884	B2	2008年 3月 11日
				US	2007278600	A1	2007年 12月 6日
				US	7763947	B2	2010年 7月 27日
				US	2007287233	A1	2007年 12月 13日
				US	7785912	B2	2010年 8月 31日
US	2009101986	A1	2009年 4月 23日	JP	2009099892	A	2009年 5月 7日
				JP	4544288	B2	2010年 9月 15日
				US	8035164	B2	2011年 10月 11日