(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6958603号
(P6958603)

(45)発行日　令和3年11月2日(2021.11.2)　(24)登録日　令和3年10月11日(2021.10.11)

(51)Int.Cl.　F I

H01L 21/336 (2006.01)	H01L	29/78	617S
H01L 29/786 (2006.01)	H01L	29/78	617T
	H01L	29/78	617U
	H01L	29/78	618B

請求項の数 6　(全 15 頁)

(21)出願番号　特願2019-202467(P2019-202467)
(22)出願日　令和1年11月7日(2019.11.7)
(65)公開番号　特開2021-77751(P2021-77751A)
(43)公開日　令和3年5月20日(2021.5.20)
審査請求日　令和3年6月21日(2021.6.21)

早期審査対象出願

(73)特許権者　000003193
凸版印刷株式会社
東京都台東区台東１丁目５番１号
(74)代理人　110001276
特許業務法人　小笠原特許事務所
(72)発明者　今村　ちひろ
東京都台東区台東１丁目５番１号　凸版印刷株式会社内

審査官　市川　武宜

最終頁に続く

(54)【発明の名称】薄膜トランジスタ

(57)【特許請求の範囲】
【請求項１】
絶縁性の基板と、前記絶縁性の基板上に形成されたゲート電極と、前記ゲート電極上に形成された１層以上の膜で形成されるゲート絶縁層と、前記ゲート絶縁層上に形成された無機半導体層と、前記無機半導体層上に形成されたソース・ドレイン電極とを含み、
前記ゲート絶縁層は、
有機物を用いて形成され、少なくとも一部が前記無機半導体層と非接触である第１領域と、
無機物を用いて形成され、前記無機半導体層と接触し、膜厚が２ｎｍ以上５０ｎｍ以下であり、パターン面積が前記第１領域のパターン面積の１０％以下である第２領域とを有することを特徴とする、
薄膜トランジスタ。
【請求項２】
前記ゲート絶縁層は、前記第１領域である第１ゲート絶縁層と、前記第２領域である第２ゲート絶縁層との積層構造である、請求項１に記載の薄膜トランジスタ。
【請求項３】
前記第１ゲート絶縁層が感光性樹脂を含む、請求項２に記載の薄膜トランジスタ。
【請求項４】
前記第１ゲート絶縁層がポリビニルフェノール、ポリメタクリル酸メチル、ポリイミド、ポリビニルアルコール、シクロオレフィンポリマーのいずれかを含むことを特徴とする

、請求項２または３に記載の薄膜トランジスタ。
【請求項５】
前記第２ゲート絶縁層が酸化シリコン、窒化シリコン、シリコンオキシナイトライドのいずれかを含む、請求項２乃至４のいずれかに記載の薄膜トランジスタ。
【請求項６】
前記無機半導体層がインジウム、ガリウム、および亜鉛の少なくとも一種を含む酸化物である、請求項１乃至５のいずれかに記載の薄膜トランジスタ。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、薄膜トランジスタに関する。
【背景技術】
【０００２】
現在、フレキシブル基材上に、ディスプレイやセンサ等のデバイスを形成したフレキシブルデバイスの要求が高まっている。
【０００３】
一般的に、フレキシブル性を必要としないデバイスは、ガラス基板上に、アモルファスシリコンや酸化物半導体等の無機半導体を半導体層として形成した無機ＴＦＴ（薄膜トランジスタ）により駆動されている。
【０００４】
無機ＴＦＴのゲート絶縁膜としては、一般的に、化学気相堆積法等で形成される酸化シリコン、窒化シリコン、シリコンオキシナイトライド等の無機絶縁膜が用いられ、電気的耐圧性を保つために、数百ｎｍ程度の膜厚で堆積されている。
【０００５】
しかし、上述の無機ゲート絶縁膜は柔軟性に劣るため、樹脂基板上に形成したアモルファスシリコンＴＦＴを用いてフレキシブルデバイスを作製した場合、屈曲させて使用した際に、容易に割れが発生するという問題がある。
【０００６】
一方、有機半導体を半導体層とした有機ＴＦＴは、柔軟性に優れる有機絶縁膜をゲート絶縁層として用いることができるため、フレキシブル性に優れている。よってフレキシブルデバイスへの適用が期待されている。
【０００７】
しかし、有機ＴＦＴは、アモルファスシリコンＴＦＴと比較し大気安定性や長期信頼性等に劣るという短所を有している。この短所は、主に有機半導体材料に由来する。
【０００８】
そこで、有機ゲート絶縁膜と、無機半導体を組み合わせた、有機／無機ハイブリッドＴＦＴの作製技術が注目されている。非特許文献１では、有機絶縁膜と酸化物半導体を組み合わせたトップゲート型ハイブリッドＴＦＴが報告されている（非特許文献１）。
【先行技術文献】
【非特許文献】
【０００９】
【非特許文献１】Ｍｉｔｓｕｒｕ Ｎａｋａｔａ ｅｔ ａｌ.、「Ａｎａｌｙｓｉｓ ｏｆ ｔｈｅ Ｉｎｆｌｕｅｎｃｅ ｏｆ Ｓｐｕｔｔｅｒｉｎｇ Ｄａｍａｇｅ ｔｏ Ｐｏｌｙｍｅｒ Ｇａｔｅ Ｉｎｓｕｌａｔｏｒｓ ｉｎ Ａｍｏｒｐｈｏｕｓ ＩｎＧａＺｎＯ４ Ｔｈｉｎ－Ｆｉｌｍ Ｔｒａｎｓｉｓｔｏｒｓ」、Ｊａｐａｎｅｓｅ Ｊｏｕｒｎａｌ ｏｆ Ａｐｐｌｉｅｄ Ｐｈｙｓｉｃｓ、２０１２年3月２９日発行、Ｖｏｌｕｍｅ ５１、Ｎｕｍｂｅｒ ４Ｒ、０４４１０５
【発明の概要】
【発明が解決しようとする課題】
【００１０】

ＴＦＴの構造としては、製造の簡便さから、ボトムゲート型が好ましいとされている。しかし、非特許文献１にも記載されているように、単純な構成ではボトムゲート型ハイブリッドＴＦＴを実現するのは難しい。

【００１１】

実現が困難な理由は、有機ゲート絶縁膜上に、プラズマを利用した真空成膜装置を用いて無機半導体を成膜した場合に、有機ゲート絶縁膜の表面がプラズマに曝され、損傷することにより、絶縁膜／半導体界面にキャリアトラップが生成していまい、良好な界面状態を構築できず、所望のＴＦＴ特性が得られないためである。

【００１２】

本発明は、以上の点を鑑み、有機／無機ハイブリッドＴＦＴにおいて、ボトムゲート型構造であっても、良好な特性を有し、かつフレキシブル性の高い薄膜トランジスタを提供することを目的とする。

【課題を解決するための手段】

【００１３】

上記課題を解決するための本発明の一局面は、絶縁性の基板と、絶縁性の基板上に形成されたゲート電極と、ゲート電極上に形成された１層以上の膜で形成されるゲート絶縁層と、ゲート絶縁層上に形成された無機半導体層と、無機半導体層上に形成されたソース・ドレイン電極とを含み、ゲート絶縁層は、有機物を用いて形成され、少なくとも一部が無機半導体層と非接触である第１領域と、無機物を用いて形成され、無機半導体層と接触し、膜厚が２ｎｍ以上５０ｎｍ以下であり、パターン面積が第１領域のパターン面積の１０％以下である第２領域とを有することを特徴とする、薄膜トランジスタである。

【００１４】

また、ゲート絶縁層は、第１領域である第１ゲート絶縁層と、第２領域である第２ゲート絶縁層の積層構造であってもよい。

【００１５】

また、第１ゲート絶縁層が感光性樹脂を含んでもよい。

また、第１ゲート絶縁層がポリビニルフェノール、ポリメタクリル酸メチル、ポリイミド、ポリビニルアルコール、シクロオレフィンポリマーのいずれかを含んでもよい。

【００１６】

また、第２ゲート絶縁層が酸化シリコン、窒化シリコン、シリコンオキシナイトライドのいずれかを含んでもよい。

【００１７】

また、無機半導体層がインジウム、ガリウム、および亜鉛の少なくとも一種を含む酸化物であってもよい。

【発明の効果】

【００１８】

本発明によれば、良好なトランジスタ特性を有し、かつフレキシブル性の高い、有機／無機ハイブリッドの薄膜トランジスタを提供することができる。

【図面の簡単な説明】

【００１９】

【図１】本発明の一実施形態に係る薄膜トランジスタの断面構造を表す概略図

【図２】本発明の一実施形態の変形例に係る薄膜トランジスタの断面構造を表す概略図

【図３】本発明の一実施形態の変形例に係る薄膜トランジスタの断面構造を表す概略図

【図４】本発明の実施例１及び比較例２に係る薄膜トランジスタの断面構造を表す概略図

【図５】本発明の実施例２に係る薄膜トランジスタの断面構造を表す概略図

【図６】本発明の実施例３に係る薄膜トランジスタの断面構造を表す概略図

【図７】本発明の比較例１に係る薄膜トランジスタの断面構造を表す概略図

【図８】本発明の比較例３に係る薄膜トランジスタの断面構造を表す概略図

【発明を実施するための形態】

【００２０】

以下、本発明の実施の形態を、図面を参照しつつ説明する。実施の形態において、同一構成要素には同一符号を付け、実施の形態の間において重複する説明は省略する。

【００２１】

図１～３に本発明の実施形態に係る薄膜トランジスタ１００、および薄膜トランジスタ１００の変形例に係る薄膜トランジスタ１０１、１０２の断面構造を表す概略図を示す。薄膜トランジスタ１００～１０２はいずれも、絶縁基板０、絶縁基板０上に形成されたゲート電極１、少なくともゲート電極１上に形成された１層以上のゲート絶縁層７、ゲート絶縁層７上に形成された無機半導体層４、ならびにゲート絶縁層７上に形成されたソース電極５およびドレイン電極６を備えたボトムゲート－トップコンタクト型の薄膜トランジスタである。ゲート絶縁層７は、有機物を用いて形成され、無機半導体層４と非接触である第１領域と、無機物を用いて形成され、少なくとも一部が無機半導体層４と接触する第２領域とを有する。薄膜トランジスタ１００～１０２では、一例として、ゲート絶縁層７は、第１領域である第１ゲート絶縁層２と、第２領域であって、第１ゲート絶縁層２上に積層された第２ゲート絶縁層３との積層構造である。このとき、第２ゲート絶縁層３のパターン面積と無機半導体層４のパターン面積は、図１に示すように等しくても良く、また、図２、３に示すように、どちらか一方の面積が大きくても構わない。より詳細には、薄膜トランジスタ１０１の第２ゲート絶縁層３のパターン面積は、無機半導体層４のパターン面積より小さく、第２ゲート絶縁層３は表面の一部が無機半導体層４により覆われている。また、薄膜トランジスタ１０２の第２ゲート絶縁層３のパターン面積は、無機半導体層４のパターン面積より大きく、第２ゲート絶縁層３は第１ゲート絶縁層２に対向する面以外が無機半導体層４により覆われている。また、本発明の薄膜トランジスタ１００～１０２の構造は、図１～３に示す、ボトムゲート－トップコンタクト型に限らず、トップゲート－トップコンタクト型、トップゲート－ボトムコンタクト型、ボトムゲート－ボトムコンタクト型等でも良いが、この限りではない。

【００２２】

本発明の絶縁基板０としては、例えば、ポリイミド、ポリメチルメタクリレート、ポリアクリレート、ポリカーボネート、ポリスチレン、ポリエチレンサルファイド、ポリエーテルスルホン（ＰＥＳ）、ポリオレフィン、ポリエチレンテレフタレート、ポリエチレンナフタレート（ＰＥＮ）、シクロオレフィンポリマー、ポリエーテルサルフェン、トリアセチルセルロース、ポリビニルフルオライドフィルム、エチレン-テトラフルオロエチレン共重合樹脂、ガラス繊維強化アクリル樹脂フィルム、ガラス繊維強化ポリカーボネート、フッ素系樹脂、環状ポリオレフィン系樹脂等を用いたフレキシブル基板を使用することができる。これらの材料は単独で使用することもでき、２種以上を積層した複合基板を使用することもできるが、これらに限定されるものではない。

【００２３】

本発明のゲート電極１、ソース電極５、ドレイン電極６は、スパッタ法等の真空成膜装置により成膜したＭｏ、Ａｌ、Ａｇ、Ｃｕ等の金属膜、またはＩＴＯ（酸化インジウム錫）、ＩＺＯ（酸化インジウム亜鉛）等の金属酸化物膜を単層または積層した膜を、フォトリソグラフィー法等を用いてパターニングすることにより得ることができる。また、本発明のゲート電極１、ソース電極５、ドレイン電極６は、Ａｇ、Ｃｕ、Ａｕ等の金属材料、ＩＴＯ（酸化インジウム錫）、ＩＺＯ（酸化インジウム亜鉛）等の金属酸化物材料、ＰＥＤＯＴ（ポリエチレンジオキシチオフェン）等の有機導電性材料をインキ状、ペースト状にしたものをスクリーン印刷、転写印刷、凸版印刷、インクジェット法等で塗布し、焼成することにより形成することもできるが、これらに限定されるものではない。

【００２４】

本発明の第１ゲート絶縁層２は有機物を用いて形成された層であって、例えば、ポリビニルフェノール、ポリメタクリル酸メチル、ポリイミド、ポリビニルアルコール、シクロオレフィンポリマー等の高分子溶液を、スピンコート法やスリットダイコート法等を用いて塗布し、焼成することにより形成することができる。また、本発明の第１ゲート絶縁層２には、上述の材料に感光性を有する樹脂材料を添加し、フォトリソグラフィーによるパ

ターニングを可能とした材料を用いると、パターニングが容易となるため、特に好ましい。

【００２５】

本発明の第２ゲート絶縁層３は無機物を用いて形成された層であって、具体的な材料としては、酸化シリコン、窒化シリコン、シリコンオキシナイトライド、酸化アルミニウム、酸化タンタル、酸化イットリウム、酸化ハフニウム、ハフニウムアルミネート、酸化ジルコニア、酸化チタン等の無機材料等が挙げられるがこれらに限定されるものではない。

【００２６】

本発明の第２ゲート絶縁層３は、スパッタ、化学気相堆積装置等の真空成膜装置を用いて形成されることが好ましい。真空成膜装置を用いて形成された第２ゲート絶縁層３は、塗布により形成した場合よりも、高いプラズマ耐性を有する。このため、無機半導体層４を、プラズマを利用した真空成膜装置を用いて形成した場合でも、キャリアトラップの少ない、良好なゲート絶縁膜／半導体層界面を構築することが可能となり、高いトランジスタ特性を実現することができる。なお、本発明の構成では、第２ゲート絶縁層３の成膜時に、第１ゲート絶縁層２の表面が、プラズマダメージを受けることとなるが、薄膜トランジスタ１００～１０２の動作領域として重要な無機半導体層４との界面（チャネル）は第２ゲート絶縁層３の表面となるため、第１ゲート絶縁層２の表面がプラズマダメージを受けている状態であっても、トランジスタ特性には影響しない。

【００２７】

第２ゲート絶縁層３の膜厚は２ｎｍ以上５０ｎｍ以下であることが好ましい。膜厚が２ｎｍ未満では、連続的な膜が形成できず、島状の膜となり、良好なゲート絶縁膜／半導体層界面を構築することができないため好ましくない。また膜厚が５０ｎｍを超えると、フレキシブル基板に成膜し、屈曲させた場合に、割れが発生しやすいため好ましくない。また、第２ゲート絶縁層３のパターン面積は、第１ゲート絶縁層２のパターン面積の１０％以下であることが好ましい。第２ゲート絶縁層３のパターン面積が、第１ゲート絶縁層２のパターン面積の１０％を超えてしまうと、フレキシブル基板に成膜し、屈曲させた場合に、割れが発生しやすくなるため好ましくない。

【００２８】

本発明の無機半導体層４の材料は、インジウム、ガリウム、および亜鉛の少なくとも一種を含む酸化物であることが好ましい。より具体的には、酸化亜鉛、酸化インジウム、酸化インジウム亜鉛および酸化亜鉛ガリウムインジウム（ＩＧＺＯ）等公知の材料を使用することができる。また、本発明の無機半導体層４には、上記以外の金属酸化物半導体やアモルファスシリコン等の他の材料を用いても構わない。

【００２９】

本発明の無機半導体層４はスパッタ、ＣＶＤ等の真空成膜装置を用いて形成されることが好ましい。真空成膜装置を用いて形成された上記の膜は、塗布型の無機膜よりも、高純度、高密度、均一な膜となるため、高移動度を有し、薄膜トランジスタ１００～１０２に用いた場合に、高いトランジスタ特性を実現することができる。

【実施例】

【００３０】

以下、本発明に係る薄膜トランジスタの具体的な実施例及び比較例について説明する。なお、本発明は各実施例に限るものではない。

【００３１】

（実施例１）

実施例１について説明する。図４に、実施例１に係る、薄膜トランジスタ１０３の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。

【００３２】
次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。
【００３３】
次に、ＲＦマグネトロンスパッタ装置を用いて、膜厚５０ｎｍのＳｉＯｘを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ドライエッチング、レジスト剥離を行い、第２ゲート絶縁層３として、無機ゲート絶縁層１３を形成した。無機ゲート絶縁層１３のパターン面積は５０μｍ×８０μｍであり、有機ゲート絶縁層１２のパターン面積の１０％である。
【００３４】
次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、O_2＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、無機ゲート絶縁層１３上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は５０μｍ×８０μｍである。
【００３５】
最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０３を得た。作製した薄膜トランジスタ１０３のチャネル長は１０μｍ、チャネル幅は５０μｍである。
【００３６】
ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０３のＴｒａｎｓｆｅｒ特性を測定した結果、薄膜トランジスタ１０３の移動度は、１０．９cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、良好なトランジスタ特性を示した。
【００３７】
作製した薄膜トランジスタ１０３を直径１ｍｍの金属棒に巻き付けて、静的屈曲試験を行った後の薄膜トランジスタ１０３の移動度は１０．６cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、作製後と同等の良好なトランジスタ特性を示した。試験後に光学顕微鏡にて薄膜トランジスタ１０３の表面観察を行った結果、クラック等の発生は見られず、特に異常は認められなかった。
【００３８】
（実施例２）
実施例２について説明する。図５に、実施例２に係る、薄膜トランジスタ１０４の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。
【００３９】
次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。
【００４０】

次に、ＲＦマグネトロンスパッタ装置を用いて、膜厚５０ｎｍのＳｉＯｘを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ドライエッチング、レジスト剥離を行い、第２ゲート絶縁層３として、無機ゲート絶縁層１３を形成した。無機ゲート絶縁層１３のパターン面積は５０μｍ×８０μｍであり、有機ゲート絶縁層１２のパターン面積の１０％である。

【００４１】

次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、O_2＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、無機ゲート絶縁層１３上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は４０μｍ×６０μｍである。

【００４２】

最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０４を得た。作製した薄膜トランジスタ１０４のチャネル長は１０μｍ、チャネル幅は５０μｍである。

【００４３】

ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０４のＴｒａｎｓｆｅｒ特性を測定した結果、薄膜トランジスタ１０４の移動度は、１０．８cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、良好なトランジスタ特性を示した。

【００４４】

作製した薄膜トランジスタ１０４を直径１ｍｍの金属棒に巻き付けて、静的屈曲試験を行った後の薄膜トランジスタ１０４の移動度は１０．７cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、作製後と同等の良好なトランジスタ特性を示した。試験後に光学顕微鏡にて薄膜トランジスタ１０４の表面観察を行った結果、クラック等の発生は見られず、特に異常は認められなかった。

【００４５】

（実施例３）

実施例３について説明する。図６に、実施例３に係る、薄膜トランジスタ１０５の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。

【００４６】

次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。

【００４７】

次に、ＲＦマグネトロンスパッタ装置を用いて、膜厚５０ｎｍのＳｉＯｘを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ドライエッチング、レジスト剥離を行い、第２ゲート絶縁層３として、無機ゲート絶縁層１３を形成した。無機ゲート絶縁層１３のパターン面積は５０μｍ×８０μｍであり、有機ゲート絶縁層１２のパターン面積の１０％である。

【００４８】

次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、$Ｏ_2$＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、無機ゲート絶縁層１３上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は６０μｍ×１００μｍである。

【００４９】

最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０５を得た。作製した薄膜トランジスタ１０５のチャネル長は１０μｍ、チャネル幅は５０μｍである。

【００５０】

ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０５のＴｒａｎｓｆｅｒ特性を測定した結果、薄膜トランジスタ１０５の移動度は、１０．７$ｃｍ^2$／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、良好なトランジスタ特性を示した。

【００５１】

作製した薄膜トランジスタ１０５を直径１ｍｍの金属棒に巻き付けて、静的屈曲試験を行った後の薄膜トランジスタ１０５の移動度は１０．８$ｃｍ^2$／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、作製後と同等の良好なトランジスタ特性を示した。試験後に光学顕微鏡にて薄膜トランジスタ１０３の表面観察を行った結果、クラック等の発生は見られず、特に異常は認められなかった。

【００５２】

（比較例１）

比較例１について説明する。図７に、比較例１に係る、薄膜トランジスタ１０６の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。

【００５３】

次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。

【００５４】

次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、$Ｏ_2$＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、有機ゲート絶縁層１２上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は５０μｍ×８０μｍである。

【００５５】

最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０６を得た。作製した薄膜トランジスタ１０６のチャネル長は１０μｍ、チャネル幅は５０μｍである。

【００５６】
ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０６のＴｒａｎｓｆｅｒ特性を測定した結果、オフ特性が観察されず、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は１桁未満であり、良好なトランジスタ特性が得られなかった。
【００５７】
（比較例２）
比較例２について説明する。図４に、比較例２に係る、薄膜トランジスタ１０７の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。
【００５８】
次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。
【００５９】
次に、ＲＦマグネトロンスパッタ装置を用いて、膜厚７０ｎｍのＳｉＯｘを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ドライエッチング、レジスト剥離を行い、第２ゲート絶縁層３として、無機ゲート絶縁層１３を形成した。無機ゲート絶縁層１３のパターン面積は５０μｍ×８０μｍであり、有機ゲート絶縁層１２のパターン面積の１０％である。
【００６０】
次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、O_2＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、無機ゲート絶縁層１３上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は５０μｍ×８０μｍである。
【００６１】
最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０５を得た。比較例２に係る薄膜トランジスタ１０７と実施例１に係る薄膜トランジスタ１０３との相違は、無機ゲート絶縁層１３の厚みである。作製した薄膜トランジスタ１０７のチャネル長は１０μｍ、チャネル幅は５０μｍである。
【００６２】
ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０７のＴｒａｎｓｆｅｒ特性を測定した結果、薄膜トランジスタ１０７の移動度は、１０．８cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は６桁であった。
【００６３】
次に、作製した薄膜トランジスタ１０７を直径１ｍｍの金属棒に巻き付けて、１万回の動的屈曲試験を行った。動的屈曲試験を行った後の薄膜トランジスタ１０７の移動度は３．８cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約３桁であり、作製後と比較すると移動度とＯＮ／ＯＦＦ比の低下が確認された。試験後に光学顕微鏡にて薄膜トランジスタ１０７の表面観察を行ったところ、無機ゲート絶縁層１３にクラックの発生がわずかに認められた。

【００６４】
（比較例３）
比較例３について説明する。図８に、比較例３に係る、薄膜トランジスタ１０８の断面構造を表す概略図を示す。絶縁基板１０として厚さ１２５μｍのポリエチレンナフタレート上に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ゲート電極１１を形成した。Ｍｏ成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝５０ＳＣＣＭ、成膜圧力は１．０Ｐａとした。
【００６５】
次に、スピンコーターを用いて、感光性のシクロオレフィンポリマーを、フォトリソグラフィー法を用いてパターニング後、１８０℃で焼成し、第１ゲート絶縁層２として、膜厚１μｍの有機ゲート絶縁層１２を形成した。有機ゲート絶縁層１２のパターンの面積は２００μｍ×２００μｍである。
【００６６】
次に、ＲＦマグネトロンスパッタ装置を用いて、膜厚５０ｎｍのＳｉＯｘを、室温成膜した。成膜後、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ドライエッチング、レジスト剥離を行い、第２ゲート絶縁層３として、無機ゲート絶縁層１３を形成した。無機ゲート絶縁層１３のパターン面積は１００μｍ×８０μｍであり、有機ゲート絶縁層１２のパターン面積の２０％である。
【００６７】
次に、ＤＣマグネトロンスパッタ装置を用いて、膜厚４０ｎｍのＩｎＧａＺｎＯを、室温成膜した。成膜時の投入電力は１００Ｗ、ガス流量はＡｒ＝１００ＳＣＣＭ、O_2＝１ＳＣＣＭ、成膜圧力は１．０Ｐａとした。次に、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、無機ゲート絶縁層１３上に、無機半導体層１４を形成した。無機半導体層１４のパターン面積は５０μｍ×８０μｍである。
【００６８】
最後に、ＤＣマグネトロンスパッタ装置を用いて、膜厚８０ｎｍのＭｏを室温成膜し、フォトリソグラフィー法を用いてレジストパターンを形成した後に、ウェットエッチング、レジスト剥離を行い、ソース電極１５とドレイン電極１６を形成し、薄膜トランジスタ１０８を得た。作製した薄膜トランジスタ１０８のチャネル長は１０μｍ、チャネル幅は５０μｍである。
【００６９】
ゲート電圧を±２０Ｖとして、半導体パラメータアナライザを用いて薄膜トランジスタ１０８のＴｒａｎｓｆｅｒ特性を測定した結果、薄膜トランジスタ１０８の移動度は、１０．６cm^2／Ｖｓ、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は約６桁であり、良好なトランジスタ特性を示した。
【００７０】
作製した薄膜トランジスタ１０８を直径１ｍｍの金属棒に巻き付けて、静的屈曲試験を行った。静的屈曲試験を行った後の薄膜トランジスタ１０８はオン特性が観察されず、ソース電極１５とドレイン電極１６との間に１０Ｖの電圧が印加されたときのＯＮ／ＯＦＦ比は１桁未満であった。試験後に光学顕微鏡にて薄膜トランジスタ１０８の表面観察を行ったところ、無機ゲート絶縁層１３にクラックの発生が認められた。
【００７１】
表１に、実施例１、実施例２、実施例３、比較例１、比較例２、比較例３それぞれの要部寸法、測定結果を示す。
【００７２】
表１に示すように、実施例１～３では、静的屈曲試験の前後において良好なトランジスタ特性が得られ、かつ、クラックの発生がなかった。この結果から、ゲート絶縁層７を、フレキシブル性を有する有機ゲート絶縁層１２（第１領域）と、厚さ５０ｎｍ以下で有機

ゲート絶縁層１２に対するパターン面積を１０％以下とした無機ゲート絶縁層１３（第２領域）とを有するように形成することにより、良好なトランジスタ特性とフレキシブル性とが両立する薄膜トランジスタが得られることを確認できた。

【００７３】

比較例１に係る薄膜トランジスタ１０６では、有機ゲート絶縁層１２上に無機ゲート絶縁層１３を設けることなく、プラズマを利用した真空成膜装置（ＤＣマグネトロンスパッタ装置）を用いて無機半導体層１４を形成した。このため、絶縁膜／半導体界面にキャリアトラップが生成され、良好な界面状態を構築できず、良好なトランジスタ特性が得られなかった。

【００７４】

比較例２に係る薄膜トランジスタ１０７では、ゲート絶縁層７を、有機ゲート絶縁層１２と、無機ゲート絶縁層１３とで形成したものの、無機ゲート絶縁層１３の膜厚が５０ｎｍを超えている。このため、静的屈曲試験の前においては良好なトランジスタ特性が得られたものの、十分なフレキシブル性を確保できずに、静的屈曲試験の後においては無機ゲート絶縁層１３にクラックが発生して、良好なトランジスタ特性が得らなかった。

【００７５】

比較例３に係る薄膜トランジスタ１０８では、ゲート絶縁層７を、有機ゲート絶縁層１２と、無機ゲート絶縁層１３とで形成したものの、無機ゲート絶縁層１３の有機ゲート絶縁層１２に対するパターン面積が１０％を超えている。このため、静的屈曲試験の前においては良好なトランジスタ特性が得られたものの、十分なフレキシブル性を確保できずに、静的屈曲試験の後においては無機ゲート絶縁層１３にクラックが発生して、良好なトランジスタ特性が得らなかった。

【００７６】

【表１】

	実施例1	実施例2	実施例3	比較例1	比較例2	比較例3
有機(第1)ゲート絶縁膜12の膜厚(μm)	1	1	1	1	1	1
無機(第2)ゲート絶縁膜13の膜厚(nm)	50	50	50	—	70	50
有機(第1)ゲート絶縁層12のパターンサイズ(μm)	200×200	200×200	200×200	200×200	200×200	200×200
無機(第2)ゲート絶縁層13のパターンサイズ(μm)	50×80	50×80	50×80	—	50×80	100×80
無機半導体層14のパターンサイズ(μm)	50×80	40×60	60×100	50×80	50×80	50×80
有機ゲート絶縁層12に対する無機ゲート絶縁層13のパターン面積(%)	10	10	10	—	10	20
静的屈曲試験前のトランジスタ特性(移動度10.0以上、ON／OFF比6桁以上ならば○)	○	○	○	×	○	○
静的屈曲試験後のトランジスタ特性(移動度10.0以上、ON／OFF比6桁以上ならば○)	○	○	○	—	×	×
静的屈曲試験後の無機ゲート絶縁層13のクラック有無	無	無	無	—	有	有

【００７７】

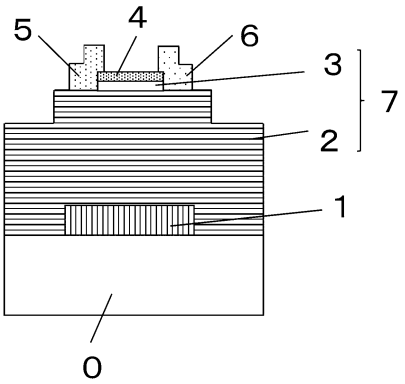
以上、説明したように、本発明によれば、絶縁性の基板と、絶縁性の基板上に形成されたゲート電極と、ゲート電極上に形成された１層以上の膜で形成されるゲート絶縁層と、ゲート絶縁層上に形成された無機半導体層と、無機半導体層上に形成されたソース・ドレイン電極とを含み、ゲート絶縁層は、有機物を用いて形成され、半導体層と非接触であり、膜厚が２ｎｍ以上５０ｎｍ以下である第１領域と、無機物を用いて形成され、少なくとも一部が半導体層と接触し、パターン面積が第１領域のパターン面積の１０％以下である第２領域とを有する、良好な特性を有し、かつフレキシブル性の高い薄膜トランジスタを提供することができる。

【産業上の利用可能性】

【００７８】
本発明で作製した薄膜トランジスタは、電子ペーパー表示装置、液晶表示装置、有機エレクトロルミネッセンス表示装置などの表示装置や、圧電センサなどの各種センサに適用できる。特にフレキシブル性を活かしたフレキシブルデバイスへの適用が期待される。
【符号の説明】
【００７９】
１００～１０８　薄膜トランジスタ
０　絶縁基板
１　ゲート電極
２　第１ゲート絶縁層
３　第２ゲート絶縁層
４　無機半導体層
５　ソース電極
６　ドレイン電極
７　ゲート絶縁層
１０　絶縁基板
１１　ゲート電極
１２　有機（第１）ゲート絶縁層
１３　無機（第２）ゲート絶縁層
１４　無機半導体層
１５　ソース電極
１６　ドレイン電極

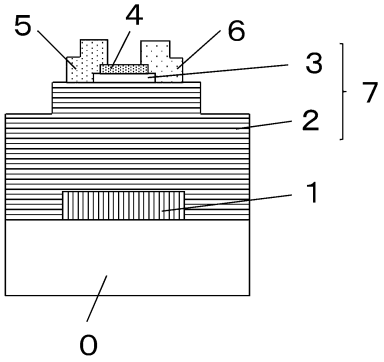
【図１】

100



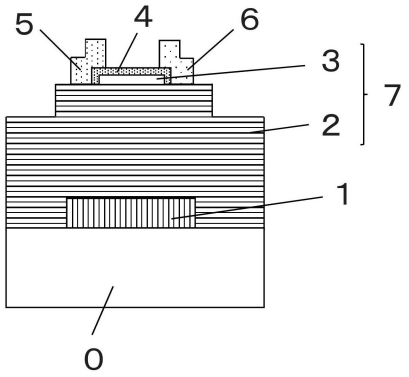
【図２】

101



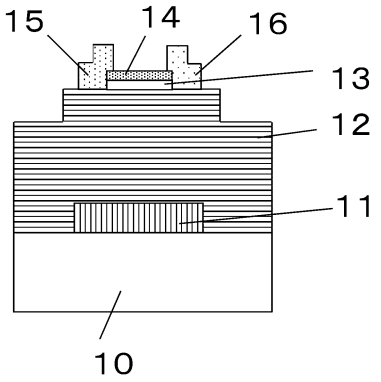
【図３】

102



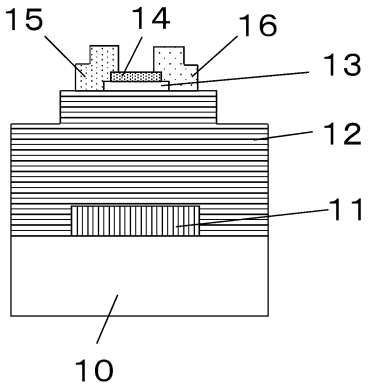
【図４】

103、107



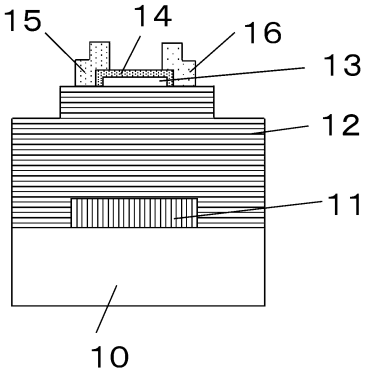
【図５】

104



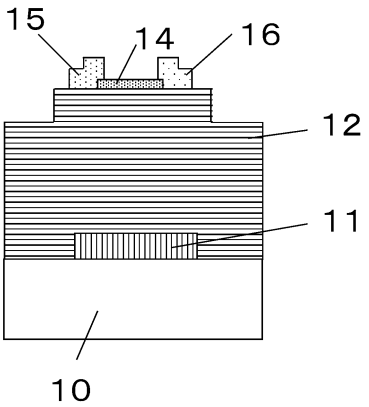
【図６】

105



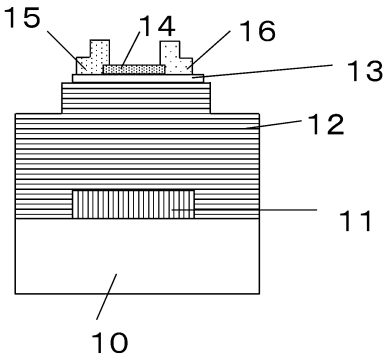
【図７】

106



【図８】

108



フロントページの続き

(56)参考文献 特開２０１４－０３２９８３（ＪＰ，Ａ）
特開２０１１－１７６００８（ＪＰ，Ａ）
特開平１０－１８６４０８（ＪＰ，Ａ）
韓国公開特許第１０－２０１５－００４４７４７（ＫＲ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２１／３３６
Ｈ０１Ｌ　２９／７８６