

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국

(43) 국제공개일  
2019년 6월 6일 (06.06.2019)



(10) 국제공개번호  
**WO 2019/108012 A1**

(51) 국제특허분류:

A61B 8/00 (2006.01)

(21) 국제출원번호:

PCT/KR2018/015079

(22) 국제출원일:

2018년 11월 30일 (30.11.2018)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2017-0163348 2017년 11월 30일 (30.11.2017) KR

(71) 출원인: 서강대학교 산학협력단 (SOGANG UNIVERSITY RESEARCH FOUNDATION) [KR/KR]; 04107 서울시 마포구 백범로 35, Seoul (KR).

(72) 발명자: 송태경 (SONG, Tai-Kyong); 03010 서울시 종로구 평창문화로 156, 101동 703호, Seoul (KR). 김필수 (KIM, Pilsu); 04019 서울시 마포구 동교로8안길 35, 202호, Seoul (KR). 정우진 (JUNG, Woojin); 06217 서울시 강남구 선릉로69길 20, 106동 1701호, Seoul (KR).

(74) 대리인: 특허법인 충현 (CHUNG HYUN PATENT & LAW FIRM); 06779 서울시 서초구 동산로 23 베텔회관 8층, Seoul (KR).

(81)

지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84)

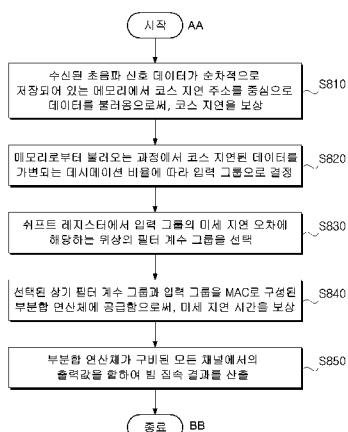
지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: FILTER ASSEMBLY FOR ULTRASOUND IMAGE SIGNAL, BEAM FOCUSING APPARATUS USING SAME, AND BEAM FOCUSING METHOD THEREOF

(54) 발명의 명칭: 초음파 영상 신호를 위한 필터 조립체 및 이를 이용한 빔 집속장치 및 방법



S810 ... Compensate for coarse delay by fetching data from memory, in which received ultrasound signal data is sequentially stored, with reference to coarse delay address  
S820 ... Determine data, which has been coarse-delayed in process of being fetched from memory, as input group according to variable decimation ratio  
S830 ... Select, by shift register, filter coefficient group having phase corresponding to fine delay error of input group  
S840 ... Compensate for fine delay time by supplying selected filter coefficient group and input group to partial-sum computational-body including MAC  
S850 ... Calculate beam focusing result by adding output values of all channels provided with partial-sum computational-bodies  
AA ... Start  
BB ... End

(57) Abstract: A beam focusing method according to an embodiment of the present invention comprises the steps of: compensating for a coarse delay by fetching data from a memory, in which received ultrasound signal data is sequentially stored, with reference to a coarse delay address; determining data, which has been coarse-delayed in the process of being fetched from the memory, as an input group according to a variable decimation ratio; selecting, by a shift register, a filter coefficient group having a phase corresponding to a fine delay error of the input group; compensating for a fine delay time by supplying the selected filter coefficient group and the input group to a partial-sum computational-body including a multiplier-accumulator (MAC); and calculating a beam focusing result by adding output values of all channels provided with partial-sum computational-bodies.

(57) 요약서: 본 발명의 실시 예에 따른 빔 집속 방법은 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써, 코스 지연을 보상하는 단계와, 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하는 단계와, 쉬프트 레지스터에서 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 단계와, 선택된 필터 계수 그룹과 상기 입력 그룹을 MAC(Multiplier Accumulation)으로 구성된 부분합 연산체에 공급함으로써, 미세 지연 시간을 보상하는 단계 및 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출하는 단계를 포함한다.

WO 2019/108012 A1

## 명세서

### 발명의 명칭: 초음파 영상 신호를 위한 필터 조립체 및 이를 이용한 빔 집속장치 및 방법

#### 기술분야

- [1] 본 발명은 초음파 영상 신호를 위한 필터 조립체 및 이를 이용한 빔 집속 장치 및 방법에 관한 것으로, 더욱 상세하게는 프로브로부터 수신된 초음파 영상 신호에서 영상의 깊이에 따른 대역폭 변화에 대응하여 지연 시간 오차와 출력 데이터량을 줄이고, 하드웨어 복잡도를 낮출 수 있는 필터 조립체 및 이를 이용한 초음파 빔 집속방법 및 장치에 관한 것이다.

#### 배경기술

- [2] 초음파 영상 시스템은 초음파 변환자에서 전기적인 신호를 물리적인 초음파 신호로 변환하여 물체에 송신하고, 반사되어 돌아오는 초음파 신호를 다시 초음파 변환자를 통해 전기적인 신호로 변환한다.
- [3] 이렇게 획득한 초음파 RF(radio frequency) 데이터는 신호처리를 통해 초음파 영상으로 나타난다. 이때 영상의 공간 해상도 및 신호 대 잡음비(Signal to noise ratio, SNR) 측면에서 좋은 영상을 위해 다수의 초음파 센서를 갖는 배열(array) 변환자를 이용하여 초음파를 송수신하며, 이를 하나의 주사선으로 구성하기 위해 빔 집속 과정을 수행한다.
- [4] 배열 변환자를 이용한 초음파 영상 시스템에서 획득된 RF 데이터는 영상의 깊이와 시스템 채널수에 비례한다. 일반적으로 시스템의 채널수는 시스템에 따라 고정되어 있고, 영상의 깊이는 관심 영역에 따라 변화가 가능해야 한다.
- [5] 반면에 초음파 영상 시스템에서 모니터의 픽셀 수, 즉 해상도는 고정되어 있어, 획득된 RF 데이터를 영상 장치가 가지고 있는 해상도에 맞게 변화시켜주는 과정이 반드시 필요하다.
- [6] 일반적으로 RF 데이터의 수는 영상의 측(Lateral) 방향에서 모니터의 가로방향 해상도 미만이고, 영상의 깊이(depth) 방향에서 모니터의 세로방향 해상도를 초과하는 양을 갖는다.
- [7] 이에 따라 초음파 영상 신호처리(echo processing)에서 측방향으로는 고정비율의 보간필터(Interpolation filter)를 수행하고, 깊이 방향으로는 영상 깊이에 상응하는 비율의 데시메이션 필터(decimation filter)를 수행한다.
- [8] 이러한 초음파 시스템에서의 데시메이션 필터는 데시메이션 비율(decimation ratio)에 따라 필터길이가 달라져야 한다.
- [9] 도 1은 초음파 영상에서 관찰 깊이(view depth)에 따른 데시메이션 비율의 변화와, 그에 따른 안티 에일리어싱 필터의 통과 대역폭(passband bandwidth)에 관한 도면이다.
- [10] 도 1에 도시된 바와 같이, 데시메이션 비율이 높아질수록 통과 대역폭이

좁아지게 된다. 일반적으로 필터의 통과 대역폭이 좁아질수록 필터 길이는 길어져야 필터의 리플(ripple)과 트랜지언트(transient) 대역폭 측면에서 좋은 성능의 필터를 설계할 수 있다. 따라서 필터길이와 데시메이션 비율은 선형적 관계를 갖고 있다.

- [11] 그러나, 실제 초음파 시스템에서는 하드웨어 구현상의 한계로 인해, 고정된 비율에 따라 고정된 길이의 필터를 설계함으로써 인해, 영상 깊이에 상응한 비율이 필요한 데시메이션 필터에서 하드웨어 자원의 낭비 또는 하드웨어 자원 부족에 따른 영상 질의 저하가 불가피하다.
- [12] 기존의 동적 수신 빔 집속기 중 보간(interpolation) 빔 집속기의 경우, 중심 주파수의 16배( $16f_0$ ) 이하의 지연 시간 오차를 갖지만, 보간 필터의 시간당 연산량이 많고, 하드웨어 구현에 있어서 복잡도가 높다는 단점이 있다.
- [13] 또한, 위상회전(Phase rotation) 빔 집속기의 경우에는 시간당 연산량과 출력 데이터량이 보간 빔 집속방법보다 적지만, 포락선 에러(envelope error)가 발생하는 문제가 있기 때문에 협대역(narrow-band) 신호만 사용해야 하는 단점과 채널 수 증가에 따른 하드웨어 복잡도 증가가 보간 빔 집속기보다 크다는 단점이 있다.

## 발명의 상세한 설명

### 기술적 과제

- [14] 본 발명이 해결하고자 하는 과제는 보간 빔 집속 방법과 같은  $16f_0$  이하의 지연 시간 오차와 위상회전 빔 집속방법과 같은 적은 출력 데이터량을 갖고, 하드웨어 복잡도 역시 낮은 초음파 신호 빔포머 및 이를 이용한 빔포밍 방법 및 장치를 제공하는데 있다.

### 과제 해결 수단

- [15] 상기 기술적 과제를 해결하기 위하여, 본 발명의 일 실시예에 따른 빔 집속 방법은, 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써, 코스 지연을 보상하는 단계; 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하는 단계; 쉬프트 레지스터에서 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 단계; 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 MAC(Multiplier Accumulation)으로 구성된 부분합 연산체에 공급함으로써, 미세 지연 시간을 보상하는 단계; 및 상기 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출하는 단계;를 포함한다.
- [16] 일 실시예에 따른 빔 집속 방법은, 초음파 반향 신호(ultrasound echo signal) 데이터가 ADC에서 표본화되어 메모리에 순차적으로 저장되는 단계를 더 포함하고, 상기 ADC에서 표본화된 초음파 반향 신호 데이터는 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의 형태로

이중 접근(2-port) 메모리로 저장될 수 있다.

- [17] 일 실시예에 따른 빔 집속 방법에서, 상기 가변되는 데시메이션 비율(decimation ratio)에 따라 입력 그룹을 결정하는 단계는, 상기 코스 지연된 데이터를 상기 데시메이션 비율에 따라 디멀티플렉서에서 선택된 위치의 상기 쉬프트 레지스터에 저장할 수 있다.
- [18] 일 실시예에 따른 빔 집속 방법에서, 상기 미세 지연 시간을 보상하는 단계는, 상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과 선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가 곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합하는 과정을 포함할 수 있다.
- [19] 상기 기술적 과제를 해결하기 위하여, 본 발명의 다른 실시예에 따른 초음파 신호 처리를 위한 필터 조립체는, 데시메이션 수행을 위해 초음파 신호 데이터로부터 입력 그룹을 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 쉬프트 레지스터; 및 MAC(Multiplier Accumulation)로 구성되어 상기 선택된 필터 계수 그룹과 입력 그룹을 이용하여 미세 지연 시간을 보상하는 부분합 연산체;를 포함한다.
- [20] 다른 실시예에 따른 필터 조립체에서, 상기 쉬프트 레지스터는, ADC에서 표본화되어 순차적으로 메모리에 저장된 초음파 반향 신호 데이터를 불러오는 과정에 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택할 수 있다. 또한, 상기 필터 조립체는, 상기 코스 지연된 데이터를 상기 데시메이션 비율에 따라 선택된 위치의 상기 쉬프트 레지스터에 저장하는 디멀티플렉서를 더 포함할 수 있다.
- [21] 다른 실시예에 따른 필터 조립체에서, 상기 부분합 연산체는, 상기 데시메이션 비율에 따른 폴드 다상(fold polyphase) 필터를 활용한 FIR(Finite impulse response) 필터 구조에서 최대 데시메이션 비율에 상관없이 고정된 개수의 곱셈기를 포함하는 정수개의 MAC을 채용함으로써 필터의 길이의 변화에 따른 곱셈기의 낭비를 방지할 수 있다.
- [22] 다른 실시예에 따른 필터 조립체에서, 상기 부분합 연산체는, 상기 쉬프트 레지스터에 저장된 상기 필터 계수와 상기 입력 그룹을 승산하는 곱셈기; 상기 곱셈기의 결과를 저장하는 레지스터; 상기 승산 결과를 이전에 저장된 상기 레지스터 값과 연속적으로 누적 합산하는 덧셈기; 및 상기 합산 결과를 데시메이션하는 데시메이터;를 포함할 수 있다.
- [23] 상기 기술적 과제를 해결하기 위하여, 본 발명의 또 다른 실시예에 따른 빔 집속 장치는, 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써 코스 지연을 보상하는 코스 지연 보상부; 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하고, 상기 입력 그룹의

미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 쉬프트 레지스터; 및 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 **MAC**로 구성된 부분합 연산체에 공급함으로써 미세 지연 시간을 보상하는 미세 지연 시간 보상부;를 포함하여, 상기 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출한다.

- [24] 또 다른 실시예에 따른 빔 집속 장치에서, 상기 메모리는, **ADC**에서 표본화된 상기 초음파 반향 신호 데이터를 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의 형태로 이중 접근(2-port) 메모리로 저장할 수 있다.
- [25] 또 다른 실시예에 따른 빔 집속 장치에서, 상기 쉬프트 레지스터는, 상기 가변되는 데시메이션 비율(decimation ratio)에 따라 입력 그룹을 결정하기 위해서, 상기 가변되는 필터 길이만큼의 상기 입력 그룹을 상기 이중접근 메모리로부터 불러오고자,  $n$ 번째와  $n+1$ 번째의 코스지연 차이가 1일 때만  $n$ 번째 영상점에 대한 코스지연주소  $\Delta i_{nm}$ 와 필터길이의 절반  $N-1/2$ 의 합에 위치한 데이터를 불러오고, 상기 메모리로부터 불러오는 읽는 주소는 **Read address point**= $\Delta i_{nm} + N-1/2$ 로 설정할 수 있다.
- [26] 또 다른 실시예에 따른 빔 집속 장치에서, 상기 쉬프트 레지스터는, 각 채널의 상기 **MAC**의 입력 레지스터가 상기 쉬프트 레지스터와 1 대 1로 연결된 구조에서 상기 데시메이션 비율에 맞춰  $m$ 번째마다 상기 메모리로부터 상기 데이터를 로드(load)함으로써, 상기 메모리로부터 불러온 데이터를 상기 데시메이션 비율에 따라 디멀티플렉서에서 선택된 위치에 저장할 수 있다.
- [27] 또 다른 실시예에 따른 빔 집속 장치에서, 상기 미세 지연 보상부는, 상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과 선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가 곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합할 수 있다.

### 발명의 효과

- [28] 본 발명의 실시예들에 따른 **MAC** 구조를 이용한 효율적인 구조의 변형된 복합형 빔 집속기는 보간 빔 집속기와 같이 이상적인 미세 지연 시간 보상을 할 수 있다. 또한, 고정된 개수의 곱셈기와 덧셈기만으로 가변적인 필터 길이가 요구되는 데시메이션 필터를 구현하여, 하드웨어 자원 낭비와 하드웨어 자원부족으로 인한 영상 질의 저하가 생기지 않는 효과가 있다.

### 도면의 간단한 설명

- [29] 도 1은 데시메이션 필터 대역폭과 영상 깊이의 관계를 나타내는 그래프이다.
- [30] 도 2는 동적 수심 빔 집속 개념도를 도시한다.
- [31] 도 3은 초음파의 송수신 거리를 도시한다.
- [32] 도 4는 일반적인 보간 빔 집속기의 블록도를 도시한다.

- [33] 도 5는 일반적인 위상회전 빔 집속기의 블록도를 도시한다.
- [34] 도 6은 복합형 빔 집속기의 구성을 나타내는 개략적인 블록도이다.
- [35] 도 7은 복합형 대역 필터의 주파수 성분을 도시하는 그래프이다.
- [36] 도 8a 및 도 8b의 단일 채널 빔 집속 블록도를 도시한다.
- [37] 도 9는 일반적인 FIR 필터의 구조를 도시한다.
- [38] 도 10은  $L=2$ ,  $M=3$ 일 경우 다상을 이용한 최적 FIR 필터 구조를 도시한다.
- [39] 도 11은  $M$  폴드 다상(fold polyphase) 필터를 활용한 FIR 필터 구조를 도시한다.
- [40] 도 12는 본 발명의 실시 예에 따라  $M$  폴드 다상(fold polyphase) 필터를 활용한 FIR 필터의 덧셈기 방향을 변경한 구조를 도시한다.
- [41] 도 13은 본 발명의 실시 예에 따라  $L$ 배 상향 표본기를 제거한 최적화된 다상 FIR 필터 구조를 도시한다.
- [42] 도 14는 본 발명의 실시 예에 따라 도 13에 도시된 필터의 필터 계수를 행렬방식으로 정리한 필터 구조를 도시한다.
- [43] 도 15는 MAC 구조를 이용하여 도 14에 도시된 Optimized polyphase FIR 필터와 동치구조인 본 발명의 변형된 복합형 빔 집속 구조를 도시한다.
- [44] 도 16은 도 15의  $j$ 번째 열의 MAC 구조를 구체화한 블록도를 도시한다.
- [45] 도 17은 도 17은 본 발명의 실시 예에 따른 변형된 복합형 빔 집속기 하드웨어 동작을 도시하는 개념도를 도시한다.
- [46] 도 18은 본 발명의 실시 예에 따른 복합형 변환을 이용한 초음파 빔 집속 방법을 설명하기 위한 순서도이다.
- [47] 도 19는 빔집속 방법 별 비교를 나타내는 그래프로써, 도 19a는 채널당 LUT 사용량을 나타내는 그래프, 도 19b는 시간당 연산량을 나타내는 그래프를 도시한다.

### 발명의 실시를 위한 형태

- [48] 본 발명의 실시예들을 설명하기에 앞서, 기존의 초음파 빔 집속기에 대한 특성과 문제점들을 소개한 후, 이들 문제점을 해결하기 위해 본 발명의 실시예들이 채택하고 있는 기술적 수단을 순차적으로 제시하도록 한다.
- [49] 이하에서 구성에 대한 설명과 도면에 표기된 공통적인 표현 중, 'N'은 필터의 길이, 'J'는 곱셈기와 덧셈기의 개수를 의미하고, 'D'는 딜레이를 의미하며, 'L'은 보간 비율(interpolation rate), 'M'은 데시메이션 비율(decimation rate)을 의미하며, " $M=m*L$ "이 성립함을 알려둔다.
- [50] 도 2는 동적 수심 빔 집속 개념도를 도시한다. 먼저 동적 수심 빔 집속이란, 배열 변환자에 수신되는 초음파 신호의 지연시간을 보상해주는 기법이다. 이때 지연시간 보상 해상도가 16F0 이상이 되어야 공간 해상도, 대조도(Contrast) 그리고 SNR 측면에서 고품질의 영상을 획득할 수 있다. 그러나, 아날로그 디지털 변환기(Analog-Digital Converter, ADC)의 발달에도 불구하고, 16f0 이상의 동작 주파수는 디지털 회로 구현에 부담이 생긴다.

- [51] 따라서, ADC의 표본화 주파수(sampling rate)를 변환자 중심주파수의 4~8배로 구현하고, 나머지 2~4배는 미세 지연시간 적용방식을 이용하여 16f0 이상의 지연시간 보상 해상도를 구현한다. 이때 ADC의 표본화 시간(sampling period) 간격을 코스 지연(coarse delay) 간격, 나머지 그 이하의 간격을 미세 지연(fine delay) 간격이라고 한다.
- [52] 도 3을 참조하며, 동적 수신 빔 집속방법을 수학적 모델링을 통해서 확인하면 다음과 같다.
- [53] ADC에서 표본화된 수신신호는 각각의 채널에 맞는 시간지연을 보상하고, 보상된 모든 채널의 신호를 더하는 과정을 거치면 동적 수신 빔 집속된 데이터를 만들 수 있다.
- [54] 이러한 동적 수신 빔 집속방법은 일반적으로 표본화된 데이터를 메모리에 저장하고, 읽어오는 과정에서 코스 지연을 적용하며, 미세 지연 시간 보상은 동적 수신 빔 집속 방법에 따라 크게 보간 빔 집속 방법과 위상 회전 빔 집속 방법으로 나뉜다. 각각의 빔 집속 방법은 상황과 구현상의 요구에 따라 부분적인 변경이 이루어질 수 있으나, 여기서는 본 발명의 실시예들의 안출 동기를 관련하여 개괄적인 동작 방식과 특징을 소개하도록 한다.
- [55] 첫째, 보간 빔 집속(Interpolation beamforming) 방식은 보간(interpolation) 필터를 사용하여 미세 지연 시간을 보상하는 빔 집속 방식이다. 도 4는 일반적인 보간 빔 집속기의 블록도를 도시한다. 보간 빔 집속 방법에서는 ADC에서 표본화된 수신 데이터를 순차적으로 메모리에 저장한다. 이때 메모리에 저장된 데이터를 불러오는 과정에서 ADC 동작 주파수 간격의 지연 해상도만큼의 코스 지연을 보상한다. 그리고, 미세 지연 보상된 데이터를 만들기 위해 보간 필터를 수행한다. 즉, 코스 지연 보상된 데이터를 L배 상향 표본화(upsampling)하여 출력하고, 저역 통과 필터를 통해 보간 데이터를 출력한다.
- [56] 따라서 코스 지연 보상 데이터에서의 미세 지연 값은 보간 데이터에서 L배의 정수 배 보상이 가능하며, 이를 모든 채널에서 수행하고 더하면, k번째 영상점에 대해 16f0이상의 지연시간보상이 이루어진 빔 집속 데이터를 구할 수 있다.
- [57] 하지만, 보간 빔 집속기의 경우 각 채널에 구현해야 하는 보간 필터로 인해 하드웨어 사용량이 많다는 단점이 있다. 일반적으로 보간 비율이 4배인 보간 필터를 구현할 경우에는 필터 길이가 일정 크기(예를 들어, 64 내지 그 이하가 될 수 있음) 이상인 저역 통과 필터를 사용하여야 미세 지연 데이터를 정확하게 획득할 수 있다고 알려져 있다. 또한, L배 상향 표준화로 인해 높은 주파수에서 저역 통과 필터가 동작하여, 시간당 연산량이 많다는 단점이 있다.
- [58] 보간 빔 집속기의 경우 지연시간 보상이 이루어진 집속된 데이터에 대해 직교복조(quadrature demodulation)과정을 거친 이후에 고정된 필터 길이를 갖는 데시메이션 필터를 수행한다. 앞서 설명한 바와 같이 초음파 시스템에서는 영상의 관찰 깊이에 따른 데시메이션 비율의 변화와 그에 따른 저역 통과 필터의 적합한 필터 길이가 설정되어야 한다.

- [59] 그러나, 하드웨어 구현상의 한계로 인해, 고정된 길이의 필터를 설계함으로써, 하드웨어 자원의 낭비, 또는 하드웨어 자원 부족에 따른 영상 질의 저하가 불가피하다는 한계를 가지고 있다.
- [60] 둘째, 위상 회전 빔 집속 방법은 위상회전부(phase rotator)를 사용하여, 미세지연 시간만큼의 위상보상을 통해서 미세지연을 적용하는 방식이다. 도 5는 일반적인 위상회전 빔 집속기의 블록도이다.
- [61] 위상회전 빔 집속방법에서는 ADC에서 표본화된 수신 데이터를 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature) 성분 신호로 만들 수 있다.
- [62] 기저대역의 콤플렉스 포락선 신호는 M배 하향 표본화(down sampling)를 수행하여 데시메이션된 데이터로 출력된다.
- [63] 데시메이션된 데이터는 순차적으로 메모리에 저장되게 되고, 다시 불러오는 과정에서 ADC 동작 주파수의 1/M배 만큼의 지연시간 해상도를 갖는 코스 지연을 보상한다. 이때 코스 지연 보상 데이터에서 i번째 채널과 중심 채널의 지연 시간 오차를 제거하기 위해 위상 회전부에서는 동상성분과 직교성분을 이용하여 위상보상을 한다.
- [64] 따라서 각 채널에서의 위상 회전부의 출력결과를 합하면 k'M번째 영상점에 대한 위상 빔집속 데이터를 구할 수 있다.
- [65] 위상회전 빔 집속기의 경우 보간 빔 집속기에 비해 최대 1/ML배 낮은 동작주파수에서 동작하고, 출력비율 역시 입력비율의 1/M배로 낮출 수 있는 장점이 있다.
- [66] 하지만 각 채널에서 포락선에서의 미세지연보상이 이루어지지 않기 때문에, 이상적인 빔 집속결과와 비교해서는 소정만큼의 포락선 오류가 발생하고, 대역폭이 넓은 신호를 사용하거나, 데시메이션 비율 M이 증가할수록 오차가 증가한다.
- [67] 또한 하드웨어 전체 사용량을 봤을 때, 채널당 직교 복조기 2개, 2개의 저역 통과 필터, 그리고 1개의 위상회전부가 필요하여 보간 빔 집속기에 비해 2배의 자원이 사용된다는 단점이 있다. 게다가 위상 회전 빔 집속기의 경우 각 채널에서 직교 변조(quadrature demodulation)과정을 거친 이후에 고정된 필터 길이를 갖는 데시메이션 필터를 수행한다.
- [68] 따라서 데시메이션 필터 설계 측면에서 보간 빔 집속기보다 하드웨어 구현상의 한계로 인한 하드웨어 자원의 낭비, 또는 하드웨어 자원 부족에 따른 영상 질의 저하가 더 심하다는 한계를 가지고 있다.
- [69] 이하에서는 도면을 참조하여 본 발명의 실시 예들을 구체적으로 설명하도록 한다. 다만, 하기의 설명 및 첨부된 도면에서 본 발명의 요지를 흐릴 수 있는 공지 기능 또는 구성에 대한 상세한 설명은 생략한다. 또한, 도면 전체에 걸쳐 동일한 구성 요소들은 가능한 동일한 도면 부호로 나타내고 있음에 유의하여야 한다.
- [70] 도 6은 복합형 빔 집속기의 구성을 나타내는 개략적인 블록도이다.

- [71] 도 6에 도시된 복합형 빔 집속기의 복합형 변환 빔 집속 방법은 위상회전 빔 집속방법과 같이 각 채널에 수신된 데이터를 동상성분과 직교성분으로 분리하여, 초음파 신호처리를 하는 동상 직교 빔 집속기(I/Q beamformer) 방식과, 미세 지연 보상 방식은 보간 빔집속 기법과 같이 상향 표본화와 안티 에얼리어싱 필터를 사용하여 보상해주는 방식을 조합하여 사용할 수 있다.
- [72] 이때 복합형 대역 필터  $h_{hilbert}(n)$  는 도 7 및 수학적 식 1과 같이 저역 통과 필터  $h(n)$ 를 직교 복조를 통해서 만들 수 있다.
- [73] [수식1]
- $$h_{hilbert}(n) = h_{hilbert.I}(n) + jh_{hilbert.Q}(n)$$
- [74] 여기서, 복합형 대역 필터의 동상성분과 직교성분은 각각 다음과 같이 나타낸다.
- [75]  $h_{hilbert.I}(n) = h(n) \cos(\omega_0 n T_s)$ ,  $h_{hilbert.Q}(n) = h(n) \sin(\omega_0 n T_s)$
- [76] 복합형 빔 집속방법에서는 보간 빔 집속의 코스지연 방식과 동일하게  $i$ 번째 ADC에서의 표본화된 수신 데이터  $x_{i,k}(nT_s)$  를 메모리에 순차적으로 저장하고, 이때 메모리에 저장된 데이터를 불러오는 과정에서 ADC 동작 주파수 간격의 지연 해상도만큼의 코스 지연을 보상하며, 이를 수학적 식 2와 같이 나타낼 수 있다.
- [77] [수식2]
- $$x_{i,k}^C(nT_s) = x_{i,k}(nT_s) \Big|_{n \leftarrow n + \Delta_{i,k}} = a(nT_s - \delta_{i,k} T_s) \cos(\omega_0(nT_s - \delta_{i,k} T_s))$$
- [78] 여기서,  $x_{i,k}(nT_s) = a(nT_s - \tau_{i,k}) \cos(\omega_0(nT_s - \tau_{i,k}))$ ,  $\delta_{i,k}$  는 미세 지연 값,  $\Delta_{i,k}$  는 코스 지연 값을 의미한다.
- [79] 그 다음, 코스지연 보상된 데이터  $x_{i,k}^C(nT_s)$  를 미세 지연 값  $\delta_{i,k}$  만큼 시간간격 데이터를 만들어 주기 위해서 보간 필터를 수행한다.
- [80] 즉, 코스지연 보상된 데이터  $x_{i,k}^C(nT_s)$  를  $L$ 배 상향 표본화하여  $x_{i,k}^L(n'T_s / L)$  를 출력하고, 복합형 대역 통과 필터를 통해 수학적 식 4와 같이 보간 데이터  $z_{i,k}^{H.BPF}(n'T_s / L)$  의 동상성분  $I_{i,k}^{H.BPF}(n'T_s / L)$  과 직교성분  $Q_{i,k}^{H.BPF}(n'T_s / L)$  을 출력한다.
- [81] [수식4]
- $$\begin{aligned} z_{i,k}^{H.BPF}(n'T_s / L) &= I_{i,k}^{H.BPF}(n'T_s / L) + jQ_{i,k}^{H.BPF}(n'T_s / L) \\ &= a((n' - \delta_{i,k} L)T_s / L) \exp(j\omega_0(n' - \delta_{i,k} L)T_s / L) \end{aligned}$$
- [82] 이때 복합형 대역 통과 필터  $L$ 배 상향 표본화에 맞춰 수학적 식 5와 같이

설계한다.

[83] [수식5]

$$h_{\text{hilbert}}(n) = h_{\text{hilbert.I}}(n) + jh_{\text{hilbert.Q}}(n)$$

[84] 여기서, 동상성분과 직교성분의 수식은 다음과 같다.

$$[85] \quad h_{\text{hilbert.I}}(n) = h(n) \cos\left(\frac{\omega_0}{L} n T_s\right) \quad h_{\text{hilbert.Q}}(n) = h(n) \sin\left(\frac{\omega_0}{L} n T_s\right)$$

[86] 직교 대역 필터를 통과하여 보간된 동상신호  $I_{i,k}^{H.BPF}(n'T_s/L)$ 와 직교신호

$Q_{i,k}^{H.BPF}(n'T_s/L)$ 는 수학식 6과 같이 정리할 수 있다.

[87] [수식6]

$$I_{i,k}^{H.BPF}(n'T_s/L) = a((n' - \delta_{i,k}L)T_s/L) \cos(\omega_0(n' - \delta_{i,k}L)T_s/L)$$

$$Q_{i,k}^{H.BPF}(n'T_s/L) = a((n' - \delta_{i,k}L)T_s/L) \sin(\omega_0(n' - \delta_{i,k}L)T_s/L)$$

[88] 이것을 분석(analytic) 신호  $z_{i,k}^{H.BPF}(n'T_s/L)$ 로 다시 쓰면 다음 수학식 7과 같다.

[89] [수식7]

$$\begin{aligned} z_{i,k}^{H.BPF}(n'T_s/L) &= I_{i,k}^{H.BPF}(n'T_s/L) + jQ_{i,k}^{H.BPF}(n'T_s/L) \\ &= a((n' - \delta_{i,k}L)T_s/L) \exp(j\omega_0(n' - \delta_{i,k}L)T_s/L) \end{aligned}$$

[90] 따라서 다음식과 같이 코스 지연 보상 데이터에서의 미세지연값  $\delta_{i,k}$ 은 보간 데이터에서  $L \cdot \delta_{i,k}$ 이 되어 보상이 가능해진다.

$$[91] \quad z_{i,k}^F(n'T_s/L) = z_{i,k}^{H.BPF}(n'T_s/L) \Big|_{n'=L \cdot \delta_{i,k}} = a(0)$$

[92] 이때  $z_{i,k}^F(n'T_s/L)$ 를 M배 하향 표본화를 하여 수학식 8과 같이

$z_{i,k'M}^M(n''MT_s/L)$ 를 출력하여 데이터 출력 비율을 낮출 수 있다.

[93] [수식8]

$$z_{i,k'M}^M(n''MT_s/L) = \left\{ z_{i,k}^F(n'T_s/L) \right\}_{\downarrow M} = z_{i,k'M}^{H.BPF}(n''MT_s/L)$$

[94] 위의 과정을 모든 채널에서 수행하여 더하면, k'M번째 영상점에 대해 16f0 이상의 지연 시간 보상이 이루어진 빔 집속 데이터  $y^{\text{Hilbert}}(k'M)$ 를 구할 수

있다. 여기서,

$$y^{\text{Hilbert}}(k'M) = \sum_{i=0}^{N-1} a(o) \quad \text{이다.}$$

- [95]      복합형 빔 집속 방식은 이론적으로 보간 빔 집속방식과 동일한 이상적인 미세지연 보상성능을 낼 수 있다. 또한, 위상회전 빔 집속방식같이 출력비율을 입력비율에 비해  $1/M$ 배 낮출 수 있는 장점이 있다.
- [96]      그리고 도 8a 및 도 8b의 단일 채널 빔 집속 블록도를 볼 때, 복합형 빔 집속기는 위상회전 빔 집속기에 비해 직교 복조기와 위상 회전부가 없기 때문에 하드웨어 사용량이 적다는 장점이 있다.
- [97]      하지만, 복합형 빔 집속기는 보간 빔 집속기 방식과 같이,  $L$ 배 높은 동작 주파수에서 복합형 대역 필터가 동작하기 때문에 필터의 시간당 연산 측면에서는 한계가 존재하며, 여전히 채널당 2개의 복합형 대역 통과 필터를 사용함으로써 보간 빔 집속기에 비해 2배의 하드웨어 자원을 쓴다는 단점이 있다. 게다가 각 채널에서 고정된 필터 길이를 데시메이션 필터를 수행하여, 하드웨어 구현 상에 한계로 인한 하드웨어 자원의 낭비, 또는 하드웨어 자원 부족에 따른 영상 질의 저하가 심하다는 한계를 가지고 있다.
- [98]      따라서, 본 발명에서는 복합형 빔 집속기 내의 데시메이션 필터 구현에서 Multiplier-accumulation(MAC) 구조를 적용함으로써, 적은 량의 고정된 하드웨어 자원으로 가변적인 필터의 길이를 구현 가능하도록 하여 하드웨어 자원낭비와 하드웨어 자원부족으로 인한 영상 질의 저하를 막을 수 있는 효율적인 구조를 제안한다.
- [99]      **(1) FIR 필터 구조**
- [100]      초음파 영상 시스템을 데시메이션 필터에 따른 영상 질의 저하없이 설계한다고 한다면, 복합형 대역 필터를 도 9와 같이 일반적인 FIR 필터 구조로 구현한다고 할 때, 하드웨어 상에서 필터길이가 가변되는 시스템을 구현할 수 없기 때문에, 시스템에서 필요한 최대 데시메이션 비율  $M_{\max}$ 에 적합한 필터길이  $N_{\max} = JM_{\max}$ 로 설정하여 데시메이션 필터를 설계해야 한다. 하지만 이는 최대 데시메이션 비율 미만의 데시메이션 비율에서는 하드웨어 자원, 즉 곱셈기와 덧셈기가 낭비되는 한계를 갖는다.
- [101]      또한, 수신 데이터를  $L$ 배 높은 상향 표본화를 통해, ADC 표본화 주파수보다  $L$ 배 높은 주파수로 필터가 연산을 하여 시간당 연산량이 많다는 단점과 제로 패딩된 데이터, 즉 '0'에 대한 연산을 하는 문제점 역시 존재한다.
- [102]      **(2) Polyphase FIR 필터 구조**
- [103]      일반적으로 신호처리에서 두 개 이상의 동작 주파수를 사용하는 경우, 시간당 연산량과 동작 주파수를 줄여주기 위해 polyphase 구조를 이용하게 된다. 이때 도 10과 같이 보간 비율과 데시메이션 비율이 고정되어 있다고 한다면, 다중 비율 동치(Multi-rate identity)를 이용하여, 시간당 연산량과 필터의 동작 주파수를 최저로 만들어 줄 수 있다.
- [104]      하지만 초음파 영상 시스템과 같이 보간 비율과 데시메이션 비율이 가변되는 시스템에서 적용할 수 없는 구조이다. 따라서 일반적으로 초음파 영상

시스템에서 사용하는 poly phase FIR 필터구조는 도 11과 같다.

- [105] 일반적으로 초음파 시스템에서는 보간 비율(L)이 데시메이션 비율(M)보다 작기 때문에, 시간당 연산량과 필터의 동작 주파수에서 최대 효율을 얻기 위해서는 M fold polyphase 구조를 이용해야 한다. 따라서 일반적인 FIR 필터 구조보다 M배 낮은 동작 주파수에서 연산을 하는 장점이 생긴다.

- [106] 그러나 이 구조에서는 미세지연 보상을 위해 L/M배로 낮춰진 출력 결과를 다시 M배 보간하는 추가적인 신호처리를 해주어야 한다는 단점이 있다. 또한 여전히 필터구현에서 최대 데시메이션 비율  $M_{\max}$ 에 적합한 필터 길이

$N_{\max} = JM_{\max}$ 를 갖는 하드웨어 구조로 인하여, 최대 데시메이션 비율 미만의 데시메이션 비율에서는 하드웨어 자원 사용에 낭비가 생기며, 제로 패딩된 데이터를 연산해야 한다는 문제점 역시 존재한다.

- [107] (3) 개선된 복합형 빔집속 구조

- [108] 도 11에서 M fold polyphase 구조에서의 출력을 수식으로 정리하면 수학적 9와 같다.

- [109] [수식9]

$$y(n) = \sum_{m=0}^{M-1} \sum_{j=0}^{J-1} h(jM+m) \cdot x_L((n-j)M-m)$$

- [110] 이때 수식에서  $\sum_{m=0}^{M-1} \sum_{j=0}^{J-1}$ 의 위치를 앞, 뒤 변경하면 수학적 10과 같이 정리할 수

있다.

- [111] [수식10]

$$y(n) = \sum_{j=0}^{J-1} \sum_{m=0}^{M-1} h(jM+m) \cdot x_L((n-j)M-m)$$

- [112] 이를 M fold polyphase 구조에서 적용시키면 도 12와 같이 덧셈의 방향을 가로방향에서 세로방향으로 변화시킬 수 있다. 수학적 10을 도 12에서와 같이 세로 열의 기준으로 필터 계수와 입력을 M개의 매트릭스(matrix)를 갖는 형식으로 정리한다면 수학적 11과 같다.

- [113] [수식11]

$$y(n) = \sum_{j=0}^{J-1} \mathbf{H}(j) \cdot \mathbf{X}_L(n-j) = \sum_{j=0}^{J-1} \sum_{m'=0}^{M-1} h(jM+m') \cdot x_L((n-j)M-m')$$

- [114] 여기서 필터 계수 그룹  $\mathbf{H}(j)$ 와 입력그룹  $\mathbf{X}_L(n)$ 은 수학적 12와 같이 정의할 수 있다.

[115] [수식12]

$$\mathbf{H}(j)=[h(jM) \ h(jM+1) \ \cdots \ h(jM+M-1)]$$

$$\mathbf{X}_L(n)=[x_L(nM) \ x_L(nM-1) \ \cdots \ x_L(nM-(M-1))]^T$$

[116] 이때 만약 테시메이션 비율이  $M=m \cdot L$ 인 조건일 때 수학식 11은 수학식 13과 같이 정리할 수 있다.

[117] [수식13]

$$y(n)=\sum_{j=0}^{J-1} \mathbf{H}'(j) \cdot \mathbf{X}(n-j)=\sum_{j=0}^{J-1} \sum_{m'=0}^{m-1} h(jM+m'L+F) \cdot x((n-j)m-m')$$

[118] 여기서 필터 계수 그룹과 입력 그룹은 수학식 14와 같이 정리된다.

[119] [수식14]

$$\mathbf{H}'(j)=[h(jM+F) \ h(jM+L+F) \ \cdots \ h(jM+(m-1) \cdot L+F)]$$

$$\mathbf{X}(n)=[x(n \cdot m) \ x(n \cdot m-1) \ \cdots \ x(n \cdot m-(m-1))]^T$$

[120] 이를 구조에 적용하면 도 13과 같이 L배 상향 표본기가 제거된 구조가 된다. 여기서 필터 계수를 나타내는 표기법을 다음식과 같이 행렬방식으로 하였다.

$$h_{F+L,j} = h_{F+L+jM_{\max}}$$

[122] 이때 수학식 12에서 필터 그룹의 위상 F를 n번째 입력그룹마다 선택하여 L개의 위상의 종류를 갖는 수신 데이터의 미세 지연 보상이 가능하다.

[123] 여기서 F는 수학식 15와 같이 L배 상향 표본화 과정에서 생기는 입력 위상의 종류이며, L배 보간을 통하여 정수배가 된 k번째 영상점에 대한 미세 지연 시간 값  $L \cdot \delta_{i,k}$ 을 의미한다.

$$F = F_{i,k} = L \cdot \delta_{i,k} = 0, 1, \dots, L-1$$

[125] 도 13에 도시된 구조의 복합형 빔 집속기에서 코스 지연 보상을 위해서는 수신 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로  $N=Jm$ 만큼 길이의 데이터를 불러와야 한다.

[126] 이때 도 13에 도시된 구조의 j번째 열의 입력 그룹  $\mathbf{W}_j(n)$ 을 정리하면 수학식 15와 같다.

[127] [수식15]

$$\mathbf{W}_j(n)=[x(n_j) \ x(n_j-1) \ \cdots \ x(n_j-m+1)]$$

[128] 여기서,  $n_j(n)$ 은 도 13에 도시된 구조의 j번째 열에서 가장 큰 코스 지연 주소 값을 의미하며, 수학식 15와 같이 정리할 수 있다.

[129] [수식16]

$$n_j(n) = \Delta_{i, nm} + \left( \left\lfloor \frac{J-1}{2} \right\rfloor - j \right) \cdot m + \text{mod}\left(\frac{N-1}{2L}, m\right)$$

[130] 여기서,  $\Delta_{i, nm}$  은 i번째 채널에서 nm번째 영상점에 대한 코스 지연 주소값을 의미하며,  $\left( \left\lfloor \frac{J-1}{2} \right\rfloor - j \right) \cdot m + \text{mod}\left(\frac{N-1}{2L}, m\right)$  은 필터 계수의 중심

즉, 영점 위상(zero phase)에  $\Delta_{i, nm}$  의 코스 지연 주소에 해당하는 입력 값을 위치시키기 위한 코스 지연 주소 위상 값이다.

[131] 출력 y(n)을 기준으로 위 과정을 정리하면, 수학적 17과 도 14와 같다.

[132] [수식17]

$$y(n) = \sum_{j=0}^{J-1} P_j = \sum_{j=0}^{J-1} H'(j) W_j(n) = \sum_{j=0}^{J-1} \sum_{m'=0}^{m-1} h(jM + F_{i,k} + L \cdot m') \cdot x(n_j(n) - m')$$

[133] (4) 본 발명의 실시 예에 따른 변형된 복합형 빔집속 구조

[134] 수학적 17과 도 14에 도시된 구조는 L배 상향 표본화기를 없앴기 때문에, 시간당 연산량이 개선되었고, 제로 패딩된 데이터가 연산되는 비효율적인 연산을 줄일 수 있다. 하지만 여전히 최대 데시메이션 비율  $M_{\max}/L$ 에 맞는 필터를 구현하는 구조이므로 하드웨어 낭비가 존재한다.

[135] 따라서 작은 양의 고정된 하드웨어 자원으로 가변적인 필터의 길이를 구현 가능하게 하기 위해 수학적 17과 도 14에 도시된 구조에 MAC 구조를 적용함으로써, 하드웨어 자원 낭비와 하드웨어 자원부족으로 인한 영상 질의 저하를 막을 수 있는 효율적인 구조를 개시한다.

[136] 도 15는 MAC 구조를 이용하여 도 14에 도시된 Optimized polyphase FIR 필터와 동치구조인 본 발명의 실시 예에 따른 변형된 복합형 빔 집속 구조를 도시한다.

[137] 도 15를 참조하면, 본 발명의 실시 예에 따른 변형된 복합형 빔 집속 장치(10)의 필터 조립체(100)는 쉬프트 레지스터(shift register, 110), 부분합 연산체(120)를 포함하여 구성되며, 부분합 연산체(120)는 곱셈기(121), 덧셈기(122), 레지스터(123) 및 데시메이터(124)를 포함하여 구성된다.

[138] 여기서 도 16은 도 15의 j번째 열의 MAC 구조를 구체화한 블록도이다. 모든 연산 및 동작은 optimized polyphase FIR 필터구조보다  $m_{\max}$ 배 높은 Fs의 동작 주파수로 수행된다. 여기서 MAC 구조의 동작을 살펴보면 다음과 같다.

[139] 먼저 쉬프트 레지스터(110)에서는 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택한다. 이때 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력값과 선택된 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과가 레지스터에 저장되고, 순차적으로 그 다음

입력값과 필터 계수가 곱해진 결과가 이전에 저장된 레지스터 값과 누적 합하는 방식이다. 이때 출력 결과는 수학적 식 18과 같다.

[140] [수식18]

$$P_j = H'(j)W_j(n) = \sum_{m'=0}^{m-1} h(jM + F_{i,k} + L \cdot m') \cdot x(n_j(n) - m')$$

[141] 이때 모든 MAC에서의 출력 결과를 합하면 수학적 식 19와 동일한 결과가 나옴을 확인할 수 있다.

[142] [수식19]

$$y^{MAC}(n) = \sum_{j=0}^{J-1} P_j = y(n)$$

[143] 도 17은 본 발명의 실시 예에 따른 변형된 복합형 빔 집속기 하드웨어 동작을 도시하는 개념도이다. 수신 데이터 x(t)는 각 채널에 ADC를 거친 후, 메모리에 순차적으로 저장된다. 이때 가변되는 필터 길이만큼의 입력 그룹을 이중 접근(2-port) 메모리로부터 불러오기 위해, n번째와 n+1번째의 코스 지연 차이가 '1'일 때만 n번째 영상점에 대한 코스 지연 주소  $\Delta_{i,nm}$  와 필터 길이의 절반 N-1/2의 합에 위치한 데이터를 불러오고, 이때 메모리로부터 불러오는 읽는 주소는 수학적 식 20과 같이 정리할 수 있다.

[144] [수식20]

$$Read\ address\ point = \Delta_{i,nm} + \frac{N-1}{2}$$

[145] 그 다음 메모리로부터 불러온 데이터는 적용하고자 하는 데시메이션 비율(m)에 따라 디멀티플렉서(demultiplexer)에서 선택된 위치의 쉬프트 레지스터에 저장된다.

[146] 이때 각각의 MAC 입력 레지스터(input register)는 쉬프트 레지스터와 1 대 1로 연결되어 있고, 데시메이션 비율 M에 맞춰 m번째(m=M/L, L은 보간 비율)마다 로드(load)한다.

[147] 이렇게 각각의 MAC에 입력그룹과 필터 계수 그룹이 결정되면, 도 16의 단일 MAC 구조 동작 설명과 같이 모든 MAC 동작이 동작하게 되고, 모든 MAC의 출력값의 합은 수학적 식 21과 같이 나타난다. 따라서 모든 채널에서의 출력 값을 합하면 복합형 빔집속 결과가 나오게 된다.

[148] [수식21]

$$\begin{aligned}
 y(n) &= \sum_{i=1}^I y_i(n) = \sum_{i=1}^I \sum_{j=0}^{J-1} P_j^i = \sum_{i=1}^I \sum_{j=0}^{j-1} H_j^i(n) \cdot W_j^i(n) \\
 &= \sum_{i=1}^I \sum_{j=0}^{j-1} \sum_{m'=0}^{m-1} h(kM + F(n) + L \cdot m') \cdot x(n_k(n) - m')
 \end{aligned}$$

[149] 이와 같이 MAC 구조를 이용한 효율적인 구조의 변형된 복합형 빔 집속기는 보간 빔 집속기와 같이 이상적인 미세 지연 시간 보상을 할 수 있다. 또한, J개의 곱셈기와 덧셈기만으로 필터 길이가  $N=JM$  개인 데시메이션 필터를 구현하여, 하드웨어 자원 낭비와 하드웨어 자원부족으로 인한 영상 질의 저하가 생기지 않는다는 장점이 있다.

[150] 한편, 도시되지는 않았지만, 본 발명의 실시 예에 따른 빔 집속 장치는 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써 코스 지연을 보상하는 코스 지연 보상부와, 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 쉬프트 레지스터 및 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 MAC로 구성된 부분합 연산체에 공급함으로써 미세 지연 시간을 보상하는 미세 지연 시간 보상부를 포함하여, 상기 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출하는 구성이라 할 수 있다.

[151] 도 18은 본 발명의 실시 예에 따른 변형된 복합형 변환을 이용한 빔 집속 방법을 설명하기 위한 순서도이다. 앞서 소개한 초음파 빔 집속 장치의 각 구성에 대응하는 수행 과정을 포함하므로, 여기서는 설명의 중복을 피하고자 일련의 연산의 시간적인 인과 관계를 중심으로 각 과정을 약술하도록 한다.

[152] 먼저, 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써, 코스 지연을 보상한다(S810). 이 단계 이전에, 초음파 반향 신호 데이터가 ADC(Analog Digital Converter)에서 표본화되어 메모리에 순차적으로 저장되는 단계를 더 포함하고, 상기 ADC에서 표본화된 상기 초음파 반향 신호 데이터는 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의 형태로 이중 접근(2-port) 메모리로 저장된다.

[153] 다음으로, 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정한다(S820). 이때, 상기 가변되는 필터 길이만큼의 상기 입력 그룹을 상기 이중접근 메모리로부터 불러오기 위해, n번째와 n+1번째의 코스지연 차이가 1일 때만 n번째 영상점에

대한 코스지연주소  $\Delta i_{nm}$ 와 필터길이의 절반  $N-1/2$ 의 합에 위치한 데이터를 불러오고, 상기 메모리로부터 불러오는 읽는 주소는  $\text{Read address point} = \Delta i_{nm} + N-1/2$ 로 설정한다. 그리고, 상기 코스 지연된 데이터를 상기 데시메이션 비율에 따라 디멀티플렉서에서 선택된 위치의 쉬프트 레지스터에 저장한다. 각각의 상기 MAC의 입력 레지스터가 상기 쉬프트 레지스터와 1대 1로 연결된 구조에서 상기 데시메이션 비율(M)에 맞춰  $m$  번째( $m=M/L$ )마다 상기 메모리로부터 상기 데이터를 로드(load)한다.

- [154] 다음으로, 쉬프트 레지스터에서 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택한다(S830).
- [155] 다음으로, 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 MAC(Multiplier Accumulation)으로 구성된 부분합 연산체에 공급함으로써, 미세 지연 시간을 보상한다(S840). 이를 위해, 상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과 선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가 곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합한다.
- [156] 다음으로, 상기 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출한다(S850).
- [157] 다음의 표 1은 보간 빔집속 방법, 위상회전 빔집속 방법과 복합형 빔집속 방법에서 필요한 채널당 하드웨어 자원에 관한 표이다.

[158]      [표 1]

| Beamforming method  |                    | Interpolation <sup>1),2)</sup> |                               | PRBF         |           | Hilbert <sup>3)</sup> |                 |
|---------------------|--------------------|--------------------------------|-------------------------------|--------------|-----------|-----------------------|-----------------|
| type                |                    | Conventional                   | Optimized polyphase           | Conventional | Polyphase | Optimized polyphase   | MAC             |
| Input rate          |                    | Fs                             | Fs                            | Fs           | Fs        | Fs                    | Fs              |
| Operation rate      |                    | LFs                            | Fs                            | Fs           | Fs/m      | Fs/m                  | Fs              |
| Output rate         |                    | LFs                            | Fs                            | Fs/m         | Fs/m      | Fs/m                  | Fs/m            |
| # of Multiplier     |                    | $N_{interp} + \alpha_M$        | $N_{interp}/L + \alpha_M$     | 2N           | 2N        | 2N/L                  | 2J              |
| # of Adder          |                    | $N_{interp} + \alpha_A$        | $N_{interp}/L - 1 + \alpha_A$ | 2(N-1)       | 2(N-1)    | 2(N/L-1)              | 2(2J-1)         |
| Additional register |                    | 0                              | 0                             | 0            | 0         | 0                     | 2N/L            |
| Multiplexer         | 1 to $(m_{max}-1)$ | 0                              | 0                             | 0            | 0         | 0                     | 2               |
|                     | 1 to $m_{max}$     | 1                              | 1                             | 0            | 2         | 2                     | 0               |
| Demultiplexer       | L to 1             | 0                              | $N_{interp}/L$                | 0            | 0         | 2N/L                  | 2J              |
|                     | 2 to 1             | 0                              | 0                             | 0            | 0         | 0                     | $2(m_{max}-1)J$ |

Notes:

1)  $N_{interp} = 64$

2)  $\alpha_M = N/I, \alpha_A = (N-1)/I$  ; I = # of Channel

3)  $N=JM=JmL$

[159]      먼저 보간 빔집속의 경우, 상향 표본화 비율을 L=4로 설정하고, 이때의 저역 통과 필터 길이를 64로 고정하였다. 또한 모든 빔집속 방법에서의 테시메이션

필터 길이는 데시메이션 비율이 4일 때 필터 길이가 64가 되도록 설정하였으며, 데시메이션 비율(M)에 따라  $N=JM$ 으로 필터 길이가 변함에 의한 하드웨어 사용량 및 단위 시간당 하드웨어 사용량을 비교하였다. 하지만 보간 빔집속 방법의 경우, 다른 두 빔집속 방법과는 다르게 빔집속된 데이터를 데시메이션 필터를 수행하기 때문에 시스템의 채널이 늘어날수록 채널당 데시메이션 필터에 필요한 하드웨어 사용량은 줄어들게 된다.

[160] 각각에 빔 집속기에서 비교군으로 사용된 필터 구조는 다음과 같다. 보간 빔 집속기의 경우에는 보간 필터를 일반적인 FIR 구조와, Polyphase 구조로 보간 필터를 설계하고 데시메이션 필터는 polyphase 구조로 설계했을 때를 비교하였다. 위상 회전 빔 집속기의 경우 데시메이션 필터를 일반적인 FIR 필터구조와 Polyphase 필터 구조로 설계했을 때를 비교하였다.

[161] 도 19a는 데시메이션 비율(M)을 1부터 8까지 변화시켜, 즉 데시메이션 필터 길이가 보간 빔 집속기와 위상회전 빔 집속기의 경우  $N=16M$ 이 되고, 복합형 빔 집속기의 경우  $N=16m(J=4, L=4)$ 가 되도록 설계했을 시에 각 빔 집속 방법과 필터 구조별로 사용한 LUT 양을 나타낸 그래프이다.

[162] 도 19b는 데시메이션 비율에 따른 단위 시간당 연산량(the number of computations per unit time: NCU)을 나타낸 그래프이다.

[163] 위 두 개의 결과를 통해 본 발명의 실시 예에 따른 MAC 구조를 이용한 변형된 복합형 빔 집속기는 다른 빔 집속기에 비해서, 전체 하드웨어 사용량이 적을 뿐만 아니라 낭비되는 하드웨어 자원량이 매우 적으며, 시간당 연산량 측면에서는 polyphase 구조와 같은 효율을 갖는 것을 확인할 수 있다.

[164] 한편, 본 발명의 실시 예들은 컴퓨터로 읽을 수 있는 기록 매체에 컴퓨터가 읽을 수 있는 코드로 구현하는 것이 가능하다. 컴퓨터가 읽을 수 있는 기록 매체는 컴퓨터 시스템에 의하여 읽혀질 수 있는 데이터가 저장되는 모든 종류의 기록 장치를 포함한다.

[165] 컴퓨터가 읽을 수 있는 기록 매체의 예로는 ROM, RAM, CD-ROM, 자기 테이프, 플로피디스크, 광 데이터 저장장치 등의 형태로 구현하는 것을 포함한다. 또한, 컴퓨터가 읽을 수 있는 기록 매체는 네트워크로 연결된 컴퓨터 시스템에 분산되어, 분산 방식으로 컴퓨터가 읽을 수 있는 코드가 저장되고 실행될 수 있다. 그리고 본 발명을 구현하기 위한 기능적인(functional) 프로그램, 코드 및 코드 세그먼트들은 본 발명이 속하는 기술 분야의 프로그래머들에 의하여 용이하게 추론될 수 있다.

[166] 이상에서 본 발명에 대하여 그 다양한 실시 예들을 중심으로 살펴보았다. 본 발명에 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시 예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본

발명에 포함된 것으로 해석되어야 할 것이다.

- [167] (부호의 설명)
- [168] 10: 변형된 복합형 빔 집속 장치
- [169] 100: 필터 조립체
- [170] 110: 쉬프트 레지스터
- [171] 120: 부분합 연산체
- [172] 121: 곱셈기
- [173] 122: 덧셈기
- [174] 123: 레지스터
- [175] 124: 테시 메이터
- [176]

## 청구범위

- [청구항 1] 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써, 코스 지연을 보상하는 단계;  
 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하는 단계;  
 쉬프트 레지스터에서 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 단계;  
 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 MAC(Multiplier Accumulation)으로 구성된 부분합 연산체에 공급함으로써, 미세 지연 시간을 보상하는 단계; 및  
 상기 부분합 연산체가 구비된 모든 채널에서의 출력값을 합하여 빔 집속 결과를 산출하는 단계;를 포함하는, 빔 집속 방법.
- [청구항 2] 제 1 항에 있어서,  
 초음파 반향 신호(ultrasound echo signal) 데이터가 ADC에서 표본화되어 메모리에 순차적으로 저장되는 단계를 더 포함하고,  
 상기 ADC에서 표본화된 초음파 반향 신호 데이터는 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의 형태로 이중 접근(2-port) 메모리로 저장되는, 빔 집속 방법.
- [청구항 3] 제 2 항에 있어서,  
 상기 가변되는 데시메이션 비율(decimation ratio)에 따라 입력 그룹을 결정하는 단계는,  
 상기 가변되는 필터 길이만큼의 상기 입력 그룹을 상기 이중접근 메모리로부터 불러오기 위해,  $n$ 번째와  $n+1$ 번째의 코스지연 차이가 1일 때만  $n$ 번째 영상점에 대한 코스지연주소  $\Delta i_{i,nm}$ 와 필터길이의 절반  $N-1/2$ 의 합에 위치한 데이터를 불러오고, 상기 메모리로부터 불러오는 읽는 주소는 Read address point =  $\Delta i_{i,nm} + N-1/2$ 로 설정하는, 빔 집속 방법.
- [청구항 4] 제 1 항에 있어서,  
 상기 가변되는 데시메이션 비율(decimation ratio)에 따라 입력 그룹을 결정하는 단계는,  
 상기 코스 지연된 데이터를 상기 데시메이션 비율에 따라 디멀티플렉서에서 선택된 위치의 상기 쉬프트 레지스터에 저장하는, 빔 집속 방법.
- [청구항 5] 제 4 항에 있어서,  
 상기 메모리로부터 불러온 데이터를 데시메이션 비율에 따라 디멀티플렉서에서 선택된 위치의 쉬프트 레지스터에 저장하는 단계는,  
 각 채널의 상기 MAC의 입력 레지스터가 상기 쉬프트 레지스터와 1대 1로

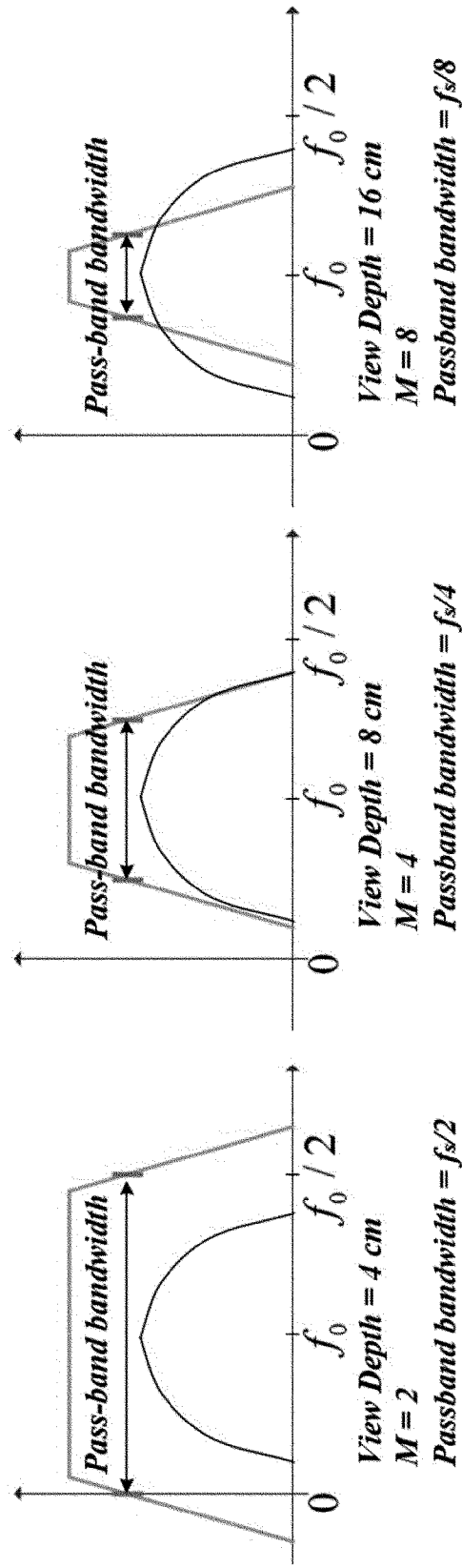
연결된 구조에서 상기 데시메이션 비율(M)에 맞춰  $m$  번째( $m=M/L$ , L은 보간 비율)마다 상기 메모리로부터 상기 데이터를 로드(load)하는, 빔 집속 방법.

- [청구항 6] 제 1 항에 있어서,  
상기 미세 지연 시간을 보상하는 단계는,  
상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과 선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가 곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합하는 과정을 포함하는, 빔 집속 방법.
- [청구항 7] 초음파 신호 처리를 위한 필터 조립체에 있어서,  
데시메이션 수행을 위해 초음파 신호 데이터로부터 입력 그룹을 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 쉬프트 레지스터; 및  
MAC(Multiplier Accumulation)로 구성되어 상기 선택된 필터 계수 그룹과 입력 그룹을 이용하여 미세 지연 시간을 보상하는 부분합 연산체;를 포함하는 필터 조립체.
- [청구항 8] 제 7 항에 있어서,  
상기 쉬프트 레지스터는,  
ADC에서 표본화되어 순차적으로 메모리에 저장된 초음파 반향 신호 데이터를 불러오는 과정에 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는, 필터 조립체.
- [청구항 9] 제 8 항에 있어서,  
상기 코스 지연된 데이터를 상기 데시메이션 비율에 따라 선택된 위치의 상기 쉬프트 레지스터에 저장하는 디멀티플렉서를 더 포함하는, 필터 조립체.
- [청구항 10] 제 8 항에 있어서,  
각 채널의 상기 MAC의 입력 레지스터가 상기 쉬프트 레지스터와 1대 1로 연결된 구조에서 상기 데시메이션 비율(M)에 맞춰  $m$  번째( $m=M/L$ , L은 보간 비율)마다 상기 메모리로부터 상기 데이터를 로드(load)하는, 필터 조립체.
- [청구항 11] 제 8 항에 있어서,  
상기 메모리는,  
상기 ADC에서 표본화된 초음파 반향 신호 데이터를 직교 복조를 통해 기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의 형태로 이중 접근(2-port) 메모리로 저장하는 메모리인, 필터 조립체.
- [청구항 12] 제 11 항에 있어서,

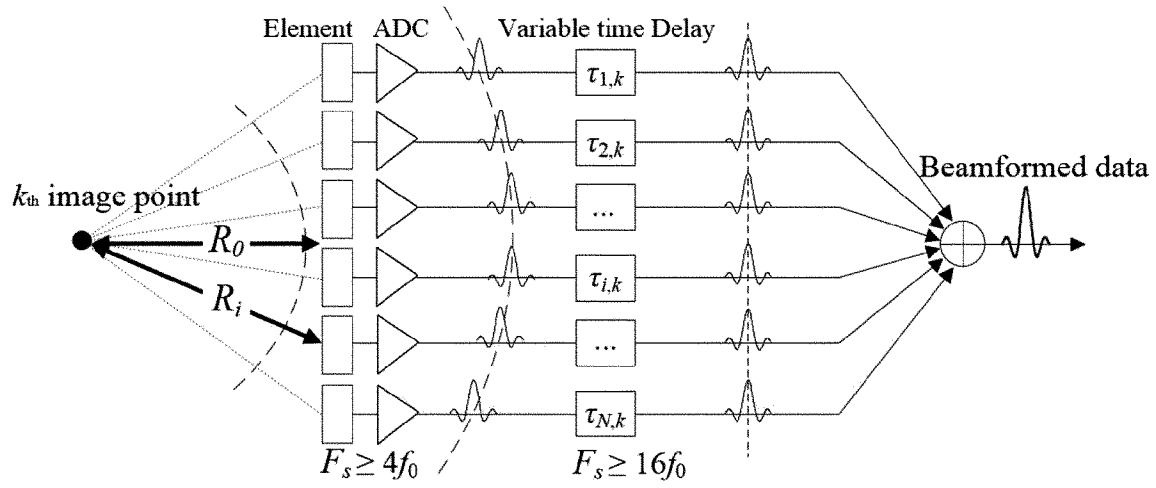
- 상기 쉬프트 레지스터는,  
 상기 가변되는 필터 길이만큼의 상기 입력 그룹을 상기 이중접근 메모리로부터 불러오기 위해,  $n$ 번째와  $n+1$ 번째의 코스지연 차이가 1일 때만  $n$ 번째 영상점에 대한 코스지연주소  $\Delta i_{nm}$ 와 필터길이의 절반  $N-1/2$ 의 합에 위치한 데이터를 불러오고, 상기 메모리로부터 불러오는 읽는 주소는  $\text{Read address point} = \Delta i_{nm} + N-1/2$ 로 설정하는, 필터 조립체.
- [청구항 13] 제 7 항에 있어서,  
 상기 부분합 연산체는,  
 상기 데시메이션 비율에 따른 폴드 다상(fold polyphase) 필터를 활용한 FIR(Finite impulse response) 필터 구조에서 최대 데시메이션 비율에 상관없이 고정된 개수의 곱셈기를 포함하는 정수개의 MAC을 채용함으로써 필터의 길이의 변화에 따른 곱셈기의 낭비를 방지하는 것을 특징으로 하는 필터 조립체.
- [청구항 14] 제 7 항에 있어서,  
 상기 부분합 연산체는,  
 상기 쉬프트 레지스터에 저장된 상기 필터 계수와 상기 입력 그룹을 승산하는 곱셈기;  
 상기 곱셈기의 결과를 저장하는 레지스터;  
 상기 승산 결과를 이전에 저장된 상기 레지스터 값과 연속적으로 누적 합산하는 덧셈기; 및  
 상기 합산 결과를 데시메이션하는 데시메이터;를 포함하는, 필터 조립체.
- [청구항 15] 제 14 항에 있어서,  
 상기 부분합 연산체는,  
 상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과 선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한 결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가 곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합하는, 필터 조립체.
- [청구항 16] 수신된 초음파 신호 데이터가 순차적으로 저장되어 있는 메모리에서 코스 지연 주소를 중심으로 데이터를 불러옴으로써 코스 지연을 보상하는 코스 지연 보상부;  
 상기 메모리로부터 불러오는 과정에서 코스 지연된 데이터를 가변되는 데시메이션 비율에 따라 입력 그룹으로 결정하고, 상기 입력 그룹의 미세 지연 오차에 해당하는 위상의 필터 계수 그룹을 선택하는 쉬프트 레지스터; 및  
 선택된 상기 필터 계수 그룹과 상기 입력 그룹을 MAC로 구성된 부분합 연산체에 공급함으로써 미세 지연 시간을 보상하는 미세 지연 시간 보상부;를 포함하여, 상기 부분합 연산체가 구비된 모든 채널에서의

- 출력값을 합하여 뱀 집속 결과를 산출하는, 뱀 집속 장치.
- [청구항 17] 제 16 항에 있어서,  
상기 메모리는,  
ADC에서 표본화된 상기 초음파 반향 신호 데이터를 직교 복조를 통해  
기저 대역 신호의 동상(inphase)성분 신호와 직교(quadrature)성분 신호의  
형태로 이중 접근(2-port) 메모리로 저장하는, 뱀 집속 장치.
- [청구항 18] 제 16 항에 있어서,  
상기 쉬프트 레지스터는,  
상기 가변되는 데시메이션 비율(decimation ratio)에 따라 입력 그룹을  
결정하기 위해서, 상기 가변되는 필터 길이만큼의 상기 입력 그룹을 상기  
이중접근 메모리로부터 불러오고자,  $n$ 번째와  $n+1$ 번째의 코스지연 차이가  
1일 때만  $n$ 번째 영상점에 대한 코스지연주소  $\Delta i, nm$ 와 필터길이의 절반  
 $N-1/2$ 의 합에 위치한 데이터를 불러오고, 상기 메모리로부터 불러오는  
읽는 주소는  $\text{Read address point} = \Delta i, nm + N-1/2$ 로 설정하는, 뱀 집속 장치.
- [청구항 19] 제 16 항에 있어서,  
상기 쉬프트 레지스터는,  
각 채널의 상기 MAC의 입력 레지스터가 상기 쉬프트 레지스터와 1 대  
1로 연결된 구조에서 상기 데시메이션 비율에 맞춰  $m$ 번째마다 상기  
메모리로부터 상기 데이터를 로드(load)함으로써, 상기 메모리로부터  
불러온 데이터를 상기 데시메이션 비율에 따라 디멀티플렉서에서 선택된  
위치에 저장하는, 뱀 집속 장치.
- [청구항 20] 제 16 항에 있어서,  
상기 미세 지연 보상부는,  
상기 입력 그룹에서 가장 작은 코스 지연 주소 값에 해당하는 입력 값과  
선택된 상기 필터 계수 그룹에서 가장 뒤 쪽의 필터 계수가 출력되어 곱한  
결과를 레지스터에 저장하고, 순차적으로 그 다음 입력값과 필터 계수가  
곱해진 결과를 이전에 저장된 상기 레지스터 값과 누적 합하는, 뱀 집속  
장치.

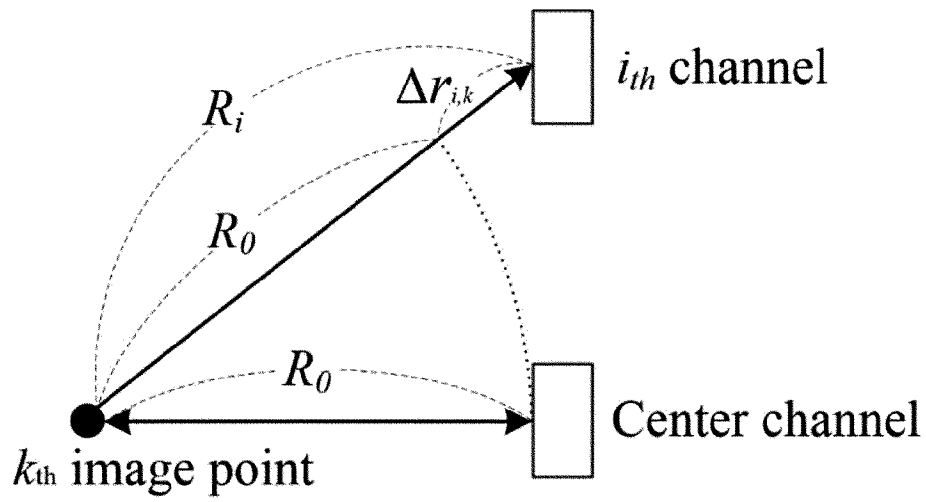
[도1]



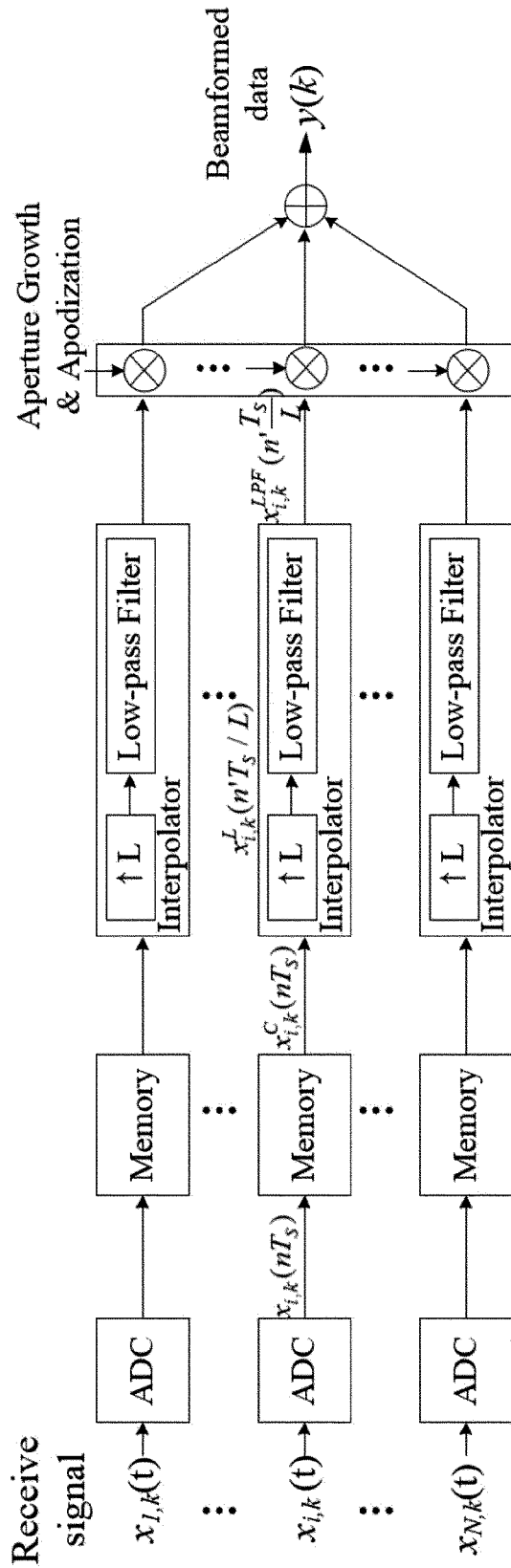
[도2]



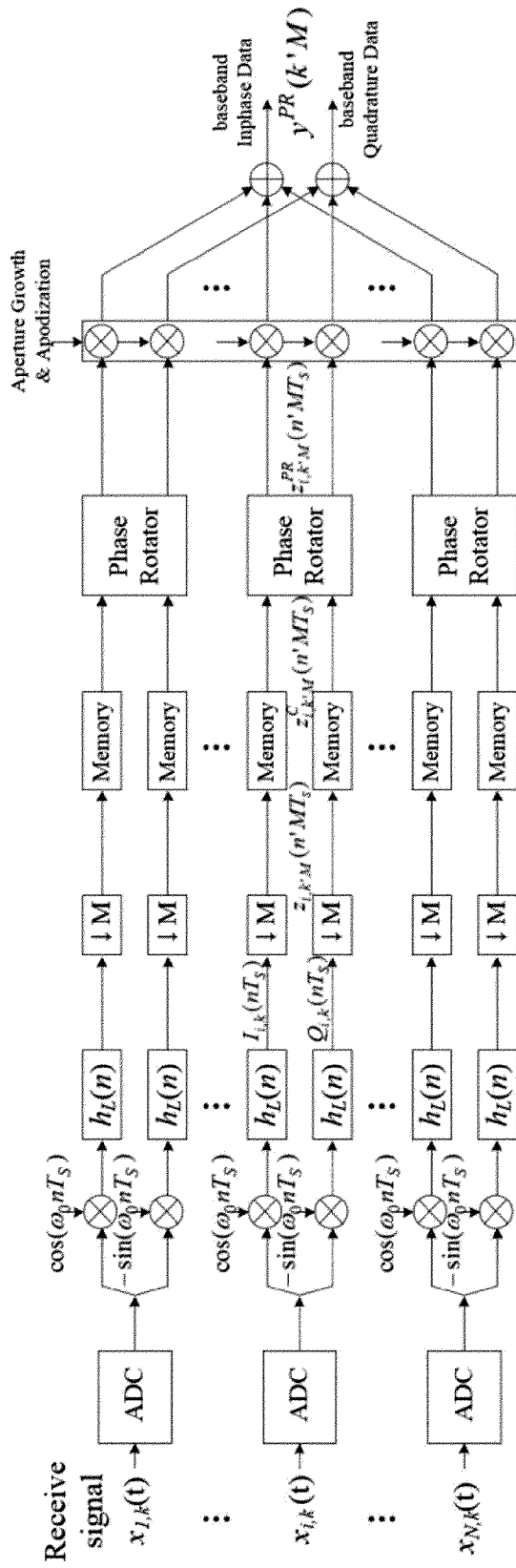
[도3]



[도4]

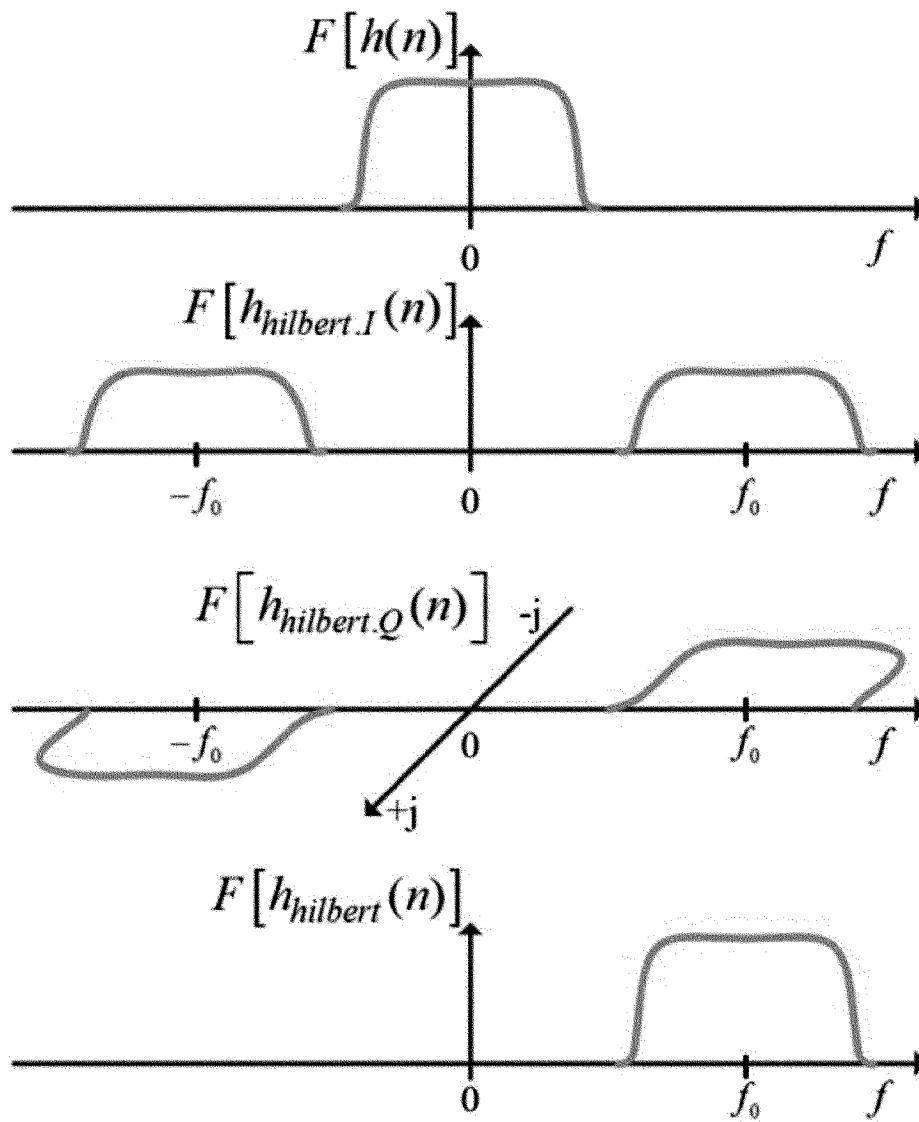


[도5]

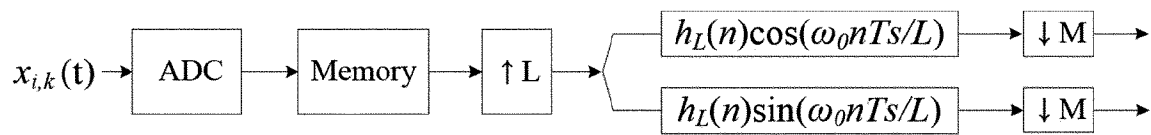




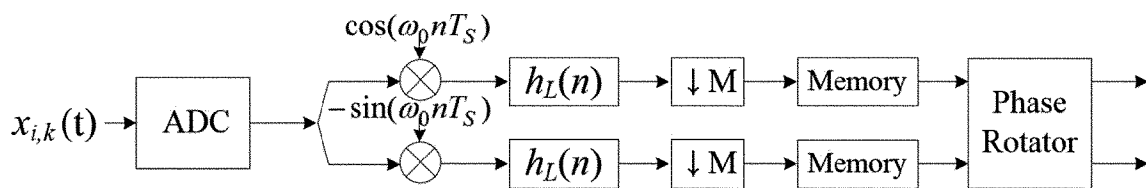
[도7]



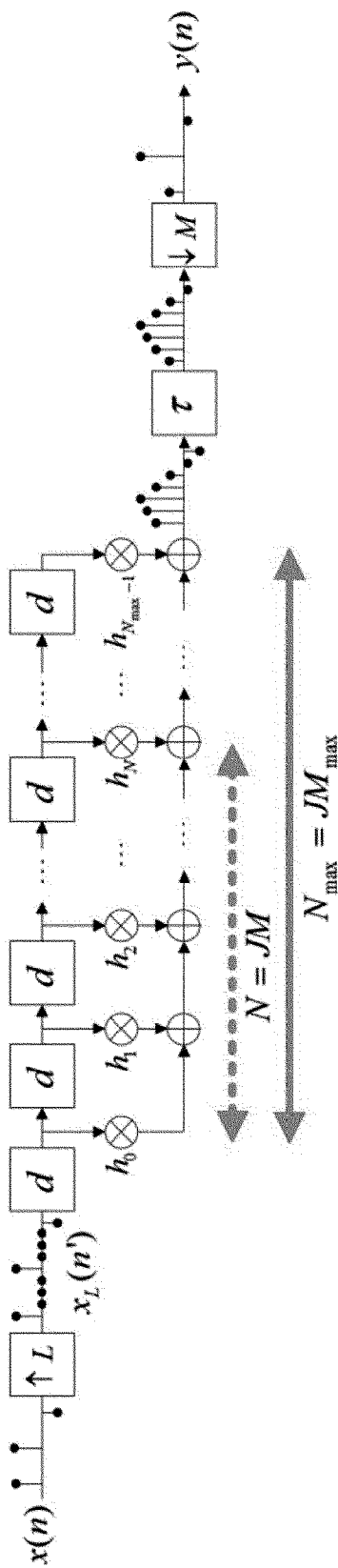
[도8a]



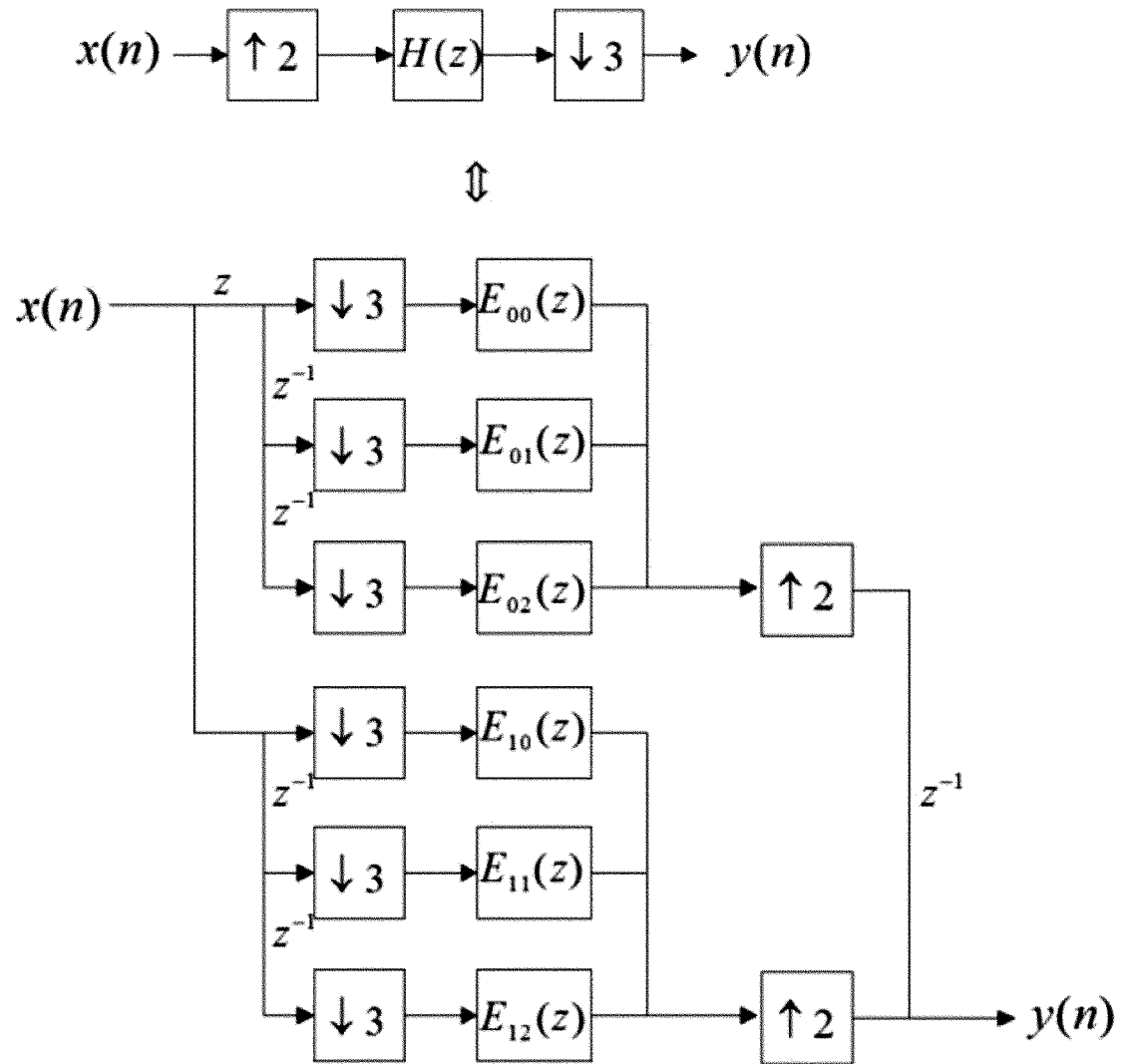
[도8]



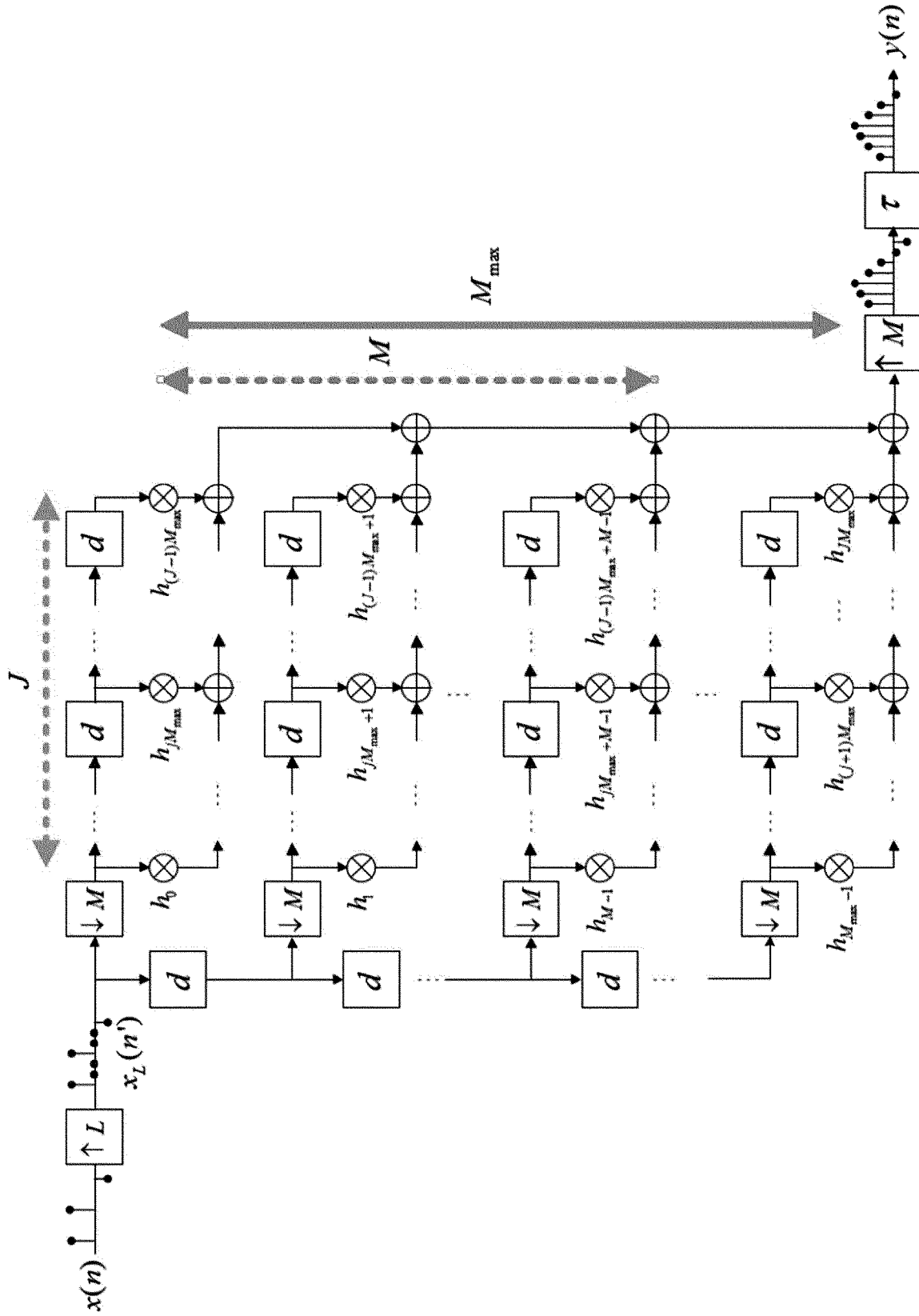
[도9]



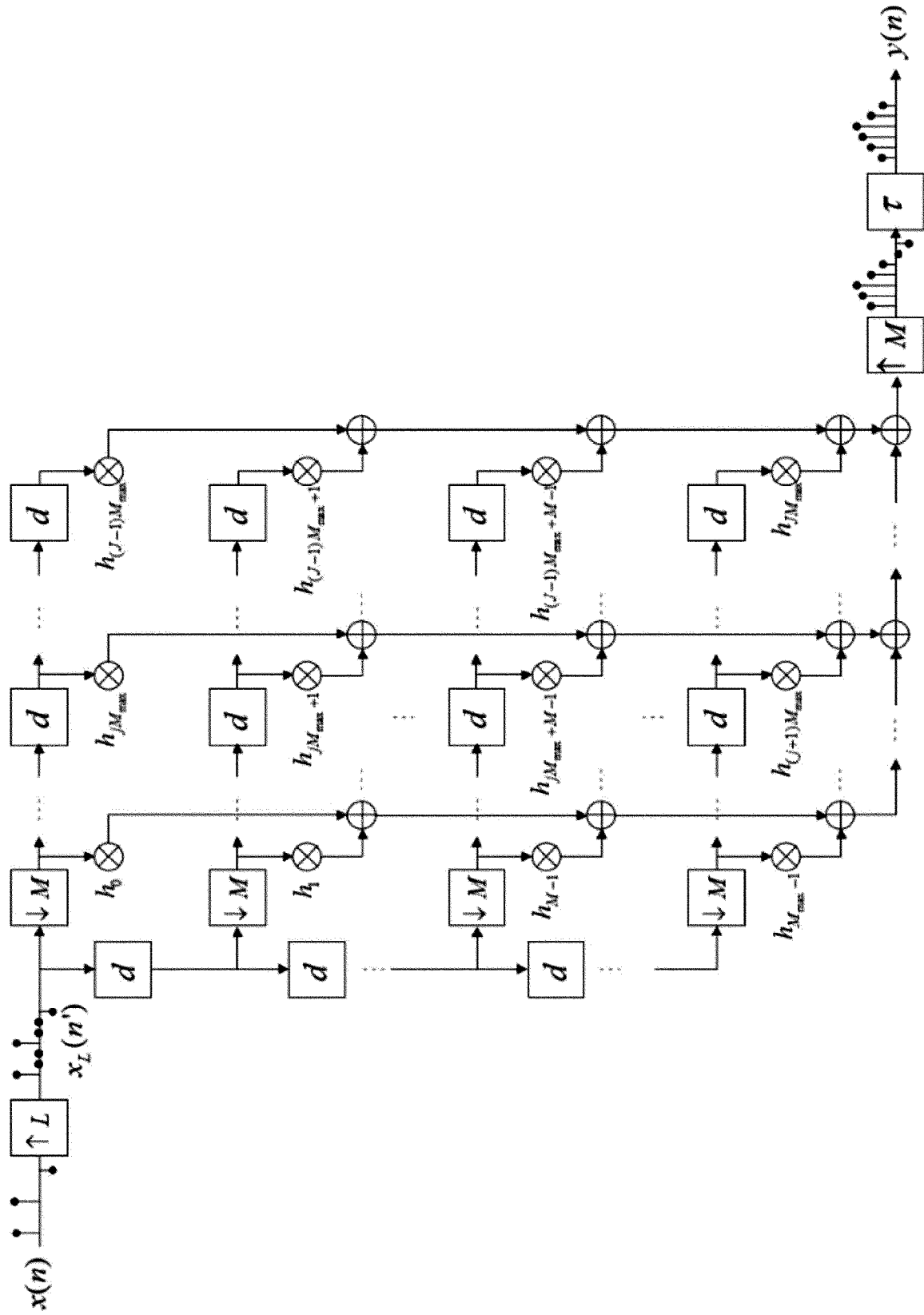
[도 10]



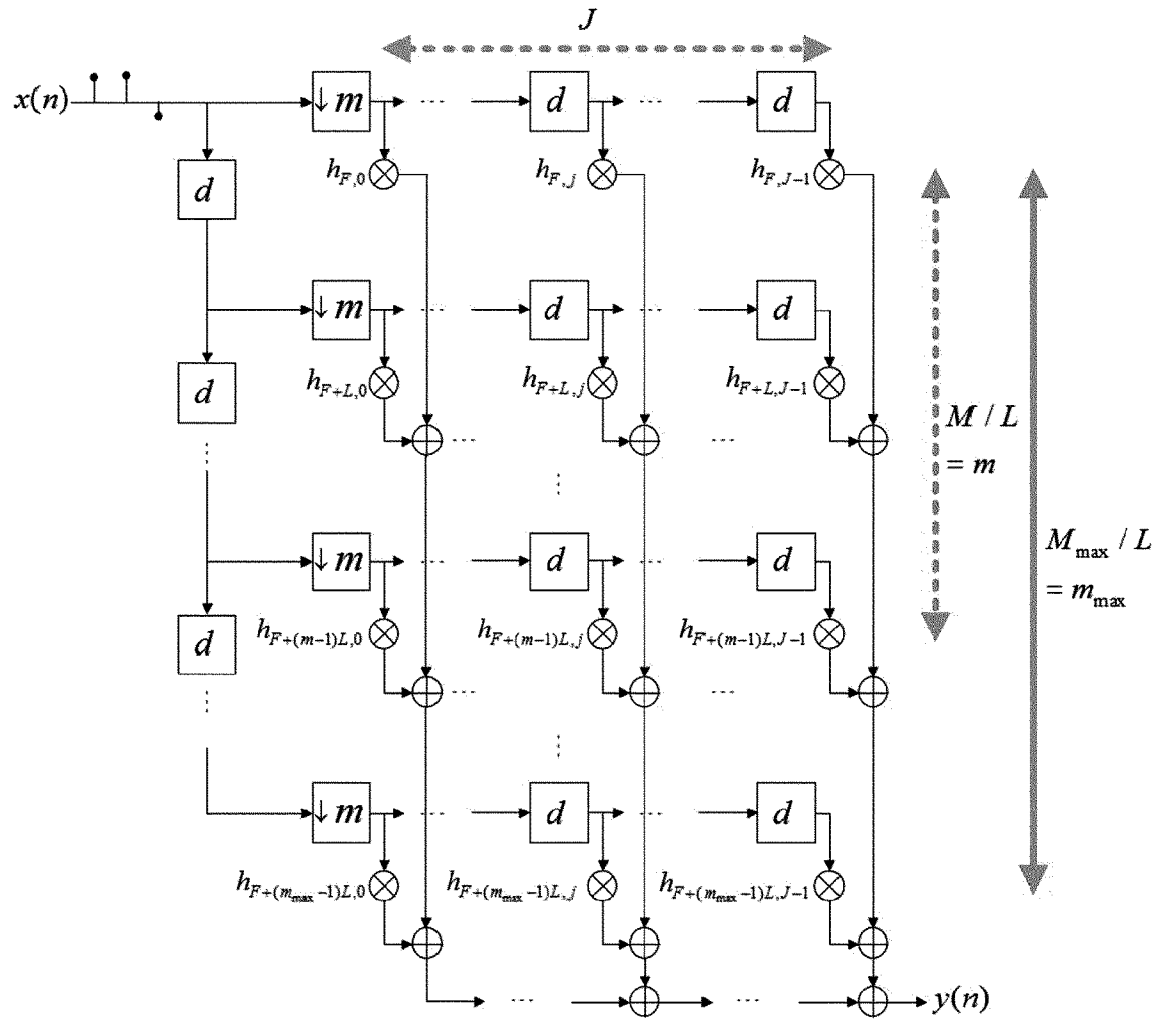
[도11]



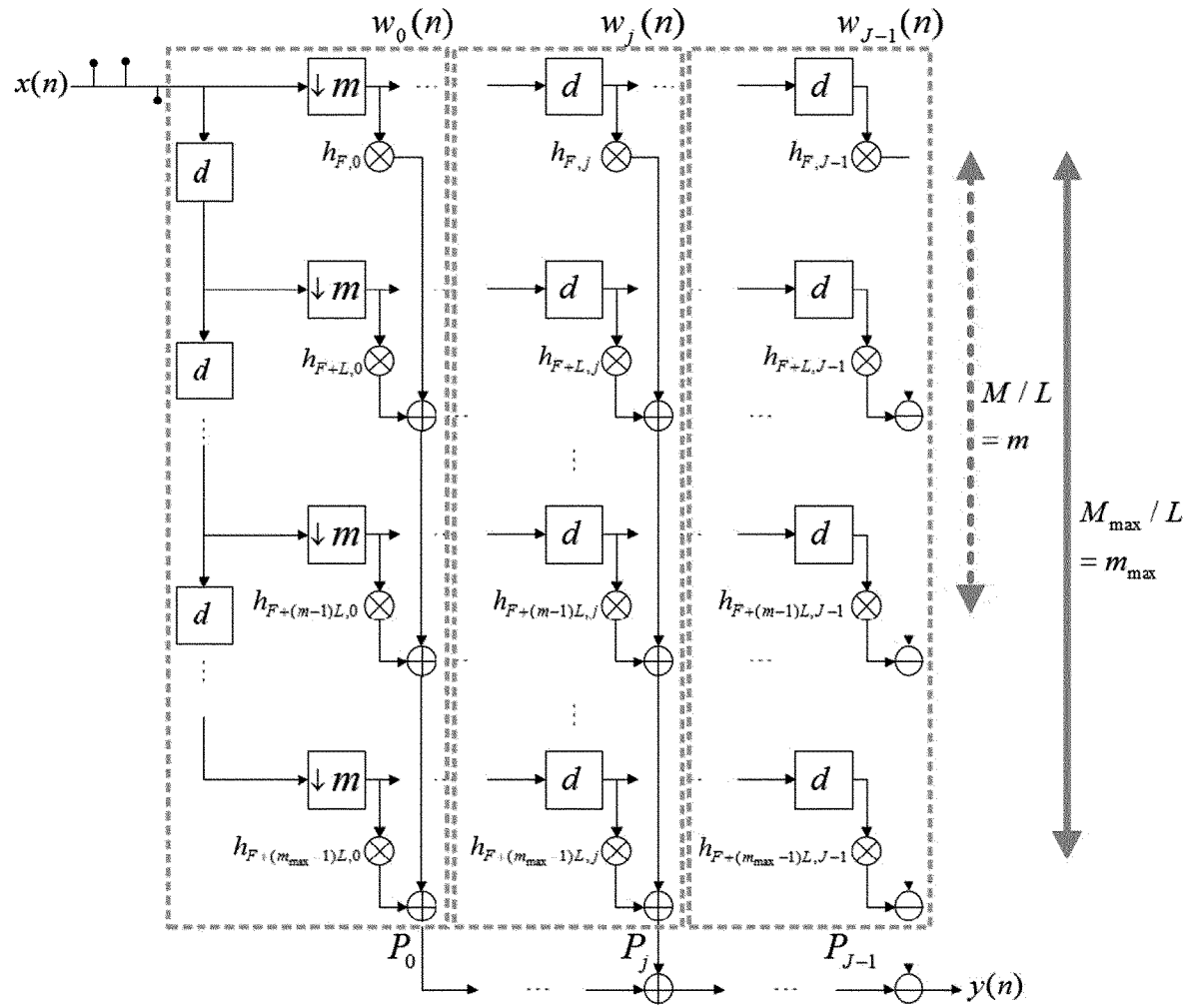
[도12]



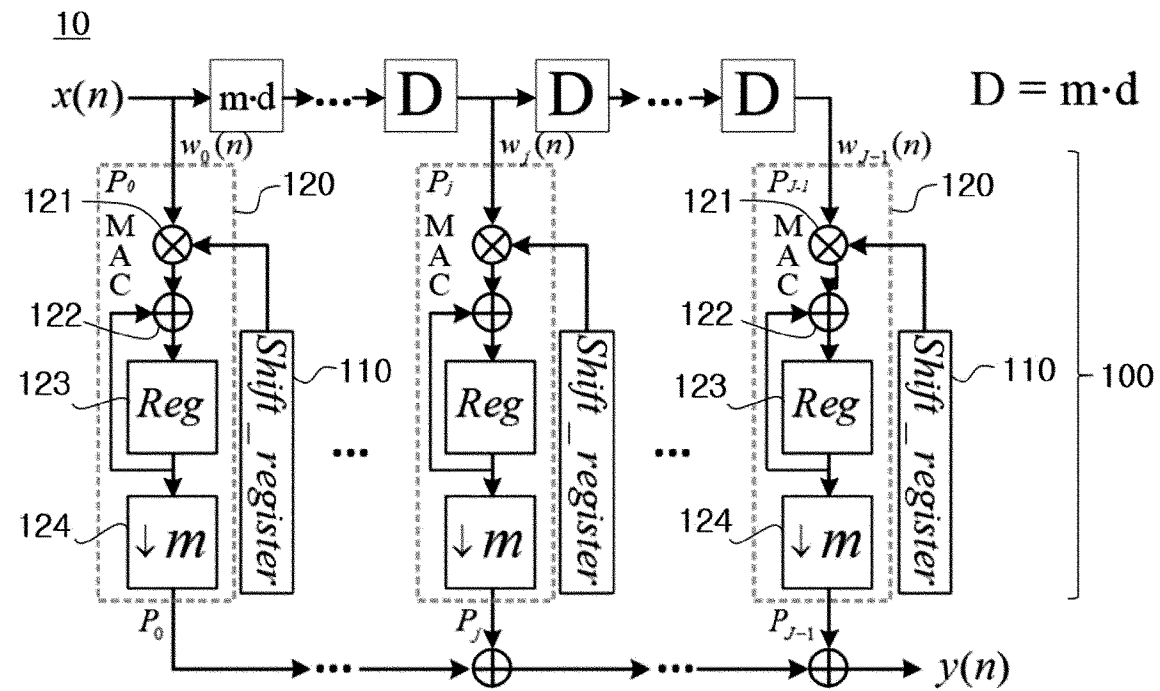
[도 13]



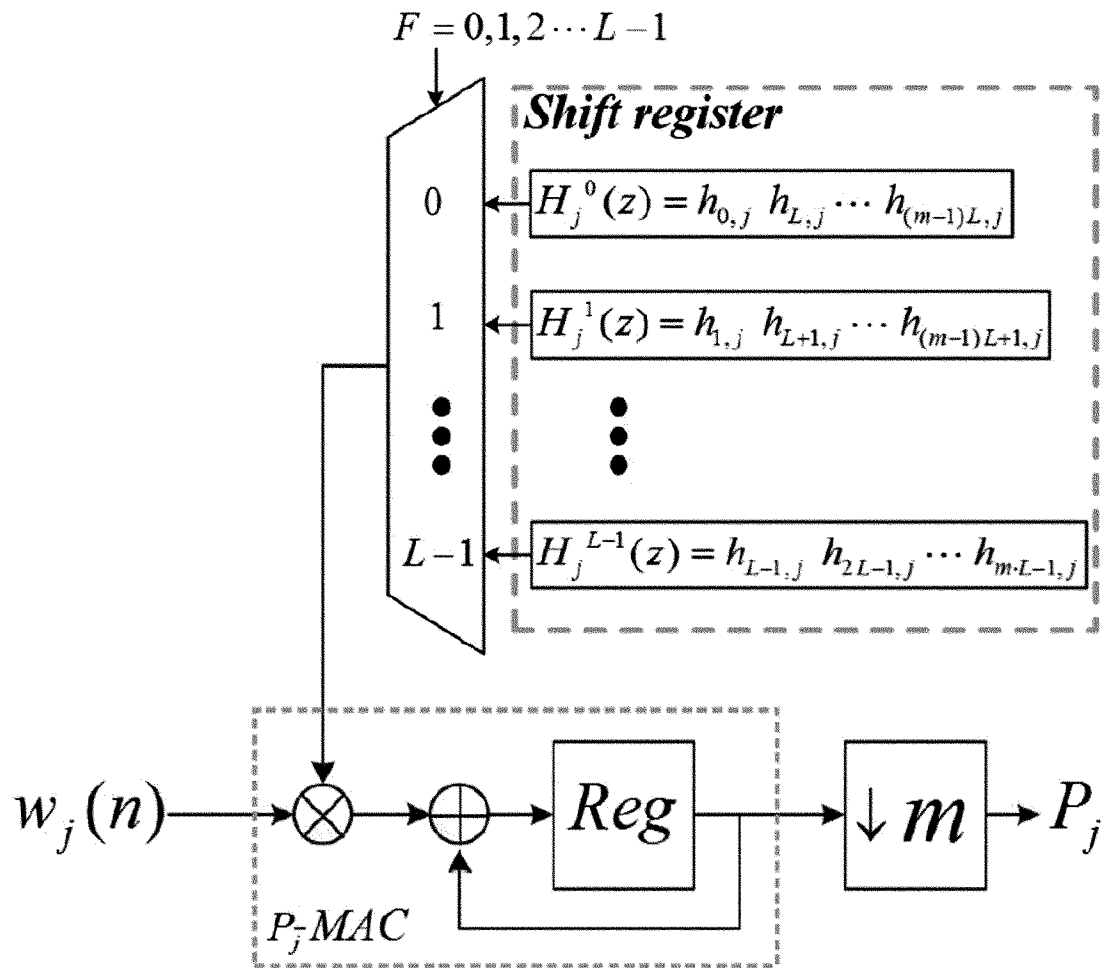
[도 14]



[도 15]

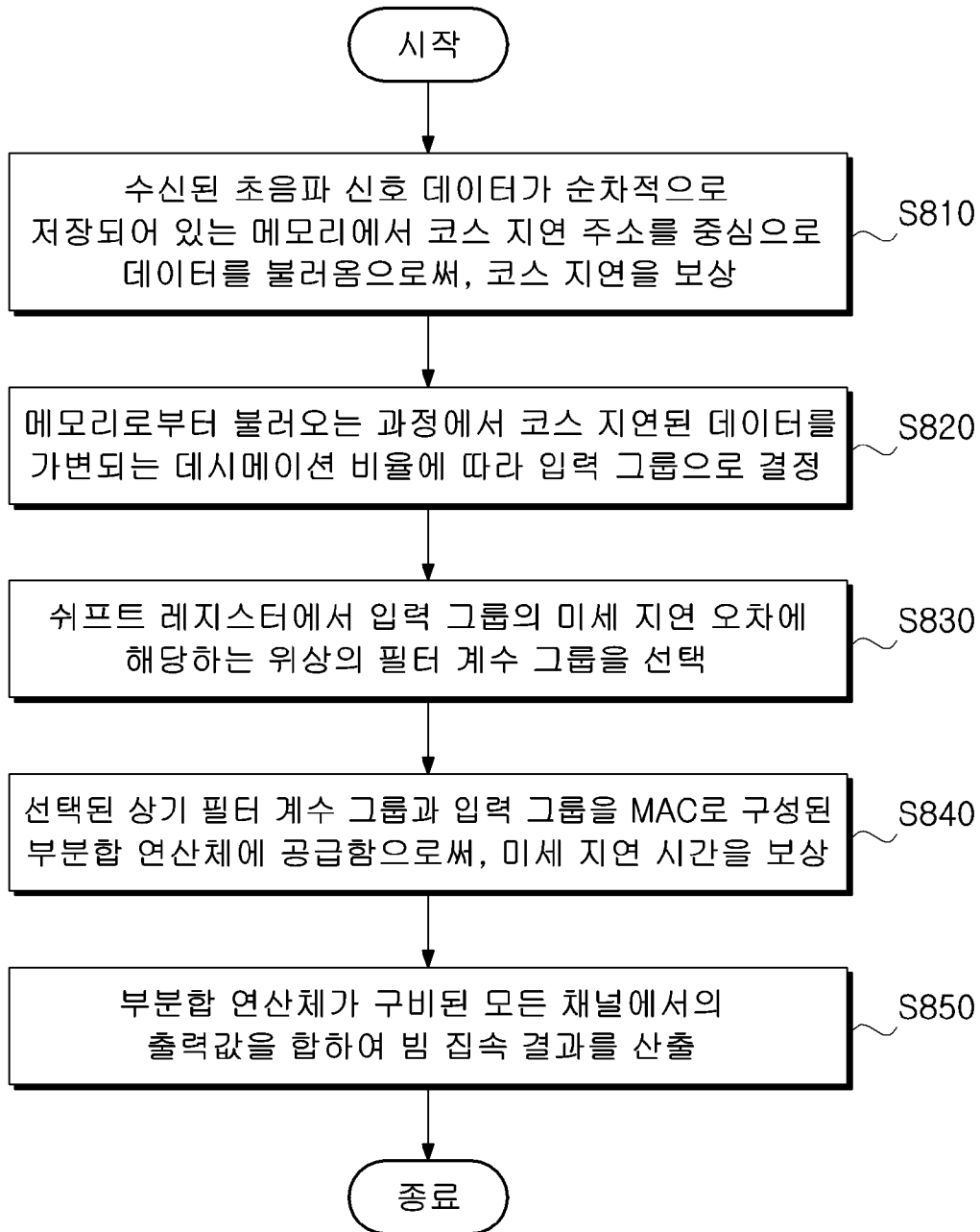


[도16]

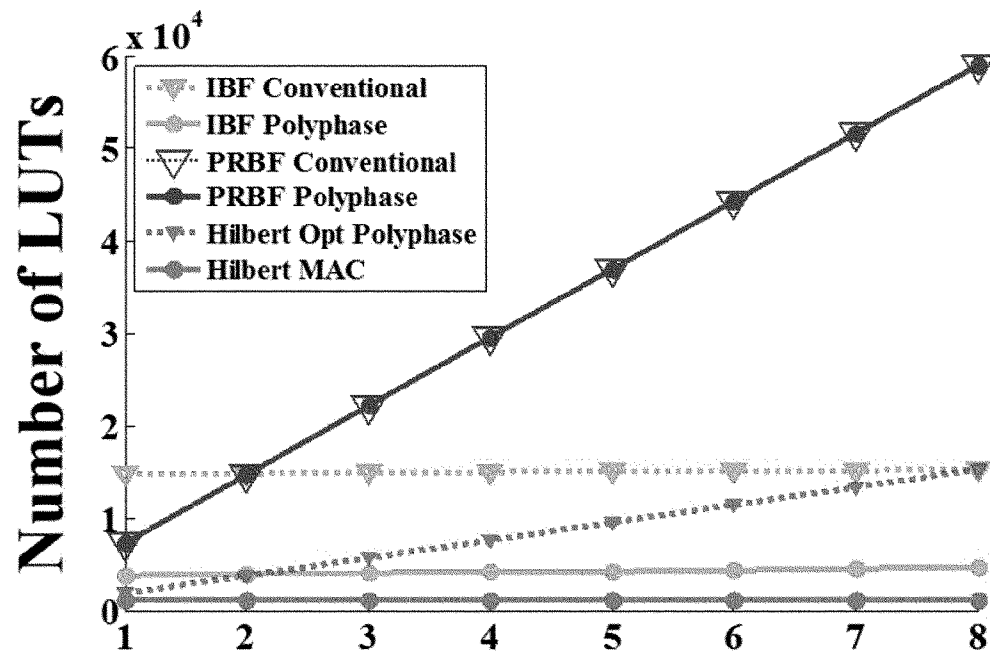


The diagram illustrates a multi-channel architecture. At the top, multiple input signals  $x_i(t)$  are processed by  $i^{\text{th}}$  ADC blocks. The outputs of these ADCs are fed into an  $i^{\text{th}}$  Input buffer 2-port memory. The memory outputs are connected to a Demux block, which has inputs  $m_{\max}-1, m_{\max}-2, \dots, 1$ . The Demux output is connected to a set of registers (Reg) and multipliers (MAC) blocks. The registers are labeled  $\text{Reg } 0, \text{Reg } 1, \dots, \text{Reg } m_{\max}-1$ . The multipliers are labeled  $\text{MAC}_0, \text{MAC}_1, \dots, \text{MAC}_{m_{\max}-1}$ . The output of each MAC block is multiplied by a feedback signal  $y(n)$  (indicated by the  $\otimes$  symbol) and then added to the output of the corresponding register (indicated by the  $\oplus$  symbol). The final output is  $y(n)$ .

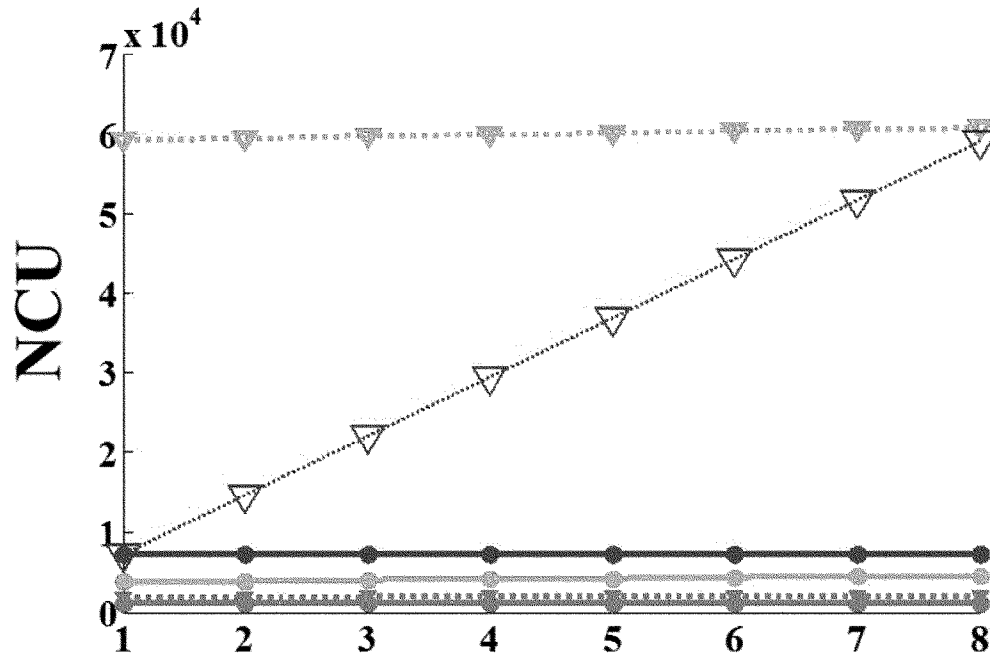
[도18]



[도 19a]



[도 19b]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/015079

## A. CLASSIFICATION OF SUBJECT MATTER

*A61B 8/00(2006.01)i*

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

A61B 8/00; A61B 8/08; A61B 8/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: ultrasonic wave, delay, decimation, filter factor, MAC

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                            | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | KR 10-2011-0022440 A (SOGANG UNIVERSITY RESEARCH & BUSINESS DEVELOPMENT FOUNDATION) 07 March 2011<br>See paragraphs [52], [70], claims 1, 2 and figures 1-23. | 1-20                  |
| A         | JP 2007-135810 A (ALOKA CO., LTD.) 07 June 2007<br>See claim 1 and figures 1-6.                                                                               | 1-20                  |
| A         | KR 10-2016-0070604 A (SOGANG UNIVERSITY RESEARCH & BUSINESS DEVELOPMENT FOUNDATION) 20 June 2016<br>See the entire document.                                  | 1-20                  |
| A         | KR 10-1581686 B1 (SOGANG UNIVERSITY RESEARCH & BUSINESS DEVELOPMENT FOUNDATION) 31 December 2015<br>See the entire document.                                  | 1-20                  |
| A         | KR 10-2001-0111339 A (MEDISON CO., LTD.) 17 December 2001<br>See the entire document.                                                                         | 1-20                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&amp;” document member of the same patent family

Date of the actual completion of the international search

15 FEBRUARY 2019 (15.02.2019)

Date of mailing of the international search report

18 FEBRUARY 2019 (18.02.2019)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office  
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,  
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.

**PCT/KR2018/015079**

| Patent document<br>cited in search report | Publication<br>date | Patent family<br>member | Publication<br>date |
|-------------------------------------------|---------------------|-------------------------|---------------------|
| KR 10-2011-0022440 A                      | 07/03/2011          | KR 10-1118515 B1        | 12/03/2012          |
| JP 2007-135810 A                          | 07/06/2007          | JP 4796379 B2           | 19/10/2011          |
| KR 10-2016-0070604 A                      | 20/06/2016          | KR 10-1646627 B1        | 08/08/2016          |
| KR 10-1581686 B1                          | 31/12/2015          | NONE                    |                     |
| KR 10-2001-0111339 A                      | 17/12/2001          | DE 10114402 A1          | 03/01/2002          |
|                                           |                     | JP 2002-336249 A        | 26/11/2002          |
|                                           |                     | JP 3559774 B2           | 02/09/2004          |
|                                           |                     | KR 10-0355719 B1        | 11/10/2002          |
|                                           |                     | US 2001-0051772 A1      | 13/12/2001          |
|                                           |                     | US 6494842 B2           | 17/12/2002          |

**A. 발명이 속하는 기술분류(국제특허분류(IPC))**

A61B 8/00(2006.01)i

**B. 조사된 분야**

조사된 최소문헌(국제특허분류를 기재)

A61B 8/00; A61B 8/08; A61B 8/14

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) &amp; 키워드: 초음파, 지연, 테시메이션, 필터 계수, MAC

**C. 관련 문헌**

| 카테고리* | 인용문헌명 및 관련 구절(해당하는 경우)의 기재                                                            | 관련 청구항 |
|-------|---------------------------------------------------------------------------------------|--------|
| A     | KR 10-2011-0022440 A (서강대학교산학협력단) 2011.03.07<br>문단번호 [52],[70], 청구항 1,2 및 도면 1-23 참조. | 1-20   |
| A     | JP 2007-135810 A (ALOKA CO., LTD.) 2007.06.07<br>청구항 1 및 도면 1-6 참조.                   | 1-20   |
| A     | KR 10-2016-0070604 A (서강대학교산학협력단) 2016.06.20<br>전체 문헌 참조.                             | 1-20   |
| A     | KR 10-1581686 B1 (서강대학교산학협력단) 2015.12.31<br>전체 문헌 참조.                                 | 1-20   |
| A     | KR 10-2001-0111339 A (주식회사 메디슨) 2001.12.17<br>전체 문헌 참조.                               | 1-20   |

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

\* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&amp;” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2019년 02월 15일 (15.02.2019)

국제조사보고서 발송일

2019년 02월 18일 (18.02.2019)

ISA/KR의 명칭 및 우편주소

대한민국 특허청  
(35208) 대전광역시 서구 청사로 189,  
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

김연정

전화번호 +82-42-481-3325



| 국제조사보고서에서<br>인용된 특허문헌 | 공개일        | 대응특허문헌             | 공개일        |
|-----------------------|------------|--------------------|------------|
| KR 10-2011-0022440 A  | 2011/03/07 | KR 10-1118515 B1   | 2012/03/12 |
| JP 2007-135810 A      | 2007/06/07 | JP 4796379 B2      | 2011/10/19 |
| KR 10-2016-0070604 A  | 2016/06/20 | KR 10-1646627 B1   | 2016/08/08 |
| KR 10-1581686 B1      | 2015/12/31 | 없음                 |            |
| KR 10-2001-0111339 A  | 2001/12/17 | DE 10114402 A1     | 2002/01/03 |
|                       |            | JP 2002-336249 A   | 2002/11/26 |
|                       |            | JP 3559774 B2      | 2004/09/02 |
|                       |            | KR 10-0355719 B1   | 2002/10/11 |
|                       |            | US 2001-0051772 A1 | 2001/12/13 |
|                       |            | US 6494842 B2      | 2002/12/17 |