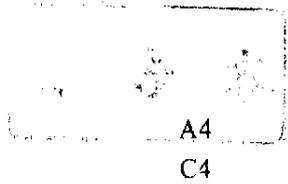


319829

申請日期	85.12.23
案號	85115920
類別	G01R 91



319829

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	測試模式之偵測裝置與方法
	英 文	
二、發明 創作	姓 名	1. 余國成 2. 孫葆祥 3. 蔡榮宗
	國 籍	中華民國
	住、居所	1. 新竹市光華街73巷4號5F 2. 新竹市長春街158巷1弄12號3F 3. 新竹縣竹東鎮三重一路85號2F
三、申請人	姓 名 (名稱)	合泰半導體股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區研新二路5號
	代 表 人 姓 名	李至誠

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本案係關於一種偵測裝置與方法；尤指一種關於測試模式之偵測裝置與方法。

積體電路於量產過程中之品質良窳；通常需藉由量產測試來加以區分；是以；為於量產測試之程序中提高所量測得致數據之準確性與提高測試速度；即於積體電路中包含若干部份測試線路；俾達前述量產測試時；確認量產品質之目的。

然而；為避免積體電路於處於正常工作模式時誤入測試模式中；導致測試線路影響到實際電路之正常運作；電路設計師即採用種種分辨積體電路處於正常工作模式與測試模式之方法；以於積體電路可提供遂行量產測試之情況下；確保測試線路不致影響積體電路之正常運作；不過；因習知辨別正常工作模式與測試模式之方式各有其缺失；本案之創作要旨；即在於提供一種更穩定且可靠度更高之辨別正常工作模式與測試模式之裝置與方法；俾以改善習知作法之缺失。

於習知作法中；最常見實施測試模式偵測方式之作法；係為增加一隻或多隻測試腳位(test pin)來切換正常工作模式與測試模式；甚至用以區分多種測試模式態樣中之特定測試模式；舉例而言；一測試腳位平時將其固定於高電準位(／低電準位)狀態；一旦；自外部強迫該測試腳位轉換為處於低電準位(／高電準位)狀態時；即使積體電路由正常工作模式切換到測試模式中；且積體電路即開始將其內部信號透過測試線路予以導出；並允許由外部直

(請先閱讀背面之注意事項)

寫本頁)

裝

訂

線

五、發明說明(2)

接控制該等內部信號；亦即，外部測試機台，便可利用此特性據以量測位於積體電路內部之該等內部信號，以及輸入控制信號：

前述習知作法之優點，在於正常工作模式與測試模式之間劃分的相當明確；是以，並不會產生自正常工作模式誤入測試模式之情事；惟，其缺失則在於必須規劃多餘腳位以作為切換之用；此等作法於小包裝之積體電路上常常形成困擾；其原因在於小包裝積體電路上之腳位往往各有用途，實難空出多餘之特定腳位供作為測試之用；再則，由於使用者僅只需於該等供測試用之特定接腳處施以固定電準位之信號；即能進入測試模式而將內部訊息予以導出，故於電路保密上很難具有適當之防範：

為改善前述需多設置測試腳位之缺失；習知另一作法；即係改採用自某一特定腳位處輸入特殊組合之串列(或並列)信號，俾以區分欲使積體電路進入正常工作模式或測試模式之動作；該等作法之優點在於不需增加腳位即可達成辨別正常工作模式或測試模式；然相對地；其缺失即在於應規劃產生何等種類之特殊組合之串列(或並列)信號，使之在積體電路處於正常工作模式時不會發生，否則原本處於正常操作之積體電路，其正常工作信號即可能因與該等特殊組合信號相同而使積體電路誤切換至測試模式中，反造成誤動作；易言之，由於積體電路之正常工作信號千奇百種，很難確保不會發生與該等特殊組合信號相同之情

(請先閱讀背面之注意事項)(寫本頁)

裝

訂

線

五、發明說明(3)

事，是以：習知採用自某一特定腳位處輸入特殊組合信號之作法實不甚可靠。

此外，尚有利用偵測振盪器是否振盪，俾以辨別積體電路係為處於正常工作模式抑或處於測試模式之習知作法；然該等作法亦與前述採用自某一特定腳位處輸入特殊組合信號之習知作法般，都同樣難以避免誤入測試模式之狀況發生。

本案之主要目的，即在於提供一種可使積體電路避免誤入測試模式之測試模式之偵測裝置與方法。

本案之另一目的，即在於提供一種具高保密性之測試模式之偵測裝置與方法。

本案之又一目的，即在於提供一種於不增加測試腳位之情況下達成量測積體電路之測試模式之偵測裝置與方法。

本案係關於一種測試模式之偵測裝置；其係可應用於一積體電路；且該裝置係可用以配合一產生第一重組信號之測試裝置；**[**該測試模式之偵測裝置係可包含：一信號重組電路；其具一特定信號輸入端；該信號重組電路係用以輸入一特定信號且將該特定信號予以遂行重組；並產生一第二重組信號輸出；以及一判別電路；其係用以輸入該第一與第二重組信號；俾以判別是否使該積體電路進入該測試模式。**]**

依據上述概念；其中該積體電路更可包含一啓動信號輸入端；該信號重組電路與該判別電路皆電連接於該啓動

(請先閱讀背面之注意事項)

(寫本頁)

裝

訂

線

五、發明說明(4)

信號輸入端，且該啓動信號輸入端係用以供輸入一啓動信號之用；

依據上述概念，其中該啓動信號輸入端係可爲一重置(reset)信號輸入端，而該啓動信號則係可爲一重置信號；

依據上述概念，其中該信號重組電路與該判別電路係皆可因應該啓動信號處於一致能(enable)狀態而產生一致能動作；且於該啓動信號處於一禁能(disable)狀態時，停止致能該信號重組電路與該判別電路之動作。

依據上述概念，其中該致能狀態係可爲一高電準位狀態；

依據上述概念，其中該致能狀態係可爲一低電準位狀態；

依據上述概念，其中該測試裝置係可爲一積體電路測試機台，其係用以量測該積體電路之內部特性與品質。

依據上述概念，其中於該測試裝置中係可包含另一信號重組電路；其具另一特定信號輸入端；該另一信號重組電路係可自該另一特定信號輸入端處輸入另一特定信號，且予以重組產生該第一重組信號輸出。

依據上述概念，其中該另一信號重組電路更可包含另一延遲編碼電路；其係用以將該另一特定信號中之全部或部份信號予以遂行分割、重組；俾得致該第一重組信號。

依據上述概念，其中該另一信號重組電路係可包含：一第一正反器；其用以輸入該另一特定信號；並將該另一

(請先閱讀背面之注意事項)
寫本頁)

裝

訂

線

五、發明說明(5)

特定信號作為其時脈信號之用；一第二正反器：電連接於該第一正反器；該第二正反器係用以將該第一正反器之輸出信號作為其時脈信號之用；以及一第三正反器：電連接於該第二正反器；該第三正反器係用以將該第二正反器之輸出信號作為其時脈信號之用。

依據上述概念；其中該第一、第二與第三正反器係皆可為一T型正反器；且該第一、第二與第三正反器之輸出信號係用以作為該第一重組信號之用。

依據上述概念；其中該第一重組信號係可為一串列形式之重組信號。

依據上述概念；其中該第一重組信號係可為一並列形式之重組信號。

依據上述概念；其中該信號重組電路更可包含一延遲編碼電路，其係用以將該特定信號中之全部或部份信號予以遂行分割、重組，俾得致該第二重組信號；

依據上述概念；其中該信號重組電路係可包含：一第四正反器，其用以輸入該特定信號；並將該特定信號作為其時脈信號之用；一第五正反器：電連接於該第四正反器；該第五正反器係用以將該第四正反器之輸出信號作為其時脈信號之用；以及一第六正反器：電連接於該第五正反器；該第六正反器係用以將該第五正反器之輸出信號作為其時脈信號之用；且該第四、第五與第六正反器之輸出信號係用以作為該第二重組信號之用。

(請先閱讀背面之注意事項)(不寫本頁)

裝

訂

線

五、發明說明(6)

依據上述概念；其中該第四、第五與第六正反器係皆可為一T型正反器。

依據上述概念；其中該第二重組信號係可為一串列形式之重組信號。

依據上述概念；其中該第二重組信號係可為一並列形式之重組信號。

依據上述概念；其中該判別電路係可為一比較器。

依據上述概念；其中於該比較器比較該第一與第二重組信號相同時；即可產生一測試模式信號；以驅動設於該積體電路內部之一測試線路而進入該測試模式中；否則該積體電路仍將維持處於一正常工作模式中。

依據上述概念；其中該測試模式之偵測裝置係可設於該積體電路之內部；

依據上述概念；其中該測試模式之偵測裝置更可包含；一信號產生電路；其係用以產生該另一特定信號與該特定信號；俾供另一信號重組電路與該信號重組電路分別產生該第一與第二重組信號。

依據上述概念；其中該信號產生電路係可包含；一信號產生器；其係用以產生一原始信號輸出；一狀態產生器；電連接於該信號產生器；該狀態產生器係用以將該原始信號轉為一狀態信號輸出；以及一信號編碼器；電連接於該狀態產生器；該信號編碼器係用以將該狀態信號予以遂行編碼；俾以產生該另一特定信號或該特定信號輸出。

(請先閱讀背面之注意事項)(寫本頁)

裝

訂

線

五、發明說明(7)

依據上述概念，其中該另一特定信號或該特定信號係可為一串列形式之特定信號。

依據上述概念，其中該另一特定信號或該特定信號係可為一並列形式之特定信號。

依據上述概念，其中該信號產生電路係可電連接於該啓動信號輸入端，以因應該啓動信號處於該致能狀態時產生一致能動作，且於該啓動信號處於該禁能狀態時停止致能該信號產生電路之動作。

依據上述概念，其中該另一特定信號與該特定信號係可為相同之特定信號。

依據上述概念，其中該信號產生電路係可設於該積體電路內部中，而該測試模式之偵測裝置更可包含：一多工裝置，其係用以使該特定信號與該積體電路之一正常工作信號可共用該積體電路之一輸出接腳端。

依據上述概念，其中該多工裝置係可為一二對一之多工器；該多工器之選擇信號端係用以因應自該信號產生電路處所輸入之一多工致能選擇信號，以將該特定信號或該正常工作信號輸出至該輸出接腳端，俾對應該積體電路所處之工作模式係為該測試模式或該正常工作模式。

依據上述概念，其中該正常工作信號係可為該積體電路中系統振盪器之系統振盪輸出信號；而該輸出接腳端則係可為該系統振盪器之輸出接腳端。

本案亦關於一種測試模式之偵測方法；其係可應用於一積體電路中；且該方法係可用以配合一產生第一重組信

(請先閱讀背面之注意事項)
(寫本頁)

裝

訂

線

五、發明說明(8)

號之測試裝置，該方法係可包含下列步驟：a)輸入一特定信號，使該積體電路因應該特定信號而予以遂行分割、重組，並產生一第二重組信號；b)輸入該第一重組信號至該積體電路中；以及c)將該第一與第二重組信號遂行一判別動作，俾以判別是否使該積體電路進入該測試模式。

依據上述概念；其中於該步驟(a)之前更可包含步驟：d)提供一啓動信號予該積體電路；

依據上述概念；其中於該啓動信號處於一致能(enable)狀態時；方遂行該步驟(a)至該步驟(c)；且於該啓動信號處於一禁能(disable)狀態時，停止遂行該步驟(a)至該步驟(c)。

依據上述概念；其中該致能狀態係可爲一高電準位狀態；

依據上述概念；其中該致能狀態係可爲一低電準位狀態；

依據上述概念；其中該啓動信號係可爲一重置(reset)信號。

依據上述概念；(其中該測試裝置係可爲一積體電路測試機台，其係用以量測該積體電路之內部特性與品質)。

依據上述概念；其中該測試裝置係可輸入另一特定信號，且予以遂行分割、重組；俾得致產生該第一重組信號輸出；

依據上述概念；其中該第一重組信號係可爲一串列形式之重組信號。

五、發明說明(9)

依據上述概念，其中該第一重組信號係可為一並列形式之重組信號。

依據上述概念：其中於該步驟(a)中之該第二重組信號係可為一串列形式之重組信號：

依據上述概念，其中於該步驟(a)中之該第二重組信號係可為一並列形式之重組信號。

依據上述概念，其中於該步驟(c)中判別比較該第一與第二重組信號相同時；即可產生一測試模式信號；以驅動設於該積體電路內部之一測試線路而進入該測試模式中；否則該積體電路仍將維持處於一正常工作模式中。

依據上述概念；其中該另一特定信號或該特定信號係可為一串列形式之特定信號。

依據上述概念；其中該另一特定信號或該特定信號係可為一並列形式之特定信號。

依據上述概念；其中該另一特定信號與該特定信號係可為相同之特定信號。

依據上述概念；其中於該步驟(a)之後更可包括步驟：e)因應該啓動信號與一多工致能選擇信號，使該積體電路自其輸出一正常工作信號之處，轉為輸出該特定信號；以及f)輸入該特定信號至該測試裝置中；以得致產生該第一重組信號。

本案得藉由下列圖式及詳細說明；俾得一更深入之了解：

(請先閱讀背面之注意事項)
(不寫本頁)

裝

訂

線

五、發明說明(10)

第一圖：其係為本案之第一較佳實施例之測試模式之偵測裝置方塊示意圖；

第二圖(a)、(b)：其係為本案第一較佳實施例中該信號重組電路與該另一信號重組電路之內部示例圖；

第二圖(c)：其係為本案第一較佳實施例中該信號重組電路之波形示例圖；

第三圖：其係為本案之第二較佳實施例之測試模式之偵測裝置方塊示意圖；

第四圖：其係為本案第二較佳實施例中該信號產生電路之內部示例圖；

第五圖：其係為本案之第三較佳實施例之測試模式之偵測裝置方塊示意圖；

第六圖：其係為本案之一第一較佳實施例之測試模式之偵測方法流程示意圖；

第七圖：其係為本案之一第二較佳實施例之測試模式之偵測方法流程示意圖；

請參閱第一圖：其係為本案之第一較佳實施例之測試模式之偵測裝置方塊示意圖；於圖一中係可包含：一積體電路10與一測試裝置11；其中，於該積體電路10中係包含：一測試模式之偵測裝置101與一測試線路102；而該測試模式之偵測裝置101則包含：具一特定信號輸入端P11之信號重組電路1011與一判別電路1012(較佳者，該判別電路1012係可為一比較器)；另外，該積體電路10更可包含一啓動信號輸入端P12；其係用以供輸入一啓動信號S15之

(請先閱讀背面之注意事項
後寫本頁)

裝

訂

線

五、發明說明(11)

用；其中該啓動信號輸入端P12係可爲一重置(reset)信號輸入端，而該啓動信號S15則係可爲一重置信號；至於於該測試裝置11中則可包含具另一特定信號輸入端P13之信號重組電路111。

較佳者，該測試裝置11係可爲一積體電路測試機台，其係用以量測該積體電路10之內部特性與品質。

現茲進一步將圖一所示之工作原理；揭示如后所述者：

首先，爲確保該積體電路不會任意進入測試模式，係可設計使該啓動信號S15於確實處於一致能(enable)狀態時；方將驅動該測試模式之偵測裝置101中之電路；俾以決定是否進入測試模式中；易言之；由於該信號重組電路1011與該判別電路1012係皆電連接於該啓動信號輸入端P12；是以；該信號重組電路1011與該判別電路1012係皆顯將因應該啓動信號S15處於該致能狀態而產生一致能動作；當然；如該啓動信號S15處於一禁能(disable)狀態時；則將停止致能該信號重組電路1011與該判別電路1012之動作；亦即；此時當可確保該積體電路10不致任意進入測試模式而產生誤動作。

再則；該信號重組電路1011可自該特定信號輸入端P11處輸入一特定信號S11；且於因應該啓動信號S15處於該致能狀態而產生一致能動作時；將該特定信號S11予以遂行一重組動作；或篩選出該特定信號S11之部份(或全部)信號；俾以產生一第二重組信號S12輸出至該判別電路

(請先閱讀背面之注意事項)
裝
訂
線
寫
本
頁

五、發明說明 (12.)

1012中；另一方面：該另一信號重組電路111係可自該另一特定信號輸入端P13處輸入之另一特定信號S13；以產生一第一重組信號S14；並予以輸出至該判別電路1012中；之後，於該判別電路1012因應該啓動信號S15處於該致能狀態而產生一致能動作；且判別比較該第一與第二重組信號S14、S12為相同時；即可產生一測試模式信號S16輸出，並驅動設於該積體電路10內部之該測試線路102進入該測試模式中；否則，如信號不同或該啓動信號S15回到該禁能狀態時，該積體電路10將維持處於一正常工作模式中，以達成該積體電路10原先之正常電路功能。

較佳者，該判別電路1012係可接受比較為串列（或並列）形式之該第一或第二重組信號S14、S12；當然，該判別電路1012亦可任意單獨地選擇比較該第一或第二重組信號S14、S12中之一個或複數個位元信號：

當然，不論係該信號重組電路1011或該另一信號重組電路111；其目的皆係為加強積體電路的保密功能；亦即：唯有該測試裝置11採用與設於該積體電路10內部中之該測試模式之偵測裝置10相同之信號重組電路；方可組出相同之比對信號；當然：關於另一種增加保密度之作法，則係可採用互補觀念；即將該信號重組電路1011與該另一信號重組電路111設計為一互補電路；而該特定信號S11與該另一特定信號S13則為一互補信號；此時，透過該另一信號重組電路111與該信號重組電路1011分別處理該另一特定信號S13與該特定信號S11之後；當可獲得相同一致之該

（請先閱讀背面之注意事項）
（寫本頁）

裝

訂

線

五、發明說明 (13)

第一與第二重組信號S14、S12，俾以使該測試模式之偵測裝置10可於正確時機產生出該測試模式信號S16；進而驅動該測試線路102進入該測試模式中；

又：一旦該積體電路10不同；則設於該積體電路10內部中之該測試模式之偵測裝置10；其內部之該信號重組電路1011顯亦將可有所改變或調整；如此一來；該測試裝置11內部之該另一信號重組電路111顯亦需進行相對應之變化或調整；而此等改變或調整該另一信號重組電路111之工作；對於設計者而言實係極為簡易之事；然對於抄襲者而言，則必須經過種種複雜程序（例如，實施還原工程程序等）方能瞭解，職是之故；對於積體電路之保護當可提供更深一層之保障。

又，關於該另一信號重組電路111與該信號重組電路1011，於簡易作法中，其係可分別將該另一特定信號S13與該特定信號S11予以直接傳送至該判別電路1012中；或於複雜設計時；與以任意篩選若干位元信號加以延遲、編碼後，再予以傳送至該判別電路1012中；另外，該另一信號重組電路111與該信號重組電路1011係可分別接受串列（或並列）形式之該另一特定信號S13與該特定信號S11；同時；該另一信號重組電路111與該信號重組電路1011亦係可分別輸出為串列（或並列）形式之該第一與第二重組信號S14、S12；

至於該另一信號重組電路111與該信號重組電路1011之內部電路示例圖（以將串列信號重組為並列信號為例），

（請先閱讀背面之注意事項）
（寫本頁）

裝

訂

線

五、發明說明(14)

則可請分別參閱圖二(a)、(b)所示者；其中：圖二(a)中所示之該另一信號重組電路111係可包含：一第一正反器FF1，其用以輸入該另一特定信號S13；並將該另一特定信號S13作為其時脈信號之用；一第二正反器FF2，電連接於該第一正反器FF1，該第二正反器FF2係用以將該第一正反器FF1之輸出信號Q₀作為其時脈信號之用；以及一第三正反器FF3，電連接於該第二正反器FF2，該第三正反器FF3係用以將該第二正反器FF2之輸出信號Q₁作為其時脈信號之用，而該第三正反器FF3之輸出信號則為Q₂；當然，將該另一特定信號S13予以重組後之信號(Q₀、Q₁、Q₂)；即用以輸出作為該第一重組信號S14使用；之後，透過該積體電路10原本即已具備之正常信號輸入接腳，便可輕易地將該第一重組信號S14予以輸入至該積體電路10中；又，該第一、第二、第三正反器FF1、FF2、FF3之致能動作皆係受到一正反器致能信號SE之控制，而該正反器致能信號SE則可來自於該測試裝置11之內部。

同理，於圖二(b)中所示之該信號重組電路1011亦係可與於圖二(a)中所示之該另一信號重組電路111具有相同功能之正反器(即為一第四、第五、第六正反器FF4、FF5、FF6)與電連接關係，且其可將該特定信號S11予以重組後之信號(Q₃、Q₄、Q₅)，用以輸出作為該第二重組信號S12使用；至於該第四、第五、第六正反器FF4、FF5、FF6之致能動作，則皆將受到該啟動信號S15之控制。

(請先閱讀背面之注意事項)
供寫本頁)

裝

訂

線

五、發明說明(15)

當然，於圖二(a)；(b)中所示之該第一～第六正反器FF1～FF6，係皆可為一T型正反器；而該任一T型正反器皆可包含：一信號輸入端T；一時脈輸入端CK；一信號輸入端Q以及一正反器致能端E。

舉例而言；設若該特定信號S11為如圖二(c)中所示：(11001010)之此等串列信號；則作為該第二重組信號S12之正反器FF4～FF6輸出信號之波形；即為如圖二(c)中標示(Q3、Q4、Q5)所示之並列信號般；如此結果，顯將可提供較習知技術更具保密性之積體電路測試功能。

職是之故；由於圖一所示之測試用接腳僅佔用一隻(即用以輸入該特定信號S11之用)；故本案顯可於不必增加習知積體電路腳位數目之情況下；提供一種可使積體電路避免誤入測試模式且具高保密性與高可靠度之測試模式之偵測裝置，俾以順利達成量測積體電路之目標}

關於本案測試模式之偵測裝置之另一較佳實施例；請參閱第三圖；其係為本案第二較佳實施例之測試模式之偵測裝置方塊示意圖；於圖三中，其中所包含之一測試裝置21、一測試線路202；具一特定信號輸入端P21之信號重組電路2011；一判別電路2012(較佳者；該判別電路2012係可為一比較器)；一啟動信號輸入端P22與具另一特定信號輸入端P23之信號重組電路211以及一啟動信號S25之功能，係皆可等同於圖一中所示之該測試裝置11、該測試線路102、具該特定信號輸入端P11之信號重組電路1011、該判別電路1012(較佳者；該判別電路1012係可

D

(請先閱讀背面之注意事項)
(寫本頁)

裝

訂

線

五、發明說明(16)

爲一比較器)、該啓動信號輸入端P12與具該另一特定信號輸入端P13之另一信號重組電路111以及該啓動信號S15者;在此即不再予以贅述。

然、於圖三中所示之測試模式之偵測裝置201與圖一中所示之該測試模式之偵測裝置101兩者間之差異係在於,該測試模式之偵測裝置201更可包含一設於該積體電路外部之信號產生裝置2013;其係用因應該啓動信號S25處於該致能狀態而產生輸出另一特定信號S23與一特定信號S21,俾供該另一信號重組電路211與該信號重組電路2011可分別因應產生輸出具相同之一第一與第二重組信號S24、S22,如此一來,於該判別電路2012因應該啓動信號S25處於該致能狀態而產生一致能動作,且判別比較該第一與第二重組信號S24、S22爲相同時,即可產生一測試模式信號S26輸出,並驅動設於該積體電路20內部之該測試線路202進入該測試模式中;否則,如信號不同或該啓動信號S25回到該禁能狀態時,該積體電路20將維持處於一正常工作模式中,以達成該積體電路20原先之正常電路功能。

其中,關於該信號產生裝置2013之內部電路較佳實施例,則可請參閱第四圖所示者,於圖四中,該信號產生裝置2013係可包含一信號產生器20131、一狀態產生電路20132以及一信號編碼電路20133;其中,該信號產生器20131,其係用以產生一原始信號S27輸出,該狀態產生器20132係用以將該原始信號S27轉爲一狀態信號S28輸出,而該信號編碼器20133則係用以將該狀態信號S28予

(請先閱讀背面之注意事項)
裝
訂
線
不寫本頁)

五、發明說明(17)

以遂行編碼；俾以產生該另一特定信號S23或該特定信號S21輸出；當然，該另一特定信號S23與該特定信號S21係可為相同之特定信號。

關於本案測試模式之偵測裝置之又一較佳實施例，請參閱第五圖；其係為本案第三較佳實施例之測試模式之偵測裝置方塊示意圖；於圖五中；其中所包含之一測試裝置31、一測試線路302；具一特定信號輸入端P31之信號重組電路3011、一判別電路3012(較佳者；該判別電路3012係可為一比較器)、一啓動信號輸入端P34、具另一特定信號輸入端P33之信號重組電路311與一信號產生裝置3013以及一啓動信號S36之功能；係皆可等同於圖三中所示之該測試裝置21；該測試線路202；具該特定信號輸入端P21之信號重組電路2011、該判別電路2012(較佳者，該判別電路2012係可為一比較器)、該啓動信號輸入端P22、具該另一特定信號輸入端P23之另一信號重組電路211與該信號產生裝置2013以及該啓動信號S25者；在此即不再予以贅述。

然；於圖五中所示之測試模式之偵測裝置301與圖三中所示之該測試模式之偵測裝置201兩者間之差異係在於，圖五中該測試模式之偵測裝置301係將圖三中設於該積體電路外部之該信號產生裝置2013，予以改成設置於該積體電路30內部中之該信號產生裝置3013；且；利用增加一多工裝置3014(較佳者，係可為一多工器)，以使由該信號產生裝置3013所產生之一特定信號S31可與該積體電路30之一正

(請先閱讀背面之注意事項
填寫本頁)

裝

訂

線

五、發明說明 (18)

常工作信號S34共同使用積體電路輸出接腳端P32，如此一來，當可更加節省該積體電路30之接腳數目：

申言之：該多工裝置3014係可為一二對一之多工器，該多工器3014之選擇信號端S則係用以因應自該信號產生電路3013處所輸入之一多工致能選擇信號S33；以將該特定信號S31或該正常工作信號S34輸出至該輸出接腳端P32，俾對應該積體電路30所處之工作模式係為該測試模式或該正常工作模式；當然：如於該輸出接腳端P32處所輸出者係為該特定信號S31時：該特定信號S31顯將供該另一信號重組電路311用以產生一第一重組信號S35且予以輸入至該判別電路3012中；同時，該信號重組電路3011即係因應該特定信號S31而產生一第二重組信號S32；是以，該判別電路3012顯將因應該啓動信號S36處於該致能狀態而產生一致能動作，且判別比較該第一與第二重組信號S35、S32為相同時：即可產生一測試模式信號S37輸出；並驅動設於該積體電路30內部之該測試線路302進入該測試模式中；否則：如信號不同或該啓動信號S36回到該禁能狀態時，該信號產生電路3013將停止輸出或改變該多工致能選擇信號S33之狀態：以使該多工器3014切換回可於該輸出接腳端P32處輸出該正常工作信號S34之模式，亦即，該積體電路30將維持處於一正常工作模式中，以達成該積體電路30原先之正常電路功能：

(請先閱讀背面之注意事項)

填寫本頁)

裝

訂

線

五、發明說明 (19)

一較佳作法，該正常工作信號S34係可為該積體電路30中系統振盪器之系統振盪輸出信號，而該輸出接腳端P32則係可為該系統振盪器之輸出接腳端。

當然，關於本案測試模式之偵測方法之流程示意圖，則可請參閱第六、七圖所示者，圖六、七分別為本案之一第一與第二較佳實施例測試模式之偵測方法流程示意圖；其中，關於圖六與圖七之差異點，當係可藉由圖一與圖五（或圖三與圖五）兩者所示電路之動作原理而得一清楚之瞭解，在此即不再予以贅述。

綜上所述，透過本案之作法，顯可於不致增加過多成本之條件下，大幅且有效地改善習知作法浪費積體電路接腳數、低保密性與低可靠度之缺失，是以，本案確為一極具產業價值之作。

本案得由熟悉本技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。

（請先閱讀背面之注意事項
（共寫本頁）

裝

訂

線

四、中文發明摘要(發明之名稱：)

測試模式之偵測裝置與方法

本案係關於一種測試模式之偵測裝置，其係可應用於一積體電路，且該裝置係可用以配合一產生第一重組信號之測試裝置；該測試模式之偵測裝置係可包含：一信號重組電路，其具一特定信號輸入端；該信號重組電路係用以輸入一特定信號且將該特定信號予以遂行重組；並產生一第二重組信號輸出；以及一判別電路，其係用以輸入該第一與第二重組信號；俾以判別是否使該積體電路進入該測試模式。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種測試模式之偵測裝置，其係可應用於一積體電路；且該裝置係可用以配合一產生第一重組信號之測試裝置；該測試模式之偵測裝置係可包含：

一信號重組電路，其具一特定信號輸入端，該信號重組電路係用以輸入一特定信號且將該特定信號予以遂行重組，並產生一第二重組信號輸出；以及

一判別電路，其係用以輸入該第一與第二重組信號，俾以判別是否使該積體電路進入該測試模式。

2. 如申請專利範圍第1項所述之測試模式之偵測裝置，其中該積體電路更可包含一啟動信號輸入端，該信號重組電路與該判別電路皆電連接於該啟動信號輸入端；且該啟動信號輸入端係用以供輸入一啟動信號之用。

3. 如申請專利範圍第2項所述之測試模式之偵測裝置，其中該啟動信號輸入端係可為一重置(reset)信號輸入端，而該啟動信號則係可為一重置信號。

4. 如申請專利範圍第2項所述之測試模式之偵測裝置，其中該信號重組電路與該判別電路係皆可因應該啟動信號處於一致能(enable)狀態而產生一致能動作，且於該啟動信號處於一禁能(disable)狀態時，停止致能該信號重組電路與該判別電路之動作。

5. 如申請專利範圍第4項所述之測試模式之偵測裝置，其中該致能狀態係可為一高電準位狀態。

6. 如申請專利範圍第4項所述之測試模式之偵測裝置，其中該致能狀態係可為一低電準位狀態。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

7. 如申請專利範圍第 1 項所述之測試模式之偵測裝置，其中該測試裝置係可為一積體電路測試機台；其係用以量測該積體電路之內部特性與品質。

8. 如申請專利範圍第 1 項所述之測試模式之偵測裝置，其中於該測試裝置中係可包含另一信號重組電路；其具另一特定信號輸入端；該另一信號重組電路係可自該另一特定信號輸入端處輸入另一特定信號；且予以重組產生該第一重組信號輸出。

9. 如申請專利範圍第 8 項所述之測試模式之偵測裝置，其中該另一信號重組電路更可包含另一延遲編碼電路，其係用以將該另一特定信號中之全部或部份信號予以遂行分割；重組；俾得致該第一重組信號。

10. 如申請專利範圍第 8 項所述之測試模式之偵測裝置，其中該另一信號重組電路係可包含：

一第一正反器；其用以輸入該另一特定信號；並將該另一特定信號作為其時脈信號之用；

一第二正反器，電連接於該第一正反器；該第二正反器係用以將該第一正反器之輸出信號作為其時脈信號之用；以及

一第三正反器，電連接於該第二正反器；該第三正反器係用以將該第二正反器之輸出信號作為其時脈信號之用。

11. 如申請專利範圍第 10 項所述之測試模式之偵測裝置，其中該第一、第二與第三正反器係皆可為一 T 型正反

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

器；且該第一、第二與第三正反器之輸出信號係用以作為該第一重組信號之用。

1 2 · 如申請專利範圍第 1 項所述之測試模式之偵測裝置；其中該第一重組信號係可為一串列形式之重組信號。

1 3 · 如申請專利範圍第 1 項所述之測試模式之偵測裝置；其中該第一重組信號係可為一並列形式之重組信號。

1 4 · 如申請專利範圍第 1 項所述之測試模式之偵測裝置，其中該信號重組電路更可包含一延遲編碼電路；其係用以將該特定信號中之全部或部份信號予以遂行分割、重組；俾得致該第二重組信號。

1 5 · 如申請專利範圍第 1 項所述之測試模式之偵測裝置，其中該信號重組電路係可包含：

一第四正反器；其用以輸入該特定信號；並將該特定信號作為其時脈信號之用；

一第五正反器，電連接於該第四正反器；該第五正反器係用以將該第四正反器之輸出信號作為其時脈信號之用；以及

一第六正反器，電連接於該第五正反器；該第六正反器係用以將該第五正反器之輸出信號作為其時脈信號之用；且該第四、第五與第六正反器之輸出信號係用以作為該第二重組信號之用。

1 6 · 如申請專利範圍第 1 5 項所述之測試模式之偵測裝置；其中該第四、第五與第六正反器係皆可為一 T 型正反器。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

17. 如申請專利範圍第1項所述之測試模式之偵測裝置，其中該第二重組信號係可為一串列形式之重組信號。

18. 如申請專利範圍第1項所述之測試模式之偵測裝置，其中該第二重組信號係可為一並列形式之重組信號。

19. 如申請專利範圍第1項所述之測試模式之偵測裝置，其中該判別電路係可為一比較器。

20. 如申請專利範圍第19項所述之測試模式之偵測裝置，其中於該比較器比較該第一與第二重組信號相同時，即可產生一測試模式信號，以驅動設於該積體電路內部之一測試線路而進入該測試模式中；否則該積體電路仍將維持處於一正常工作模式中。

21. 如申請專利範圍第1項所述之測試模式之偵測裝置，其中該測試模式之偵測裝置係可設於該積體電路之內部。

22. 如申請專利範圍第3或第8項中之任一項所述之測試模式之偵測裝置，其中該測試模式之偵測裝置更可包含：

一信號產生電路，其係用以產生該另一特定信號與該特定信號，俾供另一信號重組電路與該信號重組電路分別產生該第一與第二重組信號。

23. 如申請專利範圍第22項所述之測試模式之偵測裝置，其中該信號產生電路係可包含：

一信號產生器，其係用以產生一原始信號輸出；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

一 狀態產生器；電連接於該信號產生器；該狀態產生器係用以將該原始信號轉為一狀態信號輸出；以及

一 信號編碼器；電連接於該狀態產生器；該信號編碼器係用以將該狀態信號予以逐行編碼；俾以產生該另一特定信號或該特定信號輸出；

2 4 · 如申請專利範圍第 2 3 項所述之測試模式之偵測裝置；其中該另一特定信號或該特定信號係可為一串列形式之特定信號。

2 5 · 如申請專利範圍第 2 3 項所述之測試模式之偵測裝置；其中該另一特定信號或該特定信號係可為一並列形式之特定信號；

2 6 · 如申請專利範圍第 2 2 項所述之測試模式之偵測裝置；其中該信號產生電路係可電連接於該啓動信號輸入端；以因應該啓動信號處於該致能狀態時產生一致能動作；且於該啓動信號處於該禁能狀態時停止致能該信號產生電路之動作。

2 7 · 如申請專利範圍第 2 2 項所述之測試模式之偵測裝置；其中該另一特定信號與該特定信號係可為相同之特定信號。

2 8 · 如申請專利範圍第 2 7 項所述之測試模式之偵測裝置；其中該信號產生電路係可設於該積體電路內部中；而該測試模式之偵測裝置更可包含：

一 多工裝置；其係用以使該特定信號與該積體電路之一正常工作信號可共用該積體電路之一輸出接腳端。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

29. 如申請專利範圍第28項所述之測試模式之偵測裝置，其中該多工裝置係可為一二對一之多工器，該多工器之選擇信號端係用以因應自該信號產生電路處所輸入之一多工致能選擇信號；以將該特定信號或該正常工作信號輸出至該輸出接腳端，俾對應該積體電路所處之工作模式係為該測試模式或該正常工作模式。

30. 如申請專利範圍第29項所述之測試模式之偵測裝置，其中該正常工作信號係可為該積體電路中系統振盪器之系統振盪輸出信號；而該輸出接腳端則係可為該系統振盪器之輸出接腳端。

31. 一種測試模式之偵測方法；其係可應用於一積體電路中；且該方法係可用以配合一產生第一重組信號之測試裝置，該方法係可包含下列步驟：

- a) 輸入一特定信號，使該積體電路因應該特定信號而予以遂行分割、重組，並產生一第二重組信號；
- b) 輸入該第一重組信號至該積體電路中；以及
- c) 將該第一與第二重組信號遂行一判別動作，俾以判別是否使該積體電路進入該測試模式；

32. 如申請專利範圍第31項所述之測試模式之偵測方法；其中於該步驟(a)之前更可包含步驟：

- d) 提供一啓動信號予該積體電路。

33. 如申請專利範圍第32項所述之測試模式之偵測方法，其中於該啓動信號處於一致能(enable)狀態時，方遂行該步驟(a)至該步驟(c)；且於該啓動信號處於一禁

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

能(disable)狀態時；停止遂行該步驟(a)至該步驟(c)；

34·如申請專利範圍第32項所述之測試模式之偵測方法，其中該致能狀態係可為一高電準位狀態。

35·如申請專利範圍第32項所述之測試模式之偵測方法，其中該致能狀態係可為一低電準位狀態。

36·如申請專利範圍第32項所述之測試模式之偵測方法，其中該啓動信號係可為一重置(reset)信號。

37·如申請專利範圍第31項所述之測試模式之偵測方法，其中該測試裝置係可為一積體電路測試機台；其係用以量測該積體電路之內部特性與品質。

38·如申請專利範圍第31項所述之測試模式之偵測方法，其中該測試裝置係可輸入另一特定信號；且予以遂行分割、重組，俾得致產生該第一重組信號輸出。

39·如申請專利範圍第31項所述之測試模式之偵測方法，其中該第一重組信號係可為一串列形式之重組信號。

40·如申請專利範圍第31項所述之測試模式之偵測方法，其中該第一重組信號係可為一並列形式之重組信號。

41·如申請專利範圍第31項所述之測試模式之偵測方法，其中於該步驟(a)中之該第二重組信號係可為一串列形式之重組信號。

42·如申請專利範圍第31項所述之測試模式之偵測方法；其中於該步驟(a)中之該第二重組信號係可為一並列形式之重組信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

4 3 . 如申請專利範圍第 3 1 項所述之測試模式之偵測方法，其中於該步驟(c)中判別比較該第一與第二重組信號相同時；即可產生一測試模式信號，以驅動設於該積體電路內部之一測試線路而進入該測試模式中，否則該積體電路仍將維持處於一正常工作模式中。

4 4 . 如申請專利範圍第 3 3 或第 3 8 項中之任一項所述之測試模式之偵測方法；其中該另一特定信號或該特定信號係可為一串列形式之特定信號。

4 5 . 如申請專利範圍第 3 3 或第 3 8 項中之任一項所述之測試模式之偵測方法，其中該另一特定信號或該特定信號係可為一並列形式之特定信號。

4 6 . 如申請專利範圍第 3 3 或第 3 8 項中之任一項所述之測試模式之偵測方法，其中該另一特定信號與該特定信號係可為相同之特定信號。

4 7 . 如申請專利範圍第 4 6 項所述之測試模式之偵測方法，其中於該步驟(a)之後更可包括步驟：

e) 因應該啓動信號與一多工致能選擇信號，使該積體電路自其輸出一正常工作信號之處；轉為輸出該特定信號；以及

f) 輸入該特定信號至該測試裝置中，以得致產生該第一重組信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

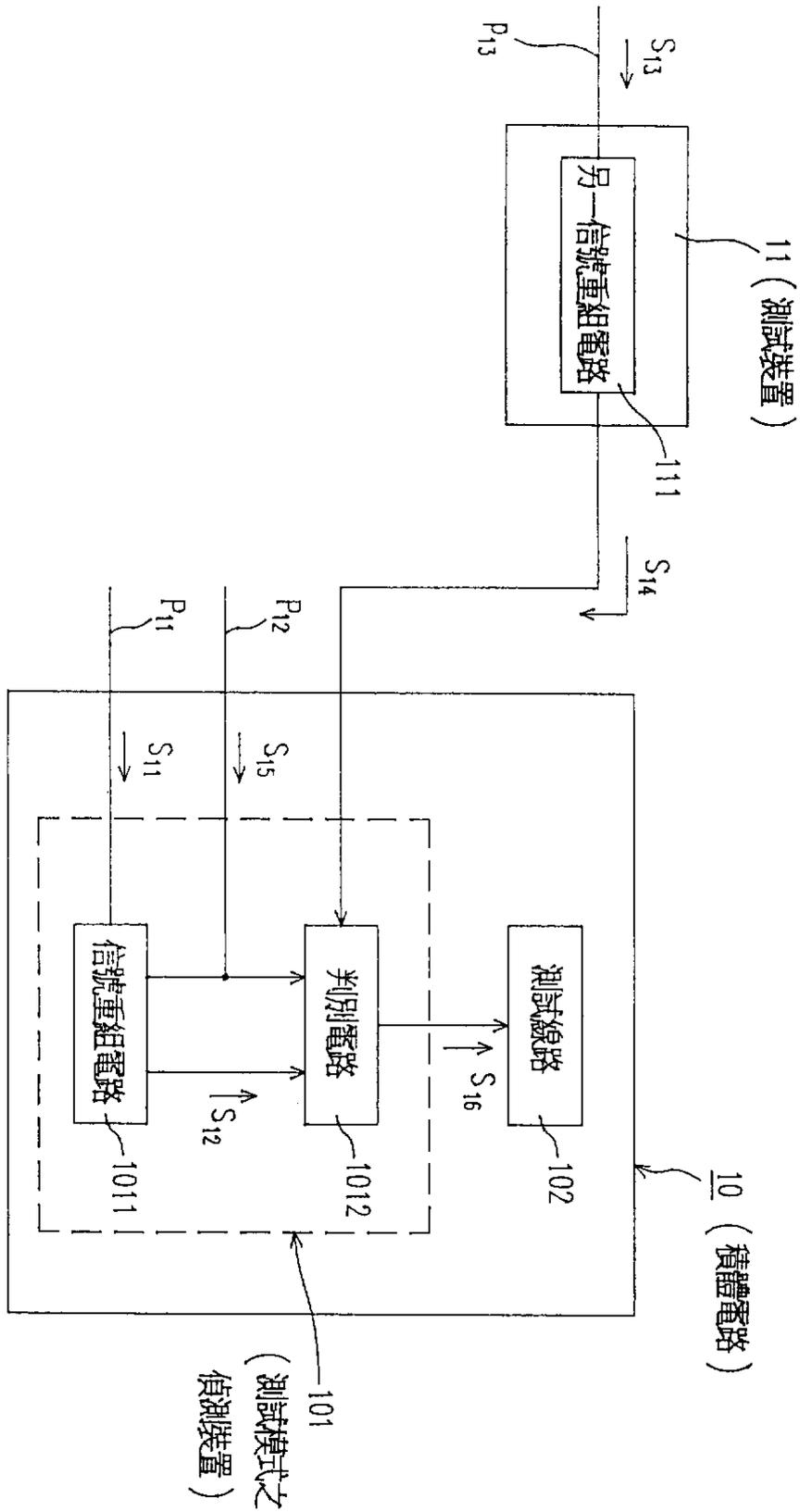
3198220
85115920

A9
B9
C9
D9

(請先閱讀背面之注意事項再行繪製)

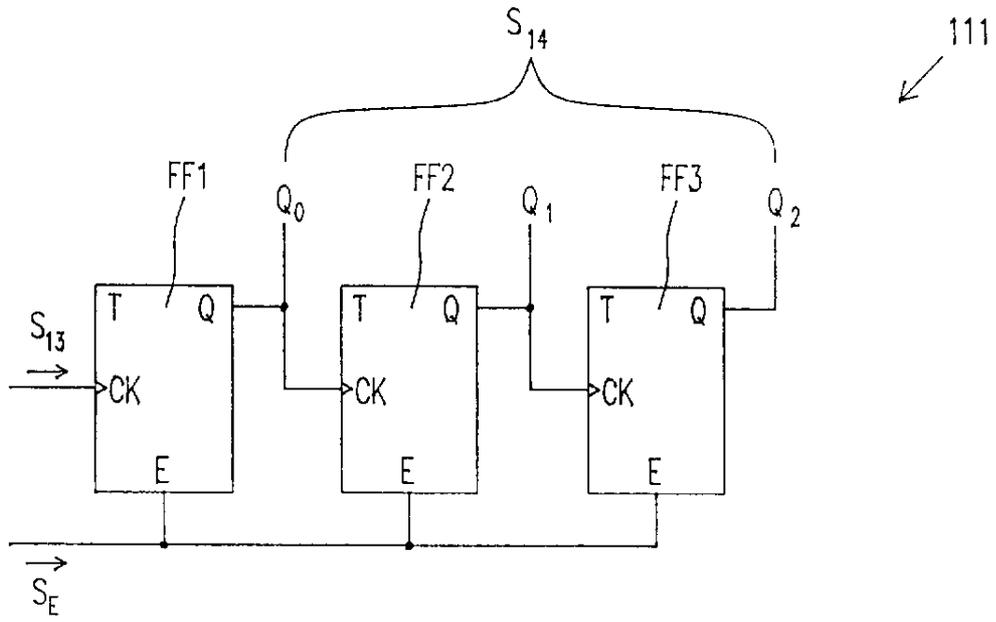
裝 訂 線

圖式

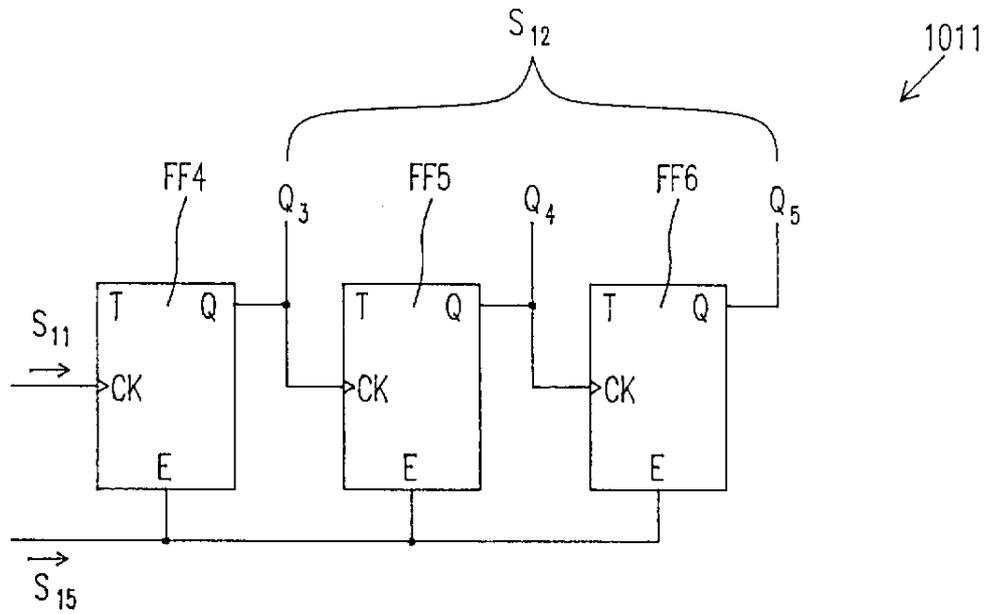


第一圖

圖式



第二圖 (a)



第二圖 (b)

(請先閱讀背面之注意事項再行繪製)

裝

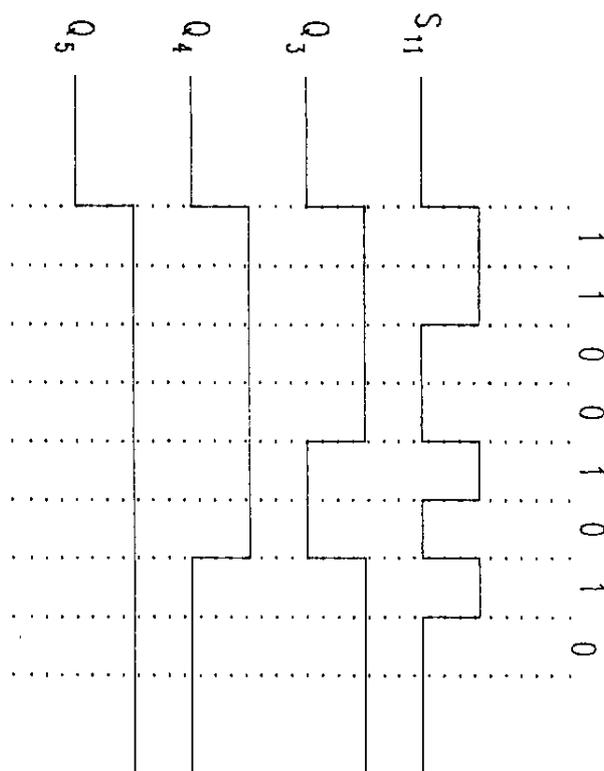
訂

線

A9
B9
C9
D9

圖式

第二圖 (c)



(請先閱讀背面之注意事項再行繪製)

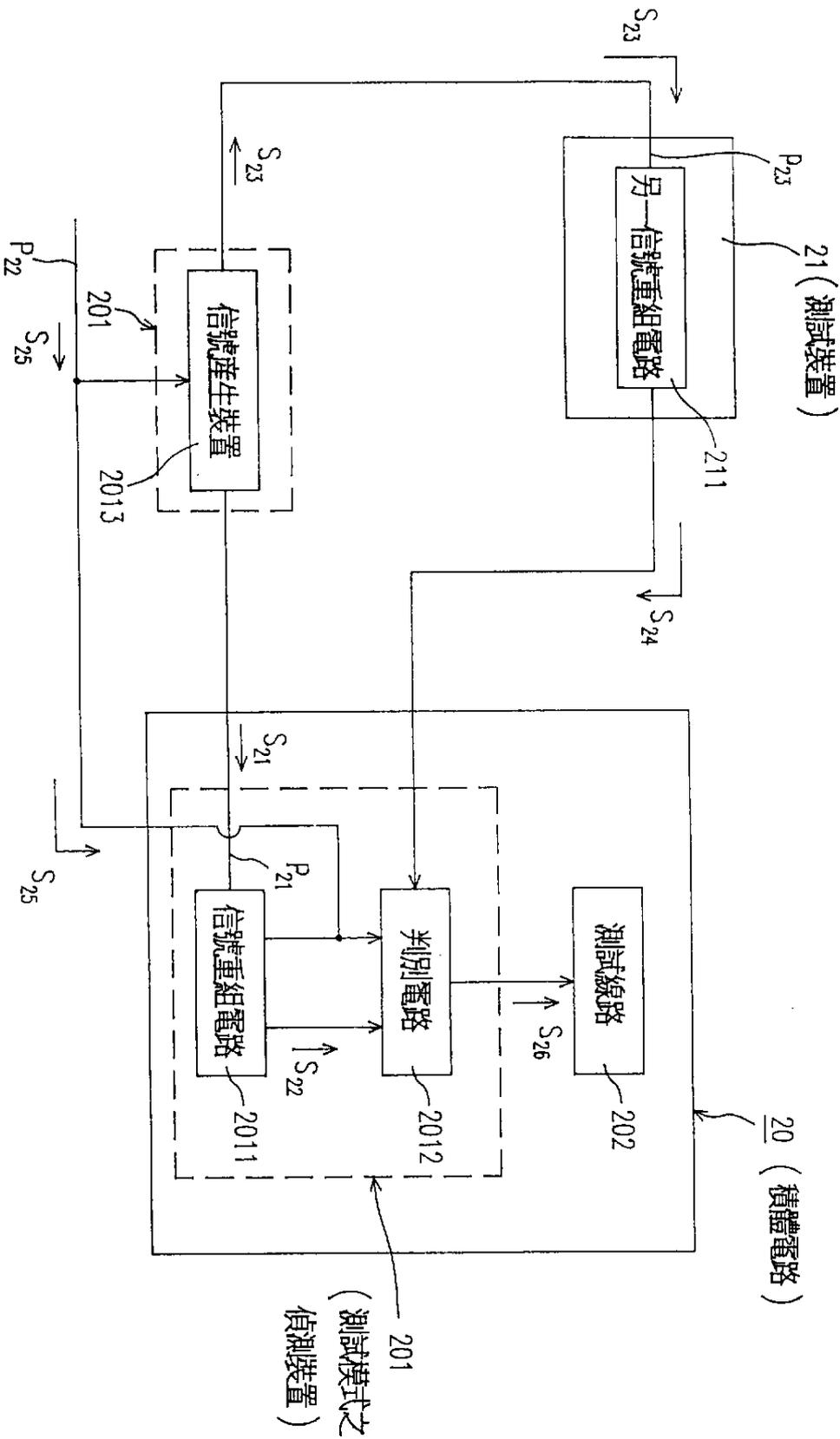
裝

訂

線

(請先閱讀背面之注意事項再行繪製)

A9
B9
C9
D9



圖式

第三圖

(請先閱讀背面之注意事項再行繪製)

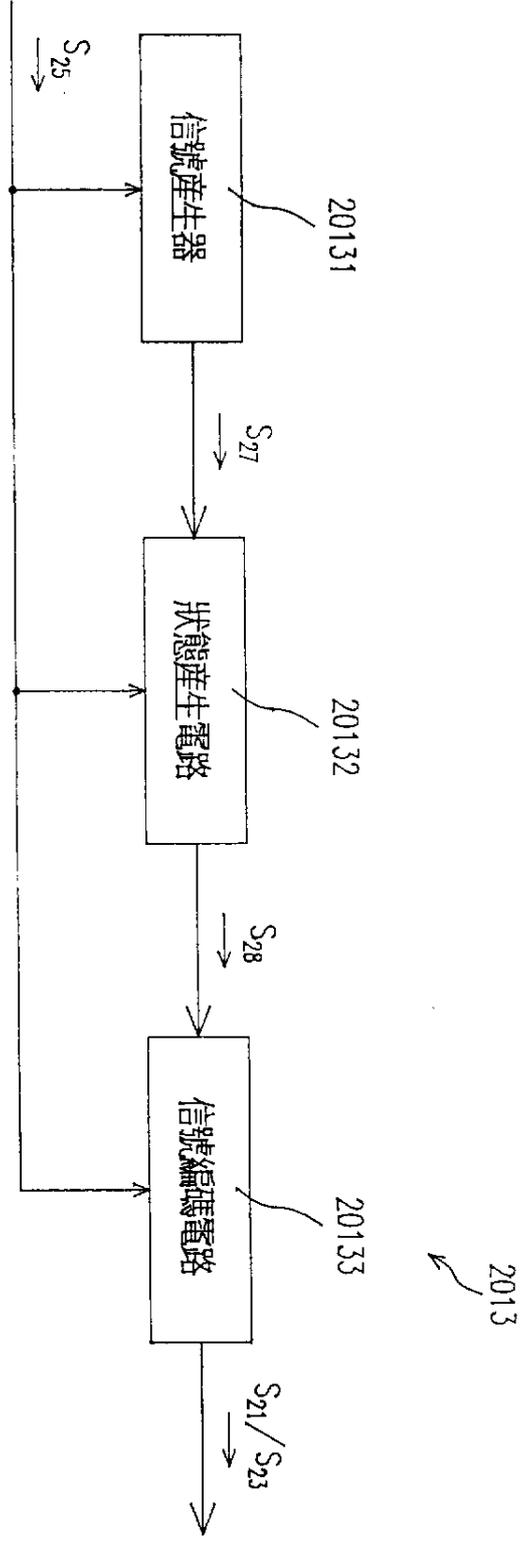
裝

訂

線

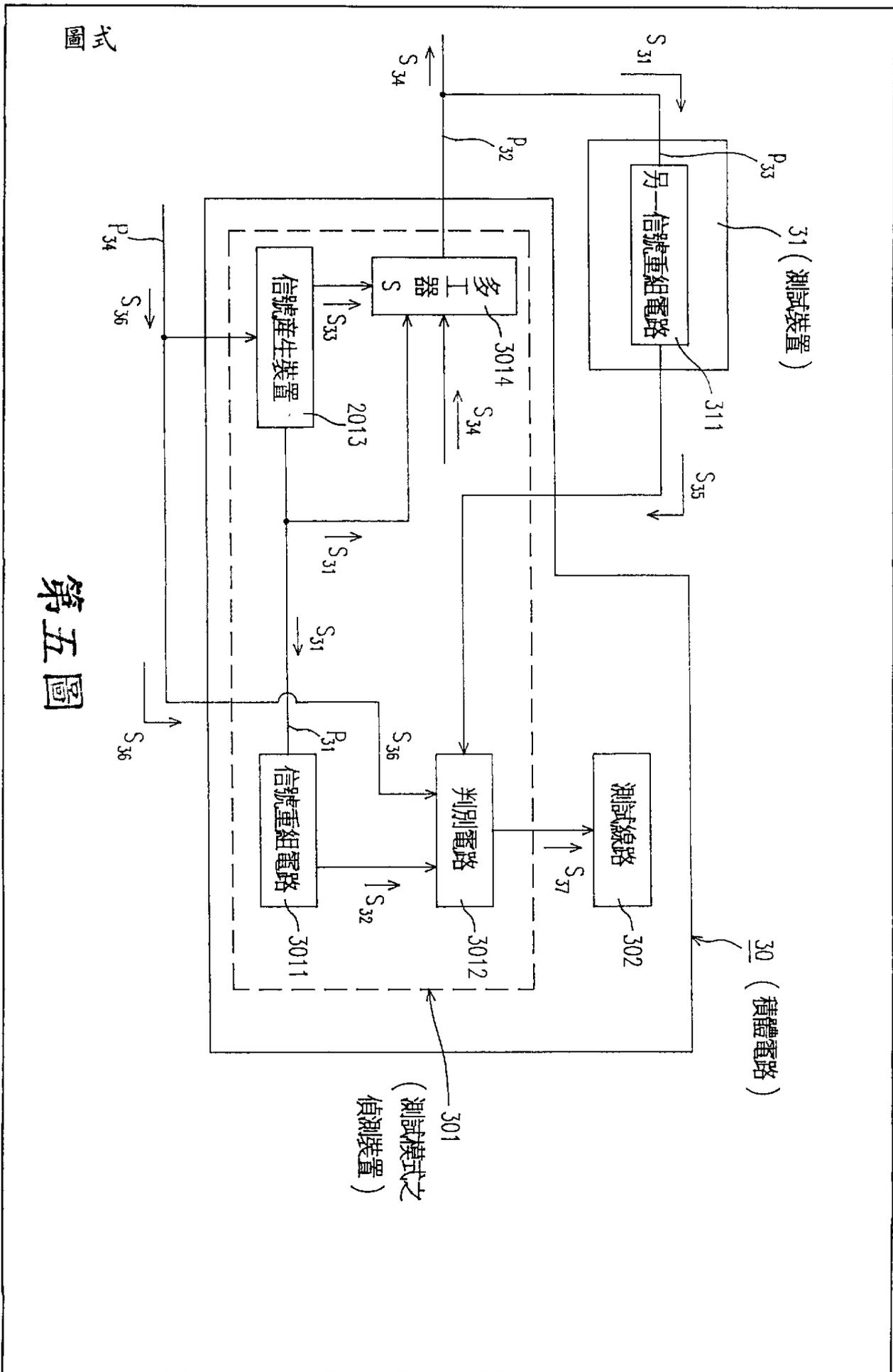
A9
B9
C9
D9

圖式



第四圖

(請先閱讀背面之注意事項再行繪製)



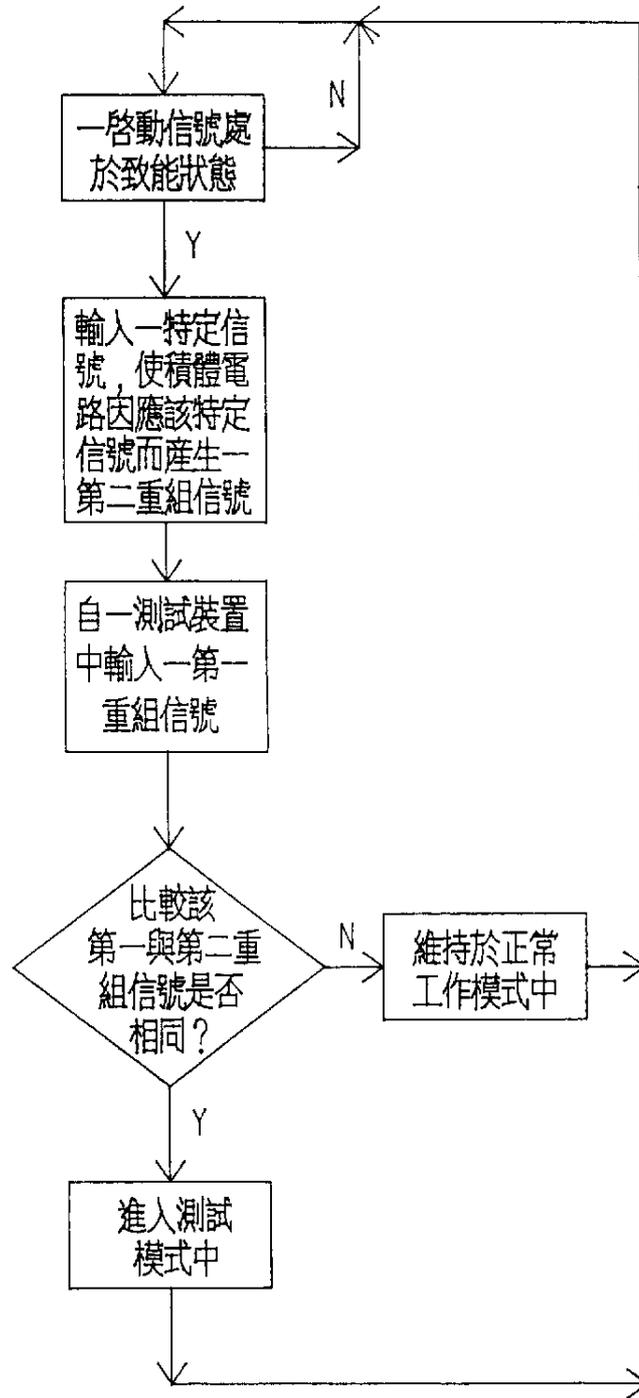
圖式

第五圖

319829

A9
B9
C9
D9

圖式



該啓動信號處於禁能狀態

(請先閱讀背面之注意事項再行繪製)

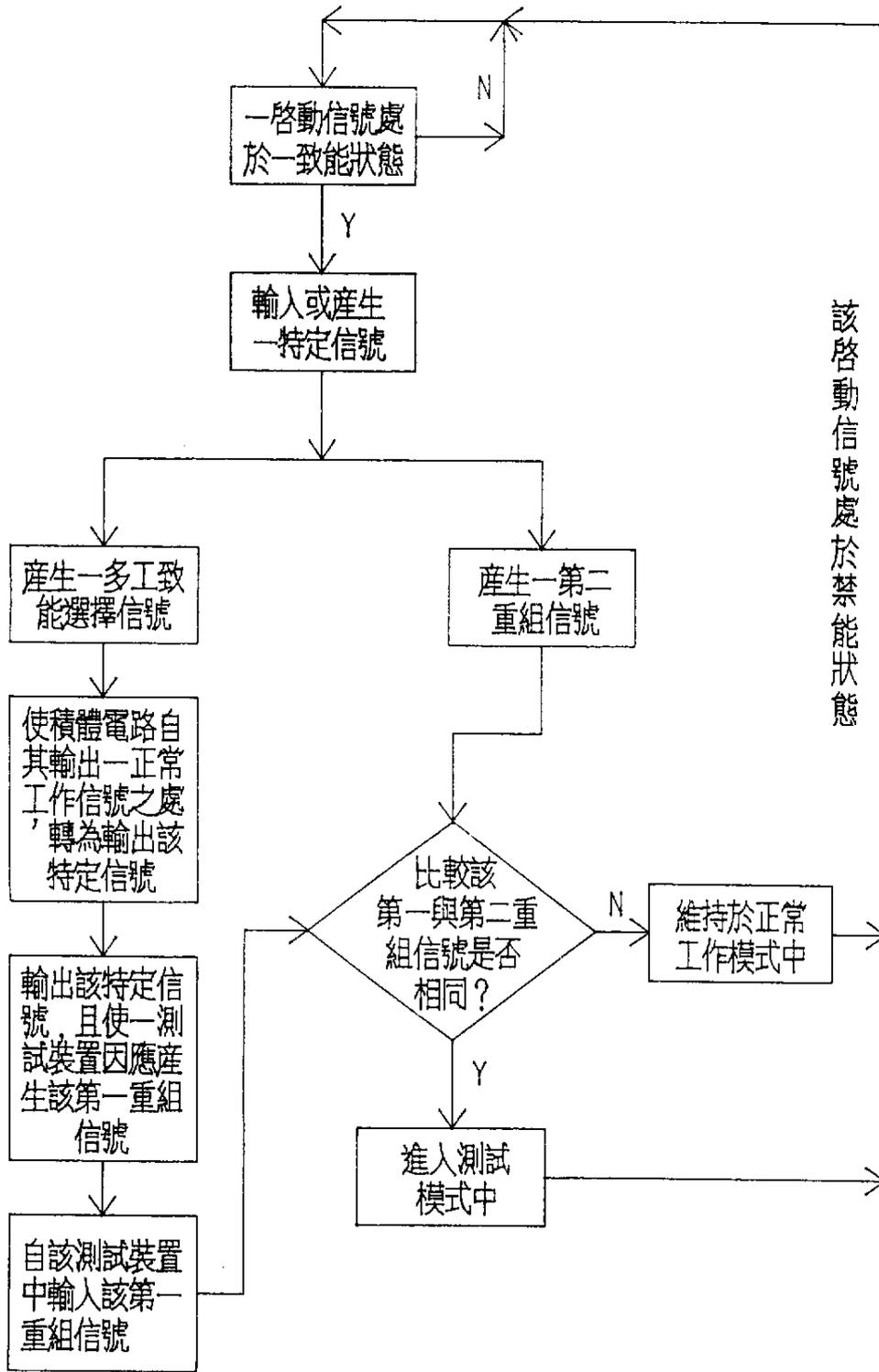
裝

訂

線

第六圖

圖式



該啓動信號處於禁能狀態

(請先閱讀背面之注意事項再行繪製)

裝

訂

線

第七圖