

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3581457号  
(P3581457)

(45) 発行日 平成16年10月27日(2004.10.27)

(24) 登録日 平成16年7月30日(2004.7.30)

(51) Int. Cl.<sup>7</sup>

F I

HO4N 5/765  
HO4N 5/225  
HO4N 5/243

HO4N 5/91 L  
HO4N 5/225 F  
HO4N 5/243

請求項の数 4 (全 15 頁)

<p>(21) 出願番号 特願平7-263179 (22) 出願日 平成7年10月11日(1995.10.11) (65) 公開番号 特開平9-107520 (43) 公開日 平成9年4月22日(1997.4.22)     審査請求日 平成13年12月26日(2001.12.26)</p>	<p>(73) 特許権者 000001007     キヤノン株式会社     東京都大田区下丸子3丁目30番2号 (74) 代理人 100090273     弁理士 國分 孝悦 (72) 発明者 稗田 輝夫     東京都大田区下丸子3丁目30番2号 キ     ヤノン株式会社内      審査官 鈴木 明  (56) 参考文献 特開昭63-146581(JP,A)     特開平04-306081(JP,A)     実開平02-77974(JP,U)</p>
--	---

最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【特許請求の範囲】

【請求項1】

撮像面に結像された被写体像を画像信号に変換する撮像手段と、  
上記撮像手段から画像信号をノンインタレース動作により順次読み出す駆動系と、  
第1、第2のモードを選択的に設定するモード設定手段と、  
上記モード設定手段が上記第1のモードを設定したときは、上記撮像手段からノンインタ  
レースで読み出された画像信号からインタレース動作によって得られる奇数フィールド、  
偶数フィールドの画像信号を交互にメモリに記録し、上記モード設定手段が上記第2のモ  
ードを設定したときは、上記撮像手段からノンインタレース動作で読み出された画像信号  
から得られるインタレース間引きがされていない画像信号をメモリに記録する記録手段と  
を有することを特徴とする撮像装置。

10

【請求項2】

撮像面における全画素情報を1フレーム期間にノンインタレースにより順次に読み出す撮  
像手段と、  
上記撮像手段から得られる1フレーム期間の撮像信号を処理して1フィールド期間にイン  
タレースする第1のビデオ信号と、この第1のビデオ信号と同じフィールド期間において  
上記第1のビデオ信号が走査しない水平ラインをインタレースする第2のビデオ信号とを  
生成する信号処理手段と、  
第1、第2、第3のモードを選択的に設定するモード設定手段と、  
上記モード設定手段が上記第1のモードを設定したときは第1、第2のフィールド期間に

20

おける上記第1のビデオ信号を記憶し、上記モード設定手段が上記第2、第3のモードを設定したときは上記第1のフィールド期間における上記第1、第2のビデオ信号を記憶する記憶手段と、

上記第1、第2のモードが設定されたときは記録に必要な読み出し順序で上記記憶手段を読み出し、上記第3のモードが設定されたときは、インタレースしたラスタースキャンに応じた順序で上記記憶手段を読み出す読み出し制御手段を備えた撮像装置。

【請求項3】

上記第1のモードは、動画像を得るモードであり、上記第2のモードは、静止画像を得るモードであることを特徴とする請求項1に記載の撮像装置。

【請求項4】

上記記録手段は、上記第1、第2のモードの各々において、圧縮、符号化した画像信号を上記メモリに記憶することを特徴とする請求項1又は3に記載の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、撮像素子を用いて撮像したビデオ信号を、デジタルフォーマットでテープに記録するビデオカメラ等に用いて好適な撮像装置に関するものである。

【0002】

【従来の技術】

近年、デジタル信号処理技術の進歩に伴い、撮像部とデジタル記録方式の録画、再生部を有するビデオカメラ等の撮像装置が、多く提案されている。

これらは、CCD等の固体撮像素子を用いた撮像部で標準ビデオ信号を生成し、そのビデオ信号を離散コサイン変換(DCT)及び量子化を用いてデータ圧縮し、その圧縮されたデータをデジタルテープ記録に適したフォーマットに符号化した後、ヘッドによりテープに記録するようにしている。また再生時には、ヘッドにより取り出した再生信号をエラー訂正し、その後は記録と反対に復号化、伸張して再生ビデオ信号として出力するようにしている。

【0003】

【発明が解決しようとする課題】

しかしながら、上記従来例では以下のような欠点があった。

固体撮像素子においては標準テレビジョン方式に準じてインタレース読み出しを行っているが、このために1画面全体(1フレーム分)の画像を取り出した際に、時間の異なる2つのフィールドで画面が構成される。これは通常の動画をテレビジョンで見ると問題にならないが、例えば再生を一時停止して、スチル画として見る場合は、1フレーム分の画像を表示すると、動いている部分がギザギザになってしまう。これを除くために、1フィールドのみの画像を表示すると、垂直方向の解像度が低くなってしまふ。さらに、この画像をビデオプリンタなどで印刷する場合、あるいはコンピュータの入力画像として利用する場合にも同じ問題が生じてしまふ。

【0004】

特に、コンピュータで扱う場合は、各画素を正方形の画素として扱っているため、上述のように1フィールドのみの画像を用いると、画素の形がかなり縦長の長方形になってしまう。このためコンピュータで扱う前に変換作業を必要とし、また、得られた画像の画質も劣化の大きいものになってしまう。

【0005】

また、前述の固体撮像素子は、インタレース読み出しをする際、垂直方向に2画素ずつ電荷の加算をするため、垂直方向の解像度が劣化してしまふ。この画像をビデオプリンタなどで印刷すると、水平、垂直方向で解像度が大きく異なるため、各画素が縦長にぼやけて違和感の有る画質になってしまう。

【0006】

そこで本発明は、垂直方向の解像度を改善して高画質の画像を得ることのできる撮像装置

10

20

30

40

50

を得ることを目的としている。

【 0 0 0 7 】

【課題を解決するための手段】

請求項 1 の発明においては、撮像面に結像された被写体像を画像信号に変換する撮像手段と、上記撮像手段から画像信号をノンインタレース動作により順次読み出す駆動系と、第 1、第 2 のモードを選択的に設定するモード設定手段と、上記モード設定手段が上記第 1 のモードを設定したときは、上記撮像手段からノンインタレースで読み出された画像信号からインタレース動作によって得られる奇数フィールド、偶数フィールドの画像信号を交互にメモリに記録し、上記モード設定手段が上記第 2 のモードを設定したときは、上記撮像手段からノンインタレース動作で読み出された画像信号から得られるインタレース間引きがされていない画像信号をメモリに記録する記録手段とを有することを特徴とする。この場合に、上記第 1 のモードは、動画像を得るモードであり、上記第 2 のモードは、静止画像を得るモードであるようにしてもよい。また、上記記録手段は、上記第 1、第 2 のモードの各々において、圧縮、符号化した画像信号を上記メモリに記憶するようにしてもよい。

10

【 0 0 0 8 】

請求項 2 の発明においては、撮像面における全画素情報を 1 フレーム期間にノンインタレースにより順次に読み出す撮像手段と、上記撮像手段から得られる 1 フレーム期間の撮像信号を処理して 1 フィールド期間にインタレースする第 1 のビデオ信号と、この第 1 のビデオ信号と同じフィールド期間において上記第 1 のビデオ信号が走査しない水平ラインをインタレースする第 2 のビデオ信号とを生成する信号処理手段と、第 1、第 2、第 3 のモードを選択的に設定するモード設定手段と、上記モード設定手段が上記第 1 のモードを設定したときは第 1、第 2 のフィールド期間における上記第 1 のビデオ信号を記憶し、上記モード設定手段が上記第 2、第 3 のモードを設定したときは上記第 1 のフィールド期間における上記第 1、第 2 のビデオ信号を記憶する記憶手段と、上記第 1、第 2 のモードが設定されたときは記録に必要な読み出し順序で上記記憶手段を読み出し、上記第 3 のモードが設定されたときは、インタレースしたラスタスキャンに応じた順序で上記記憶手段を読み出す読み出し制御手段を備えている。

20

【 0 0 0 9 】

【作用】

請求項 1 の発明によれば、撮像手段から画像信号をノンインタレース動作により順次読み出して、第 1 のモードが設定されたときは、上記撮像手段からノンインタレースで読み出された画像信号からインタレース動作によって得られる奇数フィールド、偶数フィールドの画像信号を交互にメモリに記録し、第 2 のモードが設定されたときは、上記撮像手段からノンインタレース動作で読み出された画像信号から得られるインタレース間引きがされていない画像信号をメモリに記録する。

30

【 0 0 1 0 】

請求項 2 の発明によれば、信号処理手段は撮像手段からの 1 フレーム分の撮像信号を処理してインタレースする第 1 のビデオ信号と、この第 1 のビデオ信号と同一フィールド期間で第 1 のビデオ信号がトレースしない水平ラインをインタレースする第 2 のビデオ信号とを生成し、第 1 のモードでは、奇数及び偶数フィールドの第 1 のビデオ信号を記憶手段に記憶し、第 2 のモードでは、奇数及び偶数フィールドにおける第 1、第 2 のビデオ信号を記憶手段に記憶するようにして、さらに第 3 のモードを設定できるようにし、この第 3 のモードでは、第 1、第 2 のビデオ信号を記憶すると共に、読み出し制御手段により、第 1、第 2 のモードでは、テープ等への記録に適したタイミングで記憶手段を読み出し、第 3 のモードでは、インタレースによりラスタを形成するように第 1、第 2 のビデオ信号を読み出す。

40

【 0 0 1 1 】

【発明の実施の形態】

図 1 は本発明をビデオカメラに適用した場合の第 1 の実施例を示すブロック図である。図

50

において、1は1回の読み出し動作で全ての画素情報をインタレースしないで、プログレッシブスキャンあるいは全画素読み出しと呼ばれる方式で読み出すCCD、2はCCD1の出力信号をデジタル信号に変換するADコンバータ、3はADコンバータ2の出力信号をクランプ、ガンマ補正、ホワイトクリップ、ダーククリップなどのプロセス処理をするカメラプロセス部、4は入力デジタルビデオ信号を圧縮、符号化してテープに記録するデジタル記録信号に変換する記録プロセス部、5は記録プロセス部4の記録モードを切り換えるスイッチ、6は記録プロセス部4の処理において、画像データの一時記憶、圧縮されたデータ、符号化されたデータの一時記憶に用いられるメモリ、7は記録再生ヘッド、8はテープである。

【0012】

9はテープ8に記録され、記録再生ヘッド7で再生されたデジタル再生信号にエラー訂正、復号化、伸張、ドロップアウト補正を行い、デジタルビデオ信号を再生する再生プロセス部、10は再生プロセス部9の処理において、エラー訂正されたデータ、復号化されたデータ、伸張された画像データの一時記憶に用いられるメモリ、11は出力信号を選択するスイッチ、12はスイッチ11により選択されたデジタルビデオ信号をアナログビデオ信号に変換するDAコンバータ、13は電子ビューファインダ(以下EVF)、14はアナログ出力端子、15はデジタル出力端子である。

【0013】

次に動作について説明する。

不図示の被写体像は不図示の撮像光学系によりCCD1の撮像面に結像される。CCD1では撮像面に結像された被写体像を画像信号電荷に光電変換し、不図示の駆動系より発生される駆動パルスに応じて、この光電変換された画像信号電荷を順次読み出し、電圧に変換し撮像信号SCCDとして出力する。この際、前述したように、1回の読み出し動作で全画素の電荷をインタレースせずに順次読み出す。例えば、CCD1の総画素数を38万画素とすると、通常の1フィールド期間、例えばNTSC方式の1/60秒内に38万画素を画素加算したりインタレースしたりせずに全て読み出す。

【0014】

このCCD1の出力撮像信号をADコンバータ2でデジタル撮像信号SDCCDに変換し、そのデジタル撮像信号SDCCDをカメラプロセス部3でプロセス処理して、2つのデジタルビデオ信号SV1とSV2を生成する。

SV1は、標準デジタルビデオ信号、例えばSMPT E 125Mに準拠したデジタルビデオ信号である。これは標準の信号であるから、標準テレビジョン方式に合わせてインタレースした信号になっている。ところが前述したように、CCD1はプログレッシブスキャンになっているので、このSV1のみでは撮像信号SCCDの全ラインの信号を出力できない。SV2はこれを補う信号で、撮像信号中で、SV1により出力されていないラインの信号をSV2として出力する。

【0015】

記録プロセス部4は、SV1、SV2の両方の信号を入力し、これをスイッチ5により設定されるモードに応じて次のように記録する。

第1のモードではSV1のみを用いてデジタル記録信号を生成することにより、通常のインタレースしたビデオ信号を記録する。

【0016】

第2のモードでは、SV1とSV2を最初の1/60秒間(1フィールド)では両方を用い、次の1/60秒間では両方を間引き、これを繰り返してデジタル記録信号を生成する。これによって後述するように、再生時に2フィールドの信号を用いて合成することにより、1/30秒間(1フレーム)毎に1枚の静止画を得ることが可能になる。

【0017】

第3のモードでは、第2のモードと同様にSV1とSV2を、最初の1/60秒間では両方を用い、次の1/60秒間では両方を間引くことを繰り返すが、その際、デジタル記録信号を生成しないで、上述の間引いた信号を1度メモリ6に記憶し、それをインタレー

10

20

30

40

50

ス読み出してSV3とする。この信号SV3を再生時と同様に合成することにより、記録再生をしなくても1/30秒毎に1枚の静止画を得ることが可能になる。

【0018】

これらの第1～第3のモードに応じて記録プロセス部4では、メモリ6を用いて入力デジタルビデオ信号SV1、SV2を圧縮、符号化し、それにより生成されたデジタル記録信号は記録再生ヘッド7によりテープ8に記録される。

【0019】

再生時には、テープ8に記録されたデータを記録再生ヘッド7により再生し、再生プロセス部9では、メモリ10を用いて前述のようにエラー訂正、復号、伸張、ドロップアウト補正を行い、再生ビデオ信号SV4を生成する。

10

【0020】

スイッチ11では、スイッチ5のモード選択に応じて、記録時にはSV1を、上記第3のモード時にはSV3を、再生時にはSV4を選択し、その出力をデジタル出力として、出力端子15に出力したり、DAコンバータ12でDA変換しEVF13に表示したり、アナログ出力として出力端子14より出力する。

【0021】

図2はCCD1の撮像面における画素配列を示す。

通常は水平640画素、垂直480画素程度の構成であるが、説明の簡略のため、水平8画素、垂直8画素の構成を示している。各々の画素にはP00からP77までの記号を付している。

20

【0022】

図3はCCD1の読み出し方法を示す。

(a)は、CCD1の出力撮像信号SCCDを示している。前述したようにプログレッシブスキャン方式であるため、インタレースや加算されること無しに全画素の信号が順次読み出されている。

(b)は、SV1の奇数フィールドの出力を示している。SCCDの各画素の信号の内、偶数ラインの信号のみが出力されている。

(c)は、SV1の偶数フィールドの出力を示している。SCCDの各画素の信号の内、奇数ラインの信号のみが出力されている。

【0023】

30

(d)は、SV2の奇数フィールドの出力を示している。SCCDの各画素の信号の内、SV1に出力されていない奇数ラインの信号が出力されている。

(e)は、SV2の偶数フィールドの出力を示している。SCCDの各画素の信号の内、SV1に出力されていない偶数ラインの信号が出力されている。

【0024】

図4はSV1、SV2、SV3及びメモリへの書き込み、読み出しの様子を示す。

(a)は、図3のSV1をフィールド単位で表したものである。前述のように奇数フィールドでは偶数ラインの信号が、偶数フィールドでは奇数ラインの信号が出力されている。

(b)は、図3のSV2をフィールド単位で表したものである。前述のように奇数フィールドでは奇数ラインの信号が、偶数フィールドでは偶数ラインの信号が出力されている。

40

【0025】

(c)(d)は上記第1のモードにおけるメモリ6の書き込み動作を示す。このモードにおいてはSV1のみが書き込まれている。

(e)(f)は上記第2、第3のモードにおけるメモリ6の書き込み動作を示す。このモードにおいてはSV1とSV2が1/60秒毎に書き込まれたり、間引かれたりしている。

(g)は第3のモードにおけるSV3を示している。メモリ6に書き込まれた信号の内、奇数フィールドには偶数ライン、偶数フィールドには奇数ラインを読み出している。

【0026】

図5はCCD1をカラー化するための色分解用モザイク色フィルタの例を示す。

50

図示のように、奇数ラインはR（赤色フィルタ）とG（緑色フィルタ）との交番、偶数ラインはGとB（青色フィルタ）との交番である。

【0027】

図6は図1のカメラプロセス部3の構成例である。

101、102、103、104は入力信号を1水平期間（1H）遅らせる1Hディレイライン、105は入力される0Hから4H間で遅れた撮像信号S1H～S4Hを、不図示のタイミング発生回路から発生されるタイミング信号によりRGB原色信号に分離する色分離回路、106、107、108はローパスフィルタである。ローパスフィルタ106は広帯域、ローパスフィルタ107、108はローパスフィルタ106の約半分の帯域を持つ。109、110、111クランプ、ガンマ補正、ホワイトクリップ、ダーククリップのプロセス処理を行うそれぞれGプロセス回路、Rプロセス回路、bプロセス回路である。

10

【0028】

112はハイパスフィルタ、113はローパスフィルタである。ローパスフィルタ113はローパスフィルタ107、108とほぼ同一特性である。ハイパスフィルタ112はローパスフィルタ113と相補的な特性、つまり、同一のカットオフ周波数を有する。114はマトリクス回路で入力RGB信号をマトリクス演算して、輝度信号YL、色差信号R-Y、B-Yを生成する。115は加算器である。

【0029】

116は時分割回路で、入力されたY、R-Y、B-Yを、不図示のタイミング発生回路により発生される切り換えパルスにより切り換え、時分割されたビデオ信号を生成する。例えば、通常用いられる4-2-2フォーマットでは、Yの2画素につきR-Y、B-Yをそれぞれ1画素ずつ選択し、Y、R-Y、Y、Y-Bという順番に時分割する。この際、切り換えパルスの1クロック分はY信号のサンプリングレートの2倍になる。

20

【0030】

117、118、120、121は1Hディレイライン、119、122、123、124、125、126はスイッチ回路である。

【0031】

次に動作について説明する。

入力されたデジタル撮像信号SDCCDはまず1Hディレイライン101、102、103、104によりそれぞれ順次1Hずつ遅延される。それぞれにより遅延された信号SH1～SH4及び入力信号SDCCDは色分離回路105において、不図示のタイミング発生回路よりのタイミング信号に応じて各入力信号からRGB原色信号を分離する。分離された各原色信号はそれぞれローパスフィルタ106、107、108により低域成分が取り出される。この際、図5に示すように、Gフィルタは各行にあるため、色分離回路105内で補完されて、CCD1のサンプリングクロックのナイキスト周波数の帯域を有するので、ローパスフィルタ106の通過帯域はCCD1のサンプリング周波数のナイキスト周波数とほぼ同じになる。またRおよびBフィルタは2行に1つしかないため、半分の帯域のみを有する。従って、ローパスフィルタ107、108の通過帯域はCCD1のサンプリングクロックのナイキスト周波数の約半分になる。

40

【0032】

ローパスフィルタ106、107、108の出力はGプロセス回路109、Rプロセス回路110、Bプロセス回路111により、それぞれクランプ、ガンマ補正、ホワイトクリップ、ダーククリップのプロセス処理を施される。その出力の内、G信号はローパスフィルタ113により低域成分が取り出された後、R、B信号はそのままマトリクス回路114に入力される。マトリクス回路114では、標準テレビジョン信号の規格に応じた比率で各原色信号から輝度信号YL、色差信号R-Y、B-Yをマトリクス演算により生成する。

【0033】

例えば、NTSC方式においては、

50

$$Y L = 0.3 R + 0.59 G + 0.11 B$$

$$Y - R = 0.7 R - 0.59 G - 0.11 B$$

$$B - Y = 0.3 R - 0.59 G + 0.89 B$$

である。

#### 【0034】

この出力のうちYLは、Gプロセス回路109の出力をハイパスフィルタ112に通じて得られる高域成分GHと加算器115において加算されることにより輝度信号Yを生成する。

こうして得られたY、R - Y、B - Yは、時分割回路116において、前述のようにYのサンプリングクロックの2倍の周波数のクロックで切り換えられて、時分割されたビデオ信号になる。

10

#### 【0035】

この時分割されたビデオ信号は、1Hディレーライン117、118、120、121により遅延されるが、この時各ディレーラインの動作クロックは不図示のタイミング発生回路からのタイミングパルスPSW1に応じて、図3におけるCCD1の水平期間1Hの2倍の期間毎に、時分割されたビデオ信号のサンプリングクロックCLK1と、その半分の周波数を有する出力クロックCLK2とに切り換えられる。切り換える順番としては、まず初めの2H期間はディレーライン117、118がCLK1、ディレーライン120、121がCLK2、また次の2H期間はディレーライン117、118がCLK2、ディレーライン、120、121がCLK1となる。

20

#### 【0036】

スイッチ回路123、124では出力クロックCLK2が加えられているディレーラインの出力を選択し、またスイッチ回路125、126では、これを不図示のタイミング発生回路より発生された2フィールドの周期を有する切り換えパルスPSW2により切り換えることにより、図3のSV1、SV2を生成する。ただし、図3においては、輝度信号成分のみを示しているが、この実施例の出力のSV1、SV2は、実際には2倍のサンプリング周波数でY、R - Y、B - Yが前述のように時分割多重された信号となる。

#### 【0037】

この実施例によれば、CCD1に原色の色フィルタを用いているので、色の再現性が高く、また、輝度信号Yの高域成分をG信号のみで生成しているため、彩色被写体を撮影した場合や、色温度が変化した場合においても、各色成分の比率の変化によるモアレの発生

30

の無い高画質などビデオ信号が得られる。また垂直方向に5水平ライン分と広範囲の信号を用いて色分離を行っているので、局所的な輝度変化による偽色信号の発生が軽減される。

#### 【0038】

また、色分離の際、垂直方向に周波数成分制限するが、その周波数特性を急峻に設定することにより、偽信号が少なく、解像度の高いビデオ信号を得られる。さらに、通常の単板撮像方式で用いている輝度信号と、色信号を別々にガンマ補正する方式と異なり、原色信号RGBで各々ガンマ補正した信号を用いて輝度信号をマトリクス合成しているため、中間色における彩度低下、色相変化などの色再現性の劣化が少い。

40

#### 【0039】

図7は本発明の第2の実施例を示すもので、図1におけるCCD1、ADコンバータ2、カメラプロセス部3の別の構成である。

図において、201は第1の実施例で用いたCCD1と同様にプログレッシブスキャン方式のCCDであるが、後述するように読み出し部分の構成が異っている。202は撮像面で、受光画像を撮像電荷に光電変換する。203、204水平シフトレジスタで、CCD1と異なり2本有る。205、206は電荷電圧変換アンプ、207、208は入力撮像信号SCCD1、SCCD2をデジタル撮像信号SDCCD1、SDCCD2に変換するADコンバータ、209、210、211、212は水平ディレーライン、213は色分離回路で、入力された6つの信号を、不図示のタイミング発生器からのタイミングパル

50

スに応じて原色 R G B を分離する。この時、色分離回路 2 1 3 では、2 水平ライン分の原色信号を分離し時分割多重して出力させる。

【 0 0 4 0 】

2 1 4、2 1 5、2 1 6 はローパスフィルタである。ローパスフィルタ 2 1 4 は広帯域、ローパスフィルタ 2 1 5、2 1 6 はローパスフィルタ 2 1 4 の約半分の帯域を持つ。この時、それぞれの入力信号 R、G、B は前述のように 2 水平ライン分の信号が時分割多重されているため、同じラインの信号のみを処理するように構成されている。例えば、ローパスフィルタ 2 1 4 を D F F によるタップディレーと加算器による F I R フィルタとで構成した場合、加算器の入力を偶数番目のタップのみ（又は奇数番目のタップのみ）から取り出すように構成すればよい。

10

【 0 0 4 1 】

2 1 7、2 1 8、2 1 9 はクランプ、ガンマ補正、ホワイトクリップ、ダーククリップのプロセス処理を行うそれぞれ G プロセス回路、R プロセス回路、B プロセス回路である。これらのプロセス回路も、前述のローパスフィルタ 2 1 4 等と同様に時分割多重の信号を扱うように構成されている。例えば、クランプ回路で黒基準信号を検出する際、奇数番目と偶数番目のオプティカルブラックの積分器を別々に設け、それぞれの出力を奇数番目、偶数番目画素から別々に減算するように構成される。

【 0 0 4 2 】

2 2 0 はハイパスフィルタ、2 2 1 はローパスフィルタである。ローパスフィルタ 2 2 1 はローパスフィルタ 2 1 5、2 1 6 とほぼ同一特性であり、また同様に時分割多重された信号を扱うように構成されている。ハイパスフィルタ 2 2 0 はローパスフィルタ 2 2 1 と相補的な特性、つまり同一のカットオフ周波数を有し、かつ同様に時分割多重された信号を扱うように構成されている。2 2 2 はマトリクス回路で、入力の R G B 信号をマトリクス演算して、輝度信号 Y L、色差信号 R - Y、B - Y を生成する。2 2 3 は加算器である。

20

【 0 0 4 3 】

2 2 4 は時分割回路で、入力された Y、R - Y、B - Y を不図示のタイミング発生回路により発生される切り換えパルスにより切り換え、第 1 の実施例における時分割回路 1 1 6 と同様に時分割されたビデオ信号を生成する。その際、時分割回路 2 2 4 の入力はもともと時分割多重されているため、サンプリングクロックの周波数は入力出力で同じになる。2 2 5、2 2 6 はスイッチ回路である。

30

【 0 0 4 4 】

次に動作について説明する。

不図示の被写体像は不図示の撮像光学系により C C D 2 0 1 の撮像面 2 0 2 に結像される。C C D 2 0 1 では撮像面 2 0 2 に結像された被写体像を画像信号電荷に光電変換し、不図示の駆動系より発生される駆動パルスに応じてこの光電変換された画像信号電荷の内、まず、水平シフトレジスタ 2 0 3 に奇数ラインの電荷を、水平レジスタ 2 0 4 に偶数ラインの電荷をそれぞれ転送し、次にそれぞれのシフトレジスタを水平転送して順次読み出し、電荷電圧変換アンプ 2 0 5、2 0 6 でそれぞれ電圧に変換して、撮像信号 S C C D 1、S C C D 2 として出力する。つまり、1 水平期間に 2 水平ラインの信号を同時に出力する。従って、図 1 のように単一の出力端子から出力する場合に対して、サンプリングクロック周波数は 1 / 2 になる。

40

【 0 0 4 5 】

次にこの 2 つの撮像信号 S C C D 1、S C C D 2 は A D コンバータ 2 0 7、2 0 8 によりそれぞれ A D 変換され、デジタル撮像信号 S D C C D 1、S D C C D 2 になる。このデジタル撮像信号のサンプリングクロック周波数も、C C D 2 0 1 の出力と同様に図 1 の A D コンバータ 2 のサンプリングクロック周波数の 1 / 2 である。A D 変換された 2 つのデジタル撮像信号 S D C C D 1、S D C C D 2 は、まず 1 H ディレーライン 2 0 9、2 1 1 によりそれぞれ 1 H づつ遅延される。それぞれの出力はさらに 1 H ディレーライン 2 1 0、2 1 2 によりそれぞれ遅延される。各々のディレーラインにより遅延された信号及

50

び入力信号は、色分離回路 2 1 3 において、不図示のタイミング発生回路よりのタイミング信号に応じて各入力信号から R G B 原色信号を分離する。この時、色分離回路 2 1 3 では、前述のように 2 水平ライン分の原色信号を分離し時分割多重して出力する。

【 0 0 4 6 】

分離された各原色信号はそれぞれローパスフィルタ 2 1 4、2 1 5、2 1 6 により低域成分が取り出される。この時各ローパスフィルタでは、時分割された 2 水平ライン分の入力信号のそれぞれのラインの信号に対して、それぞれ独立に低域成分を取り出し、時分割信号として出力する。ローパスフィルタ 2 1 4 の通過帯域は C C D 2 0 1 のサンプリング周波数のナイキスト周波数とほぼ同じになり、ローパスフィルタ 2 1 5、2 1 6 の通過帯域は C C D 2 0 1 のサンプリングクロックのナイキスト周波数の約半分になる。

10

【 0 0 4 7 】

ローパスフィルタ 2 1 4、2 1 5、2 1 6 の出力は G プロセス回路 2 1 7、R プロセス回路 2 1 8、B プロセス回路 2 1 9 によりそれぞれクランプ、ガンマ補正、ホワイトクリップ、ダーククリップのプロセス処理を施される。この際も、前述したようにそれぞれのプロセス回路が、時分割信号を扱えるように構成されている。その出力の内、G 信号はローパスフィルタ 2 2 1 により低域成分が取り出された後、R、B 信号はそのままマトリクス回路 2 2 2 に入力される。マトリクス回路 2 2 2 では標準テレビジョン信号の規格に応じた比率で各原色信号から輝度信号 Y L、色差信号 R - Y、B - Y をマトリクス演算により生成する。この出力のうち Y L は、G プロセス回路 2 1 7 の出力をハイパスフィルタ 2 2 0 に通じて得られる高域成分 G H と加算器 2 2 3 において加算されることにより、輝度信号 Y を生成する。

20

【 0 0 4 8 】

こうして得られた Y、R - Y、B - Y は、時分割回路 2 2 4 において前述のように不図示のタイミング発生回路からの信号に応じて切り換えられて、時分割されたビデオ信号になる。

この時分割されたビデオ信号は、スイッチ回路 2 2 5、2 2 6 において、不図示のタイミング発生回路より発生された 2 フィールドの周期を有する切り換えパルス P S W 2 により切り換えることにより、図 3 の S V 1、S V 2 を生成する。

【 0 0 4 9 】

この実施例によれば、C C D 2 0 1 の水平シフトレジスタ 2 0 3、2 0 4、電荷電圧変換アンプ 2 0 5、2 0 6、A D コンバータ 2 0 7、2 0 8、1 H ディレイラインの動作クロック周波数が、第 1 の実施例に比較して半分で良いため、消費電力の少ない、簡易な回路を用いて実施できる。また使用する 1 H ディレイラインの数が 4 個で良いので、回路規模を小さく、消費電力を少なくすることができる。

30

【 0 0 5 0 】

図 8 は第 2 の実施例の動作説明図である。

( a )、( b ) は C C D 2 0 1 の出力信号 S C C D 1 及び S C C D 2 である。図 2 に示す画素配列中の各画素の電荷は、この図 8 に示すように偶数列の画素の電荷は S C C D 1 に、奇数列の画素の電荷は S C C D 2 に読み出される。次に垂直期間においてもこの組み合わせは同一である。この時のサンプリングクロックは前述のように、図 3 ( a ) の S C C D のサンプリングクロックの 1 / 2 である。

40

【 0 0 5 1 】

( c ) は、色分離回路 2 1 3 の出力の G 信号を示している。前述のように 2 水平ライン分の信号が G 0 0、G 1 0、G 0 1、G 1 1 という順に時分割になっている。

【 0 0 5 2 】

( d ) ( e ) は、スイッチ回路 2 2 5、2 2 6 の出力の S V 1、S V 2 である。S V 1 は輝度信号 Y と色差信号 R - Y、B - Y とが時分割多重されており、各々サンプリングクロック周波数は 2 : 1 : 1 になっている。さらに、ある垂直期間では偶数ラインの信号のみが出力され、その次の垂直期間では奇数ラインの信号のみが出力されるインタレース形式になっている。S V 2 は S V 1 で出力されなかったラインの信号を出力する。従って、S

50

V 1 が偶数ラインの出力時は奇数ラインの信号を出力し、S V 1 が奇数ラインの出力時は偶数ラインの信号を出力する。

【 0 0 5 3 】

図 9 は図 1 において、第 1、第 2 の実施例で共通に用いられる記録プロセス部 4、メモリ 6 の構成例を示す。

3 0 1 はスイッチ回路、3 0 2 はゲート回路、3 0 3 はモード制御回路、3 0 4 は分周器、3 0 5 はスイッチ回路、3 0 6 は書き込み制御回路、3 0 7 は読み出し制御回路、3 0 8 は反転器、3 0 9 はスイッチ回路、3 1 0 は離散コサイン変換と量子化とを用いた圧縮回路、3 1 1 は圧縮されたデータを保持するメモリ、3 1 2 はテープ記録に適した符号に変換する符号化回路、3 1 3 はヘッドアンプである。6 a、6 b はメモリ 6 を 2 つに分割して記している。

10

【 0 0 5 4 】

次に動作について説明する。

入力信号 S V 1、S V 2 は、まずスイッチ回路 3 0 1 に入力される。図 1 のモード設定スイッチ 5 が前述の第 1 のモードに設定されている時は、モード制御回路 3 0 3 はゲート回路 3 0 2 をオフにしてスイッチ回路 3 0 1 が S V 1 を選択した状態を保持している。また、第 2 のモード及び第 3 のモードに設定されている時は、モード制御回路 3 0 3 はゲート回路 3 0 2 をオンにして、スイッチ回路 3 0 1 に分周器 3 0 4 の出力を供給し、入力信号 S V 1、S V 2 を交互に切り換えることにより、S V 1、S V 2 を時分割する。このスイッチ回路 3 0 1 の出力はメモリ 6 a、6 b の書き込みデータ W D に入力される。

20

【 0 0 5 5 】

メモリ 6 a、6 b の書き込みクロック W C K にはスイッチ回路 3 0 5 で選択されたクロックが供給されるが、第 1 のモードにおいては、モード制御回路 3 0 3 は、スイッチ回路 3 0 5 を分周器 3 0 4 により 1 / 2 に分周されたクロック側を選択し、この分周されたクロックがメモリの書き込みクロックとして供給される。また、このスイッチ回路 3 0 5 の出力は書き込み制御回路 3 0 6 にも供給され、書き込み制御回路 3 0 6 ではこの第 1 のモードにおいては分周されたクロックを元に書き込みアドレスを発生し、メモリ 6 a、6 b に供給する。

【 0 0 5 6 】

第 2 のモード及び第 3 のモードにおいては、モード制御回路 3 0 3 は、スイッチ回路 3 0 5 を分周器 3 0 4 により分周されていないクロック側を選択し、この分周されていないクロックがメモリの書き込みクロックとして供給される。さらに書き込み制御回路 3 0 6 では、この第 2、第 3 のモードにおいては分周されないクロックを元に書き込みアドレスを発生し、メモリ 6 a、6 b に供給する。

30

【 0 0 5 7 】

メモリ 6 a、6 b の書き込み、読み出し制御 W R / R D には、不図示のタイミング発生回路から発生される 2 フレーム周期の書き込み読み出し信号 W R / R D がメモリ 6 a にはそのまま、メモリ 6 b には反転器 3 0 8 を通して供給されている。これにより、1 フレーム毎に書き込むメモリ、読み出すメモリが交互に切替わる。

また、メモリ 6 a、6 b の読み出しクロック R D には、モードによらず常に分周器 3 0 4 で分周されたクロックが供給される。

40

【 0 0 5 8 】

メモリ 6 a、6 b の読み出しアドレス R A D には、読み出し制御回路 3 0 7 で発生されたアドレス信号が供給される。モード制御回路 3 0 3 は第 1、第 2 のモードにおいては、読み出し制御回路 3 0 7 を、分周器 3 0 4 により 1 / 2 分周されたクロックを元にテープ記録に必要なように、ブロック単位で定められた順番によって画面内をシャッフル読み出す動作を行うように制御し、それによって発生されたアドレスを用いてメモリ 6 a、6 b のうち読み出し動作になっているメモリからデータを読み出す。また、第 3 のモードにおいては、読み出し制御回路 3 0 7 を、分周器 3 0 4 により 1 / 2 分周されたクロックを元に、通常のインタレースしたラスタースキャンを行うアドレスを発生する動作を行うよ

50

うに制御し、上述と同様にメモリからデータを読み出す。

【0059】

メモリ6a、6bから読み出されたデータはスイッチ回路309により、メモリ6a、6bのうち読み出し動作になっているメモリからのデータを選択し、SV3として図1のスイッチ回路11に出力する。これと共に圧縮回路310により離散コサイン変換、量子化を行ってデータ圧縮しメモリ311で一時保持した後、符号化回路312でテープ記録に適した符号に変換され、ヘッドアンプ313でヘッド7を駆動できる振幅に増幅し、記録信号SRECとしてヘッド7へ供給する。

【0060】

この実施例によれば、書き込み読み出し信号WR/RDを制御して、例えば操作者により外部でスイッチが押された際に、2フレーム周期での反転を停止して、読み出しをするメモリをメモリ6a、6bのどちらかに固定することにより、画像を一時停止するいわゆるスチル動作を行うことができる。

また、この時メモリ311の書き込み動作を同時に停止し、読み出し制御回路307の動作を第3のモードと同じくインタレースしたラスタースキャンを行うアドレスを発生する動作を行うように制御することで、一時停止した画像をSV3としてモニタしながら、同時に記録することが可能である。

【0061】

尚、この実施例においては、メモリ6a、6b、311を3つ使用するように構成しているが、これらを単一の大容量メモリとして、アドレス等の制御線を時分割で切り換えることも可能である。これにより、使用する半導体メモリの個数を減少し、装置を小型化することができる。

【0062】

【発明の効果】

以上説明したように、請求項1の発明によれば、動画像をテレビジョンで見る場合には、第1のモードに設定することにより、通常のインタレースした画像を撮像し、その撮像した信号を記録、再生することができる。また、再生画をスチル画として用いたり、あるいはビデオプリンタで印刷したり、コンピュータの入力画像として用いる場合は、第2のモードに設定することにより、1フレーム毎の静止画像を撮像して記録再生することができる。この際得られた画像は、撮像素子上で垂直画素加算していないため、高い垂直解像度が得られる。このためビデオプリンタやコンピュータの入力画像としたときに、画素の形を大きく変換したりする必要がなく、さらに得られる画像も垂直、水平共にほぼ同じ解像度の高画質な画像が得られる。

【0063】

また、請求項2の発明によれば、上述の効果に加えて撮像信号を記録再生することなしに、撮影と同時に1フレーム毎の静止画像を出力することができる。このため撮影前の画像確認やあるいはテープを用いなくて、直接撮影画像をビデオプリンタで印刷したり、コンピュータへ取り込む際にも1フレーム毎に静止した高い垂直解像度の高画質な画像が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すブロック図である。

【図2】CCDの画素配列を示す構成図である。

【図3】第1の実施例の動作を示すタイミングチャートである。

【図4】第1の実施例の動作を示すタイミングチャートである。

【図5】モザイク色フィルタの配列を示す構成図である。

【図6】図1のカメラプロセス部の構成例を示すブロック図である。

【図7】本発明の第2の実施例を示すブロック図である。

【図8】第2の実施例の動作を示すタイミングチャートである。

【図9】第1、第2の実施例で用いられる記録プロセス部、メモリの構成例を示すブロック図である。

10

20

30

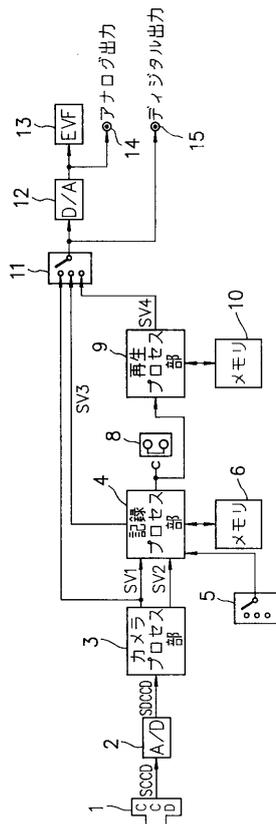
40

50

【符号の説明】

- 1 CCD
- 3 カメラプロセス部
- 4 記録プロセス部
- 5 モード設定スイッチ
- 6 メモリ
- 3 0 7 読み出し制御回路

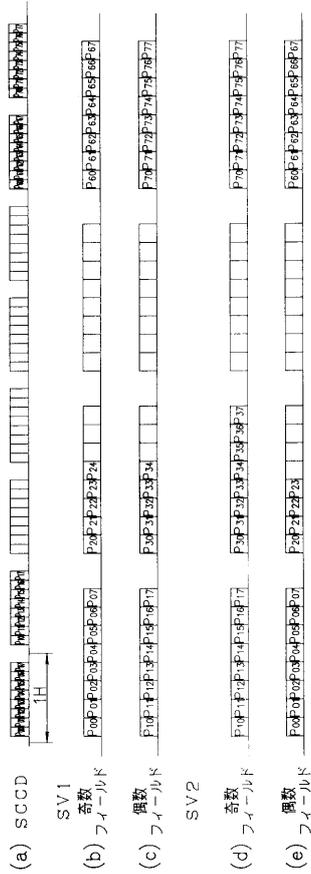
【図1】



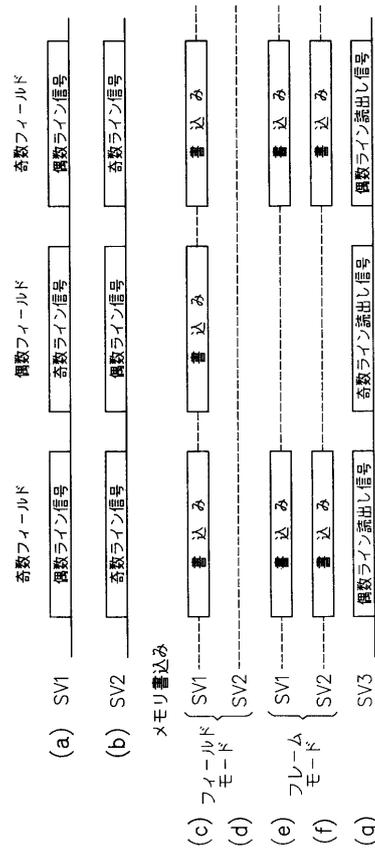
【図2】

1	P00	P01	P02	P03	P04	P05	P06	P07
2	P10	P11	P12	P13	P14	P15	P16	P17
3	P20	P21	P22	P23	P24	P25	P26	P27
4	P30	P31	P32	P33	P34	P35	P36	P37
5	P40	P41	P42	P43	P44	P45	P46	P47
6	P50	P51	P52	P53	P54	P55	P56	P57
7	P60	P61	P62	P63	P64	P65	P66	P67
8	P70	P71	P72	P73	P74	P75	P76	P77

【 図 3 】



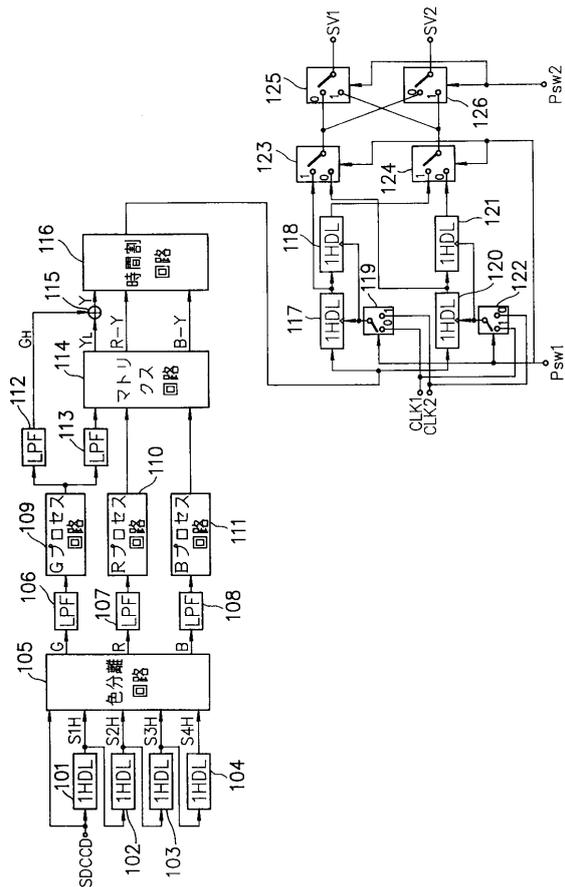
【 図 4 】



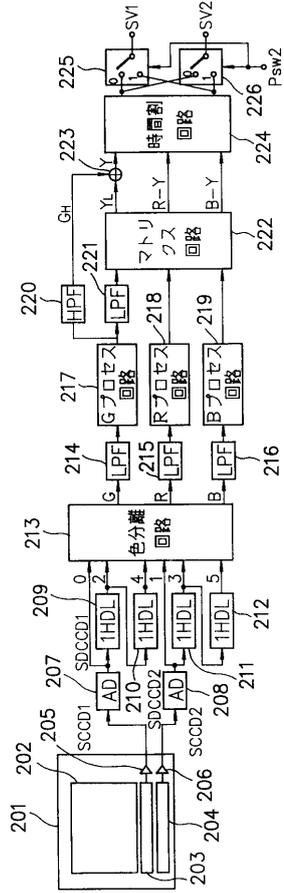
【 図 5 】

1	R	G	R	G	R	G	R	G
2	G	B	G	B	G	B	G	B
3	R	G	R	G	R	G	R	G
4	G	B	G	B	G	B	G	B
5	R	G	R	G	R	G	R	G
6	G	B	G	B	G	B	G	B
7	R	G	R	G	R	G	R	G
8	G	B	G	B	G	B	G	B

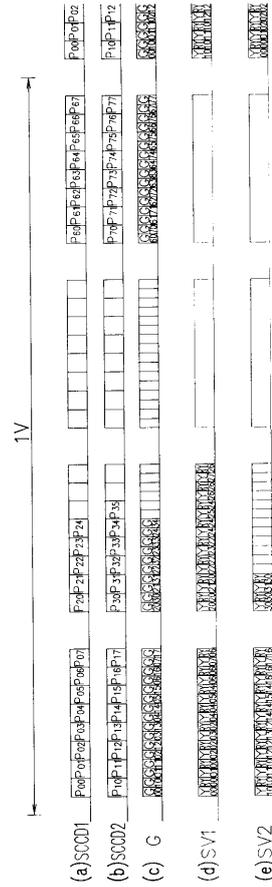
【 図 6 】



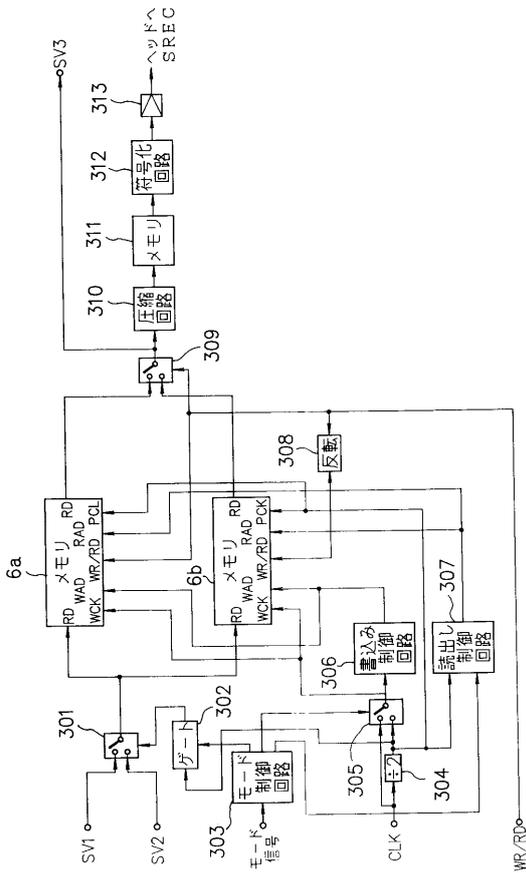
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H04N 5/76-5/956

H04N 5/225-5/243