

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成 18 年 6 月 8 日 (2006.6.8)

【公表番号】特表 2005-527933(P2005-527933A)

【公表日】平成 17 年 9 月 15 日 (2005.9.15)

【年通号数】公開・登録公報 2005-036

【出願番号】特願 2004-509958(P2004-509958)

【国際特許分類】

**G 1 1 C 16/02 (2006.01)**

**H 0 1 L 21/8247 (2006.01)**

**H 0 1 L 27/115 (2006.01)**

**H 0 1 L 29/792 (2006.01)**

**H 0 1 L 29/788 (2006.01)**

**G 1 1 C 16/06 (2006.01)**

【F I】

G 1 1 C 17/00 6 1 2 E

H 0 1 L 27/10 4 3 4

H 0 1 L 29/78 3 7 1

G 1 1 C 17/00 6 3 3 E

【手続補正書】

【提出日】平成 18 年 4 月 6 日 (2006.4.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 5 2

【補正方法】変更

【補正の内容】

【請求項 5 2】

請求項 5 1 記載の方法において、

前記結合は容量によって増大されることを特徴とする方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 2

【補正方法】変更

【補正の内容】

【0 0 0 2】

図 1 は、従来のフラッシュメモリセル 1 0 0 の断面図を示す。メモリセル 1 0 0 は、基体 1 0 2、ソース 1 0 4、制御ゲート 1 0 8、二酸化シリコン ( $\text{SiO}_2$ ) の絶縁膜 1 0 0 によって電氣的に絶縁されたフローティングゲート 1 0 6、及びドレイン 1 1 2 を有する。従って、メモリセル 1 0 0 は、基本的に、フローティングゲートが付加された n チャネルトランジスタである。フローティングゲート 1 0 6 に対する電氣的アクセスは、フローティングゲート 1 0 6 を囲む  $\text{SiO}_2$  膜と、ソース 1 0 4、ドレイン 1 1 2、チャネル 1 0 5 及び制御ゲート 1 0 8 との間に接続されたキャパシタを通じて行われる。フローティングゲート 1 0 6 に与えられた電荷は、 $\text{Si}-\text{SiO}_2$  における固有のエネルギー障壁によって保持され、これがメモリセルの不揮発性の性質をもたらしている。