



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 215152

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 12 03 80
(21) PV 1693-80

(11)

(B1)

(51) Int. Cl. G 06 F 3/023

(40) Zveřejněno 28 11 80
(45) Vydáno 15 10 82

(75)

Autor vynálezu

BERAN VOJTĚCH inž., Praha
KONDR JAN inž., Praha
KORF ZDENĚK inž., Praha
PETRŽILKA JAN inž., Praha

(54)

Zapojení pro připojení impulsního snímače polohy k mikropočítači

Vynález se týká oboru číslicového řízení strojů, zejména obráběcích, kde řeší připojení impulsního snímače polohy k mikropočítači. Mikropočítač tvoří základ řídících systémů typu CNC, které přinášejí uživateli řadu výhod. Vynálezu je možno využít všude tam, kde je třeba v mikropočítači zpracovávat údaj z impulsního snímače polohy.

Vynález se týká zapojení pro připojení impulsního snímače polohy k mikropočítači, který tvoří výkonnou jednotku například řídicího systému typu CNC pro obráběcí stroje.

U číslicových řídicích systémů například obráběcích strojů se vyskytuje potřeba převést údaje impulsního snímače polohy do číslicové formy a zpřístupnit tyto údaje mikropočítači pro účely zpracování.

U dosavadních řešení se odměřování polohy pohyblivých částí stroje provádělo pomocí odměřovacích čítačů, které obsahovaly údaje o poloze. Kapacita odměřovacích čítačů byla rovna celému rozsahu odměřování. Zpracování údaje odměřování polohy bylo prováděno speciálními obvody pro aritmetické operace. Obojí vede ke značné obvodové náročnosti.

Uvedené nevýhody odstraňuje zapojení podle vynálezu, jehož podstata spočívá v tom, že první, druhý a třetí výstup bloku impulsního snímače polohy jsou připojeny na jim příslušný první, druhý a třetí vstup vyhodnocovacího obvodu, jehož první výstup je spojen s prvním vstupem reversibilního čítače, s prvním vstupem kontrolního čítače a s prvním vstupem diferenčního členu. Druhý výstup vyhodnocovacího obvodu je spojen s druhým vstupem reversibilního čítače, s druhým vstupem kontrolního čítače a s druhým vstupem diferenčního členu, třetí výstup vyhodnocovacího obvodu je spojen s třetím vstupem kontrolního čítače a s druhým vstupem součinnového hradla, jehož první vstup je spojen s výstupem bloku výstupní brány mikropočítače, výstup součinnového hradla je spojen na druhý vstup součinnového hradla, jehož výstup je zapojen na vstup nulovacího obvodu. Výstup nulovacího obvodu je zapojen na nulovací vstup reversibilního čítače, jehož výstup je zapojen informačním kanálem na datový vstup bloku vstupní brány dat. Výstup kontrolního čítače je spojen informačním kanálem s datovým vstupem bloku vstupní brány stavu, jehož čtecí vstup je spojen s druhým výstupem dekodéru adres mikropočítače, jehož třetí výstup je spojen se zápisovým vstupem bloku výstupní brány. První výstup dekodéru adres mikropočítače je spojen s čtecím vstupem bloku vstupní brány dat a prvním vstupem součinnového hradla. Výstup bloku vstupní brány dat, výstup bloku vstupní brány stavu a vstup bloku výstupní brány jsou spojeny informačním kanálem a datovou sběrnicí mikropočítače, jehož adresová a řídicí sběrnice je spojena informačním kanálem se vstupem dekodéru adres mikropočítače.

Výhodou zapojení podle vynálezu je možnost zkrácení délky odměřovacího čítače a zpro středkování styku odměřovacího čítače s mikropočítačem, který realizuje zpracování údajů odměřování polohy.

Příklad zapojení podle vynálezu je uveden na výkrese, který představuje blokové schéma.

První, druhý a třetí výstup bloku 1 impulsního snímače polohy je připojen na jim příslušný první, druhý a třetí vstup vyhodnocovacího obvodu 2, jehož první výstup je spojen s prvním vstupem reversibilního čítače 7, s prvním vstupem kontrolního čítače 8 a s prvním vstupem diferenčního členu 12. Druhý výstup vyhodnocovacího obvodu 2 je spojen s druhým vstupem reversibilního čítače 7, s druhým vstupem kontrolního čítače 8 a s druhým vstupem diferenčního členu 12, třetí výstup vyhodnocovacího obvodu 2 je spojen s třetím vstupem kontrolního čítače 8 a s druhým vstupem součinnového hradla 4, jehož první vstup je spojen s výstupem bloku 3 výstupní brány mikropočítače, výstup součinnového hradla 4 je zapojen na druhý vstup součinnového hradla 5, jehož výstup je zapojen na vstup nulovacího obvodu 6. Výstup nulovacího obvodu 6 je zapojen na nulovací vstup reversibilního čítače 7, jehož výstup je zapojen informačním kanálem na datový vstup bloku 10 vstupní brány dat. Výstup kontrolního čítače 8 je spojen informačním kanálem s datovým vstupem bloku 9 vstupní brány stavu, jehož čtecí vstup je spojen s druhým výstupem dekodéru 11 adres mikropočítače, jehož třetí výstup je spojen se zápisovým vstupem bloku 3 výstupní brány. První výstup dekodéru 11 adres mikropočítače je spojen s čtecím vstupem bloku 10 vstupní brány dat a prvním vstupem součinnového hradla 5. Výstup bloku 10 vstupní brány dat, výstup bloku 9 vstupní brány stavu a vstup bloku 3 výstupní brány jsou spojeny informačním kanálem a datovou sběrnicí mikropočítače 13, jehož adresová a řídicí sběrnice je spojena informačním kanálem se vstupem dekodéru 11 adres mikropočítače. Výstupem bloku

1 impulsního snímače polohy je dvoufázový signál, jehož vyhodnocením ve vyhodnocovací obvodu 2 se získají impulsy, z nichž každý odpovídá natočení rotoru snímače o 1 odměřovací inkrement, například 1/5000 otáčky. Výstup vyhodnocovacího obvodu 2 představují dva impulsní signály, které jsou vedeny na vstupy reversibilního čítače 7 pro počítání nahoru, resp. dolů. Tímto způsobem se v reversibilním čítači 7 nastaví číslo, které odpovídá natočení rotoru snímače. Výstup reversibilního čítače 7 je veden na vstup bloku 10 vstupní brány dat. Touto cestou mikropočítač 13 snímá obsah reversibilního čítače 7. Dekodér 11 adres mikropočítače vysílá čtecí signál, který je veden na vstup bloku 10 vstupní brány dat, kde způsobí připojení bloku 10 brány dat k datové sběrnici mikropočítače 13 - přečtení obsahu brány. Dále je čtecí signál veden na vstup součtového hradla 5. Tento signál představuje zároveň povel pro vyslání impulsu pro nulování reversibilního čítače 7. Tento impuls vysílá nulovací obvod 6. Stejný nulovací impuls je možno přivést na nulovací vstup reversibilního čítače 7, je-li pomocí bloku 3 výstupní brány zvolen režim nastavení výchozí hodnoty odměřování polohy. V tomto případě se nulování reversibilního čítače 7 provádí pomocí nulového impulsu snímače, vedeného z vyhodnocovacího obvodu 2 na vstup součtového hradla 4. Tento signál zároveň uručí okamžik přepisu obsahu kontrolního čítače 8 do bloku 9 vstupní brány stavu. Je-li kontrolní čítač 8 v počátečním stavu, tj. prvním nulovým impulsem vynulován, musí jeho obsah být roven nule při příchodu nulového impulsu po celou dobu provozu zařízení. Porucha bloku 1 snímače polohy nebo vyhodnocovacího obvodu 2 je touto cestou zjištěna, tj. mikropočítač 13 sejme nenulový obsah bloku 9 vstupní brány. Čtecí signál bloku 9 vstupní brány stavu je veden z dekodéru 11 adres mikropočítače. Na diferenční člen 12, který je použit při řízení pohonu posuvu v uzavřené polohové vazbě, jsou přivedeny impulsy z vyhodnocovacího obvodu stejně jako na kontrolní čítač 8 a reversibilní čítač 7. Mikropočítač 13 snímá obsah bloku 10 vstupní brány dat a bloku 3 vstupní brány stavu prostřednictvím své datové sběrnice v okamžicích, kdy adresuje příslušné brány při vykonávání odpovídajících instrukcí pro vstup dat. Datová sběrnice mikropočítače 13 slouží také k zápisu dat do bloku 3 výstupní brány dat. Adresová a řídicí sběrnice mikropočítače 13 ovládá vstupy dekodéru 11 adres mikropočítače, jehož výstupy řídí jednak připojování bloku 9 vstupní brány stavu, resp. bloku 10 vstupní brány dat k datové sběrnici mikropočítače 13 a zápis dat ze sběrnice do bloku 3 výstupní brány.

Vynálezu je možno využít všude tam, kde je třeba zpracovávat v mikropočítači signál z impulsního snímače polohy nebo jiného snímače, jehož výstup má impulsní formu, zejména v systémech pro číslicové řízení strojů.

P R E D M Ě T V Y N Á L E Z U

Zapojení pro připojení impulsního snímače polohy k mikropočítači, vyznačené tím, že první, druhý a třetí výstup bloku (1) impulsního snímače polohy jsou připojeny na jim příslušný první, druhý a třetí vstup vyhodnocovacího obvodu (2), jehož první výstup je spojen s prvním vstupem reversibilního čítače (7), s prvním vstupem kontrolního čítače (8) a s prvním vstupem diferenčního členu (12), přičemž druhý výstup vyhodnocovacího obvodu (2) je spojen s druhým vstupem reversibilního čítače (7), s druhým vstupem kontrolního čítače (8) a s druhým vstupem diferenčního členu (12), třetí výstup vyhodnocovacího obvodu (2) je spojen s třetím vstupem kontrolního čítače (8) a s druhým vstupem součtového hradla (4), jehož první vstup je spojen s výstupem bloku (3) výstupní brány mikropočítače, výstup součtového hradla (4) je spojen na druhý vstup součtového hradla (5), jehož výstup je zapojen na vstup nulovacího obvodu (6), výstup nulovacího obvodu (6) je zapojen na nulovací vstup reversibilního čítače (7), jehož výstup je zapojen informačním kanálem na datový vstup bloku (10) vstupní brány dat, výstup kontrolního čítače (8) je spojen informačním kanálem s datovým vstupem bloku (9) vstupní brány stavu, jehož čtecí vstup je spojen s druhým výstupem dekodéru (11) adres mikropočítače, jehož třetí výstup je spojen se zápisovým vstupem bloku (3) výstupní brány, přičemž první výstup dekodéru (11) adres mikropočítače je spojen s čtecím vstupem bloku (10) vstupní brány dat a prvním vstupem součtového hradla (5), výstup bloku (10) vstupní brány dat, výstup bloku (9) vstupní brány stavu a vstup bloku (3)

výstupní brány jsou spojeny informačním kanálem s datovou sběrnicí mikropočítače (13), jehož adresová a řídicí sběrnice je spojena informačním kanálem se vstupem dekodéru (11) adres mikropočítače.

1 výkres

