



(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 201622081 A

(43)公開日：中華民國 105 (2016) 年 06 月 16 日

(21)申請案號：104127741

(22)申請日：中華民國 104 (2015) 年 08 月 25 日

(51)Int. Cl. : H01L23/31 (2006.01)

H01L23/48 (2006.01)

H05K1/02 (2006.01)

(30)優先權：2014/09/26 世界智慧財產權組織 PCT/US14/57648

(71)申請人：英特爾公司 (美國) INTEL CORPORATION (US)
美國

(72)發明人：謝 目榮 CHEAH, BOK ENG (MY)；康 忠斌 KONG, JACKSON CHUNG PENG (MY)；佩里亞曼 宣加爾 PERIAMAN, SHANGGAR (MY)；斯金納 麥克 SKINNER, MICHAEL (US)；周 彥祥 CHEW, YEN HSIANG (MY)；馬 慶達 MAR, KHENG TAT (MY)；艾布德 拉札克 里德札 E ABD RAZAK, RIDZA EFFENDI (MY)；黃 桂菁 OOI, KOOI CHI (MY)

(74)代理人：惲軼群

申請實體審查：有 申請專利範圍項數：20 項 圖式數：9 共 43 頁

(54)名稱

可撓性包裝結構

FLEXIBLE PACKAGING ARCHITECTURE

(57)摘要

描述一種適合用於彎曲包裝物形狀的可撓性包裝結構。在一實施例中，包裝物具有：一第一晶粒，在該第一晶粒上面的一第一模造化合物層，在該第一模造化合物層上面的一配線層，在該配線層上面且電氣耦合至該配線層的一第二晶粒，以及在該第二晶粒上面的一第二模造化合物層。

A flexible packaging architecture is described that is suitable for curved package shapes. In one example a package has a first die, a first mold compound layer over the first die, a wiring layer over the first mold compound layer, a second die over the wiring layer and electrically coupled to the wiring layer, and a second mold compound layer over the second die.

指定代表圖：

符號簡單說明：

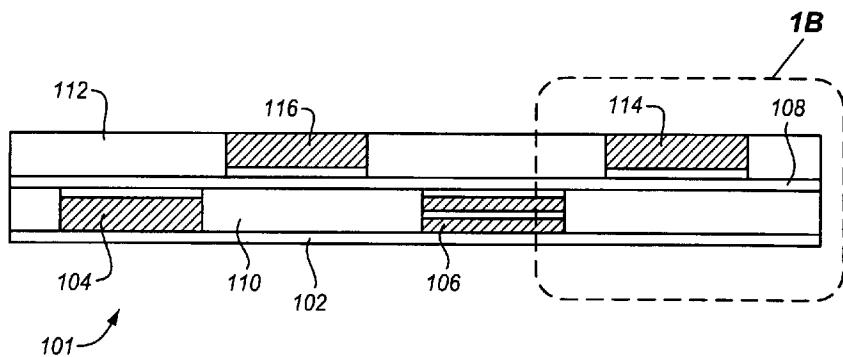


圖1A

- 101 · · · 可撓或可滾捲系統級包裝物(SiP)
- 102 · · · 薄膜熱分布層或散熱器
- 104 · · · 第一晶粒
- 106 · · · 晶粒堆疊
- 108 · · · 可撓插入物
- 110、112 · · · 可撓基材/封裝膠層
- 114、116 · · · 砂裝置

201622081

201622081

發明摘要

※ 申請案號：104127741

※ 申請日：104.08.25

※ I P C 分類：
H01L 23/31 (2006.01)
H01L 23/48 (2006.01)
H05K 1/02 (2006.01)

【發明名稱】(中文/英文)

可撓性包裝結構

FLEXIBLE PACKAGING ARCHITECTURE

【中文】

描述一種適合用於彎曲包裝物形狀的可撓性包裝結構。在一實施例中，包裝物具有：一第一晶粒，在該第一晶粒上面的一第一模造化合物層，在該第一模造化合物層上面的一配線層，在該配線層上面且電氣耦合至該配線層的一第二晶粒，以及在該第二晶粒上面的一第二模造化合物層。

【英文】

A flexible packaging architecture is described that is suitable for curved package shapes. In one example a package has a first die, a first mold compound layer over the first die, a wiring layer over the first mold compound layer, a second die over the wiring layer and electrically coupled to the wiring layer, and a second mold compound layer over the second die.

【代表圖】

【本案指定代表圖】：第（ 1A ）圖。

【本代表圖之符號簡單說明】：

101...可撓或可滾捲系統級包裝物(SiP)

102...薄膜熱分布層或散熱器

104...第一晶粒

106...晶粒堆疊

108...可撓插入物

110、112...可撓基材/封裝膠層

114、116...矽裝置

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

可撓性包裝結構

FLEXIBLE PACKAGING ARCHITECTURE

【技術領域】

[0001] 本揭示內容係有關於半導體晶片包裝的領域，且特別是，有關於彎曲包裝物形狀的可撓性包裝技術。

【先前技術】

[0002] 半導體及微機械晶粒或晶片常爲了保護外部環境的影響而加以包裝。包裝物提供物理保護，穩定性，外部連接，以及在有些情形下，冷卻包裝物裡面的晶粒。通常，晶片或晶粒附著至基材，然後將附著至基材的蓋體放在晶粒上面。替換地，晶粒附著至蓋體，然後在晶粒上形成包裝基材。

[0003] 有一種趨勢是增加更多的功能於各個晶粒以及把一個以上的晶粒放在單一包裝物中。這導致包裝物變大，也增加包裝物的專用化。儘管例如蜂巢式電話的極高容量產品可受益於以高度專用目的來產生的組件，然而低容量產品沒辦法受益。對於低容量和更專用的產品，可選擇自多種現有較小晶粒而比較不貴。這使得提供給產品的功能更有可撓性以及允許產品使用較小的包裝晶粒。

[0004] 當前包裝技術利用能攜載不同晶粒以及使晶粒互相連接的剛性預浸漬纖維玻璃或矽。這提供能固持晶粒

以及考慮到晶粒所使用之配線層(wiring layer)的穩定平台。不過，剛性基材需要寬廣、平坦及硬挺的位置以安裝於裝置中。隨著物聯網、進一步的自動化、及連接度擴張，需要微電子設備用於更多各式各樣的不同物品。這些微電子應用系統可包括衣著、書寫附件、醫療裝置、以及各種小型口袋及穿戴型物品。許多此類物品不提供寬廣、平坦及硬挺的位置給裝置包裝物。

【發明內容】

[0005]依據本發明之一實施例，係特地提出一種方法，其係包含下列步驟：嵌入多個矽晶粒於一可撓基材中；形成一可撓插入物層於該等嵌入晶粒上面；形成在該可撓插入物層對面覆蓋該基材的一薄膜熱分布層；使得具有該等晶粒及該插入物之該基材成形；以及固化該成形基材。

【圖式簡單說明】

[0006]本發明的具體實施例是為了舉例圖解說明而不是為了限制，附圖中類似的元件用相同的元件符號表示。

[0007]圖 1A 根據一具體實施例圖示可撓包裝物的剖面側視圖。

[0008]圖 1B 根據一具體實施例圖示圖 1A 之一部份的放大圖。

[0009]圖 2A 至圖 2G 的側視圖根據一具體實施例依序圖示形成圖 1A 之可撓包裝物的階段。

[0010]圖 2H 根據一具體實施例圖示圖 2G 之可撓包裝物的上視圖。

[0011] 圖 2I 根據一具體實施例圖示圖 2G 之可撓包裝物在滾捲後的上視圖。

[0012] 圖 2J 根據一具體實施例圖示圖 2G 之可撓包裝物在固化後的部份剖開上視圖。

[0013] 圖 3 根據一具體實施例圖示替代可撓包裝物的剖面側視圖。

[0014] 圖 4 根據一具體實施例圖示圖 3 之可撓包裝物的上視圖。

[0015] 圖 5A 至圖 5F 的剖面側視圖根據一具體實施例圖示用於進行模造化合物之微影的示範方法流程以產生用於圖 4 之包裝物的引線佈線。

[0016] 圖 6 根據一具體實施例圖示一替代可撓包裝物的剖面側視圖。

[0017] 圖 7 根據一具體實施例圖示圖 6 之可撓包裝物的上視圖。

[0018] 圖 8A 至圖 8E 的側視圖根據一具體實施例依序圖示形成圖 6 之可撓包裝物的階段。

[0019] 圖 9 的方塊圖根據一具體實施例圖示包含有整合 EMI 屏蔽之包裝物的計算裝置。

【實施方式】

[0020] 描述一種組裝用於穿戴裝置應用之低輪廓高度整合系統的方法。具有嵌入矽裝置之數層可撓薄膜基材的互連係通過一或更多可撓插入物。該等矽裝置可包含中央處理單元，記憶體，感測器及電力管理控制器等等。該低

輪廓可撓包裝物有在包裝系統的頂部或底部的一或更多薄膜熱分布層。

[0021]這是利用嵌入晶粒薄膜及可撓插入物來提供高度整合低輪廓穿戴裝置。利用薄膜熱分布層來改善矽裝置的熱狀態。此外，可整合高度異質的裝置。可使用不同的矽裝置和藉由重新分割功能智財區塊(IP-block)來劃分該裝置與該輸入/輸出機能。相較於有明顯較大矽腳印的高度複雜系統單晶片(SOC)包裝物，整體系統可撓以彎曲進入各種位置且在較短時間內可提供給市場。

[0022]在彎曲包裝物以裝入非傳統位置時，冷卻上的限制可能限制系統(例如，SoC 處理器)的功率及效能。利用堆疊晶粒包裝總成的模製區域作為包裝等級整合散熱器(heat spreader)及附加的接地平面，以提供改良訊號返回路徑和整個包裝總成的雜訊屏蔽，可更容易地耗散矽裝置的熱。為了較高的效能，附加散熱裝置可耦合至包裝等級整合散熱器。

[0023]圖 1A 的剖面側視圖圖示矽晶粒的包裝物 101，其係能夠容納各種不同形式因子。該包裝物有兩層 L1、L2 以顯示多個晶粒可如何組合成為多個層件。不過，在一些具體實施例中，只需要一層 L1。包裝物的基部 102 為由導熱材料形成的熱分布層，例如銀或銅鍍層。可撓插入物 108 位在兩層 L1、L2 之間。

[0024]這兩層各自由可撓基材 110、112 形成。矽晶粒都嵌入可由各種不同材料形成的基材，例如波麗樹脂模造

化合物(poly resin mold compound)。第一層 L1 圖示成有附著至可撓插入物 108 的第一晶粒 104 與耦合至該插入物的晶粒堆疊 106。該等晶粒的附著可利用表面黏著(surface mount)、球形柵格(ball grid)、熱壓接合(thermal compression bonding)、表面活化常溫接合(surface activated bonding)或任何其他附著方法。在該晶粒堆疊中，下晶粒使用下晶粒上的焊點以及上堆疊的矽穿孔(through-silicon via)附著至上晶粒。替換地，插入物或任何其他所欲技術可用來耦合這兩個晶粒。

[0025]在第二層 L2 中，兩個附加晶粒 114、116 也用與第一層之晶粒相同的方式嵌入可撓基材。這允許所有的晶粒能耦合至任何其他晶粒或任何所欲外部裝置。在此實施例中，所有的配線連接都穿過在這兩層之間延伸的可撓插入物。該等晶粒都嵌入封裝膠層(encapsulant layer)110、112 使得它們牢牢地固定在原位而且與插入物連接。在此實施例中，封裝膠層都用作包裝基材。該插入物及該封裝膠皆可撓使得包裝物可成形為任何所欲形式。熱分布層 102 施加至該等封裝膠層中之一或兩者以使晶粒的熱耗散到外部環境。如圖示，其係附著至下層 L1。

[0026]圖 1B 更詳細地圖示圖 1A 之包裝物的一部份。如圖示，可撓插入物 108 可具有數個金屬佈線層(metal routing layer)142。該等金屬佈線層可在插入物的一或更多層中。電介質材料 146 可使用於該等金屬層之間。該等金屬層可包含數個焊點 148 以附著至晶粒 114 或晶粒堆疊 106

的接觸或焊盤(land，未圖示)，以及連接至通孔 140 的焊點。可膛成、蝕刻或鑽出穿過封裝膠層的通孔以形成用於外部系統或組件的連接。該通孔也可用來連接至散熱器以使來自插入物及連接至插入物之晶粒的熱傳導至散熱器。在包裝物折疊或滾捲成最終組態時，該通孔也可具有連接至包裝物之另一部份的接觸，這在下文有更詳細的描述。

[0027] 圖 2A 至圖 2H 圖示穿戴應用之可撓或可滾捲系統級包裝物(SiP)101 的簡化組裝方法流程。圖 2A 為臨時載體 103 的剖面側視圖。一或多個矽裝置 114、116，例如 CPU、PCH、感測器、無線晶片及 DRAM 記憶體用黏著劑、焊料或任何其他方式附著至該載體。臨時載體 103 可為金屬、矽或任何其他適當剛性材料。該等矽裝置也可包含呈堆疊組態的數個嵌入晶粒 106。該等堆疊晶粒彼此可具有垂直矽穿孔互連。該等矽裝置中之任一者可具有在頂面或底面上的接觸以與包裝物中的其他裝置或外部裝置連接。

[0028] 在圖 2B 中，該等晶粒皆嵌入基材 112。該薄膜可撓基材為保護該等晶粒以及使該等晶粒及任何其他層互相電氣隔離的可撓封裝膠。該封裝膠可由各種不同材料中之任一者製成，包括聚酯(Mylar)、聚亞醯胺(Kapton)、醯胺、玻璃纖維環氧樹脂及矽氧樹脂複合物。替代材料包括聚矽氧烷、環氧樹脂、可紫外線固化及氧(O₂)/水(H₂O)引發的丙烯酸酯(例如，聚甲基丙烯酸甲酯)、聚氨酯、苯並環丁烯(BCB)、聚亞醯胺、聚醯胺、高密度聚乙烯(HDPE)、雙馬來亞醯胺-三氮雜苯(BT)樹脂、液晶聚合物(LCP)、芳綸，

以及聚二甲基矽氧烷(PDMS)。取決於材料選擇，該可撓封裝膠在此製程步驟期間可呈半固化。

[0029]在圖 2C 中，形成穿過封裝膠至臨時載體 103 的數個垂直通道 138。該等垂直通道可用機械或視需要用雷射鑽孔或用任何其他方式形成。取決於特定實作，該等垂直通道可具有任何所欲圖案或結構。此外，可鑽出額外的通道以改善包裝物的可撓性。可鑽孔或切割穿過封裝膠的切槽(kerfs)以使得在折疊或滾捲時，封裝膠可壓入切槽。該等切槽的邊緣可呈筆直或傾斜使得切槽的開口較寬。

[0030]在圖 2D 中，該等通道填充導體，例如銅，以建立穿過封裝膠的傳導孔(conductive via)。這可用各種不同填充及沉積製程中之任一者完成，包括化學及電漿氣相沉積。該等通孔的填充或鍍覆取決於所欲電氣特性。在圖 2E 中，電接觸點 150 施加至各通孔的頂部以及載體被移除。該載體的移除可藉由釋放黏著劑，蝕刻或用其他方式。

[0031]圖 2F 的展開側視圖圖示包裝物的多個層 L1、L2。該薄膜可撓基材經製備成爲一或更多薄層，在此情形下，爲帶有嵌入基材之矽裝置 104、106、114、116 的兩層 110、112。

[0032]圖 2F 也圖示在這兩層 110、112 之間的插入物 108。薄膜可撓基材層(L1/L2)中之矽裝置的電氣互連可利用該可撓插入物層的金屬佈線層達成。該可撓插入物層有提供該等矽裝置間之電子路徑的嵌入再分布金屬層 142(e-RDL)。該薄膜可撓基材及該插入物可由基於彈性體

的材料化合物形成。儘管以兩層圖解說明，然而藉由增加額外的基材層以及有插入物在各層之間，可使用更多或更少層。這考慮到更多層的薄膜可撓基材層。

[0033]可撓或可滾捲包裝物 100 也包含在包裝物基部或頂層的一或更多薄膜熱分布層或散熱器 102。該薄膜熱分布層可由銀或銅基複合物或奈米複合物形成以提供遍及裝置的有效熱分布。在另一具體實施例中，該薄膜熱分布層也可或另外附著至包裝物頂層。在另一具體實施例中，通過電鍍、濺鍍或沉積製程，可直接形成該熱分布層(例如，銀或銅片)於基部層 110 的背面上。

[0034]如上述，爲了改善包裝物的可撓性，可切割進入包裝物的封裝膠或可撓基材部份中之一或兩者的切槽(未圖示)。該等切槽係切割進入在滾捲部份(在此實施例中，爲晶粒的底部)內側上的封裝膠。這可在視需要散熱器施加至此表面之前以及在可撓插入物放在這兩個基材之間前完成。該等切槽在橫向可切割成爲 V 形通道或凹槽，或換言之，平行於爲包裝物之彎曲或滾捲中心線的軸線。

[0035]在圖 2G 中，該等組件連結在一起。這是簡化圖用來表示在該等組件連結在一起之後的相對位置，而且它與圖 1A 實質相同。有嵌入晶粒的基材層都連結至插入物且耦合至在該插入物中的再分布層。在一實施例中，該插入物及該再分布層都形成於該等基材層中之一者上面，例如基部層 110。然後，該第二基材層附著於該基部層上面。該薄膜基材層、該插入物層及該熱分布層可通過各種不同接

合製程中之任一者對齊及整合，例如包括表面活化常溫接合(SAB)或熱壓接合(TCB)。然後，該熱分布層可視需要用例如鍍覆法加到其他外表面。

[0036] 圖 2H 為圖 2G 之組成包裝物的俯視平面圖。如圖 2G 及圖 2I 所示，該等矽裝置的位置在兩個基材之間交替。這提供程度較高的裝置可撓性以及較大的彎曲角度。該等矽裝置以交替組態方式定位成晶粒不直接在另一個晶粒上面以及使得各個晶粒在同一個基材內有空間。

[0037] 圖 2H 圖示下基材 110 中的兩個晶粒 104、106 與上基材 112 中的兩個晶粒 114、116。該等晶粒用由連接線 118 組成的簡化圖案連接以使該等矽裝置互相連接而且也連接至任何外部裝置。在圖示實施例中，在包裝物各端有兩個由外部連接物 120、122 組成的群組。在一些應用中，這允許更加方便的連接。例如，電力可在一端供給，以及資料在另一端供給。可用任何適當方式分割這兩個不同的連接區以配合任何所欲形式因子。也圖示連接至通孔 140 頂部的表面焊點 150。表面接觸焊點特別有用於有弧形、折疊或彎曲包裝物組態的外部連接。

[0038] 在圖 2I 中，包裝物 101 已滾捲成圓柱形使得基部層 110 及薄膜散熱器 102 都在圓柱形包裝物的外側。首先用適當的方式使該低輪廓可撓包裝物成形，例如滾捲法。然後，然後，可固化該成形包裝物以保持所欲形式。例如，該固化製程可用來硬化基材材料使其保持形狀。

[0039] 圖 2J 的橫截面圖圖示可用來取代圖 2I 之滾捲形

狀的替代彎曲包裝物形狀。圖 2J 圖示形成弧形或波浪形的兩個封裝膠層 110、112。利用劃破該等封裝膠層中之一或兩者的切槽 152，使得該弧形包裝物可部份彎曲。該等切槽在封裝膠彎曲時減少封裝膠的壓縮。矽裝置 116、106、114 不需要彎曲。交替的位置允許封裝膠在裝置附近彎曲。接觸焊點 150 允許用於外部連接。

[0040] 可撓及可滾捲包裝物有各種不同應用。圓柱形組態允許 SiP 使用於各種不同穿戴應用，例如有各種通訊、認證或保全性能的智慧筆。此一包裝物也可使用於其他穿戴應用，例如織物、玻璃、鞋、皮夾子及腕帶。該包裝物可替代地彎成不是圓柱形的其他彎曲形狀。該包裝物可在一個以上的方向彎曲使得它能夠適應其他的彎曲形狀。

[0041] 圖 3 的剖面側視圖圖示可撓包裝物的替代組態。該包裝物有包裝基材 302。矽裝置都用球形柵格、焊盤柵格或其他附著配置技術連接至基材。然後，將該等晶粒嵌入一層覆蓋該等晶粒及基材的封裝膠 304。該封裝膠可與以上所述的材料相同，或在此實施例和圖 1A 及圖 1B 的實施例中，可使用模造化合物。然後，形成金屬焊點及繞線 324 於第一模造化合物層上面。附加矽裝置連接至金屬焊點的方式與裝置耦合至基材的類似。形成第二層模造化合物 306 於該等裝置及該第一模造化合物上面以密封該包裝物和固定該等裝置。

[0042] 如同圖 2J 的實施例，在上模造化合物 306 的頂部可切割數個切槽。在添加配線層 324 之前，在下模造化

合物 304 的頂部可切割數條附加切槽。

[0043] 圖 4 圖示相同包裝物的上視圖，其中模造化合物 306 的頂層是透明的。在此視圖中，可看見每一個矽裝置。模造化合物上的金屬焊點及佈線層在該上視圖中顯示如何利用用於焊球或焊線連接(wire bond connection)的焊點來連接該等矽裝置。

[0044] 包裝物模造化合物中的電子路徑提供另一途徑用以在多晶片(或多晶片堆疊晶粒)包裝總成中的模組或晶粒之間建立直接電氣連接。這可用來取代特定插入物層。如圖 3 所示，該模造化合物用來作為佈線層及焊點的基材。

[0045] 如上述，該等底部晶粒首先附著至該包裝基材。然後，包覆成型(overmold)其餘的結構。然後，微影技術可使用於該模造化合物上以形成金屬焊點及金屬繞線。模造化合物上的這些金屬焊點及金屬繞線用來電氣連接該多晶片包裝物的晶粒。除了金屬繞線以外，晶粒的主動面或背面可使用矽穿孔來電氣連接。該等金屬焊點可使用焊球或打線接合(wire bonding)322 連接，或用任何其他所欲方式。

[0046] 該基材可為習知迷你 PCB(有核心或無核心)，它有疊上的電介質覆蓋層及金屬佈線以及在頂面及底面上的抗焊層(solder-resist layer)。該基材可為適合可撓性的習知包裝基材。該基材也可為具有封裝於彈性體化合物內之金屬佈線或再分布金屬層(例如，金屬絲網或金屬跡線)的可撓 PCB。如上述，該模造化合物可為任何聚合物/波麗樹脂模造化合物或彈性體化合物，諸如此類。

[0047] 圖 3 的剖面側視圖圖示具有附著至包裝基材 302 之多個晶粒的多晶片包裝總成。該等晶粒提供足夠的組件以形成強大的連接型計算系統。該等矽裝置包含處理器 310、晶片組或共處理器 318、記憶體 314、無線電 320、MEM/感測器 316、電源控制器 312、以及任何其他所欲組件。該等金屬焊點及金屬繞線平躺於模造化合物上且用來作為多晶片包裝物上之各種模組或矽裝置的電氣連接。

[0048] 該金屬佈線層增加用於模組間通訊之電子路徑的總數且可使用於疊層或單層包裝物。電子路徑的增加有助於用於穿戴裝置之多晶片包裝總成有密度較高的模組整合。較少的電子路徑可能限制可有效整合於單一多晶片包裝總成中的模組個數。形成於模造化合物上的連接可更短或更直接。該等模組可用模造化合物上的金屬繞線直接互相連接而不必通過中間晶粒或包裝基材。這可改善包裝物的模組之間的通訊速度及效率。

[0049] 此外，減少包裝基材中之金屬層的厚度及個數可藉由使一些金屬佈線由包裝基材 302 移到包裝物模造化合物 304。這減少基材的需要數量而降低多晶片包裝總成的成本。

[0050] 圖 5A 至圖 5F 的剖面側視圖圖示在模造化合物上進行微影以產生例如圖示於圖 4 之引線佈線(wire routing)的示範方法流程。在圖 5A 中，塗覆鈍化層於模造化合物上面。為使描述簡潔，未圖示嵌入晶粒及包裝基材。該鈍化層可由二氧化矽(SiO₂)及其他電介質或絕緣材料製成。在圖

5B 中，塗佈光阻層於該鈍化層上面，並加以曝光及顯像以產生所欲圖案。在圖 5C 中，該鈍化層基於帶有圖案之光阻劑的圖案化係藉由移除經曝光之鈍化層。在圖 5D 中，該光阻層被移除而留下帶有圖案的鈍化層。

[0051] 在圖 5E 中，銅層或其他導電材料層塗覆於鈍化層上面。然後，藉由背面研磨(backgrind)銅向下到鈍化層的位準來完成該金屬佈線。這留下由銅與在銅之間的電介質組成的圖案。該銅可形成焊點、線路以及對光阻劑而言是可能的任何其他所欲形狀。該等金屬佈線層可用任何其他所欲方式形成。此方法流程僅供圖解說明。相同的技術可用來形成再分布層於圖 1 的插入物上。此外，可施加更多層於圖 5E 的圖案上面以產生更複雜的配線層和多個圖案層級。

[0052] 圖 6 為另一可撓包裝物或包裝物之一部份的橫截面圖圖示。該包裝物有具有接地平面 604 的基材 602。該包裝物可具有更多層用於互連數個矽裝置，或者它可以只提供接地或電源或兩者。一或更多矽裝置 606、607 利用球形柵格或焊盤柵格陣列連接至該等基材。然後，形成第一層模造化合物 608 於該等晶粒上面。

[0053] 如圖示，該包裝物包含有耦合至各自底部晶粒 606 之頂部晶粒 610 的堆疊晶粒總成。取決於特定實作，可能有一個以上的堆疊。該等晶粒經堆疊成有由頂部晶粒之焊球至底部晶粒之矽穿孔的連接。不過，可使用任何其他晶粒連接，包括圖示於圖 1 及圖 3 的。

[0054]該包裝總成經模製成下層模製化合物 608 在包裝基材 602 上蔓延的表面積比在底部晶粒 606 上的表面積寬廣。該下層模製化合物的 z 向高度稍微高於該等底部晶粒的 Z 向高度使得該模製化合物可完全覆蓋該等底部晶粒。

[0055]在圖 6 的實施例中，該包裝物的下層模製區域可用來作為整合散熱器。有優良熱傳遞特性的特殊絕緣材料可用來作為該包裝物下層模製化合物。附加導熱層 616，例如諸如銅或鋁的金屬，可鋪設、鍍覆、濺鍍或沉積於包裝總成的下層模製區域上面以使熱通過熱傳導過程進一步蔓延到下層模製區域的整個表面積。來自底部晶粒的熱可在下層模製化合物上傳導以及蔓延到模製區域之金屬層表面的整個表面積以通過自然的熱耗散過程散熱。

[0056]高導熱模製化合物第二薄層 612 可形成於下層模製區域 608 的頂部以保護金屬層 616 而且對於整個包裝總成仍可提供良好的散熱。金屬層 616 包含在晶粒之間的散熱器層及連接介面或再分布層，例如在附圖左邊的晶粒 606、610 與在附圖右邊的晶粒 607 之間。

[0057]在一具體實施例中，包裝物下層模製區域上的金屬層 616 使用焊線(wirebond)或穿過下層模製化合物 608 的雷射鑽成通孔 614 電氣連接至包裝基材接地平面 604。此連接通過散熱器層 616 提供在包裝物內的額外熱耗散通道。該連接也提供額外訊號返回路徑(用於改善電氣效能)以及阻擋來自 SiP 內之其他通訊矽裝置的電磁干擾。

[0058] 圖 7 為包裝物的俯視平面圖，其中該上層模製區域是透明的。這兩個矽裝置圖示成彼此在附近。兩者被散熱器層 616 包圍。可鍍覆該等穿模通孔 (through-mold via) 614 以改善連接。如圖示，可有 3 個以上的通孔。也可增加在這兩個晶粒之間的通孔。

[0059] 在兩層中的模造化合物 608、612 為有高熱傳遞特性的熱導體而且也可為電氣絕緣體。這允許裝置 606、610 通過模造化合物冷卻。該包裝物可以額外的散熱器層(未圖示)完成，例如金屬(例如，銅)層。該金屬可鋪設於用作模上散熱器(on-mold heat spreader)的模造化合物 612 上面。該金屬層可電氣連接至包裝基材接地接腳(ground pin)以提供附加訊號返回路徑與電磁干擾屏蔽層。

[0060] 附加散熱器層 616 提供多晶片堆疊晶粒包裝總成的自然熱耗散能力。這允許多晶片堆疊晶粒包裝總成容納用於穿戴裝置的更高 TDP 矽模組。附加散熱器層也提高多晶片堆疊晶粒包裝總成的雜訊屏蔽有效性。可有效減少包裝基材(或 PCB)的接地參考平面要求。這允許減少基材厚度及層數而降低包裝物的總成本。

[0061] 圖 8A 至圖 8E 的剖面側視圖圖示圖 8 及圖 9 之包裝物的簡化製造方法流程。在圖 8A 中，晶粒 806、808 附著至包裝基材 802。該基材係已經形成且包含接地平面 804 與用於該等晶粒的連接焊點。該等晶粒的附著可利用上述技術中之任一者，這取決於預期應用及晶粒的性質。該等晶粒 808 中有兩個堆疊。取決於整體系統設計，可使用

更多或更少個晶粒堆疊。

[0062]在圖 8B 中，形成下模造化合物層 810 於基材及晶粒上面。在圖示實施例中，該模造化合物覆蓋大部份的基材且覆蓋下層的晶粒。在圖 8C 中，形成銅層或任何其他適當導熱層 812 於模造化合物 810 上面。這是上述整合散熱器。視需要，該散熱器層之一部份可使用於佈線層及金屬焊點。

[0063]在圖 8D 中，形成穿過散熱器層及模造化合物的穿模通孔。該等通孔一路向下延伸到基材 802 的接地平面 804。然後，填充及鍍覆該等通孔以確保它們使散熱器層電氣傳導及連接至接地平面。在圖 8E 中，在晶粒及散熱器層上面添加第二層模造化合物 816。此層覆蓋整個基材且可用作其餘所有結構的保護層。

[0064]在得到圖 8E 的結構後，整個 SiP 的形狀可做成有任何適當組態以配合所欲形式因子。按需要，可滾捲(如圖 2I 所示)，折彎，彎曲或折疊該 SiP。

[0065]描述於本文的 RDL 層可具有最靠近晶片的第一介電層，有數條金屬通路的導體層，以及焊料中止層。該晶片用穿過該第一介電層的數個通孔連接至該等金屬通路。該等金屬通路可由各種不同金屬中之任一者形成，包括銅、鋁、鈦、鎢、鎳、鈀、金，或包含銅、鋁、鈦、鎢、鎳、鈀及金中之一或更多的金屬合金。該 RDL 的形式可為包裝基材，BBUL(無凸塊增層，Bumpless Build-Up Layer)，或由形成於晶粒上面之電介質、傳導層組成的交替圖案。RDL

的特別選擇可經設計成能適合各種不同包裝物類型中之任一者。

[0066] 取決於包裝物的本質及其預期用途，描述於本文的模製品或模造化合物可用各種不同材料中之任一者形成。合適的模造化合物可包含塑膠材料或可由其組成，例如熱固型聚合物或環氧樹脂或填充環氧樹脂，例如熱固型模造化合物。替換地，底膠(underfill)或其他材料可用來保護晶粒。

[0067] 描述於本文用於散熱、附加佈線路徑及雜訊屏蔽的金屬層可為銅、鋁、金、或包括非金屬的任何其他導電材料。它可用濺鍍、沉積或各種其他方式施加。該金屬層可與 RDL 的接地層物理接觸及電氣接觸。

[0068] 描述於本文的包裝物更可以附加塗層或蓋體來完成。取決於包裝物的特定類型，該包裝物可覆蓋另一層模造化合物或可覆蓋模製聚合物蓋體，或兩者。此外，該包裝物可添加附加晶粒、RDL、被動組件或其他元件以在包裝物或不同類型的多晶片包裝物中形成系統。該等金屬層可覆蓋供保護用的聚合物或電介質樹脂，以及可填充通孔以提供包裝物的保護及物理穩定性。替換地，該等通孔可填充金屬而不是覆蓋金屬。

[0069] 圖 9 根據本發明之一實作圖示計算裝置 100。計算裝置 100 容納系統電路板 2。電路板 2 可包含許多組件，包括但不限於：處理器 4 與至少一通訊包裝物 6。該通訊包裝物耦合至一或多天線 16。處理器 4 物理及電氣耦合至

電路板 2。RF 或者數位晶粒包裝物中之至少一者的屏蔽使用包裝物及金屬層中且穿過包裝物電氣耦合至電路板 2 的金屬內襯通孔(metal lined via)。在本發明的一些實作中，如上述，使用金屬被覆穿模通孔(metal coated through mold via)，形成組件、控制器、集線器或介面中之任一或更多於晶粒上。

[0070]取決於它的應用，計算裝置 100 可包含可能或不物理及電氣耦合至主機板 2 的其他組件。這些其他組件包括但不限於：揮發性記憶體(例如，DRAM)⁸，非揮發性記憶體(例如，ROM)⁹，快閃記憶體(未圖示)，繪圖處理器 12，數位訊號處理器(未圖示)，加解密處理器(未圖示)，晶片組 14，天線 16，顯示器 18，例如觸控螢幕顯示器，觸控螢幕控制器 20，電池 22，聲頻編碼解碼器，視頻編碼解碼器，功率放大器 24，全球定位系統(GPS)裝置 26，羅盤 28，加速計，陀螺儀，揚聲器 30，相機 32、以及大容量儲存裝置(例如，硬碟驅動器)¹⁰，光碟(CD)，數位光碟(DVD)等等)。這些組件可連接至系統板 2，安裝至系統板，或與其他組件中之任一者結合。

[0071]通訊包裝物 6 能夠實現至計算裝置 100 之資料傳輸以及出自計算裝置 100 之資料傳輸的無線及/或有線通訊。用語「無線」及其衍生詞可用來描述通過非固體媒介可利用調變電磁輻射來傳達資料的電路、裝置、系統、方法、技術、通訊通道等等。該用語不意謂相關裝置不包含任何配線，然而在一些具體實施例中，它們可能沒有。通訊包

裝物 6 可實現許多無線標準或協定中之任一者，包括但不限於：Wi-Fi(IEEE 802.11 家族)，WiMAX(IEEE 802.16 家族)，IEEE 802.20，長程演進技術(LTE)，Ev-DO，HSPA+，HSDPA+，HSUPA+，EDGE，GSM，GPRS，CDMA，TDMA，DECT，藍芽，彼等之衍生物，以及指定作為 3G、4G、5G 及以上的任何其他無線協定。計算裝置 100 可包含多個通訊包裝物 6。例如，第一通訊包裝物 6 可專用於較短程的無線通訊，例如 Wi-Fi 及藍芽，以及第二通訊包裝物 6 可專用於較長程的無線通訊，例如 GPS，EDGE，GPRS，CDMA，WiMAX，LTE，Ev-DO 及其他。

[0072]可將整個系統 100 或該系統的任何部份構造成為可彎曲、可撓或可滾捲包裝物。該系統之一部份可設於剛性電路板上同時該系統之另一部份設於可撓或成形電路板上。

[0073]在各種實作中，計算裝置 100 可為膝上電腦，連網電腦(netbook)，筆記型電腦，超輕薄筆電(ultrabook)，智慧型手機，平板電腦，個人數位助理(PDA)，迷你行動型個人電腦(ultra mobile PC)，行動電話，列表機，掃描器，監視器，機上盒，娛樂控制單元，數位相機，可攜式音樂播放器，或數位錄影機。在其他實作中，計算裝置 100 可為任何其他電子裝置，例如處理資料的筆、錢包、手錶或電器。

[0074]具體實施例可實作成用主機板、特殊應用積體電路(ASIC)及/或現場可程式閘陣列(FPGA)互連的一或更多

記憶晶片、控制器、CPU(中央處理單元)，微晶片或積體電路。

[0075]對於「一具體實施例」、「具體實施例」、「示範具體實施例」、「各種具體實施例」等等的參照係表示所描述的本發明具體實施例(或數個)可包括特定特徵、結構或特性，但是並非每個具體實施例一定包括該等特定特徵、結構或特性。此外，一些具體實施例可具有針對其他具體實施例所述的特徵中之些、所有或全無。

[0076]在以下描述及請求項中，可使用用語「耦合」及其衍生詞。「耦合」用來表示互相合作或互動的兩個或更多元件，但是它們之間可能有或沒有居間的物理或電氣組件。

[0077]如請求項中所使用的，除非特別指明，描述共同元件的序數形容詞「第一」、「第二」、「第三」只是表示參照類似元件的不同實例，而非旨在暗示所描述的元件必須在時間、空間、順序上或者是以任何其他方式遵循給定順序。

[0078]附圖及以下說明給出具體實施例的例子。熟諳此藝者應瞭解，一或更多所述元件也可結合成單一功能元件。替換地，某些元件可分成多個功能元件。來自一具體實施例的元件可加到另一具體實施例。例如，可改變描述於本文的方法順序而且不受限於描述於本文的方式。此外，任何流程圖中的動作不需以圖示順序實作；也不一定做所有的動作。再者，不取決於其他動作的動作可其他動作並行

地執行。具體實施例的範疇決不受限於特定的實施例。不適是否明示於本專利說明書中，仍可能有許多變體，例如結構，尺寸以及材料用法的差異。具體實施例的範疇至少與以下所給出的請求項的一樣寬廣。

[0079]以下實施例有關於其他具體實施例。不同具體實施例的各種特徵可與一些特徵以各種方式組合，包括或不包括這些特徵以適合各式各樣的不同應用系統。有些具體實施例有關於一種方法，其係包含下列步驟：嵌入多個矽晶粒於一可撓基材中，形成一可撓插入物層於該等嵌入晶粒上面，形成在該可撓插入物層對面覆蓋該基材的一薄膜熱分布層，使得具有該等晶粒及該插入物之該基材成形，以及固化該成形基材。

[0080]其他具體實施例包括：堆疊另一晶粒於該等多個矽晶粒中之一個上面，或形成一矽穿孔於該等多個晶粒中之一個中且使該通孔電氣連接至該堆疊晶粒。

[0081]在其他具體實施例中，該可撓插入物包含一嵌入再分布金屬層以提供一電子路徑至該可撓基材。該可撓插入物包含一彈性體以攜載該金屬層。形成該可撓插入物的步驟包含：形成多個交替的金屬層及介電層。該薄膜熱分布層包含一銅基複合物。

[0082]其他具體實施例包括：使該等多個矽晶粒接合至該可撓插入物。

[0083]在其他具體實施例中，該接合步驟包含：表面活化常溫接合或熱壓接合。該成形步驟包含：滾捲。

[0084]有些具體實施例有關於一種包裝物，其係包含：嵌入一可撓基材的多個矽晶粒，在該等嵌入晶粒上面的一可撓插入物層，在該可撓插入物層對面覆蓋該基材的一薄膜熱分布層，該可撓基材與該等晶粒及該插入物一起成形為一彎曲形狀且經固化使得該可撓基材保持它的形狀。

[0085]在其他具體實施例中，該等多個矽晶粒中之至少一晶粒堆疊於另一晶粒上面。

[0086]其他具體實施例包括：使該堆疊晶粒連接至另一晶粒的一矽穿孔。

[0087]在其他具體實施例中，該可撓插入物包含一嵌入再分布金屬層以提供一電子路徑至該可撓基材。該可撓插入物包含一彈性體以攜載該金屬層。該可撓插入物包含多個交替的金屬層及介電層。該薄膜熱分布層包含一銅基複合物。該等多個矽晶粒電氣耦合及接合至該可撓插入物。該接合係藉由表面活化常溫接合或熱壓接合。

[0088]其他具體實施例包括：嵌入一第二可撓基材的一第二多個矽晶粒，該第二基材在該第一矽基材對面與該可撓插入物電氣接觸。其他具體實施例包括：在該可撓插入物對面覆蓋該第二基材的一薄膜熱分布層。

[0089]有些具體實施例有關於一種電子計算系統，其具有一電源供應器，一顯示器，以及一半導體計算裝置包裝物，其具有嵌入一可撓基材的多個矽晶粒，在該等嵌入晶粒上面的一可撓插入物層，以及在該可撓插入物層對面覆蓋該基材的一薄膜熱分布層，該可撓基材與該等晶粒及該

插入物一起成形為一彎曲形狀且經固化使得該可撓基材保持它的形狀。

[0090]有些具體實施例有關於一種方法，其係包含：使多個晶粒附著至一基材，包覆成型該等附著晶粒，形成數個金屬焊點及佈線於該模造化合物上，以及使該等多個晶粒中之至少一晶粒連接至該等成形金屬焊點及佈線。

[0091]其他具體實施例包括：形成該等金屬焊點及佈線的步驟包含使用微影技術。

[0092]在其他具體實施例中，形成該等金屬焊點及佈線的步驟包含：施加金屬於一帶圖案鈍化層上面，以及背面研磨該金屬層。連接步驟包括：使用在位於各個晶粒上之一焊點與位於該模造化合物上之一成形金屬焊點之間的一焊線連接。連接步驟包括：使各自在至少一晶粒中的一矽穿孔連接至一成形金屬焊點。使一附加晶粒附著於在該模造化合物上之數個成形金屬焊點上面。

[0093]有些具體實施例有關於一種包裝物，其係包含：一第一晶粒，在該第一晶粒上面的一第一模造化合物層，在該第一模造化合物層上面的一配線層，在該配線層上面且電氣耦合至該配線層的一第二晶粒，以及在該第二晶粒上面的一第二模造化合物層。

[0094]在其他具體實施例中，該第一晶粒電氣耦合至該配線層。該第一晶粒通過在該第一晶粒中由該第一晶粒之正面延伸至在該第一晶粒內之電路的一矽穿孔來電氣耦合至該配線層。該第二晶粒通過形成於該第二晶粒之底部上

的數個配線墊(wiring pad)來電氣耦合至該配線層。

[0095]其他具體實施例包括：在該第一晶粒下面的一可撓基材。

[0096]在其他具體實施例中，該可撓基材導熱且熱耦合至該第一晶粒。

[0097]其他具體實施例包括：使該配線層耦合至該可撓基材的一穿模通孔。

[0098]在其他具體實施例中，該可撓基材包含一再分布層且電氣耦合至該第一晶粒。該再分布層用數條焊線耦合至該第一晶粒。該第二晶粒不在該第一晶粒上面且該第二晶粒側向偏離該第一晶粒。

[0099]其他具體實施例包含：在該第一模造化合物上面的一電接觸區，其耦合至該配線層以使該第二晶粒連接至一外部裝置。

[0100]其他具體實施例包含：在該第一模造化合物層上面的一可撓插入物，以及其中該配線層係形成於該可撓插入物上面。

[0101]其他具體實施例包含：在該配線層上面的一第三晶粒，以及其中該第二晶粒與該第三晶粒係用該配線層耦合。

[0102]在其他具體實施例中，該配線層包含電氣連接至該第二晶粒的金屬焊點。

[0103]有些具體實施例有關於一種電子計算系統，其係包含：一電源供應器，一顯示器，以及一半導體計算裝置

包裝物，其具有一第一晶粒、在該第一晶粒上面的一第一模造化合物層、在該第一模造化合物層上面的一配線層、在該配線層上面且電氣耦合至該配線層的一第二晶粒、以及在該第二晶粒上面的一第二模造化合物層。

[0104]有些具體實施例有關於一種方法，其係包含：使多個晶粒附著至一基材，用一導熱模造化合物包覆成型該等附著晶粒及該基材，以及沉積一導熱層作為在該模造化合物上面的一散熱器。

[0105]在其他具體實施例中，該模造化合物填充導熱材料以從該等晶粒傳導熱至該散熱器。該散熱器由一導熱材料形成，例如銅或鋁。

[0106]其他具體實施例包括：在沉積之前形成穿過該模造化合物的一導熱通孔以使該散熱器連接至該基材。

[0107]在其他具體實施例中，該基材包含一接地平面，以及該通孔耦合至該基材之該接地平面。

[0108]有些具體實施例有關於一種包裝物，其係包含：一基材，在該基材上且連接至該基材的一晶粒，在該晶粒及該基材上面的一導熱模造化合物，以及在該模造化合物上面的一散熱器。

[0109]在其他具體實施例中，該模造化合物填充導熱材料。該散熱器由一導熱材料形成，例如銅或鋁。

[0110]其他具體實施例包括：穿過該模造化合物以使該散熱器連接至該基材的一導熱通孔。

[0111]在其他具體實施例中，該基材包含一接地平面，

以及該散熱器耦合至該基材之該接地平面。

[0112]其他具體實施例包括：熱耦合至該散熱器的多個散熱鰭片。

[0113]在其他具體實施例中，該模造化合物包含允許該包裝物彎曲的多個切槽。

[0114]有些具體實施例有關於一種電子計算系統，其係包含：一電源供應器，一顯示器，以及一半導體計算裝置包裝物，其具有一基材，在該基材上且連接至該基材的一晶粒，在該晶粒及該基材上面的一導熱模造化合物，以及在該模造化合物上面的一散熱器。

【符號說明】

2...系統電路板/主機板

4...處理器

6...通訊包裝物/通訊晶片

8...揮發性記憶體/DRAM

9...非揮發性記憶體/ROM

10...大容量儲存裝置/大容量記憶體

12...圖形處理器

14...晶片組

16...天線

18...顯示器/觸控顯示器

20...觸控螢幕控制器

22...電池

24...功率放大器/AMP

- 26...全球定位系統裝置/GPS
- 28...羅盤
- 30...揚聲器
- 32...相機
- 100...可撓或可滾捲包裝物/計算裝置
- 101...可撓或可滾捲系統級包裝物(SiP)
- 102...薄膜熱分布層或散熱器
- 103...臨時載體
- 104...第一晶粒
- 106...晶粒堆疊
- 108...可撓插入物
- 110、112...可撓基材/封裝膠層
- 114、116...矽裝置
- 118...連接線
- 120、122...外部連接物
- 138...垂直通道
- 140...通孔
- 142...嵌入再分布金屬層
- 146...電介質材料
- 148...焊點
- 150...電接觸點/表面焊點
- 152...切槽
- 302...包裝基材
- 304...封裝膠

- 306...第二層模造化合物
- 310...處理器
- 312...電源控制器
- 314...記憶體
- 316...MEM/感測器
- 318...晶片組或共處理器
- 320...無線電
- 322...焊球或打線接合
- 324...金屬焊點及繞線
- 602...基材
- 604...接地平面
- 606、607...矽裝置
- 608...第一層模造化合物
- 610...頂部晶粒
- 612...高導熱模造化合物第二薄層
- 614...焊線或雷射鑽成通孔
- 616...金屬層/散熱器層/附加導熱層
- 802...基材
- 804...接地平面
- 806、808...晶粒
- 810...下模造化合物層
- 812...銅層或任何其他適當導熱層
- 816...第二層模造化合物

申請專利範圍

1. 一種方法，其包含下列步驟：

於一可撓基材中嵌入多個矽晶粒；

於該等嵌入的晶粒上面形成一可撓插入物層；

在該可撓插入物層對面於該基材上面形成一薄膜

熱分布層；

使得具有該等晶粒及該插入物之該基材成形；以及
固化該成形的基材。

2. 一種包裝，其包含：

嵌入於一可撓基材中的多個矽晶粒；

在該等嵌入晶粒上面的一可撓插入物層；

在該可撓插入物層對面於該基材上面的一薄膜熱

分布層，

該可撓基材與該等晶粒及該插入物一起成形為一
彎曲形狀且經固化使得該可撓基材保持它的形狀。

3. 如請求項 2 所述之包裝，其中該可撓插入物包含用以攜
載該金屬層的一彈性體。

4. 如請求項 2 所述之包裝，其中該可撓插入物包含多個交
替的金屬層及介電層。

5. 如請求項 2 所述之包裝，其中該薄膜熱分布層包含一銅
基複合物。

6. 如請求項 2 所述之包裝，其更包含在該可撓插入物對面
於該第二基材上的一薄膜熱分布層。

7. 一種電子計算系統，其包含：

一電源供應器；

一顯示器；以及

一半導體計算裝置包裝，其具有嵌入一可撓基材中的多個矽晶粒、在該等嵌入晶粒上面的一可撓插入物層、以及在該可撓插入物層對面於該基材上面的一薄膜熱分布層，該可撓基材與該等晶粒及該插入物一起成形為一彎曲形狀且經固化使得該可撓基材保持其形狀。

8. 一種方法，其包含下列步驟：

將多個晶粒附著至一基材；

包覆成型該等附著的晶粒；

形成數個金屬焊點以及於該模造化合物上佈線；以及

使該等多個晶粒中之至少一晶粒連接至該等成形的金屬焊點及佈線。

9. 一種包裝，其包含：

一第一晶粒；

在該第一晶粒上面的一第一模造化合物層；

在該第一模造化合物層上面的一配線層；

在該配線層上面且電氣耦合至該配線層的一第二晶粒；以及

在該第二晶粒上面的一第二模造化合物層。

10. 如請求項 9 所述之包裝，其中該第一晶粒透過在該第一晶粒中從該第一晶粒之頂面延伸至在該第一晶粒內之

電路的一矽穿孔來電氣耦合至該配線層，以及該第二晶粒透過形成於該第二晶粒之底部上的數個配線墊來電氣耦合至該配線層。

11. 如請求項 9 所述之包裝，其更包含在該第一晶粒下面的一可撓基材，其中該可撓基材導熱且熱耦合至該第一晶粒。
12. 如請求項 9 所述之包裝，其中該第二晶粒不在該第一晶粒上面，且該第二晶粒側向偏離該第一晶粒。
13. 如請求項 9 所述之包裝，其更包含在該第一模造化合物上面的一電接觸區，其耦合至該配線層以使該第二晶粒連接至一外部裝置。
14. 一種電子計算系統，其包含：
 一電源供應器；
 一顯示器；以及
 一半導體計算裝置包裝，其具有一第一晶粒、在該第一晶粒上面的一第一模造化合物層、在該第一模造化合物層上面的一配線層、在該配線層上面且電氣耦合至該配線層的一第二晶粒、以及在該第二晶粒上面的一第二模造化合物層。
15. 一種方法，其包含下列步驟：
 將多個晶粒附著至一基材；
 用一導熱模造化合物包覆成型該等附著晶粒及該基材；以及
 沉積一導熱層作為在該模造化合物上面的一散熱

器。

16. 一種包裝，其包含：

一基材；

在該基材上且連接至該基材的一晶粒；

在該晶粒及該基材上面的一導熱模造化合物；以及

在該模造化合物上面的一散熱器。

17. 如請求項 16 所述之包裝物，其中該模造化合物係填充有導熱材料。

18. 如請求項 16 所述之包裝物，其中該散熱器由例如銅或鋁的一導熱材料所形成。

19. 如請求項 16 所述之包裝物，其更包含穿過該模造物以使該散熱器連接至該基材的一導熱通孔。

20. 一種電子計算系統，其包含：

一電源供應器；

一顯示器；以及

一半導體計算裝置包裝，其具有一基材、在該基材上且連接至該基材的一晶粒、在該晶粒及該基材上面的一導熱模造化合物、以及在該模造化合物上面的一散熱器。

第二晶粒。

圖式

1/9

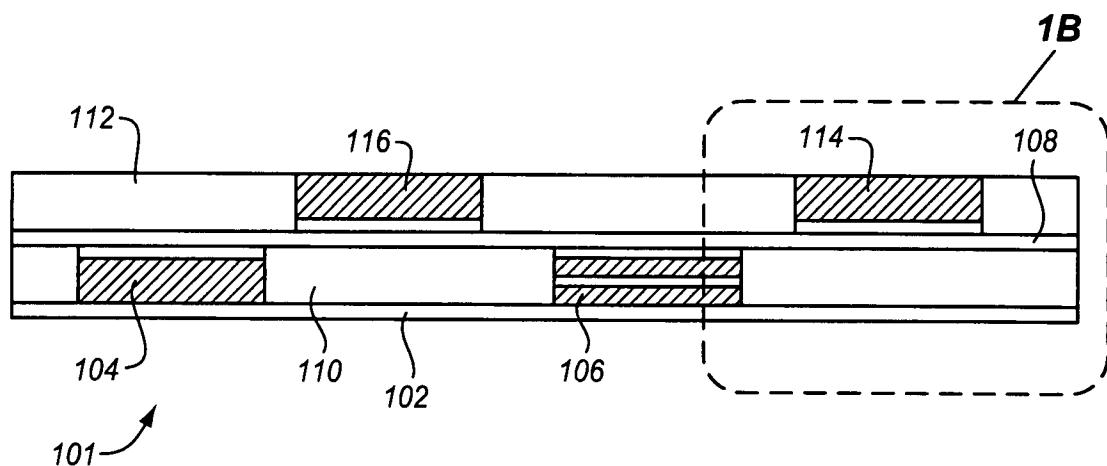


圖1A

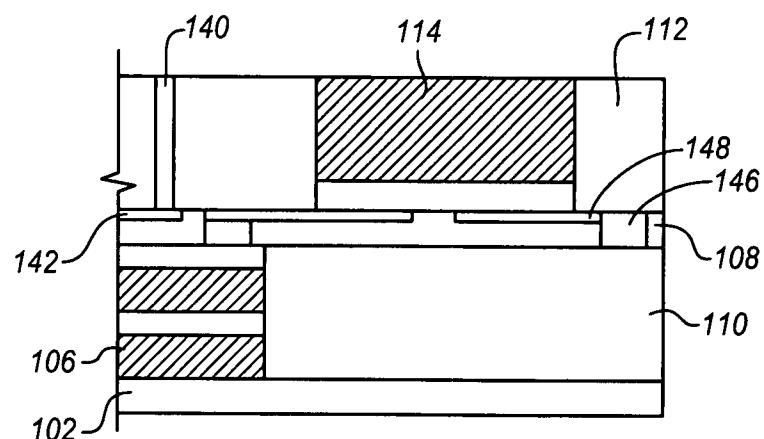


圖1B

2/9

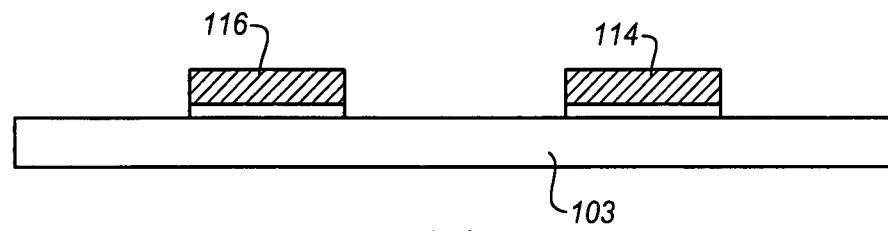


圖2A

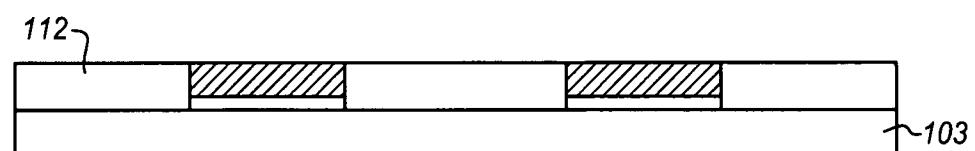


圖2B

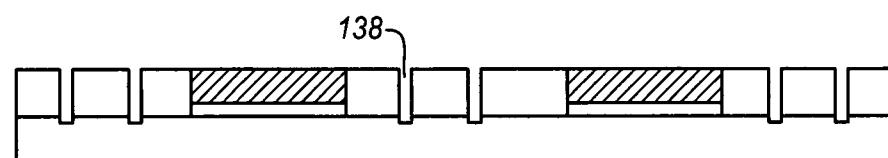


圖2C

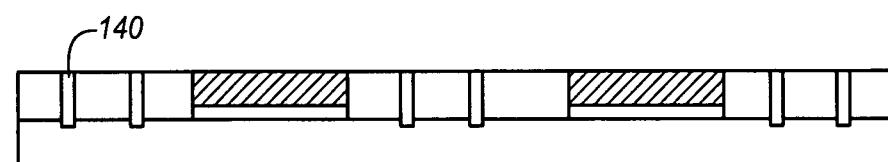


圖2D



圖2E

3/9

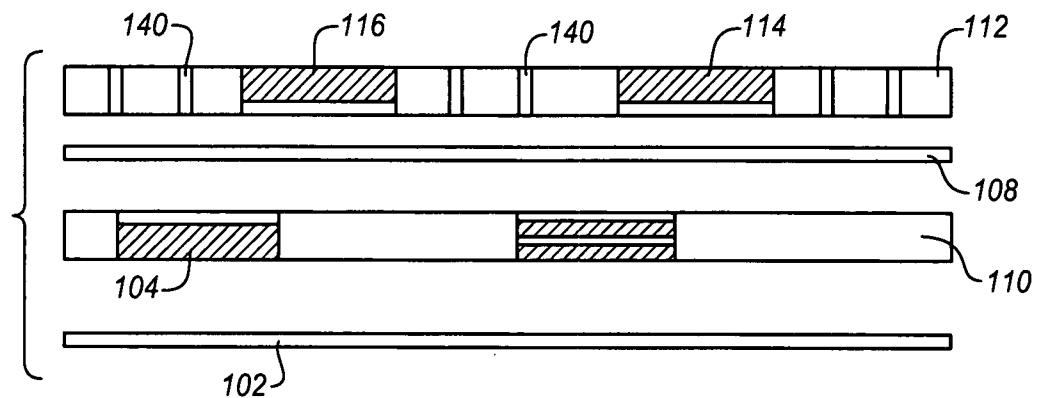


圖2F

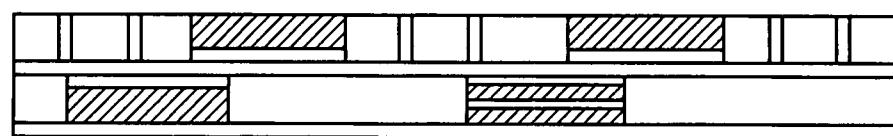


圖2G

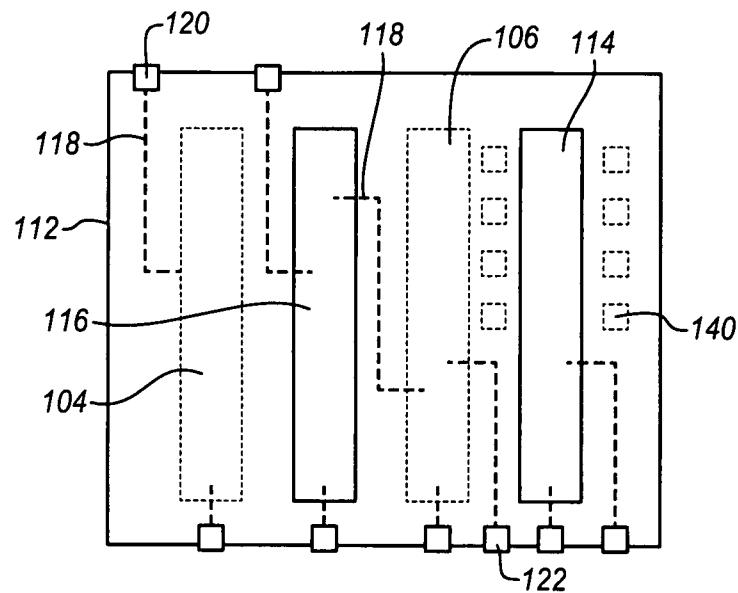


圖2H

4/9

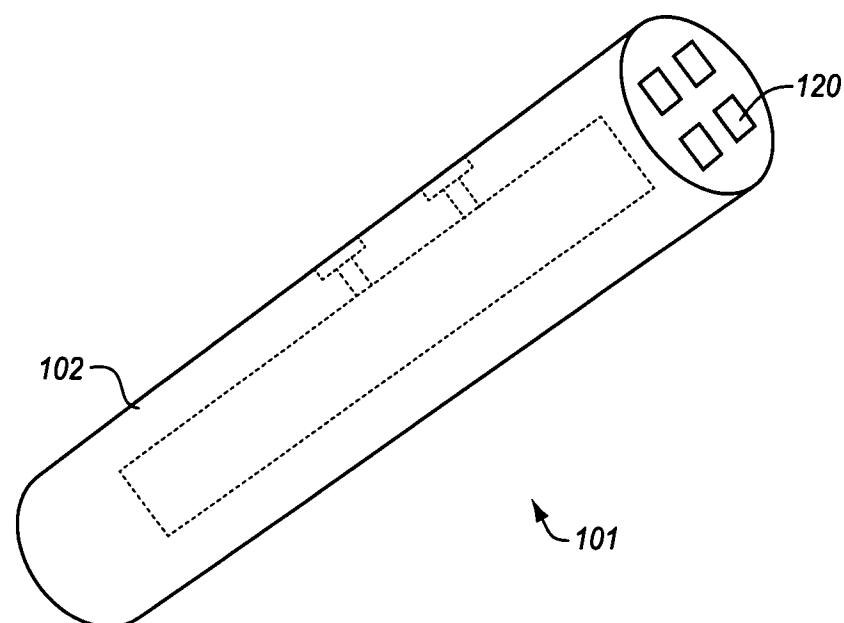


圖2I

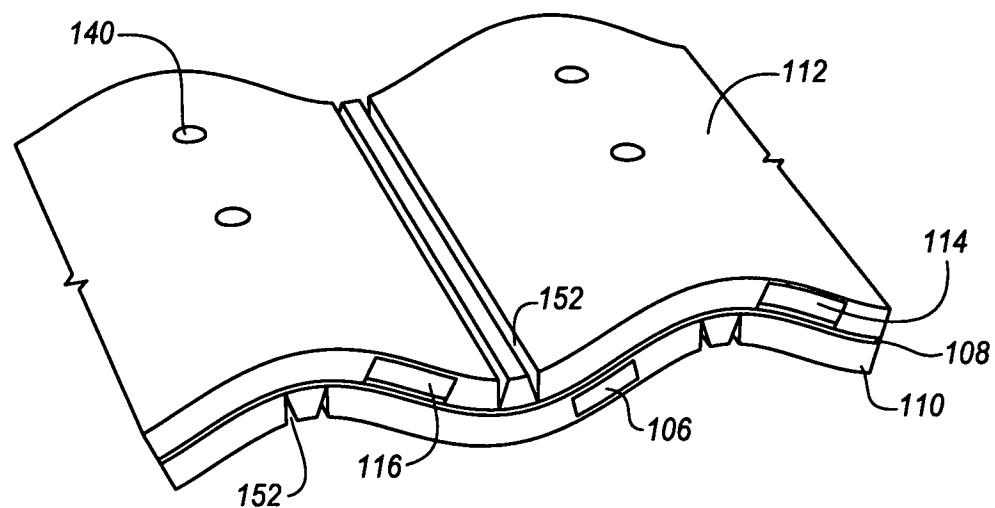


圖2J

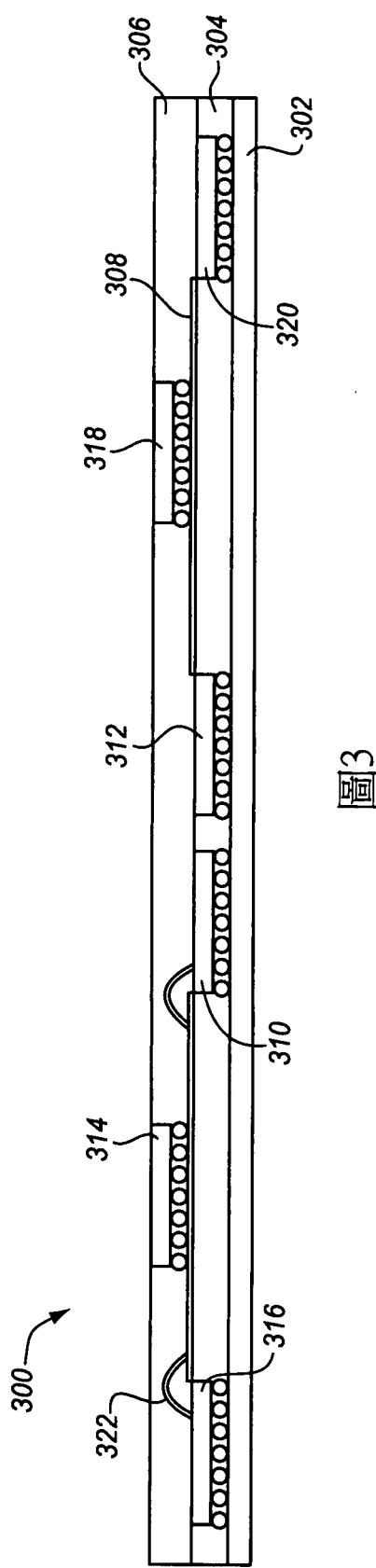


圖3

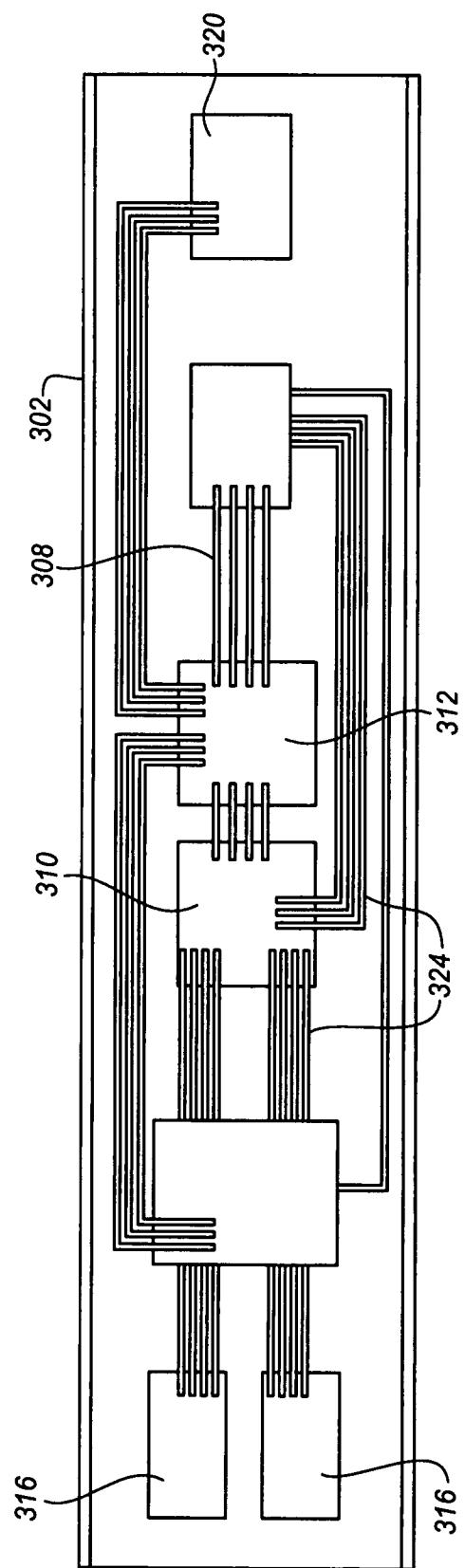


圖4

201622081

6/9

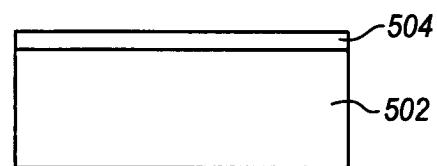


圖5A

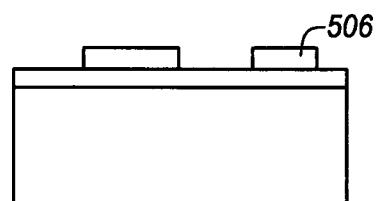


圖5B

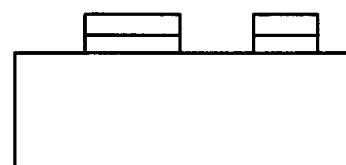


圖5C

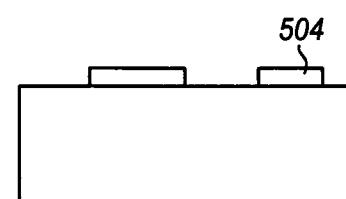


圖5D

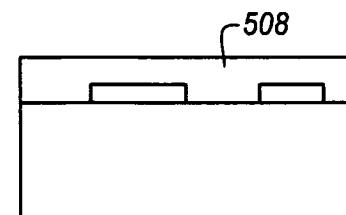


圖5E

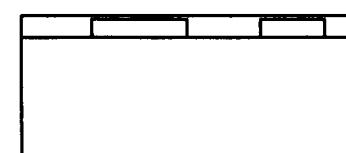


圖5F

201622081

7/9

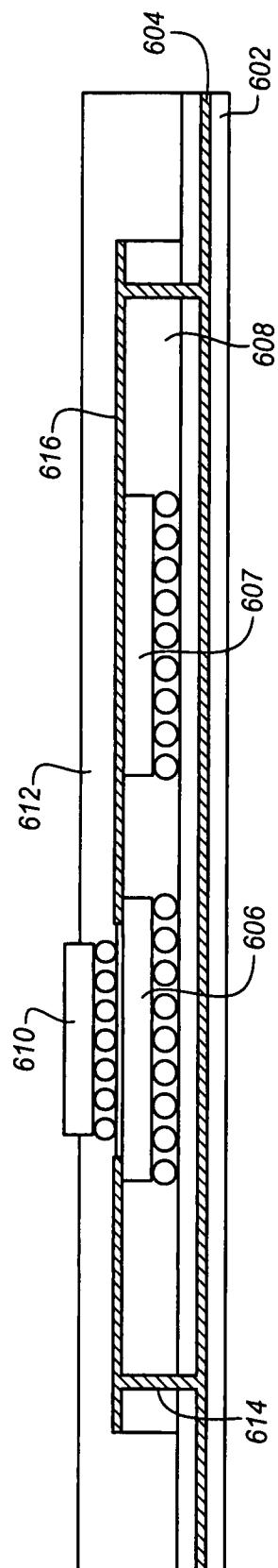


圖6

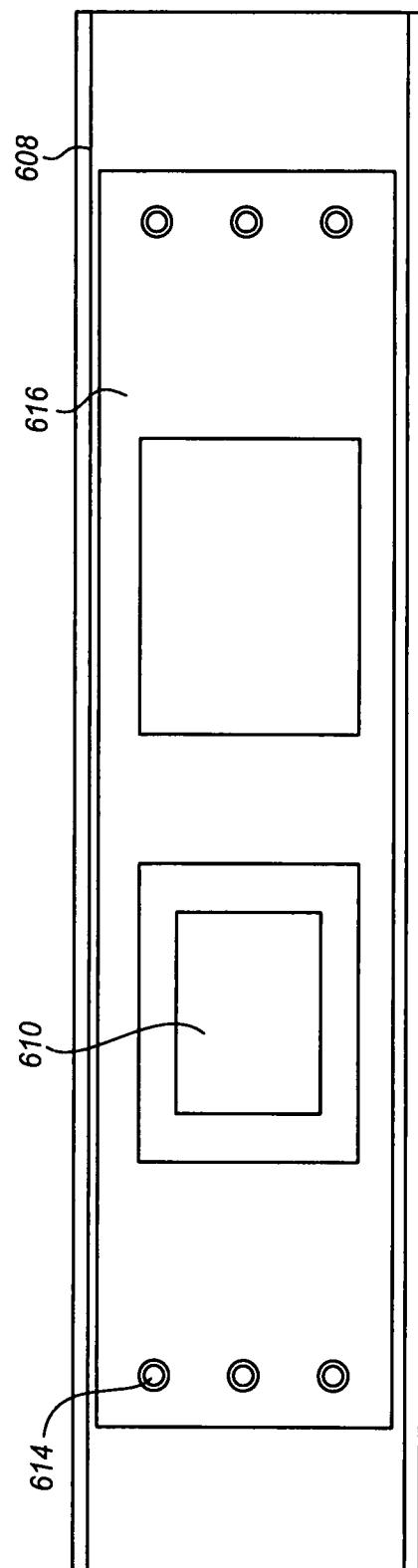


圖7

201622081

8/9

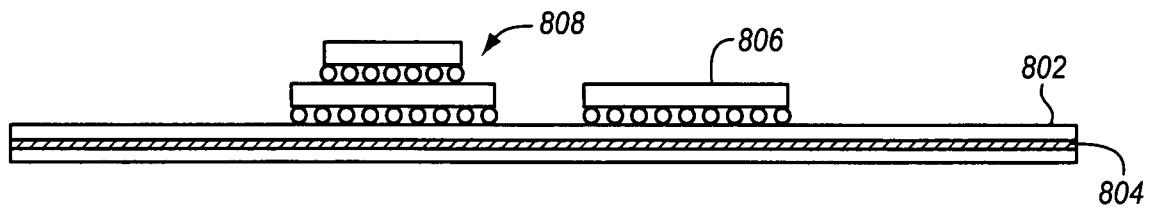


圖8A

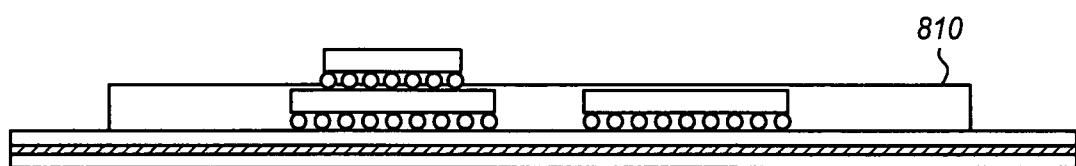


圖8B

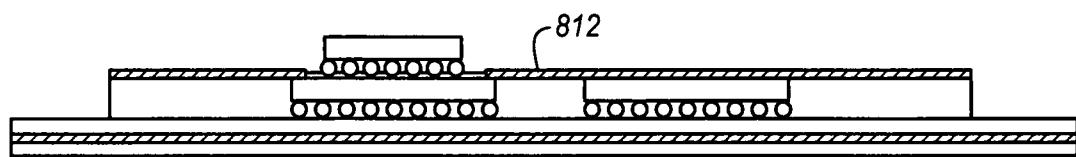


圖8C

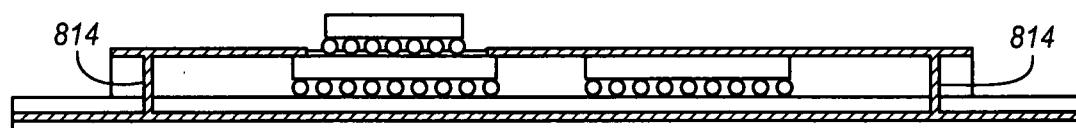


圖8D

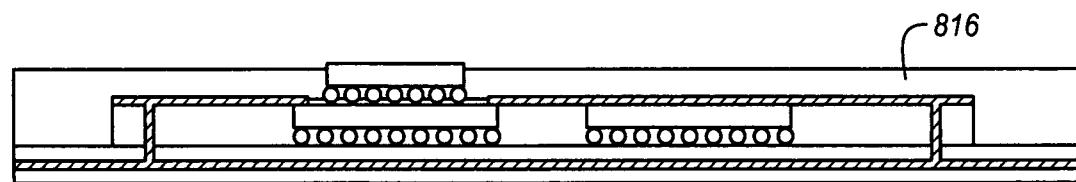


圖8E

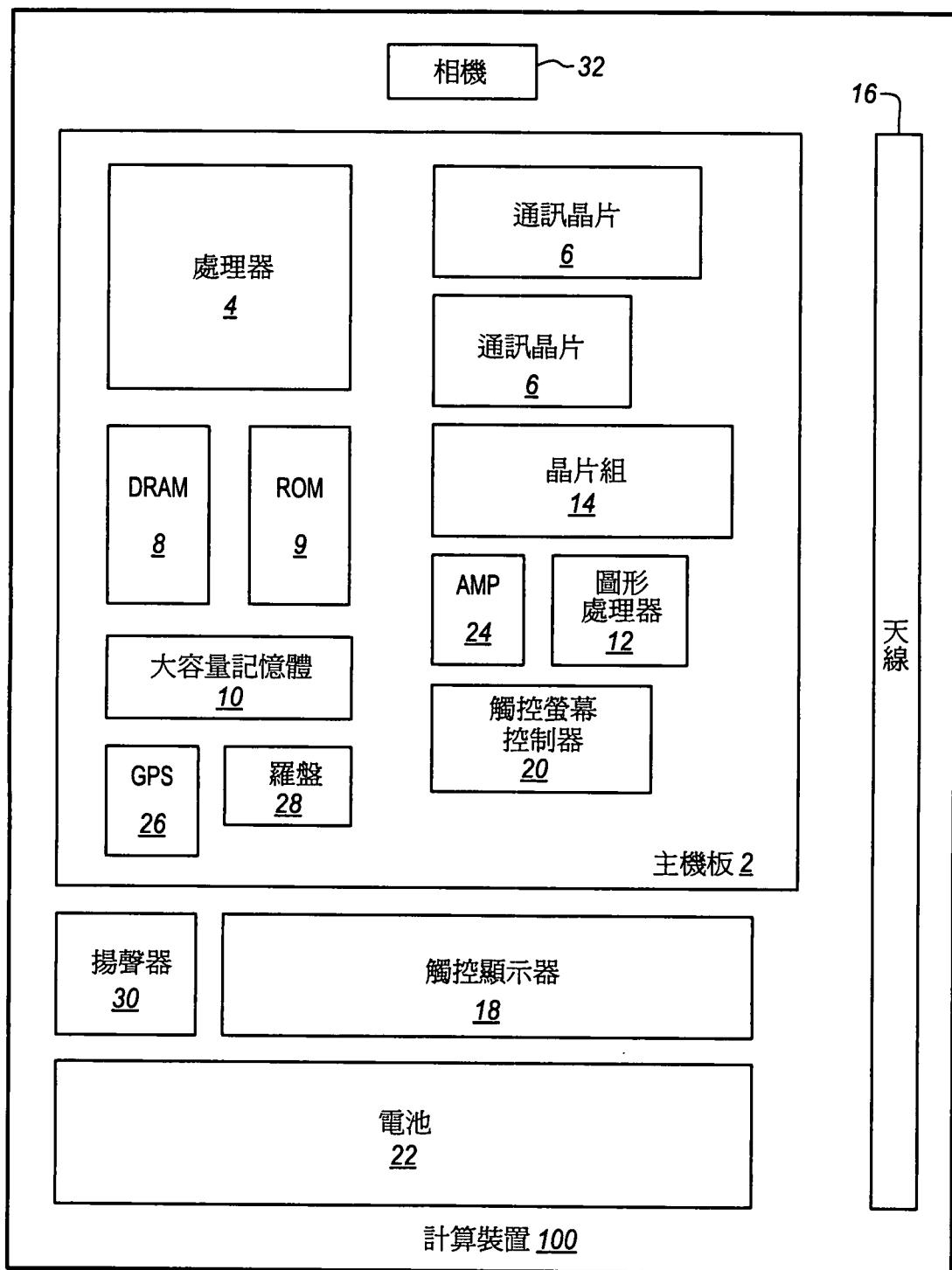


圖9