【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成17年6月23日(2005.6.23)

【公表番号】特表2002-524889(P2002-524889A)
【公表日】平成14年8月6日(2002.8.6)
【出願番号】特願2000-554162(P2000-554162)
【国際特許分類第７版】
　Ｈ０４Ｑ　11/04
【ＦＩ】
　Ｈ０４Ｑ　11/04　　Ｚ

【手続補正書】
【提出日】平成15年9月11日(2003.9.11)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
　複数のスイッチノードを備えた通信ネットワークであって、該スイッチノードの各々が、該通信ネットワークと加入者回線その他の交換システムとの間の接続のための複数のポートを有する回線カード(112)と、スイッチ(100)と、前記回線カードからの交換データを前記スイッチへ送るための入力バス(340)と、前記スイッチからの交換データを前記回線カードへ送るための出力バス(342)と、前記複数のスイッチノード間で交換遠隔通信データを伝送するよう該複数のスイッチノードの相互接続を行う内部ネットワークとを備えている、通信ネットワークであって、
　外部リソースへの接続を行うリソースインタフェイスカード(108)を備えた少なくとも１つのノードを備えており、該リソースインタフェイスカードが、
　A)　前記出力バス(328)を介して同一ノード上の回線カードへデータを送信し、及び該回線カードから前記入力バスを介してデータを受信する手段と、
　B)　前記入力バス(326)及び前記スイッチを介して他のノード上の回線カードへデータ(326)を送信し、及び該回線カードから前記スイッチ及び前記出力バスを介してデータ(324)を受信する手段と、
　C)　入力情報をその処理のために前記ポートから外部リソース(330)へと送る第１のスイッチ手段と、
　D)　処理された情報を外部リソース(332)から入力バス又は出力バスを介して要求側ポートへと返す第２のスイッチ手段と、
　E)　前記ポートからの入力データを格納する第１のメモリ(314)及び前記外部リソースからのデータを格納する第２のメモリ(316)と、
　F)　メモリアドレスを格納する少なくとも１つのテーブル(320)と、
　G)　前記メモリから前記外部リソースへ情報を送信するためのリソースバス(334)と、
　H)　前記テーブル(302)からアドレスを選択して該アドレスにより識別されるメモリロケーションにあるデータを読み出す手段と
を備えている、通信ネットワーク。
【請求項２】
　前記リソースインタフェイスカードが、
　A)　該リソースインタフェイスカード上の構成要素の全体的な制御を提供すると共にシステムバスを介して前記スイッチとの通信を行う処理手段(302)と、

B) 該リソースインタフェイスカードと前記スイッチとの間における前記入力バス及び前記出力バス上の通信の同期をとるタイミング及び制御回路(308)と、
C) 各メモリロケーションに接続されて該メモリロケーションのアドレス指定を行うタイムスロットカウンタ(318)と
を更に備えている、請求項１に記載の通信ネットワーク。
【請求項３】
前記入力バス及び前記出力バスが、前記ポートに割り当てられたそれらバスにおけるタイムスロットで時分割多重化され、それらバスに接続された前記リソースインタフェイスカードが、
A) 前記スイッチを通過することなく前記入力バス及び前記出力バスを直接介してタイムスロットベースで同一ノード上のポートと通信を行う手段と、
B) 各パスで複数のタイムスロットを利用して、前記ノードに接続された前記ポートと前記外部リソースとの間で双方向にデータを送信する手段と、
を備えている、請求項２に記載の通信ネットワーク。
【請求項４】
前記ポートからの入力データを送信する手段が、
A) 同一ノード上または他のノード上のポートからデータを受信して該データを前記メモリに格納する手段と、
B) 送信接続テーブルからメモリアドレスを取得する手段と、
C) 該メモリアドレスにより識別されるメモリロケーションにあるデータをその処理のために前記リソースバスを介して外部リソースへ送信する手段と、
D) 前記スイッチ内に配設されて何れのタイムスロットがデータ(302)を有しているかを内部ホストへ知らせる手段と、
E) 前記内部ホストと、外部リソースの監視制御を実行する外部ホストとの間の通信を行う手段(118)と、
F) 前記外部ホスト内に配設されて要求されたタスクの実行のために前記外部リソースへデータを送信する手段と
を備えている、請求項３に記載の通信ネットワーク。
【請求項５】
処理されたデータを受信する手段が、
A) 前記ノードに接続された外部リソースから処理されたデータを受信して該データをリソースインタフェイスユニットのメモリ(312)に格納する手段と、
B) 受信テーブル(329)からメモリアドレスを取得する手段と、
C) 該メモリアドレスにより識別されるメモリロケーションにあるデータを、受信側ポートが同一ノード又は他のノードの何れにあるかに応じて前記入力バス又は前記出力バスへタイムスロットベースで送信する手段(326,328)と
を備えている、請求項４に記載の通信ネットワーク。
【請求項６】
スイッチノードと加入者回線その他の交換システムとの間の接続のための複数のポートを有する回線カード(112)と、１つのポートから別のポートへとデータの交換を行うスイッチ(100)と、前記回線カードからの交換データを前記スイッチへ送るための入力バス(340)と、前記スイッチからの交換データを前記回線カードへ送るための出力バス(342)とを備えたスイッチノードであって、
該ノードを外部リソース(336)へ接続するリソースインタフェイスカード(108)を備えており、該リソースインタフェイスカードが
a) 前記出力バスを介して同一ノード(328)上の回線カードへデータを送信し、及び該回線カードから入力バスを介してデータ(322)を受信する手段と、
b) 前記入力バス及び前記スイッチを介して他のノード(326)上の回線カードへデータを送信し、及び該回線カード(324)から前記スイッチ及び前記出力バスを介してデータを受信する手段と、

c) 入力情報をその処理(330)のために前記ポートから外部リソースへと送る第１のスイッチ手段と、
d) 処理された情報を外部リソース(332)から入力又は出力バスを介して要求側ポートへと返す第２のスイッチ手段と、
e) 前記ポートからの入力データを格納する第１のメモリ(314)及び前記外部リソースからのデータを格納する第２のメモリ(316)と、
f) メモリアドレスを格納する少なくとも１つのテーブル(320)と、
g) 前記メモリから前記外部リソースへ情報を送信するためのリソースバス(334)と、
h) 前記テーブルからアドレスを選択して該アドレスにより識別されるメモリロケーションにあるデータを読み出す手段(302)と
を備えている、スイッチノード。
【請求項７】
前記リソースインタフェイスカードが、
A) 該リソースインタフェイスカード上の構成要素の全体的な制御を提供すると共にシステムバスを介して前記スイッチとの通信を行う処理手段(302)と、
B) 該リソースインタフェイスカードと前記スイッチとの間における前記入力バス及び前記出力バス上の通信の同期をとるタイミング及び制御回路(308)と、
C) 各メモリロケーションに接続されて該メモリロケーションのアドレス指定を行うタイムスロットカウンタと
を更に備えている、請求項６に記載のスイッチノード。
【請求項８】
前記入力バス及び前記出力バスが、前記ポートに割り当てられたそれらバスにおけるタイムスロットで時分割多重化されるスイッチノードであって、それらバスに接続された前記リソースインタフェイスカードが、
A) 前記スイッチを通過することなく前記入力バス及び前記出力バスを直接介してタイムスロットベースで同一ノード上のポートと通信を行う手段と、
B) 各バスで複数のタイムスロットを利用して、前記ノードに接続された前記ポートと前記外部リソースとの間で双方向にデータを送信する手段と、
を備えている、請求項７に記載のスイッチノード。
【請求項９】
スイッチノードと外部リソースとの間でデータ交換を行うための方法であって、前記スイッチノードが、該スイッチノードと加入者回線その他の交換システムとの間の接続のための複数のポートを有する回線カードと、１つのポートから別のポートへとデータの交換を行うスイッチと、前記回線カードからの交換データを前記スイッチへ送るための入力バスと、前記スイッチからの交換データを前記回線カードへ送るための出力バスと、前記ノードを外部リソースへ接続するリソースインタフェイスカードとを備えたものであり、該方法が、
A) 入力バス又は出力バスの何れかにおいてリソースインタフェイスカード内のデータを受信し、
B) 該データを１つのメモリロケーションに格納し、
C) 送信テーブルから１つのメモリアドレスを選択し、
D) 該選択されたメモリアドレスにより識別されるデータを、その処理のために、リソースインタフェイスカードに接続されたリソースインタフェイスバスを介して外部へ送信し、
E) 該外部リソースからの前記リソースインタフェイスカードへデータを返して該データを受信メモリロケーションに格納し、
F) 受信テーブルからメモリアドレスを読み出し、
G) 入力バス又は出力バス上に読み出された前記メモリアドレスにおけるデータを該何れかのバスのタイムスロットが割り当てられたポートへ送る、
という各ステップを有する、スイッチノードと外部リソースとの間でデータ交換を行うた

めの方法。
【請求項１０】
前記送信ステップが、
A) どのタイムスロットがデータを有しているかを内部ホストに知らせ、
B) 内部ホストと、外部リソースの監視制御を実行する外部ホストとの間で通信を行い、
C) 要求されたタスクを実行するために外部ホストにより外部リソースへデータを送信する、
という各ステップを更に有する、請求項９に記載の方法。