

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012年2月9日(09.02.2012)

PCT

(10) 国際公開番号
WO 2012/018023 A1

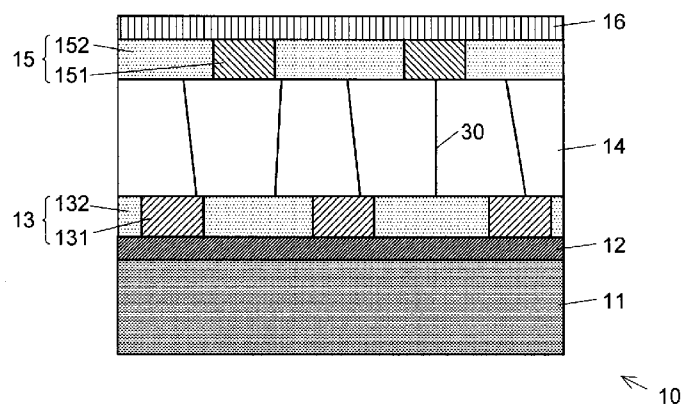
- (51) 国際特許分類:
H01L 31/04 (2006.01) H01L 33/34 (2010.01)
H01L 33/16 (2010.01)
- (21) 国際出願番号: PCT/JP2011/067697
- (22) 国際出願日: 2011年8月2日(02.08.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-173508 2010年8月2日(02.08.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人大阪大学 (OSAKA UNIVERSITY) [JP/JP]; 〒5650871 大阪府吹田市山田丘1番1号 Osaka (JP). 株式会社イー・エム・ディー (EMD Corporation) [JP/JP]; 〒6018355 京都府京都市南区吉祥院石原堂ノ後町36番地 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 節原 裕一 (SETSUHARA, Yuichi) [JP/JP]; 〒5650871 大阪府吹田市山田丘1番1号 国立大学法人大阪大学内 Osaka (JP). 江部 明憲 (EBE, Akinori) [JP/JP]; 〒6018355 京都府京都市南区吉祥院石原堂ノ後町36番地 株式会社イー・エム・ディー内 Kyoto (JP).
- (74) 代理人: 特許業務法人京都国際特許事務所 (KYOTO INTERNATIONAL PATENT LAW OFFICE); 〒6008091 京都府京都市下京区東洞院通四条下ル元恵王子町37番地 豊元四条烏丸ビル Kyoto (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: THIN-FILM SOLAR CELL AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 薄膜太陽電池及び半導体デバイス

[図1]



(57) Abstract: Provided is a thin-film solar cell using a semiconductor thin film having a columnar structure, the thin-film solar cell capable of suppressing a leak current. This thin-film solar cell (10) has a structure in which an n-type a-Si region (131) and a p-type a-Si region (151) are disposed with a predetermined distance spaced therebetween on a plane parallel to respective layers so as not to overlap each other with a μ c-Si layer (14) sandwiched therebetween. Consequently, a layer (a first insulating layer (132) and a second insulating layer (152)) produced from SiOx that is an insulating member is disposed at one or both ends of a crystal grain boundary (30) formed between columnar crystallites in the μ c-Si layer (14), thereby making it possible to prevent an electric current from being short-circuited via the crystal grain boundary (30) between the n-type a-Si layer (131) and the p-type a-Si layer (151).

(57) 要約:

[続葉有]

WO 2012/018023 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, 添付公開書類:
NE, SN, TD, TG).

— 国際調査報告 (条約第 21 条(3))

柱状構造を有する半導体薄膜を用いた薄膜太陽電池において、リーク電流を抑制することができる薄膜太陽電池を提供する。本発明に係る薄膜太陽電池 10 では、n 型 a-Si 領域 131 と p 型 a-Si 領域 151 とが、 $\mu\text{c-Si}$ 層 14 を挟んで互いに重なり合わないよう、各層に平行な平面において所定の距離をおいて配置される構造を有している。これにより、 $\mu\text{c-Si}$ 層 14 内で柱状晶間に形成される結晶粒界 30 の一方もしくは両方の端部に絶縁部材である SiO_x から成る層 (第 1 絶縁層 132 及び第 2 絶縁層 152) が配置されるため、n 型 a-Si 層 131 と p 型 a-Si 層 151 との間で結晶粒界 30 を介して電流が短絡することを防ぐことができる。

明 細 書

発明の名称： 薄膜太陽電池及び半導体デバイス

技術分野

[0001] 本発明は、薄膜太陽電池及び該薄膜太陽電池と同じ構造を有する半導体デバイスに関する。

背景技術

[0002] 近年、温暖化等の環境問題の観点から、二酸化炭素を排出しないクリーンなエネルギー源として太陽電池が注目されている。太陽電池には様々な種類・形態のものがあるが、光エネルギーを電力に変換する光電変換効率の高い太陽電池として、高純度のシリコン単結晶を用いた単結晶シリコン太陽電池がよく知られている。

[0003] 単結晶シリコン太陽電池では、p型ドーパントをドーブしたp層とn型ドーパントをドーブしたn層とが互いに接するpn接合と呼ばれる構造が一般的に用いられる。また、p層とn層にはそれぞれ電極が取り付けられている。

[0004] p型半導体とn型半導体を接合した場合、n型半導体側の電子は、電子密度の低いp型半導体領域に拡散し、同様に正孔についてはその逆が生じる。こうしたキャリアの移動は熱平衡状態が保たれるまで続き、その結果、pn接合界面付近ではn領域中の電子が不足して正に帯電した空間電荷が現れ、p側ではその逆に負に帯電した空間電荷が生じて、接合前のフェルミ準位の差に相当するエネルギーの電位障壁が誘起される。その電位差はpn接合の拡散電位と呼ばれ、拡散電位の存在する領域はpからnへの遷移領域と呼ばれる。この遷移領域のキャリア密度はバルクよりも少ないため、空乏層とも呼ばれる。空乏層に入射した光のエネルギーにより空乏層でキャリアが生成されると、拡散電位により形成される電界によって電子がn層に、正孔がp層に移動する。これらの光励起キャリアが両層に取り付けられた電極により外部に取り出されることで、太陽電池として動作する。このように、pn接合では空乏層が発電層（光電変換層）として働くことになる。

- [0005] 単結晶シリコン太陽電池は上記のように光電変換効率に優れている。しかしながら、半導体基板として高純度シリコン単結晶を用いるため、生産コストが高くなってしまいう問題がある。また、シリコン単結晶の基板はインゴットをスライスして製造されるため、薄膜化・大面積化が容易でない。
- [0006] 薄膜化や大面積化、低コスト化といった諸問題を解決する太陽電池として、アモルファス（非晶質）シリコン太陽電池が実用化されている。アモルファスシリコン太陽電池では、pn接合における空乏層に相当する層を予め設けたpin接合と呼ばれる構造が一般的に用いられる。このpin接合では、p層とn層の間に挟まれたノンドープの真性半導体層（i層）が発電層として機能する。
- [0007] アモルファスシリコン太陽電池は、光電変換効率は単結晶シリコン太陽電池に比べて低いものの、化学的気相成長法（CVD法）などを用いて製造することができるため、薄膜化・大面積化が容易である。また、原料の使用量を削減でき、低コストで製造することができるといった利点もある。しかしながら、アモルファスシリコン太陽電池は太陽光スペクトルに対する光吸収特性が狭く、さらに光の入射によって光電変換効率が低下する（Stabler-Wronski効果）という光劣化の問題があるため、長期間に亘って安定した電力を供給することが困難であった。
- [0008] これらの光吸収特性や光劣化といった問題を解決するため、近年ではナノメートルからマイクロメートルサイズのシリコン微結晶で構成された薄膜をi層に用いた微結晶シリコン太陽電池が開発されている。微結晶シリコンはアモルファスシリコンと同様にプラズマCVD法を用いて製造することができるため、薄膜化や大面積化、低コスト化が容易であると共に、構成成分が結晶質であるため、上記の光吸収特性や光劣化の問題を改善することができる。さらに、光励起キャリアの移動度がアモルファスシリコンに比べて大きいという特長も有している。

先行技術文献

非特許文献

[0009] 非特許文献1：“アモルファスシリコン／薄膜結晶シリコン積層型太陽電池”，[online]，三洋電機株式会社，[平成21年12月14日検索]，インターネット<URL: http://sanyo.com/technical_review/jp/no75/pdf/7504.pdf>

発明の概要

発明が解決しようとする課題

- [0010] これらの特長を有しているにも関わらず、現在製造されている微結晶シリコン太陽電池の光電変換効率はアモルファスシリコン太陽電池と同程度に過ぎない。微結晶シリコン太陽電池の光電変換効率が低い要因は幾つか考えられるが、その一つとして、微結晶シリコン薄膜内に形成される結晶粒界においてリーク電流が発生することが挙げられる（非特許文献1）。
- [0011] 例えばpin接合の太陽電池では、光励起キャリアを効率良く移動させるために、発電層であるi層のp層側の面とn層側の面の間に電荷分離を効率良く行うのに十分な電位差が生じることが重要となる。従って、i層はその電位差を維持するための膜抵抗を有する必要がある。
- [0012] しかしながら、微結晶シリコン薄膜では製膜の過程で、結晶粒子が膜成長方向に柱状に成長し、その結果、これらの柱状晶の間に同じ方向に延びる結晶粒界が形成される。このような柱状晶が多数並んだ構造（以下、「柱状構造」とする）では柱状晶間の結晶粒界において電流のリークが生じやすく、膜成長方向の電位差を維持することが困難となるため、光電変換効率が低下してしまう可能性がある。
- [0013] 本発明が解決しようとする課題は、柱状構造を有する薄膜太陽電池において、リーク電流を抑制することができる薄膜太陽電池を提供することである。また、同様の結晶構造を有する発光ダイオード等の半導体デバイスに対して、リーク電流による性能低下を抑制することができる半導体デバイスを提供することである。

課題を解決するための手段

- [0014] 上記課題を解決するために成された本発明に係る薄膜太陽電池は、
第1電極層、第1半導体層、真性半導体層、第2半導体層、第2電極層が

順に積層された構造を有する薄膜太陽電池において、

前記第1半導体層が、面内方向に互いに離間して形成された複数のn型半導体領域と、これらのn型半導体領域の間に形成された第1絶縁体領域と、から成り、

前記真性半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、

前記第2半導体層が、面内方向に互いに離間して形成された複数のp型半導体領域と、これらのp型半導体領域の間に形成された第2絶縁体領域と、から成り、

各層に平行な平面上に前記p型半導体領域及び前記n型半導体領域を射影した際、一つのp型半導体領域と該p型半導体領域に最近接のn型半導体領域との間の距離が、前記真性半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特徴とする。

[0015] なお、本発明における柱状晶とは、下層から上層までを貫く単一の結晶粒子のことである。このため、隣接する柱状晶間において上層と下層を繋ぐように結晶粒界が形成される。また、本発明における2つの領域間の「距離」とは、その射影平面内での2つの領域の間の長さが最小となる値のことである。

[0016] また、上記課題を解決するために成された本発明に係る半導体デバイスは、

第1電極層、第1半導体層、中間半導体層、第2半導体層、第2電極層が順に積層された構造を有する半導体デバイスにおいて、

前記第1半導体層が、面内方向に互いに離間して形成された複数のn型半導体領域と、これらのn型半導体領域の間に形成された第1絶縁体領域と、から成り、

前記中間半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、

前記第2半導体層が、面内方向に互いに離間して形成された複数のp型半導体領域と、これらのp型半導体領域の間に形成された第2絶縁体領域と、から

成り、

各層に平行な平面上に前記p型半導体領域及び前記n型半導体領域を射影した際、一つのp型半導体領域と該p型半導体領域に最近接のn型半導体領域との間の距離が、前記中間半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特徴とする。

発明の効果

[0017] 本発明に係る薄膜太陽電池は、第1半導体層と第2半導体層の一部に絶縁体領域を設け、真性半導体層の柱状晶の間に形成される膜成長方向に延びる結晶粒界の一方もしくは両方の端部において、該絶縁体領域が配置される構造としている。これにより、膜成長方向の結晶粒界で電流がリークすることを防ぐことができるため、真性半導体層の第1半導体層側の面と第2半導体層側の面の間の電位差を維持することができ、薄膜太陽電池の光電変換効率を高めることが可能となる。

[0018] また、本発明に係る薄膜太陽電池の構造は、柱状構造の半導体層を備える他の半導体デバイスにも用いることができる。例えば、フォトダイオードは太陽電池と構造や機能が同じであるため、本発明の構造の薄膜太陽電池はフォトダイオードにそのまま適用することができる。レーザダイオードや発光ダイオードなどの半導体光デバイスにおいても、太陽電池との違いは、光を電気に変換するか、電気を光に変換するかの機能面での差だけであって、構造自体は太陽電池と同じである。従って、本発明の構造の半導体デバイスは太陽電池以外の用途にも好適に用いることができ、半導体デバイスの機能向上に貢献することができる。

図面の簡単な説明

[0019] [図1]本発明に係る薄膜太陽電池の第1実施例の構造を示した概略縦断面図。
[図2]第1実施例の薄膜太陽電池のp型半導体領域とn型半導体領域を、各層に平行な平面に射影した際の位置関係を示した模式図。
[図3]第1実施例の薄膜太陽電池の製造手順を示した概略断面図。

[図4]本発明に係る薄膜太陽電池の第2実施例の構造を示した概略縦断面図。

[図5]従来の薄膜太陽電池の構造を示した概略縦断面図。

[図6]微結晶シリコン薄膜の断面TEM像。

[図7]従来のpin接合の薄膜太陽電池の動作を示した模式図。

[図8]結晶粒界を有する薄膜の膜成長方向と面内方向の抵抗率を測定するために使用した半導体デバイスの概略縦断面図。

[図9]結晶粒界を有する薄膜における測定位置の変化と膜成長方向及び面内方向の体積抵抗率の変化の関係を示したグラフ(a)、及び薄膜上の測定位置を示した概略図(b)。

発明を実施するための形態

[0020] まず、従来のpin接合型の薄膜太陽電池について、図5～7を用いて概略的に説明する。

図5はpin接合型の薄膜太陽電池の一般的な構造を示す概略縦断面図である。この薄膜太陽電池20は、基板21上に金属電極層22、n型アモルファスシリコン(a-Si)層23、微結晶シリコン(μ c-Si)層24、p型a-Si層25、透明電極層26が順に積層された構造を有している。この構造の薄膜太陽電池では、n型a-Si層23及びp型a-Si層25がそれぞれn層及びp層に対応し、 μ c-Si層24がi層に対応する。

[0021] 図5の薄膜太陽電池20は、例えばプラズマCVD法により製造することができる。そのため、高純度のシリコン単結晶(c-Si)を用いるc-Si太陽電池よりも低コストで製造することができ、かつ大面積化や薄膜化を容易に行うことができる。また発電層として μ c-Siを用いているため、a-Si太陽電池で問題となっていた光劣化を抑制することができる。

[0022] しかしながら、 μ c-Siには柱状構造に由来する結晶粒界が形成されるという問題がある。図6の μ c-Si薄膜の断面TEM像には、 μ c-Siに結晶粒界(図中の白い筋)が形成され、膜成長方向に延びていることが示されている。薄膜太陽電池20の構造では、この結晶粒界30においてリーク電流が流れることにより性能が低下する。これを図7を用いて説明する。

[0023] 図7に示すように、pin構造の薄膜太陽電池20では、光の入射によってi層である $\mu\text{c-Si}$ 層24において光励起キャリア（電子正孔対）31が生成される。この光励起キャリア31のうち、電子31Aはn型a-Si層23に、正孔31Bはp型a-Si層25に、 $\mu\text{c-Si}$ 層24のp型a-Si層23側の面とn型a-Si層25側の面の間の電位差（電圧）により形成された電界によって移動する。このとき $\mu\text{c-Si}$ 層24にかかる電圧が低ければ、電荷（電子と正孔）が十分に分離されず、再結合してしまい、光電変換効率が低下する。

[0024] 従って、 $\mu\text{c-Si}$ 層24にかかる電圧は高ければ高い方が良い。しかしながら、 $\mu\text{c-Si}$ 層24には、図6に示すように膜成長方向に延びる結晶粒界30が形成されているため、電圧が高くなると、電流の流れる方向32とは逆方向に、結晶粒界30を通じてリーク電流（逆方向飽和電流）33が流れてしまう。これにより、 $\mu\text{c-Si}$ などの微結晶半導体をi層に用いた薄膜太陽電池ではあまり電圧が高くならず、電荷分離が十分に行われないため、光電変換効率が低下するものと考えられる。

[0025] 光励起キャリアを効率良く移動させるには、発電層である $\mu\text{c-Si}$ 層24のn型a-Si層23側の面とp型a-Si層25側の面の間に十分な電位差を得る必要があり、そのためには $\mu\text{c-Si}$ 層24が高い膜抵抗を有する必要がある。上記したように $\mu\text{c-Si}$ 層24の膜抵抗の低下が結晶粒界30により生じるとすると、膜成長方向に電圧を印加した場合と面内方向に電圧を印加した場合とでは、 $\mu\text{c-Si}$ 層24の抵抗率が異なると本願発明者は予測した。

[0026] この予測を実証するため、本願発明者は以下に示す実験を行った。

まず、膜成長方向の抵抗率を測定するために、図8(a)に示す構造の半導体デバイスを作成した。この半導体デバイスは、厚さ4インチのガラス基板50上に、下部電極として厚さ200nmのタングステン膜51をスパッタリング法にて形成した後、基板温度を300℃にしてプラズマCVD法により厚さ2 μm の $\mu\text{c-Si}$ （微結晶シリコン）膜52を形成した。 $\mu\text{c-Si}$ 膜52上には、上部電極として直径1mm、厚さ500nmのアルミニウム膜53を蒸着マスクを用いながら真空蒸着法により形成した。そして、タングステン膜51とアルミニウム膜53

との間に直流電圧を印加して、 $\mu\text{c-Si}$ 膜52の膜成長方向の抵抗を測定した。この測定値と $\mu\text{c-Si}$ 膜の厚さ $2\mu\text{m}$ との積により、膜成長方向の体積抵抗率を算出した。

[0027] また、面内方向の抵抗率の測定には、図8(b)に示す構造の半導体デバイスを使用した。この半導体デバイスは、厚さ4インチのガラス基板50上に、基板温度を 300°C にしてプラズマCVD法により厚さ $2\mu\text{m}$ の $\mu\text{c-Si}$ 膜52を形成した。そして、四端子法により $\mu\text{c-Si}$ 膜52の表面抵抗率を測定し、この表面抵抗率の測定値と $\mu\text{c-Si}$ 膜の厚さ $2\mu\text{m}$ との積により面内方向の体積抵抗率を算出した。

[0028] 膜成長（面直）方向の体積抵抗率と面内方向の体積抵抗率の測定結果を図9(a)に示す。この図から、膜成長方向と面内方向とでは体積抵抗率が3桁近くも異なっていることが分かる。なお、図9(a)の横軸は $\mu\text{c-Si}$ 膜52上の面内での測定位置を示しており、或る点を基準にしてその計測位置を 0mm とし、そこから測定位置を図9(b)に示すようにA方向に変化させた場合とそれと直交するB方向に変化させた場合のものである。

[0029] これらの実験結果を基に、本願発明者は、従来の薄膜太陽電池に対してp層とn層の構造を変えることにより、上記の問題を解決する方法を見出した。以下、本発明に係る薄膜太陽電池について説明を行う。

実施例 1

[0030] 本発明に係る薄膜太陽電池の第1実施例の概略縦断面図を図1に示す。

本実施例の薄膜太陽電池10は、基板11上に金属電極層（第1電極層）12、第1半導体層13、 $\mu\text{c-Si}$ 層（真性半導体層）14、第2半導体層15、透明電極（TCO）層（第2電極層）16、が順に積層された構造を有している。ここで、第1半導体層13は、面内方向に互いに離間して形成された複数のn型a-Si領域（n型半導体領域）131と、これらのn型a-Si領域131の間に形成された SiO_x 領域（第1絶縁体領域）132から成る。また、第2半導体層15は、面内方向に互いに離間して形成された複数のp型a-Si領域（p型半導体領域）151と、これらのp型a-Si領域151の間に形成された SiO

x領域（第2絶縁体領域）152から成る。

[0031] 本実施例の薄膜太陽電池10では、n型a-Si領域131とp型a-Si領域151とが、 μ c-Si層14を挟んで互いに重なり合わないよう配置され、さらに図1に示すように、 μ c-Si層14に形成される結晶粒界30の一方もしくは両方の端部に絶縁部材である SiO_x から成る領域（第1絶縁体領域132及び第2絶縁体領域152）が配置される構造を有する。このような構造を採用することにより、n型a-Si領域131とp型a-Si領域151との間で電流の短絡が生じることを防ぐことができる。

[0032] しかしながら、結晶粒界30が μ c-Si層14のどこに形成されるかを事前に知ることは困難である。従って、実際に作製した μ c-Si薄膜について、基板面に射影した柱状晶の径（大きさ）の平均値（以下、「平均柱径」とする）を求め、これを基にn型a-Si領域131とp型a-Si領域151の位置を決定する。

[0033] μ c-Si層内の各柱状晶の平均柱径は、製膜条件を適宜変更することで制御することができる。ここで、ある製膜条件に対する μ c-Si層14内の平均柱径をRとし、各層に平行な平面P上に、n型a-Si領域131とp型a-Si領域151を射影した場合を考える。上記のように、n型a-Si領域131とp型a-Si領域151は μ c-Si層14を挟んで互いに重なり合わないよう配置されているため（図2(a)の上図）、平面P上に射影したn型a-Si領域131A及びp型a-Si領域151Aは、互いに離間した位置に存在する（図2(a)の下図）。この平面P上で最近接するn型a-Si領域131Aとp型a-Si領域151Aの距離Lが $L \geq R$ となるように、第1半導体層13内のn型a-Si領域131と第2半導体層15内のp型a-Si領域151がそれぞれ配置されていれば、 μ c-Si層14に形成される結晶粒界30の一方もしくは両方の端部に第1絶縁体領域132及び第2絶縁体領域152が配置される構造とすることができる。

[0034] なお、n型a-Si領域131及びp型a-Si領域151には、図2(a)の下図に示した帯状の他、図2(b)のように島状の形状（n型a-Si領域131B及びp型a-Si領域151B）のものも用いることができる。

[0035] 次に、プラズマCVD法を用いた薄膜太陽電池10の製造手順について、図3を参照して説明する。

まず、基板11上に、パーティション層（図示せず）と、第1電極層（金属薄膜）12と、n型a-Siのみから成る第1半導体層13と、を順に積層する（図3(a)及び(b)）。そして、第1半導体層13の上にレジストパターン40を形成し（図3(c)）、酸素含有プラズマによる酸化処理を施す。これにより、n型a-Si領域131及びSiO_x領域132が形成される（図3(d)）。その後、レジスト40を除去する（図3(e)）。

[0036] 次に、第1半導体層13の上に、 μ c-Si層14と、p型a-Siのみから成る第2半導体層15とを順に形成し（図3(f)及び(g)）、レジスト41と酸化処理により第2半導体層15内にp型a-Si領域151及びSiO_x領域152を形成する（図3(h)及び(i)）。その後、レジスト41を除去し（図3(j)）、透明電極（TCO）層16を形成する（図3(k)）。これにより、本実施例の薄膜太陽電池10が製造される。

実施例 2

[0037] 第1実施例に示したpn接合の薄膜太陽電池の構造は、pn接合の薄膜太陽電池に対しても応用することができる。図4に、第1実施例の構造の薄膜太陽電池をpn接合に応用した、第2実施例の薄膜太陽電池の概略縦断面図を示す。

[0038] 本実施例は、n型の μ c-Si層63とp型の μ c-Si層65とが互いに接するpn接合型の薄膜太陽電池であり、これらを挟持する2つの電極層に本発明の概念を用いている。すなわち、本実施例の第1電極層62は、面内方向に互いに離間して形成された複数の金属電極領域621と、これらの領域の間に形成された第1絶縁体領域622から成り、第2電極層66は、面内方向に互いに離間して形成された複数の透明電極領域661と、これらの領域の間に形成された第2絶縁体領域662とから成る。また、基板61に射影した面上で最近接する金属電極領域621と透明電極領域661の距離が、n型 μ c-Si層63及びp型 μ c-Si層65の平均柱径以上となるように配置する。

[0039] このような構造を採ることにより、pn接合の薄膜太陽電池であっても、第1実施例と同様の効果を奏することができる。

[0040] なお、各実施例に示した薄膜太陽電池の構造は、フォトダイオードや発光ダイオードなど、他の半導体デバイスにも応用することができる。例えば、発光ダイオードでは、基板上に下部電極、n型クラッド層、活性層（中間半導体層）、p型クラッド層、上部電極が順に積層された構造を有している。従来、活性層には例えばInGaN等の単結晶が用いられていたが、太陽電池と同様に単結晶半導体では高コスト且つ大面積化が困難であるため、近年では微結晶半導体が単結晶半導体の代わりに用いられつつある。しかしながら、微結晶半導体を用いた場合でも、太陽電池と同様の問題が生じるため、n型クラッド層とp型クラッド層に上記の第1半導体層及び第2半導体層と同じ構造を用いることにより、発光ダイオードの発光効率を高めることができる。

[0041] また、上記各実施例では、柱状構造を有する層が微結晶半導体である場合を例に説明したが、本発明はこれに限定されない。例えば多結晶半導体のように結晶の粒径が大きくても、柱状構造を有する半導体であれば、上記各実施例と同様に本発明を適用することができる。

符号の説明

- [0042] 10、20…薄膜太陽電池
11、21…基板
13…第1半導体層
131、131A、131B…n型a-Si領域（n型半導体領域）
132…SiO_x領域（第1絶縁体領域）
14、24… μ c-Si層（真性半導体層）
15…第2半導体層
151、151A、151B…p型a-Si領域（p型半導体領域）
152…SiO_x領域（第2絶縁体領域）
16、26…透明電極層（第2電極層）
22…金属電極層

- 2 3 …n型a-Si層
- 2 5 …p型a-Si層
- 3 0 …結晶粒界
- 3 1 …光励起キャリア
- 3 1 A …電子
- 3 1 B …正孔
- 3 2 …電流の流れる方向
- 3 3 …リーク電流（逆方向飽和電流）の流れる方向
- 4 0、4 1 …レジスト（レジストパターン）
- 5 0 …ガラス基板
- 5 1 …タングステン膜
- 5 2 … μ c-Si膜
- 5 3 …アルミニウム膜
- 6 1 …基板
- 6 2 …第1電極層
- 6 2 1 …金属電極領域
- 6 2 2 …第1絶縁体領域
- 6 3 …n型 μ c-Si層
- 6 5 …p型 μ c-Si層
- 6 6 …第2電極層
- 6 6 1 …透明電極領域
- 6 6 2 …第2絶縁体領域

請求の範囲

- [請求項1] 第1電極層、第1半導体層、真性半導体層、第2半導体層、第2電極層が順に積層された構造を有する薄膜太陽電池において、
- 前記第1半導体層が、面内方向に互いに離間して形成された複数のn型半導体領域と、これらのn型半導体領域の間に形成された第1絶縁体領域と、から成り、
- 前記真性半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、
- 前記第2半導体層が、面内方向に互いに離間して形成された複数のp型半導体領域と、これらのp型半導体領域の間に形成された第2絶縁体領域と、から成り、
- 各層に平行な平面上に前記p型半導体領域及び前記n型半導体領域を射影した際、一つのp型半導体領域と該p型半導体領域に最近接のn型半導体領域との間の距離が、前記真性半導体層の柱状晶の前記平面上における径の平均値以上である
- ことを特徴とする薄膜太陽電池。
- [請求項2] 前記p型半導体領域及び／又はn型半導体領域が、アモルファス半導体から成ることを特徴とする請求項1に記載の薄膜太陽電池。
- [請求項3] 第1電極層、p型半導体層、n型半導体層、第2電極層が順に積層された構造を有する薄膜太陽電池において、
- 前記第1電極層が、面内方向に互いに離間して形成された複数の第1電極領域と、これらの第1電極領域の間に形成された第1絶縁体領域と、から成り、
- 前記p型半導体層及び前記n型半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、
- 前記第2電極層が、面内方向に互いに離間して形成された複数の第2電極領域と、これらの第2電極領域の間に形成された第2絶縁体領域と、から成り、

各層に平行な平面上に前記第 1 電極領域及び前記 2 電極領域を射影した際、一つの第 1 電極領域と該第 1 電極領域に最近接の第 2 電極領域との間の距離が、前記第 1 半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特徴とする薄膜太陽電池。

[請求項4]

第 1 電極層、第 1 半導体層、中間半導体層、第 2 半導体層、第 2 電極層が順に積層された構造を有する半導体デバイスにおいて、

前記第 1 半導体層が、面内方向に互いに離間して形成された複数の n 型半導体領域と、これらの n 型半導体領域の間に形成された第 1 絶縁体領域と、から成り、

前記中間半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、

前記第 2 半導体層が、面内方向に互いに離間して形成された複数の p 型半導体領域と、これらの p 型半導体領域の間に形成された第 2 絶縁体領域と、から成り、

各層に平行な平面上に前記 p 型半導体領域及び前記 n 型半導体領域を射影した際、一つの p 型半導体領域と該 p 型半導体領域に最近接の n 型半導体領域との間の距離が、前記中間半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特徴とする半導体デバイス。

[請求項5]

前記 p 型半導体領域及び／又は n 型半導体領域が、アモルファス半導体から成ることを特徴とする請求項 4 に記載の半導体デバイス。

[請求項6]

第 1 電極層、p 型半導体層、n 型半導体層、第 2 電極層が順に積層された構造を有する半導体デバイスにおいて、

前記第 1 電極層が、面内方向に互いに離間して形成された複数の第 1 電極領域と、これらの第 1 電極領域の間に形成された第 1 絶縁体領域と、から成り、

前記 p 型半導体層及び前記 n 型半導体層が、積層方向に延びる柱状晶

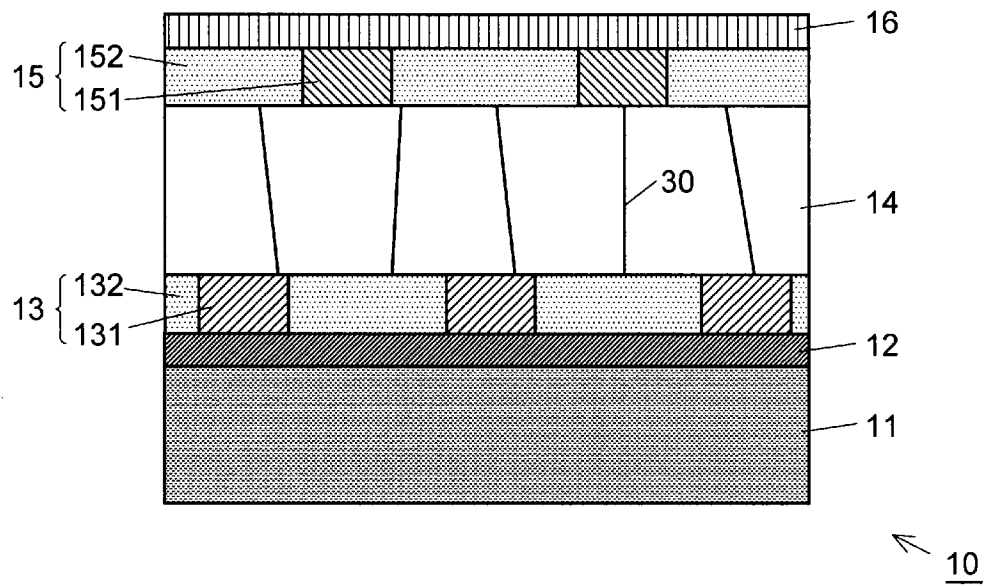
が並ぶ柱状構造を有し、

前記第 2 電極層が、面内方向に互いに離間して形成された複数の第 2 電極領域と、これらの第 2 電極領域の間に形成された第 2 絶縁体領域と、から成り、

各層に平行な平面上に前記第 1 電極領域及び前記第 2 電極領域を射影した際、一つの第 1 電極領域と該第 1 電極領域に最近接の第 2 電極領域との間の距離が、前記第 1 半導体層の柱状晶の前記平面上における径の平均値以上である

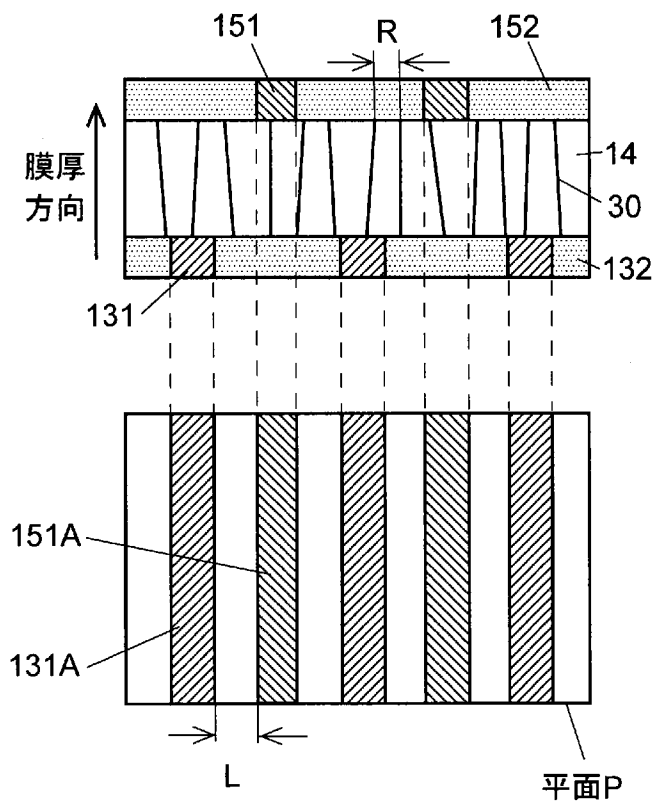
ことを特徴とする半導体デバイス。

[図1]

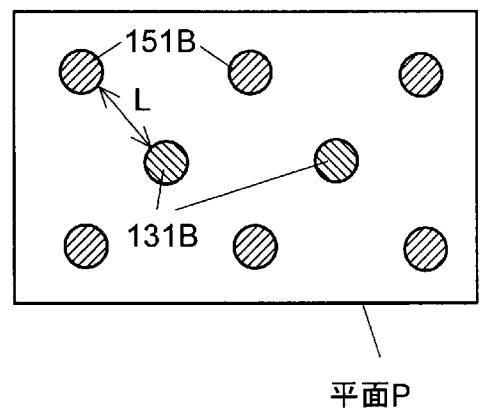


[図2]

(a)



(b)



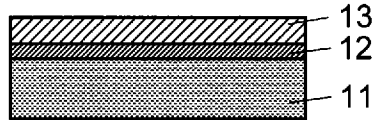
平面P

[図3]

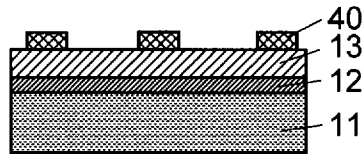
(a)



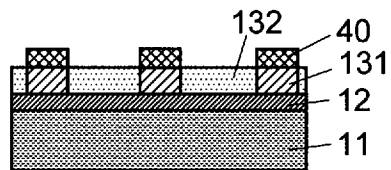
(b)



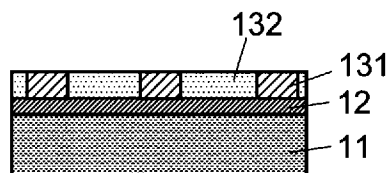
(c)



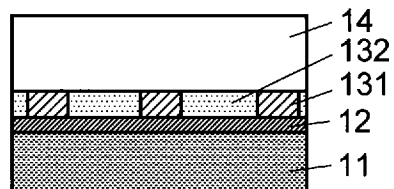
(d)



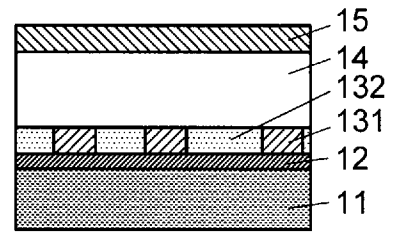
(e)



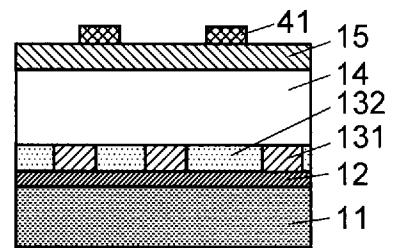
(f)



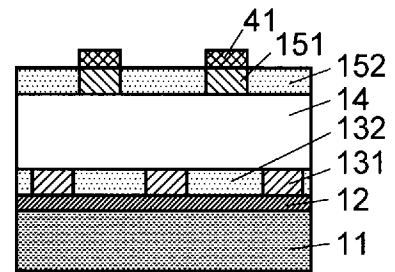
(g)



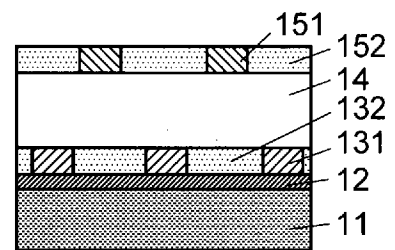
(h)



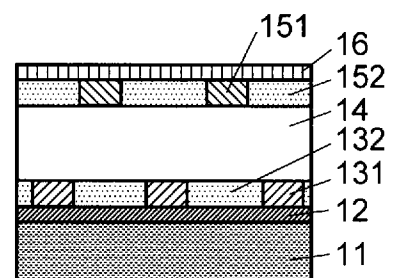
(i)



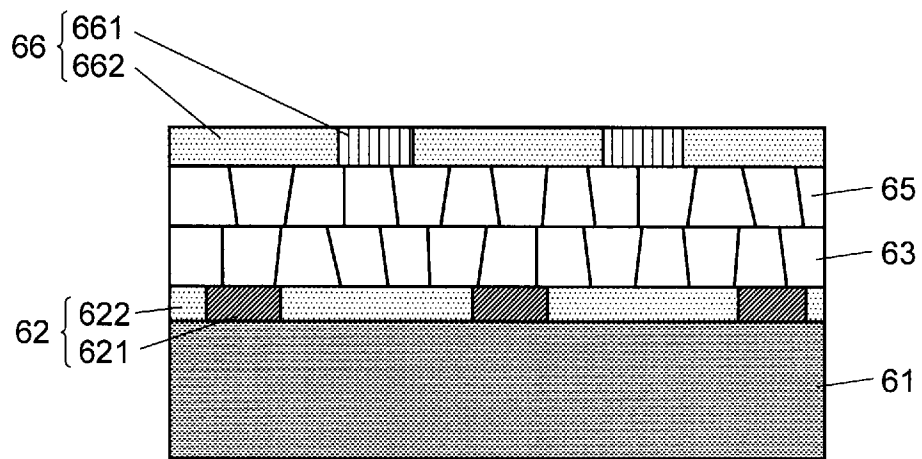
(j)



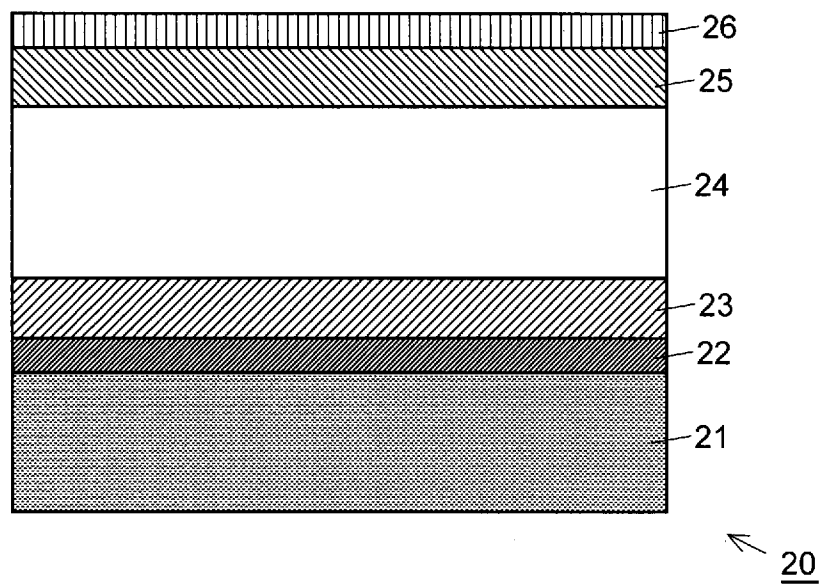
(k)



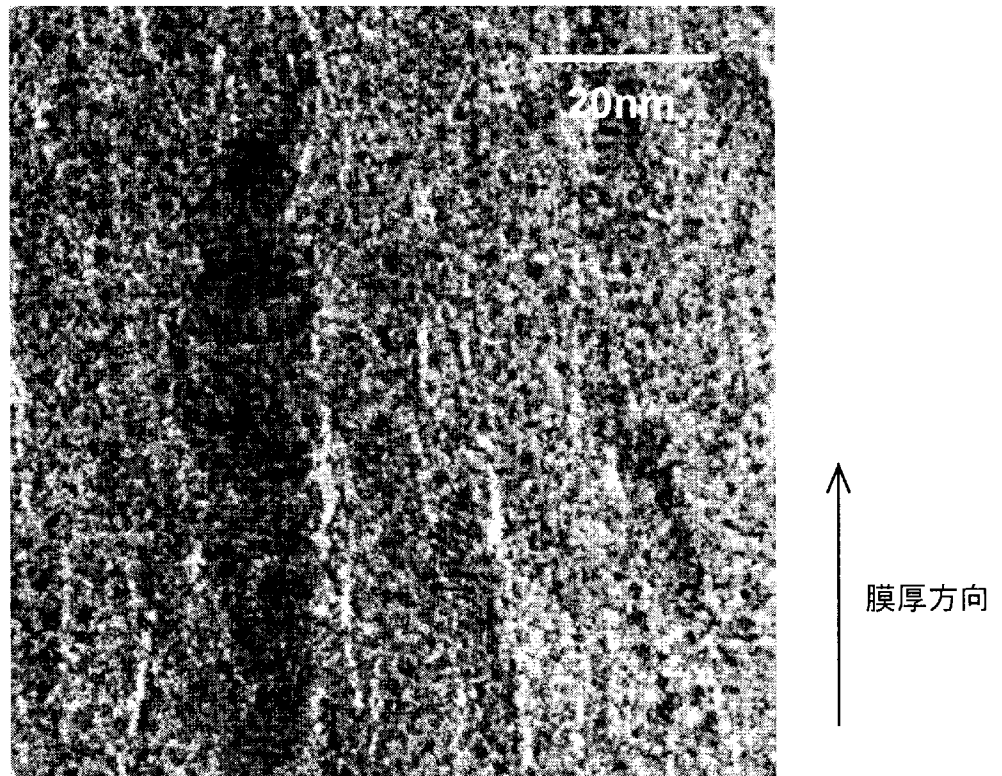
[図4]



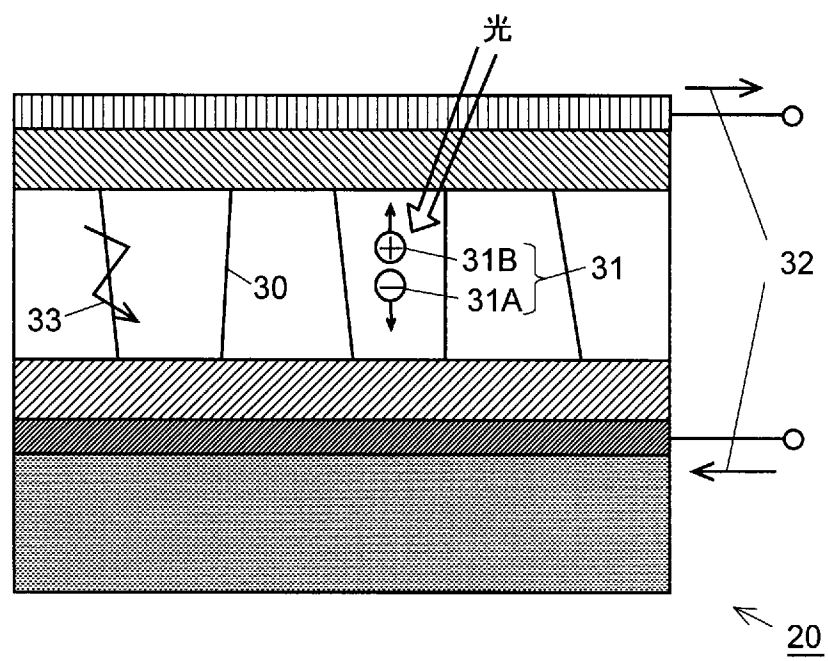
[図5]



[図6]

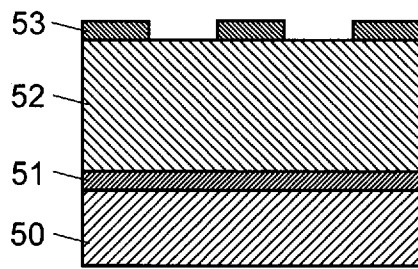


[図7]

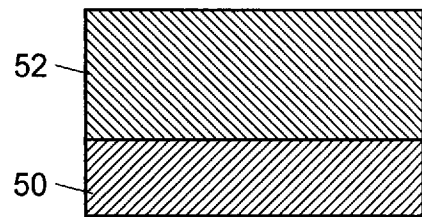


[図8]

(a)

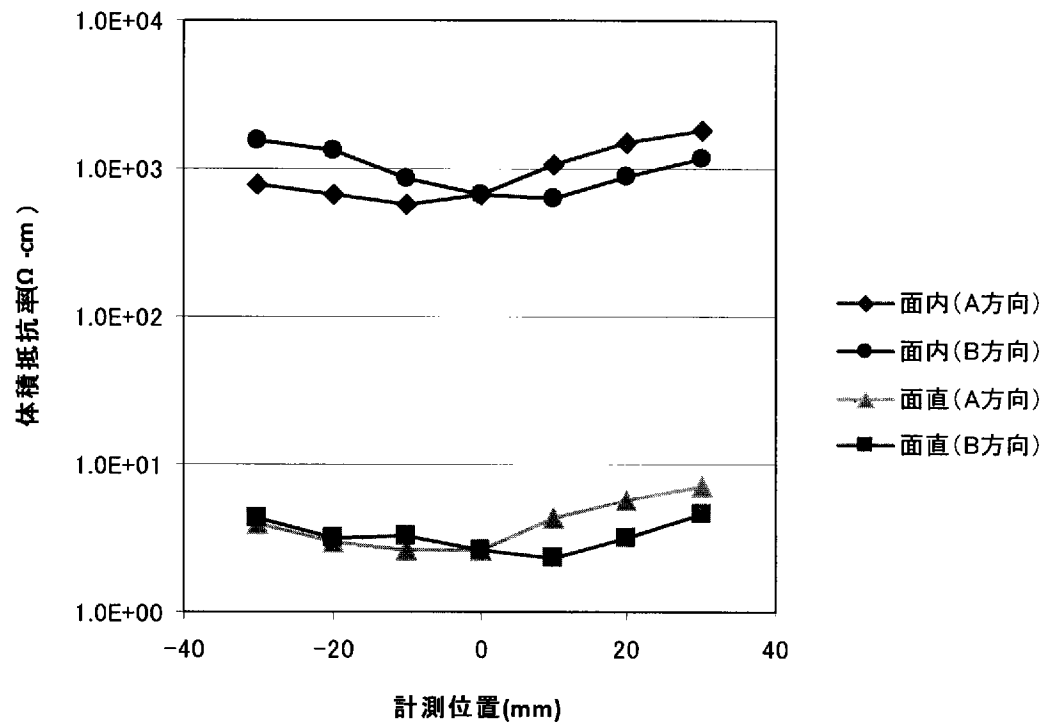


(b)

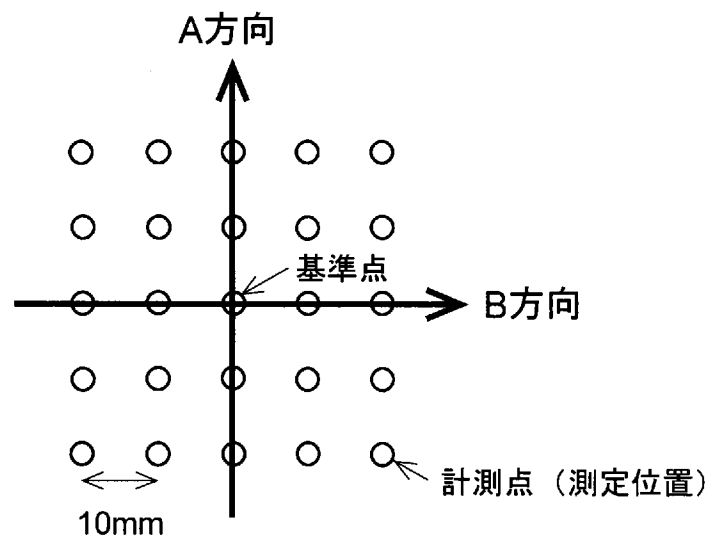


[図9]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/067697

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/04(2006.01)i, H01L33/16(2010.01)i, H01L33/34(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/04, H01L33/16, H01L33/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JSTPlus/JMEDPlus/JST7580(JDreamII), CiNii

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-134432 A (Sanyo Electric Co., Ltd.), 30 April 2004 (30.04.2004), paragraph [0010] & US 2004/0065807 A1 & EP 1408558 A1 & EP 1811577 A1 & DE 60317285 D & DE 60317285 T & DE 60326499 D & CN 1497741 A	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

12 October, 2011 (12.10.11)

Date of mailing of the international search report

25 October, 2011 (25.10.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/067697

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet (2)

The inventions in claims 1-2, 4-5 and the inventions in claims 3, 6 do not have the same or corresponding special technical features. The following two inventions (groups) are contained in the claims.

(Invention 1) The inventions in claims 1-2, 4-5

The special technical feature is a semiconductor device having a structure in which a first electrode layer, a first semiconductor layer, an intermediate semiconductor layer, a second semiconductor layer, and a second electrode layer are stacked in sequence, wherein

the first semiconductor layer comprises a plurality of n-type semiconductor regions formed apart from each other in an in-plane direction, and first insulator regions formed between the n-type semiconductor regions,

the intermediate semiconductor layer has a columnar structure in which columnar crystallites extending in a stack direction are arranged,

the second semiconductor layer comprises a plurality of p-type semiconductor regions formed apart from each other in the in-plane direction, and second insulator regions formed between the p-type semiconductor regions, and

when the p-type semiconductor regions and the n-type semiconductor regions are projected onto a plane parallel to the respective layers, the distance between one p-type semiconductor region and an n-type semiconductor region closest to the p-type semiconductor region is greater than or equal to the average value of the diameters on the plane of the columnar crystallites of the intermediate semiconductor layer.

(Invention 2) The inventions in claims 3, 6

The special technical feature is a semiconductor device having a structure in which a first electrode layer, a p-type semiconductor layer, an n-type semiconductor layer, and a second electrode layer are stacked in sequence, wherein

the first electrode layer comprises a plurality of first electrode regions formed apart from each other in an in-plane direction, and first insulator regions formed between the first electrode regions,

the p-type semiconductor layer and the n-type semiconductor layer each have a columnar structure in which columnar crystallites extending in a stack direction are arranged,

the second electrode layer comprises a plurality of second electrode regions formed apart from each other in the in-plane direction, and second insulator regions formed between the second electrode regions, and

when the first electrode regions and the second electrode regions are projected onto a plane parallel to the respective layers, the distance between one first electrode region and a second electrode region closest to the first electrode region is greater than or equal to the average value of the diameters on the plane of the columnar crystallites of the first semiconductor layer.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L31/04(2006.01)i, H01L33/16(2010.01)i, H01L33/34(2010.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L31/04, H01L33/16, H01L33/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JSTPlus/JMEDPlus/JST7580(JDreamII), CiNii

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-134432 A (三洋電機株式会社) 2004. 04. 30, 段落【0010】等 & US 2004/0065807 A1 & EP 1408558 A1 & EP 1811577 A1 & DE 60317285 D & DE 60317285 T & DE 60326499 D & CN 1497741 A	1-6

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 2 . 1 0 . 2 0 1 1

国際調査報告の発送日

2 5 . 1 0 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

和田 将彦

2 K

3 3 1 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

請求項 1－2, 4－5に係る発明と、請求項 3, 6に係る発明とは、同一の又は対応する特別な技術的特徴を有しない。そして、請求の範囲には以下に示す 2 の発明（群）が含まれる。

（発明 1）請求項 1－2, 4－5に係る発明

第 1 電極層、第 1 半導体層、中間半導体層、第 2 半導体層、第 2 電極層が順に積層された構造を有する半導体デバイスにおいて、

前記第 1 半導体層が、面内方向に互いに離間して形成された複数の n 型半導体領域と、これらの n 型半導体領域の間に形成された第 1 絶縁体領域と、から成り、

前記中間半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、

前記第 2 半導体層が、面内方向に互いに離間して形成された複数の p 型半導体領域と、これらの p 型半導体領域の間に形成された第 2 絶縁体領域と、から成り、

各層に平行な平面上に前記 p 型半導体領域及び前記 n 型半導体領域を射影した際、一つの p 型半導体領域と該 p 型半導体領域に最近接の n 型半導体領域との間の距離が、前記中間半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特別な技術的特徴とする。

（発明 2）請求項 3, 6に係る発明

第 1 電極層、p 型半導体層、n 型半導体層、第 2 電極層が順に積層された構造を有する半導体デバイスにおいて、

前記第 1 電極層が、面内方向に互いに離間して形成された複数の第 1 電極領域と、これらの第 1 電極領域の間に形成された第 1 絶縁体領域と、から成り、

前記 p 型半導体層及び前記 n 型半導体層が、積層方向に延びる柱状晶が並ぶ柱状構造を有し、

前記第 2 電極層が、面内方向に互いに離間して形成された複数の第 2 電極領域と、これらの第 2 電極領域の間に形成された第 2 絶縁体領域と、から成り、

各層に平行な平面上に前記第 1 電極領域及び前記第 2 電極領域を射影した際、一つの第 1 電極領域と該第 1 電極領域に最近接の第 2 電極領域との間の距離が、前記第 1 半導体層の柱状晶の前記平面上における径の平均値以上である

ことを特別な技術的特徴とする。

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☒ 追加調査手数料の納付はあったが、異議申立てはなかった。