



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

206643
(11) (B1)

(22) Přihlášeno 24 05 78
(21) (PV 3381-78)

(40) Zveřejněno 15 09 80

(45) Vydáno 15 09 83

(51) Int. Cl.³
H 02 M 7/17
H 02 M 3/06

(75)

Autor vynálezu

RATAJ MIROSLAV, PRAHA

(54) **Zapojení pro paralelní chod impulsních regulovaných napájecích zdrojů**

Vynález se týká zapojení pro paralelní chod impulsních regulovaných napájecích zdrojů. Při tomto zapojení může být získán dvou nebo vícenásobný proud vzhledem k dosud známým zapojením, je zajištěna požadovaná hodnota výstupního napětí, přičemž jsou zachovány původní stabilizační vlastnosti a je zajištěna podmínka rovnoměrného proudového zatížení všech zdrojů.

Znamé zapojení vyhodnocovacího obvodu umožňuje paralelní chod zdrojů, založený na porovnávání stříd obdélníkových impulsních průběhů dvou nebo více zdrojů. Pomocí tohoto zapojení bez použití dalšího stejnosměrného zesilovače s malým rušivým driftem lze docílit určitý konečný napěťový zisk v regulační vyrovnávací zpětné vazbě.

Podstatně větší zisk ve vyrovnávací zpětné vazbě bez dalšího stejnosměrného zesilovače je dosažen zapojením pro paralelní chod impulsních regulovaných napájecích zdrojů podle vynálezu, jehož podstatou je, že první generátor časového řízení prvního napájecího zdroje je spojen synchronizačním vedením s druhým generátorem časového řízení druhého impulsně regulovaného napájecího zdroje, přičemž obvody pro vyrovnávání výstupních proudů prvního a druhého napájecího zdroje jsou vytvořeny spojením výstupu prvního převodníku napětí na impulsy přes prv-

ní obvod časové normalizace impulsů na druhý vstup druhého komparačního obvodu a na první výstup prvního napájecího zdroje spojený dále přes druhý vstup druhého napájecího zdroje na první vstup čtvrtého komparačního obvodu, jedním výstupem spojeného s třetím komparačním obvodem napěťové stabilizační vazby, přičemž výstup druhého převodníku napětí na impulsy je spojen přes druhý obvod časové normalizace na druhý vstup čtvrtého komparačního obvodu a na druhý výstup druhého napájecího zdroje, spojený dále přes první vstup prvního napájecího zdroje na první vstup druhého komparačního obvodu, jedním výstupem spojeného s prvním komparačním obvodem napěťové stabilizační vazby.

Pomocí zapojení je možné vzhledem k většímu zesílení komparačního obvodu ve vyrovnávací zpětné vazbě dosáhnout vyšších účinků v přesnosti vzájemného rozdělení výstupních proudů paralelně spojených zdrojů. Vyšší účinek je docílen principem srovnávání trvání impulsů a synchronizací impulsních dějů paralelně spojených zdrojů.

Na připojených výkresech je na obr. 1 znázorněn příklad zapojení paralelního spojení dvou impulsně regulovaných napájecích zdrojů. Na obr. 2 je nakreslen příklad detailního zapojení druhého komparačního obvodu. Na

obr. 3 jsou znázorněny funkční průběhy komparačního obvodu z obr. 2.

Zapojení podle vynálezu bude popsáno podle obr. 1. První napájecí zdroj 1 je tvořen prvním síťovým usměrňovačem 2, výstupem spojeným s prvním impulsním měničem 3, jehož výstup je spojen přes první výstupní usměrňovač 4 a přes první filtr 5 na výstupní svorky 6, 7 zdroje, přičemž na jeden vstup prvního komparačního obvodu 11 je připojen výstup prvního filtru 5, na další vstup prvního komparačního obvodu 11 je připojen první zdroj 12 referenčního napětí a na dva další vstupy komparačního obvodu 11 jsou připojeny dva výstupy druhého komparačního obvodu 13. Výstup prvního komparačního obvodu 11 je spojen se vstupem prvního převodníku 10 napětí na impulsy, jehož výstup je spojen jednak s řídicím vstupem prvního impulsního měniče 3 a jednak se vstupem prvního obvodu a časové normalizace impulsů, výstupem spojeného s prvním výstupem 15 prvního napájecího zdroje 1 a s druhým vstupem 1318 druhého komparačního obvodu 13. První generátor časového řízení 16 je spojen s prvním převodníkem 10 napětí na impulsy. K prvním výstupním svorkám 6, 7 prvního napájecího zdroje 1 jsou paralelně připojeny druhé výstupní svorky 24, 25 druhého napájecího zdroje 19 a zátěž 8. Druhý napájecí zdroj 19 obsahuje ve stejném spojení tyto obvody a svorky: Druhý síťový usměrňovač 20, druhý impulsní měnič 21, druhý výstupní usměrňovač 22, druhý filtr 23, druhé výstupní svorky 24, 25, druhý obvod 26 časové normalizace impulsů, druhý převodník 27 napětí na impulsy, třetí komparační obvod 28, druhý zdroj 29 referenčního napětí, čtvrtý komparační obvod 30, druhý vstup 31 druhého napájecího zdroje 19, druhý výstup 32 druhého napájecího zdroje 19, druhý generátor časového řízení 33, třetí synchronizační vývod 34 a čtvrtý synchronizační vývod 35.

Činnost prvního napájecího zdroje 1 je následující: síťové napájecí napětí je usměrněno v prvním síťovém usměrňovači 2 a pomocí prvního impulsního měniče 3 je převedeno na vhodný obdélníkový impulsní průběh napětí. Toto napětí je usměrněno v prvním výstupním usměrňovači 4 a vyfiltrováno pomocí prvního filtru 5. Požadovaná stabilizovaná hodnota výstupního napětí prvního napájecího zdroje 1 je zajišťována šířkovou modulací řídicích impulsů prvního impulsního měniče 3, která je umožněna činností prvního převodníku 10 napětí na impulsy zpracovávajícího výstupní napětí prvního komparačního obvodu 11. Na vstupu prvního komparačního obvodu 11 je srovnáváno výstupní napětí zdroje s napětím prvního zdroje 12 referenčního napětí, zesílená rozdílová složka obou napětí ovládá první převodník 10 napětí na impulsy.

Činnost obvodů druhého napájecího zdroje 19 je stejná. Při paralelním spojení výstupů obou zdrojů a dalším pomocným propojením dojde podle vynálezu k uplatnění činnosti prv-

ního obvodu časové normalizace impulsů 9, druhého komparačního obvodu 13, prvního generátoru časového řízení 16, druhého obvodu 26 časové normalizace impulsů, čtvrtého komparačního obvodu 30 a druhého generátoru časového řízení 33. Pro stejný výstupní výkon mají oba zdroje při stejné frekvenci impulsů měničů přibližně stejnou šířku impulsů. Malý rozdíl v šířce impulsů je působen rozdílností hodnot použitých součástí, zotavovacích dob tranzistorů obou impulsních měničů apod. Pomocí prvního a druhého obvodu 9 a 26 časové normalizace impulsů jsou upraveny původní řídicí impulsy měničů na novou hodnotu jejich trvání, která je pevně zvolena u všech zdrojů stejného typu při nominálním síťovém napětí, při nominálním výstupním napětí, při maximálním výstupním proudu, při dané konstantní frekvenci měniče. Impulsy o upravené hodnotě trvání jsou z výstupů obvodů 9 a 26 časové normalizace impulsů vyvedeny na první výstup 15 prvního napájecího zdroje 1 a na druhý výstup 32 druhého napájecího zdroje. První výstup 15 prvního napájecího zdroje 1 je spojen s druhým vstupem 31 druhého napájecího zdroje 19 a druhý výstup 32 druhého napájecího zdroje 19 je spojen s prvním vstupem 14 prvního napájecího zdroje 1. Druhý a čtvrtý komparační obvod 13 a 30, pokud mají na svých vstupech impulsy o stejné šířce, které se časově kryjí, mají na svých výstupech stejnou úroveň napětí. Je-li jeden ze vstupních impulsů širší, nastane na příslušném výstupu komparačního obvodu pokles napětí odpovídající šířkovému rozdílu impulsů a naopak, je-li na stejném vstupu tento impuls užší, nastane pokles napětí na zbývajícím výstupu komparačního obvodu. Oba výstupy druhého komparačního obvodu 13 jsou připojeny ve vhodném smyslu na další rozdílové vstupy prvního komparačního obvodu 11 a podobně i oba výstupy čtvrtého komparačního obvodu 30 na vstupy třetího komparačního obvodu 28. Vhodný smysl propojení obvodů je takový, při kterém je vytvořena negativní vazba snižující odchylku ve stejném rozdělení proudů zdrojů vhodnými změnami jejich výstupních napětí. Počátek, případně konec časového krytí srovnávaných impulsů je zajištěn vzájemnou synchronizací prvního generátoru časového řízení 16 a druhého generátoru časového řízení 33, propojením prvního synchronizačního vývodu 17 se třetím synchronizačním vývodem 34 a druhého synchronizačního vývodu 18 se čtvrtým synchronizačním vývodem 35.

Na obr. 2 je nakreslen příklad detailního zapojení druhého komparačního obvodu 13 a na obr. 3 funkční průběhy tohoto zapojení. Zapojení obsahuje první pozitivní hradlo NAND 1315, druhé pozitivní hradlo NAND 1316, třetí pozitivní hradlo NAND 1313, čtvrté pozitivní hradlo NAND 1314 v integrovaném obvodu a první špičkový detektor tvořený prvním odporem 1311, první diodou 1309, druhým odporem 1305, prvním kondenzáto-

rem 1306, třetím odporem 1303 a druhý špičkový detektor tvořený čtvrtým odporem 1312, druhou diodou 1310, pátým odporem 1307, druhým kondenzátorem 1308 a šestým odporem 1304.

Jsou-li zavedeny na první vstup 1317 a druhý vstup 1318 druhého komparačního obvodu 13 současně dva impulsy časově shodné, nedojde ke změně výstupního napětí třetího pozitivního hradla NAND 1313 a čtvrtého pozitivního hradla NAND 1314.

Je-li kladný impuls na druhém vstupu 1318 druhého komparátoru 13 prodloužen oproti impulsu na prvním vstupu 1317, objeví se na výstupu třetího pozitivního hradla NAND 1313 záporný impuls v šířce dané rozdílem šířek obou vstupních impulsů. Na výstupu čtvrtého pozitivního hradla NAND 1314 ke změně napětí nedojde.

Je-li naopak impuls na prvním vstupu 1317

druhého komparátoru 13 delší, objeví se na výstupu čtvrtého pozitivního hradla NAND 1314 záporný impuls a na výstupu třetího hradla NAND 1313 ke změně napětí nedojde.

Výstupní odpor třetího hradla NAND 1313, vnitřní odpor první diody 1309 a hodnota prvního kondenzátoru 1306 určují náběhovou časovou konstantu prvního špičkového detektoru. Podobně je určena náběhová časová konstanta druhého špičkového detektoru. Časová citlivost druhého komparačního obvodu 13 vzhledem k jeho výstupním změnám napětí je závislá na náběhové časové konstantě prvního a druhého špičkového detektoru. Náběhové časové konstanty špičkových detektorů, tedy i napěťové zesílení druhého komparačního obvodu 13, lze snadno v potřebných mezích změnit volbou hodnoty prvního a druhého kondenzátoru 1306 a 1308.

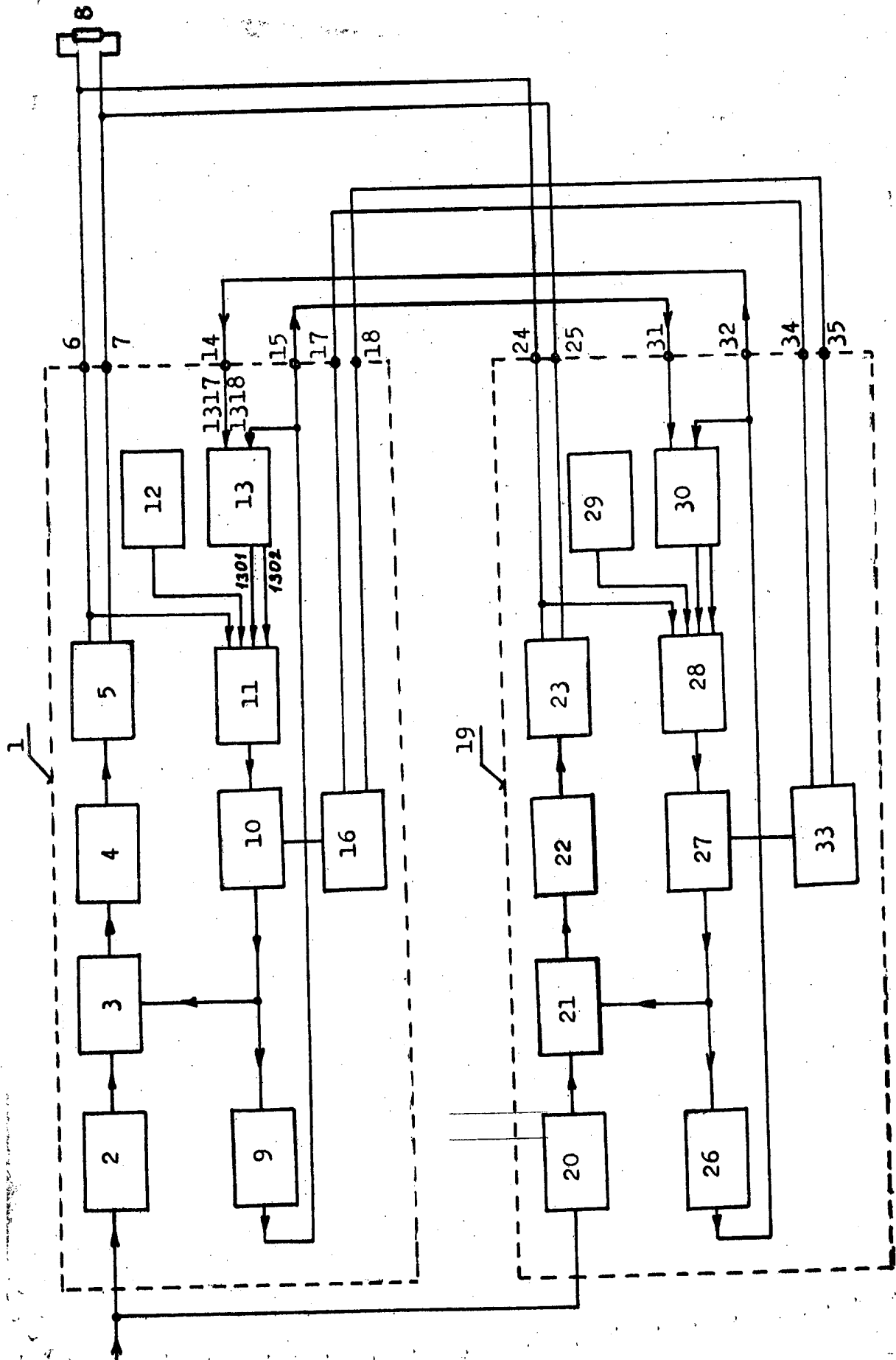
PŘEDMĚT VYNÁLEZU

1. Zapojení pro paralelní chod impulsních regulovaných napájecích zdrojů, vyznačené tím, že první generátor časového řízení (16) prvního napájecího zdroje (1) je spojen synchronizačním vedením s druhým generátorem časového řízení (33) druhého impulsně regulovaného napájecího zdroje (19), přičemž obvody pro vyrovnávání výstupních proudů prvního a druhého napájecího zdroje (1), (19) jsou vytvořeny spojením výstupu prvního převodníku (10) napětí na impulsy přes první obvod (9) časové normalizace impulsů na druhý vstup druhého komparačního obvodu (13) a na první výstup (15) prvního napájecího zdroje (1), spojený dále přes druhý vstup (31) druhého napájecího zdroje (19) na první vstup štvrtého komparačního obvodu (30), jedním výstupem spojeného s třetím komparačním obvodem (28) napěťové stabilizační vazby, přičemž výstup druhého převodníku (27) napětí na impulsy je spojen přes druhý obvod (26) časové normalizace na druhý vstup čtvrtého komparačního obvodu (30) a na druhý výstup (32) druhého napájecího zdroje (19) spojený dále přes první vstup (14) prvního napájecího zdroje (1) na první vstup druhého komparačního obvodu (13), jedním výstupem spojeného s prvním kom-

paračním obvodem (11) napěťové stabilizační vazby.

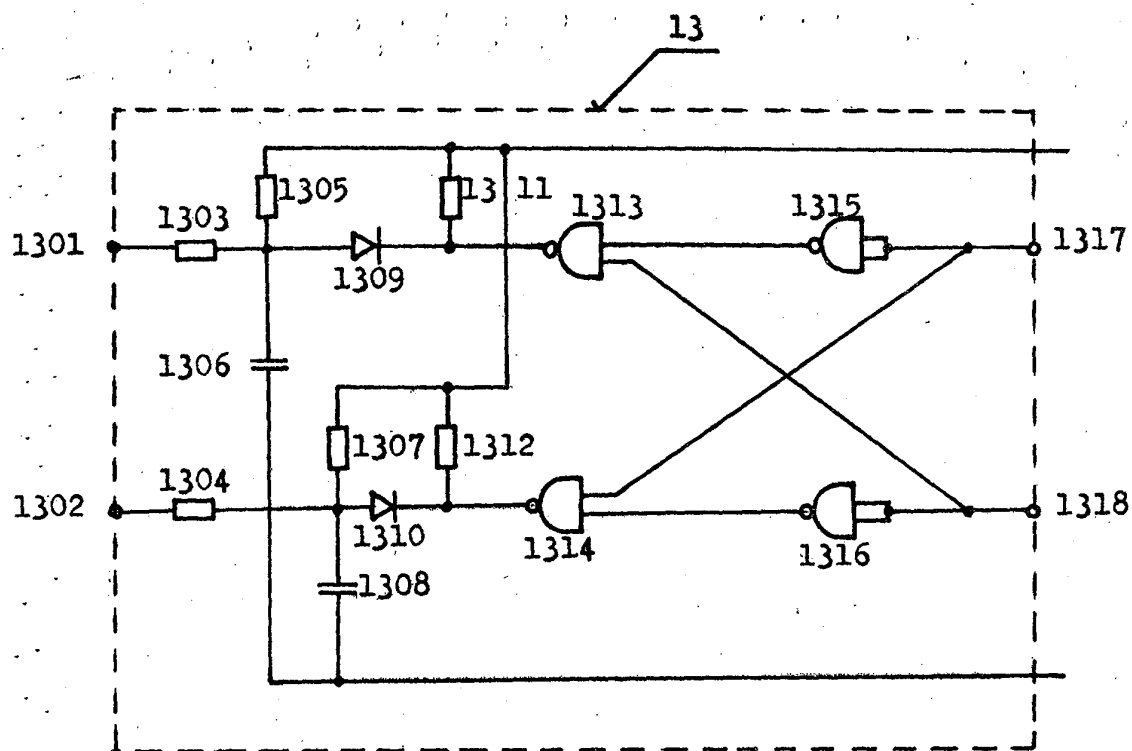
2. Zapojení pro paralelní chod impulsních regulovaných napájecích zdrojů, podle bodu 1, vyznačené tím, že první vstup (1317) druhého komparačního obvodu (13) je spojen se vstupem prvního pozitivního hradla NAND (1315) a s jedním vstupem čtvrtého pozitivního hradla NAND (1314), a že druhý vstup (1318) druhého komparačního obvodu (13) je spojen se vstupem druhého pozitivního hradla NAND (1316) a s jedním vstupem třetího pozitivního hradla NAND (1313), přičemž výstup prvního pozitivního hradla NAND (1315) je spojen s druhým vstupem třetího pozitivního hradla NAND (1313) a výstup druhého pozitivního hradla NAND (1316) je spojen s druhým vstupem čtvrtého pozitivního hradla NAND (1314), přičemž mezi výstup třetího pozitivního hradla NAND (1313) a první výstup (1301) druhého komparačního obvodu (13) je zapojen první špičkový detektor (1311, 1309, 1306, 1305, 1303), přičemž mezi výstup čtvrtého pozitivního hradla NAND (1314) a druhý výstup (1302) druhého komparačního obvodu (13) je zapojen druhý špičkový detektor (1312, 1310, 1307, 1308, 1304).

3 výkresy

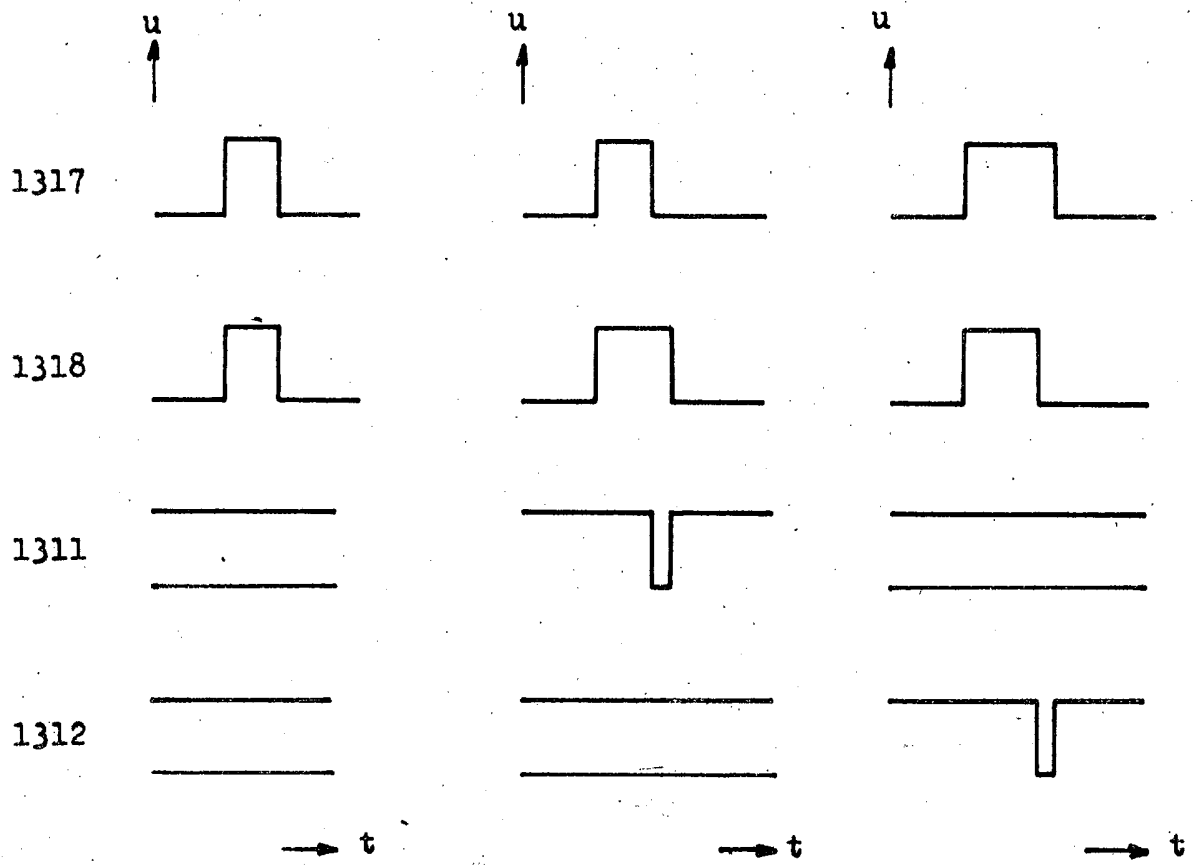


Obr. 1

206643



Obr. 2



Obr. 3