



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I596893 B

(45)公告日：中華民國 106 (2017) 年 08 月 21 日

(21)申請案號：103131008

(22)申請日：中華民國 103 (2014) 年 09 月 09 日

(51)Int. Cl. : **H03F3/217 (2006.01)**

(30)優先權：2013/09/10 美國

61/876,056

2014/03/21 美國

61/968,730

(71)申請人：高效電源轉換公司 (美國) EFFICIENT POWER CONVERSION CORPORATION
(US)

美國

(72)發明人：德魯義 麥克 A DE ROOIJ, MICHAEL A. (NL)；史泰登 約翰 T STRYDOM,
JOHAN T. (ZA)；奈爾 巴斯卡蘭 R NAIR, BHASKARAN R. (US)

(74)代理人：惲軼群；陳文郎

(56)參考文獻：

US 5872489

US 2006/0181363A1

US 2012/0286868A1

US 2013/0082538A1

審查人員：陳明德

申請專利範圍項數：11 項 圖式數：11 共 28 頁

(54)名稱

高效率電壓模式 D 類拓撲結構

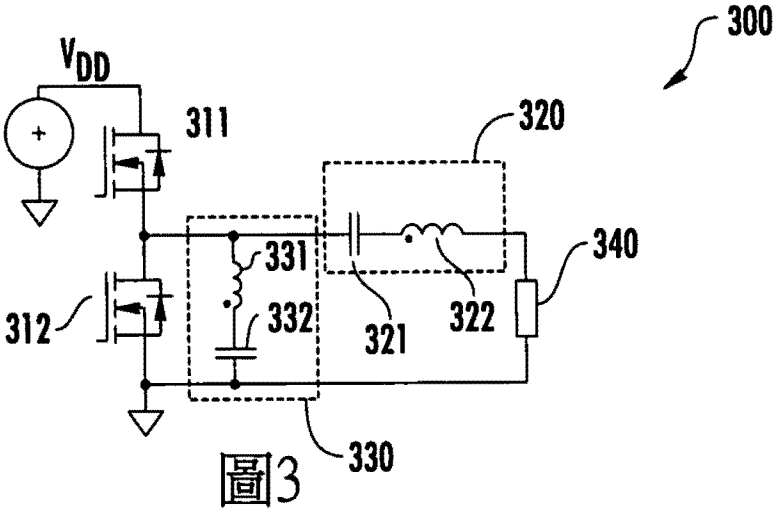
HIGH EFFICIENCY VOLTAGE MODE CLASS D TOPOLOGY

(57)摘要

本發明提供一種高效率電壓模式 D 類放大器及能量轉移系統。該放大器及系統包括串聯連接於一電壓源與一接地連接之間的一對電晶體。另外，一斜坡電流儲能電路與該對電晶體中之一者並聯耦接，且一諧振調諧負載電路耦接至該斜坡電流儲能電路。該斜坡電流儲能電路可包括吸收該對電晶體之一輸出電容 C_{OSS} 之一電感器，及提供 DC 阻斷之一電容器。

A high efficiency voltage mode class D amplifier and energy transfer system is provided. The amplifier and system includes a pair of transistors connected in series between a voltage source and a ground connection. Further, a ramp current tank circuit is coupled in parallel with one of the pair of transistors and a resonant tuned load circuit is coupled to the ramp current tank circuit. The ramp current tank circuit can include an inductor that absorbs an output capacitance C_{OSS} of the pair of transistors and a capacitor the provides DC blocking.

指定代表圖：



符號簡單說明：

300 . . . 電壓模式 D 類(VMCD)放大器

311、312 . . . 電晶體

320 . . . 諧振調諧電路

321、332 . . . 電容器

322、331 . . . 電感器

330 . . . 斜坡電流儲能電路

340 . . . 負載

V_{DD} . . . 電壓源

發明摘要

※ 申請案號：103131008

※ 申請日：103/09/09

※IPC 分類：H03F 3/217 (2006.01)

【發明名稱】(中文/英文)

高效率電壓模式D類拓樸結構

HIGH EFFICIENCY VOLTAGE MODE CLASS D TOPOLOGY

【中文】

本發明提供一種高效率電壓模式D類放大器及能量轉移系統。該放大器及系統包括串聯連接於一電壓源與一接地連接之間的一對電晶體。另外，一斜坡電流儲能電路與該對電晶體中之一者並聯耦接，且一諧振調諧負載電路耦接至該斜坡電流儲能電路。該斜坡電流儲能電路可包括吸收該對電晶體之一輸出電容 C_{oss} 之一電感器，及提供DC阻斷之一電容器。

【英文】

A high efficiency voltage mode class D amplifier and energy transfer system is provided. The amplifier and system includes a pair of transistors connected in series between a voltage source and a ground connection. Further, a ramp current tank circuit is coupled in parallel with one of the pair of transistors and a resonant tuned load circuit is coupled to the ramp current tank circuit. The ramp current tank circuit can include an inductor that absorbs an output capacitance C_{oss} of the pair of transistors and a capacitor the provides DC blocking.

【代表圖】

【本案指定代表圖】：第（3）圖。

【本代表圖之符號簡單說明】：

300...電壓模式D類(VMCD)放大器	322、331...電感器
311、312...電晶體	330...斜坡電流儲能電路
320...諧振調諧電路	340...負載
321、332...電容器	V _{DD} ...電壓源

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

高效率電壓模式D類拓撲結構

HIGH EFFICIENCY VOLTAGE MODE CLASS D TOPOLOGY

【技術領域】

發明領域

[0001]本發明大體上係關於電壓模式D類拓撲結構，且更特定而言係關於高效率電壓模式D類放大器及無線能量轉移系統。

【先前技術】

發明背景

[0002]近來，使用高度諧振電磁感應的無線電力傳輸系統(亦稱作「能量轉移系統」)中已存在許多發展。一般而言，此等系統包括電源及傳輸線圈以及連接至待供電之器件(亦即，負載)的接收線圈。用於無線電力傳輸系統的架構集中於使用線圈以產生用以將能量自電源轉移至器件的高頻交變磁場。電源將能量以電壓及電流之形式遞送至傳輸線圈，傳輸線圈將在線圈周圍產生隨著施加電壓及電流改變而改變的磁場。電磁波將自線圈起穿過自由空間行進至耦接至負載的接收線圈。隨著電磁波繞過且掃掠接收線圈，在接收線圈中感應與天線捕獲之能量成比例的電流。

[0003]當電源及負載在無線電力傳輸期間耦合時，所得組配有效地形成具有低耦合係數的變壓器。此所得變壓器

具有可顯著大於勵磁電感的漏電感。在此等條件下的變壓器模型之分析顯露，一次側漏電感幾乎僅判定能量轉移的效率。爲了克服漏電感，一些系統使用諧振來增加漏電感上的電壓，且因此勵磁電感在電力遞送中具有所得增加。

[0004]一種習知無線能量轉移拓撲結構在無線能量轉移系統中使用傳統電壓模式D類(「VMCD」)放大器。圖1說明VMCD放大器的電路圖。如所展示，VMCD放大器100包括功率放大器110及負載120。功率放大器110包括串聯耦接於電壓源 V_{DD} 與接地之間的兩個電晶體111及112。兩個電晶體111及112相位相差 180° 地驅動以形成半橋拓撲結構。習知地，電晶體111及112可爲(例如)增強模式n通道MOSFET。此外，功率放大器110包括與負載120串聯耦接之第一電容器113及電感器114以形成諧振調諧電路。在此習知設計中，功率放大器110調諧負載以在與放大器110之操作相同的頻率下具有諧振。不管零電流切換(「ZCS」)，每當電壓轉變發生時，功率放大器110由於電晶體111及112的輸出電容 C_{oss} 而仍體驗到高損耗。隨著頻率增加，損耗亦按比例地增加。

[0005]爲了克服此等問題，現有電路已將匹配網路添加至負載120以使負載120對於功率放大器110顯現爲電感性的。舉例而言，圖2說明圖1中所說明之VMCD放大器100之經修改電路，但包括匹配網路。如所展示，VMCD系統200包括電晶體211及212，且進一步包括與電晶體212並聯耦接的電感器213及第一電容器214。此外，第二電容器215與負

載220串聯連接以形成負載諧振電路210。歸因於高切換頻率及器件輸出電容 C_{oss} ，負載諧振電路組配(亦即，負載220及第二電容器215)必須經調諧以在操作頻率下係電感性的，且因此允許零電壓切換(ZVS)及輸出電容 C_{oss} 損耗的對應減少。在設計中，此調諧可導致伴隨線圈傳輸效率減低的超出諧振的功率放大器110之操作。儘管放大器以減少之損耗操作(亦即，要求較少冷卻)，但改良之放大器效率並不抵消減少之線圈傳輸效率。

[0006]假定放大器之輸出端(切換節點)處的平均電壓為電源電壓 V_{DD} 的一半，匹配電路(電感器213及電容器214)起作用以使至負載諧振電路(電容器215及負載220)的電壓增加，此情形在對輸入電壓量值提出限制之情況下可係有利的。然而，匹配電感器將攜載負載之全電流，且因此將具有顯著損耗。此外，電路對於負載電阻變化敏感，此係由於匹配網路變為經調諧諧振電路的整體部分，其可使理想操作電感點移位以維持適當ZVS。

[0007]因此，需要高效率VMCD放大器及能量轉移系統，其對於電源及器件單元兩者而言較佳為低階設定檔，易於使用，對於操作條件之改變高度強健，且不要求強制空氣冷卻或散熱片。

【發明內容】

發明概要

[0008]本發明提供一種高效率VMCD功率放大器，其包括串聯連接於一電壓源與一接地連接之間的一對電晶體。

另外，一斜坡電流儲能電路係與該對電晶體中之一者並聯地設置。該儲能電路可包括串聯連接之一電感器及一電容器，且經提供以共同吸收該對電晶體中之每一者的輸出電容 C_{oss} 。較佳地，該儲能電路之L-C網路經設計具有極低諧振頻率，使得該轉換器作為一無負載降壓轉換器操作。該L-C網路僅遭遇漣波電流，但並不招致有關於負載的損耗。結果，電感器大小可保持為小的，且損耗經最小化。在本發明之一個改進中，該高效率VMCD功率放大器包括實現ZVS電流之離散可規劃性的並聯耦接之多個斜坡電流儲能電路(亦即，「ZVS VMCD功率放大器」)。該VMCD功率放大器可實施於一無線能量轉移系統中。

【圖式簡單說明】

[0009]本發明之特徵、目標及優點在結合圖式進行時自下文闡述之詳細描述將變得更顯而易見，在圖式中類似字元相應地識別元件，且其中：

[0010]圖1說明習知電壓模式D類放大器的電路圖。

[0011]圖2說明以匹配網路實施的習知VMCD放大器。

[0012]圖3說明根據本發明之實施例的高效率VMCD放大器。

[0013]圖4說明根據本發明之實施例的高效率無線電力VMCD系統。

[0014]圖5A說明圖4中所說明之能量轉移系統之切換器件的理論波形。

[0015]圖5B說明圖4中所說明之能量轉移系統之儲能

電路組件的理論波形。

[0016] 圖6說明圖4中所說明的具有eGaN FET之能量轉移系統之量測系統效率。

[0017] 圖7說明圖4中所說明之能量轉移系統之例示性實施例之間的優值比較的模擬。

[0018] 圖8說明GaN電晶體與MOSFET之間的VMCD比較之總FET功率之間的模擬比較。

[0019] 圖9A至圖9C說明根據本發明之例示性實施例的高效率VMCD放大器的替代性實施例。

[0020] 圖10說明根據本發明之另一實施例的VMCD放大器。

[0021] 圖11說明根據本發明之VMCD放大器的另一例示性實施例。

【實施方式】

較佳實施例之詳細說明

[0022] 在以下詳細描述中，參考某些實施例。此等實施例足夠詳細地描述以使得熟習此項技術者能夠實踐該等實施例。應理解，可使用其他實施例，且可進行各種結構、邏輯及電氣改變。此外，雖然結合能量轉移系統來描述特定實施例，但應理解，本文中所描述之特徵通常適用於其他類型之電路，諸如RF放大器及其類似者。

[0023] 圖3說明根據本發明之第一實施例的高效率VMCD放大器。如所展示，VMCD放大器300包括串聯耦接於電壓源 V_{DD} 與接地之間的兩個電晶體311及312，從而形成

半橋拓撲結構。在例示性實施例中，電晶體311及312為增強模式n通道MOSFET。然而，應理解，本發明不限於此。如下文將更詳細地描述，在替代性實施例中，VMCD放大器300較佳使用GaN FET。儘管圖中未示，但應瞭解，諸如振盪器之控制電路耦接至電晶體311及312的閘極以交替地接通第一電晶體311及第二電晶體312。

[0024]如進一步所展示，VMCD放大器300包括由電容器321及電感器322形成的諧振調諧電路320，電容器321及電感器322串聯耦接於切換節點(亦即，電晶體311之源極與電晶體312之汲極之間的節點)與負載340之間。VMCD放大器300亦包括耦接於切換節點與接地之間(亦即，並聯耦接至電晶體312)的斜坡電流儲能電路330。斜坡電流儲能電路包括電感器331及電容器332，該兩者經提供以藉由提供電流而共同吸收電晶體311及312的輸出電容 C_{oss} ，該電流將允許電路以施加至電晶體311及312之閘極信號之間的必要空檔時間使切換節點自換向。較佳地，儲能電路之L-C網路經設計具有極低諧振頻率，從而使得轉換器能夠作為無負載降壓轉換器有效地操作。L-C網路僅遭遇漣波電流，但並不招致如習知系統所體驗到的有關於負載的損耗。結果，電感器大小可維持為小的，且損耗經最小化。藉由使損耗保持為最小值，L-C網路起作用以確保放大器的零電壓切換(「ZVS」)操作，其可有利地用以支援經電容性調諧之負載線圈的操作，且更重要地，支援可在電感性負載與電容性負載之間交替的具有廣泛負載範圍之線圈的操作。此外，

在例示性實施例中，VMCD放大器300較佳以經調諧至操作頻率以進一步改良能量轉移之效率的負載諧振來設計。

[0025] 圖4說明包括電力傳輸器件及電力接收器件的高效率無線電力VMCD系統的例示性實施例。如所展示，圖4說明電力傳輸器件包括圖3中所說明之VMCD放大器300的能量轉移系統。即，電力傳輸器件包括串聯耦接於電壓源 V_{DD} 與接地之間的電晶體411及412。另外，電力傳輸器件包含斜坡電流儲能電路430，該斜坡電流儲能電路包括耦接於切換節點與接地之間的電感器431及電容器432。電容器413與線圈414串聯連接以共同形成電力傳輸器件401。儘管圖中未示，但應瞭解，諸如空檔時間控制模組的控制電路耦接至電晶體411及412的閘極以交替地接通第一電晶體411及第二電晶體412。

[0026] 當包括負載440之電力接收器件電感地耦接至電力傳輸器件時，高度諧振無線能量轉移線圈及匹配網路460形成於兩個器件之間。電力接收器件包括二極體451、452、453及454，以及耦接於二極體452與453之間的電容器455，如熟習此項技術者將理解，前述各者共同充當整流器。此外，電力接收器件包括與電力傳輸器件之電容器413及線圈414共同形成匹配及諧振調諧網路的電容器425、426及線圈427。較佳地，電感器431之電感經選擇具有經設計抵消器件電容 C_{oss} 之小值。此外，電容器432之電容器值在需要時可針對動態負載要求進行選擇。

[0027] 圖5A說明圖4中所說明之能量轉移系統400的切

換器件(亦即，電晶體411及412)中之每一者的理論波形。如所展示，汲極源極電壓 V_{DS} 直接有關於電壓源 V_{DD} 的方形波信號，且器件的汲極電流 I_D 為汲極源極電壓 V_{DS} 的函數。圖5B說明儲能電路430之組件電感器431及電容器432的理論波形。再者，汲極源極電壓 V_{DS} 經展示等於電壓源 V_{DD} 的方形波信號。另外，通過電感器431的電流 I_{LZVS} 及通過負載440的電流 I_{Load} 視器件之汲極源極電壓 V_{DS} 而定。如應瞭解，負載變化對儲能電路將僅具有最小影響，只要負載電流的偏離保持在電感器431中之峰值電流下方。因此，能量轉移系統400確保器件之適當切換，並維持器件的低損耗。因此，可影響能量轉移系統400之操作的唯一其他因素係電源電壓 V_{DD} ，此係由於電感器431中的電流係電源相依的。

[0028]如上文所描述且圖3及圖4中所展示，VMCD放大器300及能量轉移系統400分別包含電晶體311、312及411、412，該等電晶體在例示性實施例中係增強模式n通道MOSFET。較佳地，電晶體311、312及/或411、412為GaN FET，諸如藉由Efficient Power Conversion Corporation製造的EPC2007器件。

[0029]兩個例示性能量傳輸系統(一個具有增強模式n通道MOSFET，且另一者具有GaN FET)之間的實驗比較顯露，GaN電晶體在較低輸出功率位準下對轉換器效率將具有較大影響，且將描述如下。

[0030]首先，回看(例如)圖4，無線能量轉移系統400可具備作為電晶體411及412之GaN電晶體。此外，在36 V輸

入下3.2 ns的對應空檔時間(V_{TH} 至 V_{TH})情況下，電感器431可具備300 nH之值，且電容器432可具備1 μ F之值。此外，在此例示性實施例中，線圈集可經調諧以在操作頻率下以 C_s 諧振。此組配之實驗及分析結果將描述如下。

[0031]圖6說明比較性實例的量測系統效率(輸入電源對輸出負載)，包括35.4 Ω 負載及23.6 Ω 負載之閘極功率。如所展示，系統效率針對23.6 Ω 狀況以36.1 W負載功率於83.7 %處達到峰值。

[0032]圖7說明具有GaN電晶體之例示性實施例與使用MOSFET之例示性能量轉移系統之間的優值(「FOM」)比較的模擬。在此實驗比較性分析中，選擇由Fairchild Semiconductor®製造之FDMC8622 n通道MOSFET，此係由於此等器件具有類似 Q_{oss} 值，及與EPC2007 GaN電晶體相同的額定電壓。

[0033]一般而言，應瞭解，ZVS電壓模式D類拓撲結構被視為軟切換轉換器類。因此，圖7說明各自用於圖4中所說明之例示性能量轉移系統400之組配中的器件之間的軟切換FOM之比較。如圖7中所展示，GaN FET設計與MOSFET設計之間在系統效率上不存在顯著差異。此情形由電容器輸出 C_{oss} 被吸收之方式及 $R_{DS(on)}$ 與時序之間的取捨以及儲能電路對器件損耗之影響的量值產生。

[0034]然而，圖8說明GaN電晶體與MOSFET之間的VMCD比較的總FET功率(包括閘極功率)之間的比較。如所展示，GaN電晶體與MOSFET之間的差係基於閘極功率消

耗，且顯露GaN電晶體在較低輸出功率位準下對轉換器效率具有較大影響。總器件功率差在整個負載功率範圍上在大約900 mW下為接近恆定的。

[0035] 圖9A至圖9C說明根據本發明之高效率VMCD放大器的替代性實施例。詳言之，圖9A至圖9C中所說明之VMCD放大器包含與圖3中所說明之VMCD放大器300類似的組件，唯在此等實施例中，VMCD放大器包括實現ZVS電流之離散可規劃性之額外儲能電路(亦即，「ZVS VMCD功率放大器」)。

[0036] 如圖9A中所展示，提供串聯耦接於電壓源 V_{DD} 與接地之間的兩個電晶體911及912，較佳為GaN FET。另外，VMCD放大器包括由電容器921及電感器922形成的諧振調諧電路920，電容器921及電感器922串聯耦接於切換節點與負載940之間。例示性VMCD放大器亦包括耦接於切換節點與接地之間(亦即，並聯耦接至電晶體912)的一次儲能電路930。斜坡電流儲能電路包括電感器931及電容器932。應瞭解，此等組件具有與圖3中所說明之VMCD放大器300相同的組配。儘管圖中未示，但應瞭解，諸如空檔時間控制模組的控制電路耦接至電晶體911及912的閘極以交替接通第一電晶體911及第二電晶體912。

[0037] 此外，圖9A中所說明之VMCD放大器包括並聯耦接至一次儲能電路930的一或多個二次儲能電路950...n。如所展示，包括電感器951及電容器952的第一附加ZVS儲能電路950並聯連接至一次儲能電路。額外電晶體953串聯連

接於電容器952與接地之間。預期，VMCD放大器可包括 n 個附加ZVS儲能電路，其中圖9A中之第 n 個儲能電路說明為包括電感器 L_n 及電容器 C_n 以及電晶體 Q_{n+2} 。應瞭解，一次儲能電路930與 n 個附加ZVS儲能電路並聯之此組配共同吸收電路中之每一電晶體(包括電晶體911、912、953、 Q_{n+2} 等等)的輸出電容 C_{oss} 。

[0038] 圖9B說明展示於圖9A中之高效率VMCD放大器的修改。如圖9B中所展示，高效率VMCD放大器包括與圖9A之設計相同的組件中之許多者，包括電晶體911及912、諧振調諧電路920及耦接於切換節點與接地之間且包括電感器931及電容器932的一次儲能電路930。如進一步所展示，每一二次儲能電路並聯耦接至一次儲能電路930的電感器931。此外，電容器952(展示於圖9A中)由電晶體953替換。再者，預期，圖9B之VMCD放大器可包括 n 個附加ZVS儲能電路，其中圖9B中之第 n 個儲能電路說明為包括電感器 L_n 及電晶體 Q_{n+2} 。 n 個附加ZVS儲能電路中的每一者並聯耦接至一次儲能電路930的電感器931。

[0039] 圖9C說明展示於圖9B中之高效率VMCD放大器的修改。在此實施例中，組件與圖9B中之組件相同，唯一次儲能電路930之電感器931及電容器932的連接係相反的。換言之，電容器932耦接至電晶體911與912之間的切換節點，且電感器931串聯耦接於電容器932與接地之間。類似於圖9B中所說明之實施例，每一二次儲能電路並聯耦接至一次儲能電路930的電感器931。再次預期，圖9C之VMCD

放大器可包括 n 個附加ZVS儲能電路，其中圖9B中之第 n 個儲能電路說明為包括電感器 L_n 及電晶體 Q_{n+2} 。 n 個附加ZVS儲能電路中的每一者並聯耦接至一次儲能電路930之電感器931。

[0040]又，熟習此項技術者應理解，圖9A至圖9C中所說明之VMCD放大器可以圖3之VMCD放大器300被用於圖4之能量轉移系統400中的類似設計組配實施於高效率無線電力VMCD系統中。

[0041]圖10說明根據本發明之另一實施例的VMCD放大器1000。如上文所論述，具有電晶體311及312的VMCD放大器300形成半橋拓撲結構。圖10中所說明之VMCD放大器1000包含四個電晶體(較佳為GaN FET)以形成全橋拓撲結構。儘管圖中未示，但應瞭解，在一個實施例中，諸如空檔時間控制模組模組的控制電路可耦接至電晶體之閘極以交替地接通及斷開電晶體，如熟習此項技術者將理解。

[0042]如圖10中所展示，VMCD放大器1000包括串聯耦接於電壓源 V_{DD} 與接地之間的電晶體1011及1012。兩個額外電晶體1013及1014亦在電壓源 V_{DD} 與接地之間並聯耦接至電晶體1011及1012。四個電晶體設計形成VCMD放大器1000的全橋組配。如熟習此項技術者應瞭解，全橋組配使施加至半橋組配(諸如，圖3中所說明之設計)之電壓源 V_{DD} 的輸出功率加倍。較佳地，在操作期間，電晶體1011及1014一起切換，且電晶體1012及1013一起切換。

[0043]此外，全橋組配消除來自提供於圖3之VCMD放大器300之半橋拓撲結構中的儲能電路之電容器。如圖10中

所展示，電感器1015在切換節點N1與N2之間並聯耦接至負載1020。電容器1016經提供以用於藉由負載1020進行諧振調諧。亦應瞭解，展示於圖10中的設計具有不同地連接的負載1020，此情形亦有利地減少可能的電磁干擾。

[0044]最後，圖11說明根據本發明之VMCD放大器的另一例示性實施例。如圖11中所展示，高效率VMCD放大器包括與圖9A至圖9C之設計相同的組件中之許多者，包括電晶體911及912以及諧振調諧電路920。在此實施例中，一次儲能電路1130包括電感器1131及一對電晶體1113及1114。共同地，電感器1131及電晶體1114係串聯耦接，且進一步耦接於切換節點與接地之間。此外，電晶體1113耦接於電壓源 V_{DD} 與連接電感器1131及電晶體1114的節點之間。在此組配中，應瞭解，諧振經調諧負載920耦接至使兩個截然不同之負載能夠被使用的半橋拓撲結構，使得線圈之間的調諧可稍微移位，從而促進由負載及耦接變化引起之顯著功率頻寬。

[0045]以上描述內容及圖式僅視為說明特定實施例，該等特定實施例達成本文中所描述之特徵及優點。可對特定程序條件進行修改及取代。因此，本發明之實施例不被視為受前述描述內容及圖式限制。

【符號說明】

100、300、1000...電壓模式D類(VMCD)放大器

110...功率放大器

111、112、211、212、311、312、411、412、911、912、953、

Q_{n+2} 、1011、1012、1013、1014、1113、1114...電晶體

113、214、215、321、332、413、432、425、426、455、932、
952、 C_n 、1016...電容器

114、213、322、331、431、931、951、 L_n 、1015、1131...電感器

120、220、340、440、940、1020...負載

200...VMCD系統

210...負載諧振電路

320、920...諧振調諧電路

330、430...斜坡電流儲能電路

401...電力傳輸器件

414、427...線圈

451、452、453及454...二極體

460...匹配網路

930、1130...一次儲能電路

950...二次儲能電路

I_D ...汲極電流

I_{Load} ...通過負載的電流

I_{LZVS} ...通過電感器的電流

V_{DD} ...電壓源

V_{DS} ...汲極源極電壓

申請專利範圍

1. 一種功率放大器，其包含：

串聯連接於一電壓源與一接地連接之間的一對電晶體；

5 一切換節點，其安置於該對電晶體中之一第一電晶體的一源極與該對電晶體中之一第二電晶體的一汲極之間；

一零電壓切換式(ZVS)儲能電路，其串聯連接於該
10 切換節點與該接地連接之間，該ZVS儲能電路包含一電感器及一電容器，該電感器具有吸收該對電晶體之一輸出電容的一電感以確保上述放大器的零電壓切換；

與該ZVS儲能電路並聯耦接的至少一個附加ZVS儲能電路，該至少一附加ZVS儲能電路包含：(i)具有一對
15 端子的一第二電感器，其中一第一端子耦接至該切換節點；以及(ii)另一電晶體，其具有耦接至該ZVS儲能電路之該電感器與該電容器之間的一節點之一源極、及耦接至該第二電感器之一第二端子的一汲極，其中並聯耦接的該ZVS儲能電路與該至少一個附加ZVS儲能電路共同
20 吸收所有前述電晶體之輸出電容及確保上述放大器的零電壓切換；以及

一諧振調諧電路，其串聯連接於該切換節點與耦接至該功率放大器的一負載之間。

2. 一種功率放大器，其包含：

串聯連接於一電壓源與一接地連接之間的一對電晶體；

一切換節點，其安置於該對電晶體中之一第一電晶體的一源極與該對電晶體中之一第二電晶體的一汲極之間；

一零電壓切換式(ZVS)儲能電路，其串聯連接於該切換節點與該接地連接之間，該ZVS儲能電路包含一電感器及一電容器，該電感器具有吸收該對電晶體之一輸出電容的一電感以確保上述放大器的零電壓切換；

與該ZVS儲能電路並聯耦接的至少一個附加ZVS儲能電路，其中該至少一附加ZVS儲能電路包含：(i)具有一對端子的一第二電感器，其中一第一端子耦接至該ZVS儲能電路之該電感器與該電容器之間的一節點；以及(ii)另一電晶體，其具有耦接至該接地連接的一源極、及耦接至該第二電感器之一第二端子的一汲極，其中並聯耦接的該ZVS儲能電路與該至少一個附加ZVS儲能電路共同吸收所有前述電晶體之輸出電容及確保上述放大器的零電壓切換；以及

一諧振調諧電路，其串聯連接於該切換節點與耦接至該功率放大器的一負載之間。

3. 一種無線能量轉移系統，其包含：

如請求項1或2之功率放大器；以及

一電力接收器件，其包括：

一負載；

並聯連接至該負載的一整流器；

耦接至該整流器的一對電容器；以及

並聯耦接至該對電容器中之至少一者的一接收線圈。

- 5 4. 如請求項3之無線能量轉移系統，其中，在該電力接收器件電感地耦接至電力傳輸器件時，一高度諧振無線能量轉移線圈及匹配網路形成。
5. 如請求項1或2之功率放大器，其中該電容器具有經組配以提供DC阻斷的一電容，且其中該功率放大器組配來使該切換節點於施加至該對電晶體之閘極信號之間以一必要空檔時間自換向。
- 10 6. 如請求項1或2之功率放大器，其中該ZVS儲能電路使該功率放大器能夠在零電壓切換情況下作為一無負載降壓轉換器操作。
- 15 7. 一種功率放大器，其包含：
- 串聯連接於一電壓源與一接地連接之間的一第一對電晶體；
- 串聯連接於一電壓源與一接地連接之間的一第二對電晶體；
- 20 一第一切換節點，其安置於該第一對電晶體中之一第一電晶體的一源極與該第一對電晶體中之一第二電晶體的一汲極之間；
- 一第二切換節點，其安置於該第二對電晶體中之一第一電晶體的一源極與該第二對電晶體中之一第二電

晶體的一汲極之間；

一第一電感器，其連接於該第一切換節點與該第二
切換節點之間；以及

5 一電容器，其串聯連接至一負載且耦接至該第一切
換節點或該第二切換節點；

其中，該第一電感器吸收該第一對電晶體及該第二
對電晶體之一輸出電容以確保上述放大器的零電壓切
換。

8.一種功率放大器，其包含：

10 串聯連接於一電壓源與一接地連接之間的一第一
對電晶體；

串聯連接於一電壓源與一接地連接之間的一第二
對電晶體；

15 一第一切換節點，其安置於該第一對電晶體中之一
第一電晶體的一源極與該第一對電晶體中之一第二電
晶體的一汲極之間；

一第二切換節點，其安置於該第二對電晶體中之一
第一電晶體的一源極與該第二對電晶體中之一第二電
晶體的一汲極之間；

20 一第一電感器，其連接於該第一切換節點與該第二
切換節點之間；以及

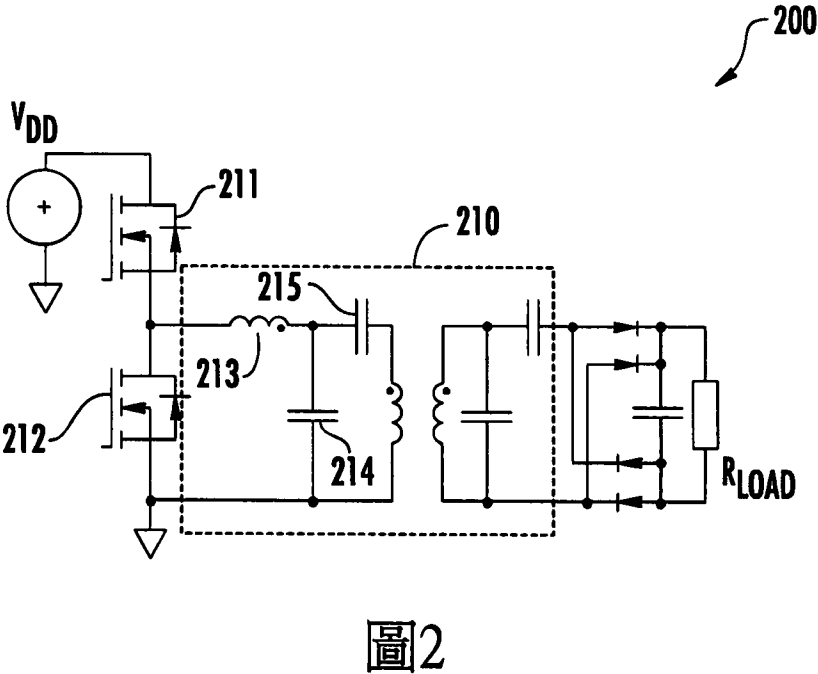
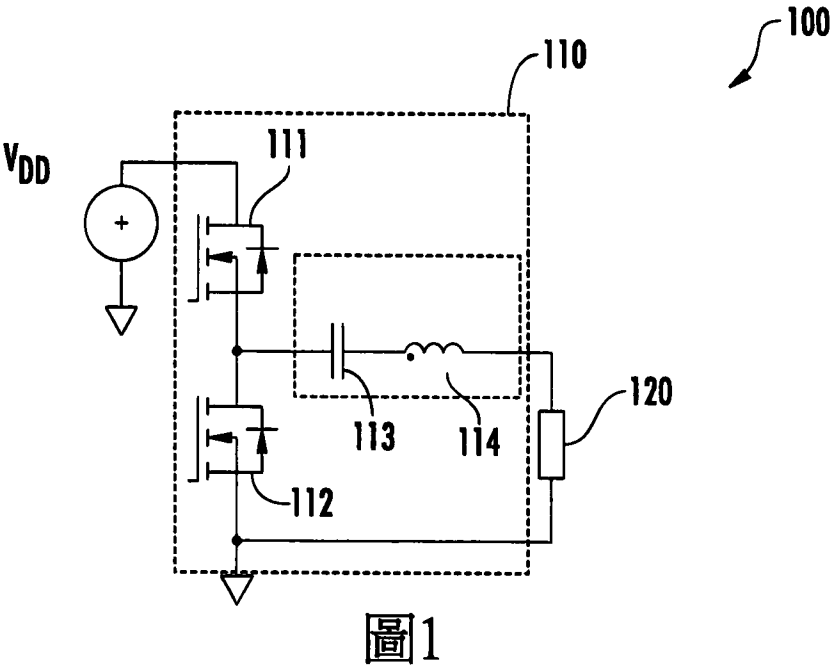
一電容器，其串聯連接至一負載且耦接至該第一切
換節點；

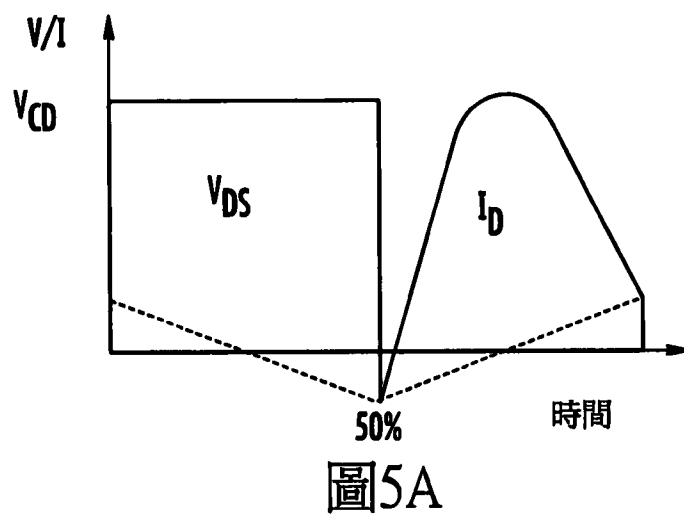
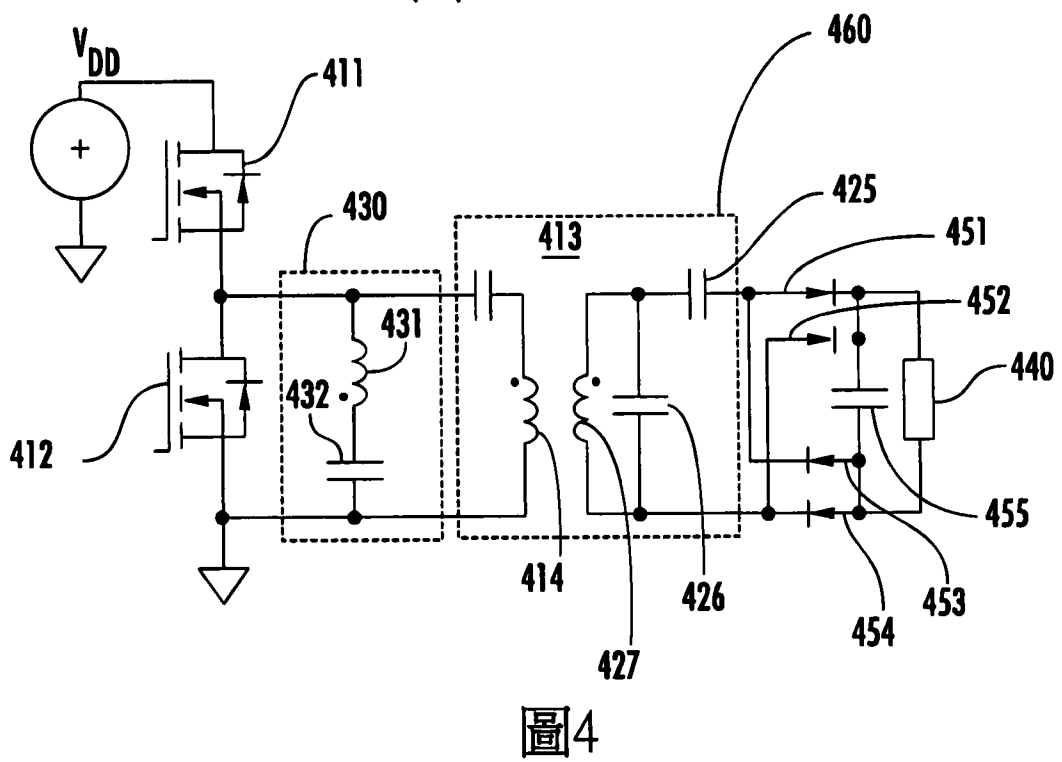
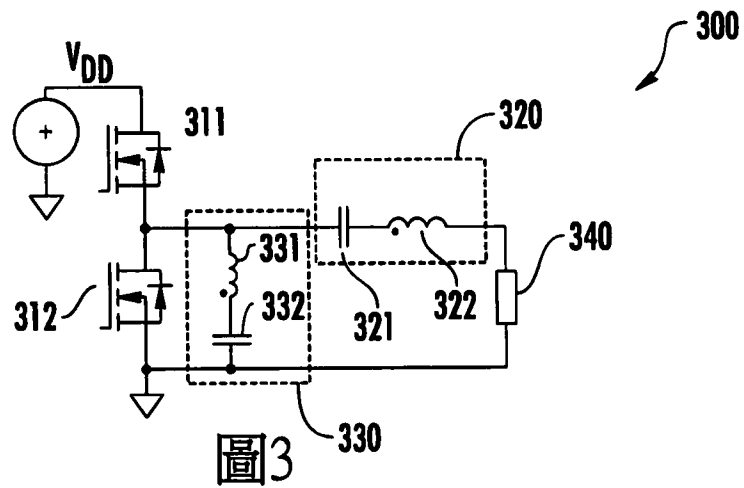
其中，該第一電感器與該第二對電晶體形成一零電

壓切換式(ZVS)儲能電路，其吸收該第一對電晶體之一輸出電容以確保上述放大器的零電壓切換。

- 5 9. 如請求項7或8之功率放大器，其進一步包含一第三電感器，該第三電感器與該電容器形成一諧振調諧電路，且其中該諧振調諧電路與該負載串聯耦接且在該第一切換節點與一接地連接之間。
10. 如請求項7或8之功率放大器，其中該電容器及該負載並聯耦接至該第一電感器。
- 10 11. 如請求項7或8之功率放大器，其中該第一對電晶體形成一半橋電壓反換器，且該負載耦接至該半橋電壓反換器。

圖式





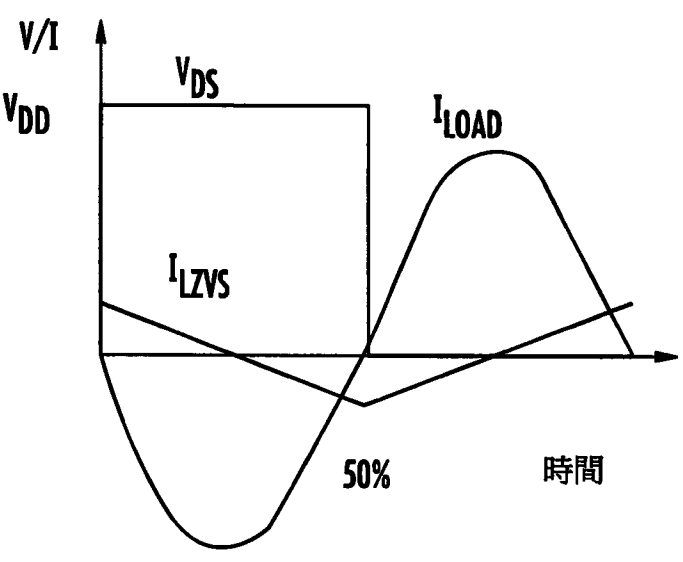


圖5B

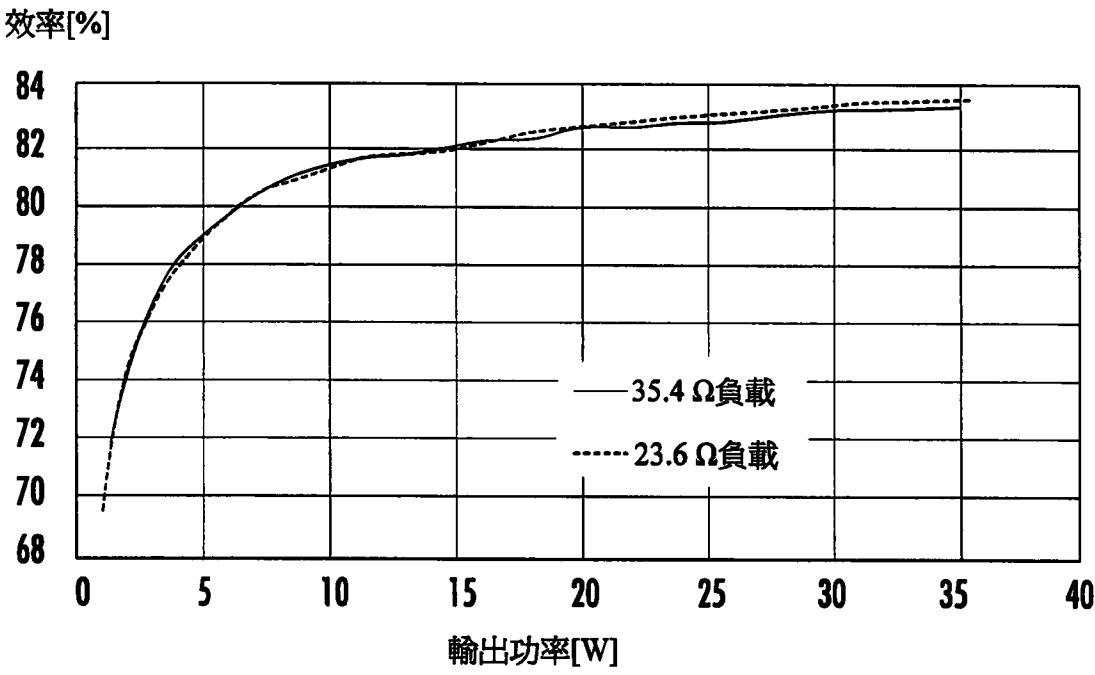


圖6

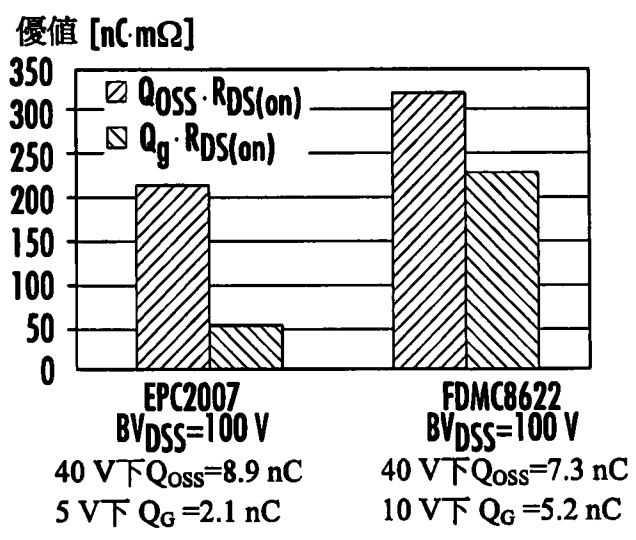


圖7

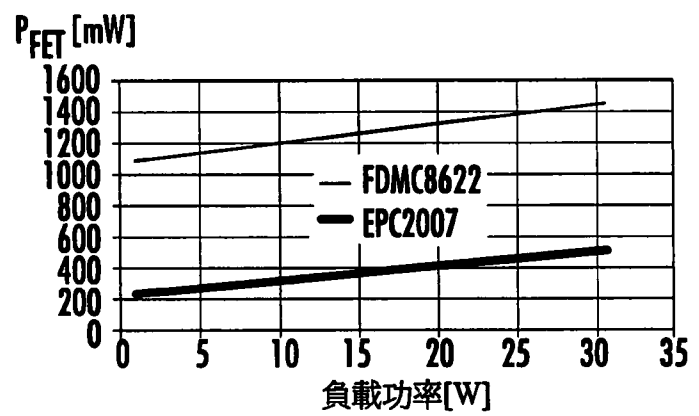


圖8

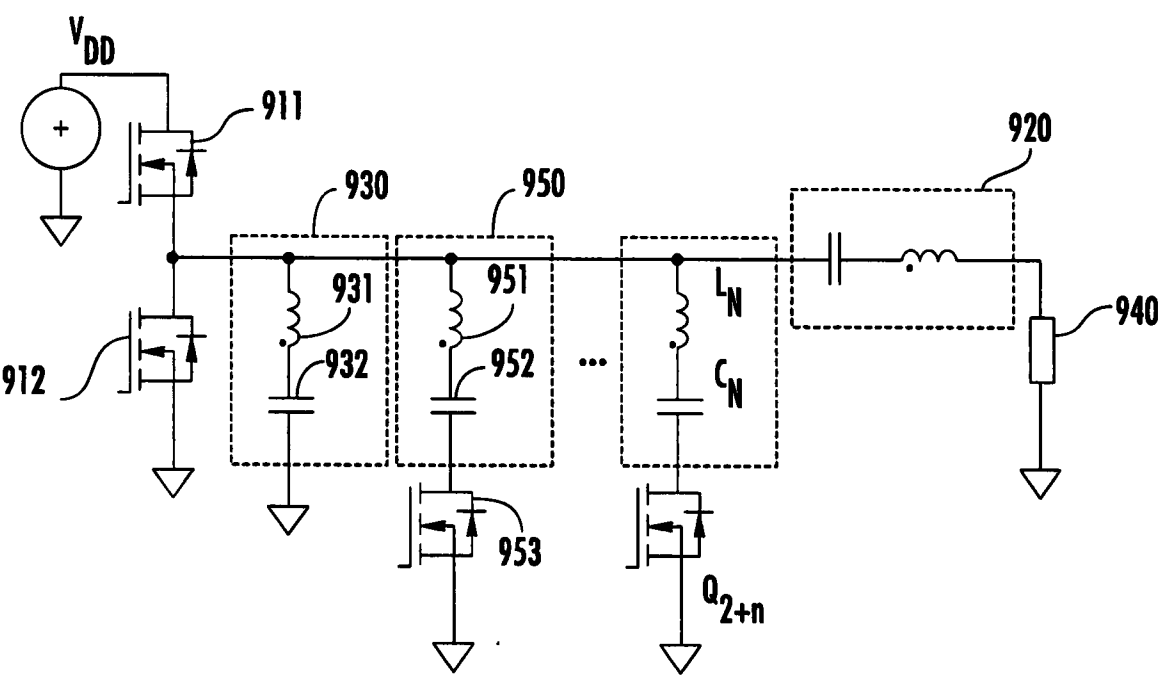


圖9A

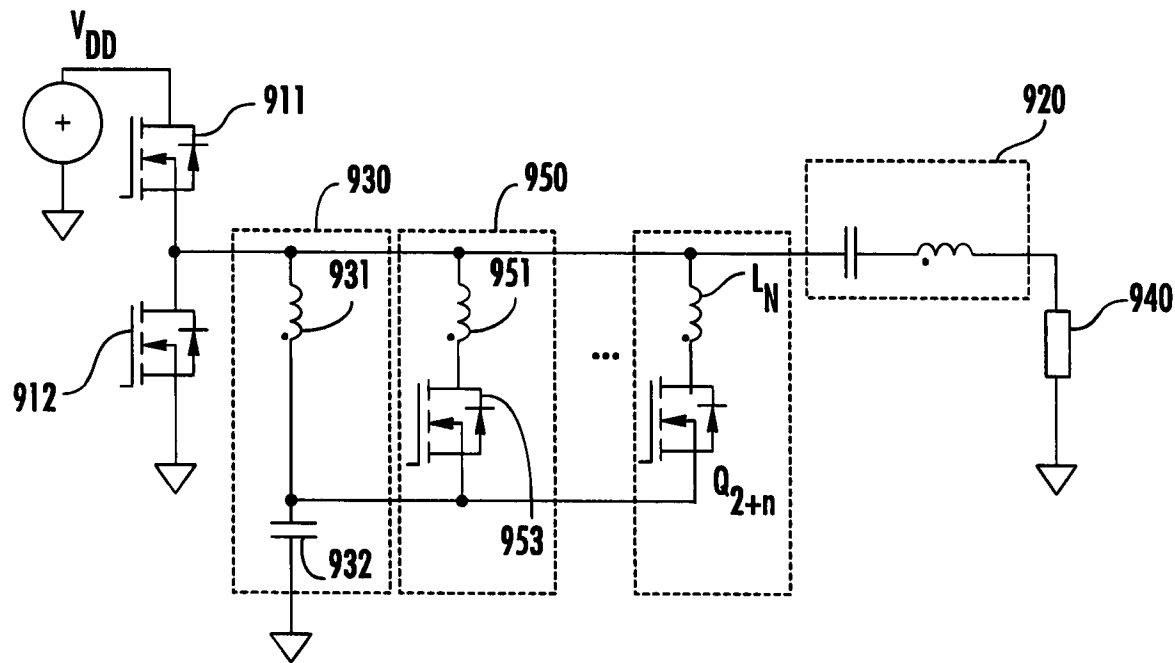


圖9B

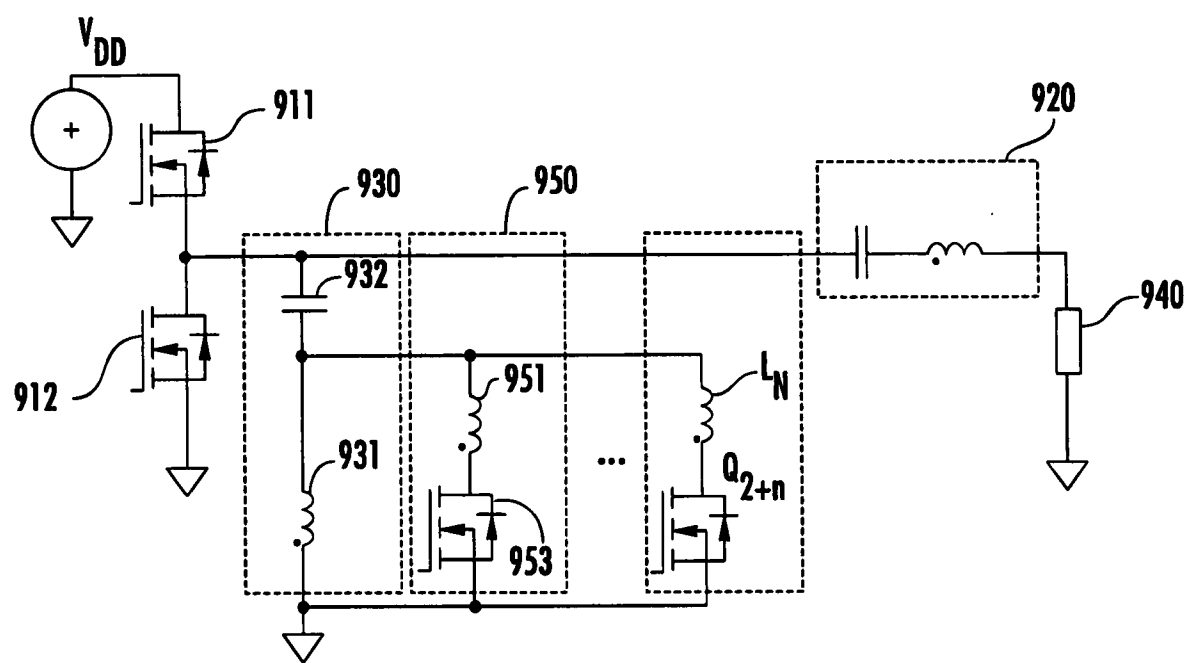


圖9C

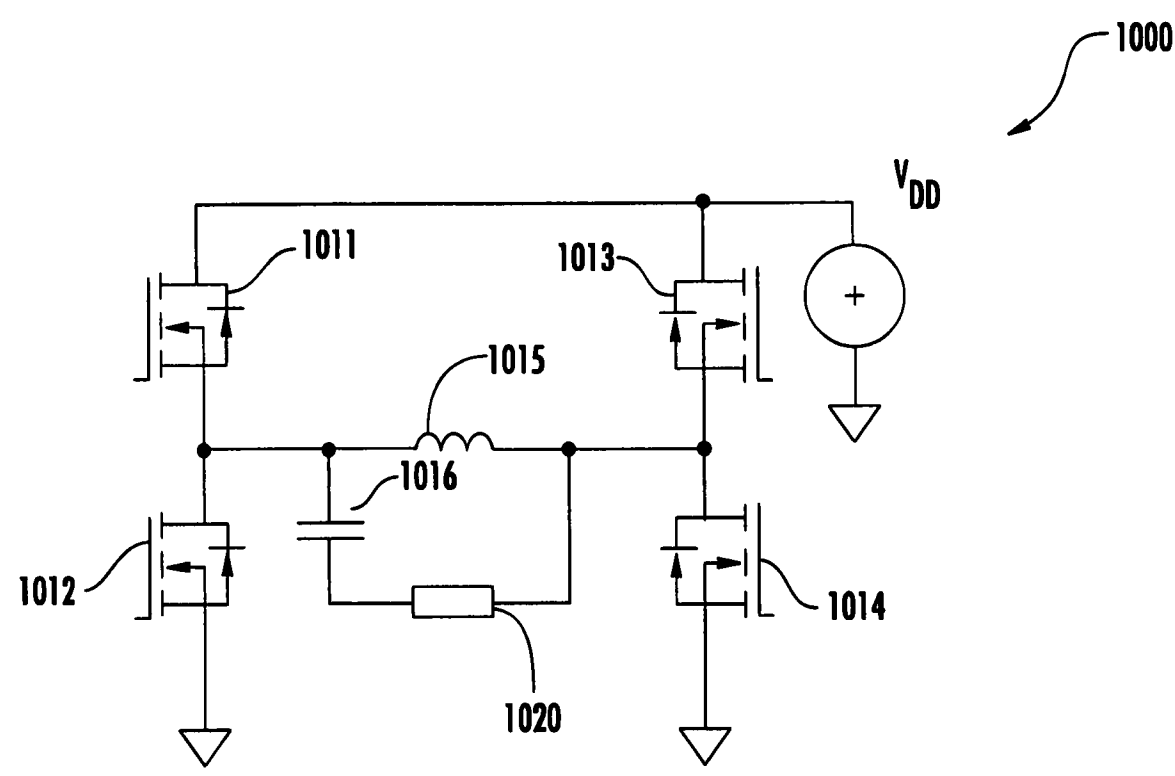


圖10

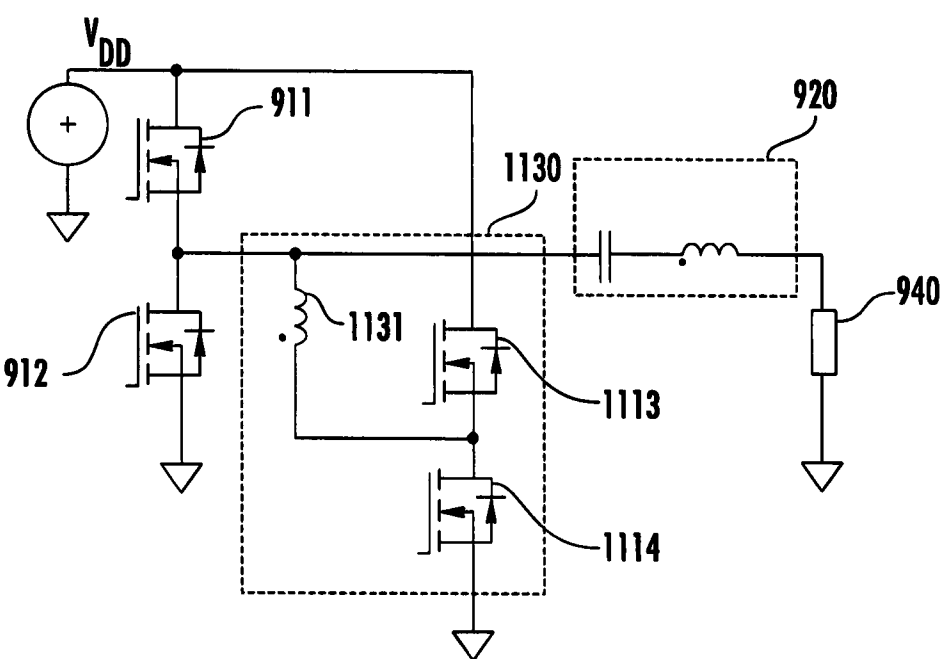


圖11