

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-82768
(P2011-82768A)

(43) 公開日 平成23年4月21日(2011.4.21)

(51) Int.Cl.			F I			テーマコード (参考)
HO4N	9/07	(2006.01)	HO4N	9/07	A	4M118
HO4N	5/335	(2011.01)	HO4N	5/335	E	5C024
HO1L	27/146	(2006.01)	HO1L	27/14	A	5C065

審査請求 未請求 請求項の数 8 O L (全 18 頁)

(21) 出願番号	特願2009-232866 (P2009-232866)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成21年10月6日(2009.10.6)	(74) 代理人	100076428 弁理士 大塚 康德
		(74) 代理人	100112508 弁理士 高柳 司郎
		(74) 代理人	100115071 弁理士 大塚 康弘
		(74) 代理人	100116894 弁理士 木村 秀二
		(74) 代理人	100130409 弁理士 下山 治
		(74) 代理人	100134175 弁理士 永川 行光

最終頁に続く

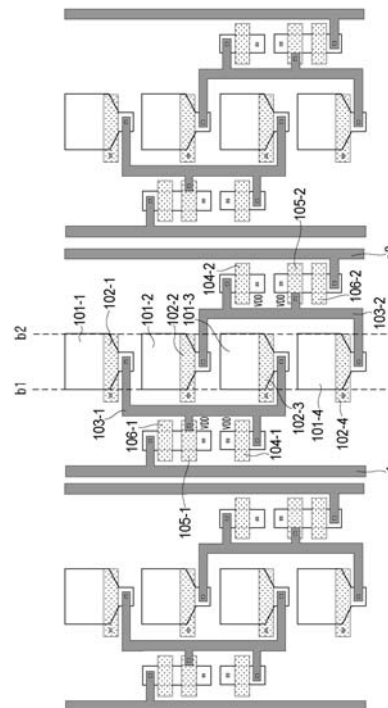
(54) 【発明の名称】 固体撮像装置および撮像装置

(57) 【要約】 (修正有)

【課題】異なる色の出力同士のクロストークを低減する。

【解決手段】二次元状に複数の画素が配置された画素アレイと、カラーフィルタとを備えた固体撮像装置において、各画素列に2列の読出線が設けられる。画素行は、2つにグループ分けされ、それぞれ同一カラーの画素で構成される複数のサブグループ細分けされる。第1グループの画素行の画素の信号は第1列読出線、第2グループの画素行の画素信号は、第2列読出線に出力される。各画素は、光電変換素子および転送素子を含み、同一の画素列かつ同一のサブグループに属する複数の画素が変換領域および増幅素子を共有し、前記光電変換素子で発生した電荷が前記転送素子によって前記変換領域に転送され、該転送された電荷が前記変換領域で電圧に変換され、その電圧が前記増幅素子によって増幅される。1つの前記変換領域と他の前記変換領域とは互いに交差していない。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の画素行および複数の画素列を構成するように二次元状に複数の画素が配置された画素アレイと、前記複数の画素から所定のカラー配列に従うカラーの信号が出力されるように前記画素アレイの上に配列されたカラーフィルタとを備えた固体撮像装置であって、各画素列に第 1 列読出線および第 2 列読出線が設けられており、

前記画素アレイを構成する前記複数の画素行は、第 1 グループの画素行と第 2 グループの画素行とにグループ分けされ、前記第 1 グループは、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされ、前記第 2 グループは、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされており、前記第 1 グループの画素行に属する画素の信号は、前記第 1 列読出線に出力され、前記第 2 グループの画素行に属する画素の信号は、前記第 2 列読出線に出力され、各画素が、光電変換素子および転送素子を含み、

同一の画素列かつ同一のサブグループに属する複数の画素が変換領域および増幅素子を共有し、前記光電変換素子で発生した電荷が前記転送素子によって前記変換領域に転送され、該転送された電荷が前記変換領域で電圧に変換され、その電圧が前記増幅素子によって増幅され、1 つの前記変換領域と他の前記変換領域とが互いに交差していない、

ことを特徴とする固体撮像装置。

【請求項 2】

前記変換領域は、フローティングディフュージョンおよびそれに接続された導電体を含む、

ことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】

画素列に設けられた前記第 1 列読出線および前記第 2 列読出線の間当該画素列の各画素の前記光電変換素子が配置され、

前記第 1 グループの画素行に属する画素の前記光電変換素子の前記第 2 列読出線の側における境界線と前記第 1 列読出線との間に当該画素が属するサブグループの前記変換領域が配置され、

前記第 2 グループの画素行に属する画素の前記光電変換素子の前記第 1 列読出線の側における境界線と前記第 2 列読出線との間に当該画素が属するサブグループの前記変換領域が配置されている、

ことを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

【請求項 4】

画素列に設けられた前記第 1 列読出線および前記第 2 列読出線の間当該画素列の各画素の前記光電変換素子が配置され、

前記第 1 グループの画素行に属する画素の前記光電変換素子と当該画素の信号が出力される前記第 1 列読出線との間に当該画素が属するサブグループの前記変換領域が配置され、

前記第 2 グループの画素行に属する画素の前記光電変換素子と当該画素の信号が出力される前記第 2 列読出線との間に当該画素が属するサブグループの前記変換領域が配置されている、

ことを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

【請求項 5】

前記第 1 列読出線および前記第 2 列読出線が同一の層に配置されていることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の固体撮像装置。

【請求項 6】

前記第 1 列読出線および前記第 2 列読出線が互いに異なる層に配置されていることを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

【請求項 7】

前記第 1 列読出線および前記第 2 列読出線が平面レイアウトにおいて互いに重なるよう

10

20

30

40

50

に配置されていることを特徴とする請求項 6 に記載の固体撮像装置。

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載の固体撮像装置と、
前記固体撮像装置によって得られた信号を処理する信号処理部と、
を備えることを特徴とする撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置およびそれを含む撮像装置に関する。

【背景技術】

【0002】

近年、デジタルカメラに組み込まれる固体撮像装置には、静止画のほか動画を撮像することができる機能が要求されている。静止画の画素数は世代ごとに多画素化されているのに対して、動画の画素数は最も高繊細なものであっても、現在のところ、水平方向画素数が 1920、垂直方向画素数が 1080 であり、静止画の画素数が動画の画素数を大きく上回っている。そのため、静止画を撮像する場合と動画を撮像する場合とで処理する画素数を選択する方法がとられている。具体的には、動画の撮像時には、複数の画素出力を加算あるいは平均化して 1 画素の出力として扱うという方法とられている。

【0003】

特許文献 1 には、R、G、B の 3 つのカラーの画素のうち同一のカラーの信号を出力する 2 つ以上の画素のフローティングディフュージョン (FD) を共通化し、該 FD で複数の画素の信号を加算する方法が提案されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2005 - 244995 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

原色フィルタや補色フィルタなどのカラー配列では、同一カラーの画素が行方向および列方向に一画素おきに配列される。よって、特許文献 1 に記載された方法で FD を共通化すると、共通化のための配線パターンが、隣接する別のカラーの配線パターンと交差してしまう。この交差によって異なる色の画素の出力同士が容量結合するため、クロストークの原因となる。クロストークによりノイズが増加し、信号とノイズの比 (S/N) が低下するという問題が発生する。

【0006】

本発明は、クロストークの低減に有利な構成を有する固体撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の 1 つの側面は、複数の画素行および複数の画素列を構成するように二次元状に複数の画素が配置された画素アレイと、前記複数の画素から所定のカラー配列に従うカラーの信号が出力されるように前記画素アレイの上に配列されたカラーフィルタとを備えた固体撮像装置に係り、前記固体撮像装置において、各画素列に第 1 列読出線および第 2 列読出線が設けられており、前記画素アレイを構成する前記複数の画素行は、第 1 グループの画素行と第 2 グループの画素行とにグループ分けされ、前記第 1 グループは、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされ、前記第 2 グループは、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされており、前記第 1 グループの画素行に属する画素の信号は、前記第 1 列読出線に出力され、前記第 2 グループの画素行に属する画素の信号は、前記第 2 列

10

20

30

40

50

読出線に出力され、各画素が、光電変換素子および転送素子を含み、同一の画素列かつ同一のサブグループに属する複数の画素が変換領域および増幅素子を共有し、前記光電変換素子で発生した電荷が前記転送素子によって前記変換領域に転送され、該転送された電荷が前記変換領域で電圧に変換され、その電圧が前記増幅素子によって増幅され、1つの前記変換領域と他の前記変換領域とが互いに交差していない。

【発明の効果】

【0008】

本発明によれば、例えば、クロストークの低減に有利な構成を有する固体撮像装置を提供することができる。

【図面の簡単な説明】

10

【0009】

【図1】画素アレイにおける1つの画素列の一部分の回路構成を例示的に示す図である。

【図2】本発明の第1実施形態を示す平面レイアウト図である。

【図3】同一画素列の2つの画素の信号を合成して読み出す動作を例示するタイミングチャートである。

【図4】本発明の第1実施形態の変形例を示す平面レイアウト図である。

【図5】本発明の第2実施形態を示す平面レイアウト図である。

【図6】本発明の第3実施形態を示す平面レイアウト図である。

【図7】本発明の第4実施形態を示す平面レイアウト図である。

【図8】本発明の第5実施形態を示す平面レイアウト図である。

20

【図9】本発明の好適な実施形態の固体撮像装置の概略構成を示す図である。

【図10】本発明の好適な実施形態の撮像装置（カメラ）の概略構成を示す図である。

【発明を実施するための形態】

【0010】

以下、添付図面を参照しながら本発明の好適な実施形態を説明する。

【0011】

図9は、本発明の好適な実施形態の固体撮像装置ISの概略構成を示す図である。固体撮像装置ISは、CMOSイメージセンサのような能動画素型のイメージセンサとして構成される。能動画素型のイメージセンサは、画素が、光電変換素子の他に、該光電変換素子による光電変換によって得られた信号を増幅する増幅素子を含む固体撮像装置である。この実施形態では、増幅素子は、複数の画素によって共有される。固体撮像装置ISは、画素アレイPA、垂直選択回路VS、第1読出回路HR1、第2読出回路HR2、第1水平選択回路HS1、および、第2水平選択回路HS2を備えている。画素アレイPAは、複数の画素行prおよび複数の画素列pcを構成するように二次元状に配列された複数の画素pを含む。図6には、画素アレイPAとして、説明のために単純化された画素アレイが例示されている。画素アレイPAにおける各画素列pcには、2つの列読出線、即ち、第1列読出線c1と第2列読出線c2とが設けられている。

30

【0012】

画素アレイPAを構成する複数の画素行prは、第1グループの画素行と第2グループの画素行とに分けられている。例えば、第1グループは奇数行（奇数番目の行）であり、第2グループは偶数行（偶数番目の行）でありうる。或いは、第1グループは偶数行であり、第2グループは奇数行でありうる。第1列読出線c1は、偶数行の画素から信号を読み出すための列読出線であり、第2列読出線c2は、奇数行の画素から信号を読み出すための列読出線でありうる。或いは、第1列読出線c1は、奇数行の画素から信号を読み出すための列読出線であり、第2列読出線c2は、偶数行の画素から信号を読み出すための列読出線であってもよい。その他、アプリケーションに応じて、画素アレイPAを構成する複数の画素行prのうちの任意の半分を第1グループとして、他の半分を第2グループとすることができる。

40

【0013】

垂直走査回路VSは、画素アレイPAにおける第1グループに属する1つの画素行と、

50

第2グループに属する1つの画素行とを互いに異なるタイミングで、又は同時に選択する。第1読出回路HR1は、画素アレイPA内の同時に選択された2つの画素行のうち一方の画素行に属する画素から第1列読出線c1を介して信号を読み出して第1出力端子OUT1に出力する。第2読出回路HR2は、画素アレイPA内の同時に選択された2つの画素行prのうち他方の画素行に属する画素から第2列読出線c2を介して信号を読み出して第2出力端子OUT2に出力する。第1読出回路HR1および第2読出回路HR2は、それらによって画素アレイPAが挟まれるように配置されることが好ましい。第1水平選択回路HS1は、画素アレイPAにおける読出し対象の画素列pcを選択する。第2水平選択回路HS2は、画素アレイPAにおける読出し対象の画素列pcを選択する。なお、図9では、説明の簡単化のために画素アレイPAが4つの画素行と2つの画素列を有するように記載されているが、画素アレイPAは、典型的には、より多数の画素行および画素列で構成されうる。

10

【0014】

図1は、画素アレイPAにおける1つの画素列pcの一部分の回路構成を例示的に示す図であり、本発明の第1実施形態における回路構成を示している。なお、図1では、簡単化のために4行分の画素のみが示されている。各画素は、フォトダイオード101(101は、101-1、101-2、101-3、101-4を代表する。)と、転送トランジスタ102(102は、102-1、102-2、102-3、102-4を代表する。)とを含む。具体的には、第1画素行、第1画素列の画素は、フォトダイオード101-1と転送トランジスタ102-1とを含む。第2画素行かつ第1画素列の画素は、フォトダイオード101-2と転送トランジスタ102-2とを含む。第3画素行かつ第1画素列の画素は、フォトダイオード101-3と転送トランジスタ102-3とを含む。第4画素行かつ第1画素列の画素は、フォトダイオード101-4と転送トランジスタ102-4とを含む。図1に示す第1実施形態では、電荷を電圧に変換する変換領域103(103は、103-1、103-2を代表する。)、リセットトランジスタ104(104は、104-1、104-2を代表する。)、増幅トランジスタ105(105は、105-1、105-2を代表する。)および選択トランジスタ106(106は、106-1、106-2を代表する。)が同一画素列の複数(ここでは2個)の画素によって共有されている。具体的には、変換領域103-1、リセットトランジスタ104-1、増幅トランジスタ105-1および選択トランジスタ106-1が同一画素列の第1画素行および第3画素行の画素とによって共有されている。また、変換領域103-2、リセットトランジスタ104-2、増幅トランジスタ105-2および選択トランジスタ106-2が同一画素列の第1画素行および第3画素行の画素とによって共有されている。

20

30

【0015】

画素アレイPAの上には、所定のカラー配列に従うカラーフィルタが配置される。ここでは、ベイヤー配列に従うカラーフィルタが画素アレイPAの上に配置されている例を説明するが、他のカラー配列(例えば、補色フィルタ)に従うカラーフィルタが画素アレイPAの上に配置された場合にも本発明を適用することができる。ベイヤー配列に従う場合、第1画素行、第1画素列の第1、第3画素行の画素のフォトダイオード101-1、101-3の上にはG(グリーン)色のカラーフィルタが配置される。また、第1画素列の第2、第4画素行の画素のフォトダイオード101-2、101-4の上にはR色のカラーフィルタが配置されている。よって、同一カラー(G色)の画素である第1画素行および第3画素行の画素がFD103-1、リセットトランジスタ104-1、増幅トランジスタ105-1、選択トランジスタ106-1を共有し、信号を第1列読出線107-1に出力する。また、同一カラー(R色)の画素である第2画素行および第4画素行の画素がFD103-1、リセットトランジスタ104-1、増幅トランジスタ105-1、選択トランジスタ106-1を共有し、信号を第2列読出線107-1に出力する。

40

【0016】

ここで、電荷を電圧に変換する変換領域103を共有する同一カラーの画素の集合をサブグループとして考える。前述のように、画素アレイPAを構成する複数の画素行prは

50

、第1列読出線および第2列読出線の一方に信号を出力する第1グループの画素行と、他方に信号を出力する第2グループの画素行とに分けられている。第1グループは、更に、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされ、第2グループは、各々のサブグループが同一カラーの画素で構成される複数のサブグループにグループ分けされている。

【0017】

フォトダイオード101(101__1、101__2、101__3、101__4)は、光電変換素子の一例である。変換領域103(103__1、103__2)は、フォトダイオード101から出力される電荷を保持して電圧に変換する容量素子であり、典型的には、半導体基板に形成されたフローティングディフュージョン(拡散領域)およびそれに接続された導電体を含む。該導電体は、配線層に形成される導電体パターンと、拡散領域と導電体パターンとを接続するプラグ(コンタクトプラグ、ビアプラグ)とを含みうる。増幅トランジスタ105(105__1、105__2)は、変換領域103の電圧を増幅する増幅素子の一例である。リセットトランジスタ104(104__1、104__2)は、変換領域103の電圧をリセット(初期化)するリセット素子の一例であり、垂直選択回路VSによって制御されうる。選択トランジスタ106(106__1、106__2)は、行を選択するためのスイッチの一例であり、垂直選択回路VSによって制御されうる。転送トランジスタ102(102__1、102__2、102__3、102__4)は、フォトダイオード101において光電変換によって生じた電荷を変換領域103に転送するための転送素子の一例であり、垂直選択回路VSによって制御されうる。

10

20

【0018】

リセットトランジスタ104は、垂直選択回路VSによって駆動されるリセット信号によって制御されうる。選択トランジスタ106が、垂直選択回路VSによって駆動される選択信号によって制御されうる。転送トランジスタ102は、垂直選択回路VSによって駆動される転送信号によって制御されうる。以上のリセット信号、行選択信号および転送信号の集合が、図9では、制御信号rとして示されている。

【0019】

ここで、代表的に、フォトダイオード101-1を含む画素から信号を第1列読出線c1に出力する動作を説明する。フォトダイオード101-1で発生した電荷は、垂直選択回路VSが転送トランジスタ102-1をオン状態にすることによって変換領域103-1に転送される。変換領域103-1に転送された電荷は、変換領域103-1において電圧に変換される(より厳密には、転送された電荷をQ、変換領域103-1の容量をCとすると、変換領域103-1の電圧が $V = Q / C$ だけ変化する。)。増幅トランジスタ105-1は、垂直選択回路VSによって選択トランジスタ106-1がオン状態にされることによって、変換領域103-1の電圧に応じた電圧を選択トランジスタ106-1を介して第1列読出線c1に出力する。ここで、第1列読出線c1には、不図示の定電流源が接続され、該定電流源と増幅トランジスタとによってソースフォロワ型の増幅回路が構成され、該増幅回路によって変換領域103-1の電圧に応じた電圧が第1列読出線c1に出力されうる。固体撮像装置ISから最大解像度で静止画を出力する場合には、上記のように、個々の画素の信号が出力されうる。

30

40

【0020】

一方、固体撮像装置ISによって低解像度の静止画を出力する場合や、(前記最大解像度よりも低解像度の)動画を出力する場合には、同一画素列の各サブグループの画素が変換領域によって合成(加算)されて出力されうる。このような低解像度の画像(静止画または動作)を固体撮像装置ISから出力する動作を説明する。ここでは、代表的に、フォトダイオード101-1を含む画素およびフォトダイオード101-3を含む画素から合成された信号を第1列読出線c1に出力する動作を説明する。フォトダイオード101-1、101-3で発生した電荷は、垂直選択回路VSが転送トランジスタ102-1、102-3をオン状態にすることによって変換領域103-1に転送される。変換領域103-1に転送された電荷は、変換領域103-1において電圧に変換される。フォトダ

50

イオード101-1から転送された電荷をQ1、フォトダイオード101-3から転送された電荷をQ3、変換領域103-1の容量をCとすると、変換領域103-1の電圧が $V = (Q1 + Q3) / C$ だけ変化する。即ち、変換領域103-1において2つの画素の信号が合成(加算)される。増幅トランジスタ105-1は、垂直選択回路VSによって選択トランジスタ106-1がオン状態にされることによって、変換領域103-1の電圧に応じた電圧を選択トランジスタ106-1を介して第1列読出線c1に出力する。

【0021】

図2は、各画素列が図1に示す回路構成を有する画素アレイにおける2つの画素列の平面レイアウト図であり、本発明の第1実施形態を示している。図2において、101-1、101-2、101-3、101-4は、フォトダイオード(より厳密には、フォトダイオードの表面層)である。102-1、102-2、102-3、102-4は、転送トランジスタ(より厳密には、転送トランジスタのゲート電極)である。103-1、103-2は、変換領域である。該変換領域は、半導体基板に形成された拡散領域、該拡散領域に接続されたコンタクトプラグ、該コンタクトプラグに接続された第1金属配線層の導電パターン、該導電パターンと増幅トランジスタのゲート電極とを接続するコンタクトプラグを含む。106-1、106-2は、選択トランジスタ(より厳密には、選択トランジスタのゲート電極)である。105-1、105-2は、増幅トランジスタ(より厳密には、増幅トランジスタのゲート電極)であり、選択トランジスタと活性層を共有している。104-1、104-2は、リセットトランジスタ(より厳密には、リセットトランジスタのゲート電極)である。第1列読出線c1および第2列読出線c2は、同一の層に配置されうる。

10

20

【0022】

図2に例示される第1実施形態では、画素列に設けられた第1列読出線c1および第2列読出線c2の間に当該画素列の各画素のフォトダイオード101-1~101-4が配置されている。また、第1グループの画素行(第1、第3画素行)に属する画素のフォトダイオード101-1、101-3の第2列読出線c2の側における境界線b2と第1列読出線c1との間に、当該画素が属するサブグループの変換領域103-1が配置されている。また、第2グループの画素行(第2、第4画素行)に属する画素のフォトダイオード101-2、101-4の第1列読出線c1の側における境界線b1と第2列読出線c2との間に、当該画素が属するサブグループの変換領域103-2が配置されている。このような構成によれば、変換領域103-1と変換領域103-2とが交差することがなく、変換領域103-1と変換領域103-2との容量結合を小さくすることができる。一方、変換領域103-1と変換領域103-2とが交差するような構成では、両者の間の容量結合(および、その結果としてクロストーク)が大きくなる。これは、異なるカラーの画素の信号の間でクロストークが発生し、これによって混色が発生することを意味する。

30

【0023】

また、図2に例示される第1実施形態では、偶数行の画素のフォトダイオードと奇数行の画素のフォトダイオードとが同一形状であるので、偶数行と奇数行とで光電変換特性の違いが小さい。

40

【0024】

図3は、同一画素列の2つの画素の信号を合成して読み出す動作を例示するタイミングチャートである。図3において、HSTは行選択用パルスであり、他の符号は、図1、2に示されたトランジスタを示す。HSTが入力されてから次のHSTが入力されるまでの期間が1水平走査期間である。1水平走査期間内において、まず、変換領域103-1、103-2の電圧をリセットするために、リセットトランジスタ104-1、104-2および選択トランジスタ106-1、106-2がオン状態にされる。この時、列読出線c1、c2にリセット信号が現れ、その信号が不図示の回路で読み出される。次に、転送トランジスタ102-1、102-3がオン状態にされる。この動作により、フォトダイオード101-1、101-3の電荷がそれぞれFD103-1に転送される。次

50

に、転送トランジスタ102-1、102-3がオフ状態にされて、不図示の回路により光信号が読み出される。次の1水平走査期間では、再び、変換領域103-1、103-2の電圧がリセットされた後、今度は、転送トランジスタ102-2、102-4がオン状態にされて、偶数行の光信号が読み出される。以上の4行分の動作を繰り返すことで全画面の信号が読み出される。なお、1水平走査期間内の画素駆動タイミングは、第1画素行および第3画素行において同時であるが、完全に同時である必要はなく、同一水平走査期間内に2つの画素の駆動ができれば良い。

【0025】

図4は、図2に示される平面レイアウトの変形例を示している。図4に例示される第1実施形態の変形例では、画素列に設けられた第1列読出線c1および第2列読出線c2の間に当該画素列の各画素のフォトダイオード101-1~101-4が配置されている。また、第1グループの画素行(第1画素行、第3画素行)に属する画素のフォトダイオード101-1、101-3と当該画素の信号が出力される第1列読出線c1との間に当該画素が属するサブグループの変換領域103-1が配置されている。また、第2グループの画素行(第2画素行、第4画素行)に属する画素のフォトダイオード101-2、101-4と当該画素の信号が出力される第2列読出線c2との間に当該画素が属するサブグループの変換領域103-2が配置されている。このような構成によれば、変換領域103-1と変換領域103-2とが交差することがなく、変換領域103-1と変換領域103-2との容量結合を小さくすることができる。この変形例では、変換領域103-1と変換領域103-2との距離を図2に示す実施形態における変換領域103-1と変換領域103-2との距離よりも大きくすることができる。よって、この変形例によれば、図2に示す実施形態よりも変換領域103-1と変換領域103-2との間の容量結合を低減することができる。

【0026】

更に、図2、4に示す実施形態によれば、1つの画素列に対して2つの列信号線が設けられているので、第1グループの画素行の画素と第2グループの画素行の画素から信号を同時に読み出すことができる。同一画素列の2つの画素の信号を合成して読み出す動作においては、転送トランジスタ102-1~104を同時にオン状態にすることによって、第1グループの画素行の画素と第2グループの画素行の画素から信号を同時に読み出すことができる。

【0027】

1つの画素列に2つの列読出線を配置することによって、画素の開口面積が減少しうる。このような副作用は、フォトダイオード上に配されるマイクロレンズの形状を最適化すること、リセットトランジスタ104、増幅トランジスタ105、選択トランジスタ106のレイアウトの最適化によって軽減されうる。

【0028】

図5は、本発明の第2実施形態を示す平面レイアウト図である。第2実施形態は、図2に例示される第1実施形態の変形例として理解することができる。変換領域の配置方法は、図2に例示される第1実施形態と同様でありうるが、図4に例示される配置方法に従ってもよい。第2実施形態では、ペイヤー配列における同一画素列の同一カラーの3つの画素によって変換領域が共有されている。具体的には、第1グループ(奇数行)の画素のフォトダイオード101-1、101-3、101-5によって変換領域103-1が共有されている。また、第2グループ(偶数行)の画素のフォトダイオード101-2、101-4、101-6によって変換領域103-2が共有されている。第2実施形態は、1つの変換領域を共有する画素の数が3つであることの他は、第1実施形態と同様である。

【0029】

図6は、本発明の第3実施形態を示す平面レイアウト図である。第3実施形態は、図2、図5に例示される第1、第2実施形態の変形例として理解することができる。第3実施形態では、ペイヤー配列における同一画素列の同一カラーの5つの画素によって変換領域が共有されている。変換領域の配置方法は、第1、第2実施形態と同様である。第1グル

ープ（奇数行）の画素のフォトダイオード101-1、101-3、101-5、101-7、101-9によって変換領域103-1が共有されている。また、第2グループ（偶数行）の画素のフォトダイオード101-2、101-4、101-6、101-8、101-10によって変換領域103-2が共有されている。第3実施形態は、1つの変換領域を共有する画素の数が5つであることの他は、第1実施形態と同様である。

【0030】

図7は、本発明の第4実施形態を示す平面レイアウト図である。図7に例示される第4実施形態は、1つの画素列の光電変換素子とその隣の画素列の光電変換素子との間に当該1つの画素列の2つの列読出線（即ち、第1列読出線c1、第2列読出線c2）が配置されている点で第1乃至第3実施形態と異なる。第1列読出線c1と第2列読出線c2とは、互いに異なる層に配置されている。このような構成においても、第1乃至第3実施形態と同様に、変換領域103-1と変換領域103-2とを交差させずに配置することができる。更に、第1列読出線c1と第2列読出線c2とを互いに異なる層に配置することにより、第1列読出線c1と第2列読出線c2とを平面レイアウトにおいて互いに重なるように配置することも可能になる。この場合は、フォトダイオードの開口面積を広げることができるので、感度を向上することができる。

10

【0031】

図8は、本発明の第5実施形態を示す平面レイアウト図である。第5実施形態の固体撮像装置は、点線で示されたフォトダイオード101-1～101-4がシリコンウエハ等の半導体基板の裏面に配置された裏面照射型の固体撮像装置である。裏面照射型の固体撮像装置では、1つの画素列に対して設けられる2つの列読出線によって開口率が低下することはない。また、トランジスタのゲート幅を大きくすることで駆動力を向上できる。また、増幅トランジスタのゲート面積を大きくすることができるので、RTS（Random Telegraph Noise）を小さくすることができる。裏面照射型でもクロストークを防止し、かつS/N比の高い出力を高速に得ることができる。

20

【0032】

図10は、本発明の好適な実施形態の撮像装置（カメラ）の概略構成を示す図である。撮像装置400は、第1乃至第4実施形態の固体撮像装置ISに代表される固体撮像装置1004を備える。被写体の光学像は、レンズ1002によって固体撮像装置1004の撮像面に結像する。レンズ1002の外側には、レンズ1002のプロテクト機能とメインスイッチを兼ねるバリア1001が設けられうる。レンズ1002には、それから出射される光の光量を調節するための絞り1003が設けられうる。固体撮像装置1004から複数チャンネルで出力される撮像信号は、撮像信号処理回路1005によって各種の補正、クランプ等の処理が施される。撮像信号処理回路1005から複数チャンネルで出力される撮像信号は、A/D変換器1006でアナログ-デジタル変換される。A/D変換器1006から出力される画像データは、信号処理部1007によって各種の補正、データ圧縮などがなされる。固体撮像装置1004、撮像信号処理回路1005、A/D変換器1006及び信号処理部1007は、タイミング発生部1008が発生するタイミング信号にしたがって動作する。

30

【0033】

ブロック1005～1008は、固体撮像装置1004と同一チップ上に形成されてもよい。撮像装置400の各ブロックは、全体制御・演算部1009によって制御される。撮像装置400は、その他、画像データを一時的に記憶するためのメモリ部1010、記録媒体への画像の記録又は読み出しのための記録媒体制御インターフェース部1011を備える。記録媒体1012は、半導体メモリ等を含んで構成され、着脱が可能である。撮像装置400は、外部コンピュータ等と通信するための外部インターフェース（I/F）部1013を備えてもよい。

40

【0034】

次に、図10に示す撮像装置（カメラ）400の動作について説明する。バリア1001のオープンに応じて、メイン電源、コントロール系の電源、A/D変換器1006等の

50

撮像系回路の電源が順にオンする。その後、露光量を制御するために、全体制御・演算部 1009 が絞りを開放にする。固体撮像装置 1004 から出力された信号は、撮像信号処理回路 1005 をスルーして A/D 変換器 1006 へ提供される。A/D 変換器 1006 は、その信号を A/D 変換して信号処理部 1007 に出力する。信号処理部 1007 は、そのデータを処理して全体制御・演算部 1009 に提供し、全体制御・演算部 1009 において露出量を決定する演算を行う。全体制御・演算部 1009 は、決定した露出量に基づいて絞りを制御する。

【0035】

次に、全体制御・演算部 1009 は、上記の第 1 乃至第 4 実施形態に代表される固体撮像装置 1004 から出力され信号処理部 1007 で処理された信号にから高周波成分を取り出して、高周波成分に基づいて被写体までの距離を演算する。その後、レンズ 1002 を駆動して、合焦か否かを判断する。合焦していないと判断したときは、再びレンズ 1002 を駆動し、距離を演算する。

10

【0036】

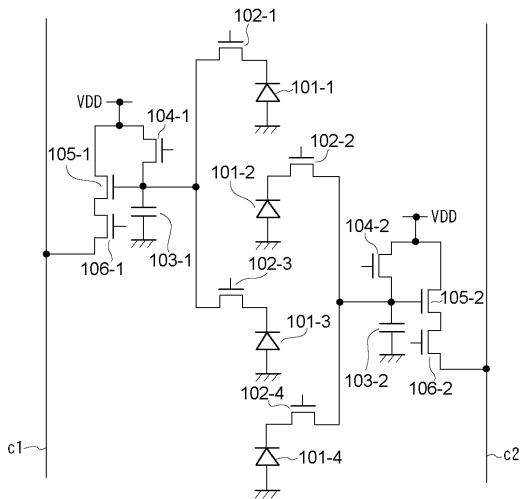
そして、合焦が確認された後に本露光が始まる。露光が終了すると、固体撮像装置 1004 から出力された撮像信号は、撮像信号処理回路 1005 において補正等がされ、A/D 変換器 1006 で A/D 変換され、信号処理部 1007 で処理される。信号処理部 1007 で処理された画像データは、全体制御・演算部 1009 によりメモリ部 1010 に蓄積される。

【0037】

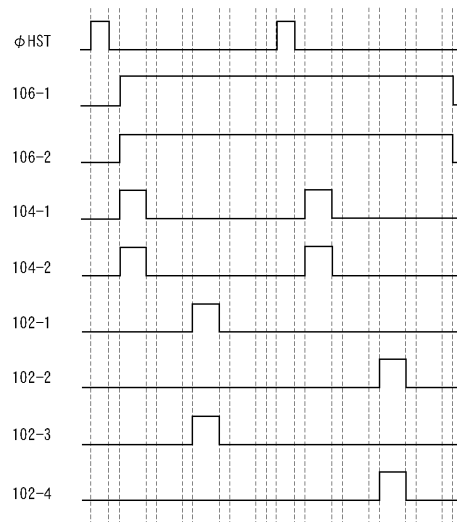
その後、メモリ部 1010 に蓄積された画像データは、全体制御・演算部 1009 の制御により記録媒体制御 I/F 部を介して記録媒体 1012 に記録される。また、画像データは、外部 I/F 部 1013 を通してコンピュータ等に提供されて処理されうる。

20

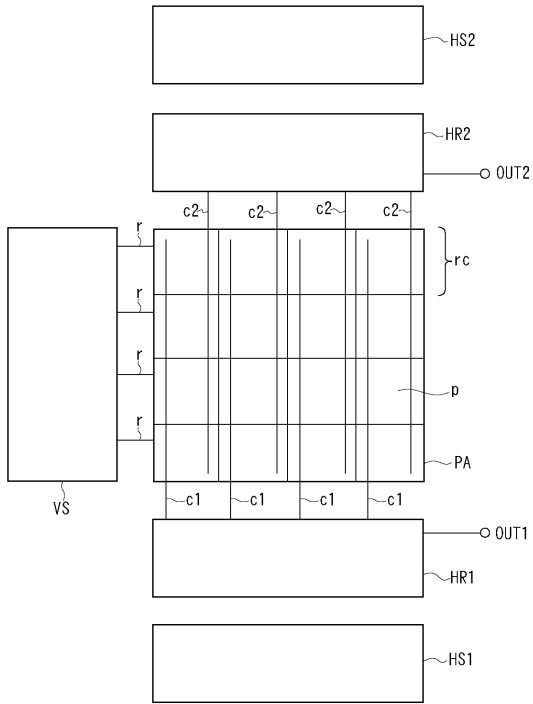
【図 1】



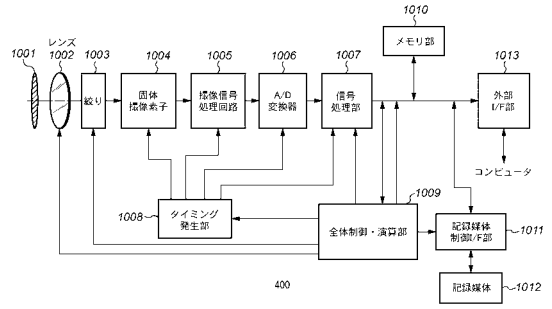
【図 3】



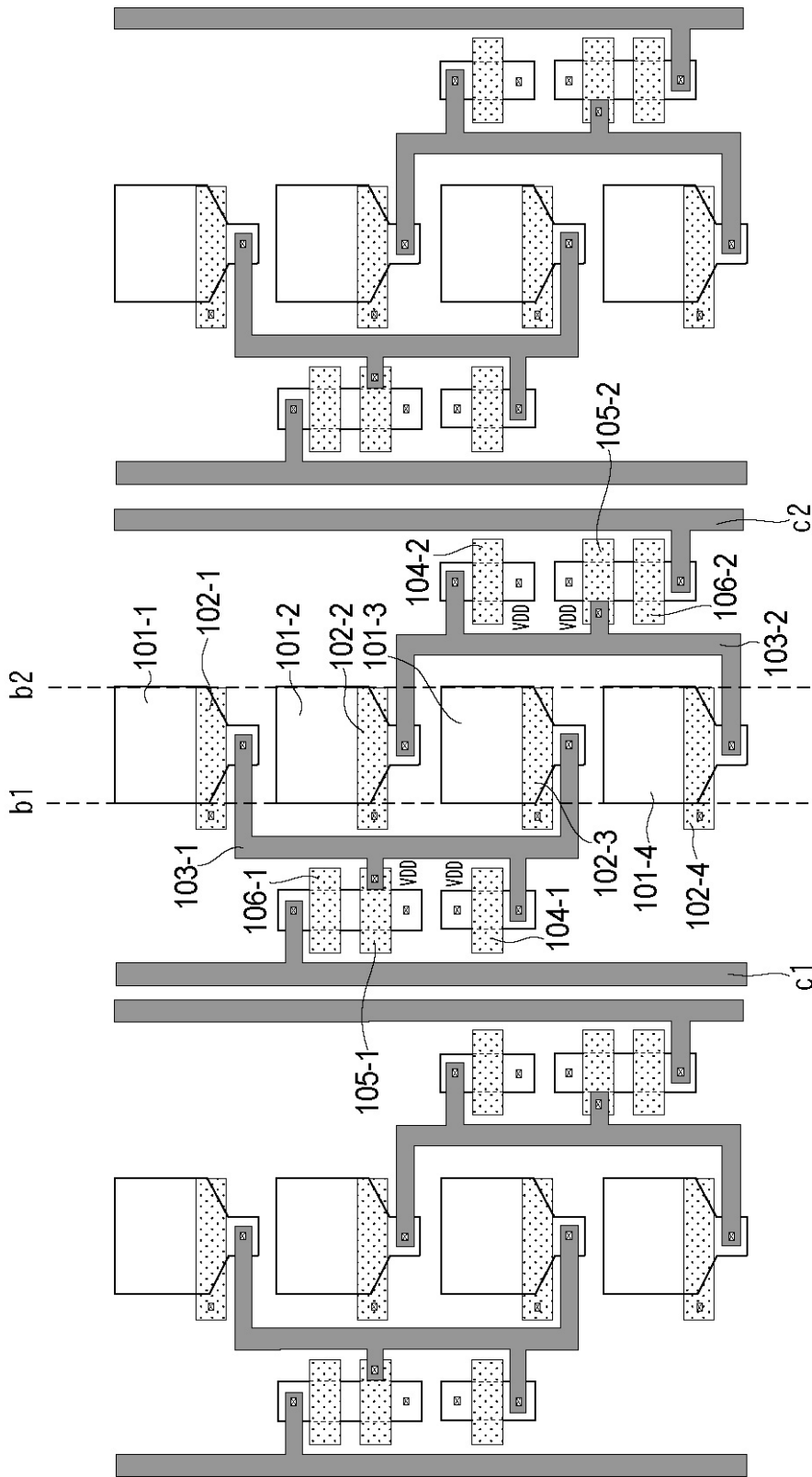
【 図 9 】



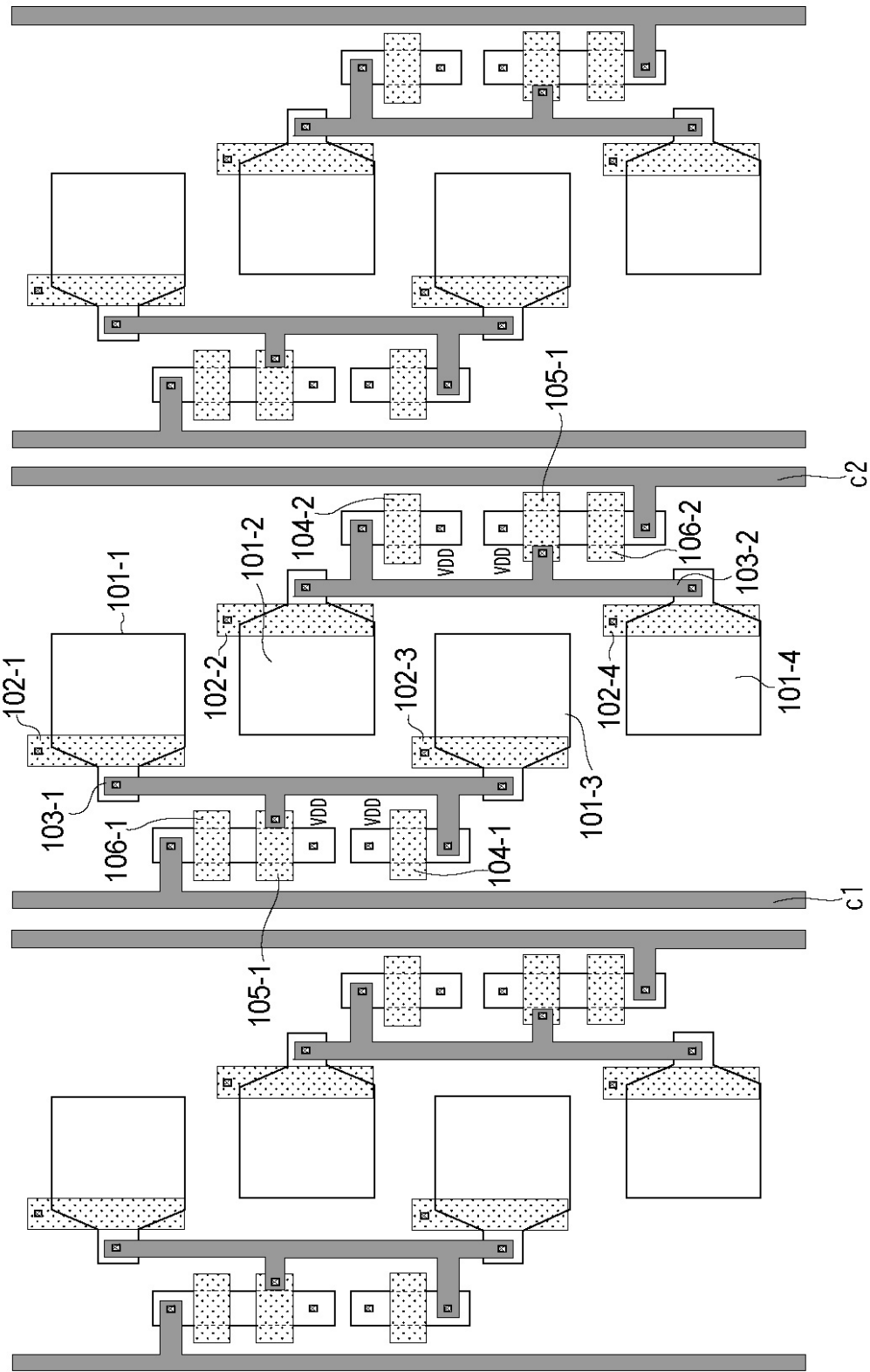
【 図 10 】



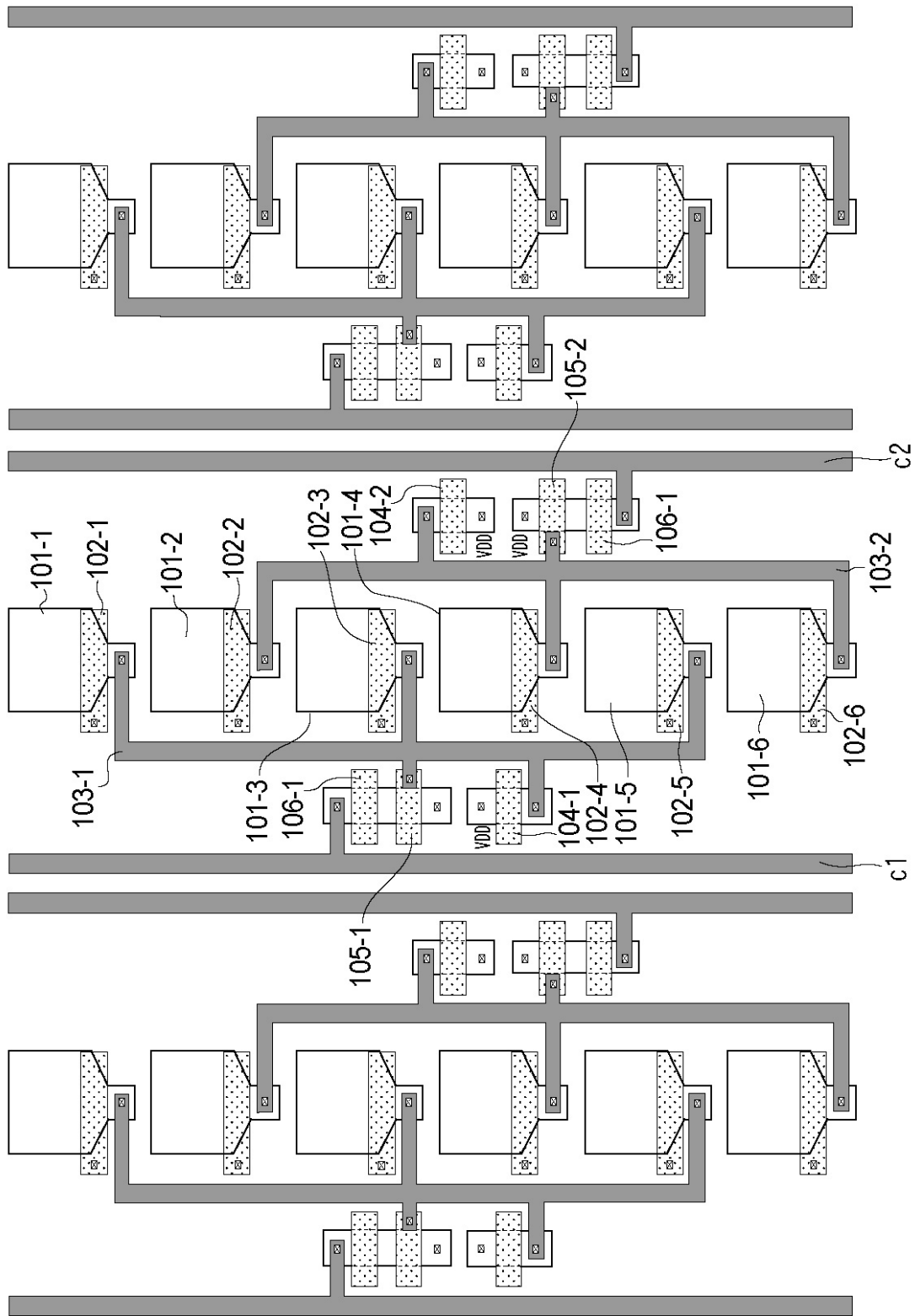
【図 2】



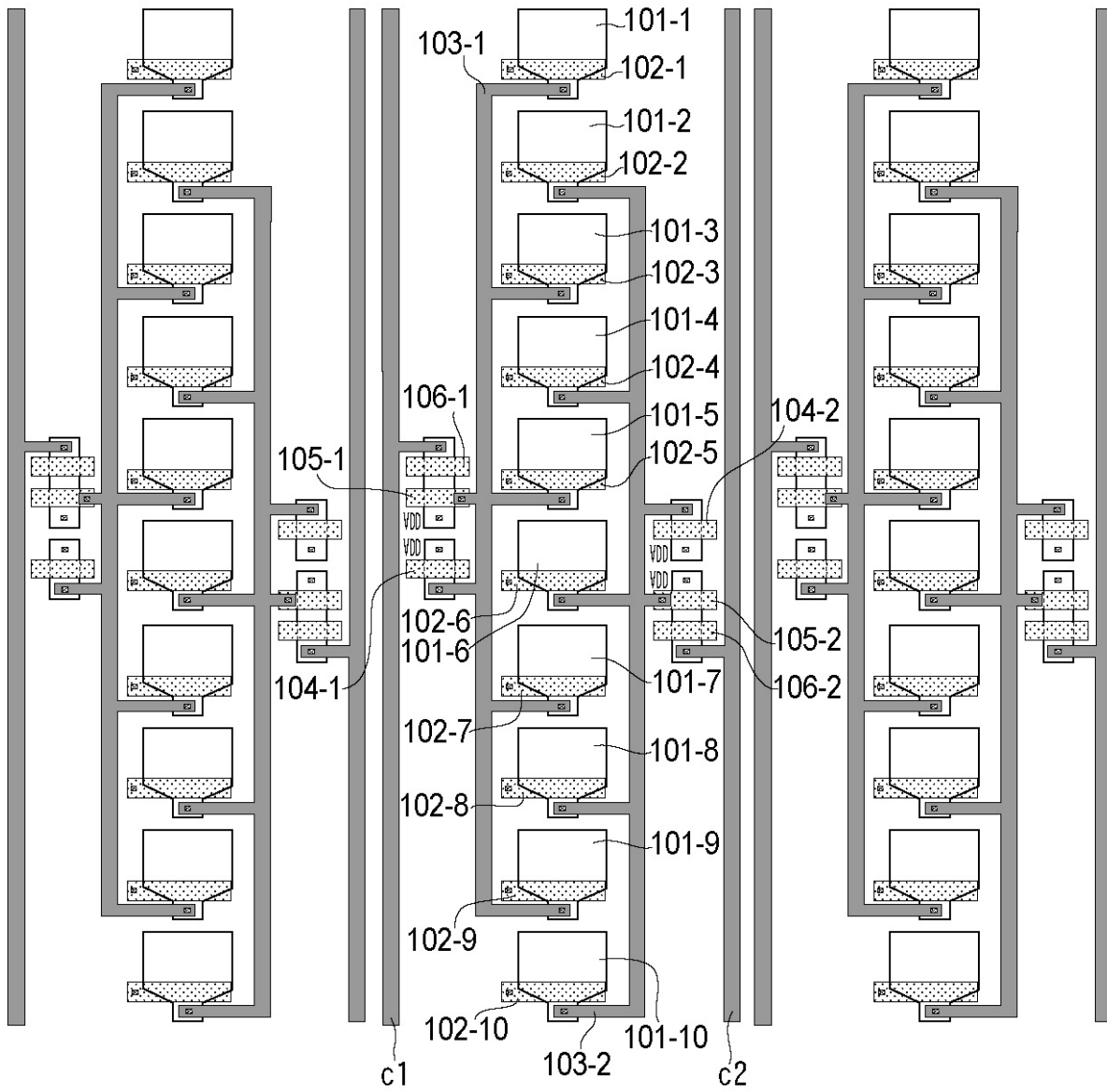
【図4】



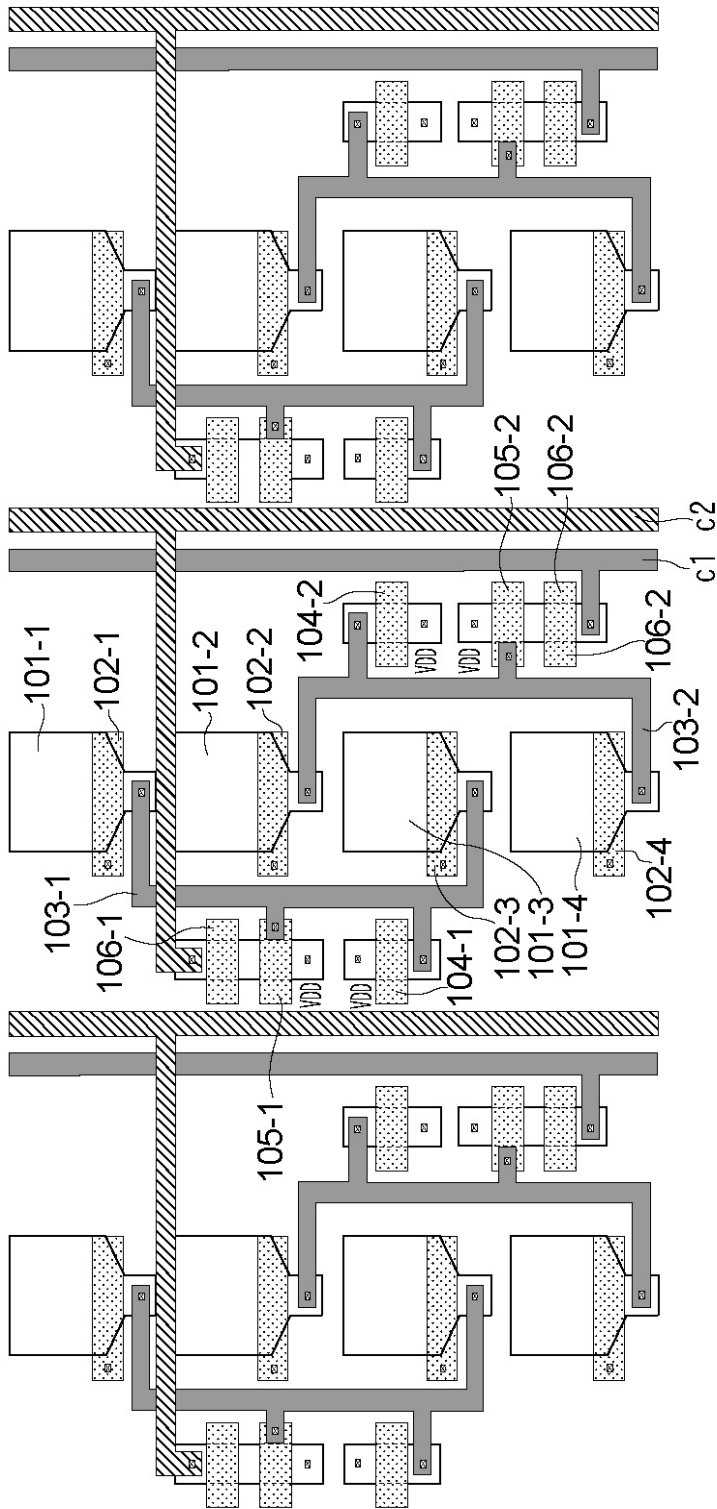
【図5】



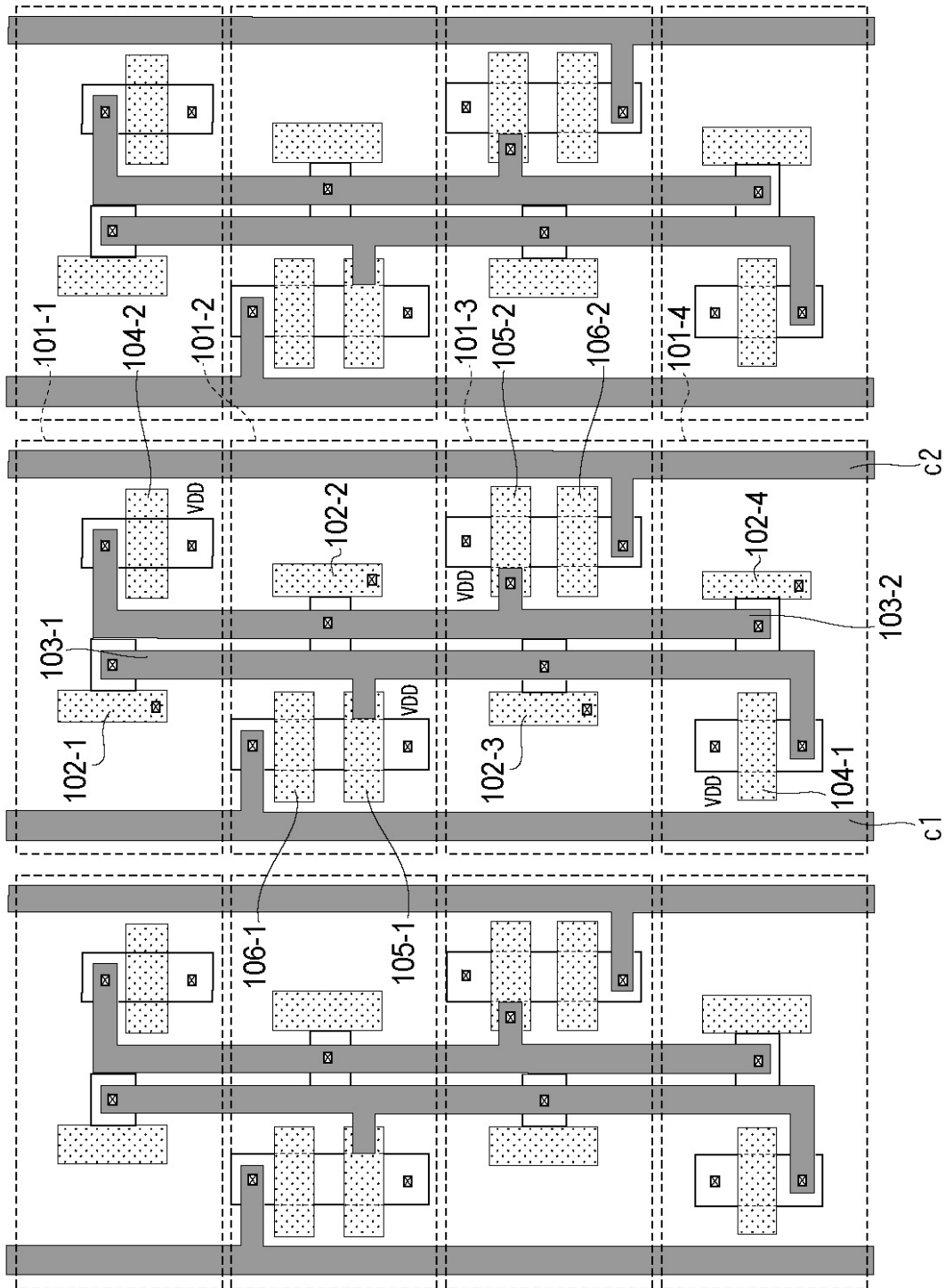
【図6】



【図7】



【図 8】



フロントページの続き

(72)発明者 河野 祥士
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 竹田 伸弘
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 山下 雄一郎
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 松田 崇
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 4M118 AA05 AB01 BA14 CA02 CA22 DD04 FA06 GA02 GC14 GD04
GD06

5C024 CX03 EX52 GX01 GX03 GX16 GY31 GY39 HX17

5C065 BB19 BB22 CC01 DD15 DD17 EE03 EE10