



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑪ CH 654 705 A5

⑤① Int. Cl. 4: H 04 M 17/02
H 04 M 19/00

Erfindungspatent für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

⑫ PATENTSCHRIFT A5

⑫① Gesuchsnummer: 2565/82

⑫② Anmeldungsdatum: 27.04.1982

⑫④ Patent erteilt: 28.02.1986

⑫⑤ Patentschrift
veröffentlicht: 28.02.1986

⑫③ Inhaber:
Autelca AG, Gümligen

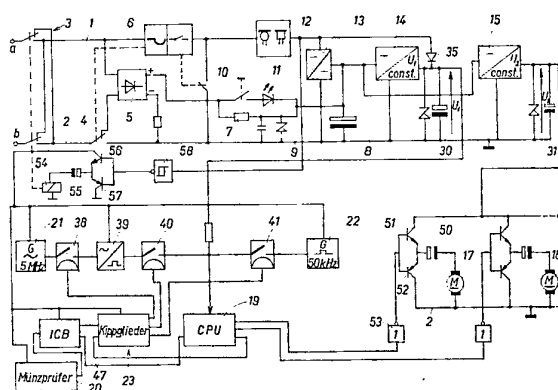
⑫⑦ Erfinder:
Nyffenegger, Alfred, Kirchdorf BE
Messerli, Walter, Toffen
Zbinden, Walter, Vechigen

⑫⑧ Vertreter:
Hartmut Keller Dr. René Keller, Patentanwälte,
Bern

⑫④ Schaltungsanordnung für einen Münzfernsprecher.

⑫⑦ Ein Speicherkondensator (8) wird bei offener Teilnehmerschleife (a, 1, 2, b) von der Schleifenspannung geladen. Ein Gleichspannungswandler (14, 15) speist die elektrischen Bauteile (17-20) des Selbstkassierers mit der auf die Betriebsspannung herabgesetzten Kondensatorspannung, wenn der bei geschlossener Schleife (a, 1, 2, b) an den Bauteilen (17-20) liegende Teil der Schleifenspannung unter die Betriebsspannung fällt. Bei geschlossener Teilnehmerschleife wird der Speicherkondensator (8) von einem zweiten Gleichspannungswandler (13) nachgeladen, der den an ihm anliegenden Teil der Schleifenspannung heraufsetzt.

Dadurch können sämtliche elektrischen Bauteile des Selbstkassierers ausschliesslich aus dem Schleifengleichstrom gespeist werden.



PATENTANSPRÜCHE

1. Schaltungsanordnung für einen Münzfernsprecher, gekennzeichnet durch einen Speicherkondensator (8), der bei offener Teilnehmerschleife (a, 1, 2, b) von der Schleifenspannung geladen wird und an einen Gleichspannungswandler (14, 15) angeschlossen ist, der die elektrischen Bauteile (17-20) des Selbstkassierers mit der auf deren Betriebsspannung herabgesetzten Kondensatorspannung speist, wenn der bei geschlossener Teilnehmerschleife (a, 1, 2, b) an den Bauteilen (17-20) liegende Teil der Schleifenspannung unter die Betriebsspannung fällt.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass der Speicherkondensator (8) bei geschlossener Teilnehmerschleife (a, 1, 2, b) von einem zweiten Gleichspannungswandler (13) nachgeladen wird, der den an ihm anliegenden Teil der Schleifenspannung heraufsetzt.

3. Schaltungsanordnung nach Anspruch 1 oder 2, gekennzeichnet durch einen vom Gabelschalter (6) gesteuerten Umschalter (4), welcher in der Ruhestellung des Gabelschalters (6) eine Gleichrichterbrückenschaltung (5) in die Teilnehmerschleife (a, 1, 2, b) schaltet, über welche der Speicherkondensator (8) geladen wird.

4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass der erste Gleichspannungswandler ein Schaltregler (14, 15) ist.

5. Schaltungsanordnung nach einem der Ansprüche 1 bis 4, gekennzeichnet durch einen Ladewiderstand (7), durch welchen der Speicherkondensator (8) bei offener Teilnehmerschleife geladen wird, und einen parallel zum Ladewiderstand (7) geschalteten Schalter (10), der im Ruhezustand offen ist und zum Schnellladen des Speicherkondensators (8) manuell geschlossen werden kann.

6. Schaltungsanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass die Antriebsvorrichtungen für die am Münzkanal angeordneten Weichen und/oder Absperrvorrichtungen des Selbstkassierers Gleichstromelektromotoren (17, 18) mit permanenten Feldmagneten und/oder auf Permanentmagnete wirkende Solenoide sind, der eine Anschluss jedes Motors (17, 18) bzw. Solenoids an einer der beiden Teilnehmerleitungen (1, 2) und der andere Anschluss über einen Kondensator (50) mit einem Umschalter (51, 52) verbunden ist, der von einer Steuervorrichtung (19) gesteuert ist und in der einen Stellung den Kondensator (50) mit dem Ausgang des Gleichspannungswandlers (15) und in der anderen Stellung mit einer gemeinsamen Bezugsleitung (2) verbindet.

7. Schaltungsanordnung nach einem der Ansprüche 1 bis 6, bei welcher die am Münzkanal angeordneten Weichen und/oder Absperrvorrichtungen des Selbstkassierers von einem mit dem Münzprüforgan (20) verbundenen Mikroprozessor (19) gesteuert sind, dem dauernd Taktimpulse zuzuführen sind, damit die in seinen Registern gespeicherten Informationen erhalten bleiben, dadurch gekennzeichnet, dass der Takteingang (I) des Mikroprozessors (19) durch eine Umschaltvorrichtung (23) wahlweise mit einem ersten Taktimpulsgeber (22), der eine zum Erhalt der Registerinformation des Mikroprozessors (19) ausreichende erste Taktfrequenz liefert, und einem zweiten Taktimpulsgeber (21) verbindbar ist, der eine zweite Taktfrequenz liefert, die gross gegen die erste Taktfrequenz ist, die Taktimpulsgeber (21, 22) vom ersten Gleichspannungswandler (14) gespeist sind, und die Umschaltvorrichtung (23) vom Mikroprozessor und/oder einer Steuereinheit (47) so gesteuert ist, dass sie den Takteingang (I) des Mikroprozessors (19) mit dem zweiten Taktimpulsgeber (21) verbindet, wenn eines der Münzprüforgane (20) auf eine Münze anspricht oder ein Befehlgeber betätigt wird, und am Ende der durch das Prüforgan (20) bzw. den Befehlgeber ausgelösten Operationen des Mikroprozessors (19) den Takteingang (I) wieder mit dem ersten Taktimpulsgeber (22) verbindet.

8. Schaltungsanordnung nach Anspruch 7, dadurch gekennzeichnet,

dass die Umschaltvorrichtung (23) eine Schaltstufe (42, 44, 45, 46, 48, 49) aufweist, die den Umschaltvorgang so steuert, dass der Impulsabstand der an den Taktimpulseingang (I) des Mikroprozessors (19) gelieferten Impulse beim Umschalten mindestens gleich dem Impulsabstand der vom zweiten Taktimpulsgeber (21) gelieferten Taktimpulsfolge ist.

9. Schaltungsanordnung nach Anspruch 8, dadurch gekennzeichnet, dass die Umschaltvorrichtung (23) einen ersten und einen zweiten Schalter (41, 40) für die wahlweise Verbindung des ersten und des zweiten Taktimpulsgebers (22, 21) mit dem Takteingang (I) des Mikroprozessors (19) hat, der erste Schalter (41) vom Ausgangssignal und der zweite Schalter (40) vom invertierten Ausgangssignal eines ersten bistabilen D-Kippglieds (45) gesteuert ist, das einen dynamischen C-Eingang für die Taktimpulse des zweiten Taktimpulsgebers (21) hat, und dessen D-Eingang mit dem Ausgang eines zweiten bistabilen D-Kippglieds (44) verbunden ist, das einen dynamischen C-Eingang für die Taktimpulse des ersten Taktimpulsgebers (22) hat, und dessen D-Eingang mit dem Ausgang eines dritten bistabilen Kippglieds (42) verbunden ist, das vom Mikroprozessor (19) oder der Steuereinheit (47) gesetzt oder zurückgesetzt wird, wenn eines der Prüforgane (20) auf eine Münze anspricht oder ein Befehlgeber betätigt wird, und das vom Mikroprozessor (19) oder der Steuereinheit (47) am Ende einer durch das jeweilige Prüforgan (20) bzw. den jeweiligen Befehlgeber ausgelösten Operation des Mikroprozessors (19) zurückgesetzt oder gesetzt wird.

10. Schaltungsanordnung nach einem der Ansprüche 7 bis 9, dadurch gekennzeichnet, dass der zweite Taktimpulsgeber (21) einen Oszillator, vorzugsweise einen Quarzoszillator, und einen Rechteckimpulsformer (39) hat, und dass zwischen den Oszillator und den Rechteckimpulsformer (39) ein Schalter (38) geschaltet ist, der durch die Umschaltvorrichtung (23) geschlossen wird, wenn eines der Prüforgane (20) auf eine Münze anspricht oder ein Befehlgeber betätigt wird, und der geöffnet wird, wenn der Takteingang (I) des Mikroprozessors (19) mit dem ersten Taktimpulsgeber (22) verbunden wird.

Die Erfindung betrifft eine Schaltungsanordnung für einen Münzfernsprecher.

Selbstkassierer von Münzfernsprechern haben eine Münzprüfvorrichtung, um die eingeworfenen Münzen zu prüfen, sowie Weichen und/oder Absperrvorrichtungen, um die nicht annehmbaren Münzen in die Münzrückgabe zu lenken und die annehmbaren Münzen zu speichern und zum Kassieren in die Münzkassette zu lenken. Der Schleifengleichstrom, der je nach der Belastung des Fernsprechnetzes zwischen etwa 20 und 80 mA schwanken kann, reicht für den Betrieb der elektrischen Bauteile des Selbstkassierers, vor allem die Münzprüfvorrichtung und die Antriebsvorrichtung für die Weichen und Absperrorgane häufig nicht aus. Für Münzfernsprecher war deshalb bisher eine zusätzliche Stromquelle erforderlich und die Fernsprecher konnten nicht an durch die Elektrizitätsversorgung nicht erschlossenen Orten aufgestellt werden.

Der Erfindung liegt die Aufgabe zugrunde, sämtliche elektrischen Bauteile eines Münzfernsprechers ausschliesslich aus dem Schleifengleichstrom zu speisen.

Die erfindungsgemässe Lösung dieser Aufgabe ist Gegenstand des kennzeichnenden Teils des Patentanspruchs 1.

Bevorzugte Ausführungsarten der Erfindung sind in den Patentansprüchen 2 bis 10 umschrieben.

Durch die in den Patentansprüchen 6 bis 10 angegebenen Weiterbildungen der Erfindung wird erreicht, dass der Energieverbrauch der elektrischen Bauteile des Selbstkassierers, nämlich der Antriebsvorrichtungen für die Weichen und/oder Absperrvorrichtungen sowie eines Mikroprozessors, der die von

Münzprüforganen erzeugten Prüfsignale auswertet und die Antriebsvorrichtungen für die Weichen und/oder Absperrvorrichtungen steuert, möglichst klein gehalten wird.

Im folgenden wird anhand der Zeichnung ein Ausführungsbeispiel der Erfindung näher beschrieben. Es zeigen:

Fig. 1 ein Blockschaltbild der für die Erfindung wesentlichen Teile der Schaltungsanordnung eines Münzfersprechers,

Fig. 2 ein ausführlicheres Schaltschema eines Sperrschwingers und eines Schaltreglers der Schaltungsanordnung von Fig. 1,

Fig. 3 ein ausführlicheres Schaltschema von zwei Taktimpulsgebern und einer Umschaltvorrichtung der Schaltungsanordnung von Fig. 1, und

Fig. 4 ein Impulsdiagramm zum Schaltungssteil von Fig. 3.

In Fig. 1 sind in üblicher Weise die beiden Leitungen der Teilnehmerschleife mit a und b bezeichnet. Die dargestellte Teilnehmerstation hat parallel zum Eingang (a, b) einen üblichen (nicht dargestellten) Überspannungsableiter und den Eingang eines für die Wechselstromfrequenz der Taktimpulse durchlässigen (nicht dargestellten) Siebglids, welches mit dem Taktimpulszähler verbunden ist. Die Anschlussleitungen 1, 2 der Teilnehmerstation sind durch einen Polumschalter 3 mit den Teilnehmerleitungen a, b verbunden, dessen weiter unten näher beschriebene Steuerschaltung dafür sorgt, dass die Anschlussleitungen 1, 2 bei abgehobenem Fernsprechhörer (geschlossener Teilnehmerschleife) stets dieselbe Polarität haben. Ein Umschalter 4 verbindet in der dargestellten Ruhestellung (bei offener Teilnehmerschleife) die Anschlussleitung 2 mit dem einen Ende eines Diagonalzweigs einer Gleichrichter-Brückenschaltung (Graetz-Schaltung) 5; das andere Ende des Diagonalzweigs ist mit der Leitung 1 verbunden. Der Umschalter 4 bleibt in der Ruhestellung, solange der Gabelschalter 6 in Ruhestellung ist, der Fernsprechhörer also nicht abgenommen ist. In dieser Ruhestellung wird ein über einen Ladewiderstand 7 (z.B. 11 Kiloohm) mit der Brückenschaltung 5 verbundener Speicherkondensator 8 (z.B. 20 mF) langsam (Zeitkonstante z.B. 7 Min.) durch die Schleifenspannung (z.B. 48 V) aufgeladen, und zwar auf eine durch eine Zenerdiode 9 begrenzte Spannung von z.B. 33 V, die ein Vielfaches des Sollwerts der Betriebsspannung (5 bzw. 10 V) der im folgenden beschriebenen elektrischen Bauteile des Selbstkassierers des Münzfersprechers beträgt. Um bei Montagearbeiten eine raschere Aufladung des Speicherkondensators 8 zu ermöglichen, sind parallel zum Ladewiderstand 7 ein manuell betätigbarer Schalter 10 und eine Leuchtdiode 11 geschaltet, welche dem Monteur den Ladestrom anzeigt.

Beim Abheben des Hörers wird mit dem Umschalten des Gabelschalters 6 auch der Umschalter 4 umgeschaltet und der Schleifengleichstrom fließt dann nicht mehr durch die Brückenschaltung 5, sondern durch den Hörsprechkreis 12, einen in Serie an diesen angeschlossenen Sperrschwinger 13 und — wie weiter unten beschrieben — durch die elektrischen Bauteile des Selbstkassierers.

Der in Fig. 2 näher dargestellte Sperrschwinger 13 arbeitet als Gleichspannungswandler und dient zum Nachladen des Speicherkondensators 8, wobei er den an ihm anliegenden Teil der Schleifenspannung heraufsetzt, damit der Speicherkondensator 8 auf die Spannung von z.B. 33 V nachgeladen wird. Der Speicherkondensator 8 speist zwei gleich aufgebaute Schaltregler 14, 15, deren erster eine Ausgangsspannung U_1 von 5 V und deren zweiter eine Ausgangsspannung U_2 von 10 V reguliert. Die Ausgangsspannungen U_1 und U_2 sind entsprechend den Sollwerten der Betriebsspannungen der elektrischen Bauteile des Selbstkassierers gewählt. Der Selbstkassierer hat einen Münzprüfer sowie mehrere Weichen und Absperrvorrichtungen, um die eingeworfenen Münzen zu prüfen, die nicht annehmbaren Münzen in die Münzrückgabe zu lenken und die annehmbaren Münzen in Speicherkassernen zu speichern und am Ende des Te-

lefongesprächs diejenigen Münzen, die für die Bezahlung der Gebühr erforderlich sind, in die Münzkassette zu lenken und die restlichen Münzen zurückzugeben. Für die Auswertung der Prüfsignale der Münzprüforgane, die Berechnung der Gesprächsgebühr und die Bestimmung der zu kassierenden und der zurückzugebenden Münzen sowie die entsprechende Steuerung der Weichen und Absperrvorrichtungen ist ein Mikroprozessor vorgesehen. Die erwähnten Teile des Selbstkassierers sind in den internationalen Patentanmeldungen WO 83/03154, WO 83/03153 und WO 83/03491 ausführlich beschrieben. Von diesen Bauteilen sind in Fig. 1 zwei von mehreren Gleichstrommotoren 17, 18, ein Mikroprozessor (CPU) 19, dem die Prüfsignale von mehreren Prüforganen eines Münzprüfers 20 zugeführt werden und zwei Taktimpulsgeber 21, 22 dargestellt, die in weiter unten näher beschriebener Art durch eine Umschaltvorrichtung 23 abwechselnd mit dem Takteingang des Mikroprozessors 19 verbunden werden.

Für die Gleichstrommotoren 17, 18 ist eine Speisespannung U_2 von 10 V, für die übrigen Bauteile 19 bis 23 eine Speisespannung U_1 von 5 V erforderlich. Die Gleichstrommotoren 17, 18 werden vom Schaltregler 15 gespeist. Die Bauteile 19-23 des Selbstkassierers werden vom Schleifengleichstrom gespeist, solange dieser dazu ausreicht. Wenn der an den Bauteilen 19-23 liegende Teil der Schleifenspannung unter U_1 fällt, werden diese Bauteile vom Schaltregler 14 gespeist. Schaltregler haben bekanntlich die Eigenschaft, dass sie die Ausgangsspannung trotz Schwankungen der Eingangsspannung und des Laststroms konstant halten.

Mit der in Fig. 2 näher dargestellten Schaltung des Schaltreglers 14 wird ein besonders hoher Wirkungsgrad erzielt. Dabei wird die Ausgangsspannung durch Änderung des Tastverhältnisses eines Transistorschalters geregelt und die für die Regelung erforderliche Referenzspannung mittels einer vom Speicherkondensator 8 gespeisten, einen konstanten Strom von einigen Mikroampere liefernden Stromquelle 28 vom Typ LM234 (National Semiconductor) erzeugt und von einer Zenerdiode 29 begrenzt. Der Schaltregler 15 ist gleich wie der Schaltregler 14 aufgebaut. Zwischen den Ausgang des Schaltreglers 14, 15 und die gemeinsame Bezugsleitung 2 ist ein Kondensator 30, 31 geschaltet, der einerseits als Speicher für die Spannung U_1 , U_2 und andererseits zum Glätten der von der Drosselschaltung 32 und dem Transistor 33 des Schaltreglers 14, 15 erzeugten Einschaltimpulse dient. Wie erwähnt, werden die Bauteile 19-23 bei ausreichendem Schleifengleichstrom (und geladenem Speicherkondensator) unmittelbar (nicht durch die Wandler 13, 14) aus der Schleife gespeist, wobei die Stromversorgung durch eine Diode 35 erfolgt.

Der Mikroprozessor 19 ist ein sog. nicht statisch betreibbarer C-MOS Mikroprozessor vom Typ NCS800. Solche Mikroprozessoren haben den Vorteil, dass sie nur wenig Strom brauchen. Allerdings müssen ihnen dauernd Taktimpulse einer bestimmten Mindestfrequenz zugeführt werden, damit die in den Registern gespeicherten Informationen erhalten bleiben, d.h. der Registerinhalt muss periodisch «aufgefrischt» (refreshed) werden. Der Leistungsbedarf des Mikroprozessors steigt dabei mit der Taktfrequenz; beim NCS800-Mikroprozessor steigt der Stromverbrauch z.B. von etwa 2 mA bei 100 kHz auf 12 mA bei 4 MHz. Es wurde nun erkannt, dass die pro Operation des Mikroprozessors erforderliche Energie bei hoher Taktfrequenz am kleinsten ist. Um den Energieverbrauch des Mikroprozessors möglichst klein zu halten, wird dieser jeweils zur Durchführung seiner arithmetischen und logischen Operationen mit einer hohen Taktfrequenz von 5 MHz und nach dem Abschluss der durchzuführenden Operationen mit einer niedrigen Taktfrequenz von 50 kHz betrieben, die gerade zum Erhalt der Registerinformationen des Mikroprozessors ausreicht.

Die beiden Taktimpulsgeber 21 und 22 für die Taktimpulsfrequenz von 5 MHz und 50 kHz sowie die für das Umschalten

zwischen den beiden Taktimpulsgebern erforderliche Umschaltvorrichtung 23 sind in Fig. 3 näher dargestellt. In Fig. 4 sind die an den mit A bis K bezeichneten Leitungen der Schaltung von Fig. 3 jeweils auftretenden Impulsfolgen dargestellt. Der 5-MHz-Taktimpulsgeber 21 ist ein Quarzoszillator, der über einen elektronisch gesteuerten Schalter (CMOS-Analog Switch) 38, einen Schmitt-Trigger 39 und einen weiteren elektronisch gesteuerten Schalter 40 mit dem Taktimpulseingang des Mikroprozessors 19 verbunden ist. Der Schmitt-Trigger 39 dient einerseits dazu, den Sinuswellenzug des Quarzoszillators 21 in einen Rechteckimpulszug umzuwandeln und andererseits zur Verringerung des Energieverbrauchs: der Quarzoszillator 21 ist nämlich dauernd in Betrieb und wird mit einer möglichst geringen Leistung betrieben. Sein Oszillatorsignal reicht für das Takten des Mikroprozessors 19 nicht aus. Durch den Schmitt-Trigger 39 wird das Signal verstärkt, die Leistungsaufnahme des Schmitt-Triggers ist dementsprechend wesentlich grösser als die des Oszillators 21. Der Schmitt-Trigger 39 arbeitet aber nur, wenn der Schalter 38 geschlossen ist und dies ist, wie im folgenden näher beschrieben, jeweils nur kurzzeitig der Fall. Der durch einen mit einem Schmitt-Trigger ausgerüsteten RC-Generator gebildete 50-kHz-Taktimpulsgeber 22 ist über einen elektronischen Schalter 41 mit dem Taktimpulseingang des Mikroprozessors 19 verbunden. Die Umschaltvorrichtung 23 hat zur Steuerung der Schalter 38, 40, 41 vier D-Flipflops 42 bis 45 und einen Impulsumformer 46, wobei jeder D-Flipflop 42 bis 45 einen als Takt-Eingang mit Flankensteuerung ausgebildeten, dynamischen C-Eingang hat.

Die Umschaltvorrichtung 23 arbeitet wie folgt: Im Ruhezustand sind die Schalter 38, 40 offen und der Schalter 41 ist geschlossen; der Taktimpulseingang des Mikroprozessors 19 wird mit der Taktfrequenz von 50 kHz des Impulsgebers 22 getaktet, die zum Erhalt der Registerinformationen des Mikroprozessors ausreicht. Wenn ein Unterbrechungssteuerblock (Interrupt Control Block ICB) 47 ein Signal von einem der Münzprüforgane 20 oder einem Befehlgeber des Münzfernsprechers, z.B. einem vom Gabelschalter 6 betätigten oder einem vom Kunden für die Auslösung einer Operation des Mikroprozessors und die Anzeige des Ergebnisses der Operation zu betätigenden Befehlgeber empfängt, werden, wie weiter unten näher erläutert, die Schalter 38, 40 geschlossen und der Schalter 41 geöffnet, woraufhin der Taktimpulseingang des Mikroprozessors 19 mit der Taktfrequenz von 5 MHz des Taktimpulsgebers 21 getaktet wird. Das Impulsdigramm von Fig. 4 geht von diesem Schaltungszustand aus, in dem der Mikroprozessor 19 die aufgrund des vom Unterbrechungssteuerblock (ICB) empfangenen Signals erforderlichen Operationen mit der hohen Taktfrequenz durchführt. Unmittelbar vor dem Abschluss dieser Operationen gibt der Mikroprozessor 19 im in Fig. 4 mit t_1 bezeichneten Zeitpunkt einen kurzen Impuls auf die Leitung C, wodurch nach der im folgenden beschriebenen Verzögerung, während welcher der Mikroprozessor die letzten erforderlichen Operationen ausführt, die Umschaltung der Taktfrequenz ausgelöst wird. Weil der C-Eingang des D-Flipflops 42 durch ein Nicht-Glied 48 mit der Leitung C verbunden ist, wird der Flipflop 42 und damit sein auf der Leitung D liegendes Ausgangssignal am Ende des auf die Leitung C gegebenen Impulses des Mikroprozessors auf Null gesetzt. Der Schaltungsteil 46 gibt einen gegenüber dem Impuls des Mikroprozessors zeitlich verlängerten Rechteckimpuls auf seine Ausgangsleitung E, die mit dem negierten Eingang eines UND-Tors 49 verbunden ist, dessen anderer, negierter Eingang an die Leitung D angeschlossen ist, so dass die Variable an der mit dem D-Eingang des Flipflops 44 verbundenen Ausgangsleitung F des UND-Tors nach dem Ende des vom Schaltungsteil 46 erzeugten Rechteckimpulses den Wert Eins annimmt. Im Diagramm von Fig. 4 ist dieser Zeitpunkt mit t_2 bezeichnet. Der C-Eingang des Flipflops 44 ist mit dem 50-kHz-Taktimpulsgeber 22 verbunden, so dass der Flipflop 44

bei der Anstiegsflanke des nächstfolgenden 50-kHz-Taktimpulses auf den Wert Eins gesetzt wird. Dieser Zeitpunkt ist mit t_3 angegeben; die Leitung G, welche an den Q-Ausgang des Flipflops 44 angeschlossen ist, ist mit dem D-Eingang des Flipflops 45 verbunden, dessen C-Eingang an den Ausgang des Schmitt-Triggers 39 angeschlossen ist, so dass der am D-Eingang liegende Wert Eins bei der Anstiegsflanke des nächstfolgenden Rechteckimpulses der 5-MHz-Taktimpulsfolge im Flipflop 45 gespeichert wird. Dieser Zeitpunkt ist mit t_4 bezeichnet. Dabei ändert der Wert am Q-Ausgang des Flipflops 45 von Null auf Eins und der Wert am $\bar{Q}$ -Ausgang (negierten Q-Ausgang) von Eins auf Null. Dadurch wird der mit dem Q-Ausgang verbundene Schalter 41 geschlossen und der mit dem $\bar{Q}$ -Ausgang verbundene Schalter 40 geöffnet. Gleichzeitig wird der Schalter 38 geöffnet, weil der Q-Ausgang des Flipflops 45 an den C-Eingang des Flipflops 43 angeschlossen ist, dessen Ausgangssignal den Schalter 38 steuert. Durch das Umschalten der Schalter 40, 41 wird der Mikroprozessor nach Abschluss der Operationen mit den 50-kHz-Taktimpulsen des Gebers 22 getaktet. Durch den Flipflop 45 wird der Umschaltvorgang so gesteuert, dass der Impulsabstand der an den Mikroprozessor gelieferten Taktimpulse beim Umschalten mindestens gleich dem Impulsabstand der vom 5-MHz-Taktimpulsgeber 21 gelieferten Taktimpulsfolge ist. Würden die Schalter 40, 41 nicht wie oben beschrieben vom Flipflop 45 sondern vom Flipflop 44 gesteuert, dann würde im Zeitpunkt t_3 umgeschaltet, so dass ein kleinerer Impulsabstand resultieren würde, der zu Störungen im Mikroprozessor führen könnte.

Sobald, z.B. im Zeitpunkt t_5 , der Unterbrechungssteuerblock (ICB) 47 erneut ein Signal eines weiteren Prüfforgans des Münzprüfers 20 oder einen Befehl eines der Befehlgeber empfängt, setzt er das Ausgangssignal auf der Leitung K auf den Wert Eins, das den Flipflop 42 setzt. Dadurch wird einerseits der Flipflop 43 gesetzt und durch dessen Ausgangssignal der Schalter 38 geschlossen, und andererseits das Ausgangssignal auf der Leitung D auf Eins gesetzt, so dass das UND-Tor 49 nicht mehr durchlässig ist und die Variable am D-Eingang (Leitung F) des Flipflops 44 den Wert Null einnimmt. Bei der nächstfolgenden Anstiegsflanke der Impulsfolge des Gebers 22, im Zeitpunkt t_6 , wird der Flipflop 44 zurückgesetzt und anschließend wird bei der nächstfolgenden Anstiegsflanke der Impulsfolge des Schmitt-Triggers 39, im Zeitpunkt t_7 , der Flipflop 45 zurückgesetzt, wodurch der Schalter 40 geschlossen und der Schalter 41 geöffnet wird.

Der Umschaltvorgang zwischen der niedrigen Taktfrequenz von 50 kHz und der hohen Taktfrequenz von 5 MHz erfolgt dabei wieder so, dass der Impulsabstand nicht kleiner wird als der Impulsabstand der Taktimpulsfolge von 5 MHz. Damit ist der Ausgangszustand des Impulsdigramms von Fig. 4 wieder erreicht, der Mikroprozessor 19 wird mit der hohen Taktfrequenz von 5 MHz getaktet, bis er nach Durchführung der erforderlichen Operationen wieder die Umschaltung der Taktfrequenz auf 50 kHz auslöst. Wenn das Telefongespräch beendet ist und der Mikroprozessor die Absperrvorrichtungen und Weichen zum Kassieren und Zurückgeben der Münzen gesteuert hat, wird er nach Beendigung der Operationen mit der niedrigen Taktfrequenz von 50 kHz dauernd weiter getaktet, wobei die Taktimpulsgeber 21, 22 und die Umschaltvorrichtung 23 nach dem Aufhängen des Telefonhörers und dem Umschalten des Gabelschalters 6 sowie des Umschalters 4 durch den von der Schleifenspannung über die Brückenschaltung 5 dauernd nachgeladenen Speicherkondensator 8 über den Schaltregler 14 gespeist werden.

Die in der internationalen Patentanmeldung WO 83/03491 näher beschriebenen Absperrvorrichtungen und Weichen des Münzfernsprechers sind durch Gleichstromelektromotoren mit permanenten Feldmagneten angetrieben, von denen zwei Motoren 17, 18 in Fig. 1 dargestellt sind. Der eine Pol des Motors 17

ist an die Anschlussleitung 2, der andere Pol an einen Kondensator 50 angeschlossen, der durch einen aus zwei Transistoren 51, 52 gebildeten Umschalter abwechselnd mit dem auf dem Potential U_2 liegenden Ausgang des Schaltreglers 15 und mit der Anschlussleitung 2 verbindbar ist. Die Basen der beiden Transistoren 51, 52 sind mit einem Nicht-Glied 53 verbunden, das an einen Ausgang des Mikroprozessors 19 angeschlossen ist. Der Motor 17 wird jeweils im einen Drehsinn angetrieben, um die Weiche bzw. Absperrvorrichtung in die eine Stellung zu bewegen und im anderen Drehsinn, um sie in die andere Stellung zu bewegen. Dazu ändert der Mikroprozessor 19 jeweils sein am Nicht-Glied 53 liegendes Ausgangssignal vom Wert Eins auf Null, wenn der Motor im einen Drehsinn, und von Null auf Eins, wenn er im anderen Drehsinn angetrieben werden soll. Bei der Änderung von Eins auf Null wird der npn-Transistor 51 leitend und der pnp-Transistor 52 wird nichtleitend. Es fließt dann so lange ein Erregerstrom durch den Motor 17, bis der Kondensator 50 geladen ist. Wenn der Mikroprozessor 19 das Ausgangssignal von Null auf Eins ändert, wird der Transistor 52 leitend und der Transistor 51 nichtleitend, so dass sich der Kondensator 50 entlädt, wodurch der Motor 17 im anderen Drehsinn angetrieben wird. Die Betriebsspannung des Motors 17 ist lediglich 5 V, der Kondensator 50 wird aber auf 10 V aufgeladen, so dass der Motor am Anfang der Drehbewe-

gung jeweils mit Überspannung betrieben wird und dadurch am Anfang der Drehung ein grosses Drehmoment auftritt, so dass die Weiche bzw. Absperrvorrichtung rasch betätigt wird und die im Mittel bei der Kondensatorentladung am Motor liegende Spannung etwa seiner Betriebsspannung entspricht. Die Absperrvorrichtungen und Weichen des Selbstkassierers könnten auch durch auf Permanentmagnete wirkende Solenoide betätigt werden, die in derselben Weise wie die Elektromotoren 17, 18 durch dem Schaltungsteil 50 bis 53 entsprechende Schaltungsteile gespeist sind.

Der Polumschalter 3 hat ein polarisiertes (gepoltes), einen Permanentmagnet aufweisendes Relais 54, dessen Steuerschaltung gleich aufgebaut ist wie diejenige der Motoren 17, 18 und einen Kondensator 55, zwei Transistoren 56, 57 und einen Schmitt-Trigger 58 aufweist, dessen Ausgang an die Basen der Transistoren 56, 57 und dessen Eingang an den Ausgang des Hörsprechkreises 12 angeschlossen ist. Der Schmitt-Trigger 58 erhält somit ein die Polumschaltung bewirkendes Signal nur, wenn der Gabelschalter 6 geschlossen ist. Bei offener Teilnehmer Schleife erfolgt keine Umschaltung, und es wird somit keine Energie dafür verbraucht. Die Gleichrichterbrückenschaltung 5 sorgt dabei dafür, dass der Kondensator 8 auch bei offener Schleife unabhängig von der Polung der Teilnehmerleitungen a, b stets gleich gepolt bleibt.

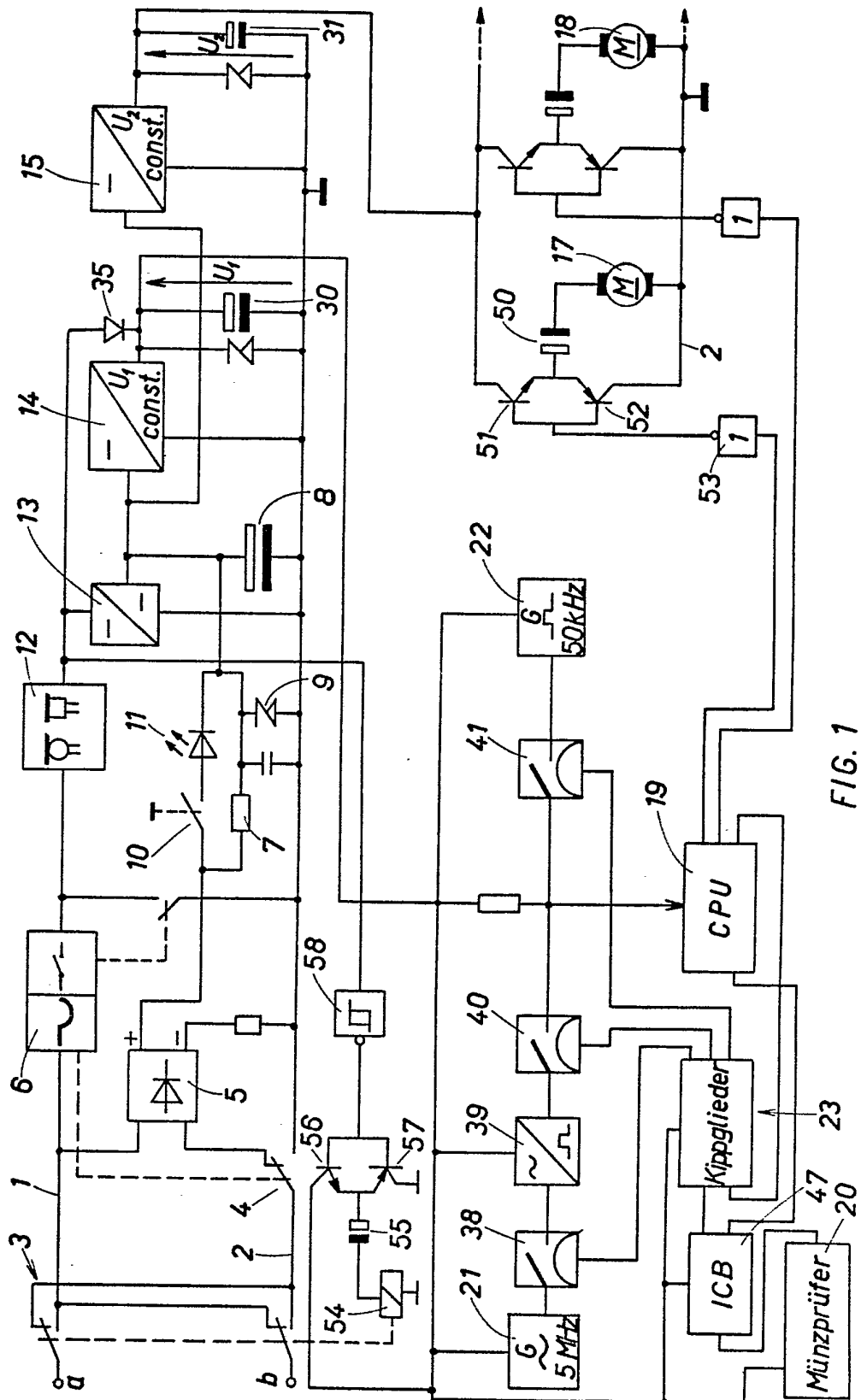


FIG. 1

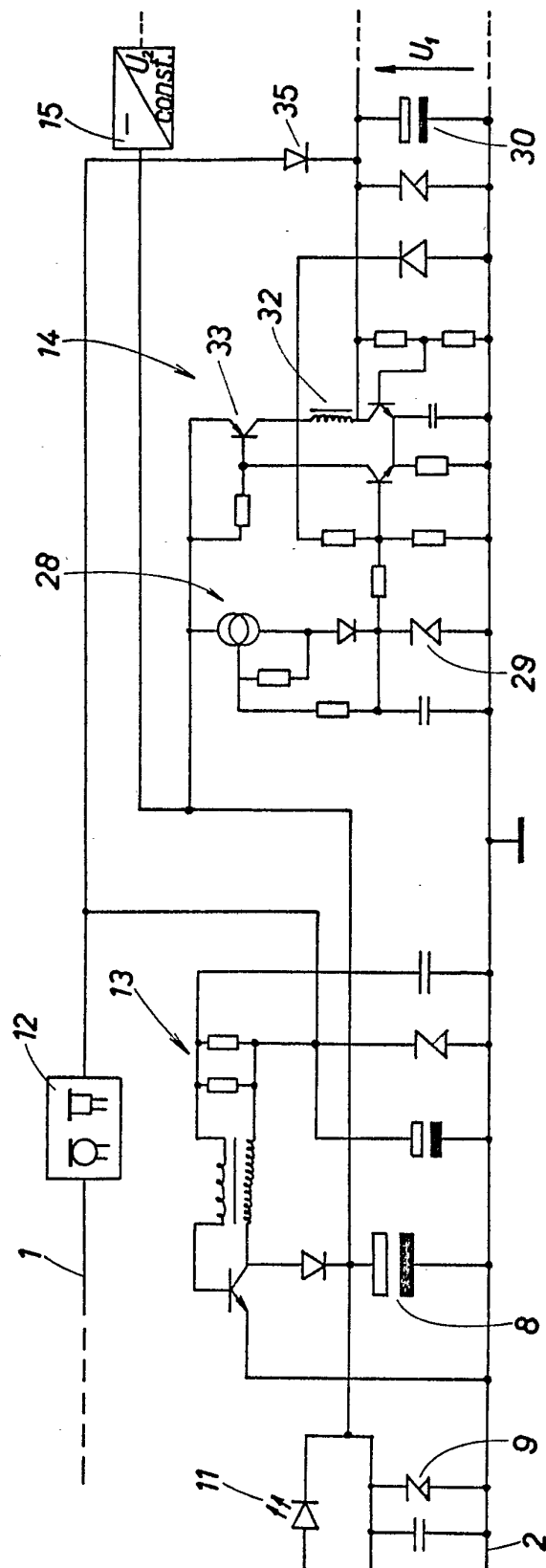


FIG. 2

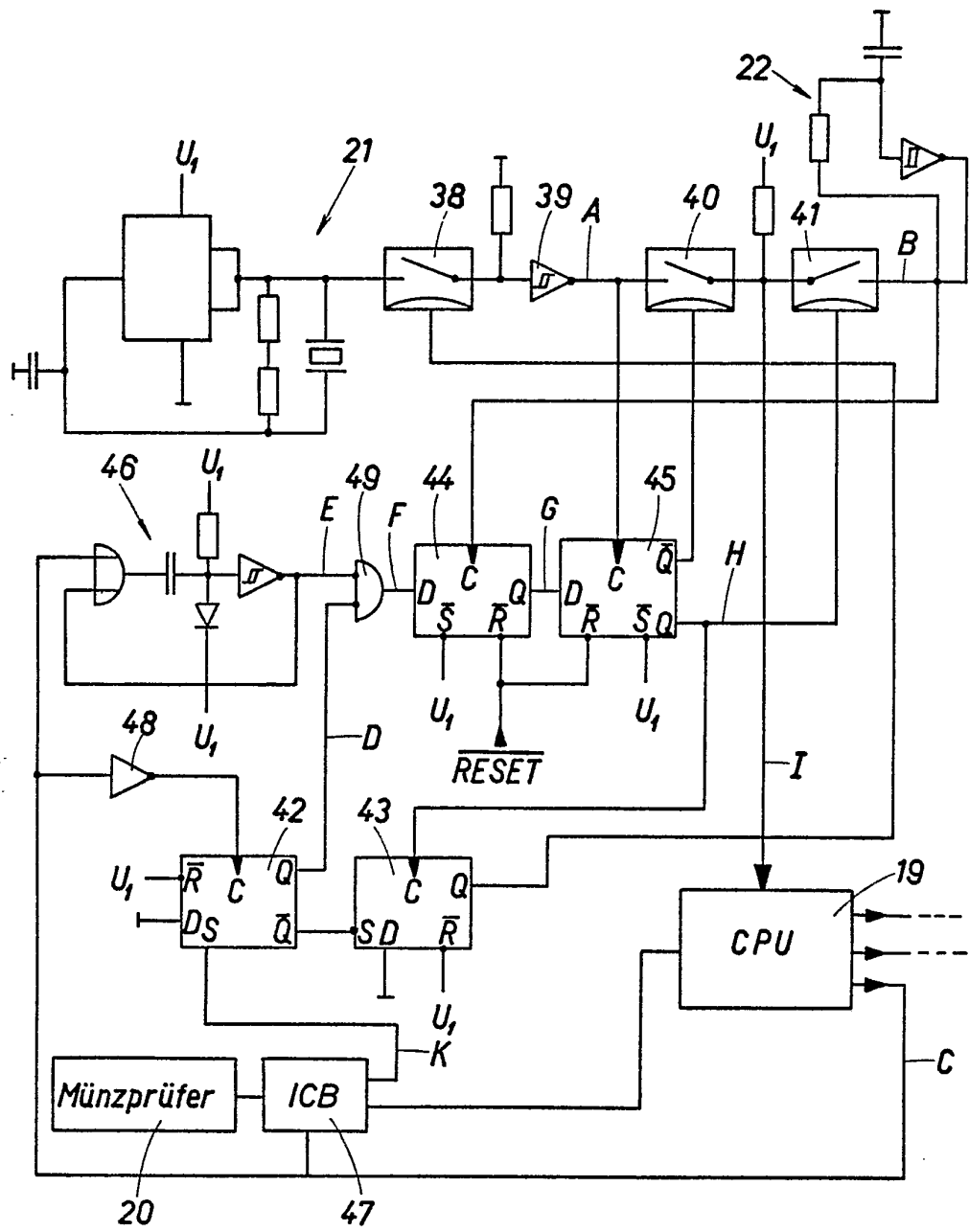


FIG. 3

