



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H01L 29/786 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년01월09일 10-0666552 2007년01월03일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2004-0050863 2004년06월30일 2004년06월30일	(65) 공개번호 (43) 공개일자	10-2006-0001706 2006년01월06일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자 카카드라미쉬
 경기도 용인시 기흥읍 공세리 428-5번지 SDI 중앙연구소 3층

 김용석
 경기도 용인시 기흥읍 공세리 428-5번지 SDI 중앙연구소 3층

(74) 대리인 박상수

심사관 : 김성희

전체 청구항 수 : 총 25 항

(54) 반도체 소자의 제조 방법 및 이 방법에 의하여 제조되는반도체 소자

(57) 요약

본 발명은 반도체 소자의 제조 방법 및 이 방법에 의하여 제조되는 반도체 소자에 관한 것으로, 기판 위에 비정질 실리콘을 포함하는 실리콘 필름을 PECVD 법 또는 LPCVD법에 의하여 증착하는 단계, 상기 실리콘 필름을 H₂O 분위기, 일정 온도 하에서 열처리하여 다결정 실리콘막을 형성하는 단계, 상기 다결정 실리콘막 상부에 게이트 절연막을 형성하는 단계, 상기 다결정 실리콘막에 불순물 영역을 형성하여 소스/드레인 영역을 정의하는 단계, 및 상기 불순물 영역을 활성화하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법 및 이 방법에 따라 제조되는 반도체 소자를 제공함으로써 기판의 휘어짐이 방지되고 반도체 층을 구성하는 다결정 실리콘이 우수한 반도체 소자를 제공할 수 있다.

대표도

도 1e

특허청구의 범위

청구항 1.

기판 위에 비정질 실리콘을 포함하는 실리콘 필름을 PECVD 법 또는 LPCVD법에 의하여 증착하는 단계;

상기 실리콘 필름을 H₂O 분위기, 일정 온도 하에서 열처리하여 다결정 실리콘막을 형성하는 단계;

상기 다결정 실리콘막 상부에 게이트 절연막을 형성하는 단계;

상기 다결정 실리콘막에 불순물 영역을 형성하여 소스/드레인 영역을 정의하는 단계; 및

상기 불순물 영역을 활성화하는 단계

를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 2.

제 1항에 있어서,

상기 일정 온도는 550 내지 750 °C인 반도체 장치의 제조 방법.

청구항 3.

제 2항에 있어서,

상기 온도는 600 내지 710 °C인 반도체 장치의 제조 방법.

청구항 4.

제 1항에 있어서,

상기 H₂O의 압력은 10,000 Pa 내지 2 MPa인 반도체 장치의 제조 방법.

청구항 5.

제 1항에 있어서,

상기 실리콘 필름의 두께는 0 초과 2,000 Å 이하인 반도체 장치의 제조 방법.

청구항 6.

제 5항에 있어서,

상기 실리콘 필름의 두께는 300 내지 1,000 Å인 반도체 장치의 제조 방법.

청구항 7.

제 1항에 있어서,

상기 불순물 영역을 활성화하는 단계는 레이저 열 조사하여 상기 다결정 실리콘 막 중 결정화되지 않은 비정질 실리콘을 결정화함과 동시에 상기 불순물 영역이 활성화하는 단계인 반도체 장치의 제조 방법.

청구항 8.

제 1항에 있어서,

상기 PECVD(Plasma Enhanced Chemical Vapor Deposition)는 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 SiH_4 + Ar 및/또는 H_2 를 사용하여 수행되고, 상기 LPCVD(Low Pressure Chemical Vapor Deposition)는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 Si_2H_6 + Ar를 사용하여 수행되는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 9.

기판 위에 비정질 실리콘을 포함하는 실리콘 필름을 LPCVD 법 또는 PECVD 법으로 증착하는 단계;

상기 실리콘 필름을 불순물로 도핑하여 소스/드레인 영역을 정의하는 단계;

상기 비정질 실리콘을 패터닝하여 반도체 층을 형성하는 단계;

상기 반도체 층에 상부에 기판 전면에 걸쳐 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상부에 상기 반도체 층의 채널 영역에 대응하는 게이트 전극을 형성하는 단계; 및

H_2O 분위기, 일정 온도 하에서 열처리하여 상기 비정질 실리콘을 결정화함과 동시에 불순물을 활성화하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 10.

제 9항에 있어서,

상기 온도는 550 내지 750 °C인 반도체 소자의 제조 방법.

청구항 11.

제 10항에 있어서,

상기 온도는 600 내지 710 °C인 반도체 소자의 제조 방법.

청구항 12.

제 9항에 있어서,

상기 H_2O 의 압력은 10,000 Pa 내지 2 MPa인 반도체 소자의 제조 방법.

청구항 13.

제 9항에 있어서,

상기 실리콘 필름의 두께는 0 초과 2,000 Å 이하인 반도체 소자의 제조 방법.

청구항 14.

제 13항에 있어서,

상기 실리콘 필름의 두께는 300 내지 1,000 Å인 반도체 소자의 제조 방법.

청구항 15.

제 9항에 있어서,

상기 PECVD(Plasma Enhanced Chemical Vapor Deposition)는 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 SiH_4 + Ar 및/또는 H_2 를 사용하여 수행되고, 상기 LPCVD(Low Pressure Chemical Vapor Deposition)는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 Si_2H_6 + Ar를 사용하여 수행되는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 16.

기판 위에 게이트 전극을 형성하는 단계;

상기 게이트 전극 상부에 기판 전면에 걸쳐 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상부에 비정질 실리콘을 포함하는 실리콘 필름을 LPCVD 법 또는 PECVD 법으로 증착하는 단계;

포토리지스트를 사용하여 불순물을 상기 실리콘 필름에 침투시켜 소스/드레인 영역을 정의하는 단계;

포토리지스트를 제거한 후 H_2O 분위기, 일정 온도 하에서 열처리하여 상기 비정질 실리콘을 결정화함과 동시에 불순물을 활성화하는 단계; 및

소스/드레인 영역에 소스/드레인 전극을 패터닝하여 형성하는 단계

를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 17.

제 16항에 있어서,

상기 온도는 550 내지 750 °C인 반도체 소자의 제조 방법.

청구항 18.

제 17항에 있어서,

상기 온도는 600 내지 710 °C인 반도체 소자의 제조 방법.

청구항 19.

제 16항에 있어서,

상기 H₂O의 압력은 10,000 Pa 내지 2 MPa인 반도체 소자의 제조 방법.

청구항 20.

제 16항에 있어서,

상기 실리콘 필름의 두께는 0 초과 2,000 Å 이하인 반도체 소자의 제조 방법.

청구항 21.

제 20항에 있어서,

상기 실리콘 필름의 두께는 300 내지 1,000 Å인 반도체 소자의 제조 방법.

청구항 22.

제 16항에 있어서,

상기 PECVD(Plasma Enhanced Chemical Vapor Deposition)는 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 SiH₄ + Ar 및/또는 H₂를 사용하여 수행되고, 상기 LPCVD(Low Pressure Chemical Vapor Deposition)는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 Si₂H₆ + Ar를 사용하여 수행되는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 23.

제 1항의 방법에 의하여 제조되는 반도체 소자는 박막 트랜지스터인 반도체 장치.

청구항 24.

제 23항에 있어서,

상기 박막 트랜지스터의 반도체 층을 구성하는 다결정 실리콘 박막의 FWHM은 4.5 내지 7.5 cm⁻¹인 반도체 장치.

청구항 25.

제 23항에 있어서,

상기 박막 트랜지스터는 유기 전계 발광 소자 또는 액정 표시 소자에 사용되는 것인 반도체 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[산업상 이용분야]

본 발명은 반도체 소자의 제조 방법에 관한 것으로, 더욱 상세하게는 기판의 휘어짐을 방지할 수 있는 반도체 소자의 제조 방법 및 이를 사용하여 제조되는 반도체 소자에 관한 것이다.

[종래 기술]

유기 전계 발광 소자를 사용하는 능동형 소자에는 통상적으로 화소 영역과 주변 구동 영역에 전류를 공급하기 위하여 사용되는 박막 트랜지스터(Thin Film Transistor; TFT)에는 다결정 실리콘을 사용한다.

일반적으로 다결정 실리콘은 비정질 실리콘을 결정화시킴으로써 형성한다.

통상의 결정화 방법으로는 결정화 온도를 기준으로 하여 분류되며 500 °C 전후로 크게 저온 결정화법과 고온 결정화법으로 나뉘어진다.

저온 결정화법으로는 엑시머 레이저를 사용하는 ELA(Eximer Laser Annealing)법이 주로 사용되며, 엑시머 레이저 어닐링법은 결정화 온도가 450 °C 정도에서 공정이 진행되어 유리 기판을 사용할 수 있으나, 제조 비용이 비싸고 기판의 최대 크기가 제한되므로 전체 디스플레이 제조 비용이 상승한다는 단점이 있다.

고온 결정화법으로는 고상 열처리법(Solid Phase Crystallization), 급속 열처리법(Rapid Thermal Annealing Process) 등이 있으며, 저비용 열처리 방법을 널리 사용되고 있다.

그러나, 고상 열처리법은 600 °C 이상에서 20 시간 이상 가열하여 결정화하여야 하므로 결정화된 다결정 실리콘에 결정 결함(defect)이 많이 포함되어 충분한 전계 이동도를 얻을 수 없으며 열처리 공정 중 기판이 변형되기 쉽고 결정화 온도를 낮추는 경우에는 생산성이 떨어진다는 단점이 있다. 또한, 고온의 결정화 온도를 사용하기 때문에 유리 기판을 사용할 수 없다는 단점이 있다.

한편, 급속 열처리법(RTA)은 비교적 짧은 시간에 공정이 이루어질 수 있으나 심한 열충격으로 인하여 기판이 변형되기 쉽고 결정화된 다결정 실리콘의 전기적 특성이 좋지 않다는 단점이 있다.

따라서, 능동형 소자의 제조 비용을 절감하기 위해서는 결정화시 비용이 저렴한 고온 열처리법을 사용할 필요성이 있으나 저비용의 유리 기판을 사용하면서도 기판의 휘어짐과 같은 문제점이 발생하지 않으며 결정성도 우수한 고온 열처리법을 개발할 필요성이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 위에서 설명한 바와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 결정성이 우수한 다결정 실리콘을 결정화함과 동시에 결정화시 고온의 결정화 온도에 의한 기판의 휘어짐을 방지할 수 있는 반도체 소자의 제조 방법 및 이를 사용하여 제조되는 반도체 소자를 제공하는 것이다.

발명의 구성

본 발명은 상기한 목적을 달성하기 위하여, 본 발명은

기판 위에 비정질 실리콘을 포함하는 실리콘 필름을 PECVD 법 또는 LPCVD법에 의하여 증착하는 단계;

상기 실리콘 필름을 H₂O 분위기, 일정 온도 하에서 열처리하여 다결정 실리콘막을 형성하는 단계;

상기 다결정 실리콘막 상부에 게이트 절연막을 형성하는 단계;

상기 다결정 실리콘막에 불순물 영역을 형성하는 단계; 및

상기 불순물 영역을 활성화하는 단계

를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법을 제공한다.

또한, 본 발명은

기판 위에 비정질 실리콘을 포함하는 실리콘 필름을 LPCVD 법 또는 PECVD 법으로 증착하는 단계;

상기 실리콘 필름을 불순물로 도핑하여 소스/드레인 영역을 정의하는 단계;

상기 비정질 실리콘을 패터닝하여 반도체 층을 형성하는 단계;

상기 반도체 층에 상부에 기판 전면에 걸쳐 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상부에 상기 반도체 층의 채널 영역에 대응하는 게이트 전극을 형성하는 단계; 및

H₂O 분위기, 일정 온도 하에서 열처리하여 상기 비정질 실리콘을 결정화함과 동시에 불순물을 활성화하는 단계

를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법을 제공한다.

또한, 본 발명은

기판 위에 게이트 전극을 형성하는 단계;

상기 게이트 전극 상부에 기판 전면에 걸쳐 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상부에 비정질 실리콘을 포함하는 실리콘 필름을 LPCVD 법 또는 PECVD 법으로 증착하는 단계;

포토리소그래피를 사용하여 불순물을 상기 실리콘 필름에 침투시켜 소스/드레인 영역을 정의하는 단계; 및

포토리소그래피를 제거한 후 H₂O 분위기, 일정 온도 하에서 열처리하여 상기 비정질 실리콘을 결정화함과 동시에 불순물을 활성화하는 단계

를 포함하는 것을 특징으로 하는 반도체 소자의 제조 방법을 제공한다.

또한, 본 발명은

위의 방법에 의하여 제조되는 반도체 소자가 박막 트랜지스터인 것을 특징으로 한다.

이하, 본 발명을 첨부하는 도면을 참조하여 더욱 상세히 설명한다.

도 1a 내지 도 1e는 본 발명의 제 1 실시예에 따른 반도체 장치를 제조하는 방법을 순서적으로 도시한 도면들이다.

먼저, 도 1a를 참조하면, 기판(10) 상에 비정질 실리콘 또는 비정질 실리콘을 다량으로 함유하는 실리콘 필름(12)을 증착한다. 이때, 기판(10)으로는 통상적으로 사용되는 절연성이며 투명한 유리 기판을 사용한다.

실리콘 필름의 증착 방법으로는 PECVD(Plasma Enhanced Chemical Vapor Deposition) 또는 LPCVD(Low Pressure Chemical Vapor Deposition) 등의 통상의 증착 방법을 사용한다. PECVD 법은 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 $\text{SiH}_4 + \text{Ar}$ 및/또는 H_2 를 사용하여 수행한다. 또한, LPCVD는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 $\text{Si}_2\text{H}_6 + \text{Ar}$ 를 사용하여 수행한다.

이때, 상기 비정질 실리콘 필름을 증착하기 전에 기판 상에 기판으로부터 발생하는 오염물 등이 실리콘 필름으로 확산되는 것을 막거나 실리콘 필름과 기판 사이의 계면 특성을 개선하기 위하여 SiN_x 또는 SiO_2 등의 버퍼층을 더 형성할 수 있다.

그리고 나서, 도 1b에 도시한 바와 같이, 상기 비정질 실리콘 또는 비정질 실리콘을 다량 포함하는 실리콘 필름(12)을 열처리한다. 이때, 실리콘 필름에 열이 가해지는 경우 비정질 실리콘이 녹음과 동시에 냉각되면서 다결정 실리콘이 결정화한 후 패터닝하여 반도체층(12a)을 형성한다.

본 발명에서는 열처리 공정으로는 RTA(Rapid Thermal Annealing) 또는 로(Furnace)와 같은 통상의 고온 열처리 공정에서 사용되는 방법을 사용하나, 열처리 분위기를 종래에는 비활성인 N_2 또는 O_2 분위기에서 열처리를 진행하였으나 본 발명에서는 H_2O 분위기에서 열처리를 진행한다.

H_2O 분위기에서 열처리를 하는 경우에는 N_2 또는 O_2 분위기에서 열처리하는 경우보다 동일 온도라면 열처리 시간이 단축되고, 동일 시간이라면 열처리 온도가 감소된다.

특히, 종래의 경우에는 투명 절연 기판인 유리와 같은 경우 고온에서 기판이 휘어지는 문제점이 발생하나 본 발명과 같이 열처리 온도를 감소시킬 수 있는 경우에는 기판의 휘어짐을 방지할 수 있다.

본 발명에서의 열처리 온도는 550 내지 750 °C인 것이 바람직하며, 더욱 바람직하기로는 600 내지 710 °C인 것이 바람직하다. 550 °C 이하인 경우에는 결정화 수평되지 않고, 750 °C 이상인 경우에는 기판이 휘어질 가능성이 있으므로 바람직하지 않다. 또한, 600 내지 710 °C 사이의 온도에서는 적절한 열처리 시간으로 우수한 다결정 실리콘을 얻을 수 있으므로 더욱 바람직하다.

그리고, H_2O 의 압력은 10,000 내지 2 MPa인 것이 바람직하며, 결정화 속도가 압력에 비례하기 때문에 너무 압력이 낮은 경우에는 결정화 속도가 작아 열처리 시간이 길어지며 이에 따라 기판에 영향을 줄 수 있어 바람직하지 않고, 너무 고압인 경우에는 폭발의 위험이 있으므로 10,000 내지 2 MPa의 압력에서 열처리하는 것이 바람직하다.

한편, 상기 증착되는 실리콘 필름의 2,000 Å 이하로 증착하면 무방하나, 두께는 두께가 얇을수록 결정화가 용이하나 너무 얇은 경우에는 다결정 실리콘이 박막트랜지스터를 형성하는 경우 소자의 특성에 영향을 줄 수 있으므로 300 내지 1,000 Å의 두께로 증착하는 것이 바람직하다.

그리고 나서, 도 1c에 도시한 바와 같이, 상기 반도체층(12a)에 SiO_2 또는 SiN_x 로 게이트 절연막(14)을 형성하고, 도 1d에 도시한 바와 같이, 게이트 전극(16)을 반도체 층(12a)의 액티브 채널 영역(100c)에 대응하도록 형성한다.

상기 게이트 전극(16)을 마스크로 하여 이온을 도핑하여 소스/드레인 영역(100a, 100b)을 형성하고, 도 1e에 도시된 바와 같이, 엑시머 레이저 어닐링법(ELA), RTA 또는 로(Furnace)에서 열처리 공정, 바람직하기로는 RTA 또는 로(Furnace)에서 열처리 공정으로 상기 이온이 도핑된 반도체 층(12a)을 활성화시킨다.

계속해서, 상기 게이트 전극(16) 상부에 기판 전면에 걸쳐 SiO_2 또는 SiN_x 와 같은 층간 절연막을 형성한 후 소스/드레인 영역(100a, 100b)가 노출되도록 상기 층간 절연막을 패터닝하고, 소스/드레인 전극을 형성하여 반도체 소자를 완성한다.

한편, 도 2a 내지 도 2e는 본 발명의 제 2 실시예에 의하여 반도체 장치를 제조하는 방법을 순서적으로 도시한 도면들이다. 도 2a 내지 도 2e를 참조하여, 본 발명의 제 2 실시예를 설명한다.

도 2a를 참조하면, 먼저, 기판(20) 상에 비정질 실리콘 또는 비정질 실리콘을 다량으로 함유하는 실리콘 필름(22)을 증착한다. 이때, 기판(20)으로는 통상적으로 사용되는 절연성이며 투명한 유리 기판을 사용한다.

실리콘 필름의 증착 방법으로는 PECVD(Plasma Enhanced Chemical Vapor Deposition) 또는 LPCVD(Low Pressure Chemical Vapor Deposition) 등의 통상의 증착 방법을 사용한다. PECVD 법은 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 $\text{SiH}_4 + \text{Ar}$ 및/또는 H_2 를 사용하여 수행한다. 또한, LPCVD는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 $\text{Si}_2\text{H}_6 + \text{Ar}$ 를 사용하여 수행한다.

이때, 상기 비정질 실리콘 필름을 증착하기 전에 기판 상에 기판으로부터 발생하는 오염물 등이 실리콘 필름으로 확산되는 것을 막거나 실리콘 필름과 기판 사이의 계면 특성을 개선하기 위하여 SiN_x 또는 SiO_2 등의 버퍼층을 더 형성할 수 있다.

그리고 나서, 상기 실리콘 필름(22) 중 추후 공정에서 소스/드레인 영역(200a, 200b)에 해당하는 영역을 제외하고 채널 영역(200c)에 포토레지스트를 도포한 후 불순물로 이온 주입을 시행한다.

도 2b에 도시된 바와 같이, 포토레지스트를 리소그래피 등의 방법으로 제거한 후 상기 불순물이 도핑되어 있는 실리콘 필름(22)을 패터닝한다.

이어서, 도 2c에 도시된 바와 같이 상기 패터닝된 실리콘 필름(22) 상부에 SiO_2 또는 SiN_x 와 같은 무기 절연막으로 게이트 절연막을 형성한다.

계속해서, 도 2d에 도시된 바와 같이, 상기 채널 영역(200c)에 해당하는 영역에 게이트(26)를 형성하고, 열처리를 시행한다.

이때, 열처리 공정시 소스/드레인 영역(200a, 200b)에 도핑되어 있는 불순물이 활성화됨과 동시에 비정질 실리콘을 포함하는 실리콘 필름(22)이 결정화되어 다결정 실리콘 막(22a)으로 된다.

본 발명에서는 열처리 공정으로는 RTA(Rapid Thermal Annealing)과 같은 통상의 고온 열처리 공정에서 사용되는 방법을 사용하나, 열처리 분위기를 종래에는 비활성인 N_2 또는 O_2 분위기에서 열처리를 진행하였으나 본 발명에서는 H_2O 분위기에서 열처리를 진행한다.

H_2O 분위기에서 열처리를 하는 경우에는 N_2 또는 O_2 분위기에서 열처리하는 경우보다 동일 온도라면 열처리 시간이 단축되고, 동일 시간이라면 열처리 온도가 감소된다.

특히, 종래의 경우에는 투명 절연 기판인 유리와 같은 경우 고온에서 기판이 휘어지는 문제점이 발생하나 본 발명과 같이 열처리 온도를 감소시킬 수 있는 경우에는 기판의 휘어짐을 방지할 수 있다.

본 발명에서의 열처리 온도는 550 내지 750 °C인 것이 바람직하며, 더욱 바람직하기로는 600 내지 710 °C인 것이 바람직하다. 550 °C 이하인 경우에는 결정화 수행되지 않고, 750 °C 이상인 경우에는 기판이 휘어질 가능성이 있으므로 바람직하지 않다. 또한, 600 내지 710 °C 사이의 온도에서는 적절한 열처리 시간으로 우수한 다결정 실리콘을 얻을 수 있으므로 더욱 바람직하다.

그리고, H_2O 의 압력은 10,000 내지 2 MPa인 것이 바람직하며, 결정화 속도가 압력에 비례하기 때문에 너무 압력이 낮은 경우에는 결정화 속도가 작아 열처리 시간이 길어지며 이에 따라 기판에 영향을 줄 수 있어 바람직하지 않고, 너무 고압인 경우에는 폭발의 위험이 있으므로 10,000 내지 2 MPa의 압력에서 열처리하는 것이 바람직하다.

한편, 상기 증착되는 실리콘 필름(22)이 2,000 Å 이하로 증착되면 무방하나, 두께는 두께가 얇을수록 결정화가 용이하나 너무 얇은 경우에는 다결정 실리콘이 박막트랜지스터를 형성하는 경우 소자의 특성에 줄 수 있으므로 300 내지 1,000 Å의 두께로 증착하는 것이 바람직하다.

이상과 같은 공정을 진행함으로써 다결정 실리콘을 형성할 수 있으나, 본 발명에서는 형성된 다결정 실리콘의 결함(defect)을 감소시키기 위하여 1번 더 열처리 공정을 진행할 수 있다.

상기 열처리 공정은 엑시머 레이저 어닐링(Eximer Laser Annealing)법 또는 로(furnace)에서 열을 가하여 진행할 수 있다.

계속해서, 도 2e에 도시된 바와 같이, 상기 게이트(26) 상부에 기판 전면에 걸쳐 층간 절연막(28)을 형성하고 소스/드레인 영역(200a, 200b)이 개구되도록 층간 절연막(28) 및 게이트 절연막(26)을 식각하여 콘택홀을 형성하고, 상기 콘택홀에 금속을 충전시켜 소스/드레인 전극(29a, 29b)을 형성하여 박막 트랜지스터를 완성한다.

도 3a 내지 도 3d는 본 발명의 제 3 실시예에 의하여 반도체 장치를 제조하는 방법을 순서적으로 도시한 도면들이다. 도 3a 내지 도 3d를 참조하여 본 발명의 제 3 실시예에 따른 반도체 소자의 제조 방법을 설명한다.

도 3a를 참조하면, 먼저, 기판(30) 위에 게이트 전극(36)을 패터닝하여 형성한다. 이때, 기판(30)으로는 통상적으로 사용되는 절연성이며 투명한 유리 기판을 사용한다.

이때, 기판(30) 하부에는 이 때, 상기 기판(30) 상에 기판으로부터 발생하는 오염물 등이 확산되는 것을 막거나 계면 특성을 개선하기 위하여 SiN_x 또는 SiO_2 등의 버퍼층을 더 형성할 수 있다.

이어서, SiO_2 또는 SiN_x 와 같은 무기 절연막으로 게이트 절연막(34)을 게이트 전극(36) 상부에 기판(30) 전면에 걸쳐 형성한다.

계속해서, 도 3b에 도시된 바와 같이, 상기 게이트 절연막(34) 상부에 비정질 실리콘 또는 비정질 실리콘을 다량으로 함유하는 실리콘 필름(32)을 증착한다.

실리콘 필름의 증착 방법으로는 PECVD(Plasma Enhanced Chemical Vapor Deposition) 또는 LPCVD(Low Pressure Chemical Vapor Deposition) 등의 통상의 증착 방법을 사용한다. PECVD 법은 330 °C 내지 430 °C에서 1 내지 1.5 Torr의 압력으로 $\text{SiH}_4 + \text{Ar}$ 및/또는 H_2 를 사용하여 수행한다. 또한, LPCVD는 400 내지 500 °C 내외의 온도에서 0.2~0.4 Torr으로 $\text{Si}_2\text{H}_6 + \text{Ar}$ 를 사용하여 수행한다.

그리고 나서, 도 3c에 도시된 바와 같이, 상기 실리콘 필름(32) 중 추후 공정에서 소스/드레인 영역(300a, 300b)에 해당하는 영역을 제외하고 채널 영역(300c)에 포토레지스트를 도포한 후 불순물로 이온 주입을 시행한다.

이어서, 열처리를 시행한다. 이때, 열처리 공정시 소스/드레인 영역(300a, 300b)에 도핑되어 있는 불순물이 활성화됨과 동시에 비정질 실리콘을 포함하는 실리콘 필름(32)이 결정화되어 다결정 실리콘 막(32a)으로 된다.

본 발명에서는 열처리 공정으로는 RTA(Rapid Thermal Annealing)과 같은 통상의 고온 열처리 공정에서 사용되는 방법을 사용하나, 열처리 분위기를 종래에는 비활성인 N_2 또는 O_2 분위기에서 열처리를 진행하였으나 본 발명에서는 H_2O 분위기에서 열처리를 진행한다.

H_2O 분위기에서 열처리를 하는 경우에는 N_2 또는 O_2 분위기에서 열처리하는 경우보다 동일 온도라면 열처리 시간이 단축되고, 동일 시간이라면 열처리 온도가 감소된다.

특히, 종래의 경우에는 투명 절연 기판인 유리와 같은 경우 고온에서 기판이 휘어지는 문제점이 발생하나 본 발명과 같이 열처리 온도를 감소시킬 수 있는 경우에는 기판의 휘어짐을 방지할 수 있다.

본 발명에서의 열처리 온도는 550 내지 750 °C인 것이 바람직하며, 더욱 바람직하기로는 600 내지 710 °C인 것이 바람직하다. 550 °C 이하인 경우에는 결정화 수행되지 않고, 750 °C 이상인 경우에는 기판이 휘어질 가능성이 있으므로 바람직하지 않다. 또한, 600 내지 710 °C 사이의 온도에서는 적절한 열처리 시간으로 우수한 다결정 실리콘을 얻을 수 있으므로 더욱 바람직하다.

그리고, H₂O의 압력은 10,000 내지 2 MPa인 것이 바람직하며, 결정화 속도가 압력에 비례하기 때문에 너무 압력이 낮은 경우에는 결정화 속도가 작아 열처리 시간이 길어지며 이에 따라 기판에 영향을 줄 수 있어 바람직하지 않고, 너무 고압인 경우에는 폭발의 위험이 있으므로 10,000 내지 2 MPa의 압력에서 열처리하는 것이 바람직하다.

한편, 상기 증착되는 실리콘 필름(32)이 2,000 Å 이하로 증착되면 무방하나, 두께는 두께가 얇을수록 결정화가 용이하나 너무 얇은 경우에는 다결정 실리콘이 박막트랜지스터를 형성하는 경우 소자의 특성에 줄 수 있으므로 300 내지 1,000 Å의 두께로 증착하는 것이 바람직하다.

이상과 같은 공정을 진행함으로써 다결정 실리콘을 형성할 수 있으나, 본 발명에서는 형성된 다결정 실리콘의 결함(defect)을 감소시키기 위하여 1번 더 열처리 공정을 진행할 수 있다.

상기 열처리 공정은 엑시머 레이저 어닐링(Eximer Laser Annealing)법 또는 로(furnace)에서 열을 가하여 진행할 수 있다.

계속해서, 도 3d에 도시된 바와 같이, 상기 다결정 실리콘막(32a) 상부에 기판 전면에 걸쳐 금속을 적층하고 패터닝하여 소스/드레인 전극(39a, 39b)을 형성하여 반도체 소자를 제조한다.

본 발명에서는 상기 반도체 소자로서는 박막 트랜지스터가 바람직하고, 상기 박막 트랜지스터의 구조로는 게이트 전극(36)이 다결정 실리콘막(32a) 층 상부에 형성되는 탑 게이트(top gate)형 구조의 박막 트랜지스터 또는 게이트 전극(36)이 다결정 실리콘 막(32a)층 하부에 형성되는 바텀 게이트(bottom gate)형 구조의 박막 트랜지스터 모두를 구현할 수 있다.

이하, 본 발명의 바람직한 실시예를 제시한다. 다만, 하기하는 실시예는 본 발명을 잘 이해하기 위하여 제시되는 것일 뿐 본 발명이 하기하는 실시예에 한정되는 것은 아니다.

실시예 1 내지 3

기판 위에 500 Å 두께로 비정질 실리콘 필름을 증착하였다. 상기 증착 방법으로는 실시예 1은 LPCVD(Low Pressure Chemical Vapor Deposition)를 사용하였고, 실시예 2는 2 % 이하의 수소를 포함하는 PECVD(Plasma Enhanced Chemical Vapor Deposition)를 사용하였으며, 실시예 3은 10 % 이상의 수소를 포함하는 PECVD(Plasma Enhanced Chemical Vapor Deposition)를 사용하였다. 이어서, 상기 비정질 실리콘 필름을 RTA(Rapid Thermal Annealing)로 약 710 °C에서 10 분 이하로 열처리하여 결정화시켰다. 상기 열처리시 분위기는 O₂ 또는 N₂ 캐리어 가스와 H₂O 분위기로 열처리하였다. 형성된 다결정 실리콘의 라만 스펙트럼을 도 4에 도시하였다.

도 4를 참조하면, 본 발명의 실시예 1 내지 3에 의하여 비정질 실리콘을 열처리하여 얻은 다결정 실리콘은 라만 피크의 FWHM(Full Width at Half Maximum)이 4.5 내지 7.5 cm⁻¹으로 우수한 결정성을 가지고 있음을 알 수 있다. 통상적인 방법으로 제조되는 다결정 실리콘은 라만 피크가 8.0 cm⁻¹ 이상이므로 이와 비교할 때 본 발명에 따라 비정질 실리콘을 저압 기상 증착법(LPCVD) 또는 플라즈마 강화 기상 증착법(PECVD)법으로 증착한 후 H₂O 분위기에서 RTA로 결정화시키는 경우 결정성이 우수해짐을 알 수 있다.

이와 같이 제조되는 다결정 실리콘 박막은 박막 트랜지스터에 적용할 수 있으며, 이러한 박막 트랜지스터는 유기 전계 발광 소자 또는 액정 표시 소자와 같은 평판 표시 소자에 사용될 수 있다.

발명의 효과

이상과 같이 본 발명에서는 비정질 실리콘을 LPCVD법 또는 PECVD법으로 증착한 후 고상 결정화법을 사용하여 비정질 실리콘의 결정화시 열처리 분위기로 H₂O를 사용함으로써 열처리 시간 및 열처리 온도를 줄일 수 있어 기판의 휘어짐과 같은 공정상의 불량을 방지하고 다결정 실리콘의 결정성을 향상시킬 수 있다.

도면의 간단한 설명

도 1a 내지 도 1e는 본 발명의 제 1 실시예에 의하여 반도체 소자를 제조하는 방법을 순서적으로 도시한 도면들이다.

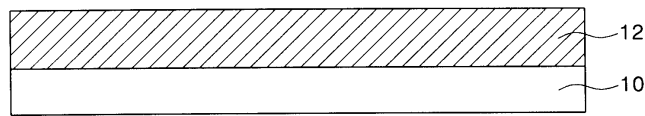
도 2a 내지 도 2e는 본 발명의 제 2 실시예에 의하여 반도체 소자를 제조하는 방법을 순서적으로 도시한 도면들이다.

도 3a 내지 도 3d는 본 발명의 제 3 실시예에 의하여 반도체 소자를 제조하는 방법을 순서적으로 도시한 도면들이다.

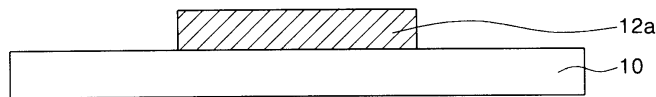
도 4는 본 발명의 실시예들에 의하여 제조된 다결정 실리콘 박막의 FWHM을 나타낸 도면이다.

도면

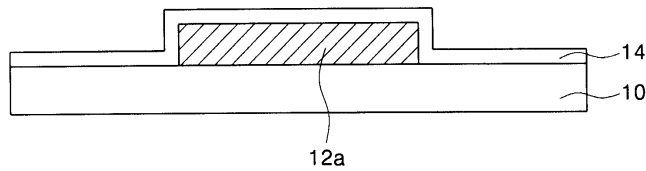
도면1a



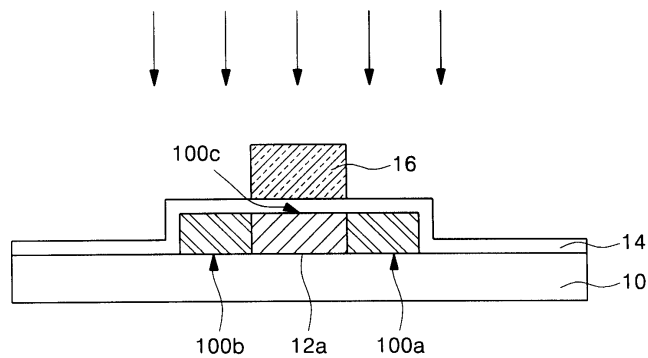
도면1b



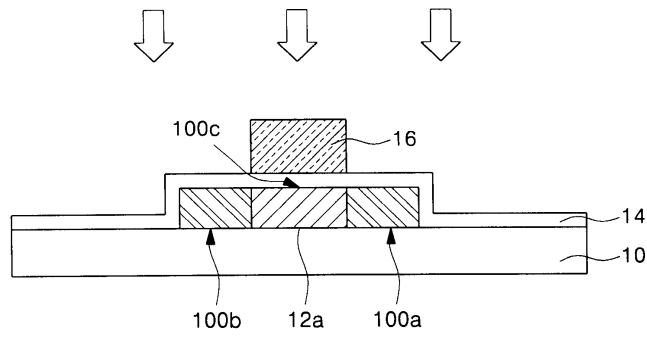
도면1c



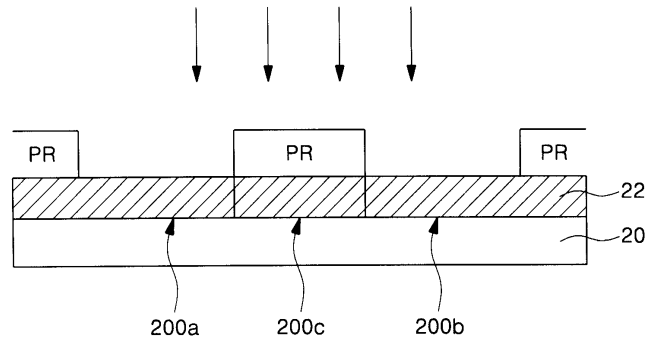
도면1d



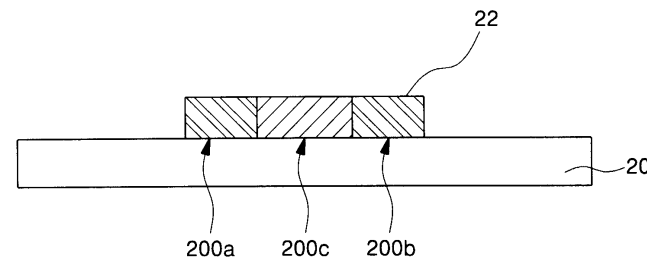
도면1e



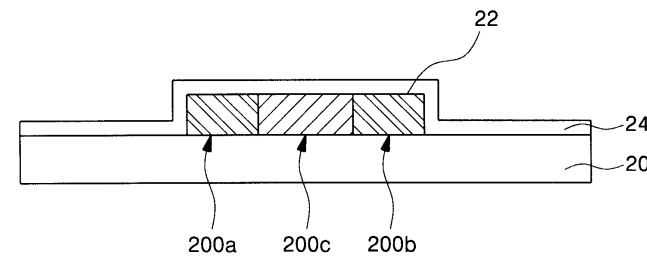
도면2a



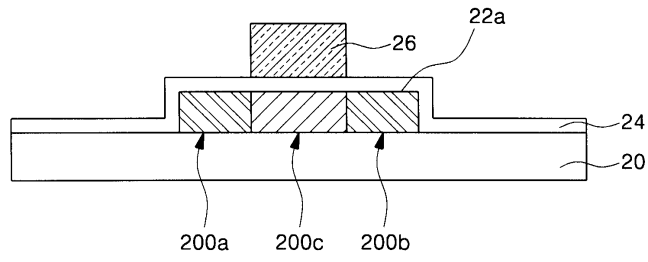
도면2b



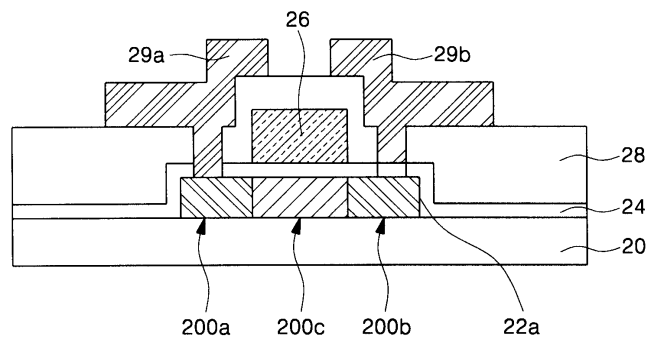
도면2c



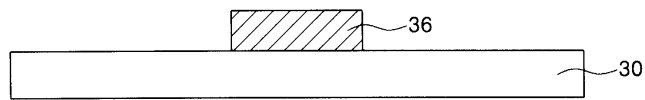
도면2d



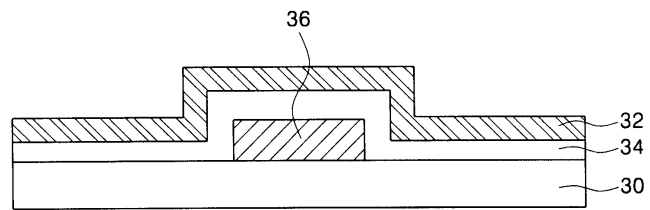
도면2e



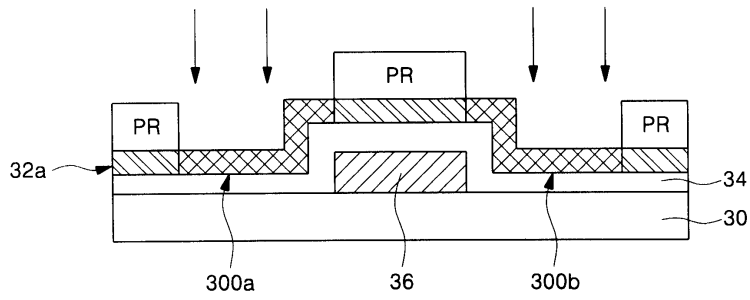
도면3a



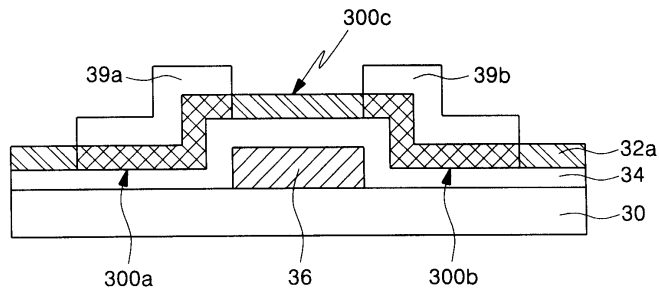
도면3b



도면3c



도면3d



도면4

