



申請日: 103/12/19

IPC分類: H01L 21/683 (2006.01)

I651799

【發明摘要】

【中文發明名稱】 具有解夾持電極之靜電夾頭及解夾持方法

【英文發明名稱】 ELECTROSTATIC CHUCK INCLUDING DECLAMPING
ELECTRODE AND METHOD OF DECLAMPING

【中文】

處理半導體晶圓的半導體晶圓處理設備包含在其內可處理半導體晶圓的半導體晶圓處理腔室、與該處理腔室流體相通並用以供應程序氣體進入處理腔室的程序氣體源、用以從處理腔室排放程序氣體及處理之副產品的真空源、以及靜電夾頭組件。靜電夾頭組件包括在晶圓於腔室內的處理期間，在其上支撐有半導體晶圓的陶瓷材料層支撐表面、埋置於該陶瓷材料層的至少一靜電夾持電極，在靜電夾持電壓施加於該至少一夾持電極時，該靜電夾持電極可作動施加靜電夾持力至支撐表面上的晶圓、以及埋置於陶瓷材料層之該至少一靜電夾持電極上方的至少一解夾持電極，在靜電夾持電壓不再施加於該至少一夾持電極時，該至少一解夾持電極可作動以提供排除任何殘存在晶圓與支撐表面間之電荷的路徑。

【英文】

A semiconductor wafer processing apparatus for processing semiconductor wafers comprises a semiconductor wafer processing chamber in which a semiconductor wafer is processed, a process gas source in fluid communication with the processing chamber adapted to supply process gas into the processing chamber, a

vacuum source adapted to exhaust process gas and byproducts of the processing from the processing chamber, and an electrostatic chuck assembly. The electrostatic chuck assembly comprises a support surface in a layer of ceramic material on which the semiconductor wafer is supported during processing of the wafer in the chamber, at least one electrostatic clamping electrode embedded in the layer of ceramic material, the at least one electrostatic clamping electrode operable to apply an electrostatic clamping force to the wafer on the support surface when an electrostatic clamping voltage is applied to the clamping electrode, and at least one declamping electrode embedded in the layer of ceramic material above the at least one electrostatic clamping electrode operable to provide a path for draining any residual charge between the wafer and the support surface when the electrostatic clamping voltage is no longer applied to the clamping electrode.

【指定代表圖】 圖2

【代表圖之符號簡單說明】

- 4 晶圓
- 6 孔洞
- 8 夾持電極
- 8a 環形夾持電極
- 10 ESC陶瓷材料
- 12 冷卻板
- 14 冷卻劑通道
- 16 聯結層

- 18 解夾持電極
- 20 平頂
- 24 控制系統
- 40 ESC組件
- 41 開關
- 48 外環邊緣密封墊
- 84 加熱層

【發明申請專利範圍】

【第1項】 一種用於處理半導體晶圓的半導體晶圓處理設備，包括：

一處理腔室，在其內有一半導體晶圓受到處理；

一程序氣體源，流體相通於該處理腔室並用以將程序氣體供入該處理腔室；

一真空源，用以從該處理腔室中排放該程序氣體與處理的副產物；以及

一靜電夾頭組件，包含具有一陶瓷材料層的一支撐表面，且於該晶圓在該處理腔室中的處理期間，該半導體晶圓係支撐於該支撐表面上；至少一靜電夾持電極，埋置於該陶瓷材料層內，在一靜電夾持電壓施加於該至少一靜電夾持電極時，該至少一靜電夾持電極可作動施加一靜電夾持力於該支撐表面上的該半導體晶圓；以及至少一解夾持電極，埋置於該陶瓷材料層內之該至少一靜電夾持電極的上方，在該靜電夾持電壓不再施加於該至少一靜電夾持電極時，該至少一解夾持電極可作動以提供用於排除任何殘存於該半導體晶圓與該支撐表面間之電荷的一路徑。

【第2項】 如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中該靜電夾頭組件在該支撐表面上更包括一平頂圖案，該平頂圖案包括複數個平頂，其中該至少一靜電夾持電極係為圖案化以使得該至少一靜電夾持電極並非直接位於該等平頂的一平頂下方，且/或該至少一解夾持電極係為圖案化以使得該至少一解夾持電極並非直接位於該等平頂的一平頂下方。

【第3項】 如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中

(a) 該至少一靜電夾持電極包括一導電材料的至少一圖案，且該至少一解夾持電極包括一導電材料的至少一圖案，其中該至少一靜電夾持電極的該至少一圖案與該至少一解夾持電極的該至少一圖案重疊並具有相同的圖案；及/或

(b) 該至少一靜電夾持電極及該至少一解夾持電極並未直接在支撐該半導體晶圓的任何表面下方。

【第4項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中該至少一靜電夾持電極包括位於該支撐表面之一外環邊緣密封墊下方的一環型夾持電極，且該至少一解夾持電極包括位於該支撐表面之該外環邊緣密封墊下方的一環型解夾持電極，其中該環型解夾持電極在該環型夾持電極的上方。

【第5項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中：

(a) 該至少一解夾持電極係在該靜電夾頭組件之該支撐表面的上表面以下約10微米或更淺；及/或

(b) 該至少一夾持電極係在該靜電夾頭組件之該支撐表面的上表面以下約100微米或更深。

【第6項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中：

(a) 該靜電夾頭組件更包括在該支撐表面的至少一出口，該至少一出口輸送一熱能傳遞氣體至該半導體晶圓的底側；以及該陶瓷材料層內的至少一氣體通道，該至少一氣體通道連接至一熱能傳遞氣體源，該熱能傳遞氣體源可作動以在所需壓力下將該熱能傳遞氣體供應至該至少一氣體通道；

(b) 該靜電夾頭組件之該陶瓷材料層的一下表面聯結於一加熱板的一上表面，且該加熱板的一下表面聯結於一溫控底板的一上表面；

(c) 該靜電夾頭組件更包括升降銷，該等升降銷可作動將該半導體晶圓降至該靜電夾頭組件的該支撐表面上，並抬升該半導體晶圓離開該靜電夾頭組件的該支撐表面；

(d) 該處理設備更包括一RF能量源，該RF能量源用以對該程序氣體供給能量以使其在該處理腔室內轉變為電漿態；及/或

(e) 該靜電夾頭組件更包括一加熱層，該加熱層包括可獨立控制的加熱區域。

【第7項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中該靜電夾持電極為單極或雙極的靜電夾持電極。

【第8項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，更包括一控制系統，該控制系統設置為控制由該處理設備所進行的程序；以及一非暫態電腦機器可讀媒體，該非暫態電腦機器可讀媒體包含用於控制該處理設備的程式指令。

【第9項】如申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備，其中該至少一解夾持電極為在該支撐表面之一外環邊緣密封墊下方的一環型解夾持電極，其中該環型解夾持電極在該靜電夾持電極的上方；及/或該至少一解夾持電極為在該支撐表面之一內環邊緣密封墊下方的一環型解夾持電極，其中該環型解夾持電極在該靜電夾持電極的上方。

【第10項】一種使用於半導體處理設備之處理腔室的靜電夾頭組件，包括：

具有一陶瓷材料層的一支撐表面，在一半導體晶圓於該腔室內的處理期間，該半導體晶圓係支撐在該支撐表面上；

至少一靜電夾持電極，埋置於該陶瓷材料層內，在一靜電夾持電壓施加於該至少一靜電夾持電極時，該至少一靜電夾持電極可操作以施加一靜電夾持力至該支撐表面上的該半導體晶圓；以及

至少一解夾持電極，埋置於該陶瓷材料層內並在該至少一靜電夾持電極的上方，在該靜電夾持電壓不再施加於該至少一靜電夾持電極時，該至少一靜電解夾持電極可操作以提供用於排除任何殘存於該半導體晶圓與該支撐表面間之電荷的一路徑。

【第11項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，更包括在該支撐表面上的一平頂圖案，該平頂圖案包含複數個平頂，其中該至少一靜電夾持電極係圖案化，使得該至少一靜電夾持電極並非直接位於該等平頂的一平頂下方，且/或該至少一解夾持電極係圖案化，使得該至少一解夾持電極並非直接位於該等平頂的一平頂下方。

【第12項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中

(a) 該至少一靜電夾持電極包括一導電材料的至少一圖案且該至少一解夾持電極包括一導電材料的至少一圖案，其中該個別的至少一靜電夾持電極的該至少一圖案與該個別的至少一解夾持電極的該至少一圖案重疊並具有相同的圖案；及/或

(b) 該至少一靜電夾持電極與該至少一解夾持電極並非直接位於支撐該半導體晶圓的任何表面下方。

【第13項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中該至少一靜電夾持電極包括在該支撐表面之一外環邊緣密封墊下方的一環形夾持電極，且該至少一解夾持電極包括在該支撐表面之一外環邊緣密封墊下方的一環形解夾持電極，其中該環形解夾持電極在該環形夾持電極的上方。

【第14項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中

(a) 該至少一解夾持電極係在該靜電夾頭組件之該支撐表面的上表面以下約10微米或更淺處；及/或

(b) 該至少一夾持電極係在該靜電夾頭組件之該支撐表面的上表面以下約100微米或更深處。

【第15項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中

(a) 該靜電夾頭組件更包括該支撐表面的至少一出口，該出口輸送一熱能傳遞氣體至該半導體晶圓的一底側；以及該陶瓷材料層內的至少一氣體通道，該至少一氣體通道連接至一熱能傳遞氣體源，該熱能傳遞氣體源可操作以在一所需壓力下將該熱能傳遞氣體供入該至少一氣體通道；及/或

(b) 該陶瓷材料層的一下表面聯結至一加熱板的一上表面，且該加熱板的一下表面聯結至一溫控底板的一上表面；

(c) 該靜電夾頭組件更包括升降銷，該等升降銷可作動將該半導體晶圓降至該靜電夾頭組件的該支撐表面，以及將該半導體晶圓抬升離開該靜電夾頭組件的該支撐表面；及/或

(d) 該靜電夾頭組件更包括一加熱層，該加熱層包括可獨立控制的加熱區域。

【第16項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中該靜電夾持電極為單極或雙極的靜電夾持電極。

【第17項】 如申請專利範圍第10項所述之使用於半導體處理設備之處理腔室內的靜電夾頭組件，其中該至少一解夾持電極係在該支撐表面之一外環邊緣密封墊下方的一環型解夾持電極，其中該環型解夾持電極係在該至少一靜電夾持電極的上方；且/或該至少一解夾持電極係在該支撐表面之一內環邊緣密封墊下方的一環型解夾持電極，其中該環型解夾持電極係在該至少一靜電夾持電極的上方。

【第18項】 一種解夾持半導體晶圓的方法，其係在根據申請專利範圍第1項所述之用於處理半導體晶圓的半導體晶圓處理設備內處理一半導體晶圓之後，從一靜電夾頭組件之一支撐表面解夾持該半導體晶圓，該方法包括：

從該程序氣體源將該程序氣體供入該處理腔室；以及

於施加一電壓至該至少一靜電夾持電極以利將該半導體晶圓夾持於該靜電夾頭組件的該支撐表面時，在該處理腔室中處理該半導體晶圓，同時在該處理期間使該至少一解夾持電池為電性浮動；以及

關閉施加至該靜電夾持電極的該電壓並在處理該半導體晶圓之後，將該解夾持電極電連接至一導電路徑以利用該至少一解夾持電極提供用於排除任何殘存在該半導體晶圓與該支撐表面間之電荷的一路徑，從而自該靜電夾頭組件的該支撐表面解夾持該半導體晶圓。

【第19項】 如申請專利範圍第18項所述之解夾持半導體晶圓的方法，更包括：

(a) 將該導電路徑接地或將該導電路徑連接至一電壓源以排除任何殘存在該半導體晶圓與該支撐表面間的電荷；及/或

(b) 在排除該半導體晶圓與該支撐表面間的任何殘存電荷時，將該半導體晶圓抬升離開該靜電夾頭的該支撐表面。

【第20項】 如申請專利範圍第18項所述之解夾持半導體晶圓的方法，其中該處理包括供應RF能量至該電漿處理腔室，從而引發該程序氣體轉變為電漿，且該電漿蝕刻該半導體晶圓；或進行一沉積程序。

【發明圖式】

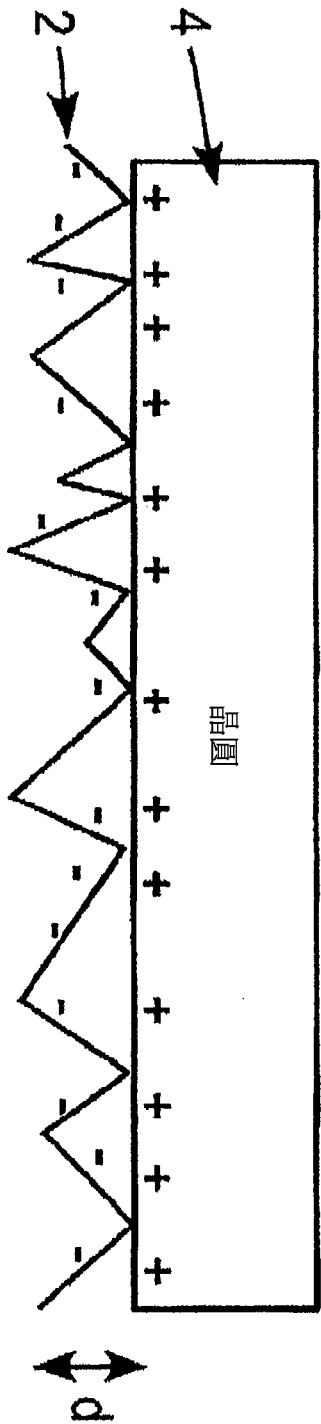


圖 1

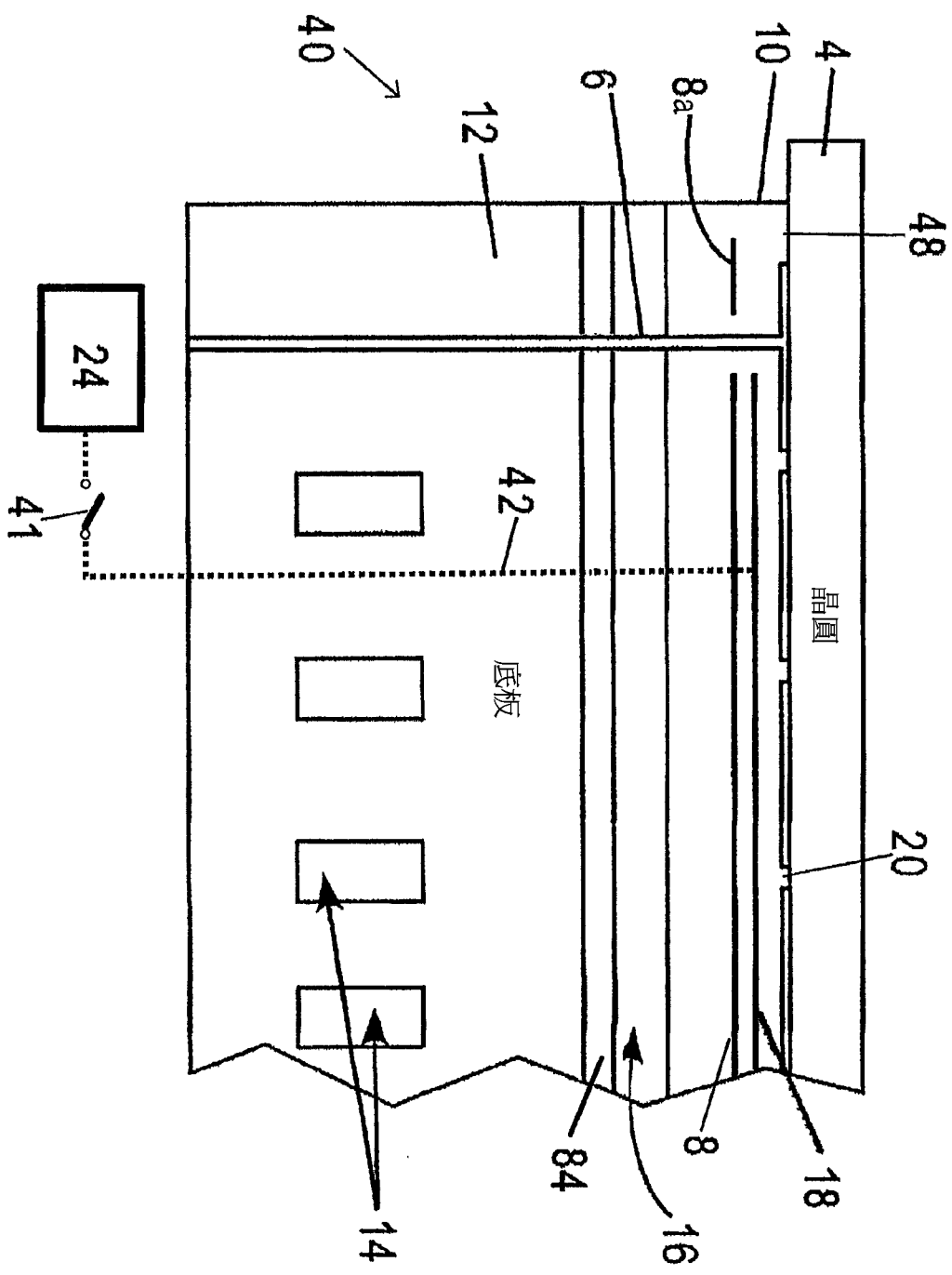
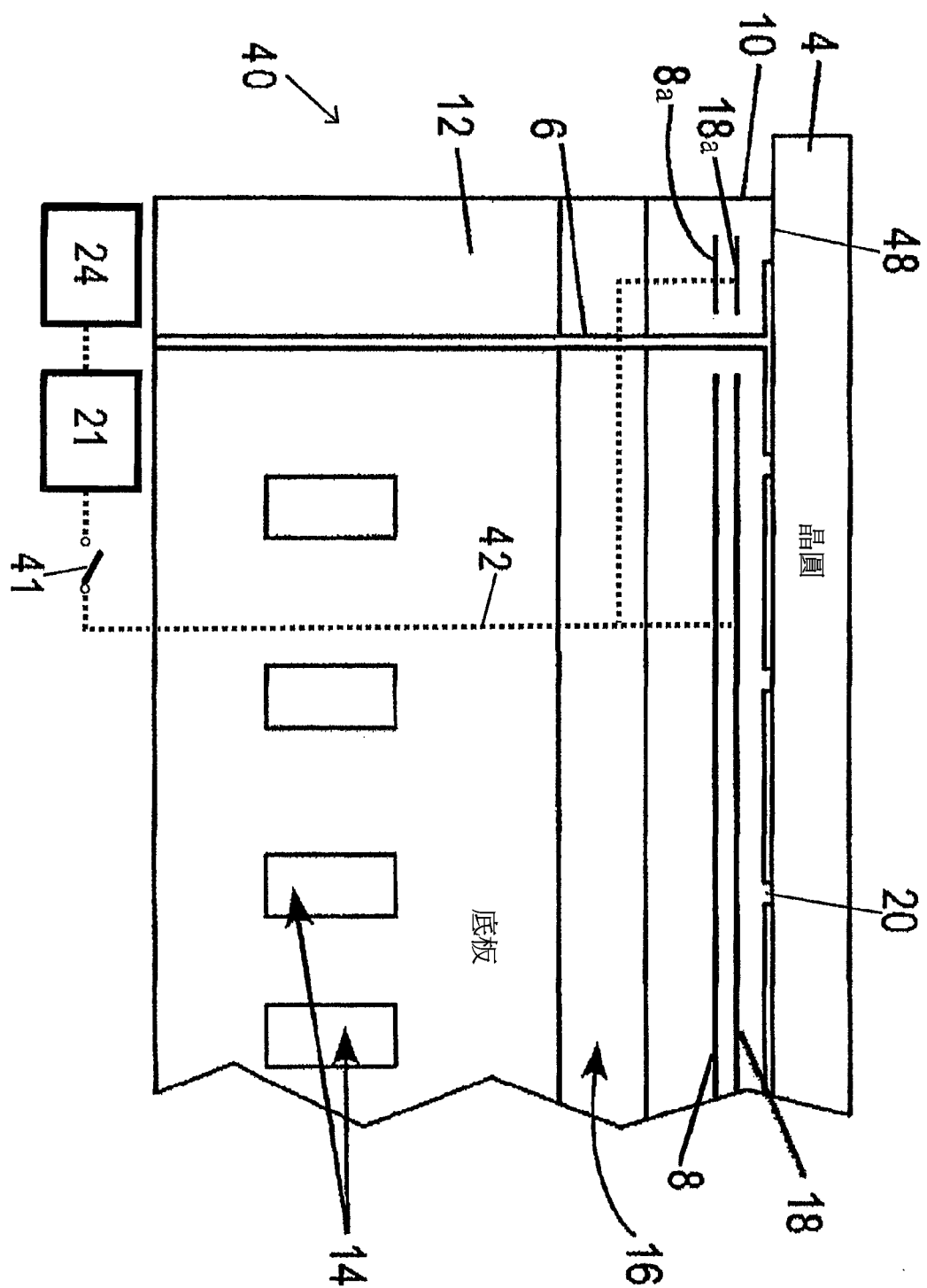


圖 2



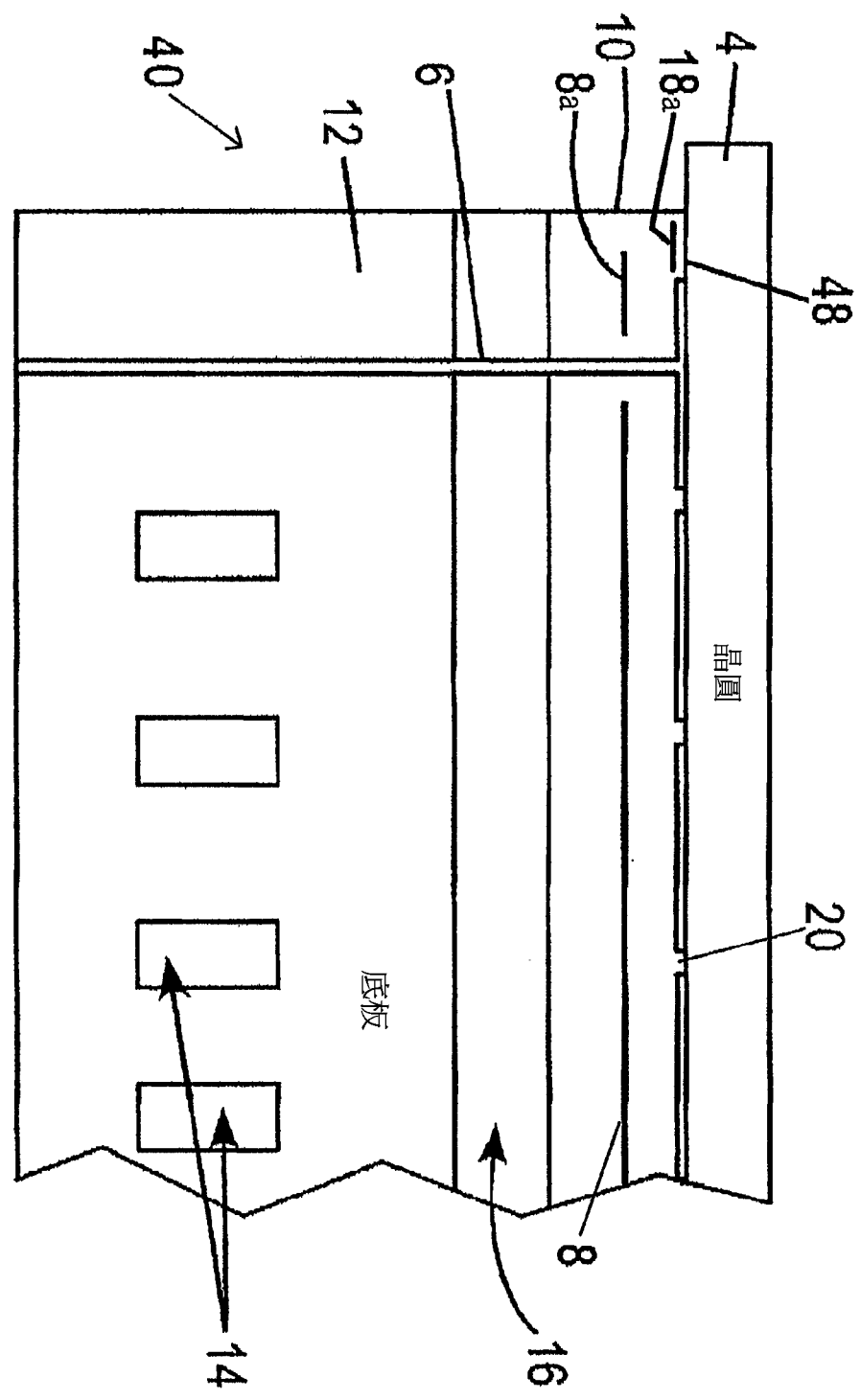


圖 4

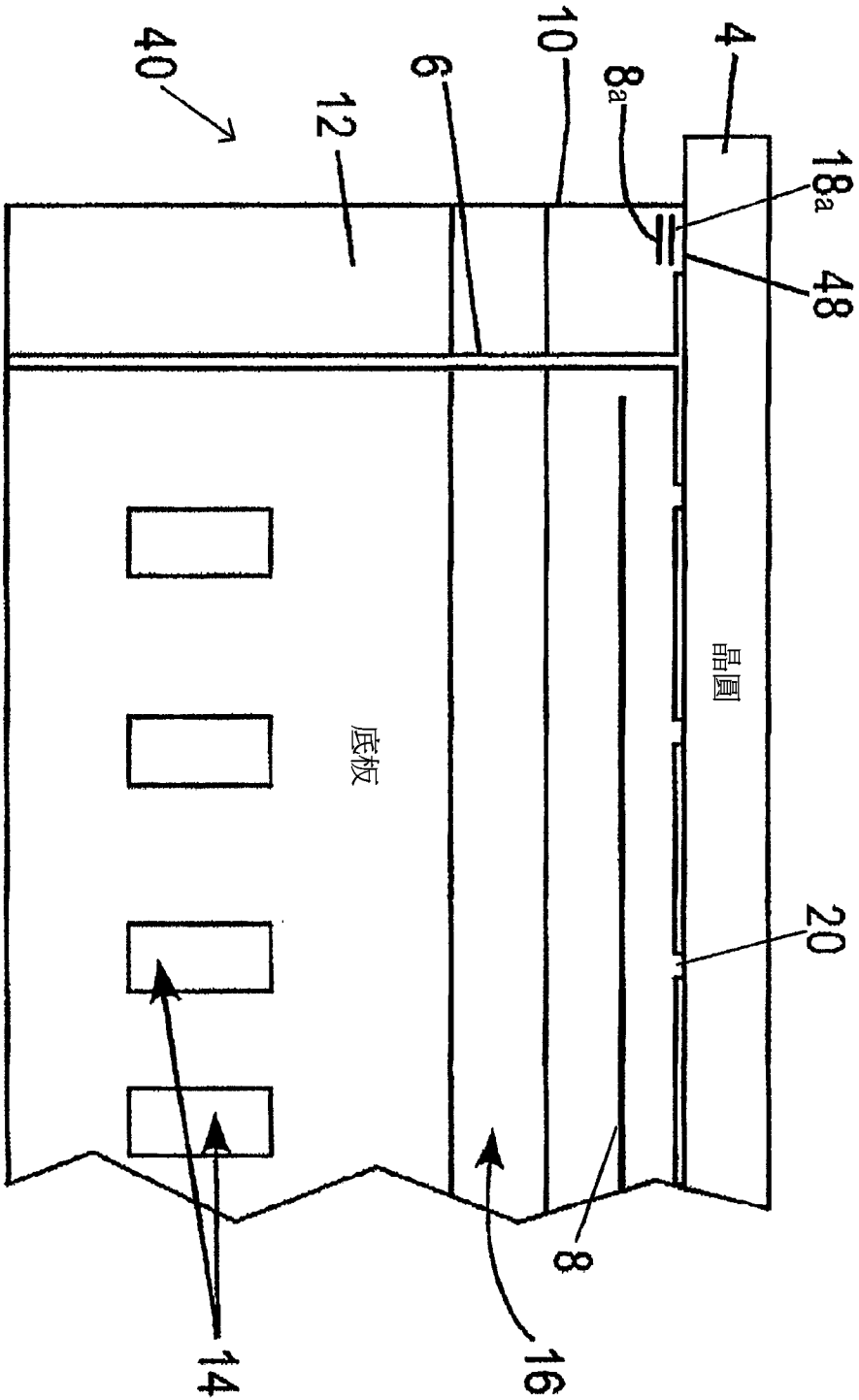


圖 5

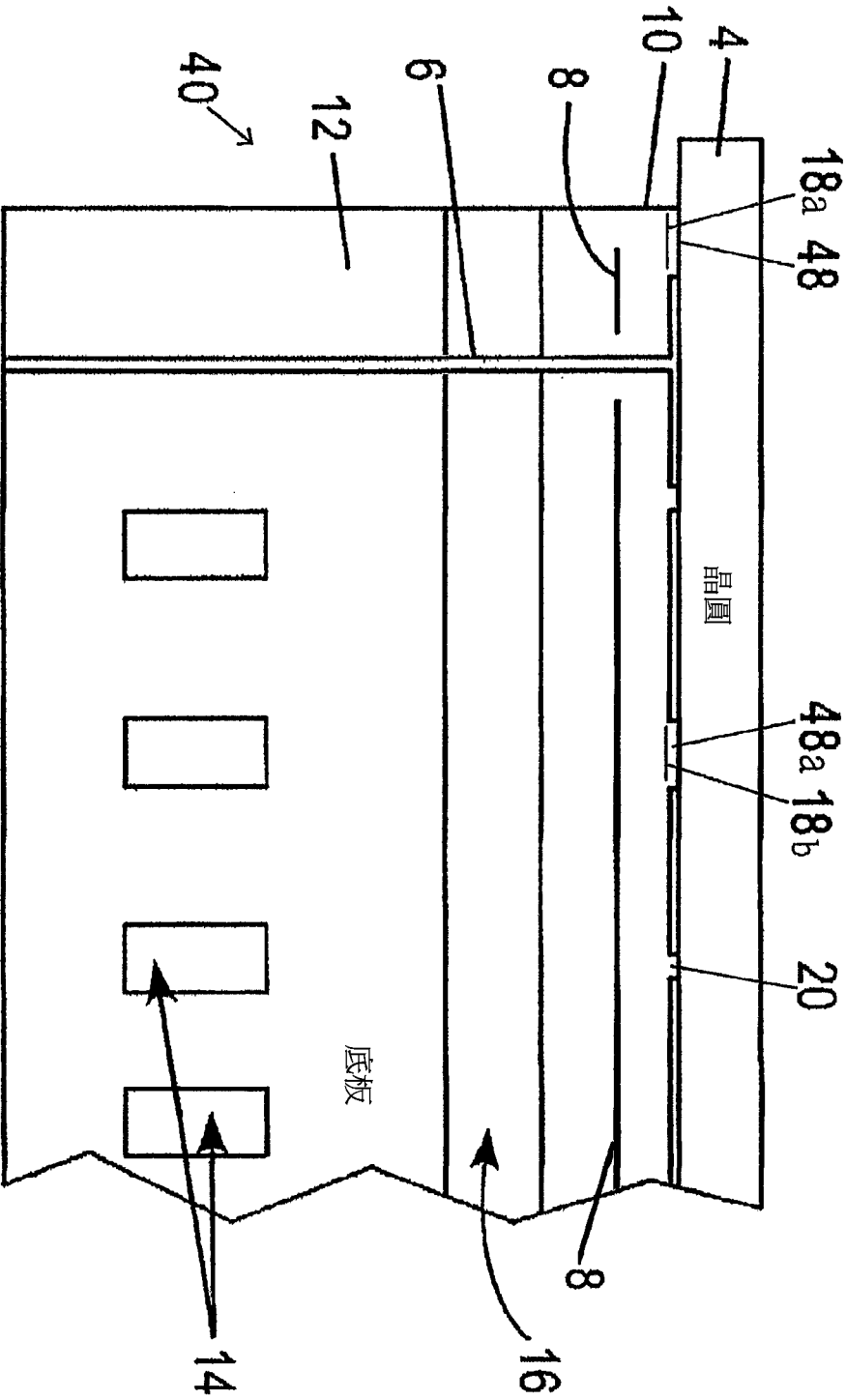


圖 6

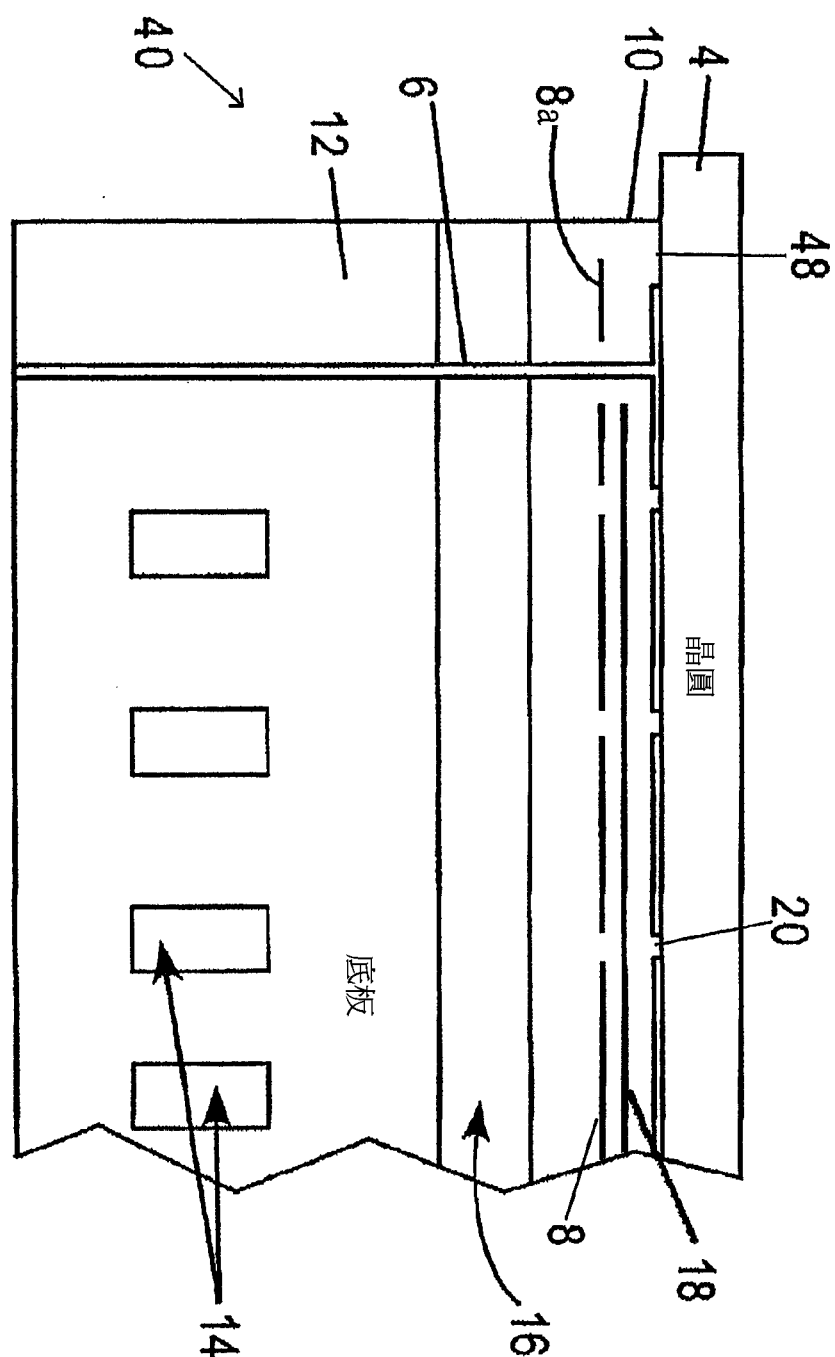


圖 7

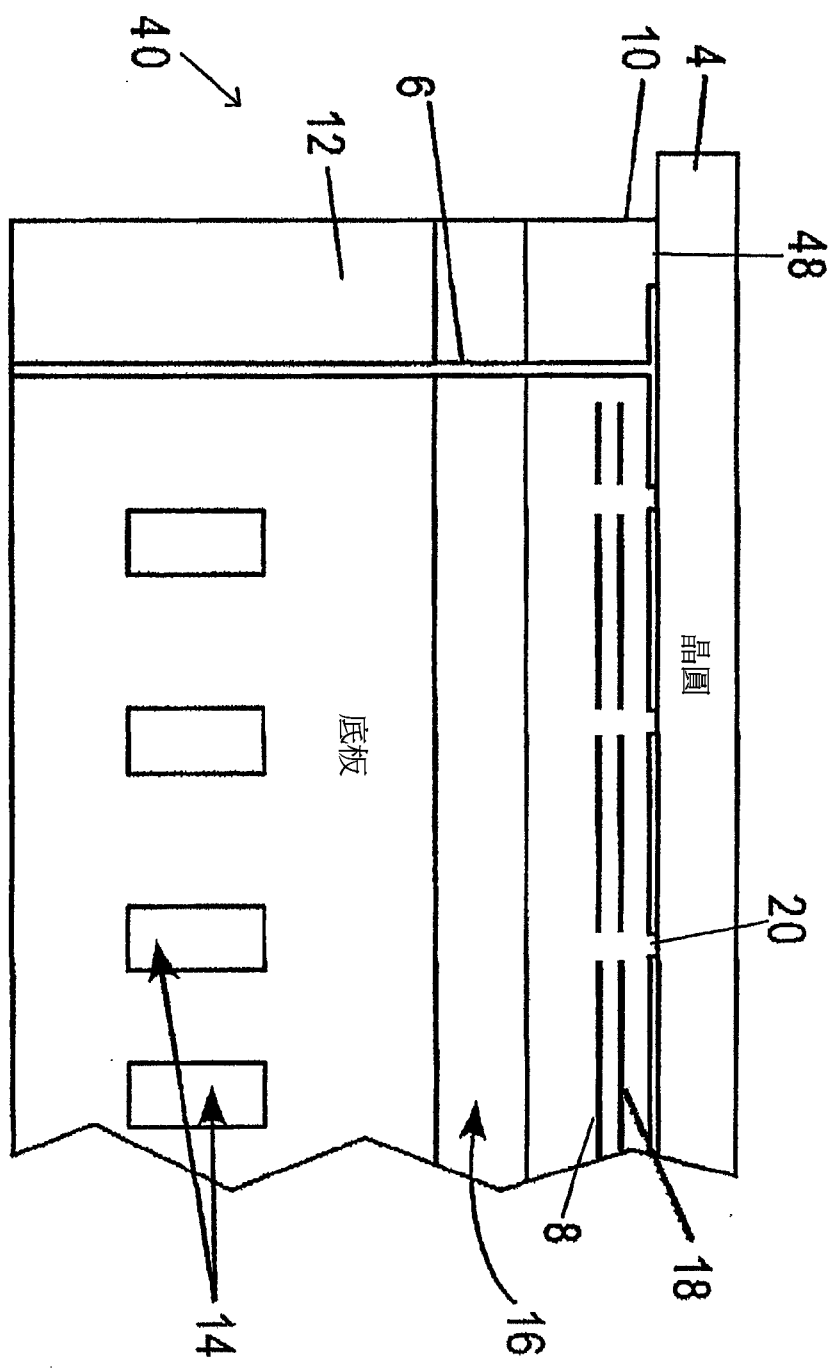


圖 8

【發明說明書】

【中文發明名稱】 具有解夾持電極之靜電夾頭及解夾持方法

【英文發明名稱】 ELECTROSTATIC CHUCK INCLUDING DECLAMPING
ELECTRODE AND METHOD OF DECLAMPING

【技術領域】

本發明係關於解夾持晶圓的靜電夾頭設計及方法。

【先前技術】

【0001】 已發展出各種夾頭設置，以在像是電漿蝕刻腔室、電漿輔助物理氣相沉積腔室、化學氣相沉積腔室、電漿輔助化學氣相沉積腔室與原子層沉積腔室的真空腔室處理晶圓的期間夾持晶圓。一挑戰在於解夾持操作期間殘存於晶圓與夾頭之間的黏附力。因而有「可應對黏附問題之改良式夾頭設計及方法」的需要。

【發明內容】

【0002】 於此揭露用於處理半導體晶圓的半導體晶圓處理設備。處理設備包括在其內可處理晶圓的處理腔室、流體相通於處理腔室並用以供應程序氣體進入處理腔室的程序氣體源、用以從處理腔室排放程序氣體及處理副產物的真空源、以及包含具陶瓷材料層之支撐表面的靜電夾頭組件，其中在晶圓於腔室內的處理期間，該支撐表面上支撐有半導體晶圓；埋置於陶瓷材料層的至少一靜電夾持電極，在施加靜電夾持電壓至夾持電極時，該至少一靜電夾持電極可

作動施加靜電夾持力至支撐表面上的晶圓；以及埋置於陶瓷材料層之該至少一靜電夾持電極上方的至少一解夾持電極，在靜電夾持電壓不再施加於該夾持電極時，該解夾持電極可作動以提供用於排除任何殘存在晶圓與支撐表面間之電荷的路徑。

【0003】 亦在此揭露利於半導體處理設備之半導體晶圓處理腔室的靜電夾頭組件。靜電夾頭組件包含具陶瓷材料層的支撐表面，其中在晶圓於腔室內的處理期間，半導體晶圓係支撐於該支撐表面上；埋置於陶瓷材料層的至少一靜電夾持電極，在施加靜電夾持電壓於夾持電極時，該至少一靜電夾持電極可作動施加靜電夾持力至支撐表面上的晶圓；以及埋置於陶瓷材料層之該至少一靜電夾持電極上方的至少一解夾持電極，當靜電夾持電壓不再施加於夾持電極時，該解夾持電極可作動提供用於排除任何殘餘在晶圓及支撐表面間之電荷的路徑。

【0004】 在此更揭露於處理半導體晶圓之後從靜電夾頭組件的支撐表面解夾持半導體晶圓的方法。本方法包含從程序氣體源將程序氣體供入處理腔室；在施加電壓於至少一靜電夾持電極以便將半導體晶圓夾持於靜電夾頭組件的支撐表面時，於該處理腔室中處理半導體晶圓，同時在該處理期間使至少一解夾持電極為電性浮動；以及關閉供應至靜電夾持電極的電壓並在處理半導體晶圓之後將解夾持電極電連接至導電路徑，以利用該至少一解夾持電極提供用以排除任何殘餘在晶圓及支撐表面間之電荷的路徑，從而自靜電夾頭組件的支撐表面解夾持晶圓。

【圖式簡單說明】

【0005】圖1概要顯示靜電夾頭(electrostatic chuck (ESC))的粗糙陶瓷表面以及與ESC表面接觸的晶圓背側。

【0006】圖2係根據在此揭露之實施例的ESC組件概要圖。

【0007】圖3係根據在此揭露之實施例的ESC組件概要圖。

【0008】圖4係根據在此揭露之實施例的ESC組件概要圖。

【0009】圖5係根據在此揭露之實施例的ESC組件概要圖。

【0010】圖6係根據在此揭露之實施例的ESC組件概要圖。

【0011】圖7係根據在此揭露之實施例的ESC組件概要圖。

【0012】圖8係根據在此揭露之實施例的ESC組件概要圖。

【實施方式】

【0013】在此揭露用於半導體晶圓處理設備之具有改良式解夾持能力的靜電夾頭實施例。半導體晶圓處理設備宜包括在其內有可處理半導體晶圓的處理腔室(亦即真空腔室)、流體相通於該處理腔室並用以將程序氣體供入該處理腔室的程序氣體源、以及用以從該處理腔室排放程序氣體及處理之副產物的真空源。處理設備宜為進一步包括有射頻(RF)能量源的電漿處理設備，該射頻(RF)能量源用以對供入處理腔室的程序氣體供給能量以使其在處理腔室中轉變為電漿態。半導體晶圓處理設備亦宜包括設置為控制由處理設備進行之程序的控制系統與包含有用於控制處理設備之程式指令的非暫態電腦機器可讀媒介。處理腔室可為電漿蝕刻腔室、化學氣相沉積腔室、電漿輔助化學氣相沉積腔室、以及原子層沉積腔室、電漿輔助原子層沉積腔室或半導體晶圓處理設備中的類似腔室(此處的腔室全數指真空腔室)。在以下說明中提出了諸多特定細節以提供本

實施例的完善理解。然而對熟悉本技術領域者而言，顯然所呈現的實施例可在沒有部份或全部此等特定細節的情況下實施。其他情況下，廣為習知的程序操作未在此詳述以避免不必要地混淆在此揭露的此等實施例。此外，於此使用的詞語「約」在參照數值使用時係指 $\pm 10\%$ 。

【0014】靜電夾頭組件(此處使用「ESC」)經常用於在半導體製造程序期間夾持晶圓(例如Johnsen Rahbek效應或Coulombic效應)並提供晶圓(亦即半導體基板)的熱控制。在施加電壓(DC或AC)於ESC的一或更多夾持電極時，ESC提供夾持力以將晶圓夾於其上，其中靜電夾持電極可以是單極或雙極靜電夾持電極。一旦移除施加的電壓，即希望夾持力變為零以易於在該處移除晶圓。晶圓與一或更多夾持電極在外加電場(透過電源供應器)存在時係作用為電容電極。靜電夾頭組件宜包括可作動以在處理晶圓前將晶圓降至ESC的支撐表面、以及在完成處理晶圓之後自ESC支撐表面抬升晶圓的升降銷。包括可作動升降晶圓之升降銷的靜電夾頭組件範例實施例可在已共同轉讓的美國專利第6567258號中得到，該案在此全文併入作為參考文獻。

【0015】雖然理想狀況下，晶圓與ESC之夾持電極間的夾持力會在外加電壓關閉時完全消失，但實際情況下這往往並非為真。例如，在ESC之支撐表面上的薄膜增長可導致ESC組件表面上的電荷捕集。相對於外加電場，此等電荷可能需要較長的時間方可消除，且即使在外加電場關閉之後仍可能在晶圓上導致有殘存黏附力。例如，電漿蝕刻腔室中之ESC支撐表面上的薄膜增長可能是因為腔室潔淨程序而由ESC(陶瓷)表面的氟化作用所致。此外，來自電漿處理的副產物可沉積在ESC支撐表面上而產生會捕集電荷的膜層。

【0016】 因為反覆處理晶圓所致的ESC組件支撐表面平滑化亦會導致殘存黏附力。由於晶圓(亦即矽基板)與具有陶瓷支撐表面之ESC間的熱膨脹係數差異，當電漿加熱負載而引發晶圓加熱效應時(因而使晶圓膨脹)，晶圓表面與ESC的陶瓷表面摩擦。既然晶圓在處理期間係以夾持力固持，故晶圓與ESC支撐表面間的摩擦隨長期使用而致使ESC的陶瓷表面明顯平滑化。平滑化的陶瓷支撐表面導致晶圓與ESC之間的實際接觸面積明顯增加。由於作用力隨 $1/d^2$ 變化，故在ESC支撐表面與晶圓背側間之有效距離的進一步縮減會增加因為存在於介面之任何電荷所致的夾持力，其中 d 為晶圓背側與陶瓷表面之間的距離。通常，距離 d 與ESC表面的粗糙度大致相同(如圖1所示)，故若有任何殘存電荷存在於晶圓表面，則在較平滑的ESC表面上會產生較強的黏附力。如前所述，殘存電荷可能是由通過ESC陶瓷表面的微量漏電流或由ESC表面之膜層所捕集的電荷而存在。

【0017】 晶圓上的殘存黏附力會在抬升晶圓離開ESC表面時產生重大問題，包括晶圓彈射、粒子產生甚至是晶圓破裂。

【0018】 雖然晶圓受到夾持，但晶圓與ESC支撐表面間的微小空間/間隙宜以氦填充(通常介於1-100 Torr的壓力)以提供相對於在晶圓與ESC之間僅有實體接觸下較為改善的熱傳遞係數。

【0019】 圖1說明移除夾持電壓後，在ESC之粗糙陶瓷支撐表面2及晶圓4之間的殘存作用力。殘存的黏附力可在晶圓抬升離開ESC表面時導致像是晶圓彈射、粒子產生甚至是晶圓破裂的問題。

【0020】 圖2顯示可耦接至控制系統24的ESC組件40 (ESC)，控制系統24可作動控制由ESC所進行的程序(像是其中所包含的「使升降銷(圖未示)升降」)。靠近ESC邊緣的孔洞6輸送熱能傳遞氣體(例如氦)至晶圓4的背側。ESC組件40具

有使用陶瓷材料層、在其上支撐有半導體晶圓4的支撐表面。支撐表面在其外周具有1-10mm的外環邊緣密封墊48，使受夾持的晶圓得以承受其與晶圓背側之間約達100 Torr的壓力差異，而半導體晶圓處理設備之真空腔室內的壓力係使得供應至晶圓4之背側的熱能傳遞氣體壓力得以維持，進而增加ESC40與晶圓之間的熱傳導性。此外，ESC的支撐表面包括含有分布於其上表面之複數個平頂20的平頂圖案，使得晶圓4與ESC表面之間的接觸面積減少。此配置下，約3至10%的支撐表面面積為平頂20及外環邊緣密封墊48。

【0021】 平頂20可各具有約5至40微米的高度。事實上，平頂20可為任意尺寸、形狀及排列。例如，平頂20可以是橢圓、多邊形及/或環面，且其中平頂20具有垂直或傾斜壁。每一平頂20的頂表面可以是凹面、平坦或凸面，而邊角可為銳緣或圓角。平頂20可採用「突狀體」(bump)形狀，其中有部分球形物自平坦表面凸出。較佳的平頂形狀及尺寸是具有垂直壁的圓形，其中每一平頂具有約1mm的直徑。平頂20彼此之間較宜具有約5mm的間距，其中該等平頂實質上覆蓋了ESC的支撐表面。

【0022】 ESC陶瓷材料10宜聯結至冷卻板(底板)12上，其中冷卻板具有冷卻劑通道14以使得冷卻板的溫度可藉由將冷卻板連接至有流體循環的溫控單元(冷卻機)而受到控制。可選擇陶瓷材料與冷卻板間之聯結層16的熱阻抗以在進入晶圓4的熱能通量為 10 W/cm^2 時，使得陶瓷材料與冷卻板之間的溫度差異介於 2°C 及 90°C 之間。此外，埋置於加熱層84的加熱器(圖未示)會形成可獨立控制的加熱區域以獨立控制及調整ESC40之支撐表面於空間上及時間上的溫度還有支撐在支撐表面上之晶圓4於空間上及時間上的溫度。

【0023】 ESC 40包括至少一靜電夾持電極，像是埋置於連接至外加電源供應器(圖未示)之ESC陶瓷層10內部的夾持電極8與環形夾持電極8a，以在靜電夾持電壓施加於該至少一夾持電極時實現晶圓夾持。ESC組件40亦包括埋置於ESC陶瓷層10內的至少一解夾持電極(像是解夾持電極18)。此至少一解夾持電極在至少一靜電夾持電極的上方，其中該至少一解夾持電極可作動以於靜電夾持電壓不再施加至該至少一夾持電極時，提供用以排除任何殘存在晶圓與ESC支撐表面間之電荷的路徑。例如在晶圓處理期間，該至少一解夾持電極保持電性浮動以使其不干擾該至少一靜電夾持電極。完成晶圓處理後，設置控制系統24控制開關41使得導電路徑42將該至少一解夾持電極18電連接至地電位或電壓源，以使晶圓4與支撐表面間所累積的任何殘存電荷在解夾持期間得以排除。再者，導電路徑42可連接至地電位以排除任何殘存電荷，或者導電路徑42可選擇連接至電壓源，其中該電壓源的電壓係加以選定以排除任何殘存在晶圓與支撐表面間的電荷，使得晶圓4可從ESC40的支撐表面解夾持。

【0024】 該至少一靜電夾持電極8包括一導電材料的至少一圖案，而該至少一解夾持電極18包括一導電材料的至少一圖案，其中夾持電極8的該至少一圖案與解夾持電極18的該至少一圖案宜部分重疊並具有相同圖案。包含於ESC組件的該至少一解夾持電極18宜在ESC組件支撐表面的上表面以下約10微米或更淺，而該至少一夾持電極8在ESC組件支撐表面的上表面以下約100微米或更深。

【0025】 例如，圖2所述之實施例中的至少一夾持電極包括雙極夾持電極8與圍繞夾持電極8的環形夾持電極8a。解夾持電極18在夾持電極8的上方，其中解夾持電極18及夾持電極8部分重疊並有相同的圖案。在解夾持期間，解夾持電極18宜連接至地電位或電壓源以使晶圓4與ESC40之支撐表面間的任何殘存電荷

得以排除。以圖2所述者為例，控制系統24可控制開關41使得解夾持電極18在解夾持步驟期間可由導電路徑42而電連接於地電位。

【0026】如圖3所述的替代實施例中，解夾持電極18可由環形解夾持電極18a所圍繞，其中環形解夾持電極18a與環形夾持電極8a部分重疊且環形解夾持電極18a與環形夾持電極8a具有相同的圖案。在解夾持期間，解夾持電極18與環形解夾持電極18a宜連接至地電位或電壓源，以使晶圓4與ESC40支撐表面間的任何殘存電荷得以排除。以圖3所述者為例，控制系統24可控制開關41與電壓源21以使解夾持電極18與環形解夾持電極18a在解夾持步驟期間藉由導電路徑42而電連接至電壓源21，其中該電壓源提供設置為排除任何殘存在晶圓4與ESC40支撐表面間之電荷的電壓。

【0027】如圖4所述的另一替代實施例中，至少一靜電解夾持電極可以是環形解夾持電極18a，其中環形解夾持電極18a在支撐表面的外環邊緣密封墊48下方。該至少一靜電解夾持電極的環形解夾持電極18a在該至少一靜電夾持電極8的上方。該至少一靜電解夾持電極亦可選擇性地包括如圖2及3所述之在靜電夾持電極8上方的解夾持電極18，其中靜電夾持電極8與解夾持電極18部分重疊並具有相同的圖案。如圖5所述之進一步的實施例中，環形夾持電極8a可位於外環邊緣密封墊48及環形解夾持電極18a的下方。處理期間，可將獨立電壓施加於環形夾持電極8a與夾持電極8使得外環邊緣密封墊48與晶圓4之間維持一緊貼邊緣的密封墊。如圖6所述的實施例中，ESC組件40亦可包括內環邊緣密封墊48a，其中外環邊緣密封墊48下方可包括有第一環型解夾持電極18a，而內環邊緣密封墊48a下方可包括有第二環型解夾持電極18b，其中內環邊緣密封墊48a可將支撐表面區域分隔為在該處可輸送熱能傳遞氣體(例如氦)至晶圓4之背側的區域。

【0028】圖7說明ESC40的較佳實施例，其中夾持電極8係為圖案化以使其並非直接在複數個平頂的平頂20下方。如圖8所述之進一步的較佳實施例中，解夾持電極18可與夾持電極8部分重疊，其中解夾持電極18與夾持電極8具有相同的圖案使得解夾持電極18與夾持電極8並非直接在複數個平頂的平頂20下方，而且解夾持電極18與夾持電極8並非直接在支撐晶圓4的任何表面下方。藉由排列該至少一夾持電極及/或該至少一解夾持電極的圖案而使得該至少一夾持電極及/或該至少一解夾持電極並非直接在複數個平頂的平頂20下方，且並非直接在支撐晶圓4的任何表面下方，故可減少捕集於晶圓4與ESC支撐表面間的電荷量。

【0029】在像是電漿處理的處理操作期間，將來自程序氣體源的程序氣體供入處理腔室(亦即真空腔室)，其中程序氣體係藉由將RF能量供入處理腔室而產生為電漿，使得晶圓接著以電漿蝕刻或電漿輔助沉積程序處理。在真空腔室中處理半導體晶圓時，將電壓施加於至少一靜電夾持電極以利將半導體晶圓夾持於靜電夾頭組件的支撐表面，同時使該至少一解夾持電極保持電性浮動。完成晶圓處理之後，關閉施加至靜電夾持電極的電壓，然後將解夾持電極電連接至導電路徑以利用該至少一解夾持電極提供用以排除任何殘存於半導體晶圓與支撐表面間之電荷的路徑，從而自靜電夾頭組件的支撐表面上解夾持晶圓。導電路徑可連接至地電位或電壓源，從而提供用以排除殘存在晶圓與靜電夾頭組件間之電荷的路徑。一實施例中，導電路徑可連結至具有與用於將晶圓夾持在ESC之支撐表面上的電壓為相反極性的電壓源，從而促進殘存在晶圓與支撐表面間之電荷的移除。完成排除殘存電荷後，接著可將晶圓抬升離開靜電夾頭的支撐表面，或者在替代的實施例中，可於排除支撐表面與晶圓間的電荷時抬升晶圓。

【0030】 儘管本發明已參照其具體的實施例所詳述，但對於熟悉本技術領域者而言，做出多種變化與改良係為顯而易知，且在不偏離所附加之申請專利範圍的範疇內可使用等價的技術手段。

【符號說明】

- 2 陶瓷支撐表面
- 4 晶圓
- 6 孔洞
- 8 夾持電極
- 8a 環形夾持電極
- 10 ESC陶瓷材料
- 12 冷卻板
- 14 冷卻劑通道
- 16 聯結層
- 18 解夾持電極
- 18a 環形解夾持電極
- 20 平頂
- 21 電壓源
- 24 控制系統
- 40 ESC組件
- 41 開關
- 42 導電路徑

48 外環邊緣密封墊

48a 內環邊緣密封墊

84 加熱層