



# (12) 发明专利

(10) 授权公告号 CN 114709233 B

(45) 授权公告日 2025. 06. 03

(21) 申请号 202210504638.3

审查员 李毅妮

(22) 申请日 2022.05.10

(65) 同一申请的已公布的文献号

申请公布号 CN 114709233 A

(43) 申请公布日 2022.07.05

(73) 专利权人 浙江兴芯半导体有限公司

地址 314400 浙江省嘉兴市海宁市海昌街  
道海宁经济开发区芯中路8号5幢1层  
厂房

(72) 发明人 李加 陈维 林子瑛

(51) Int. Cl.

H10F 39/18 (2025.01)

(56) 对比文件

CN 104752341 A, 2015.07.01

US 2021/0013361 A1, 2021.01.14

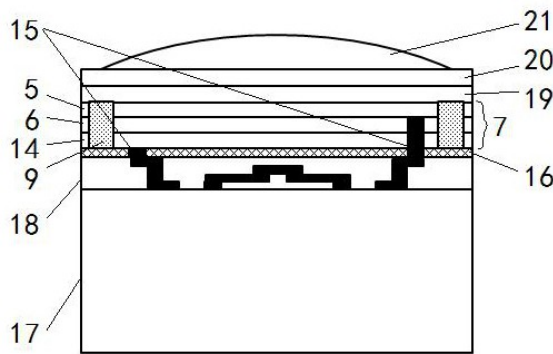
权利要求书2页 说明书9页 附图6页

## (54) 发明名称

一种将锗p-i-n光电二极管集成到图像传感器结构中的方法

## (57) 摘要

本发明提供一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,其涉及半导体技术领域,其通过将氢离子(H<sup>+</sup>)注入锗供体晶圆至选定深度,以确定锗转移层的厚度;通过贝塔键合锗供体晶圆和硅目标晶圆的表面,将锗转移层与锗供体晶圆分离,得到锗硅混合晶圆;研磨锗硅混合晶圆的锗转移层的表面,将掺杂元素离子硼离子(B<sup>+</sup>)注入锗硅混合晶圆顶部的锗转移层,使锗转移层靠近表面的部分被注入硼而形成掺杂锗层;在锗光电二极管层中形成像素到像素之间的隔离结构,以界定光电二极管区域。本发明以低成本、相对更简单的制造工艺实现了高速、小像素尺寸、CMOS兼容的短波红外图像传感器(具有焦平面阵列),适于工业化大规模生产。



1. 一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在于,其包括以下步骤:

步骤S1,提供锗供体晶圆;

步骤S2,将氢离子 $H^+$ 注入锗供体晶圆至选定深度,以确定锗转移层的厚度,所述锗转移层为待转移的锗薄膜;

步骤S3,提供硅目标晶圆;

步骤S4,贝塔键合锗供体晶圆和硅目标晶圆的表面;

步骤S5,将锗转移层与锗供体晶圆分离,得到锗硅混合晶圆;使用热技术或机械技术将键合粘附在硅目标晶圆上的锗转移层与锗供体晶圆分离,得到锗转移层和硅目标晶圆所构成的混合晶圆;

步骤S6,完成锗硅混合晶圆最终键合;

步骤S7,研磨锗硅混合晶圆的锗转移层的表面;

步骤S8,将掺杂元素离子硼离子 $B^+$ 注入锗硅混合晶圆顶部的锗转移层,使锗转移层靠近表面的部分被注入硼而形成掺杂锗层,靠近硅目标晶圆的其余部分为未掺杂锗层;

步骤S9,在锗光电二极管层中形成像素到像素之间的隔离结构,以界定光电二极管区域;

步骤S10,翻转锗硅混合晶圆;

步骤S11,提供一个涂布有临时黏合剂的载体。

2. 根据权利要求1所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在于,其在步骤S11之后进一步包括以下步骤:

步骤S12,通过临时黏合剂将锗硅混合晶圆的具有可流动的介质材料的一面临时键合/粘合到载体上;

步骤S13,通过研磨去除大部分硅目标晶圆,直至像素隔离的底部;

步骤S14,在剩余硅层的朝外侧的表面沉积一层介电钝化层;

步骤S15,对剩余硅层和掺杂锗层分别单独形成金属连接;

步骤S16,在介电钝化层朝外侧的表面形成对齐标记。

3. 根据权利要求2所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在于,其在步骤S16之后进一步包括以下步骤:

步骤S17,提供硅控制和读出电路晶圆;

步骤S18,将硅控制和读出电路晶圆的互联层朝外侧的表面与临时键合到载体的锗光电二极管层的介电钝化层朝外侧的表面相对接,通过二者上的对齐标记保证互联层和介电钝化层对齐,使锗光电二极管层的金属连接与互联层的电路相连接;

步骤S19,进行退火以完成键合;

步骤S20,进行激光脱键/脱粘,移除载体;

步骤S21,通过化学机械研磨去除表面介电层;

步骤S22,在掺杂锗层及沟槽间介电层共同构成的表面沉积抗反射层;

步骤S23,在抗反射层顶部形成透镜层。

4. 根据权利要求1所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在于,在步骤S1中,对锗供体晶圆进行清洁和干燥,然后对锗供体晶圆表面进行研磨,所

述研磨采用化学机械研磨工艺。

5. 根据权利要求4所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,步骤S1提供锗供体晶圆进一步包括,在锗供体晶圆上沉积一层等离子增强化学气相沉积二氧化硅膜,二氧化硅膜厚度在10nm~90nm之间,以在随后步骤S2的氢离子注入期间保护锗供体晶圆的表面。

6. 根据权利要求4所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,步骤S1提供锗供体晶圆进一步包括:在锗供体晶圆上沉积一层等离子增强化学气相沉积二氧化硅膜,二氧化硅膜厚度在10nm~90nm之间,以在随后步骤S2的氢离子注入期间保护锗供体晶圆的表面,并且该二氧化硅膜在氢离子注入后移除。

7. 根据权利要求1所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,步骤S2中的氢离子注入采用束线离子注入或等离子体浸没离子注入。

8. 根据权利要求1或权利要求7之任一所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,在所形成的锗转移层区域的顶面上沉积一层非晶态锗层。

9. 根据权利要求4所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,选择性剥离能量放置方法采用能量脉冲技术手段,所述能量脉冲就是通过提供局部能量脉冲。

10. 根据权利要求9所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,将氢离子 $H^+$ 注入锗供体晶圆,注入的氢离子捕获电子形成氢气,氢气在起泡层中形成微气泡层,平行于解理面,加热锗硅混合晶圆并沿解理面进行剥离。

11. 根据权利要求10所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,对于分离后的锗供体晶圆,通过研磨表面并对表面进行洁净处理后,可重复使用;即反复使用一片锗供体晶圆作为步骤S2的原料来产生锗转移层,直至其厚度薄至无法继续使用。

12. 根据权利要求4或权利要求7之任一所述的将锗p-i-n光电二极管集成到图像传感器结构中的方法,其特征在在于,步骤S6完成锗硅混合晶圆最终键合中,最终键合步骤采用退火键合步骤,在小于或等于400摄氏度的工艺环境下持续数小时。

## 一种将锗p-i-n光电二极管集成到图像传感器结构中的方法

### 技术领域

[0001] 本发明属于半导体技术领域,涉及一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,具体涉及制造CMOS图像传感器的垂直p-i-n光电二极管。

### 背景技术

[0002] 目前,短波红外CMOS图像传感器(SWIR CMOS Image Sensor)已广泛应用于小型无人机系统、机动车辆系统、智能农业系统、监控系统等领域。如本领域所公知的,采用硅材料作为光电二极管对红外吸收的量子效率低下,特别是对于 $1\mu\text{m}$ 以上的波段几乎没有吸收。与硅相比,基于锗的短波红外CMOS图像传感器可捕获来自可见光( $0.4\mu\text{m} - 0.75\mu\text{m}$ )和更远波长(一直到 $1.6\mu\text{m}$ 波长)的图像,而且性能与砷化镓(InGaAs)相当。基于砷化镓的CMOS图像传感器,尽管能够提供具有高量子效率及相对较低的暗电流的高质量焦平面阵列(FPA),但目前其制造工艺复杂、价格昂贵、产量低,难以大规模商业化应用。与砷化镓相反,锗在化学上与硅兼容,并且与硅CMOS制造工艺兼容。因此,用于短波红外CMOS图像传感器的锗基光电二极管的制造工艺更灵活、更具成本效益和可扩展性,并能打开消费者/大众市场的应用。

[0003] 在制造基于锗的CMOS图像传感器时,现有技术一般采用在硅目标晶圆上直接外延生长锗,但由于锗和硅之间4.2%的晶格失配,外延生长会产生失配位错和穿透位错(螺纹位),因而缺陷较多、质量较低,影响探测信噪比和检测灵敏度。此问题目前尽管能够通过一些技术手段得到改善,但会增加器件结构和/或工艺复杂性,例如使用窄孔径选择性制造生长。此外,由于采用在硅目标晶圆上直接外延生长锗是在硅晶圆上低温生长锗,直接导致降低了锗层的质量。

[0004] 基于工业市场及消费者/大众市场的应用需要,目前急需一种工艺更简单、成本更低且能够高效、稳定地将垂直锗p-i-n光电二极管集成到图像传感集成器件结构中的方法。

### 发明内容

[0005] 基于现有技术中存在的问题,本发明提供了一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,具体涉及制造CMOS图像传感器的垂直p-i-n光电二极管,所述垂直p-i-n光电二极管优选为短波红外CMOS图像传感器的垂直p-i-n光电二极管。

[0006] 依据本发明的技术方案,本发明提供了一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,其包括以下步骤:

[0007] 步骤S1,提供锗供体晶圆;

[0008] 步骤S2,将氢离子( $\text{H}^+$ )注入锗供体晶圆至选定深度,以确定锗转移层的厚度,所述锗转移层为待转移的锗薄膜;

[0009] 步骤S3,提供硅目标晶圆;

[0010] 步骤S4,贝塔键合锗供体晶圆和硅目标晶圆的表面;

[0011] 步骤S5,将锗转移层与锗供体晶圆分离,得到锗硅混合晶圆;即使用热技术或机械

技术,将键合粘附在硅目标晶圆上的锗转移层与锗供体晶圆分离,得到锗转移层和硅目标晶圆所构成的混合晶圆;

[0012] 步骤S6,完成锗硅混合晶圆最终键合;

[0013] 步骤S7,研磨锗硅混合晶圆的锗转移层的表面;

[0014] 步骤S8,将掺杂元素离子硼离子( $B^+$ )注入锗硅混合晶圆顶部的锗转移层,使锗转移层靠近表面的部分被注入硼而形成掺杂锗层,靠近硅目标晶圆的其余部分为未掺杂锗层;

[0015] 步骤S9,在锗光电二极管层中形成像素到像素之间的隔离结构,以界定光电二极管区域;

[0016] 步骤S10,翻转锗硅混合晶圆;

[0017] 步骤S11,提供一个涂布有临时黏合剂的载体。

[0018] 其中,在步骤S11之后进一步包括以下步骤:

[0019] 步骤S12,通过临时黏合剂将锗硅混合晶圆的具有可流动的介质材料的一面临时键合/粘合到载体上;

[0020] 步骤S13,通过研磨去除大部分硅目标晶圆,直至像素隔离的底部13;

[0021] 步骤S14,在剩余硅层的朝外侧的表面沉积一层介电钝化层;

[0022] 步骤S15,对剩余硅层和掺杂锗层分别单独形成金属连接;

[0023] 步骤S16,在介电钝化层朝外侧的表面形成对齐标记。

[0024] 其中,在步骤S16之后进一步包括以下步骤:

[0025] 步骤S17,提供硅控制和读出电路晶圆;

[0026] 步骤S18,将硅控制和读出电路晶圆的互联层朝外侧的表面与临时键合到载体的锗光电二极管层的介电钝化层朝外侧的表面相对接,通过二者上的对齐标记保证互联层和介电钝化层对齐,使锗光电二极管层的金属连接与互联层的电路相连接;

[0027] 步骤S19,进行退火以完成键合;

[0028] 步骤S20,进行激光脱键/脱粘,移除载体;

[0029] 步骤S21,通过化学机械研磨去除表面介电层;

[0030] 步骤S22,在掺杂锗层及沟槽间介电层共同构成的表面沉积抗反射层;

[0031] 步骤S23,在抗反射层顶部形成透镜层。

[0032] 优选地,在步骤S1中,对锗供体晶圆进行清洁和干燥,然后对锗供体晶圆表面进行研磨,所述研磨采用化学机械研磨工艺。

[0033] 更优选地,步骤S1提供锗供体晶圆进一步包括,可在锗供体晶圆上沉积一层等离子增强化学气相沉积二氧化硅膜,二氧化硅膜厚度在10nm~90nm之间,以在随后步骤S2的氢离子注入期间保护锗供体晶圆的表面。

[0034] 进一步地,步骤S1提供锗供体晶圆进一步包括:在锗供体晶圆上沉积一层等离子增强化学气相沉积二氧化硅膜,二氧化硅膜厚度在10nm~90nm之间,以在随后步骤S2的氢离子注入期间保护锗供体晶圆的表面,并且该二氧化硅膜可在氢离子注入后移除。

[0035] 更进一步地,步骤S2中的氢离子注入采用束线离子注入或等离子体浸没离子注入。

[0036] 优选地,在所形成的锗转移层区域的顶面上沉积一层非晶态锗层。

[0037] 优选地,选择性剥离能量放置方法采用能量脉冲技术手段,所述能量脉冲就是通过提供局部能量脉冲。

[0038] 更优选地,将氢离子( $H^+$ )注入锗供体晶圆,注入的氢离子捕获电子形成氢气,氢气在起泡层中形成微气泡层,平行于解理面,加热锗硅混合晶圆并沿解理面进行剥离。

[0039] 另外地,对于分离后的锗供体晶圆,通过研磨表面并对表面进行洁净处理后,可重复使用;即反复使用一片锗供体晶圆作为步骤S2的原料来产生锗转移层,直至其厚度薄至无法继续使用。

[0040] 另外地,步骤S6完成锗硅混合晶圆最终键合中,最终键合步骤采用退火键合步骤,在小于或等于400摄氏度的工艺环境下持续数小时。

[0041] 与现有技术相比,本发明的有益技术效果如下:

[0042] 1、本发明以相对更简单的制造工艺,实现了高速、小像素尺寸的短波红外图像传感器的生产制造工艺。

[0043] 2、本发明的技术方案实现了批量、高生产合格率生产制造的低成本、CMOS兼容的短波红外图像传感器(具有焦平面阵列)。

[0044] 3、采用本发明生产工艺制造的图像传感器,其具有从可见光到短波红外波长的更低的暗电流、更高的灵敏度。

[0045] 4、本发明的技术方案利用针对离子注入、洁净、键合、退火、剥离、化学机械研磨等进行有机组合,使其生产工艺相对简单、技术成熟、适于工业化大规模生产。

[0046] 5、本发明将锗p-i-n光电二极管集成到图像传感器结构中的方法,采用锗-硅层转移技术获得高质量的光电二极管层单晶锗层,与在硅目标晶圆上直接外延生长锗层相比,具有更高的质量和更少的缺陷。

[0047] 6、采用本发明将锗p-i-n光电二极管集成到图像传感器结构中的方法制造的图像传感器,其为背面照明(BSI)传感器,采用堆叠式CMOS结构,即硅控制和读出电路位于像素层背面,这种结构提升或增加了在像素层捕获的入射光子数量,从而减少了噪声并提高了整体性能。

[0048] 7、本发明将锗p-i-n光电二极管集成到图像传感器结构中的方法的制造流程设计实现了垂直光电二极管的集成,垂直p-i-n光电二极管的金属触点均仅从背面接触到p型区和n型区,不会阻挡入射光子的照射,从而保证了捕获的入射光子数量。

[0049] 8、本发明将锗p-i-n光电二极管集成到图像传感器结构中的方法中,锗供体晶圆可重复利用以产生更多锗转移层,资源利用率更高,制造成本更低。

## 附图说明

[0050] 图1至图17为依据本发明将锗p-i-n光电二极管集成到图像传感器结构中的方法的制造流程示意图。

[0051] 图中附图标记所指示的部件名称如下:

[0052] 1、锗供体晶圆;2、锗转移层;3、硅目标晶圆;4、锗硅混合晶圆;5、掺杂锗层;6、未掺杂锗层;7、锗光电二极管层;8、隔离沟槽;9、沟槽间介电层;10、表面介电层;11、载体;12、临时黏合剂;13、像素隔离的底部;14、剩余硅层;15、金属连接;16、介电钝化层;17、硅控制和读出电路晶圆;18、互联层;19、抗反射层;20、滤光层;21、透镜层。

## 具体实施方式

[0053] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整的描述。显然,所描述的实施例仅仅是本发明的一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。另外地,不应当将本发明的保护范围仅仅限制至下述具体结构或部件或具体参数。

[0054] 在本发明的描述中,需要理解的是,术语“上”、“下”、“前”、“后”、“左”、“右”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或组件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0055] 本发明提供一种将锗p-i-n光电二极管集成到图像传感器结构中的方法,其通过将氢离子( $H^+$ )注入锗供体晶圆至选定深度,以确定锗转移层的厚度;通过贝塔键合锗供体晶圆和硅目标晶圆的表面,将锗转移层与锗供体晶圆分离,得到锗硅混合晶圆;研磨锗硅混合晶圆的锗转移层的表面,将掺杂元素离子硼离子( $B^+$ )注入锗硅混合晶圆顶部的锗转移层,使锗转移层靠近表面的部分被注入硼而形成掺杂锗层;在锗光电二极管层中形成像素到像素之间的隔离结构,以界定光电二极管区域。本发明以低成本、相对更简单的制造工艺实现了高速、小像素尺寸、CMOS兼容的短波红外图像传感器(具有焦平面阵列),适于工业化大规模生产。

[0056] 请参阅图17,采用本发明的方法制造的基于锗p-i-n光电二极管的图像传感器,从下至上依次包括硅控制和读出电路晶圆17、介电钝化层16、锗光电二极管层7、抗反射层19以及透镜层21。锗光电二极管层7为层叠结构,从下至上依次包括剩余硅层14、未掺杂锗层6和掺杂锗层5,其中未掺杂锗层6为本征层;剩余硅层14为n型区、掺杂锗层5为p型区;在另外的实施例中,剩余硅层14为p型区、掺杂锗层5为n型区。锗光电二极管层7中还包括贯穿其层叠结构设置的沟槽间介电层9,沟槽间介电层9将锗光电二极管层7划分为多个独立的像素区域。在每个像素区域中,介电钝化层16和锗光电二极管层7上自下而上设置有两个金属连接15,第一金属连接连接至剩余硅层14,第二金属连接连接至掺杂锗层5。硅控制和读出电路晶圆17的上部为具有电路的互联层18,互联层18的电路与金属连接15相连接。

[0057] 优选地,在抗反射层19和透镜层21之间还具有滤光层20,滤光层可以选择性地传输特定波长范围的入射光,同时吸收剩余的光。

[0058] 本发明的将锗p-i-n光电二极管集成到图像传感器结构中的方法,根据锗p-i-n光电二极管中p型区和n型区的上下顺序,可分为两种,可以理解的是,该两者的基本工艺原理是相同的。以将锗p-i-n光电二极管集成到图像传感器结构中的方法A(简称“方法A”)为例进行详细说明,请参阅图1至图17。

[0059] 方法A,硼掺杂锗(p型区)在顶部,掺杂锗层5为p型区,向锗中注入的掺杂元素离子为硼离子( $B^+$ ),剩余硅层14为n型区。方法A包括如下步骤:

[0060] 步骤S1,提供锗供体晶圆1。图1所示为步骤S1至步骤S2的示意图。在优选实施例中,对锗供体晶圆1进行清洁和干燥,然后对锗供体晶圆1表面进行研磨,所述研磨采用化学机械研磨工艺,化学机械研磨工艺包括采用一定值pH值的研磨液对锗供体晶圆表面进行研磨;研磨液的pH值优选7~11,更优选pH值为9。在研磨的过程中,根据研磨的进度及锗供体晶

圆1平面的平整度,通过调整研磨液的流量和施加pH值调整液进来控制研磨进度,所述pH值调整液优选去离子水。所适用的锗供体晶圆的化学机械研磨设备包括研磨转盘、研磨垫、研磨液喷嘴以及pH值调整液喷嘴,其中研磨转盘用于固定待研磨锗供体晶圆并为所述待研磨锗供体晶圆提供旋转动力;研磨垫用于在与所述待研磨锗供体晶圆的相对运动中将所述待研磨锗供体晶圆的表层机械去除;研磨液喷嘴设置于研磨垫上方,用于将一定值pH值的研磨液注入至研磨垫上;pH值调整液喷嘴与研磨液喷嘴靠近设置,用于将pH值调整液注入至研磨垫上,并在研磨垫上与具有一定值pH值的研磨液混合,以形成第二pH值的研磨液;pH值调整液喷嘴上还设置有流量控制器,用于调整所述pH值调整液的流量,以将所述第二pH值调整至目标pH值。pH值调整液喷嘴以及研磨液喷嘴均设置有流量控制器,分别用于调整pH值调整液的流量以及研磨液的流量,以将所述第二pH值调整至目标pH值。所述化学机械研磨设备还包括一pH值检测仪,用于检测所述研磨垫上的研磨液的pH值。

[0061] 步骤S1提供锗供体晶圆1进一步包括,可在锗供体晶圆1上沉积一层等离子增强化学气相沉积(PECVD)二氧化硅( $\text{SiO}_2$ )膜,二氧化硅( $\text{SiO}_2$ )膜厚度在10nm~90nm(纳米)之间,以在随后步骤(步骤S2)的氢离子注入期间保护锗供体晶圆1的表面,并且该二氧化硅膜可在氢离子注入后移除。掩蔽膜也可以选择氮化硅、 $\text{Al}_2\text{O}_3$ 或光刻胶。

[0062] 步骤S2,将氢离子( $\text{H}^+$ )注入锗供体晶圆1至选定深度,以确定锗转移层2(即,待转移的锗薄膜)的厚度。如图2所示。

[0063] 在一些具体实施例中,氢离子注入可采用束线离子注入或等离子体浸没离子注入,注入条件例如:剂量范围: $1 \times 10^{15}$ 原子/ $\text{cm}^2 \sim 1 \times 10^{18}$ 原子/ $\text{cm}^2$ (优选 $>10^{16}$ 原子/ $\text{cm}^2$ );能量范围:1keV ~ 1MeV(一般为大约50keV);温度范围:室温(例如25摄氏度)至600摄氏度(优选 $<400$ 摄氏度,从而尽量减少注入粒子通过扩散而逸出);选定的深度精度: $\pm 0.03$ 微米至 $\pm 0.05$ 微米。

[0064] 可选地,可在所形成的锗转移层2区域的顶面上沉积一层非晶态锗(a-Ge)层(例如通过物理气相沉积(PVD))。图2所示为步骤S2之后状态的示意图。

[0065] 步骤S3,提供硅目标晶圆3(n型);优选地,对硅目标晶圆表面进行研磨,所述研磨工艺或设备采用步骤S1中的化学机械研磨工艺或设备,或者所述研磨工艺或设备采用类似于步骤S1中的化学机械研磨工艺或设备。图3所示为步骤S3至步骤S4的示意图。

[0066] 如果在步骤S2中沉积了非晶态锗层,则进一步优选地,还可以在硅目标晶圆3的表面上也沉积非晶态锗层(例如通过物理气相沉积),这样,在之后的步骤S5和步骤S6期间,组合的非晶态锗层将转变为晶体锗(c-Ge),从而促进锗供体晶圆1和硅目标晶圆3之间的结合。

[0067] 步骤S4,贝塔(beta)键合锗供体晶圆1和硅目标晶圆3的表面。其中,贝塔键合前需进行洁净(cleaning)步骤,从而去除表面的氧化物。在锗晶圆表面上,采用丙酮、甲醇/乙醇和去离子水进行超声波清洗;在优选实施例中,采用去离子水和 $\text{H}_2\text{O}_2$ 按照(15~30):1比例的稀释液进一步清洁,优选采用20:1比例的稀释液;然后使用去离子水和HF按照(30~70):1的稀释液,优选按照50:1比例的稀释;最后使用按照(15~30):1比例的稀释的 $\text{H}_2\text{O}_2$ 稀释液再次清洁,优选按照20:1比例的稀释。在优选实施例中,在硅晶圆表面上,采用RCA-I溶液和RCA-II溶液按前后顺序洁净,然后采用 $\text{H}_2\text{O}_2$ - $\text{H}_2\text{SO}_4$ 洁净液进行洁净;在洁净之后,用干燥器去除晶圆表面的剩余液体或颗粒。在另外的实施例中,可采用将晶圆浸在氢氟酸中的方式,替代

上述洁净工艺。

[0068] 贝塔键合工艺又称自键合工艺、自粘合工艺等(self-bonding process),其方法包括方法一或方法二,具体例如:

[0069] 方法一,低温键合工艺,包括低温热步骤,在中等压力下将已洁净和/或已激活的表面压在一起,中等压力优选0.5MPa ~ 2.0MPa,确保注入的粒子(氢离子或微气泡)不会引发断裂,或扩散或排出气体。此弱键合是由静电作用(范德华力)引起的。

[0070] 方法二,等离子体洁净活化,采用来自Ar、N<sub>2</sub>、NH<sub>3</sub>、Ne、H<sub>2</sub>O、O<sub>2</sub>的等离子体撞击硅目标晶圆3,等离子体激活晶圆表面(晶圆表面产生悬挂键),然后将激活的硅目标晶圆3表面贴在锗供体晶圆1表面上,并对晶圆施加压力,使其在层对层界面上进行自键合。

[0071] 步骤S5,将(键合粘附在硅目标晶圆3上的)锗转移层2与锗供体晶圆1分离(即剥离,使用热、机械或其他合适的技术进行剥离),得到锗硅混合晶圆4(即锗转移层2和硅目标晶圆3所构成的混合晶圆)。图4为步骤S5的示意图。

[0072] 其中,剥离方法例如选择性剥离能量放置步骤(selective cleave energy placement step),选择性剥离能量放置方法具体采用能量脉冲技术手段,能量脉冲就是通过提供局部(小范围内)能量脉冲,诸如采用热源(例如激光、加热灯)、冷源和机械源,从而实现例如扭转剥离;具体为加热(例如采用大约350摄氏度热源加热)或冷却或差异加热或差异冷却衬底(锗供体晶圆1或硅目标晶圆4)的一侧。在另外的实施例中,剥离方法再如离子注入气泡分离步骤(implantation blister-separation step),具体包括,将氢离子(H<sup>+</sup>)注入锗供体晶圆1,注入的氢离子捕获电子形成氢气,氢气在起泡层中形成微气泡层,平行于解理面(晶体的裂开面),加热锗硅混合晶圆4并沿解理面进行剥离;其中洁净步骤和自键合过程可参照前述贝塔键合中的过程。

[0073] 可选地,对于分离后的锗供体晶圆1,通过研磨(化学机械研磨(CMP))表面并对表面进行洁净处理后,可重复使用;即反复使用一片锗供体晶圆1作为步骤S2的原料来产生锗转移层2,直至其厚度薄至无法继续使用。

[0074] 步骤S6,完成锗硅混合晶圆4最终键合。

[0075] 最终键合步骤采用如下键合步骤,例如:键合步骤方法一,退火键合步骤,在小于或等于400摄氏度的工艺环境下持续数小时,优选地,在300摄氏度的工艺环境下持续3小时。键合步骤方法二,施加电压键合步骤,施加电压以建立通过混合晶圆的电流,限制晶圆中引入的晶体缺陷,电流加热并导致晶圆之间的键合,优选采用界面局部加热(增加串联电阻)进行键合。

[0076] 步骤S7,研磨锗硅混合晶圆4的锗转移层2的表面。其中,研磨例如采用化学机械研磨,具体地,浆液中含有温和的研磨剂和氧化剂(混合在去离子水中),研磨剂例如为硼硅酸盐玻璃、二氧化钛、氮化钛、氧化铝、三氧化铝、硝酸铁、氧化铈、二氧化硅(胶体二氧化硅或气相(微粉)二氧化硅)、氮化硅、碳化硅、石墨、金刚石,氧化剂例如为H<sub>2</sub>O<sub>2</sub>、KIO<sub>3</sub>、硝酸铁。

[0077] 可选地,在研磨后,可在锗硅混合晶圆4顶部的锗转移层2上沉积一层等离子增强化学气相沉积二氧化硅膜,以在随后硼离子注入期间保护锗转移层2的表面,并且该二氧化硅膜可在硼离子注入后移除。

[0078] 步骤S8,将掺杂元素离子硼离子(B<sup>+</sup>)注入锗硅混合晶圆4顶部的锗转移层2,使锗转移层2靠近表面的部分被注入硼而形成掺杂锗层5(p型区),其余部分(靠近硅目标晶圆3

的部分)为未掺杂锗层6(硼离子无法到达,故无硼,为本征区)。随后进行退火以激活掺杂物。图5为步骤S8的示意图。其中,掺杂物也称掺杂剂、植入物等,为已注入的硼原子。

[0079] 图6、图7所示为步骤S9的示意图,图6为步骤S9.1完成后状态的示意图,图7为步骤S9.3完成后状态的示意图。需要说明的是,图7至图17均为单个像素区域的放大视图,例如图6中A所示部分。

[0080] 步骤S9,在锗光电二极管层7中形成像素到像素之间的隔离结构,以界定光电二极管区域(即光电二极管阵列,亦即像素区域)。其中,如图6所示,锗光电二极管层7是指,依次相连接的掺杂锗层5、未掺杂锗层6以及一部分硅目标晶圆3,亦即在之后步骤中形成的锗p-i-n光电二极管层对应的部分。

[0081] 步骤S9进一步包括:

[0082] 步骤S9.1,构成隔离图案并通过蚀刻形成隔离沟槽8,以定义(划分)每个像素区域;例如,如果所需构成的像素的形状为方形,则隔离图案类似于方形网格;使用光刻方法对该网格进行图形化,然后进行蚀刻以生成隔离沟槽8;

[0083] 步骤S9.2,用可流动的介电材料(例如聚酰亚胺)填充隔离沟槽8,形成沟槽间介电层9;

[0084] 步骤S9.3,过量填充可流动的介电材料,使其填满隔离沟槽8后溢出,覆盖到像素区域,形成表面介电层10。

[0085] 图8所示为步骤S10至步骤S11的示意图。

[0086] 步骤S10,翻转锗硅混合晶圆4。

[0087] 步骤S11,提供一个涂布有临时黏合剂12的载体11。临时黏合剂12(temporary bonding adhesive)可采用现有技术,通过键合或粘合方式实现结合。

[0088] 图9所示为步骤S12完成后状态的示意图。

[0089] 步骤S12,通过临时黏合剂12将锗硅混合晶圆4(具有可流动的介质材料的一面)临时键合/粘合到载体11上。

[0090] 图10所示为步骤S13完成后状态的示意图。

[0091] 步骤S13,通过研磨(如化学机械研磨或蚀刻(如湿法蚀刻)或其他合适的技术)去除大部分硅目标晶圆3(n型),直至像素隔离的底部13。从而,在未掺杂锗层6的顶部形成(保留)一层剩余硅层14(n型区),依次相连的剩余硅层14、未掺杂锗层6以及掺杂锗层5共同构成锗p-i-n光电二极管层(即锗光电二极管层7)。其中,像素隔离的底部13是指,沟槽间介电层9远离表面介电层10的一端所对应的层面,亦即根据需要/工艺要求所保留的剩余硅层14的研磨面所对应的层面。

[0092] 图11所示为步骤S14完成后状态的示意图。

[0093] 步骤S14,在剩余硅层14的朝外侧的表面沉积一层介电钝化层16。

[0094] 图12所示为步骤S15完成后状态的示意图。

[0095] 步骤S15,对剩余硅层14(n型区)和掺杂锗层5(p型区)分别单独形成金属连接15。

[0096] 步骤S15进一步包括:

[0097] 步骤S15.1,构成金属连接图案并蚀刻形成过孔至剩余硅层14(n型区)和掺杂锗层5(p型区)。通过物理气相沉积(PVD)在过孔的侧壁上形成阻挡金属(BM)和铜(Cu)籽晶,通过铜电化学沉积填充过孔,形成金属连接15。

[0098] 步骤S15.2,对表面进行研磨(例如化学机械研磨),去除多余的铜,露出铜垫和介质场,使金属连接15与介电钝化层16相齐平。其中,介电钝化层16可能在化学机械研磨后变薄。

[0099] 步骤S16,在介电钝化层16朝外侧的表面(通过任意合适的技术)形成对齐标记(alignment marks)。

[0100] 图13所示为步骤S17至步骤S18的示意图。

[0101] 步骤S17,提供硅控制和读出电路晶圆17。

[0102] 其中,硅控制和读出电路晶圆17具有给于p-i-n光电二极管阵列层(即,锗光电二极管层7)的控制、读出和/或其他合适的电路,靠近外侧的表面为具有电路的互联层18,并且,互联层18朝外侧的表面为铜和阻挡金属化学机械研磨后形成的表面,即,表面暴露有电路金属触点(铜垫)。

[0103] 以及,步骤S17进一步包括:

[0104] 步骤S17.1,在互联层18朝外侧的表面(通过任意合适的技术)形成对齐标记。此对齐标记与步骤S16在介电钝化层16表面形成的对齐标记相匹配,从而在后续组合时实现辅助对齐的效果。

[0105] 步骤S18,将硅控制和读出电路晶圆17的互联层18朝外侧的表面与(临时键合到载体11的)锗光电二极管层7的介电钝化层16朝外侧的表面相对接,通过二者上的对齐标记保证二者对齐,使锗光电二极管层7的金属连接15与互联层18的电路相连接。并在二者之间进行键合,例如混合键合(铜-铜键合和氧化物-氧化物键合)。铜-铜键合过程为,在铜晶粒生长过程中,通过铜的相互扩散来连接上侧的铜垫和下侧的铜垫(金属连接15和互联层18的电路相对接的两铜部分的界面)。

[0106] 其中,上述的对齐标记,也称对准标记,为现有技术。为了使器件能够工作,锗光电二极管层7的金属连接15与硅控制和读出电路晶圆17的互联层18的电路必须彼此对齐(电路相通)。为此需要设置至少一组对齐标记,这些对齐标记是高精度特征,在组合定位时用作参考。对齐标记的设置根据现有技术即可实现,故本文不再赘述。

[0107] 图14所示为步骤S18完成后状态的示意图。

[0108] 步骤S19,进行退火以完成键合。氧化物-氧化物键合过程为,退火时,通过脱水缩合反应连接上部和下部介质场(连接互联层18和介电钝化层16)。

[0109] 步骤S20,进行激光脱键/脱粘,移除载体11。

[0110] 图15所示为步骤S20完成后状态的示意图。

[0111] 步骤S21,通过研磨(通过例如化学机械研磨或其他合适的技术)去除表面介电层10。即,去除像素区域表面部分的可流动的介电材料(沟槽间介电层9仍存在),使掺杂锗层5暴露在表面。

[0112] 图16所示为步骤S21完成后状态的示意图。

[0113] 步骤S22,在表面(掺杂锗层5及沟槽间介电层9共同构成的表面)沉积抗反射层19。

[0114] 步骤S23,在抗反射层19顶部形成透镜层21。

[0115] 优选地,在抗反射层19顶部和透镜层21之间还形成有滤光层20。

[0116] 图17所示为优选实施方式中步骤S22、步骤S23完成后状态的示意图,即为最终产品的结构示意图。

[0117] 方法B,磷掺杂锗(n型区)在顶部,掺杂锗层5为n型区,向锗中注入的掺杂元素离子为磷离子( $P^+$ ),剩余硅层14为p型区。

[0118] 与方法A的区别仅在于步骤S3提供的硅目标晶圆3为p型,从而剩余硅层14为p型区;步骤S8中注入的掺杂元素离子为磷离子( $P^+$ ),所形成的掺杂锗层5为n型区,其余所用工艺及操作过程均与方法A相同。

[0119] 如本领域所公知的,在IV族的元素(例如锗)中掺杂III族的元素(例如硼),则形成p型半导体;在IV族的元素(例如锗)中掺杂V族的元素(例如磷),则形成n型半导体。因此,通过本发明上文详细介绍的方法A得到这些类似的变体方法是显而易见的。

[0120] 综上所述,本发明以低成本、相对更简单的制造工艺实现了高速、小像素尺寸、CMOS兼容的短波红外图像传感器(具有焦平面阵列),适于工业化大规模生产。同时,采用本发明的方法所制造的图像传感器从可见光到短波红外波长的暗电流更低、灵敏度更高。此外,本发明的方法中,锗供体晶圆可重复利用以产生更多锗转移层,资源利用率更高,制造成本更低。

[0121] 以上所述,仅为本发明较佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。本领域普通的技术人员可以理解,在不背离所附权利要求定义的本发明的精神和范围的情况下,可以在形式和细节中做出各种各样的修改。

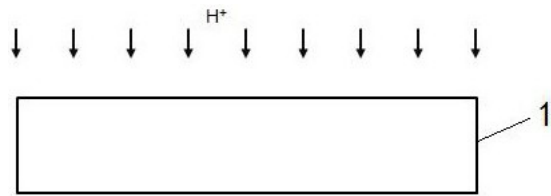


图1

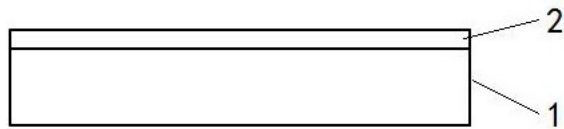


图2

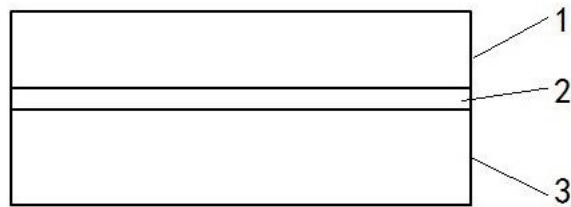


图3

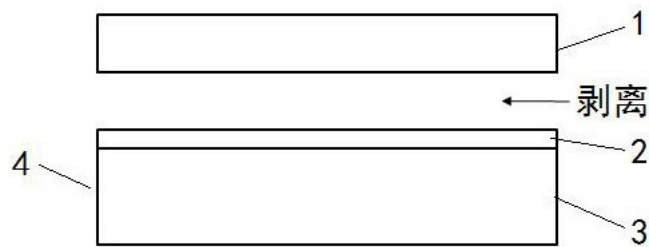


图4

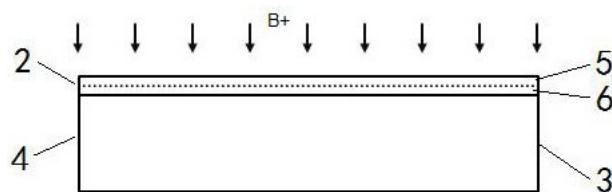


图5



图6

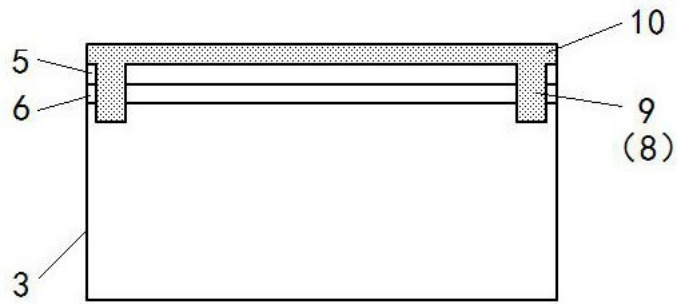


图7

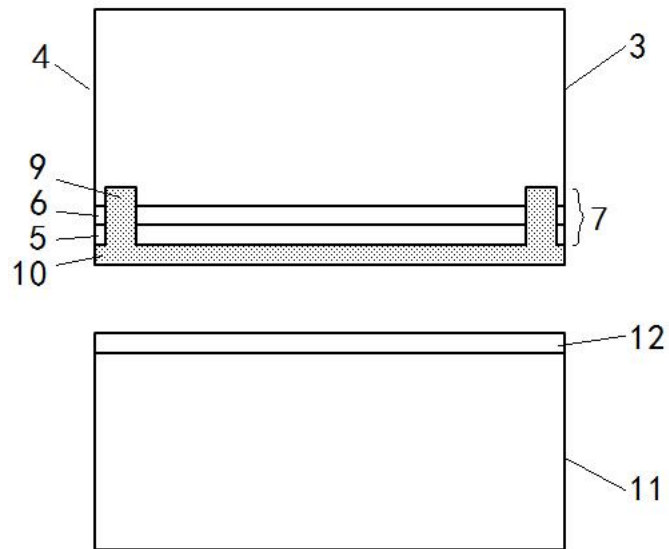


图8

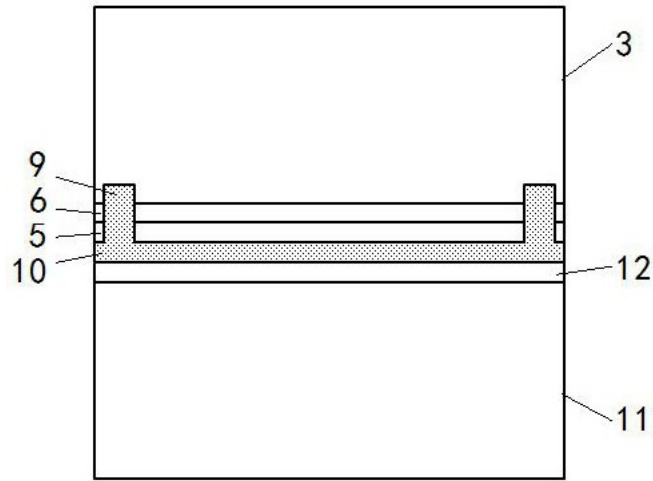


图9

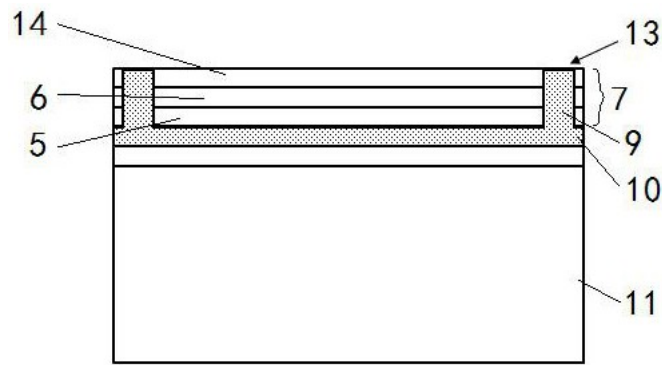


图10

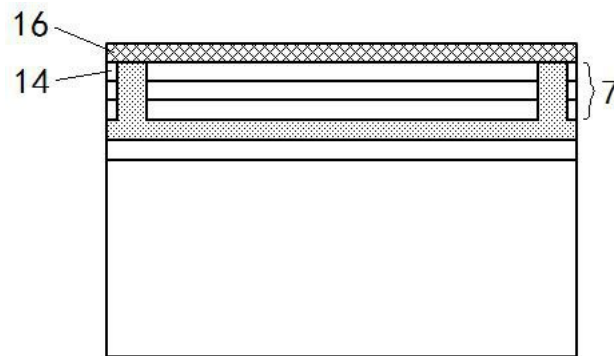


图11

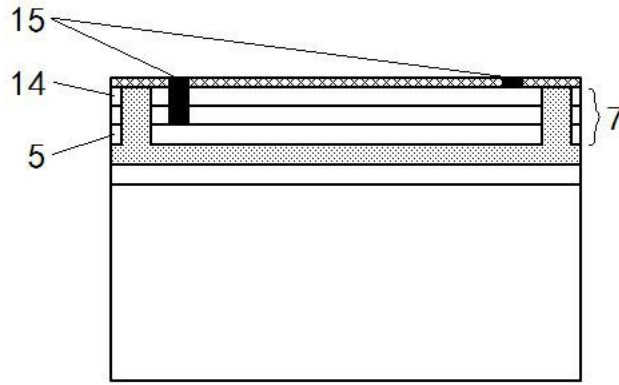


图12

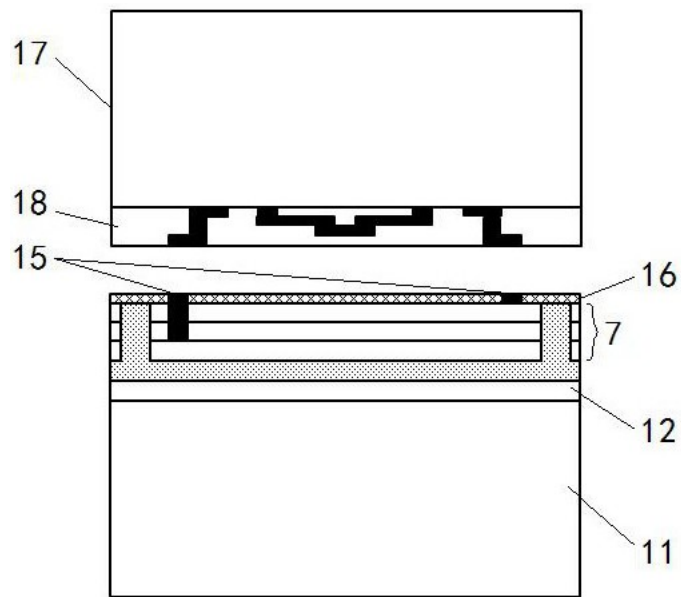


图13

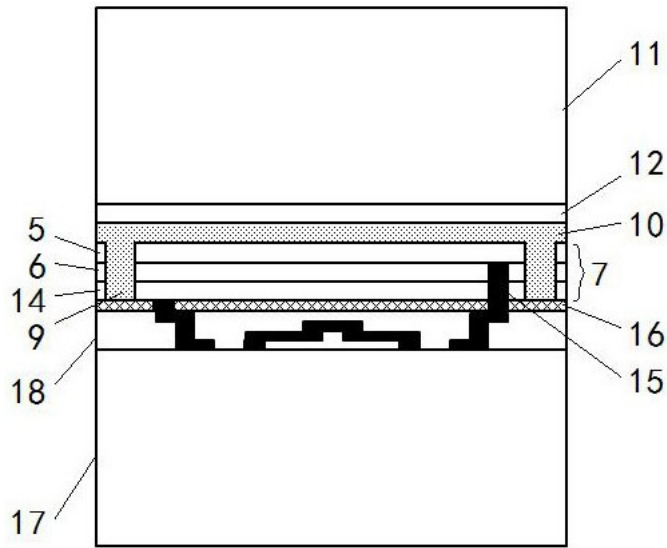


图14

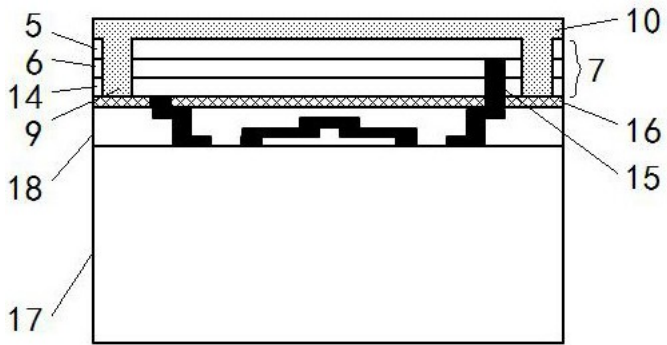


图15

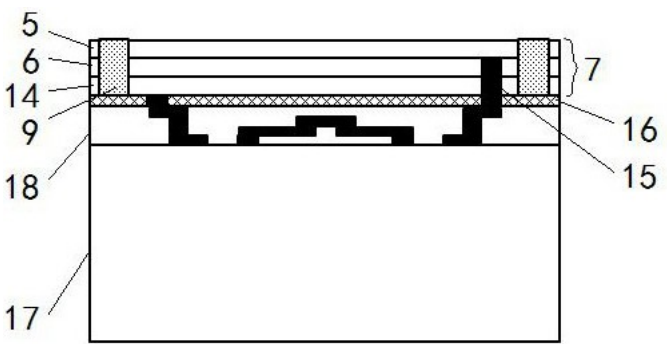


图16

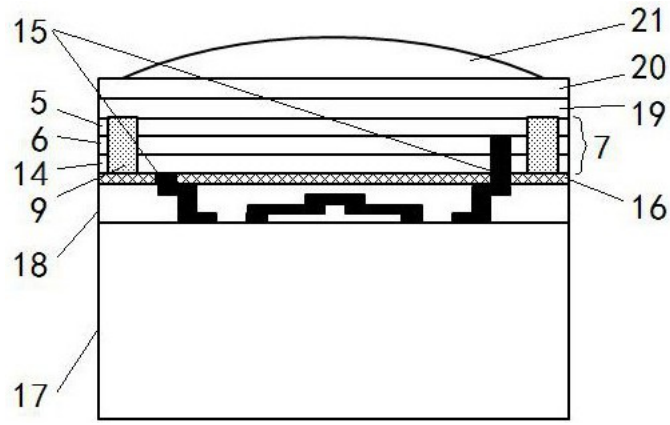


图17