



(12) 发明专利

(10) 授权公告号 CN 103325759 B

(45) 授权公告日 2016. 04. 13

(21) 申请号 201310265179. 9

[0054]-[0079] 段, 附图 1 - 2.

(22) 申请日 2011. 12. 30

CN 102208398 A, 2011. 10. 05, 全文.

JP 2005159024 A, 2005. 06. 16, 全文.

(30) 优先权数据

2011-028184 2011. 02. 14 JP

审查员 黄广龙

(62) 分案原申请数据

201110453505. X 2011. 12. 30

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 加藤正博 中川信也

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 何立波 张天舒

(51) Int. Cl.

H01L 23/495(2006. 01)

H02M 1/42(2007. 01)

(56) 对比文件

CN 102017140 A, 2011. 04. 13, 说明书第

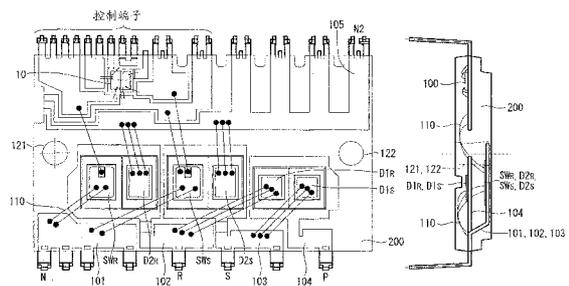
权利要求书1页 说明书5页 附图5页

(54) 发明名称

半导体模块

(57) 摘要

本发明涉及半导体模块, 提供一种恢复特性优良并且低损失且低成本的 PFC 模块。PFC 模块具有: 二极管桥, 由上臂的第一以及第二二极管(D_{1R})、(D_{1S})及下臂的第三以及第四二极管(D_{2R})、(D_{2S})构成; 功率因数改善用的第一以及第二开关元件(SW_R)、(SW_S)。其中的第一以及第二二极管(D_{1R})、(D_{1S})是采用宽带隙半导体形成的肖特基势垒二极管, 第三以及第四二极管(D_{2R})、(D_{2S})及第一以及第二开关元件(SW_R)、(SW_S)是采用硅形成的二极管。



1. 一种半导体模块,其具有:

二极管桥,具有阴极彼此连接的第一以及第二二极管及阳极彼此连接的第三以及第四二极管,所述第一以及第三二极管串联连接,所述第二以及第四二极管串联连接;

第一开关元件,与所述第一二极管和第三二极管的连接节点即第一节点连接;以及

第二开关元件,与所述第二二极管和第四二极管的连接节点即第二节点连接,

所述半导体模块包含:功率因数改善电路,在所述第一节点以及第二节点施加交流电源,通过所述第一开关元件以及第二开关元件而进行改善所述交流电源的功率因数的动作,

所述半导体模块的特征在于,

所述第一以及第二二极管是采用宽带隙半导体形成的肖特基势垒二极管,

所述第三以及第四二极管及所述第一以及第二开关元件是采用硅形成的二极管以及开关元件。

2. 如权利要求 1 所述的半导体模块,其特征在于,还具有:

第一引线框架,搭载所述第一以及第二二极管;

第二引线框架,搭载所述第三二极管以及第一开关元件;

第三引线框架,搭载所述第四二极管以及第二开关元件;以及

模塑树脂,保持所述第一~第四二极管、第一以及第二开关元件及所述第一~第三引线框架并且构成该半导体模块的壳体,

所述第一~第三引线框架的一部分作为外部连接端子从由所述模塑树脂构成的所述壳体的一个侧面突出,

在所述壳体的内部,所述第一以及第二二极管与所述第三以及第四二极管及所述第一以及第二开关元件相比,配设在所述一个侧面的附近。

3. 如权利要求 2 所述的半导体模块,其特征在于,

在所述壳体的内部,所述第一引线框架不向所述第一以及第二二极管的搭载面的垂直方向弯曲。

4. 如权利要求 2 或 3 所述的半导体模块,其特征在于,

在所述壳体上形成有贯通该壳体的贯通孔,

在平面图中,所述第一以及第二二极管的至少一方配设在所述壳体的所述贯通孔和所述一个侧面之间。

5. 如权利要求 1~3 的任意一项所述的半导体模块,其特征在于,

还具有驱动所述第一以及第二开关元件的驱动器 IC。

半导体模块

[0001] 本申请是下述申请的分案申请：

[0002] 发明名称：半导体模块

[0003] 申请日：2011 年 12 月 30 日

[0004] 申请号：201110453505.X。

技术领域

[0005] 本发明涉及包括功率因数改善(Power Factor Correction (PFC):功率因数校正)电路的半导体模块的结构。

背景技术

[0006] 以往,在功率控制用的半导体模块(功率模块)中,在采用了使用硅(Si)形成的PiN(P-intrinsic-N)二极管的情况下,产生由少数载流子的蓄积效应引起的恢复电流(recovery current),所以,成为功率模块的损失增大的因素之一。另一方面,在肖特基势垒二极管(Schottky barrier diode)中能够使其显著减少。因此,在以往的功率模块中,在很多情况下采用使用Si形成的肖特基势垒二极管(SBD)。

[0007] 此外,作为能够实现高耐电压、低损失以及高耐热的下一代开关元件,采用了宽带隙半导体的半导体元件被认为很有前景。在下述的专利文献1~5中示出将采用作为代表性的宽带隙半导体的碳化硅(SiC)形成的半导体器件(SiC器件)应用于功率模块的例子。

[0008] 现有技术文献

[0009] 专利文献

[0010] 专利文献1:日本特开平10-93015号公报;

[0011] 专利文献2:日本特开平11-233712号公报;

[0012] 专利文献3:日本特表平11-510000号公报;

[0013] 专利文献4:日本特开2003-18862号公报;

[0014] 专利文献5:日本特开2006-149195号公报。

[0015] 作为具有二极管的功率模块之一,公知具有整流用的二极管桥(diode bridge)和功率因数改善(Power Factor Correction:PFC)电路的PFC模块。在以往的PFC模块的二极管桥中,采用了Si的肖特基势垒二极管。但是,对于Si的肖特基势垒二极管来说,若使耐电压为数百V以上,则正向的电压降(正向电压(VF))显著变高,所以,在高电压控制用的功率模块中,也存在导致与PiN二极管的情况相比损失增大的情况。

[0016] 另一方面,对于采用SiC形成的肖特基势垒二极管来说,即便使耐电压为数百V以上,也能够将正向电压维持得较低。因此,将SiC的肖特基势垒二极管应用于功率模块,从而能够实现低损失且恢复特性优良的功率模块。但是,SiC器件与Si器件相比价格高,所以,若将功率模块进行SiC器件化,则伴随着制造成本的增大。

发明内容

[0017] 本发明是为了解决上述课题而提出的,其目的在于提供一种恢复特性优良、低损失且低成本的 PFC 模块。

[0018] 本发明提供一种半导体模块,其特征在于,具有:二极管桥,具有阴极彼此连接的第一以及第二二极管及阳极彼此连接的第三以及第四二极管,所述第一以及第三二极管串联连接,所述第二以及第四二极管串联连接;第一开关元件,与所述第一二极管和第三二极管的连接节点连接;第二开关元件,与所述第二二极管和第四二极管的连接节点连接,所述第一以及第二二极管是采用宽带隙半导体形成的肖特基势垒二极管,所述第三以及第四二极管及所述第一以及第二开关元件是采用硅形成的二极管以及开关元件。

[0019] 对于作为二极管桥的上臂的第一以及第二二极管来说,除了起到整流元件的功能外,还起到利用第一以及第二开关元件进行的 PFC 动作时的回流二极管的功能。特别是,在 PFC 控制中,第一以及第二开关元件进行高频率动作,所以,第一以及第二二极管的回流动作时的恢复损失在很大程度上有助于 PFC 模块整体的损失。使第一以及第二二极管为低损失且恢复特性优良的 SiC 器件,由此,能够使 PFC 模块的损失大幅度地减少。此外,并不是全部功率芯片而是限于仅将第一以及第二二极管进行 SiC 器件化,所以,也能够抑制成本的上升。并且,对于 SiC 器件来说,低损失并且能够小型化,所以,也能够有助于 PFC 模块的小型化。

附图说明

[0020] 图 1 是本发明的 PFC 模块的电路图。

[0021] 图 2 是以往的 PFC 模块的结构图。

[0022] 图 3 是实施方式 1 的 PFC 模块的结构图。

[0023] 图 4 是实施方式 2 的 PFC 模块的结构图。

[0024] 图 5 是实施方式 3 的 PFC 模块的结构图。

具体实施方式

[0025] 实施方式 1

[0026] 图 1 是本发明的半导体模块即 PFC 模块的电路图。如该图所示,该 PFC 模块具有:由第一~第四二极管 $D1_R$ 、 $D1_S$ 、 $D2_R$ 、 $D2_S$ 构成的二极管桥;功率因数改善用的第一以及第二开关元件 SW_R 、 SW_S ;控制该第一以及第二开关元件 SW_R 、 SW_S 的驱动器 IC100。

[0027] 二极管桥如下构成:具有阴极彼此连接的上臂的第一以及第二二极管 $D1_R$ 、 $D1_S$ 及阳极彼此连接的下臂的第三以及第四二极管 $D2_R$ 、 $D2_S$,第一二极管 $D1_R$ 和第三二极管 $D2_R$ 串联连接并且第二二极管 $D1_S$ 和第四二极管 $D2_S$ 串联连接。第一二极管 $D1_R$ 的阳极和第三二极管 $D2_R$ 的阴极连接的 R 端子、以及第二二极管 $D1_S$ 的阳极和第四二极管 $D2_S$ 的阴极连接的 S 端子是施加交流电源的输入端子。

[0028] 此外,第一以及第二二极管 $D1_R$ 、 $D1_S$ 的阴极连接的 P 端子是高电位侧输出端子。第一开关元件 SW_R 连接在第一二极管 $D1_R$ 与第三二极管 $D2_R$ 之间的连接节点(R 端子)和作为低电位侧输出端子的 N 端子之间。第二开关元件 SW_S 连接在第二二极管 $D1_S$ 与第四二极管 $D2_S$ 之间的连接节点(S 端子)和 N 端子之间。

[0029] 外部的控制 IC (未图示) 连接到第三以及第四二极管 $D2_R$ 、 $D2_S$ 的阳极连接的 N2 端

子。该控制 IC 基于 N2 端子的信号向驱动器 IC100 的 VIN 端子供给控制信号,从而控制第一以及第二开关元件 SW_R 、 SW_S ,进行预定的功率因数改善的动作。并且,图 1 所示的 VD 端子是驱动器 IC100 的电源端子,GND 端子是接地端子。

[0030] 此处,作为针对本发明的比较例,对以往的 PFC 模块的结构进行说明。图 2 是表示其结构的平面图以及剖面图。在以往的 PFC 模块中,第一~第四二极管 $D1_R$ 、 $D1_S$ 、 $D2_R$ 、 $D2_S$ 是采用 Si 形成的二极管,如先前所说明的那样,在使耐电压为数百 V 以上的情况下使用 PiN 二极管,在使耐电压为数百 V 以下的情况下使用 Si 的肖特基势垒二极管。此外,第一以及第二开关元件 SW_R 、 SW_S 是采用 Si 形成的例如 IGBT。即,第一~第四二极管 $D1_R$ 、 $D1_S$ 、 $D2_R$ 、 $D2_S$ 及第一以及第二开关元件 SW_R 、 SW_S 都是 Si 器件。

[0031] 如图 2 所示,在该 PFC 模块中,第一以及第二二极管 $D1_R$ 、 $D1_S$ 的芯片搭载在起到 P 端子的功能的引线框架 104 (第一引线框架)上。此外,第三二极管 $D2_R$ 以及第一开关元件 SW_R 的芯片搭载在起到 R 端子的功能的引线框架 102 (第二引线框架)上。第四二极管 $D2_S$ 以及第二开关元件 SW_S 的芯片搭载在起到 S 端子的功能的引线框架 103 (第三引线框架)上。此外,驱动器 IC100 搭载在起到在其控制中使用的控制端子(VIN 端子、VD 端子、GND 端子等)的功能的预定的引线框架上。

[0032] 在图 2 中,引线框架 101 起到 N 端子的功能,引线框架 105 起到 N2 端子的功能。各芯片和引线框架经由导线布线 110 进行连接。

[0033] 以上的各结构要素被构成该 PFC 模块的壳体 200 的模塑树脂保持。引线框架 101 ~ 104 的一部分作为外部连接端子从壳体 200 的一个侧面突出,引线框架 105 与驱动器 IC100 的控制端子(VIN 端子、VD 端子、GND 端子等)一起从壳体 200 的另一个侧面突出。此外,在该 PFC 模块中设置有贯通壳体 200 的安装用的贯通孔 121、122。

[0034] 如图 2 的右侧示出的剖面图所示,在以往的 PFC 模块中,引线框架 101 ~ 104 在壳体 200 的内部向下方弯曲,使这些引线框架 101 ~ 104 的芯片搭载部的下表面从壳体 200 的底面露出。热导率高的绝缘片 120 贴附在引线框架 101 ~ 104 露出的部分。利用该结构,第一~第四二极管 $D1_R$ 、 $D1_S$ 、 $D2_R$ 、 $D2_S$ 及第一以及第二开关元件 SW_R 的热量容易向外部放出。

[0035] 以下,对本发明的实施方式 1 的 PFC 模块的结构进行说明。在图 3 中示出其结构。在图 3 中,对具有与图 2 示出的要素相同的功能的要素标注相同的附图标记。

[0036] 在本实施方式中,使作为功率控制用的芯片(功率芯片)的第一~第四二极管 $D1_R$ 、 $D1_S$ 、 $D2_R$ 、 $D2_S$ 及第一以及第二开关元件 SW_R 、 SW_S 中的作为二极管桥的上臂的第一以及第二二极管 $D1_R$ 、 $D1_S$ 为 SiC 器件的肖特基势垒二极管。其他的功率芯片与现有技术同样,第三以及第四二极管 $D2_R$ 、 $D2_S$ 是 Si 器件的二极管,在使耐电压为数百 V 以上的情况下使用 PiN 二极管,在使耐电压为数百 V 以下的情况下使用 Si 的肖特基势垒二极管。此外,第一以及第二开关元件 SW_R 、 SW_S 是 Si 器件的 IGBT 等。

[0037] 作为二极管桥的上臂的第一以及第二二极管 $D1_R$ 、 $D1_S$ 除了起到整流元件的功能以外,还起到利用第一以及第二开关元件 SW_R 、 SW_S 进行的 PFC 动作时的回流二极管的功能。特别是,在 PFC 控制中,第一以及第二开关元件 SW_R 、 SW_S 进行高频率动作,所以,第一以及第二二极管 $D1_R$ 、 $D1_S$ 的回流动作时的恢复损失在很大程度上有助于 PFC 模块整体的损失。通过使第一以及第二二极管 $D1_R$ 、 $D1_S$ 为低损失且恢复特性优良的 SiC 器件,能够使 PFC 模块的损失大幅度减少。此外,不是全部功率芯片而是限于仅将第一以及第二二极管 $D1_R$ 、 $D1_S$ 进行

SiC 器件化,所以,也能够抑制成本的上升。

[0038] 此外,如在图 3 中示出的剖面图所示,搭载第一以及第二二极管 $D1_R$ 、 $D1_S$ 的引线框架 104 在壳体 200 的内部不向下方(第一以及第二二极管 $D1_R$ 、 $D1_S$ 搭载面的垂直方向)弯曲。在该情况下,被认为损失了第一以及第二二极管 $D1_R$ 、 $D1_S$ 的散热性,但是,由于 SiC 器件在耐热性方面优良,所以没有问题。此外,以往损失大的第一以及第二二极管 $D1_R$ 、 $D1_S$ 的损失变小,发热也被抑制,所以,通过省略图 2 所示的绝缘片 120,也能够谋求削减成本。

[0039] 实施方式 2

[0040] 图 4 是实施方式 2 的 PFC 模块的结构图。在本实施方式中,在壳体 200 的内部将作为 SiC 器件的第一以及第二二极管 $D1_R$ 、 $D1_S$ 配设在第三以及第四二极管 $D2_R$ 、 $D2_S$ 和第一以及第二开关元件 SW_R 、 SW_S 的外侧。即,第一以及第二二极管 $D1_R$ 、 $D1_S$ 配设在引线框架 101 ~ 104 突出的壳体 200 的一个侧面的附近。此外,与实施方式 1 相同,搭载第一以及第二二极管 $D1_R$ 、 $D1_S$ 的第一引线框架 104 在壳体 200 的内部不向下方(第一以及第二二极管 $D1_R$ 、 $D1_S$ 搭载面的垂直方向)弯曲。

[0041] 根据该结构,能够将连接第一以及第二二极管 $D1_R$ 、 $D1_S$ 和引线框架 102、103 的导线布线 110 变短。该导线布线 110 的长度影响 PFC 模块的浪涌电流耐受性,若将其变短,则能够提高浪涌电流耐受性。例如,在 $600V \cdot 20A$ (rms) 额定值的 PFC 模块中,能够使连接第一以及第二二极管 $D1_R$ 、 $D1_S$ 和引线框架 102、104 的导线布线 110 的长度为现有技术的一半左右(将现有技术的 10mm 的长度变为 5mm)。

[0042] 实施方式 3

[0043] 图 5 是实施方式 3 的 PFC 模块的结构图。在本实施方式中,与实施方式 2 相同,在壳体 200 的内部,将作为 SiC 器件的第一以及第二二极管 $D1_R$ 、 $D1_S$ 配设在第三以及第四二极管 $D2_R$ 、 $D2_S$ 和第一以及第二开关元件 SW_R 、 SW_S 的外侧(引线框架 101 ~ 104 突出的壳体 200 的一个侧面的附近)。

[0044] 此外, SiC 器件为低电阻,所以,能够实现芯片的小型化。例如,在 $600V \cdot 20A$ (rms) 额定值的模块中,能够使第一以及第二二极管 $D1_R$ 、 $D1_S$ 的芯片尺寸变为一半左右。因此,若使第一以及第二二极管 $D1_R$ 、 $D1_S$ 靠近外侧,则在壳体 200 的中央部形成空间。在本实施方式中,在该空间配设贯通孔 122。即,在平面图中,第一以及第二二极管 $D1_R$ 、 $D1_S$ 的至少一方配设在贯通孔 122 和上述壳体 200 的一个侧面之间(在图 5 的平面图中,贯通孔 122 和第一以及第二二极管 $D1_R$ 、 $D1_S$ 纵向排列)。

[0045] 根据本实施方式,能够靠近壳体 200 的内侧配设贯通孔 122,所以,能够实现 PFC 模块的封装尺寸的小型化。例如,在 $600V \cdot 20A$ (rms) 额定值的模块中,能够使封装的长度(壳体 200 的长度)比实施方式 1、2 (图 3 以及图 4) 短 4mm 左右。并且,图 5 的虚线表示实施方式 1、2 的壳体 200 的形状以及贯通孔 122 的位置。

[0046] 如上所述,本发明有效地利用高耐电压、低损失以及高耐热这样的 SiC 器件的特性。这些特性不限于 SiC 器件,还有采用了其他宽带隙半导体的半导体器件。因此,可以使第一以及第二二极管 $D1_R$ 、 $D1_S$ 为采用 SiC 以外的宽带隙半导体形成的肖特基势垒二极管,能够得到与上述相同的效果。

[0047] 附图标记说明:

[0048] $D1_R$ 第一二极管

- [0049] D1_S 第二二极管
- [0050] D2_R 第三二极管
- [0051] D2_S 第四二极管
- [0052] SW_R 第一开关元件
- [0053] SW_S 第二开关元件
- [0054] 100 驱动器 IC
- [0055] 101 ~ 105 引线框架
- [0056] 110 导线布线
- [0057] 121、122 贯通孔
- [0058] 200 壳体。

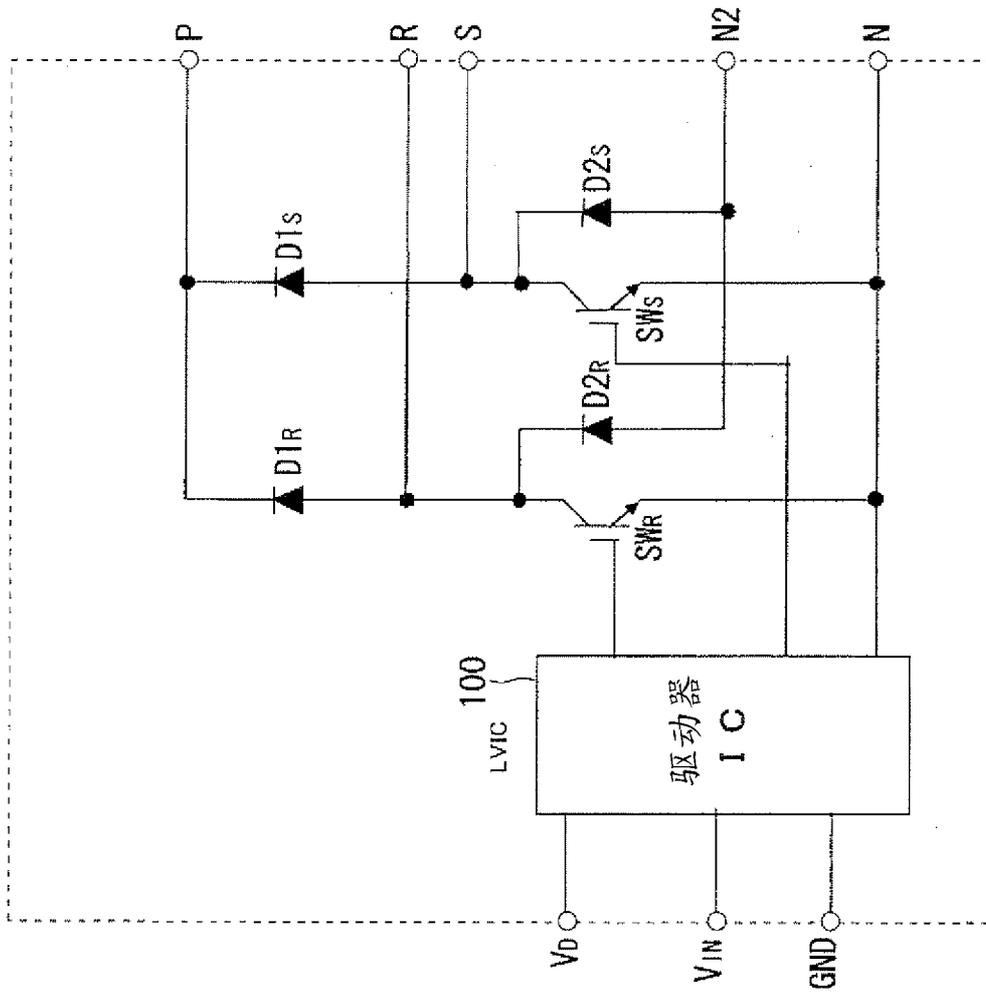


图 1

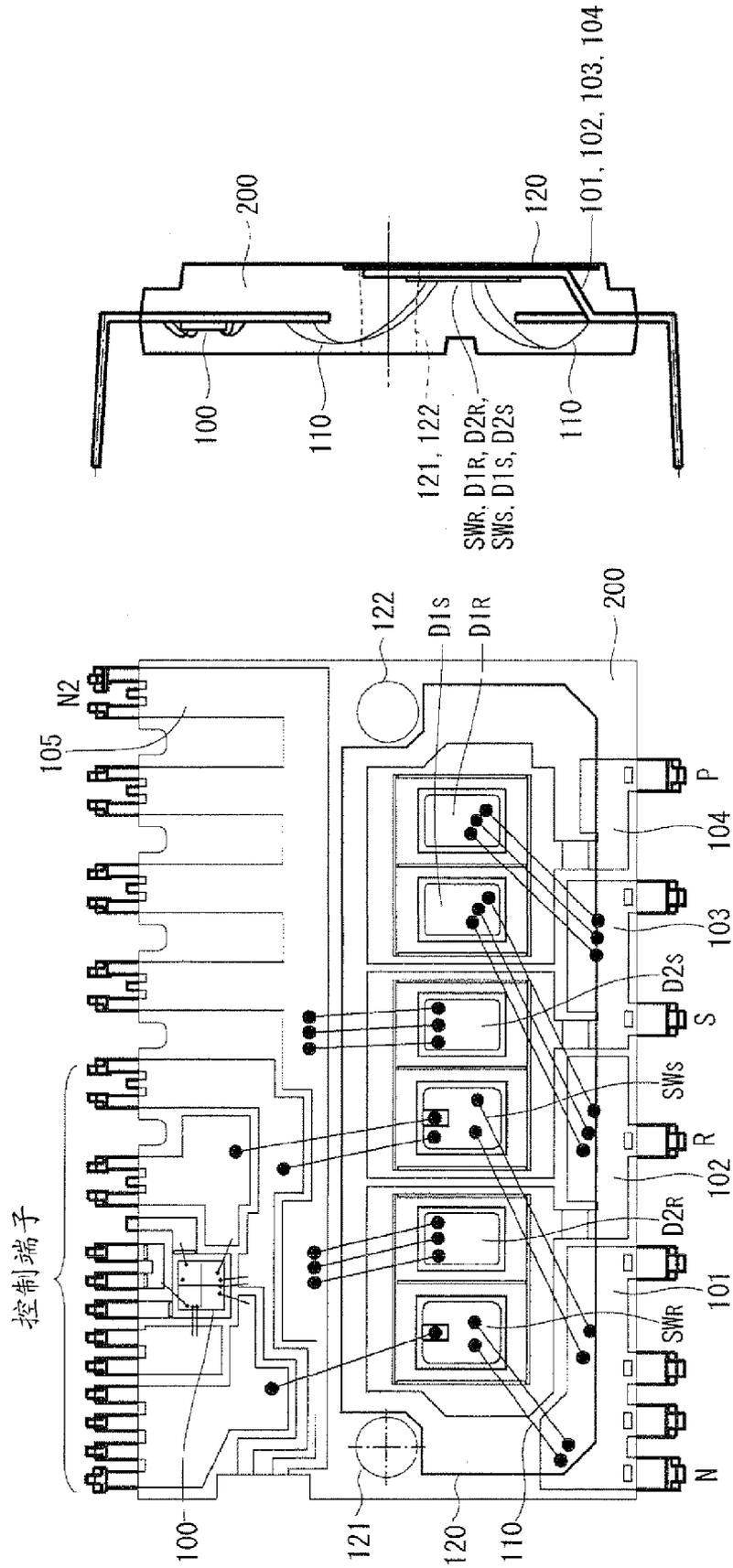


图 2

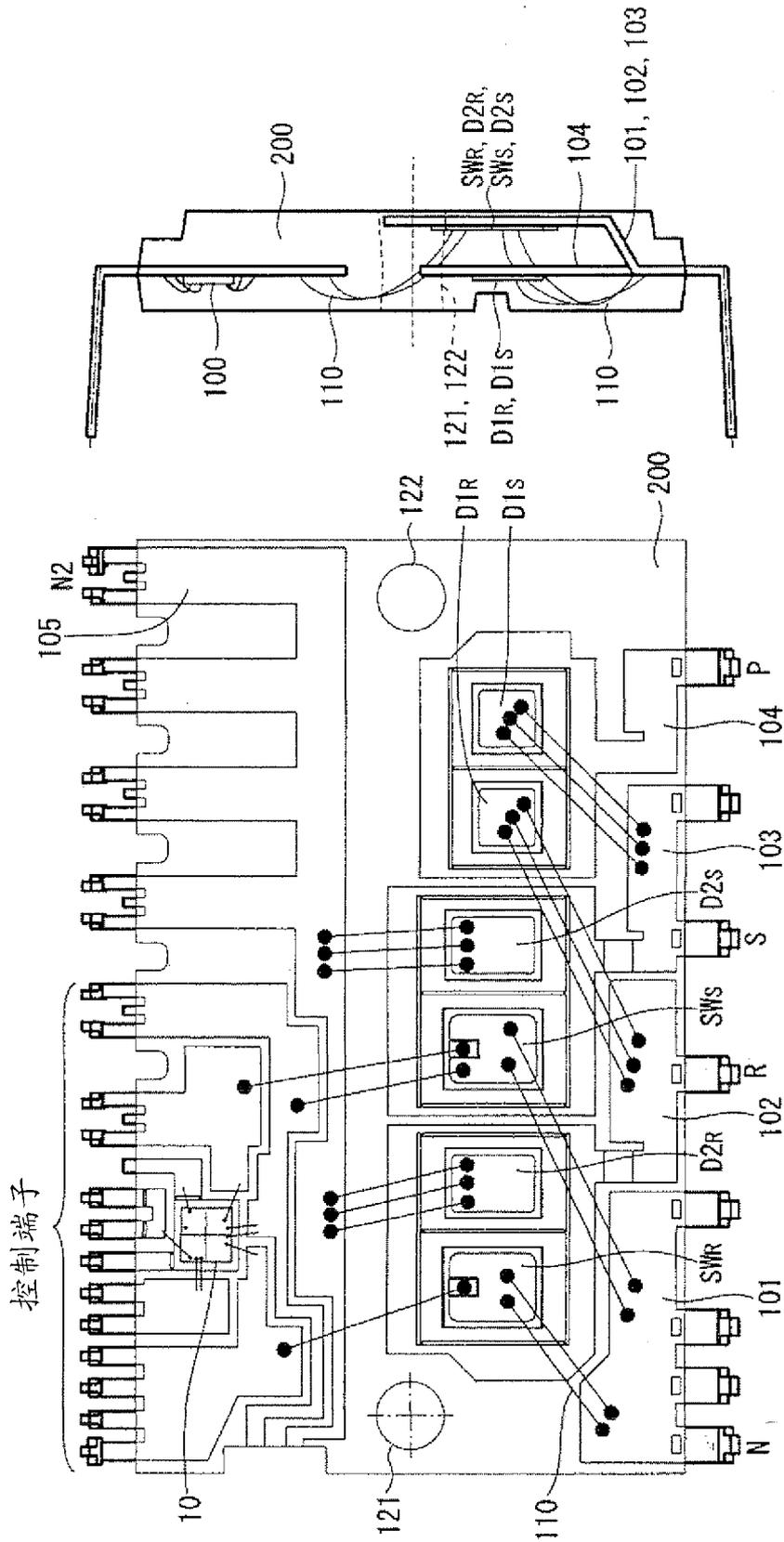


图 3

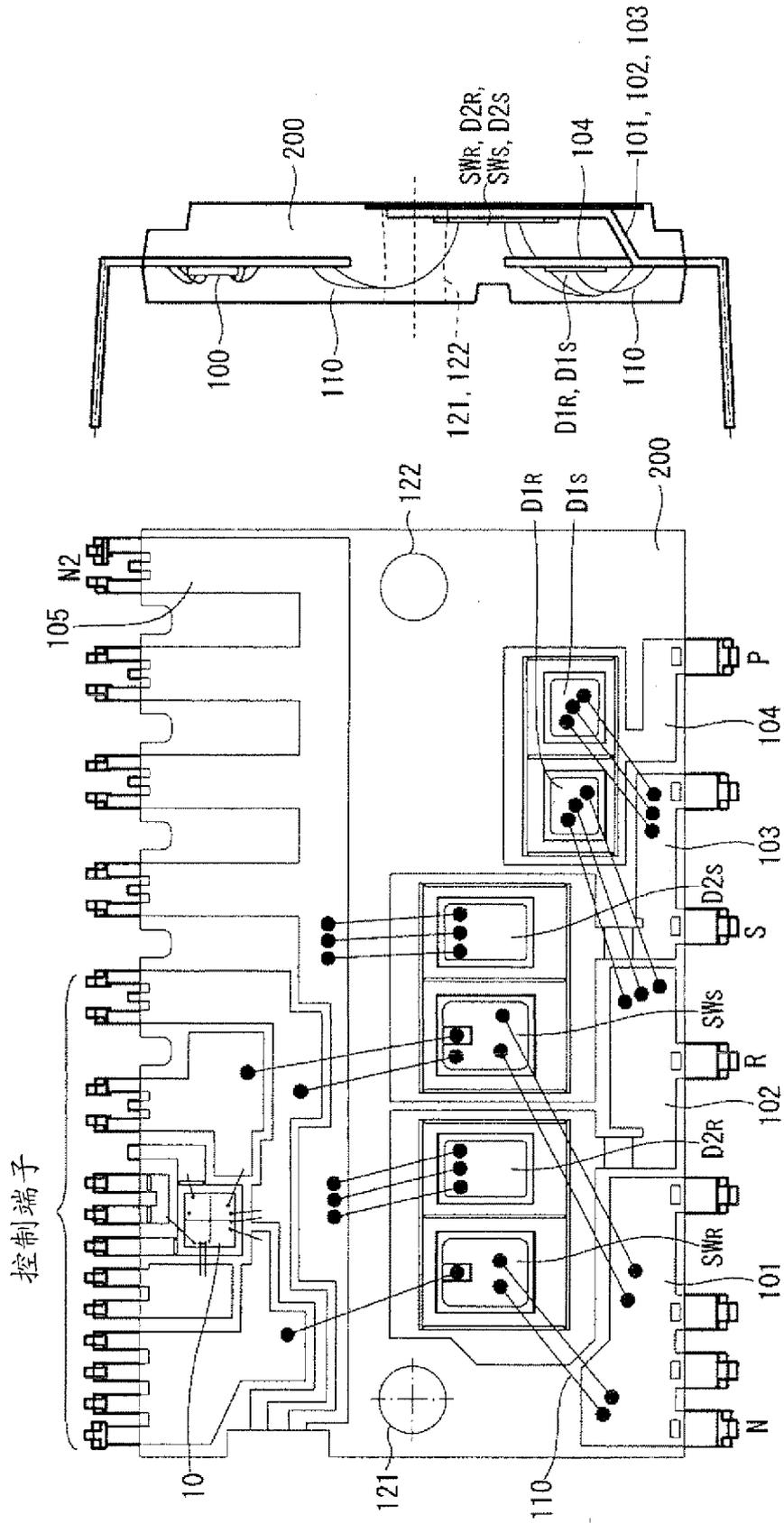


图 4

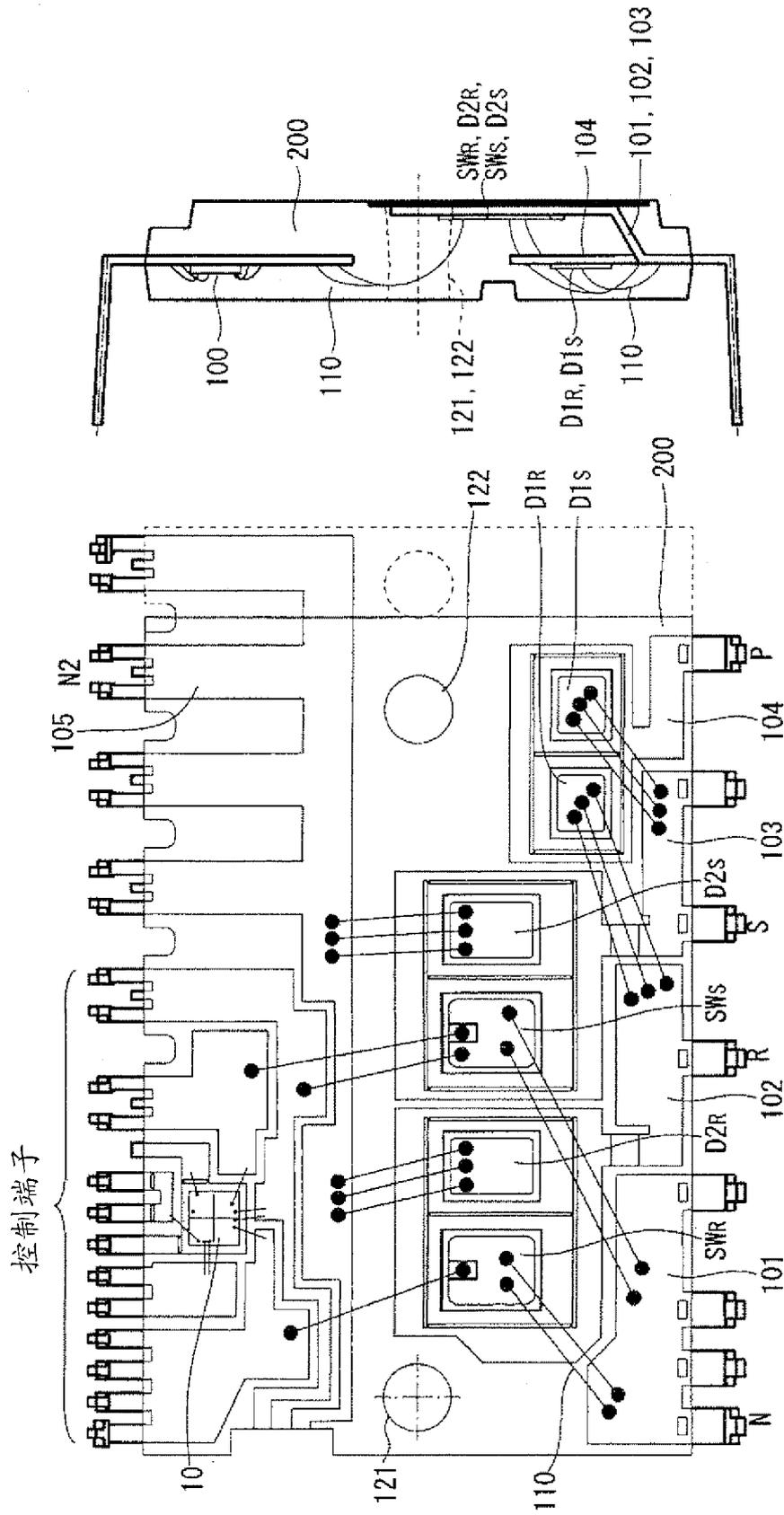


图 5