



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

220027
(11) (B1)

(22) Přihlášeno 23 06 81
(21) (PV 4740-81)

(40) Zveřejněno 27 08 82

(45) Vydáno 15 10 85

(51) Int. Cl.³
H 04 B 12/00
H 04 B 12/02

(75)

Autor vynálezu

HÁJEK ANTONÍN ing., VOJTA LUDOMÍR ing. CSc., ZIGMUND JOSEF ing. CSc., PRAHA

(54) Zapojení koncového stupně opakovače

1

Vynález se týká zapojení koncového stupně opakovače systému s pulsně kódovou modulací.

Úkolem opakovače je časové i tvarové obnovení přicházejícího bipolárního signálu z vedení. Přijaté impulsy obou polarit jsou za místem rozhodnutí opakovače rozděleny a impulsy každé polarit jsou zpracovávány ve dvou cestách odděleně. Na výstupním transformátoru koncového stupně opakovače se obě cesty spojují a na výstupu transformátoru dostáváme opět bipolární časově i tvarově obnovený signál.

Známé zapojení koncového stupně s bistabilními klopnými obvody používá tranzistorů v zapojení se společným emitorem. Nevýhodou tohoto zapojení je velká proudová spotřeba a velký počet součástek. Pro vyšší přenosové rychlosti impulsů nejsou tranzistory schopny vyhovujícím způsobem přenášet výstupní impulsy. Jiné známé zapojení koncového stupně s bistabilními klopnými obvody využívá tranzistorů v zapojení se společnou bází, které jsou buzeny do emitorů z hradel. Toto zapojení je sice schopno přenášet impulsy s vyšší přenosovou rychlostí, ale celý emitorový proud tranzistorů protéká výstupy budících hradel. Vzhledem k jeho velikosti je třeba použít výkonových hradel, což je nevýhodné

2

při požadovaném minimálním příkonu opakovače. Kromě toho je nutné použitím dalších prvků chránit hradla před průnikem napěťových špiček z výstupního transformátoru přes otevřené tranzistory.

Uvedené nedostatky odstraňuje zapojení koncového stupně opakovače podle vynálezu. Podle podstaty vynálezu se toho dosahuje tím, že první vstupní svorka je připojena na první vstup prvního dvouvstupového hradla, jehož výstup je připojen na první vstup druhého dvouvstupového hradla. Jeho výstup je připojen na druhý vstup prvního dvouvstupového hradla. Druhá vstupní svorka je připojena k prvnímu vstupu třetího dvouvstupového hradla, jehož výstup je připojen na první vstup čtvrtého dvouvstupového hradla.

Jeho výstup je připojen na druhý vstup třetího dvouvstupového hradla a přes první odpor na emitor prvního tranzistoru. Jeho kolektor je připojen na vstup prvního oddělovacího členu s vysokonapětovým otevřeným kolektorem, jehož výstup je připojen na první konec primárního vinutí výstupního transformátoru. Výstup druhého dvouvstupového hradla je přes druhý odpor připojen na emitor druhého tranzistoru, jehož kolektor je připojen na vstup druhého oddělovacího členu s vysokonapětovým

vým otevřeným kolektorem. Jeho výstup je připojen na druhý konec primárního vinutí výstupního transformátoru, jehož střed je připojen přes srážecí odpor ke kladné svorce zdroje. Sekundární vinutí výstupního transformátoru je připojeno k výstupním svorkám. Spojené báze prvního a druhého tranzistoru jsou přes proměnný odpor připojeny ke kladné svorce zdroje. Zdroj taktovacích impulsů je připojen ke druhým vstupům druhého a čtvrtého dvouvstupového hradla.

Zapojení koncového stupně opakováče podle vynálezu umožňuje jednoduché nastavení šířky kladných i záporných impulsů na jmenovitou hodnotu. Není třeba provádět dodatečné ochrany proti průniku napěťových špiček na vstupy a výstupy hradel z výstupního transformátoru.

Příklad zapojení je dále popsán pomocí výkresu. Vstupní svorky **1**, **1'** jsou připojeny na první vstupy klopných obvodů **RS**, tvořených hradly **H1**, **H2**, **H3**, **H4**. Výstupy těchto klopných obvodů jsou připojeny přes první a druhý odpor **R1**, **R2** k emitorům prvního a druhého tranzistoru **T1**, **T2**. Spojené báze tranzistorů **T1**, **T2** jsou připojeny přes proměnný odpor **R3** ke kladné svorce **+U** zdroje. Kolektory tranzistorů **T1**, **T2** jsou připojeny ke vstupům oddělovacích členů **B1**, **B2** s vysokonapěťovým otevřeným kolektorem, jejichž výstupy jsou připojeny k výstupnímu transformátoru **Tr**. Střed primárního vinutí výstupního transformátoru **Tr** je připojen přes srážecí odpor **R4** ke kladné svorce **+U** zdroje.

Sekundární vinutí výstupního transformátoru **Tr** je připojeno výstupními svorkami **2**, **2'** k vedení. Výstup zdroje **T** taktovacích impulsů je připojen na druhé vstupy klopných obvodů, tj. na druhé vstupy druhého a čtvrtého hradla **H2**, **H4**. Výstup zdroje **T** taktovacích impulsů je rovněž připojen přes vazební kondenzátor **C2** k bázi třetího tranzistoru **T3**, která je připojena přes čtvrtý odpor **R6** k zemi.

Emitor tranzistoru **T3** je uzemněn. Kolektor tranzistoru **T3** je připojen přes paralelní kombinaci třetího odporu **R5** a prvního kondenzátoru **C1** ke kladné svorce **+U** zdroje. Kolektor tranzistoru **T3** je rovněž připojen na vstup pátého dvouvstupového hradla **H5**, jehož výstup je připojen ke spojeným bázím tranzistorů **T1**, **T2**.

Na vstupní svorky **1**, **1'** přicházejí signály s úrovní TTL logiky, které odpovídají kladným a záporným impulsům na vstupu opakováče. V klopných obvodech **RS** tvořených hradly **H1**, **H2**, **H3**, **H4** dochází ke koincidenci vstupních signálů s taktovacími impulsy ze zdroje **T** taktovacích impulsů. Na výstupech klopných obvodů jsou již impulsy s obnovenou časovou polohou, jsou však nepřijatelně široké a s malou strmostí náběhových a doběhových hran. Průchodem oddělovacími členy **B1**, **B2** by došlo k jejich dalšímu rozšíření. Proto jsou mezi vý-

stupy klopných obvodů a vstupy oddělovacích členů **B1**, **B2** zapojeny tranzistory **T1**, **T2** pracující v zapojení se společnou bází. V přechodném stavu mezi stavem, kdy jsou tranzistory **T1**, **T2** zavřeny, tj. na výstupech klopných obvodů je log **1**, a stavem, kdy jsou otevřeny, tj. log **0** na výstupech klopných obvodů, pracují tranzistory **T1**, **T2** vlivem konečné strmosti hran budících impulsů jako zesilovače v třídě **A**. Tranzistory v zapojení se společnou bází, které pracují ve třídě **A**, vykazují velmi nízkou vstupní impedanci, velmi vysokou vnitřní impedanci a vysokou mezní frekvenci. Pro zvětšení vstupní impedance jsou mezi výstupy klopných obvodů a emitory tranzistorů **T1**, **T2** zapojeny odpory **R1**, **R2**.

Proudem vytékajícím v okamžiku impulsu ze vstupu oddělovacího členu **B1**, **B2** s vysokonapěťovým otevřeným kolektorem se vytvoří předpětí na vysoké vnitřní dynamické impedanci tranzistorů **T1**, **T2**. Vlivem předpětí se posune prahové spínací napětí oddělovacích členů **B1**, **B2** tak, že výstupní impuls na výstupních svorkách **2**, **2'** je zúžen oproti impulsu na výstupu klopných obvodů. Volbou velikosti proměnného odporu **R3** lze pomocí změny vnitřní dynamické impedance tranzistorů **T1**, **T2** nastavit současně potřebnou šířku kladných i záporných výstupních impulsů.

Při přechodových stavech činnosti opakováče, např. při zapnutí zdroje dálkového napájení nebo při náhodném přerušení přenášeného signálu, nelze zaručit definovanou logické úrovně na vstupních svorkách **1**, **1'** a na výstupu zdroje **T** taktovacích impulsů. Pak může dojít ke vzniku úrovně log **0** na jednom nebo obou výstupech klopných obvodů. To má za následek otevření jednoho nebo obou oddělovacích členů **B1**, **B2**. Vlivem malé statické zátěže, kterou tvoří pouze srážecí odpor **R4**, by mohlo dojít ke zvýšené proudové spotřebě opakováče a k výraznému poklesu napětí na opakováči. V tomto havarijním stavu může opakováč zůstat i po odeznění přechodového stavu a ani opětovné vypnutí a zapnutí zdroje dálkového napájení neuvede opakováč do správné činnosti.

V zapojení podle vynálezu se v okamžiku zapnutí zdroje dálkového napájení bez ohledu na přítomnost nebo nepřítomnost signálu objeví na vstupu hradla **H5** úroveň log **1** vlivem přechodového jevu vyvolaného kondenzátorem **C1**. Na výstupu hradla **H5** bude úroveň log **0**, která uzavře tranzistory **T1**, **T2**. Jestliže trvá nepřítomnost vstupního signálu, tranzistor **T3** zůstává uzavřen a na vstupu hradla **H5** je trvale úroveň log **1**. Tento stav je zajištěn i v případě, že na výstupu zdroje **T** taktovacích impulsů je trvale úroveň log **1**, neboť tato úroveň nemůže projít vazebním kondenzátorem **C2**. Teprve přítomnost taktovacích impulsů způsobí otevření tranzistoru **T3**, což

vyvolá trvale úroveň log 1 na výstupu hradla H5.

Pak je možná normální činnost koncového stupně. Při nahodilém výpadku přenášeného signálu zmizí taktovací impulsy na výstupu zdroje T taktovacích impulsů, tranzistor T3 se uzavře, ať se vyskytuje na výstupu zdroje T taktovacích impulsů trvale log 1 nebo log 0.

Výhodou zapojení podle vynálezu je, že

lze pomocí jednoho proměnného prvku — odporu R3 — nastavit šířku kladných i záporných výstupních impulsů na jmenovitou hodnotu. Koncový stupeň je odolný proti předpětím vnikajícím do výstupu opakováče z kabelového vedení. Výhodou je též zaručené otevření tranzistorů T1 a T2 pouze v přítomnosti vstupního signálu. Tím se zabrání případným haváriím opakováče.

PŘEDMĚT VYNÁLEZU

1. Zapojení koncového stupně opakováče systému s pulsně kódovou modulací se dvěma bistabilními klopnými obvody a výstupním transformátorem, vyznačené tím, že první vstupní svorka (1) je připojena na první vstup prvního dvouvstupového hradla (H1), jehož výstup je připojen na první vstup druhého dvouvstupového hradla (H2), jehož výstup je připojen na druhý vstup prvního dvouvstupového hradla (H1), zatímco druhá vstupní svorka (1') je připojena k prvnímu vstupu třetího dvouvstupového hradla (H3), jehož výstup je připojen na první vstup čtvrtého dvouvstupového hradla (H4), jehož výstup je připojen na druhý vstup třetího dvouvstupového hradla (H3) a přes první odpor (R1) na emitor prvního tranzistoru (T2), jehož kolektor je připojen na vstup prvního oddělovacího členu (B1) s vysokonapětovým otevřeným kolektorem, jehož výstup je připojen na první konec primárního vinutí výstupního transformátoru (Tr), přičemž výstup druhého dvouvstupového hradla (H1) je přes druhý odpor (R2) připojen na emitor druhého tranzistoru (T1), jehož kolektor je připojen na vstup druhého oddělovacího členu (B2)

s vysokonapětovým otevřeným kolektorem, jehož výstup je připojen na druhý konec primárního vinutí výstupního transformátoru (Tr), jehož střed je připojen přes srážecí odpor (R4) ke kladné svorce (+U) zdroje, přičemž sekundární vinutí výstupního transformátoru (Tr) je připojeno k výstupním svorkám (2, 2'), zatímco spojené báze prvního a druhého tranzistoru (T1, T2) jsou přes proměnný odpor (R3) připojeny ke kladné svorce (+U) zdroje a zdroj (T) taktovacích impulsů je připojen ke druhým vstupům druhého a čtvrtého dvouvstupového hradla (H2, H4).

2. Zapojení koncového stupně opakováče podle bodu 1, vyznačené tím, že spojené báze prvního a druhého tranzistoru (T1, T2) jsou připojeny k výstupu pátého dvouvstupového hradla (H5), jehož vstup je připojen jednak přes paralelní kombinaci prvního kondenzátoru (C1) a třetího odporu (R5) ke kladné svorce (+U) zdroje, jednak ke kolektoru třetího tranzistoru (T3), jehož emitor je uzemněn, zatímco jeho báze je připojena přes čtvrtý odpor (R6) k zemi a přes vazební kondenzátor (C2) k výstupu zdroje (T) taktovacích impulsů.

