



(12) 发明专利申请

(10) 申请公布号 CN 102376311 A

(43) 申请公布日 2012. 03. 14

(21) 申请号 201010254332. 4

(22) 申请日 2010. 08. 04

(71) 申请人 新科实业有限公司

地址 中国香港新界沙田香港科学园科技大学
道东六号新科中心

(72) 发明人 周海鸣 邱金波 江新 冯先文
谷保

(74) 专利代理机构 广州三环专利代理有限公司
44202

代理人 郝传鑫

(51) Int. Cl.

G11B 5/48 (2006. 01)

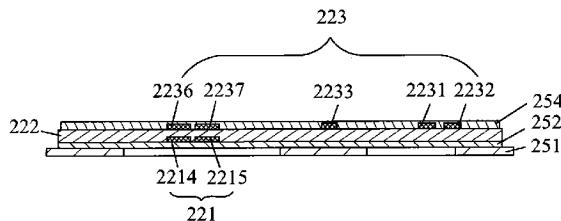
权利要求书 2 页 说明书 6 页 附图 11 页

(54) 发明名称

悬臂件、磁头折片组合及磁盘驱动单元

(57) 摘要

悬臂件、磁头折片组合及磁盘驱动单元，本发明公开了一种悬臂件，其包括挠性件，所述挠性件具有前部和与所述前部相对的尾部；以及多个柔性电路，所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部。其中，所述柔性电路具有多层结构，所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层，所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路，所述上电路层的每一正写线路正对所述下电路层的每一负写线路。本发明可在上电路层和下电路层的正负写线路之间产生更强的容性耦合，并使得电场分布均匀，从而降低信号传输损耗，进而降低阻抗、增大频率带宽。



1. 一种用于磁头折片组合的悬臂件，包括：

挠性件，所述挠性件具有前部和与所述前部相对的尾部；以及

多个柔性电路，所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部；其特征在于：

所述柔性电路具有多层结构，所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层，所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路，所述上电路层的每一正写线路正对所述下电路层的每一负写线路。

2. 如权利要求 1 所述的悬臂件，其特征在于：所述下电路层包括第一下方正写线路以及第一下方负写线路，所述第一下方负写线形成于所述第一下方正写线路之侧旁，所述上电路层包括第一上方负写线路以及第一上方正写线路，所述第一上方正写线路形成于所述第一上方负写线路之侧旁，所述第一下方正写线路正对所述第一上方负写线路，所述第一下方负写线路正对所述第一上方正写线路。

3. 如权利要求 2 所述的悬臂件，其特征在于：所述下电路层还包括形成于所述第一下方负写线路之侧旁的第二下方正写线路，所述上电路层还包括形成于所述第一上方正写线路之侧旁的第二上方负写线路，所述第二下方正写线路正对所述第二上方负写线路。

4. 如权利要求 1 所述的悬臂件，其特征在于：所述绝缘层的厚度范围是 10 μm 至 20 μm 。

5. 如权利要求 1 所述的悬臂件，其特征在于：所述挠性件具有层状结构，所述层状结构包括衬底层以及形成于所述衬底层之上的介质层。

6. 如权利要求 5 所述的悬臂件，其特征在于：所述介质层的厚度范围是 10 μm 至 20 μm 。

7. 如权利要求 5 所述的悬臂件，其特征在于：所述柔性电路的多层结构形成于所述介质层之上。

8. 如权利要求 1 所述的悬臂件，其特征在于：所述上电路层还包括至少一正读线路以及至少一负读线路，所述正读线路和所述负读线路形成于所述正写线路和所述负写线路之侧旁。

9. 如权利要求 1 所述的悬臂件，其特征在于：所述正写线路和所述负写线路的宽度范围是 20 μm 至 100 μm 。

10. 如权利要求 1 所述的悬臂件，其特征在于：在同一电路层中，所述正写线路和所述负写线路之间的间距范围是 10 μm 至 20 μm 。

11. 一种磁头折片组合，包括：

磁头；以及

用于支撑所述磁头的悬臂件；

所述悬臂件包括：

挠性件，所述挠性件具有前部和与所述前部相对的尾部；以及

多个柔性电路，所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部；其特征在于：

所述柔性电路具有多层结构，所述多层结构包括下电路层、上电路层以及层夹于所述

下电路层和上电路层之间的绝缘层,所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路,所述上电路层的每一正写线路正对所述下电路层的每一负写线路。

12. 如权利要求 11 所述的磁头折片组合,其特征在于 :所述下电路层包括第一下方正写线路以及第一下方负写线路,所述第一下方负写线形成于所述第一下方正写线路之侧旁,所述上电路层包括第一上方负写线路以及第一上方正写线路,所述第一上方正写线路形成于所述第一上方负写线路之侧旁,所述第一下方正写线路正对所述第一上方负写线路,所述第一下方负写线路正对所述第一上方正写线路。

13. 如权利要求 12 所述的磁头折片组合,其特征在于 :所述下电路层还包括形成于所述第一下方负写线路之侧旁的第二下方正写线路,所述上电路层还包括形成于所述第一上方正写线路之侧旁的第二上方负写线路,所述第二下方正写线路正对所述第二上方负写线路。

14. 如权利要求 11 所述的磁头折片组合,其特征在于 :所述绝缘层的厚度范围是 $10 \mu m$ 至 $20 \mu m$ 。

15. 如权利要求 11 所述的磁头折片组合,其特征在于 :所述挠性件具有层状结构,所述层状结构包括衬底层以及形成于所述衬底层之上的介质层。

16. 如权利要求 15 所述的磁头折片组合,其特征在于 :所述介质层的厚度范围是 $10 \mu m$ 至 $20 \mu m$ 。

17. 如权利要求 15 所述的磁头折片组合,其特征在于 :所述柔性电路的多层结构形成于所述介质层之上。

18. 如权利要求 11 所述的磁头折片组合,其特征在于 :所述上电路层还包括至少一正读线路以及至少一负读线路,所述正读线路和所述负读线路形成于所述正写线路和所述负写线路之侧旁。

19. 如权利要求 11 所述的磁头折片组合,其特征在于 :所述正写线路和所述负写线路的宽度范围是 $20 \mu m$ 至 $100 \mu m$ 。

20. 如权利要求 11 所述的磁头折片组合,其特征在于 :在同一电路层中,所述正写线路和所述负写线路之间的间距范围是 $10 \mu m$ 至 $20 \mu m$ 。

21. 一种磁盘驱动单元,包括 :

具有磁头及支撑所述磁头的悬臂件的磁头折片组合 ;

与所述磁头折片组合连接的驱动臂 ;

一系列磁盘 ; 及

用于旋转所述磁盘的主轴马达 ;

其中,所述悬臂件包括 :

挠性件,所述挠性件具有前部和与所述前部相对的尾部 ; 以及

多个柔性电路,所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部 ; 其特征在于 :

所述柔性电路具有多层结构,所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层,所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路,所述上电路层的每一正写线路正对所述下电路层的每一负写线路。

悬臂件、磁头折片组合及磁盘驱动单元

技术领域

[0001] 本发明涉及信息记录磁盘驱动单元,尤其涉及一种悬臂件、磁头折片组合(head gimbal assembly, HGA)及磁盘驱动单元。

背景技术

[0002] 磁盘驱动单元是常见的信息存储设备。图 1a 为一典型磁盘驱动单元 100 的示意图。其包括安装于一主轴马达 102 上的一系列可旋转磁盘 101,磁头悬臂组合(head stack assembly, HSA)130。HSA 130 包括至少一马达臂 104 和一 HGA 150。典型地,设置一音圈马达(spindling voice-coil motor, VCM)(图未示)以控制马达臂 104 的动作。

[0003] 参考图 1b, HGA 150 包括嵌有读 / 写传感器(图未示)的磁头 103 以及支撑该磁头 103 的悬臂件 190。当磁盘驱动单元 100 运作时,主轴马达 102 使得磁盘 101 高速旋转,而磁头 103 因磁盘 101 旋转而产生的气压而在磁盘 101 上方飞行。该磁头 103 在音圈马达的控制下,在磁盘 101 的表面以半径方向移动。对于不同的磁轨,磁头 103 能够从磁盘 101 表面上读取数据或将数据写进磁盘 101。

[0004] 图 1c 展示了一种传统悬臂件,该悬臂件 190 包括负载杆 106、基板 108、绞接件 107 以及挠性件 105,以上元件均装配在一起。

[0005] 负载杆 106 通过绞接件 107 连接在基板 108 上。在负载杆 106 上形成一固定孔 112,用以使负载杆 106 与挠性件 105 对齐。而且,为增加挠性件 105 整体结构的强度,负载杆 106 与挠性件 105 焊接在一起。

[0006] 基板 108 用作增强整个 HGA 150 的结构刚度。基板 108 的一端形成安装孔 113,用以将整个 HGA 150 安装至马达臂 104(参考图 1a);在基板 108 的另一尾端形成另一个孔 110,用以将形成在绞接件 107 上的孔 110' 和形成在挠性件 105 上的孔 110'' 对齐。绞接件 107 在其一末端对应基板 108 的安装孔 113 形成有一安装孔 131',且该绞接件 107 通过相互对齐的安装孔 131' 及 113 将其安装在基板 108 上。绞接件 107 局部安装到基板 108 上,并使安装孔 131'、113 彼此对齐。绞接件 107 和基板 108 可以通过激光焊接一起,焊接点分布于绞接件 107 的细点 109 处。两个台阶 115 一体形成于绞接件 107 邻近安装孔 131' 一端的两侧,以连接到挠性件 105 上。

[0007] 挠性件 105 穿过绞接件 107 和负载杆 106。该挠性件 105 具有邻近绞接件 107 的近端 119 和邻近负载杆 106 的远端 118。一定位孔 117 设于挠性件 105 的远端 118 处,并与负载杆 106 的定位孔 112 对齐,以提高组装精确度。一悬臂舌片 116 设置在挠性件 105 的远端 118 处,以支撑磁头 103。

[0008] 如图 1d 所示,该挠性件 105 具有一前部 121 及与该前部 121 相对的尾部 122,该前部 121 设于临近悬臂舌片 116 的位置处。如图所示,柔性电路 120 沿挠性件 105 的长度方向设置在其上。具体地,该柔性电路 120 起始于前部 121 并终结于尾部 122。悬臂舌片 116 上形成多个连接触点 117,用以连接磁头 103。柔性电路 120 的一端与连接触点 117 连接,另一端电连接到前置放大器(图未示)。一般情况下,如图 1e 所示,该延伸至连接触点 117

的柔性电路 120 分别包括一对读线路 123、写线路 124 及热线路 125。所有的柔性电路 120 均在尾部 122 与若干终端触点 126 接合。

[0009] 图 1f 为挠性件 105 沿图 1d 中剖线 A-A 所剖的截面图,其展示了挠性件 105 的详细结构。该挠性件 105 具有一层状结构 130,其包括弹性的不锈钢层 131、以及形成于该不锈钢层 131 上的聚酰亚胺层 133。读线路 123、写线路 124 及热线路 125 形成在该聚酰亚胺层 133 上。其中,写线路 124 包括正写线路 1241、负写线路 1242,当在工作时,这将产生容性耦合。然而,该种耦合主要发生在正写线路 1241 和负写线路 1242 之间;相应地,这将很难同时实现低阻抗、高带宽和较窄宽度的写线路。这是因为该种容性耦合不够强烈,而且电场的分布不够均匀。最终,使得柔性电路的阻抗变大,进而增加了信号传输损耗。另一方面,这样会使得频率带宽变窄,因此,此种设置无法满足实际的需求。

[0010] 因此,亟待一种改进的悬臂件、磁头折片组合及磁盘驱动单元以克服上述缺陷。

发明内容

[0011] 本发明的一个目的在于提供一种悬臂件,其可在上电路层和下电路层的正负写线路之间产生更强的容性耦合,并使得电场分布均匀,从而降低信号传输损耗,进而降低阻抗、增大频率带宽。

[0012] 本发明的另一目的在于提供一种磁头折片组合,其上的悬臂件可在上电路层和下电路层的正负写线路之间产生更强的容性耦合,并使得电场分布均匀,从而降低信号传输损耗,进而降低阻抗、增大频率带宽。

[0013] 本发明的又一目的在于提供一种磁盘驱动单元,其上的悬臂件可在上电路层和下电路层的正负写线路之间产生更强的容性耦合,并使得电场分布均匀,从而降低信号传输损耗,进而降低阻抗、增大频率带宽。

[0014] 为实现上述目的,本发明提供了一种悬臂件,其包括挠性件,所述挠性件具有前部和与所述前部相对的尾部;以及多个柔性电路,所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部。其中,所述柔性电路具有多层结构,所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层,所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路,所述上电路层的每一正写线路正对所述下电路层的每一负写线路。

[0015] 作为一个优选实施例,所述下电路层包括第一下方正写线路以及第一下方负写线路,所述第一下方负写线形成于所述第一下方正写线路之侧旁,所述上电路层包括第一上方负写线路以及第一上方正写线路,所述第一上方正写线路形成于所述第一上方负写线路之侧旁,所述第一下方正写线路正对所述第一上方负写线路,所述第一下方负写线路正对所述第一上方正写线路。

[0016] 作为另一个优选实施例,所述下电路层还包括形成于所述第一下方负写线路之侧旁的第二下方正写线路,所述上电路层还包括形成于所述第一上方正写线路之侧旁的第二上方负写线路,所述第二下方正写线路正对所述第二上方负写线路。

[0017] 较佳地,所述绝缘层的厚度范围是 $10 \mu m$ 至 $20 \mu m$ 。

[0018] 较佳地,所述挠性件具有层状结构,所述层状结构包括衬底层以及形成于所述衬底层之上的介质层。

- [0019] 较佳地,所述介质层的厚度范围是 10 μm 至 20 μm 。
- [0020] 较佳地,所述柔性电路的多层结构形成于所述介质层之上。
- [0021] 较佳地,所述上电路层还包括至少一正读线路以及至少一负读线路,所述正读线路和所述负读线路形成于所述正写线路和所述负写线路之侧旁。
- [0022] 较佳地,所述正写线路和所述负写线路的宽度范围是 20 μm 至 100 μm 。
- [0023] 较佳地,在同一电路层中,所述正写线路和所述负写线路之间的间距范围是 10 μm 至 20 μm 。
- [0024] 本发明提供一种磁头折片组合,其包括磁头以及用于支撑所述磁头的悬臂件。所述悬臂件包括:挠性件,所述挠性件具有前部和与所述前部相对的尾部;以及多个柔性电路,所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部。其中,所述柔性电路具有多层结构,所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层,所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路,所述上电路层的每一正写线路正对所述下电路层的每一负写线路。
- [0025] 本发明还提供一种磁盘驱动单元,其包括具有磁头及支撑所述磁头的悬臂件的磁头折片组合,与所述磁头折片组合连接的驱动臂,一系列磁盘,以及用于旋转所述磁盘的主轴马达。其中,所述悬臂件包括:挠性件,所述挠性件具有前部和与所述前部相对的尾部;以及多个柔性电路,所述柔性电路形成于所述挠性件之上并从所述前部延伸至所述尾部。其中,所述柔性电路具有多层结构,所述多层结构包括下电路层、上电路层以及层夹于所述下电路层和上电路层之间的绝缘层,所述下电路层和上电路层均包括交错排列的至少一正写线路和至少一负写线路,所述上电路层的每一正写线路正对所述下电路层的每一负写线路。
- [0026] 与现有技术相比,本发明上下两电路层的写线路,以极性交错的方式排列,即,上电路层的每一正写线路正对着下电路层的每一负写线路,因此,容性耦合不但能在同一电路层上的正、负写线路之间发生,而且能在上下两电路层的正、负写线路之间发生。因此,由于增强的容性耦合作用,使得电流的集中性降低,电场分布更加均匀。同时,降低信号传输损耗,从而降低阻抗,最终提高频率带宽。
- [0027] 通过以下的描述并结合附图,本发明将变得更加清晰,这些附图用于解释本发明的实施例。

附图说明

- [0028] 图 1a 为传统的磁盘驱动单元的立体图。
- [0029] 图 1b 为传统的 HGA 的立体图。
- [0030] 图 1c 为图 1b 中 HGA 的立体分解图。
- [0031] 图 1d 为图 1c 中悬臂件的挠性件的顶视图。
- [0032] 图 1e 为图 1d 中虚线所示的挠性件的前部的放大图。
- [0033] 图 1f 为挠性件沿图 1d 中 A-A 剖线所得的剖视图。
- [0034] 图 2 为本发明悬臂件的一个实施例的立体分解图。
- [0035] 图 3 为图 2 中悬臂件的挠性件的顶视图。
- [0036] 图 4 为本发明挠性件沿图 3 中 B-B 剖线所得的剖视图。

- [0037] 图 5 展示了挠性件前部的柔性电路的详细结构。
- [0038] 图 6 展示了挠性件尾部的柔性电路的详细结构。
- [0039] 图 7 展示了本发明具有多层结构的柔性电路的另一实施例。
- [0040] 图 8 展示了写线路之间的容性耦合的情况。
- [0041] 图 9 为一表格，其展示了依照本发明两个实施例所得的两组实验数据。
- [0042] 图 10 为本发明 HGA 的一个实施例的立体图。
- [0043] 图 11 为本发明磁盘驱动单元的一个实施例的立体图。

具体实施方式

[0044] 下面将参考附图阐述本发明几个不同的最佳实施例，其中不同图中相同的标号代表相同的部件。如上所述，本发明的实质在于一种磁盘驱动单元中的悬臂件，其包括上电路层和下电路层，其均包括交错排列的至少一正写线路和至少一负写线路，所述上电路层的每一正写线路正对所述下电路层的每一负写线路。本发明可在上电路层和下电路层的正负写线路之间产生更强的容性耦合，并使得电场分布均匀，从而降低信号传输损耗，进而降低阻抗、增大频率带宽。

[0045] 图 2 展示了本发明悬臂件的一个实施例。如图 2 所示，悬臂件 290 包括负载杆 206、基板 208、绞接件 207 以及挠性件 205，以上元件均装配在一起。

[0046] 参考图 2，负载杆 206 把负载力传到挠性件 205 以及安装于挠性件 205 上的磁头上。负载杆 206 可由任何具有适当刚性的材质制成，比如不锈钢，以使它有足够的刚度传递负载力。负载杆 206 通过绞接件 207 与基板 208 连接。设置于负载杆 204 上的定位孔 212' 用于使负载杆 206 和挠性件 205 对齐。一凸点 211' 形成于负载杆 206 上以在磁头中心对应的位置处支撑挠性件 205。通过此凸点 211' 与挠性件 205 的配合，负载力得以均匀地传递到磁头上。

[0047] 基板 208 用于增加整个悬臂件 290 的刚度，它可以由刚性材质比如不锈钢制成。基板 208 一端形成一安装孔 213，通过该安装孔 213 将悬臂件 290 安装到磁盘驱动单元 100 的驱动臂。

[0048] 绞接件 207 一端有一安装孔 210，其与基板 208 的安装孔 213 相对应。绞接件 207 局部安装到基板 208 上，并使安装孔 210、213 彼此对齐。绞接件 207 和基板 208 可以通过激光焊接一起，焊接点分布于绞接件 207 的细点 209 处。另外，两个枢接支杆 216 从绞接件 207 的两侧延伸而出，以将绞接件 207 部分安装在负载杆 206 上。

[0049] 如图 2 及图 3 所示，挠性件 205 穿过绞接件 207 和负载杆 206。该挠性件 205 具有前部 211 及与该前部 211 相对的尾部 212。在挠性件 205 的前部 211 有一悬臂舌片 213 以支撑其上的磁头 203（参考图 10）。多个柔性电路 220 沿挠性件 205 的长度方向而设置在其上。具体地，柔性电路 220 从前部 211 延伸至尾部 212。更具体地，柔性电路 220 在挠性件 205 前部 211 的位置处均设有若干触点（图中未标示），以在悬臂舌片 213 上与磁头 203 耦接。而在尾部 212 的位置处同样设有若干触点（图中未标示），以将柔性电路 220 连接至一柔性印刷电缆上（图未示）。

[0050] 图 4 展示了挠性件 205 和柔性电路 220 的详细结构。如图所示，该挠性件 205 具有一层状结构，其包括由低传导薄片制成的衬底层 251 以及形成在衬底层 251 之上的介质

层 252。该低传导薄片,可以是柔性的不锈钢 (SST) 薄片。具体地,该衬底层 251 的厚度在 10 μm 至 20 μm ,较佳地,为 15 μm 。在本发明中,介质层 252 由挠性介质树脂,如聚酰亚胺制成,其厚度为 10 μm 至 20 μm 。在该介质层 252 上形成有柔性电路 220。较佳地,一覆盖层 254 覆盖在柔性层 220 上,以防止其受到外力等,该覆盖层 254 的厚度为 5 μm 。

[0051] 更具体地,忠于本发明的构思,该柔性电路 220 具有多层结构其包括下电路层 221 和形成在下电路层 221 上的上电路层 223。较佳地,该多层结构还包括一层压于下电路层 221 和上电路层 223 之间的绝缘层 222。该下电路层 221 和上电路层 223 均包括交错排列的至少一正写线路和至少一负写线路,且上电路层 223 的每一正写线路正对着下电路层 221 的每一负写线路。较佳地,上电路层 223 的每一负写线路正对着下电路层 221 的每一正写线路。

[0052] 由于写线路设置多层结构,而上下两电路层的写线路,以极性交错的方式排列,即,上电路层 223 的每一正写线路正对着下电路层 221 的每一负写线路,因此,容性耦合不但能在同一电路层 221 或 223 上的正、负写线路之间发生,而且能在上下两电路层 223、221 的正、负写线路之间发生。因此,由于增强的耦合作用,使得电流的集中性降低,电场分布更加均匀。同时,降低信号传输损耗,从而降低阻抗,最终提高频率带宽。

[0053] 请再次参考图 4,其展示了本发明的较佳实施例。具体地,该下电路层 221 包括第一下方正写线路 2214 以及第一下方负写线路 2215,该第一下方写线路 2215 形成于该第一下方正写线路 2214 之侧旁。该上电路层 223 包括第一上方负写线路 2236 以及第一上方正写线路 2237,该第一上方正写线路 2237 形成于第一上方负写线路 2236 之侧旁。该第一下方正写线路 2214 正对第一上方负写线路 2236,该第一下方负写线路 2215 正对所述第一上方正写线路 2237。

[0054] 具体地,该下方正、负写线路 2214、2215 和上方正、负写线路 2237、2236 具有相同的宽度,其均在 20 μm 至 100 μm 之间,较佳为 50 μm 。其中上方正、负写线路 2214、2215 之间的间距,或上方正、负写线路 2237、2236 之间的间距在 10 μm 至 20 μm 之间,较佳为 10 μm 。该下电路层 221 和上电路层 223 的厚度在 10 μm 至 20 μm 之间,较佳为 12 μm 。而绝缘层 222 的厚度在 10 μm 至 20 μm 之间。

[0055] 另外,该上电路层 223 还包括至少一正读线路 2231 以及至少一负读线路 2232,该正读线路 2231 和负读线路 2232 形成于正写线路和负写线路之侧旁。具体地,该正读线路 2231 和负读线路 2232 的宽度范围是 20 μm 至 100 μm ,而它们的间距范围是 10 μm 至 20 μm 。较佳地,25 μm 的宽度和 20 μm 的间距为佳。

[0056] 可选地,一功能性线路 2233 可形成在绝缘层 222 之上,同时构成上电路层 223。而一对热线路(图未示)同样可设置在该绝缘层 222 上。

[0057] 需要注意的是,该柔性电路 220 在挠性件 205 的前部 211 和尾部 212(即挠性件 205 的两端)没有设置上述提到的多层结构。请参考图 5-6,其分别展示了前部 211 和尾部 212 的柔性电路 220 的结构。如图 5 所示,其具有多个触点 2111 与柔性电路 220 相连接。柔性电路 220 的写线路有两条,即,一条起始的正写线路和一条起始的负写线路。接着,一分叉部 261 形成在起始的正、负写线路上,其目的在于将起始的正写线路分叉成两条或多条正写线路,以及将起始的负写线路分叉成两条或多条负写线路。忠于本发明的构思,该柔性电路 220 设有一多层次结构,即上面提及的上电路层 223 和下电路层 221。该上电路层 223

和下电路层 221 均包括交错排列的至少一正写线路和至少一负写线路，且上电路层 223 的每一正写线路正对着下电路层 221 的每一负写线路。较佳地，上电路层 223 的每一负写线路正对着下电路层 221 的每一正写线路。

[0058] 如图 6 所示，该柔性电路 220 在挠性件 205 的尾部 212 上设置有一汇合部 262，其目的在于将分开的正写线路汇合成一条终结的正写线路，同样地，将分开的负写线路汇合成一条终结的负写线路。在挠性件 205 的终端设置有若干触点 2121，用以与柔性电路 220 连接。由于柔性电路 220 的分叉或汇合的方法属于传统的技术手法，因此在此省略其详细描述。

[0059] 图 7 展示了本发明具有多层结构的柔性电路的另一优选实施例。该多层结构的基本结构和上述的第一实施例的结构大致相同，不同之处在于，多层结构的下电路层 221 还包括形成于第一下方负写线路 2215 之侧旁的第二下方正写线路 2216，而上电路层 223 还包括形成于第一上方正写线路 2237 之侧旁的第二上方负写线路 2238，该第二下方正写线路 2216 正对该上方负写线路 2238。

[0060] 基于此种设置，容性耦合会在同一电路层或不同电路层的具有相反极性的写线路之间产生。图 8 展示了写线路之间的容性耦合。上层表示上电路层 223，下层表示下电路层 221，而灰色的块状体表示正写线路，白色的块状体则表示负写线。带两个方向的箭头 239 指向产生容性耦合的两个目标体。由此可见，由于上下电路层也会发生容性耦合，因此相较于现有技术而言，本发明的容性耦合作用明显增强。因此，产生的电流的集中性降低，电场分布更加均匀。同时，降低信号传输损耗，从而降低阻抗，最终提高频率带宽。

[0061] 图 9 为一表格，其展示了依照本发明两个实施例所得的两组实验数据。可见，在 15 μm 厚的绝缘层、15 μm 厚的介质层和其他参数的材料（如表格 9a 所示）的状态下，可获得 6GHz@-3dB 的带宽和 100hm 的阻抗。较佳地，在另一组数据（如表格 9b 所示）下，可获得 6GHz@-3dB 的带宽和 100hm 的阻抗，其可满足实际需求。

[0062] 现请参考图 10，本发明 HGA200 的一个实施例包括悬臂件 290 及由该悬臂件 290 承载的磁头 203。该悬臂件 290 包括负载杆 206、基板 208、绞接件 207 及挠性件 205，上述元件皆装配于一起。该绞接件 207 具有安装孔 210 以将绞接件 207 与基板 208 安装。而磁头 203 则由挠性件 205 承载。为众所知，磁头 203 上设有与写元件及读元件（传感器）连接的终结点，这些终结点与写元件及读元件的触点连接。写元件可以是标准感应式磁性写头，而读元件可以是具有高读取灵敏度的 MR 元件、GMR 元件或 TMR 元件。

[0063] 图 11 为本发明硬盘驱动单元的一个实施例。该磁盘驱动单元 300 包括 HGA

[0064] 200、与该 HGA 200 相连的驱动臂 304、一系列可旋转磁盘 301、以及使磁盘 301 旋转的主轴马达 301，以上元件均装配在外壳 309 内。如上所述，该 HGA 200 包括具有挠性件 205 的悬臂件 290 及磁头 203。如上所述，悬臂件 290 具有上述的相同特征，并能获得相同的效果。由于磁盘驱动单元的结构和组装过程为本领域一般技术人员所熟知，所以在此省略关于其结构和组装的详细描述。

[0065] 以上所揭露的仅为本发明的较佳实施例而已，当然不能以此来限定本发明之权利范围，因此依本发明申请专利范围所作的等同变化，仍属本发明所涵盖的范围。

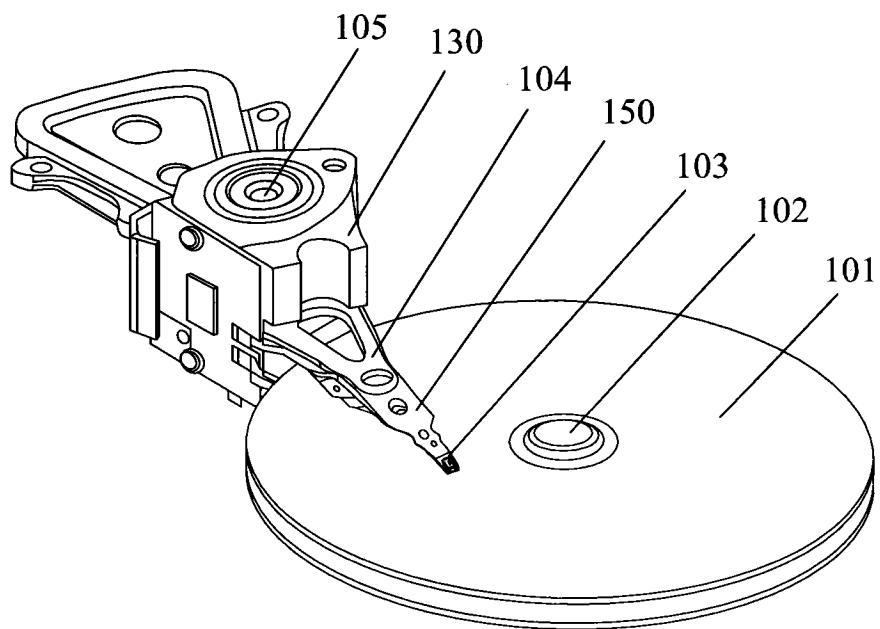
100

图 1a

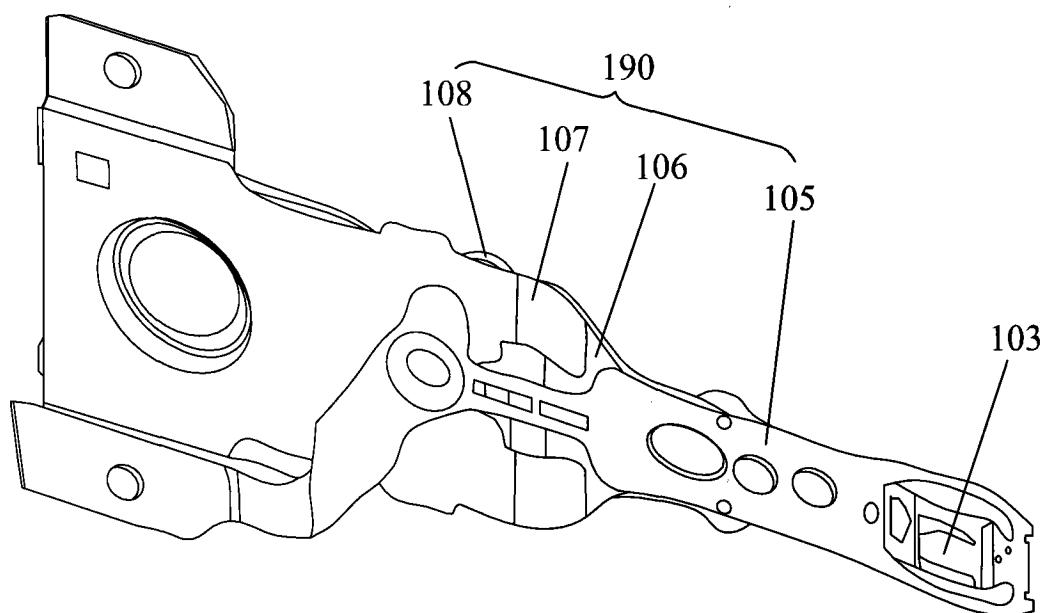
150

图 1b

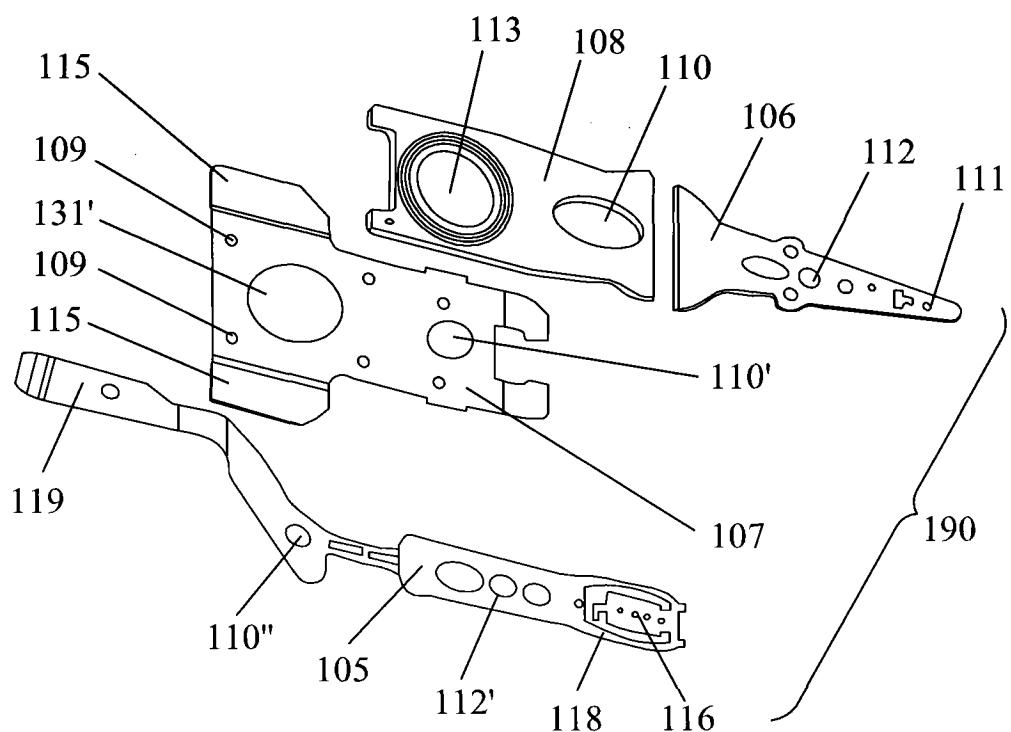


图 1c

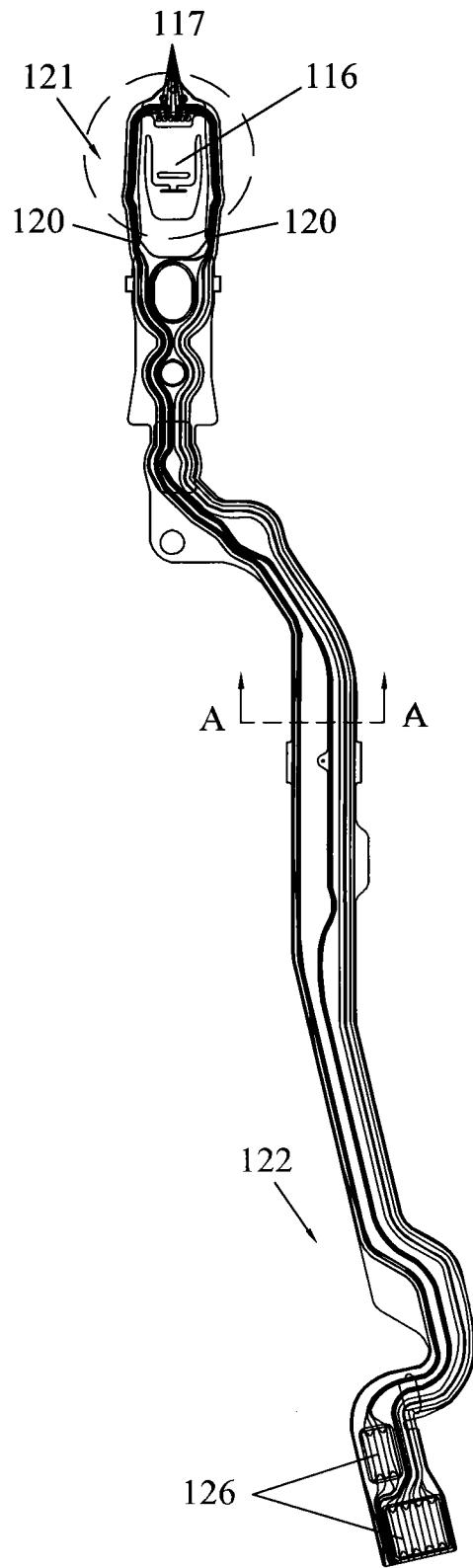
105

图 1d

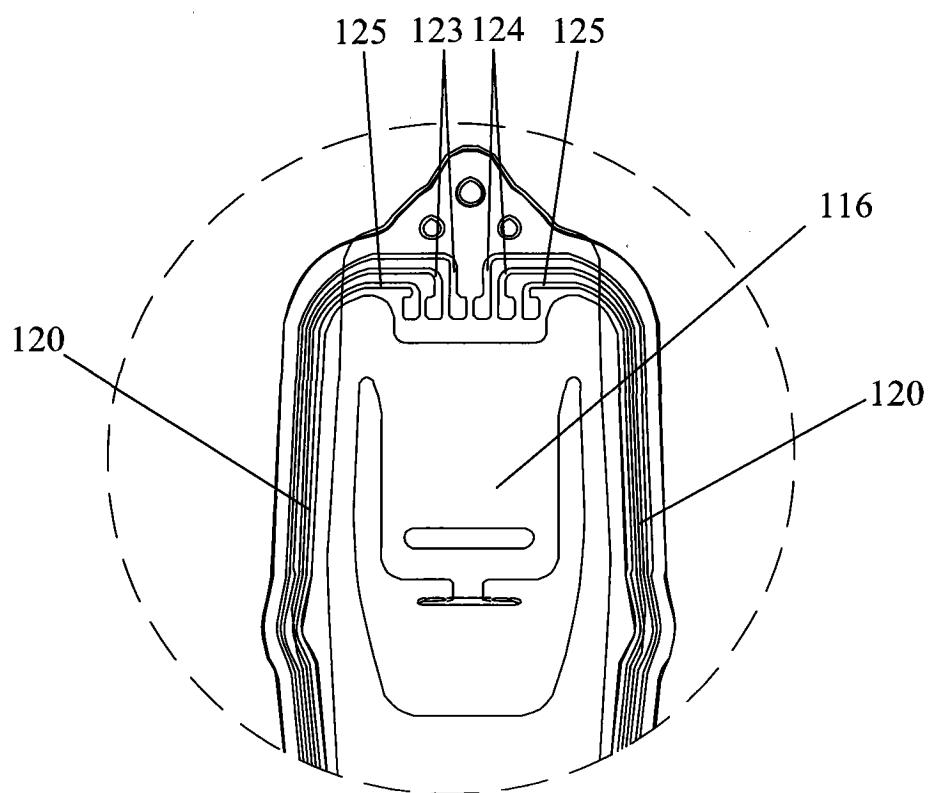


图 1e

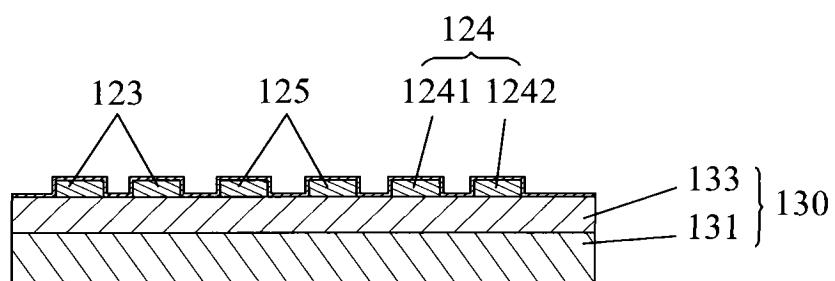


图 1f

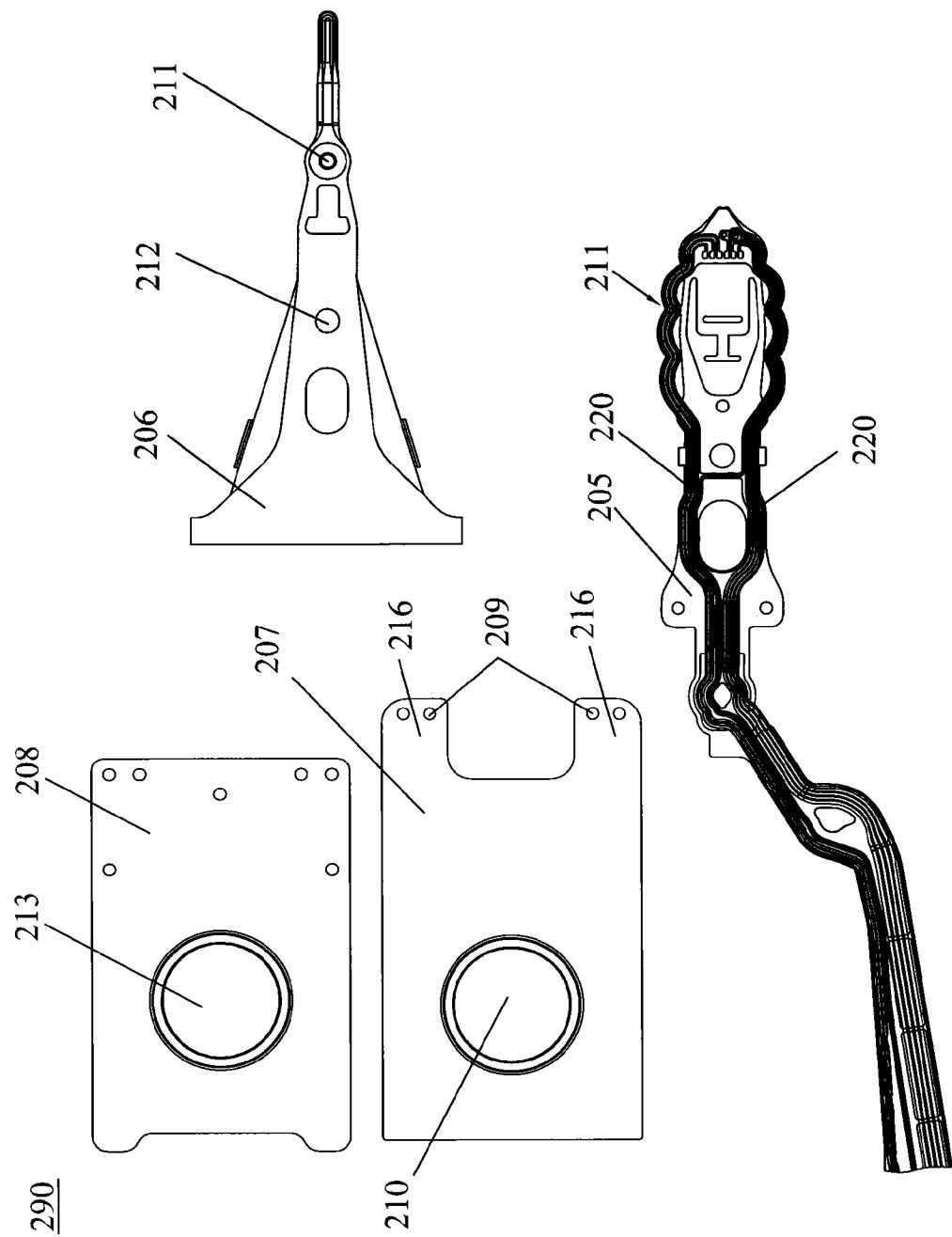


图 2

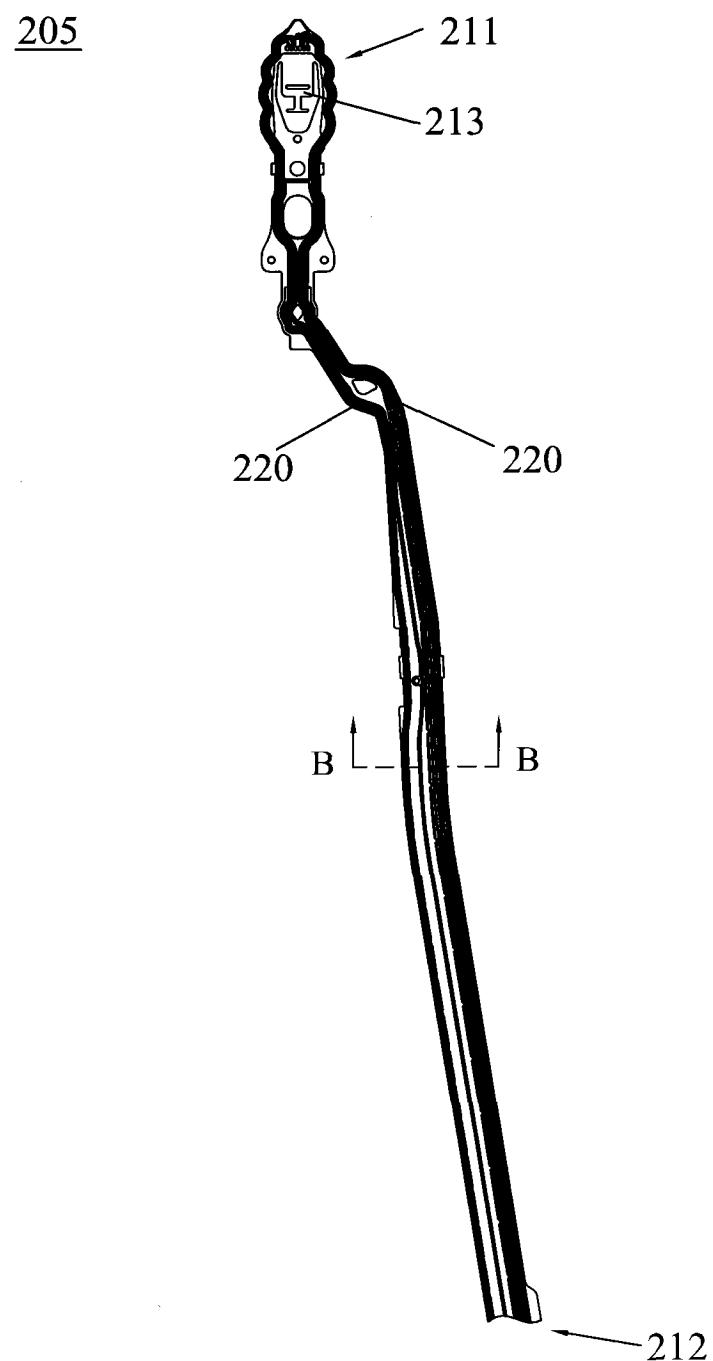


图 3

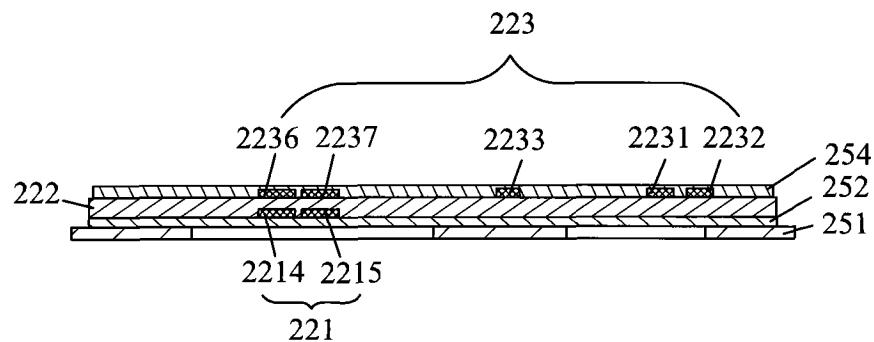


图 4

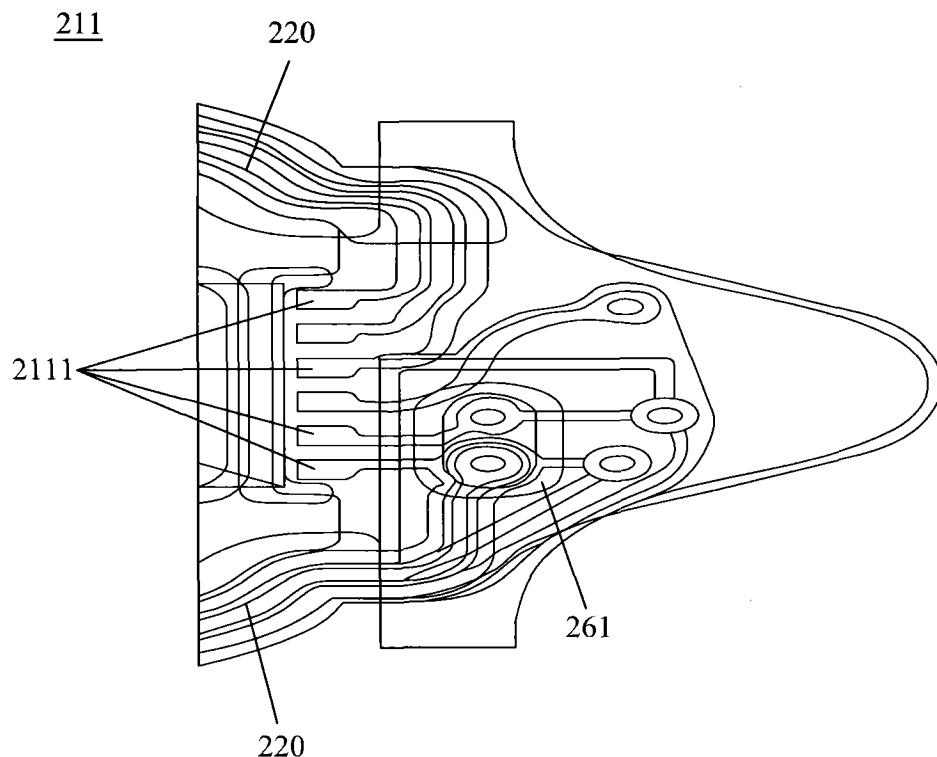


图 5

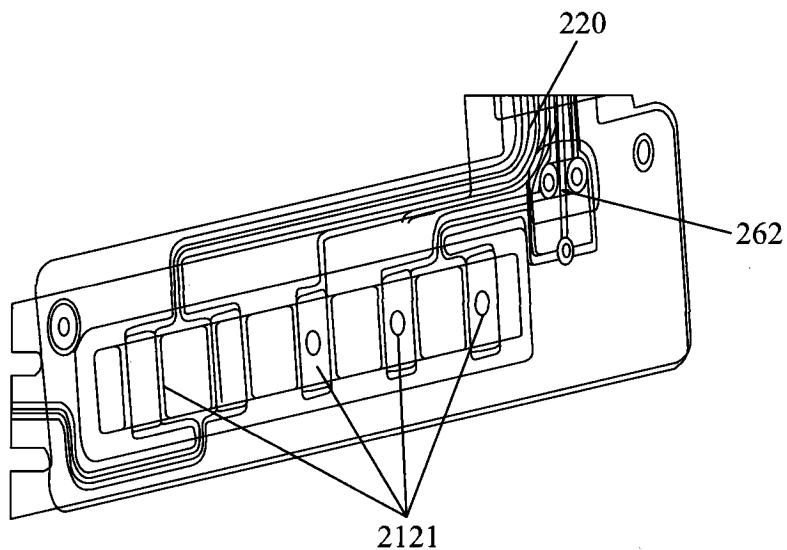
212

图 6

223

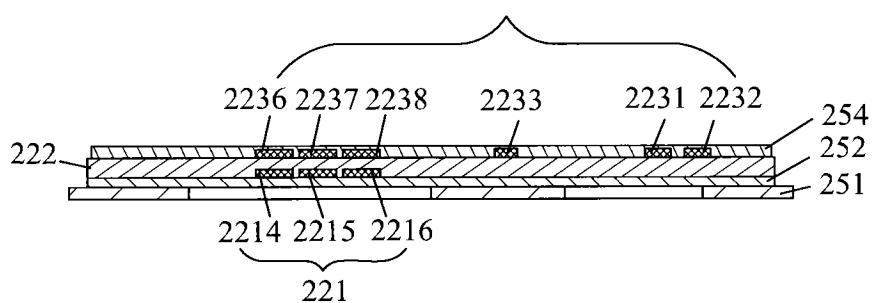


图 7

239

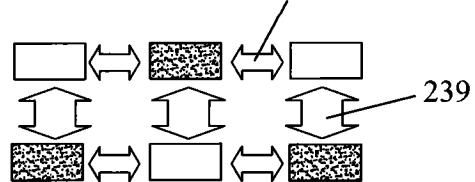


图 8

带宽约6GHz@-3dB, 阻抗约10 Ohm (μ m)								
介质层厚度	绝缘层厚度	SST厚度	写线路			读线路		
			宽度	厚度	间距宽度	宽度	厚度	间距宽度
15	15	15	50	12	10	25	12	20

(a)

带宽约8GHz@-3dB, 阻抗约12 Ohm (μ m)								
介质层厚度	绝缘层厚度	SST厚度	写线路			读线路		
			宽度	厚度	间距宽度	宽度	厚度	间距宽度
20	20	15	50	12	10	25	12	20

(b)

图 9

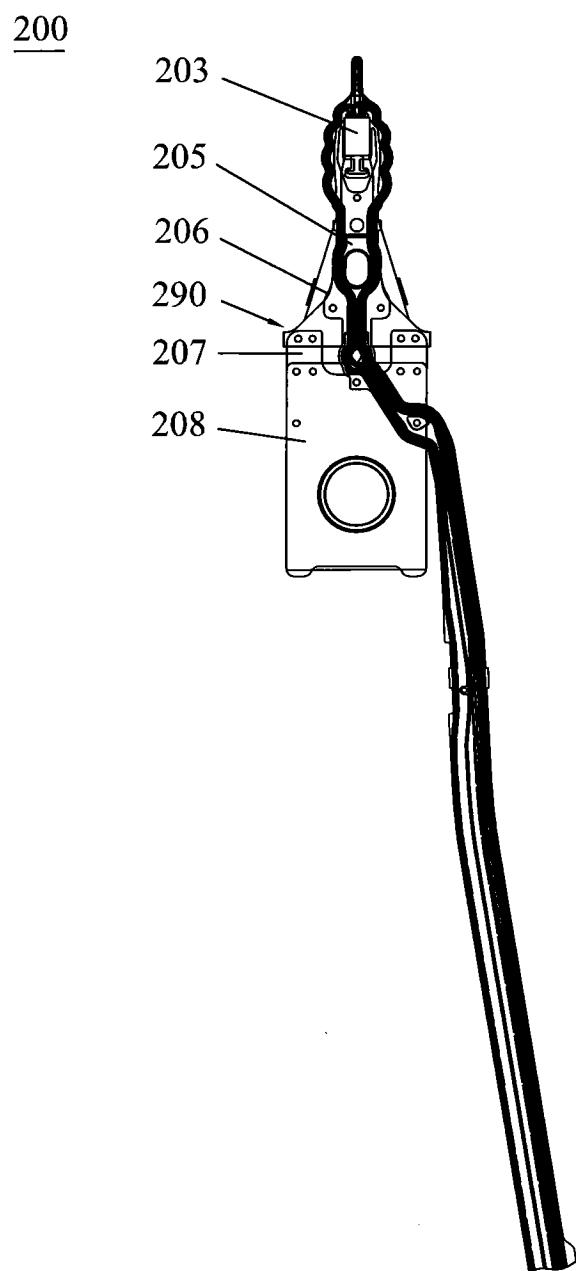


图 10

300

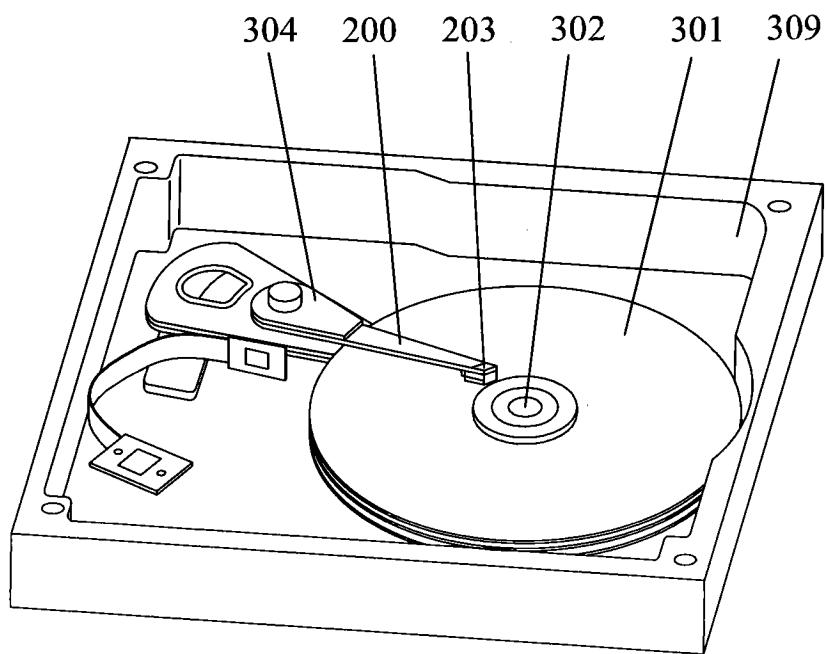


图 11