(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年7月26日(26.07.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/135163 A1

(51) 国際特許分類:
H01L 21/02 (2006.01) *H03H 9/25* (2006.01)
H01L 27/12 (2006.01)

(21) 国際出願番号： PCT/JP2017/043767

(22) 国際出願日： 2017年12月6日(06.12.2017)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2017-006351 2017年1月18日(18.01.2017) JP

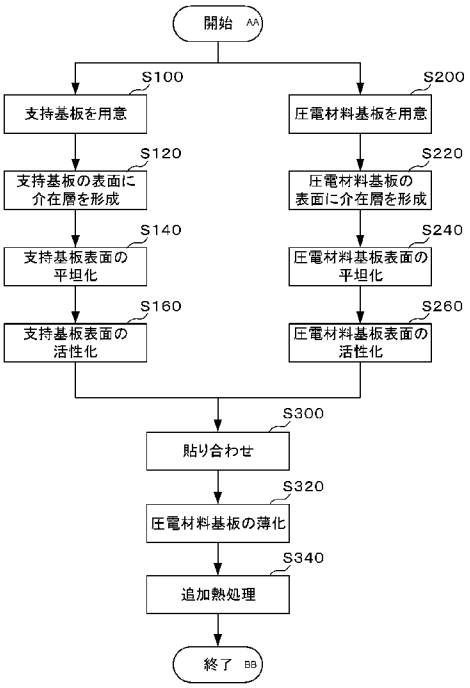
(71) 出願人: 信越化学工業株式会社(**SHIN-ETSU CHEMICAL CO., LTD.**) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目６番１号 Tokyo (JP).

(72) 発明者: 秋山 昌次(**AKIYAMA Shoji**); 〒3790195 群馬県安中市磯部二丁目１３番１号 信越化学工業株式会社 精密機能材料研究所内 Gunma (JP). 白井 省三(**SHIRAI Shozo**); 〒3790195 群馬県安中市磯部二丁目１３番１号 信越化学工業株式会社 精密機能材料研究所内 Gunma (JP). 丹野 雅行(**TANNO Masayuki**); 〒3790195 群馬県安中市磯部二丁目１３番１号 信越化学工業株式会社 精密機能材料研究所内 Gunma (JP).

(74) 代理人: 折坂 茂樹 (**ORISAKA Shigeki**); 〒1800003 東京都武蔵野市吉祥寺南町１－８－８－２０２ Tokyo (JP).

(54) **Title:** COMPOSITE SUBSTRATE AND METHOD FOR MANUFACTURING COMPOSITE SUBSTRATE

(54) 発明の名称： 複合基板および複合基板の製造方法



S100 Prepare support substrate
S120 Form interposition layer on surface of support substrate
S140 Planarize surface of support substrate
S160 Activate surface of support substrate
S200 Prepare piezoelectric material substrate
S220 Form interposition layer on surface of piezoelectric material substrate
S240 Planarize surface of piezoelectric material substrate
S260 Activate surface of piezoelectric material substrate
S300 Sticking
S320 Thinning of piezoelectric material substrate
S340 Carry out additional heating process
AA Start
BB End

(57) **Abstract:** Provided are a composite substrate capable of maintaining high resistance after being processed at 300°C, and a method for manufacturing the composite substrate. This composite substrate is characterized by being manufactured by sticking, to a piezoelectric material substrate, a silicon (Si) wafer having an interstitial oxygen concentration of 2-10 ppma as a support substrate, and thinning the piezoelectric material substrate after sticking. The piezoelectric material substrate is particularly preferably a lithium tantalate wafer (LT) substrate or a lithium niobate (LN) substrate.

WO 2018/135163 A1

［続葉有］

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：３００℃のプロセス後に高抵抗を保つことができる複合基板および複合基板の製造方法を提供すること。本発明に係る複合基板は、圧電材料基板に、格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを支持基板として貼り合わせ、貼り合わせ後に圧電材料基板を薄化することにより作製されることを特徴とする。圧電材料基板は、タンタル酸リチウムウェーハ（ＬＴ）基板又はニオブ酸リチウム（ＬＮ）基板とすることが特に好ましい。

明　細　書

発明の名称 ： 複合基板および複合基板の製造方法

技術分野

[0001] 本発明は、表面弾性波（ＳＡＷ）デバイス等に用いられる複合基板および複合基板の製造方法に関する。

背景技術

[0002] 近年、スマートフォンに代表される移動体通信の市場において、通信量が急激に増大している。これに対応するため、必要なバンド数を増やすとともに、必然的に各種部品の小型化、高性能化が重要になってきている。

[0003] 一般的な圧電材料であるタンタル酸リチウム（Lithium Tantalate：ＬＴと略称されることもあり）やニオブ酸リチウム（Lithium Niobate：ＬＮと略称されることもあり）は、表面弾性波（ＳＡＷ）デバイスの材料として広く用いられている。これらの材料は大きな電気機械結合係数を有し、広帯域化が可能である反面、温度安定性が低く、温度変化によって対応できる周波数がシフトしてしまうという問題点を有する。これはタンタル酸リチウムやニオブ酸リチウムが非常に高い熱膨張係数を有することに起因する。

[0004] この問題を低減するために、タンタル酸リチウムやニオブ酸リチウムに、より小さな熱膨張係数を有する材料、具体的にはサファイアを貼り合わせ、タンタル酸リチウムやニオブ酸リチウムのウェーハを研削などで数μｍ～数十μｍに薄化することで、熱膨張を抑え、温度特性を改善する方法が提案されている（例えば、非特許文献１参照）。図５は、各種材料の熱膨張係数を対比して示すグラフである。この中でシリコンは熱膨張係数も小さく、且つ劈開などもしやすく、熱伝導性も高く、加工性にも優れていることからバランスの取れた優れた選択の様に見受けられる。

[0005] しかしこの方法にも問題がある。シリコン（Ｓｉ）は図５に示した他の材料（石英、サファイアなど）の様に絶縁体ではない。このため、薄化したＬＴ等の圧電材料の支持基板にＳｉを用いるとある程度の誘電損失が発生する

。この誘電損失はＱ値（共振尖鋭度）などの特性を劣化させる。誘電損失を抑えるためにはＳｉ基板の抵抗率を極力高くする必要がある。Ｓｉ基板の抵抗率を高くするには、その製造過程でＳｉ結晶に混入する酸素の量を極力減らすことが重要である。通常のＳｉはＣＺ法（Czochralski法）で製造され、この際、石英坩堝に溶融したＳｉから単結晶インゴットを引き上げる。このとき石英坩堝から酸素が混入することを完全に防ぐことは困難である。

[0006] このことから、高抵抗Ｓｉを製造するには、成長に石英坩堝を用いないＦＺ法（Floating Zone法）が望ましいように思われる。しかしＦＺ法には、大口径化が難しい（最大でも１５０ｍｍΦ）、通常のＣＺ法と比較して生産性が低い、といった問題点がある。また、製造工程の生産性だけでなく、材料に不純物の少ないポリシリコンを厳選しなければならないという供給の問題点も、ＦＺ法の総合的な生産性に大きく影響を及ぼす。

[0007] 生産性の問題を解決するために幾つかの方法が提案されている（例えば、特許文献１参照）。特許文献１で開示されているのは、低生産性の要因であるＦＺ法を用いず、ＣＺ法を用いる方法である。すなわち、磁場を印加することで（Magnetic Field Applied CZ：ＭＣＺ法）単結晶シリコンインゴットを成長する際にメルトの対流を抑制し、石英坩堝からの酸素の混入を極力防ぎ、且つ、混入した溶存した酸素を特殊な熱処理で析出させることで高抵抗を実現するというものである。ただし、酸素析出を促すための特殊熱処理が必要となるため、ＦＺ法ほどではないが、やはり生産性を根本的に向上させることは困難である。

[0008] また、室温での抵抗率に加えて、通常の半導体のＣＭＯＳ工程（最大１０５０℃程度）を経てもなお高抵抗を保っている必要があることが高抵抗ウェーハの製造が困難なもうひとつの理由である。特に溶存酸素がドナー化（サーマルドナー化）し抵抗率を下げると言われている温度域（４００℃～６００℃）は特に抵抗率の低下を引き押す可能性のある危険な温度域と言える。このため、ＣＭＯＳ工程後に高抵抗を保つウェーハを製造することは容易ではない。

[0009] また、抵抗率の問題よりもさらに深刻且つ根本的な問題が存在する。それはＳｉそのものの機械的強度（あるいは熱耐性）の問題である。ＬＴ／Ｓｉ貼り合わせウェーハはＬＴとＳｉの膨張係数差が極めて大きいため、貼り合わせ後に低温の熱処理（例えば３００℃）を施すとＳｉ基板にスリップと呼ばれる結晶のズレを生じたり、基板そのものが割れてしまったりする場合がある。ＬＴ（２０μｍ厚）と高抵抗（＞１０００Ωｃｍ）ＦＺウェーハ（酸素濃度は１ｐｐｍａ未満）を貼り合わせたウェーハに３００℃の熱処理を加えた後に生じたスリップの光学顕微鏡写真を図６及び図７に示す。これらの写真はスリップ発生後にＬＴが剥がれた箇所を観察したものであり、図６は基板の外周付近、図７は基板の外周より５ｍｍ付近の写真である。スリップが生じると、その周辺のＬＴが剥がれ、基板が破損することもある。これは低酸素濃度ウェーハを使うがゆえの大きな問題と考えられる。

[0010] スリップの発生に関し重要な点として、用いるＳｉウェーハに溶存する酸素濃度が高くなることで降伏応力が増大し、Ｓｉ結晶に「粘り」が生じ（例えば、非特許文献２参照）、スリップ（転位）が発生し難くなることが明らかになっている。

[0011] つまり、誘電損失を抑制するために抵抗率を高めるには溶存酸素を少なくする必要がある一方で、機械的強度の問題を抑制するには溶存酸素を増やす必要がある。

[0012] なお、本明細書において、溶存酸素の測定方法は赤外を用いた格子間酸素の原子濃度の標準測定法であるＪＥＩＤＡ－６１－２０００に準拠した。この方法は格子間酸素に特有の吸収ピークである１１０６ｃｍ$^{-1}$を測定するものである。測定装置は日本電子（株）製のＪＩＲ－６５００フーリエ変換赤外分光器（ＦＴ－ＩＲ）を用いた。ここで得られた吸収係数αに係数６．２８を掛けたものが格子間酸素濃度（ｐｐｍａ）となる。本明細書では、この方法で得た格子間酸素濃度を単に「酸素濃度」を記す。

先行技術文献

特許文献

[0013] 特許文献1：米国特許第６５４４６５６号明細書

非特許文献

[0014] 非特許文献1：電波新聞ハイテクノロジー，２０１２年１１月８日，「スマートフォンのＲＦフロントエンドに用いられるＳＡＷ－Ｄｕｐｌｅｘｅｒの温度補償技術」

非特許文献2：ＵＣＳ半導体基盤技術研究会編、「シリコンの科学」リアライズ理工センター、1996年6月28日、p.576-582

発明の概要

発明が解決しようとする課題

[0015] 本発明の目的は、３００℃のプロセス後に高抵抗を保つことができる複合基板および複合基板の製造方法を提供することである。

課題を解決するための手段

[0016] 本発明は、Ｓｉを支持基板とした場合に生じる誘電損失と機械的強度の問題を同時に解決するために、本発明者らはＬＴ／Ｓｉ貼り合わせ基板を含むＬＴ－ＳＡＷデバイスの製造プロセスに着目した。ＬＴ、ＬＴ／ＳｉなどのＳＡＷデバイスでは、半導体ＣＭＯＳプロセスの様に高温プロセス（ゲート酸化など）が不要で、最高温度は最大３００℃程度である。この温度まで高抵抗を保っていれば特性上問題は生じない。よって、最大３００℃程度まで高抵抗を保つことのできるＳｉ基板を支持基板として使用すればよい、という発想に辿り着いた。この観点から、酸素濃度が多少高くとも本目的には合致すると言える。すなわち、ＬＴ－ＳＡＷデバイスへの適用においては、３００℃のプロセス後に高抵抗を保つことができるか否かが採用可否の非常に重要な判断基準となる。

[0017] 上記課題を解決するために、本発明に係る複合基板は、圧電材料基板に、格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを支持基板として貼り合わせ、貼り合わせ後に前記圧電材料基板を薄化することにより作製されることを特徴とする。

[0018] 本発明では、前記圧電材料基板は、タンタル酸リチウムウェーハ（ＬＴ）基板又はニオブ酸リチウム（ＬＮ）基板とするとよい。また、シリコンウェーハは、ＦＺ法、ＭＣＺ法、及びＣＺ法の何れかにより製造された結晶から切り出されたものを用いるとよい。

[0019] 本発明では、複合基板は、前記圧電材料基板と前記シリコンウェーハとの間に介在層を有するとよい。介在層は、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、及びアモルファスシリコンのいずれかを含むとよい。また、前記介在層は熱酸化シリカであってもよい。また、前記介在層は、化学気相成長（ＣＶＤ）又は物理気相成長（ＰＶＤ）で形成されてもよいし、シリコーン系のオイルを塗布することで形成されてもよい。シリコーン系のオイルを塗布することで介在層を形成する場合、当該オイルはパーヒドロポリシラザン又はメチルトリメトキシシランを含有するとよい。このような介在層を設けることで、接合強度を高めるとともに、剥離を抑制することができる。

[0020] 本発明では、前記圧電材料基板及び前記シリコンウェーハの片方もしくは双方に対し、貼り合わせの前に表面活性化処理を施すとよい。この場合、前記表面活性化処理は、真空イオンビーム又はプラズマ活性化法を用いて行われるとよい。これらの表面活性化処理により、接合強度を高めることができる。

[0021] また、上記課題を解決するために、本発明に係る複合基板の製造方法は、圧電材料基板を用意する工程と、支持基板として格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを用意する工程と、前記圧電材料基板と前記シリコンウェーハとを貼り合わせる工程と、前記貼り合わせる工程の後で、前記圧電材料基板を薄化する工程とを含む。

[0022] 本発明では、前記圧電材料基板は、タンタル酸リチウムウェーハ（ＬＴ）基板又はニオブ酸リチウム（ＬＮ）基板とするとよい。また、シリコンウェーハは、ＦＺ法、ＭＣＺ法、及びＣＺ法の何れかにより製造された結晶から切り出されたものを用いるとよい。

[0023] 本発明では、前記貼り合わせる工程の前に、前記圧電材料基板及び前記シリコンウェーハの何れか又は両方の表面、介在層を設ける工程をさらに有するとよい。前記介在層は、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、及びアモルファスシリコンのいずれかを含むとよい。また、介在層を設ける工程において、前記シリコンウェーハを熱酸化するとよい。また、前記介在層を設ける工程において、前記介在層を化学気相成長（ＣＶＤ）又は物理気相成長（ＰＶＤ）で形成してもよい。また、前記介在層を設ける工程において、シリコーン系のオイルを塗布することにより前記介在層を形成してもよい。この場合、前記シリコーン系のオイルは、パーヒドロポリシラザン又はメチルトリメトキシシランを含有するとよい。

[0024] 本発明では、前記貼り合わせる工程の前に、前記圧電材料基板及び前記シリコンウェーハの片方もしくは双方に対し、表面活性化処理を施す工程をさらに備えるとよい。前記表面活性化処理は、真空イオンビーム又はプラズマ活性化法を用いて行われるとよい。これらの表面活性化処理により、接合強度を高めることができる。

図面の簡単な説明

[0025] [図1]本実施形態に係る複合基板の製造工程のフローチャートである。

[図2]本実施形態に係る複合基板を例示する模式断面図である。

[図3]実施例２の結果を示すグラフである。

[図4]実施例３の結果を示すグラフである。

[図5]各種材料の熱膨張係数を対比して示すグラフである。

[図6]Ｓｉ基板の外周付近における熱処理を加えた後に生じたスリップの光学顕微鏡写真である。

[図7]Ｓｉ基板の外周より５ｍｍ付近における熱処理を加えた後に生じたスリップの光学顕微鏡写真である。

発明を実施するための形態

[0026] 本実施形態の複合基板１は、支持基板１０と圧電材料基板２０についてそ

れぞれ必要に応じて貼り合わせ前の処理を行い、その後両基板を貼り合わせる工程を経て製造される。以下ではその製造方法を、図１に示すフローチャートを参照して説明する。

[0027] 〔支持基板の処理〕

はじめに、支持基板１０を用意する（ステップＳ１００）。支持基板１０としては、格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを用いる。支持基板１０として用いるＳｉウェーハは、ＦＺ法、ＭＣＺ法、もしくはＣＺ法にて製造されたＳｉの単結晶インゴットから切り出される。

[0028] 続いて、必要に応じて、支持基板１０の表面に介在層３１を形成する（ステップＳ１２０）。介在層３１の材質は、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、アモルファスシリコンの何れかを含むとよい。介在層３１は、例えば、Ｓｉウェーハを熱酸化して得られる熱酸化シリカの膜として形成することができる。熱酸化シリカは、高温で成長させるため緻密で不純物が少なく、且つある程度の量のガスを吸収できるという性質がある。介在層３１は、他の方法で形成されてもよい。例えば、介在層３１は、プラズマＣＶＤ等の化学気相成長法（ＣＶＤ）により、介在層として適切な素材を堆積してもよい。また、介在層３１は、物理気相成長法（ＰＶＤ）により、介在層として適切な素材を堆積してもよい。あるいは、介在層３１は、シリコーン系のオイルを塗布することで形成されてもよい。塗布するシリコーン系のオイルは、パーヒドロポリシラザン又はメチルトリメトキシシランを含有するとよい。シリコーン系のオイルは、スピンコートにより塗布するとよい。

[0029] 続いて、必要に応じて、圧電材料基板２０と貼り合わせる表面を平坦化する（ステップＳ１４０）。平坦化の程度としては、表面粗さがＲａ（算術平均粗さ）で０．３ｎｍ以下となるようにすることが好ましい。この平坦化は、化学的機械研磨により行うとよい。支持基板１０上に介在層３１を設けない場合には、支持基板１０自体を平坦化する。また、支持基板１０上に介在

層３１を設ける場合には、介在層３１の表面を平坦化する。介在層３１を設ける場合、複合基板１の特性は、下地となる支持基板１０の初期面粗さには依存しない。例えば、支持基板１０の初期面粗さはＲａで１５０ｎｍ以上であってもよい。

[0030] また、「必要に応じて」と記載したとおり、平坦化の工程を経ずとも十分に平坦な表面が得られる場合には、平坦化の工程を省略してもよい。例えば、表面が鏡面に仕上げられている支持基板１０を用い、熱酸化により介在層３１を形成する場合、介在層３１の表面も下地と同様に鏡面となるので、この平坦化の工程は不要である。

[0031] さらに、貼り合わせ時の接合強度を高めるべく、必要に応じて、貼り合わせる表面（すなわち、介在層３１を設けない場合には支持基板１０の表面、介在層３１を設ける場合には介在層３１の表面）に活性化処理を施す（ステップＳ１６０）。表面活性化処理は、例えば、オゾン水処理、ＵＶオゾン処理、イオンビーム処理、プラズマ処理のいずれかとするとよい。

[0032] 以上で支持基板１０に対する貼り合わせ前の処理が完了する。

[0033] 〔圧電材料基板の処理〕

はじめに、圧電材料基板２０を用意する（ステップＳ２００）。圧電材料基板２０は、タンタル酸リチウム（ＬＴ）やニオブ酸リチウム（ＬＮ）などの圧電材料の基板であり、好ましくは、これらの圧電材料の単結晶基板である。

[0034] 続いて、必要に応じて、圧電材料基板２０の表面に介在層３２形成する（ステップＳ２２０）。介在層３２の材質は、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、アモルファスシリコンの何れかを含むとよい。介在層３２は、下記の方法で形成することができる。すなわち、介在層３２は、プラズマＣＶＤ等の化学気相成長法（ＣＶＤ）により、介在層として適切な素材を堆積してもよい。また、介在層３２は、物理気相成長法（ＰＶＤ）により、介在層として適切な素材を堆積してもよい。あるいは、介在層３２は、シリコーン系のオイルを塗布することで形成され

てもよい。塗布するシリコーン系のオイルは、パーヒドロポリシラザン又はメチルトリメトキシシランを含有するとよい。シリコーン系のオイルは、スピンコートにより塗布するとよい。

[0035] 続いて、必要に応じて、支持基板１０と貼り合わせる表面を平坦化する（ステップＳ２４０）。平坦化の程度としては、表面粗さがＲａ（算術平均粗さ）で０．３ｎｍ以下となるようにすることが好ましい。この平坦化は、化学的機械研磨により行うとよい。圧電材料基板２０上に介在層３２を設けない場合には、圧電材料基板２０自体を平坦化する。また、圧電材料基板２０上に介在層３２を設ける場合には、介在層３２の表面を平坦化する。介在層３２を設ける場合、複合基板１の特性は、下地となる圧電材料基板２０の初期面粗さには依存しない。例えば、圧電材料基板２０の初期面粗さはＲａで１５０ｎｍ以上であってもよい。

[0036] さらに、貼り合わせ時の接合強度を高めるべく、必要に応じて、貼り合わせる表面（すなわち、介在層３２を設けない場合には圧電材料基板２０の表面、介在層３１を設ける場合には介在層３２の表面）に活性化処理を施す（ステップＳ２６０）。表面活性化処理は、例えば、オゾン水処理、ＵＶオゾン処理、イオンビーム処理（例えば真空イオンビーム処理）、プラズマ処理のいずれかとするとよい。

[0037] 以上で圧電材料基板２０に対する貼り合わせ前の処理が完了する。

[0038] 〔貼り合わせとその後の処理〕

上記のように処理した支持基板１０と圧電材料基板２０とを貼り合わせる（ステップＳ３００）。その際、低温に加熱して接合強度を高めるとよい。この低温での加熱温度は例えば１００℃程度とするとよく、加熱時間は２４時間程度とするとよい。

[0039] 続いて、必要に応じて、圧電材料基板２０を研削・研磨して薄化する（ステップＳ３２０）。例えば、圧電材料基板２０の厚さが２０μｍ程度になるまで薄化する。その後さらに必要に応じて追加の熱処理を行い、接合力を強化してもよい（ステップＳ３４０）。

[0040] 以上で説明した製造方法により、圧電材料基板２０と支持基板１０とを張り合わせた複合基板１を製造することができる。図２に本実施形態に係る複合基板１の模式断面図を示す。複合基板１において、支持基板１０に設けた介在層３１及び／又は圧電材料基板２０に設けた介在層３２が、圧電材料基板２０と支持基板１０との間に挟まれた介在層３０となる。

実施例

[0041] 以下、本発明の効果を確認すべく行った実施例を説明する。圧電材料基板として主にタンタル酸リチウム（ＬＴ）ウェーハを用いた実施例を記載するが、ＬＴウェーハに代えてニオブ酸リチウム（ＬＮ）ウェーハを用いても同様の効果が得られる。

[0042] ［実施例１］

１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ、Ｐ型、抵抗率１１００Ωｃｍ前後）を用意し、１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を貼り合わせ行った。用意した１０種類のＳｉウェーハのそれぞれについて、単結晶インゴットの製造方法と酸素濃度を表１に示す。なお、ウェーハの種類は、単結晶インゴットの製造方法と酸素濃度の数値との組み合わせにより表した。例えば、ＦＺ法で製造した１ｐｐｍａのウェーハは「ＦＺ１」と記載した。

[表1]

ウェーハ種類	FZ0	FZ1	FZ2	MCZ2	MCZ5	MCZ10	MCZ12	CZ10	CZ12	CZ15
インゴット製造方法	FZ	FZ	FZ	MCZ	MCZ	MCZ	MCZ	CZ	CZ	CZ
酸素濃度（ppma）	～0	1	2	2	5	10	12	10	12	15

[0043] 貼り合わせるＳｉウェーハ及びＬＴウェーハの表面粗さは、いずれもＲａ（算術平均粗さ）で０．３ｎｍ以下であることを確認した。貼り合わせは真空イオンビームを用いた常温接合法で行った。貼り合わせの後にＬＴウェーハを２０μｍまで研削と研磨で薄化した。このようにして貼り合わせた複合基板のウェーハを３００℃のホットプレートと冷却ステージを１０往復させ

、その後でスリップの発生やウェーハの割れ状況を観察した。その結果を表２に示す。この結果からスリップの発生やウェーハ割れは、Ｓｉウェーハの酸素濃度が２ｐｐｍａ以上であれば防ぐことが可能であることが判明した。なお、同様の実験を、ＬＴに代えてＬＮを用いた場合も同様の結果となった。

[表2]

ウェーハ種類	FZ0	FZ1	FZ2	MCZ2	MCZ5	MCZ10	MCZ12	CZ10	CZ12	CZ15
スリップ発生	2回目	6回目	無し	無し	無し	無し	無し	無し	無し	無し
ウェーハ割れ	6回目	9回目	無し	無し	無し	無し	無し	無し	無し	無し

[0044] ［実施例２］

実施例１と同様の１０種類のＳｉウェーハを用意し、２５０℃、３００℃、３５０℃、４００℃、４５０℃、５００℃の熱処理を窒素雰囲気で１時間行った。熱処理の前後で抵抗率の測定を行った結果を表３及び図３に示す。この結果、Ｓｉウェーハの酸素濃度が１０ｐｐｍａ以下であれば、Ｓｉ単結晶インゴットの製造方法によらず、ＬＴデバイス製造プロセスの最高温度と考えられる３５０℃までの熱処理を行っても抵抗率の変化はほとんど無いことが判明した。

[表3]

ウェーハ種類	FZ0	FZ1	FZ2	MCZ2	MCZ5	MCZ10	MCZ12	CZ10	CZ12	CZ15
熱処理無し	1100	1080	1110	1050	1080	1030	1010	1100	1120	1040
250℃	1100	1060	1100	1040	1070	1030	820	1080	720	650
300℃	1100	1090	1080	1060	1090	1010	710	1090	630	550
350℃	1090	1050	1090	1030	1080	1020	510	1060	440	430
400℃	1110	1070	1070	1010	1080	1000	440	1050	370	410
500℃	1100	1070	1090	1000	1070	1010	410	1030	350	320

[0045] ［実施例３］

実施例１にて得られた１０種類の複合基板のウェーハを用いて共振器を作製し、Ｑ値を測定した。ＬＴデバイスである共振器の製造プロセスの最高温度は３５０℃程度である。割れたウェーハについては生き残った箇所（つま

り、デバイスの製造が可能な程度のサイズの部位）を用い、スリップの出たウェーハについてはスリップの出ていない部分でデバイスを作製し、測定を行った。Q値の結果を表４及び図４に示す。この結果からＳｉウェーハの酸素濃度が１０ｐｐｍａ以下のものに関しては特性の劣化が無く、１０ｐｐｍａよりも大きいものは特性の劣化が観察された。この結果は、実施例２における抵抗率の変化と整合していることが判明した。

[表4]

ウェーハ種類	FZ0	FZ1	FZ2	MCZ2	MCZ5	MCZ10	MCZ12	CZ10	CZ12	CZ15
Q値	2500	2510	2500	2520	2480	2510	2010	2470	2070	1720

[0046] ［実施例４］

実施例１と同様の１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ）を用意し、１００ｎｍの熱酸化膜を成長させた。熱酸化の条件は７００℃投入、１０００℃のドライ酸化である。また、１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を用意した。熱酸化膜を成長させたＳｉウェーハ及びＬＴウェーハの双方にプラズマ活性化により表面活性化を行い、両ウェーハを貼り合わせた。貼り合わせ後は１００℃で２４時間の熱処理を施した。貼り合わせ前の各ウェーハの表面粗さは、いずれもＲａで０．３ｎｍ以下であることを確認した。

[0047] 貼り合わせ・熱処理の後にＬＴウェーハを２０μｍまで研削と研磨で薄化した。これらのウェーハを３００℃のホットプレートと冷却ステージを１０往復させ、その後でスリップの発生やウェーハの割れ状況を観察した。その結果を表５に示す。この結果からスリップの発生、ウェーハ割れはＳｉウェーハの酸素濃度が２ｐｐｍａ以上であれば防ぐことが可能であることが判明した。この結果は実施例１とほぼ同様であり、熱酸化膜の有無によらず、スリップの発生やウェーハ割れはＳｉウェーハの酸素濃度に依存し、酸素濃度が２ｐｐｍａ以上であることが重要であることが判明した。

[表5]

ウェーハ種類	FZ0	FZ1	FZ2	MCZ2	MCZ5	MCZ10	MCZ12	CZ10	CZ12	CZ15
スリップ発生	4回目	8回目	無し	無し	無し	無し	無し	無し	無し	無し
ウェーハ割れ	8回目	10回目	無し	無し	無し	無し	無し	無し	無し	無し

[0048] ［実施例５］

実施例１と同様の１０種類のＳｉウェーハを用意し、実施例４と同様の方法で熱酸化を施した。このようにして熱酸化膜を設けたＳｉウェーハについて、追加熱処理の条件を変化させ、追加熱処理の前後における抵抗率を測定した。追加熱処理の条件は、追加熱処理無し、２５０℃、３００℃、３５０℃、４００℃、５００℃の６通りであり、追加熱処理は窒素雰囲気で１時間行った。その前後で抵抗率の測定を行った。測定の結果は実施例２とほぼ同様となり、酸素濃度が１０ｐｐｍａ以下であれば、３５０℃までの熱処理を行っても抵抗率の変化はほとんど無いことが判明した。熱酸化膜を設けたＳｉウェーハを用いた場合でもサーマルドナー発生温度域（４００～６００℃）での処理を避けることで、抵抗率の低下などの問題無く使用できることが判明した。

[0049] ［実施例６］

実施例１と同様の１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ）を用意し、２００ｎｍのプラズマＣＶＤ酸化膜を室温近傍で堆積した。酸化膜を堆積した後、鏡面化のために研磨を行った。また、１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を用意した。酸化膜を堆積したＳｉウェーハ及びＬＴウェーハの双方にプラズマ活性化により表面活性化を行い、両ウェーハを貼り合わせた。貼り合わせ後は１００℃で２４時間の熱処理を施した。貼り合わせ前の両ウェーハの表面粗さは、いずれもＲａで０．３ｎｍ以下であることを確認した。実施例１と同様の熱耐性実験を行った結果、実施例１と同じ傾向を示した。この結果から、酸化膜の形成方法には依存せず、本発明の効果が得られることが判明した。

[0050] ［実施例７］

実施例１と同様の１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ）と１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を用意し、２００ｎｍのプラズマＣＶＤ酸化膜をＬＴウェーハ上に室温近傍で堆積した。堆積の後に鏡面化のために研磨を行った。Ｓｉウェーハ及び酸化膜を堆積したＬＴウェーハの双方にプラズマ活性化により表面活性化を行い、両ウェーハを貼り合わせた。貼り合わせ後は１００℃で２４時間の熱処理を施した。貼り合わせ前の両ウェーハの表面粗さは、いずれもＲａで０．３ｎｍ以下であることを確認した。実施例１と同様の熱耐性実験を行ったが、結果は実施例１と全く同じ傾向を示した。この結果から、酸化膜の形成箇所（すなわち、Ｓｉウェーハとウェーハのどちらに酸化膜等の介在層を設けるか）には依存せず、本発明の効果が得られることが判明した。

[0051] ［実施例８］

実施例１と同様の１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ）と、表面の荒れた（Ｒａ=１６０ｎｍ）１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を用意し、５μｍのプラズマＣＶＤ酸化膜をＬＴウェーハ上に室温近傍に堆積した。堆積の後に鏡面化のために研磨を行った。Ｓｉウェーハ及び酸化膜を堆積したＬＴウェーハの双方にプラズマ活性化により表面活性化を行い、両ウェーハを貼り合わせた。貼り合わせ後は１００℃で２４時間の熱処理を施した。貼り合わせ前の両ウェーハの表面粗さは、いずれもＲａで０．３ｎｍ以下であることを確認した。結果は実施例１と全く同じ傾向を示した。この結果から、介在層を形成するＬＴウェーハの初期面粗さには依存せず本発明の効果が得られることが判明した。同様に表面の荒れたＳｉ（Ｒａ＝１７５ｎｍ）を用い、同様の実験をした場合も実施例１と同様の結果を示した。また、ＬＴとＳｉ双方の貼り合わせ面が荒れているものに介在層を設けた場合も同様の結果を示した。よって、ＬＴとＳｉの間に介在層を設ける場合は、ＬＴもしくはＳｉの貼り合わせ面の片方、もしくは両面が鏡面化されていなくとも本方法の効果には影響が無い事が判明した。

[0052] ［実施例９］

実施例１と同様の１０種類の１５０ｍｍΦのＳｉウェーハ（厚さ６２５μｍ）を用意し、２００ｎｍのプラズマＣＶＤ窒化（ＳｉＮ）膜を室温近傍で堆積した。堆積の後に鏡面化のために研磨を行った。また、１５０ｍｍΦのＬＴウェーハ（厚さ２５０μｍ）を用意した。窒化膜を堆積したＳｉウェーハ及びＬＴウェーハの双方にプラズマ活性化により表面活性化を行い、両ウェーハを貼り合わせた。貼り合わせ後は１００℃で２４時間の熱処理を施した。貼り合わせ前の両ウェーハの表面粗さは、いずれもＲａで０．３ｎｍ以下であることを確認した。結果は実施例１と全く同じ傾向を示した。本方法は酸化膜の形成方法には依存しないことが判明した。また、同様にＳｉウェーハの上にアモルファスＳｉ（物理気相成長法（ＰＶＤ法）で形成）やＳｉＯＮなどを堆積した場合も同様の結果となった。この結果から、介在層の種類（材質）によらず本発明の効果が得られることが判明した。またシリコン酸化膜をパーヒドロポリシラザンやメチルトリメトキシシランなどのシリコーンオイルをスピンコートして形成した場合も同様の結果となった。

[0053] 以上の結果から支持基板として格子間酸素濃度が２から１０ｐｐｍａのＳｉウェーハを用いることで高い機械的強度・熱耐性（スリップ耐性、基板割れ耐性）を達成できると同時に誘電損失に伴うデバイス特性（Ｑ値）の劣化も防げることが判明した。また、介在層の有無や種類、また基板の初期面粗さなどには依存しないことも判明した。ＣＺ法により作製したＳｉウェーハを支持基板として用いることもできるため、機械的強度及び誘電損失の問題を解消するとともに、低コストも同時に達成できることが判明した。

[0054] なお、上記に本実施形態を説明したが、本発明はこれらの例に限定されるものではない。例えば、前述の各実施形態に対して、当業者が適宜、構成要素の追加、削除、設計変更を行ったものや、各実施形態の特徴を適宜組み合わせたものも、本発明の要旨を備えている限り、本発明の範囲に含有される。

符号の説明

[0055] １…複合基板

１０…支持基板

２０…圧電材料基板

３０、３１、３２…介在層

請求の範囲

[請求項1] 圧電材料基板に、格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを支持基板として貼り合わせ、貼り合わせ後に前記圧電材料基板を薄化することにより作製される複合基板。

[請求項2] 前記圧電材料基板は、タンタル酸リチウムウェーハ（ＬＴ）基板又はニオブ酸リチウム（ＬＮ）基板であることを特徴とする請求項１に記載の複合基板。

[請求項3] 前記シリコンウェーハは、ＦＺ法、ＭＣＺ法、及びＣＺ法の何れかにより製造された結晶から切り出されたものであることを特徴とする請求項１または２に記載の複合基板。

[請求項4] 前記圧電材料基板と前記シリコンウェーハとの間に介在層を有することを特徴とする請求項１から３の何れか１項に記載の複合基板。

[請求項5] 前記介在層が、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、及びアモルファスシリコンのいずれかを含むことを特徴とする請求項４に記載の複合基板。

[請求項6] 前記介在層が熱酸化シリカであることを特徴とする請求項４に記載の複合基板。

[請求項7] 前記介在層が化学気相成長（ＣＶＤ）又は物理気相成長（ＰＶＤ）で形成されることを特徴とする請求項４または５に記載の複合基板。

[請求項8] 前記介在層がシリコーン系のオイルを塗布することで形成されることを特徴とする請求項４または５に記載の複合基板。

[請求項9] 前記シリコーン系のオイルがパーヒドロポリシラザン又はメチルトリメトキシシランを含有することを特徴とする請求項８に記載の複合基板。

[請求項10] 前記圧電材料基板及び前記シリコンウェーハの少なくとも一方の表面が非鏡面とされ、当該非鏡面の表面上に貼り合せ前に前記介在層が予め設けられることを特徴とすることを特徴とする請求項４から９の何れか１項に記載の複合基板。

[請求項11] 前記圧電材料基板及び前記シリコンウェーハの片方もしくは双方に対し、貼り合わせの前に表面活性化処理を施すことを特徴とする請求項１から１０のいずれか１項に記載の複合基板。

[請求項12] 前記表面活性化処理が、真空イオンビーム又はプラズマ活性化法を用いて行われることを特徴とする請求項１１に記載の複合基板。

[請求項13] 圧電材料基板を用意する工程と、

支持基板として格子間酸素濃度が２から１０ｐｐｍａのシリコン（Ｓｉ）ウェーハを用意する工程と、

前記圧電材料基板と前記シリコンウェーハとを貼り合わせる工程と、

前記貼り合わせる工程の後で、前記圧電材料基板を薄化する工程とを含む

複合基板の製造方法。

[請求項14] 前記圧電材料基板は、タンタル酸リチウムウェーハ（ＬＴ）基板もしくはニオブ酸リチウム（ＬＮ）基板であることを特徴とする請求項１３に記載の複合基板の製造方法。

[請求項15] 前記シリコンウェーハは、ＦＺ法、ＭＣＺ法、及びＣＺ法の何れかにより製造された結晶から切り出されたものであることを特徴とする請求項１３または１４に記載の複合基板の製造方法。

[請求項16] 前記貼り合わせる工程の前に、前記圧電材料基板及び前記シリコンウェーハの何れか又は両方の表面に、介在層を設ける工程をさらに有することを特徴とする請求項１３から１５の何れか１項に記載の複合基板の製造方法。

[請求項17] 前記介在層が、シリコン酸化膜、シリコン窒化膜、シリコンオキシナイトライド（ＳｉＯＮ）、及びアモルファスシリコンのいずれかを含むことを特徴とする請求項１６に記載の複合基板の製造方法。

[請求項18] 前記介在層を設ける工程において、前記シリコンウェーハを熱酸化することを特徴とする請求項１６に記載の複合基板の製造方法。

[請求項19] 前記介在層を設ける工程において、前記介在層を化学気相成長（ＣＶＤ）又は物理気相成長（ＰＶＤ）で形成することを特徴とする請求項１６または１７に記載の複合基板の製造方法。

[請求項20] 前記介在層を設ける工程において、シリコーン系のオイルを塗布することにより前記介在層を形成することを特徴とする請求項１６または１７に記載の複合基板の製造方法。

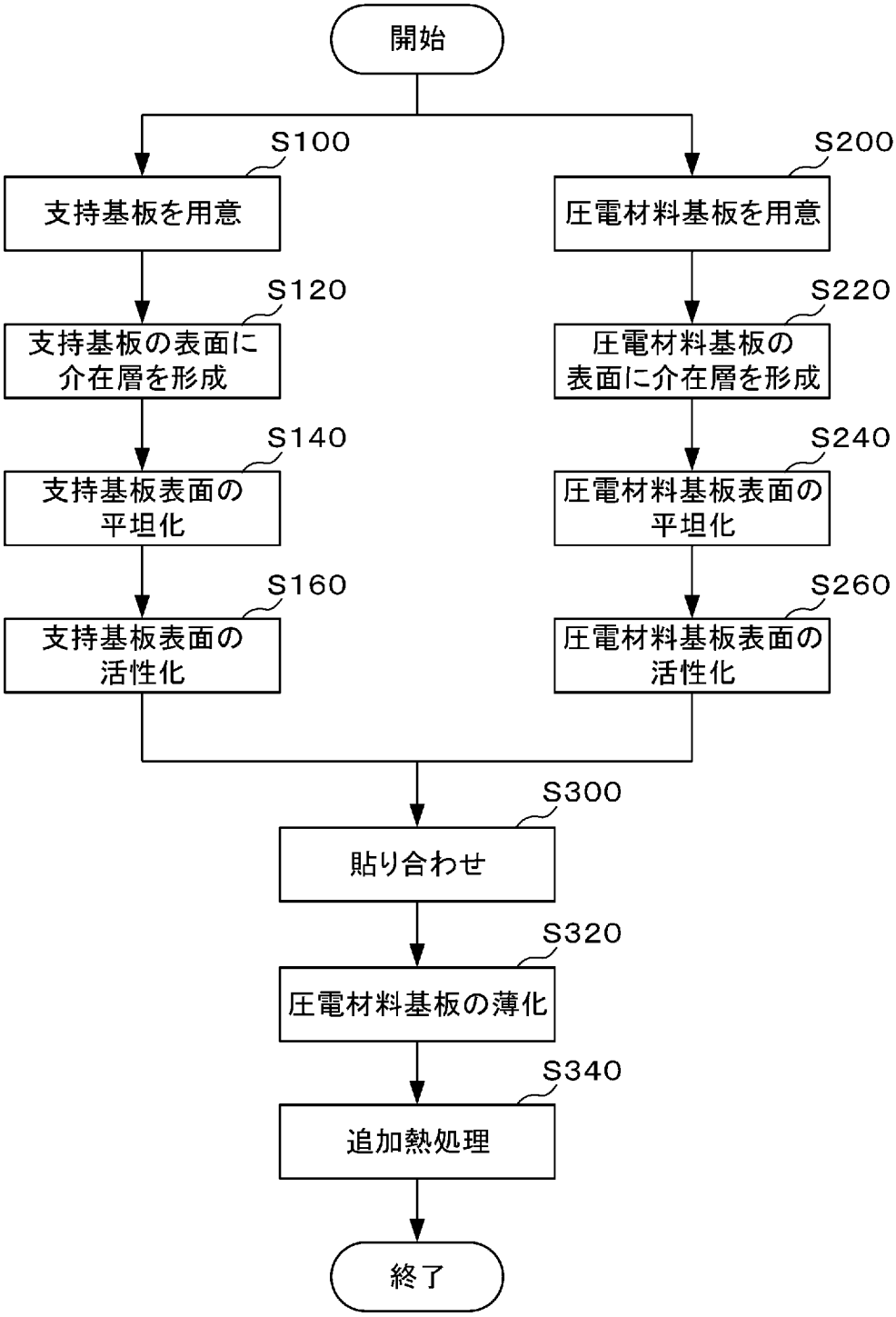
[請求項21] 前記シリコーン系のオイルがパーヒドロポリシラザン又はメチルトリメトキシシランを含有することを特徴とする請求項２０に記載の複合基板の製造方法。

[請求項22] 前記圧電材料基板及び前記シリコンウェーハの少なくとも一方の表面が非鏡面とされ、当該非鏡面の表面上に貼り合せ前に前記介在層が予め設けられることを特徴とする請求項１６から２１の何れか１項に記載の複合基板の製造方法。

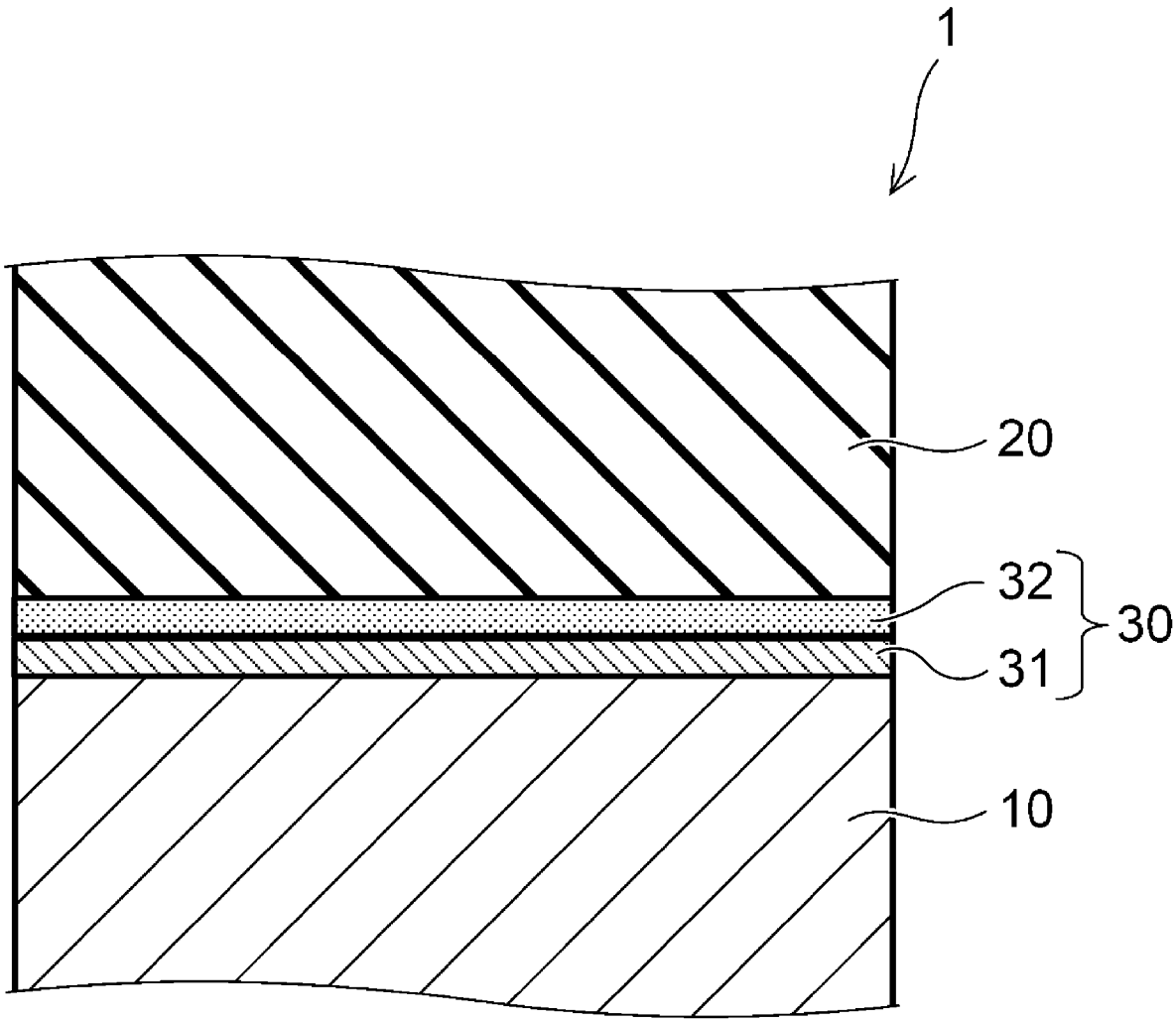
[請求項23] 前記貼り合わせる工程の前に、前記圧電材料基板及び前記シリコンウェーハの片方もしくは双方に対し、表面活性化処理を施す工程をさらに備えることを特徴とする請求項１３から２２のいずれか１項に記載の複合基板の製造方法。

[請求項24] 前記表面活性化処理が、真空イオンビーム又はプラズマ活性化法を用いて行われることを特徴とする請求項２２に記載の複合基板の製造方法。

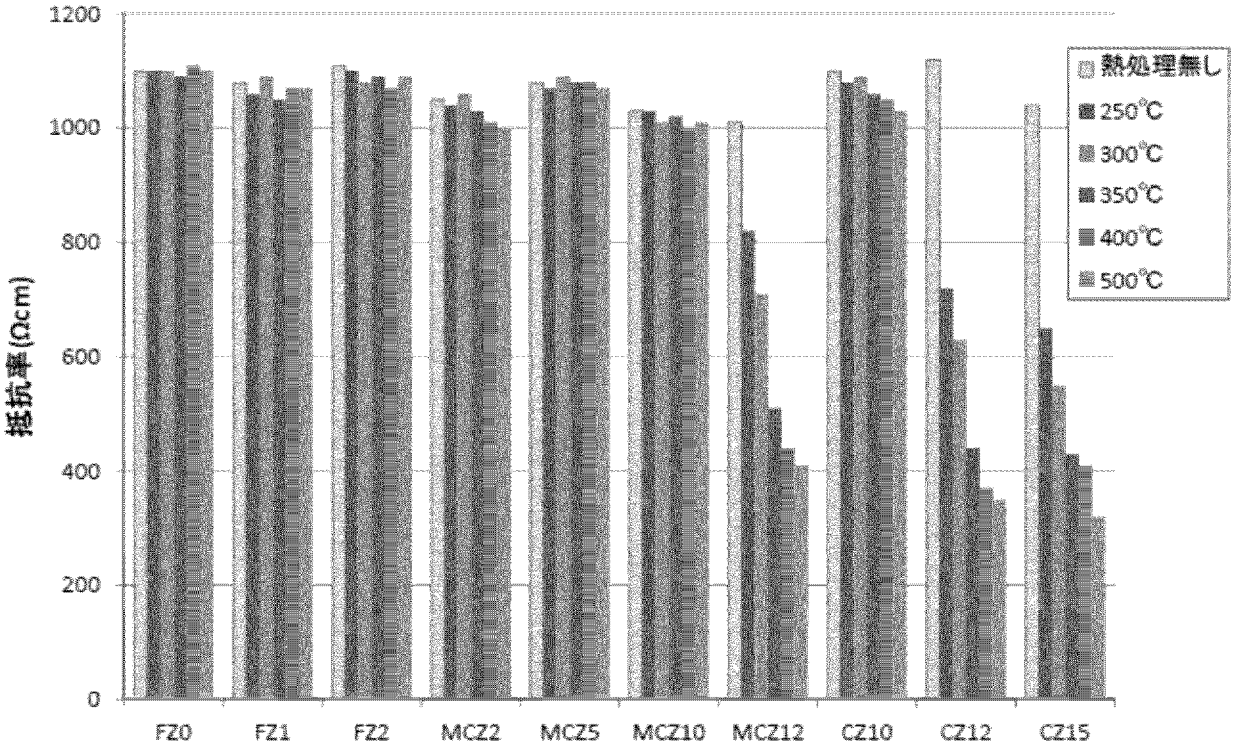
[図1]


開始
S100
支持基板を用意
S120
支持基板の表面に介在層を形成
S140
支持基板表面の平坦化
S160
支持基板表面の活性化
S200
圧電材料基板を用意
S220
圧電材料基板の表面に介在層を形成
S240
圧電材料基板表面の平坦化
S260
圧電材料基板表面の活性化
S300
貼り合わせ
S320
圧電材料基板の薄化
S340
追加熱処理
終了

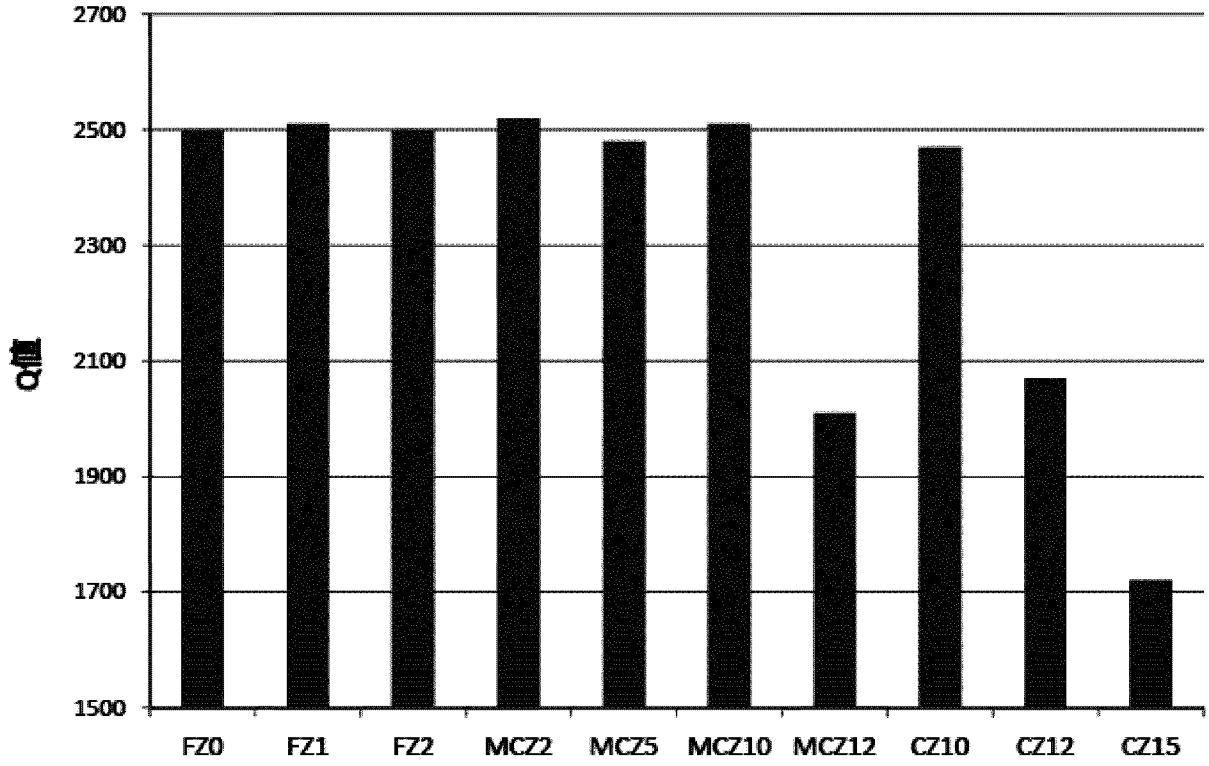
[図2]



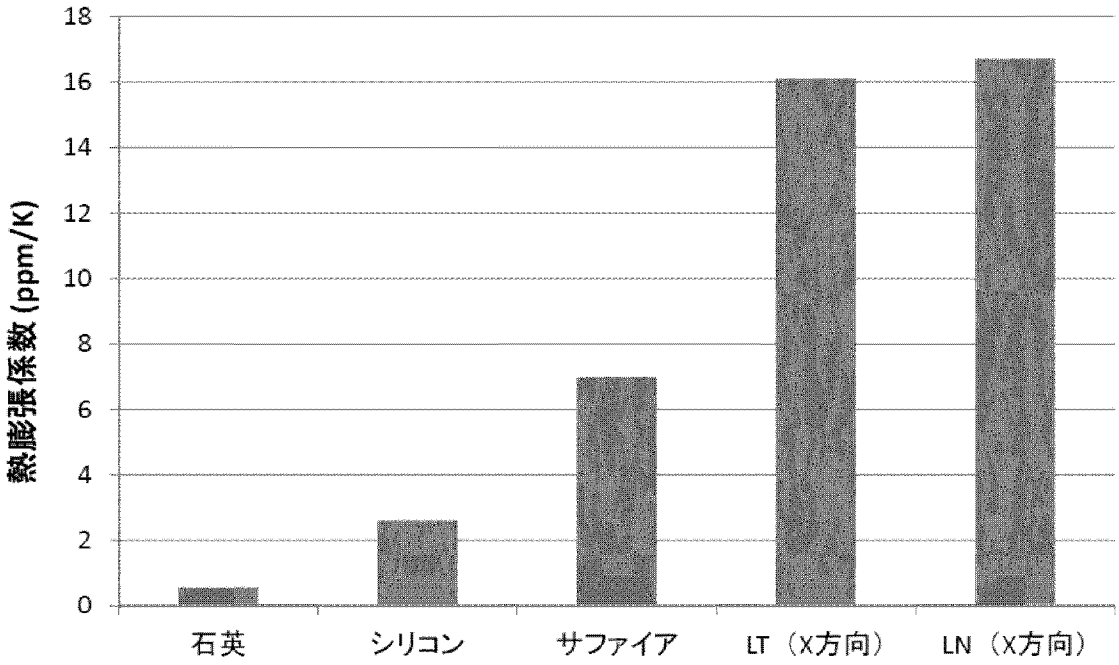
[図3]


1200
1000
800
600
400
200
0
抵抗率(Ωcm)
熱処理無し
250℃
300℃
350℃
400℃
500℃
FZ0
FZ1
FZ2
MCZ2
MCZ5
MCZ10
MCZ12
CZ10
CZ12
CZ15

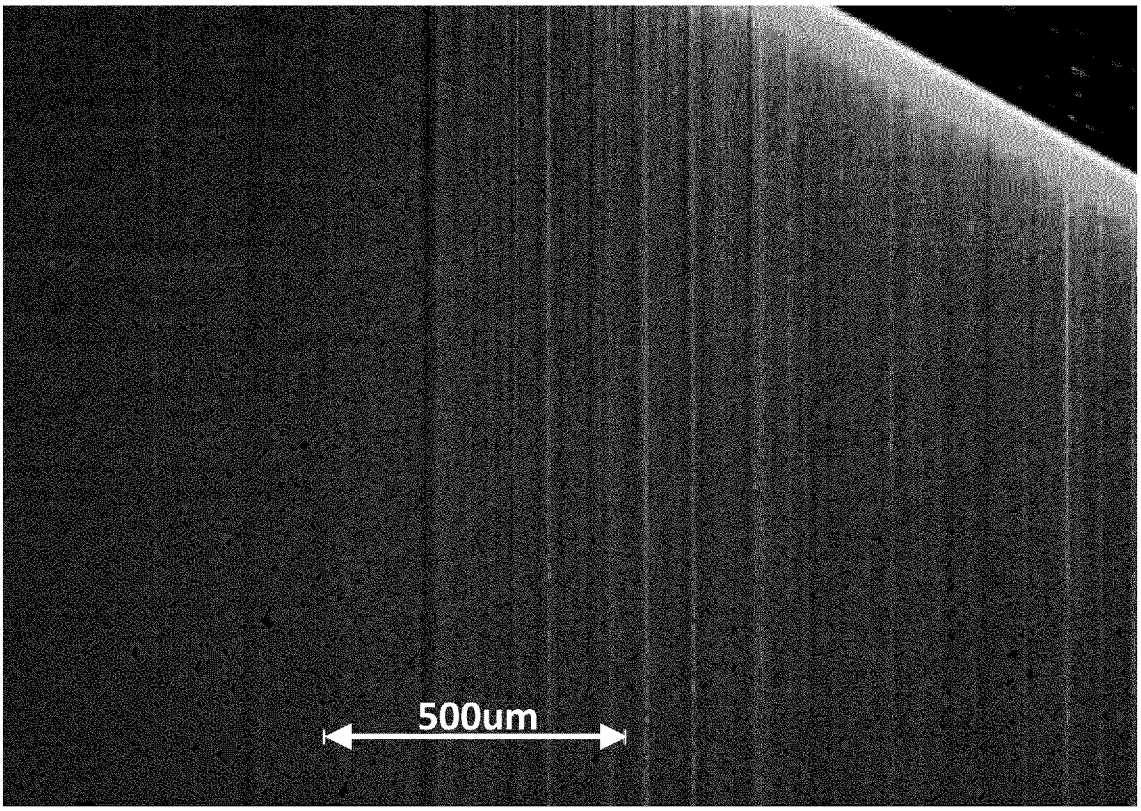
[図4]


2700
2500
2300
2100
1900
1700
1500
Q値
FZ0
FZ1
FZ2
MCZ2
MCZ5
MCZ10
MCZ12
CZ10
CZ12
CZ15

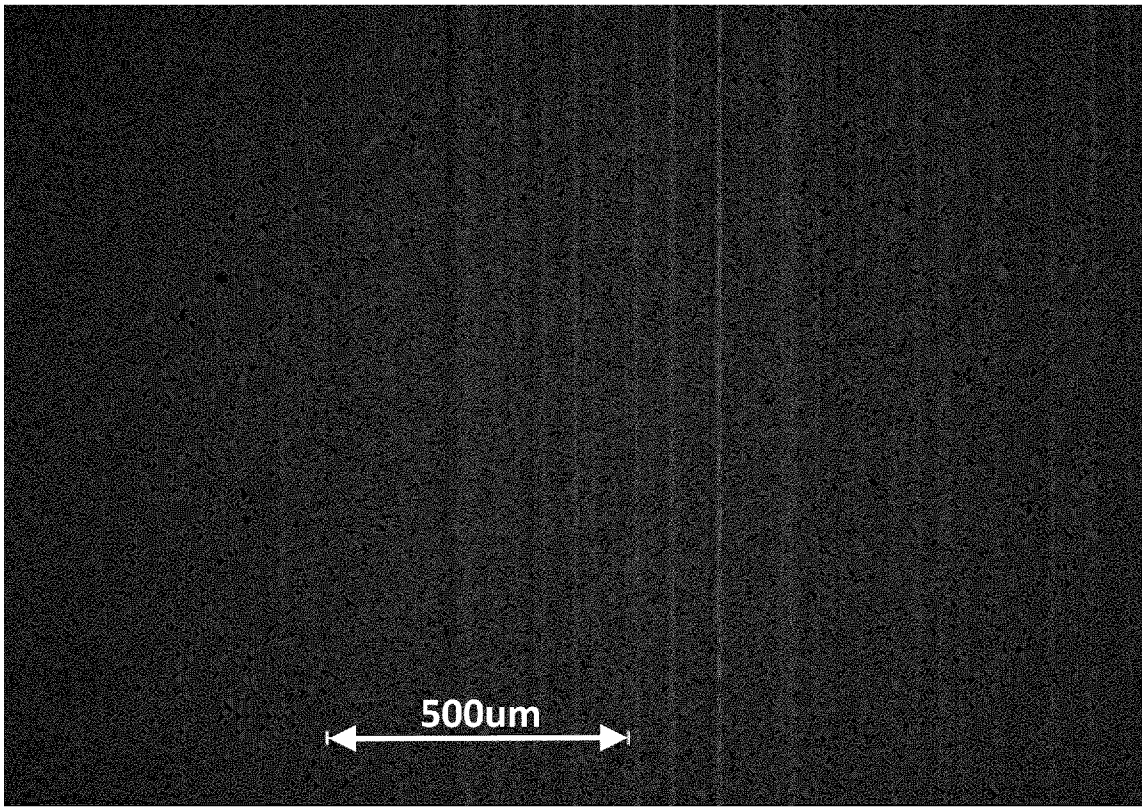
[図5]


熱膨張係数(ppm/K)
18
16
14
12
10
8
6
4
2
0
石英
シリコン
サファイア
LT（X方向）
LN（X方向）

[図6]


500um

[図7]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/043767

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H01L21/02(2006.01)i, H01L27/12(2006.01)i, H03H9/25(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H01L21/02, H01L27/12, H03H9/25

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-304622 A (FUJITSU MEDIA DEVICES LTD.) 28 October 2004, paragraphs [0034], [0040], [0070]-[0072], [0074] & US 2004/0207485 A1, paragraphs [0053], [0059], [0090]-[0092], [0094] & EP 1471635 A2 & KR 10-0788110 B1 & CN 1534869 A	1-24
Y	JP 2002-184960 A (SHIN ETSU CHEMICAL CO., LTD.) 28 June 2002, paragraphs [0022], [0028], [0029] & US 2003/0075260 A1, paragraphs [0034], [0042], [0043] & WO 2002/050912 A1 & EP 1345272 A1 & KR 10-2002-0086471 A	1-24

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 15.02.2018	Date of mailing of the international search report 27.02.2018
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/043767

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-45260 A (SHIN ETSU CHEMICAL CO., LTD.) 25 February 2010, paragraphs [0014], [0076], [0087], [0088] & US 2010/0040893 A1, paragraphs [0028]-[0039], [0102], [0113]-[0115] & EP 2154710 A2 & CN 101651107 A & KR 10-2010-0021354 A & TW 201026810 A	7-9, 19-21

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０４３７６７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/02(2006.01)i, H01L27/12(2006.01)i, H03H9/25(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/02, H01L27/12, H03H9/25

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１８年
日本国実用新案登録公報	１９９６－２０１８年
日本国登録実用新案公報	１９９４－２０１８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2004-304622 A（富士通メディアデバイス株式会社）2004.10.28, 第３４，４０，７０－７２，７４段落 & US 2004/0207485 A1, 第５３，５９，９０－９２，９４段落, & EP 1471635 A2 & KR 10-0788110 B1 & CN 1534869 A	1-24
Y	JP 2002-184960 A（信越半導体株式会社）2002.06.28, 第２２，２８，２９段落 & US 2003/0075260 A1, 第３４，４２，４３段落, & WO 2002/050912 A1 & EP 1345272 A1 & KR 10-2002-0086471 A	1-24

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１５．０２．２０１８	２７．０２．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｏ　３２５２
鈴木　和樹
電話番号　０３－３５８１－１１０１　内線　３５５９

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2010-45260 A (信越化学工業株式会社) 2010.02.25, 第１４，７６，８７，８８段落 & US 2010/0040893 A1, 第２８－３９，１０２，１１３－１１５段落, & EP 2154710 A2 & CN 101651107 A & KR 10-2010-0021354 A & TW 201026810 A	7-9, 19-21