

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5975605号
(P5975605)

(45) 発行日 平成28年8月23日(2016.8.23)

(24) 登録日 平成28年7月29日(2016.7.29)

(51) Int.Cl.	F 1
HO 1 M 10/0585 (2010.01)	HO 1 M 10/0585
HO 1 M 2/26 (2006.01)	HO 1 M 2/26 A
HO 1 M 6/18 (2006.01)	HO 1 M 6/18 Z
HO 1 M 10/0562 (2010.01)	HO 1 M 10/0562

請求項の数 7 (全 11 頁)

(21) 出願番号	特願2011-1111705 (P2011-1111705)
(22) 出願日	平成23年5月18日 (2011.5.18)
(65) 公開番号	特開2011-243577 (P2011-243577A)
(43) 公開日	平成23年12月1日 (2011.12.1)
審査請求日	平成26年5月19日 (2014.5.19)
(31) 優先権主張番号	10 2010 029 060.2
(32) 優先日	平成22年5月18日 (2010.5.18)
(33) 優先権主張国	ドイツ (DE)

(73) 特許権者	390023711 ローベルト ポツシュ ゲゼルシヤフト ミット ベシユレンクテル ハフツング ROBERT BOSCH GMBH ドイツ連邦共和国 シュツットガルト (番地なし) Stuttgart, Germany
(74) 代理人	100099483 弁理士 久野 琢也
(74) 代理人	100061815 弁理士 矢野 敏雄
(74) 代理人	100112793 弁理士 高橋 佳大
(74) 代理人	100114292 弁理士 来間 清志

最終頁に続く

(54) 【発明の名称】 薄膜電池の製造方法および薄膜電池

(57) 【特許請求の範囲】

【請求項 1】

薄膜電池(10)の製造方法であって、

前記薄膜電池(10)の積層体を形成するために、基板(14)の基板表面に複数の層(16, 18, 20, 36, 38)を連続的に設け、

設けた前記層のうち少なくとも1つの層(18, 20, 38)の複数の異なる領域(24, 26, 28; 30, 32, 34; 42, 44, 46)を横方向に相互に分離する製造方法において、

前記複数の異なる領域をレーザビームによって分離し、

前記複数の層のうち1つの層(20, 38)はカソード層であり、該複数の層のうち1つの層(38, 20)はアノード層であり、

前記カソード層および/または前記アノード層は、前記積層体の埋め込み層(18, 20, 36)として設け、該カソード層および/または該アノード層と外部とのコンタクトのためにスルーコンタクト(48)を作製することを特徴とする、製造方法。

【請求項 2】

・第1の層(18)を前記基板表面上に設けるか、または、該基板表面上に設けられた絶縁層(16)上に設け、第2の層(20)を該第1の層(18)に設けるステップと、

・前記第2の層(20)の複数の領域(24, 26, 28)を横方向に相互に分離するか、または、前記第1の層(18)の複数の領域(30, 32, 34)を横方向に相互に分離しつつ該第2の層(20)の複数の領域(24, 26, 28)を横方向に相互に分離

10

20

するステップと、

・前記第2の層(20)に第3の層(36)を設け、該第3の層(36)に第4の層(38)を設けるステップと、

・前記第4の層(38)の複数の領域(42, 44, 46)を横方向に相互に分離するか、または、前記第3の層(36)の複数の領域を横方向に分離しつつ該第4の層(38)の複数の領域を横方向に相互に分離するステップ

とを有する、請求項1記載の製造方法。

【請求項3】

さらに、前記複数の層(16, 18, 20, 36, 38)を完全または部分的にカバーするカバー層を設ける、請求項1または2記載の製造方法。

10

【請求項4】

前記複数の層のうち少なくとも1つの層の複数の領域(24, 26, 28; 30, 32, 34; 42, 44, 46)の分離は、該少なくとも1つの層(18, 20, 38)の分離すべき領域(24, 24, 28; 30, 32, 34; 42, 44, 46)を相互に電気的に分離する絶縁分離である、請求項1から3までのいずれか1項記載の製造方法。

【請求項5】

前記複数の層(16, 18, 20, 36, 38)のうち少なくとも1つの層を気相成膜設備で設け、前記複数の層のうち少なくとも1つの層(18, 20, 38)の複数の領域(18, 20, 38)の分離も該気相成膜設備で行う、請求項1から4までのいずれか1項記載の製造方法。

20

【請求項6】

3次元パターニングされた基板表面を設け、該基板表面に前記複数の層(16, 18, 20, 36, 38)を設ける、請求項1から5までのいずれか1項記載の製造方法。

【請求項7】

設けられた層(16, 18, 20, 36, 38)のうち少なくとも1つの層をレーザビームによって、少なくとも局所的に除去する、請求項1から6までのいずれか1項記載の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、薄膜電池の製造方法に関する。この製造方法では、薄膜電池の積層体を形成するために複数の層を基板の基板表面に連続的に設け、すでに設けられた層のうち少なくとも1つの層の異なる領域が横方向に相互に分離されるようにする。

【背景技術】

【0002】

薄膜電池として構成された電池は公知である。このような電池はたとえばリチウムイオン電池として構成され、電解質として Li_3PO_4 (ないしは $Li_xPO_yN_z$)から成るスパッタ層または蒸着層と、カソードとして $Li_{1+x}CO_xO_2$ から成るスパッタ層または蒸着層と、アノードとしてリチウムシリコン合金から成るスパッタ層または蒸着層との積層体から成る。コンタクトとしてはたとえば金属層が使用される。

40

【0003】

出力スペクトルの下端ではない用途に適するよう開発されたものとして、いわゆる3次元薄膜電池(3D薄膜電池)がある。このような3次元薄膜電池では、3次元にパターニングされた基板表面によって、この基板表面に被着された薄膜電池の有効面が折り畳められ、このように有効面が折り畳められることにより、基板の基本面積が等しい場合、数倍(たとえば40倍)の容量を蓄積し、さらに、蓄積された電荷をより迅速に吸収および放出することができる。それゆえ、平面状の基板表面に設けられた薄膜電池よりも高い出力を得ることもできる。

【0004】

双方の種類の薄膜電池に共通している点は、電池の動作に必要な積層体の複数の異なる

50

層を、異なってパターニングしなければならないことである。沿面電流はいくら小さくても、電池の特性を著しく劣化してしまうので、カソードとアノードとの短絡は阻止しなければならない。したがって、いわゆる「縁部短絡 (Randschluss)」を回避するために、典型的には、これら電極のうち少なくとも1つを電解質層より小さく成形しなければならない。しかし、このような薄膜電池に使用される材料は、空気や湿度の影響を受けやすい。それゆえ、マイクロエレクトロニクスデバイスの「古典的な」製造手法、とりわけフォトレジストおよび現像化学技術によるリソグラフィパターニングが適しているのは限られてくる。3次元薄膜電池ではさらに、相応の基板表面のトポグラフィが比較的大きいとリソグラフィパターニング時のマスキングが阻害されてしまうという問題がある。

【発明の概要】

10

【発明が解決しようとする課題】**【0005】**

本発明の課題は、薄膜電池の製造方法を改善することである。

【課題を解決するための手段】**【0006】**

前記課題は、薄膜電池を構成する積層体のうち少なくとも1つの層の複数の異なる領域を、レーザビームによって相互に横方向に分離することによって解決される。

【図面の簡単な説明】**【0007】**

【図1】本発明の製造方法の有利な実施形態によって作製された薄膜電池の構成をステップごとに示す。

20

【図2】本発明の製造方法の有利な実施形態によって作製された薄膜電池の構成をステップごとに示す。

【図3】本発明の製造方法の有利な実施形態によって作製された薄膜電池の構成をステップごとに示す。

【図4】本発明の製造方法の有利な実施形態によって作製された薄膜電池の構成をステップごとに示す。

【図5】図1～4に示した実施形態に対応する薄膜電池の断面を示す。

【図6】本発明の製造方法によって作製された3次元薄膜電池の断面を示す。

【図7】共通の基板上に形成された、図5の第1の実施例の複数の薄膜電池のダイシングを示す。

30

【図8】共通の基板上に形成された、図5の第2の実施例の複数の薄膜電池のダイシングを示す。

【発明を実施するための形態】**【0008】**

請求項1に記載の特徴を有する本発明の製造方法は、真空雰囲気または保護ガス雰囲気中でも層の個々の層領域をパターニングできるという利点を有する。さらに本発明では、層領域をレーザビームによって分離する。これら異なる層領域の分離は、レーザ切断によって行われる。その際には有利には、被着された層の材料が切除されるようにレーザ切断用の相応のレーザ装置のレーザビームを集束および方向決めする。このようにして、少なくとも分離時点で最上位にある層を完全に分断する切り込みと、層内で相互に導電接続されなくなった層領域とが得られる。この時点までに被着された層の表面の部分領域を走査することにより、層領域を完全に除去することもできる。層の被着は、とりわけ層の成膜である。薄膜電池は有利にはリチウムイオン電池として構成される。

40

【0009】

レーザビームによって行われるこのような分離は、層の気相成膜と特に良好に併用することができる。この気相成膜法は、物理的気相成膜法 (PVD : physical vapour deposition) または化学的気相成膜法 CVD 法 (CVD : chemical vapour deposition) である。物理的気相成膜法は有利には蒸着法および / またはスパッタリング法であり、有利な CVD 法は ALD 法 (Atomic Layer Deposition) である。基板は、半導体基板、セラミック

50

ク基板、ガラス基板および／またはプラスチック基板である。基板が半導体基板である場合、有利な実施形態では、この半導体基板上に電子回路（集積回路）が設けられる。

【0010】

とりわけ、層のうち1つは薄膜電池のカソード層であり、該層のうち1つは薄膜電池のアノード層である。

【0011】

本発明の製造方法の1つの有利な実施形態では、以下のステップを実施する：

(a) 基板の表面上または該基板の表面に設けられた絶縁層上に第1の層を設け、該第1の層上に第2の層を設けるステップ。

(b) 前記第2の層の複数の領域を横方向に相互に分離し、かつ／または、前記第1の層の複数の領域を横方向に相互に分離し、該第2の層の複数の領域を横方向に相互に分離するステップ。 10

(c) 前記第2の層上に第3の層を設け、該第3の層上に第4の層を設けるステップ。

(d) 前記第4の層の複数の領域を横方向に相互に分離し、かつ／または、前記第3の層の複数の領域を横方向に相互に分離し、該第4の層の複数の領域を横方向に相互に分離するステップ。 20

【0012】

上記ステップには特に、以下のことが適用される：前記第1の層は薄膜電池の集電層であり、前記第2の層は該薄膜電池のカソード層である。前記カソード層として形成された第2の層は、とりわけLiCO₂から成る。1つの有利な実施例では、前記最初の2つの層は別個にパターニングされるのではなく、一緒にレーザビームによってパターニングされる。このようにパターニングするためには、前記最初の2つの層双方の材料および厚さに適合されたパラメータで適切なレーザ装置を動作させる。とりわけこのようなパターニングにより、外部コンタクト用のカソードコンタクトを成す第1の領域と、外部コンタクト用の集電体コンタクトを成す第2の領域とが別個に形成される。第3の層は電解質層であり、第4の層はアノード層である。第2のパターニングステップで、前記アノード層をレーザビームによって、選択的に該アノード層の下にある電解質層まで切断し、薄膜電池のアノード領域と層の残りの部分とを電気的に絶縁する。このようにパターニングするためには、前記第3の層および前記第4の層双方の材料および厚さに適合されたパラメータで適切なレーザ装置を動作させる。第2の電気絶縁された領域が電池パターニング部に設けられることにより、後のステップにおいて、埋め込まれた集電体とのコンタクトが形成される。 30

【0013】

本発明の別の有利な実施形態では、第4の層を設ける前に第3の層をパターニングする。その際にはとりわけ、前記第4の領域の前記第2の電気絶縁された領域にある第3の層を局所的に除去し、第1の層および第2の層の相応の領域を露出させることにより、埋め込まれた集電体とのコンタクトまたはカソード層とのコンタクトを後のステップで直接形成することができるようとする。

【0014】

本発明の別の有利な実施形態では、さらに、前記層を少なくとも部分的にカバーするカバー層を設ける。このような薄膜電池に使用される材料は空気や湿度に影響を受けやすく、このようなカバー層によってこれらの影響から保護される。 40

【0015】

とりわけ、少なくとも1つの層の複数の領域を分離することは、この少なくとも1つの層において分離すべき領域を相互に電気的に絶縁分離する絶縁分離である。

【0016】

本発明の有利な実施形態では、カソード層および／またはアノード層を積層体の埋め込み層として形成し、カソード層および／またはアノード層と外部とをコンタクトさせるためのスルーコンタクトを形成する。

【0017】

本発明の別の有利な実施形態では、前記層のうち少なくとも1つの層を気相成膜設備で設け、該少なくとも1つの層の複数の領域の分離も、該気相成膜設備で行う。有利には、すべての層を同じインシチュ気相成膜設備で成膜し、分離もこのインシチュ気相成膜設備で行う。このインシチュ気相成膜設備は、製造される薄膜電池および/または製造された薄膜電池を成膜時および分離時に、該インシチュ気相成膜設備の周辺の空気から隔絶する。分離を行うためにこの気相成膜設備は、レーザビームを該気相成膜設備内部に導くための窓を有する。

【0018】

とりわけ、3次元パターニングされた基板表面を設け、該基板表面上に前記層を設ける。このようにして製造された薄膜電池は、3次元薄膜電池となる。このような3次元薄膜電池では、3次元パターニングされた基板表面によって、該基板表面上に設けられた薄膜電池の有効面が折り畳まれ、基板の表面積が等しい場合、蓄積される容量は数倍になり、さらに、蓄積された電荷の吸収および放出がより迅速になる。それゆえ、平面状の基板表面に設けられた薄膜電池よりも高い出力を得ることもできる。

10

【0019】

最後に有利には、設けられた層のうち少なくとも1つの層を少なくとも部分的にレーザビームによって除去する。

【0020】

本発明はさらに、薄膜電池にも関し、とりわけ上述の製造方法によって製造された薄膜電池に関する。当該薄膜電池は、基板と、該基板の基板表面上に連続して設けられた複数の層を含む薄膜電池の積層体とを有し、設けられた層のうち少なくとも1つの層の複数の異なる領域は少なくとも1つの分離パターニング部によって横方向に相互に分離されており、該分離パターニング部は、該少なくとも1つの層にレーザビームによって作製された少なくとも1つの切り込みによって形成される。

20

【0021】

当該薄膜電池の少なくとも1つの実施形態では、層のうち1つは薄膜電池のカソード層であり、該層のうち1つは薄膜電池のアノード層である。とりわけ、カソード層および/またはアノード層を積層体の埋め込み層として形成し、カソード層および/またはアノード層と外部とをコンタクトさせるためのスルーコンタクトを形成する。

30

【0022】

とりわけ、前記薄膜電池は3次元薄膜電池として構成される。3次元薄膜電池として構成するためには、基板の基板表面は適切にパターニングされ、該基板表面に3次元薄膜電池の積層体の層が設けられる。

【実施例】

【0023】

以下で本発明を、複数の実施例を示す図面に基づいて詳細に説明する。

【0024】

図1～5に、本発明の製造方法の有利な実施形態による薄膜電池10の構成をステップごとに示す。図1に、半導体基板12として形成された基板14と、該基板14上に設けられた(成膜された)絶縁層16とを示す。この絶縁層16上にはまず、集電層である第1の層18を成膜する。次に、この第1の層18に第2の層20を成膜する。この第2の層20は、たとえばLiCO₂から成り、薄膜電池10のカソード層を成す。これら最初の2つの層18, 20は、同図中では別個にパターニングされず、一緒にパターニングされる。

40

【0025】

図2に、次に行われる前記最初の2つの層18, 20のパターニングを示す。図中にはないレーザ切断用のレーザ装置の適切なパラメータにより、レーザビームによって、最初の2つの層18, 20の層厚さにわたって、ないしは第2の層の層厚さにわたって延在する切り込み22を入れ、この切り込みによって、製造すべき電池10のカソード領域28が電気的に露出され、他の領域24, 26から横方向に分離されるようにすることができる

50

。その際に、その下にある集電層 18 の複数の領域 30, 32, 34 も少なくとも切り込み 22 の一部において横方向に相互に分離される。この分離は図中の実施例では、第 2 の層(カソード層)20 の複数の領域の分離と同時に行われる。場合によってはオプションとして、コンタクト領域 24 を別のパラメータによって、活性カソード材料から分離することができる。ただしその場合には、集電層(第 1 の層 18)を絶対に損傷してはならない。すなわち導電性に維持しなければならない。これに相応する場所を、図 2 においてマーク M によって示している。

【0026】

図 3 に、第 2 の層 20 上に成膜された第 3 の層 36 と、該第 3 の層 36 上に成膜された第 4 の層 38 とを示す。この第 3 の層 36 は電解質層として形成され、第 4 の層 38 はアノード層として形成されている。ここでも、埋め込まれた層のパターニングは行わない。さらに、カソード層のパターニング部を破線で示す。このパターニング部も埋め込まれている。

【0027】

後続のパターニングステップにおいて、複数の領域 42, 44, 46 を分離するために、レーザビームによって第 4 の層 38 に切り込み 40 を入れる。このレーザパターニングにより、第 4 の層 38(アノード層)をレーザビームによって適切なパラメータで選択的に、該第 4 の層 38 の下にある第 3 の層 36(電解質層)まで切断し、電池 10 のアノード領域 42 を該第 4 の層 38 の他の領域 44, 46 から電気的に絶縁する。このことは図 4 に示されている。電気的に絶縁された第 2 の領域 46 が電池パターニング部上に設けられ、これによって後のステップにおいて、埋め込まれた第 1 の層 18(集電層)とのコンタクトが形成される(ここでは点線で示されている)。

【0028】

アノード材料に応じて、アノード層(第 4 の層 38)の直接的なコンタクトが可能であるか、または、アノード層を適切な材料によってコーティングしなければならない。カソード層(第 2 の層 20)のコンタクトを行うためには、カソード領域において適切な材料をたとえばレーザによって局所的に加熱し、この材料を電解質層(第 3 の層 36)およびカソード層(第 2 の層 20)に拡散させることにより、導電スルーコンタクト 48(接続ビア)を形成する。アノード層(第 4 の層 38)がまだ適切な材料から形成されていない場合には、たとえば適切なペーストを塗布して加熱することができる。カソードのコンタクト面 50 とアノードのコンタクト面 52 とが形成される。最後に、オプションとして電池 10 にパッシベーション層を設けることにより(図示していない)、電池の寿命を延長することができる。このパッシベーション層に対応して、カソードおよびアノードのコンタクトを適合しなければならない。

【0029】

図 5 に、上述の場合に埋め込まれるカソード層のコンタクトを「レーザ焼結」によって、すなわち、絶縁されたボンディングパッド領域 46 の局部加熱によって行うのが示されている。温度上昇により、たとえばこの領域にも存在する上側の金属または別個に塗布されたペーストの拡散が活性化し、電解質層に局所的にドーピングされる。このようにして、両電極層(第 2 の層 20 および第 4 の層 38)を上側からコンタクトすることができる。図中に示していない別の実施形態として、下方の電極層(第 2 の層 20)のコンタクトを横方向に行い、たとえば、基板 14 に挿入されるかまたは挿入処理された回路を介して下方の電極層(第 2 の層 20)のコンタクトを行うか、または、基板裏面からコンタクトを行うために基板 14 に設けられたスルーコンタクト(ビア)を介して、下方の電極層(第 2 の層 20)のコンタクトを行う。導電度に応じて、基板 12 自体を給電線として使用することができる。ただし、直列抵抗の如何にかかわらず、電池 10 の出力値は低下する。別の実施形態では、第 4 の層(アノード層 38)を設ける前に第 3 の層(電解質層)36 を選択的に除去し、このように選択的除去を行わないと埋め込まれてしまう層を露出させてコンタクトできるようにする。パッシベーション層を設ける場合には、コンタクト工程を相応に適合しなければならない。

10

20

30

40

50

【0030】

本発明の方法はマスキング手法に依存しないことにより、基板14も任意のトポグラフィで（たとえば深いトレンチや孔）でパターニングすることができる。このことはとりわけ、図6に示された3次元薄膜電池54の製造においても有利である。レーザパターニングは、マスクや、パターニング前の基板14の状態に依存しないので、場合によっては成膜をパターニングに適合する必要はなく、基板14に適合すればよくなることがある。3次元薄膜電池54の基板14は、たとえば相互に平行な複数のトレンチ58を有する3次元パターニングされた基板56であり、このような複数のトレンチ58によって、3次元に折り曲げられた薄膜電池（3次元薄膜電池54）を得ることができる。

【0031】

10

層16, 18, 20, 36, 38をプリパターニングすることにより、結果的に、たとえばソーイング時に電池材料が間を塞ぐことによって短絡が発生する危険性が生じることなく、電池10個体を分離することができる。機能領域は、半導体基板12の縁部から絶縁される。図中ではアノードの切断線60は、カソード断面の切断線62より若干外側にある。切り込み22, 40を適切に配置することにより、たとえば、電解質等を貫通する最初のレーザパターニング時に材料が反ることに起因して発生する短絡を回避することができる。

【0032】

図7に、電池10のダイシング時の基板14を示す。ここで重要なのは、レーザパターニングによるソーイング時に短絡を高信頼性で防止できることである。

20

【0033】

択一的に 障害となる反りを生じさせることなく下方の層を適切にパターニングする際には 薄膜電池の上方の層（第4の層38）に切り込みのみを入れるステップによっても、アノードのパターニングを行うことができる。このようにしてこの第4の層38に得られた領域が、アノードのコンタクト面52を有するアノード領域42であり、他の領域は、カソード領域28において該アノードの下方に配置されたカソードのコンタクト領域50である。

【0034】

図8に、高感度のLiイオン含有層がソーイングまで上方の金属層または第1のパッシベーション層によって保護される実施形態を示す。上方の層（第4の層38）と金属層またはパッシベーション層とに線64に沿って所期のように切り込みを入れ、その後に、個々の電池10の構造全体の部分を線66に沿ってソーイングによってダイシングすることにより、電池10が完成する。このことにより、埋め込まれた層のパターニングによって、ソーイング時に短絡が発生しないことが保証される。その後に、（別の）パッシベーション層（たとえばAl₂O₃をALD：原子層成膜法によって）設けることができる。

30

【0035】

もちろんこの構成を別の順序で、すなわち、埋め込まれたアノード層と、該アノード層の上方に設けられるカソード層とによって実現することもできる。

【0036】

40

基板として考えられる材料は多数存在し、ここで重要なのは、層の成膜時に必要な温度に対して耐性を有することであり、場合によっては、レーザパターニング時の選択性が十分であることも重要になることがある。この材料の例を以下に挙げる：

- ・シリコン基板。場合によっては、集積回路または集積マイクロメカニカル素子が集積されたシリコン基板、または、スルーコンタクトが設けられたシリコン基板。
- ・ガラス基板。場合によっては、スルーコンタクトが集積されたガラス基板。
- ・セラミック
- ・温度安定性のポリマー。

【0037】

薄膜電池の個々の機能平面（たとえば集電部、カソード、電解質、アノード、集電部、パッシベーション。図1を参照されたい）は連続的に設けられ、とりわけ成膜される。適

50

切な手法によって処理することにより、典型的には、適合された波長、出力、パルス長、パルス周波数および／または書き込み速度でレーザ手法によって処理することにより、絶縁切り込み部が各層に設けられる。通常はこの絶縁切り込みは、次の層が設けられる前に設けられる。その目的は、所望の層を横方向に高信頼性で絶縁し、かつ、その下にある層を場合によっては損傷したり、下の層の機能を阻害しないようにすることである。

【0038】

レーザ手法を実施する場合、パターニングをインシチュで行うこともでき、たとえば成膜設備のチャンバの適切な光学窓を通して行うこともできる。切断時に剥離した粒子によってチャンバが汚染されることとは、たとえばチャンバの真空排気または保護ガスリング等の適切な手段によって阻止することができる。

10

【0039】

レーザパターニングは基板状態に依存しない。すなわち、たとえばプリパターニングされた基板を大きなトポグラフィで処理することができる（3D薄膜電池）。

【0040】

以下の利点が得られる：

- ・とりわけ遮蔽マスクと比較して、層のパターニングを格段に良好に行えるようになること。基板上（とりわけウェハ上）におけるスペースを格段に効率的に利用し、切断くずを低減することができる。

【0041】

- ・簡単な絶縁ステップに限定することにより、基板平面のパターニングをたとえば数分以内で行い、たとえばリソグラフィ法および別個のエッチング法を行う場合と比較して非常に迅速に行うことができる。

20

【0042】

- ・このパターニングは、基板の実際に除去される領域とのみ相互作用する。遮蔽部分が生じない限り、他の領域のパターンおよび形状は任意に選択することができる。それゆえ、基板に深いパターンまたはスルーホールを設けることができる。

【0043】

- ・成膜とパターニングとを分離することにより、たとえばCVD法や遮蔽マスク等、たとえば、完全に平坦に設けられなかった遮蔽マスクで成膜を行う際に発生するようなマスキングも発生しなくなる。

30

【0044】

- ・電池のサイズおよび形状を要件に迅速かつフレキシブルに適合することができ、基板ごとに連続的に適合することも、分離容易性を考慮して1つの基板で適合することができる。外部でマスク作製を行うステップは必要なく、レーザプログラミングを変更するだけでよい。

【0045】

- ・層を適切にパターニングすることにより、使用電圧を上昇するために複数の異なる電池を直列接続することが、省スペースで「オンチップ」方式で行えるようになる。

【0046】

- ・インシチュパターニングを行えることにより、真空破壊や、湿度および空気に敏感に反応するリチウム層と、阻害または損傷の原因となる大気との接触がないように、このような電池10を作製することができる。こうするためには、すべての必要な層を場合によっては複数の異なるチャンバ内で成膜できる成膜設備に、光学窓を設けるだけでよい。

40

【符号の説明】

【0047】

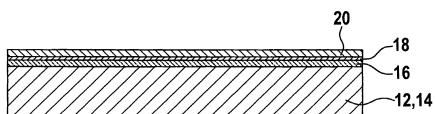
- 12, 14 基板（半導体基板）
- 16 絶縁層
- 18 第1の層
- 20 第2の層
- 22, 40 切り込み

50

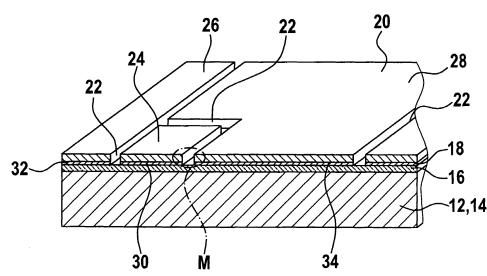
24, 26, 28 分離によって形成された領域
 30, 32, 34 分離によって形成された領域
 36 第3の層
 38 第4の層
 42, 44, 46 分離によって形成された領域
 48 スルーコンタクト
 50 カソードのコンタクト面
 52 アノードのコンタクト面
 56 3次元パターニングされた基板
 58 トレンチ
 60 アノードの切断線
 62 カソードの切断線

10

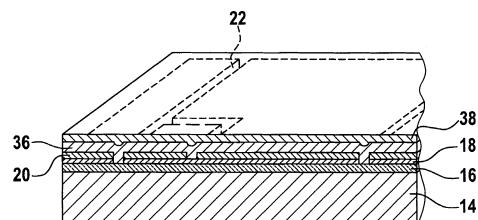
【図1】



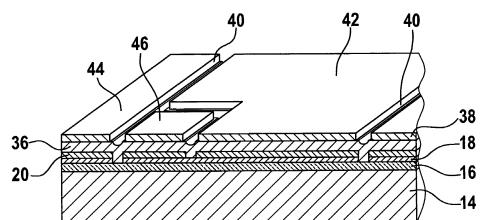
【図2】



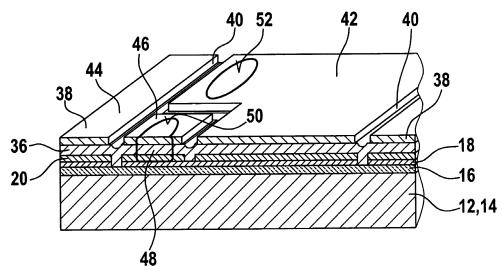
【図3】



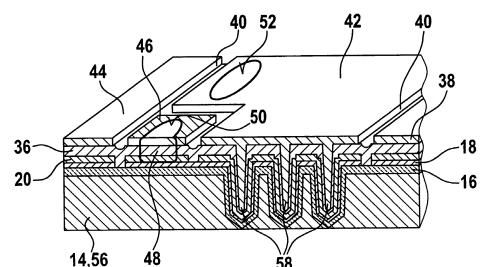
【図4】



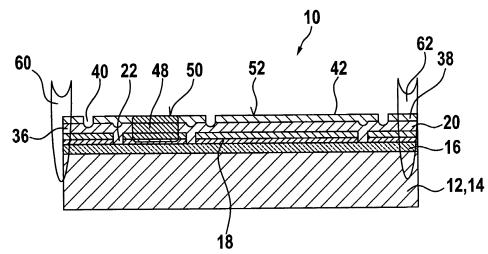
【図5】



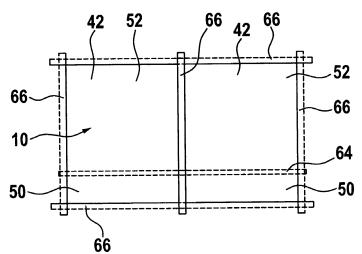
【図6】



【図7】



【図8】



フロントページの続き

(74)代理人 100128679
弁理士 星 公弘
(74)代理人 100135633
弁理士 二宮 浩康
(74)代理人 100156812
弁理士 篠 良一
(74)代理人 100114890
弁理士 アインゼル・フェリックス=ラインハルト
(72)発明者 ティアルフ ピアク
ドイツ連邦共和国 シュツットガルト ベートーフェンシュトラーセ 9
(72)発明者 アンドレアス クラウス
ドイツ連邦共和国 テュービンゲン パウル-ディーツ-シュトラーセ 20
(72)発明者 ギルバート メアシュ
ドイツ連邦共和国 シュツットガルト シャルシュトラーセ 28
(72)発明者 ラウラ ボーネ
ドイツ連邦共和国 ショアンドアフ ウンテレ ウーファーシュトラーセ 57

審査官 青木 千歌子

(56)参考文献 特表2009-544141 (JP, A)
国際公開第2009/055529 (WO, A1)
特開2001-230216 (JP, A)
特表2010-505216 (JP, A)
特開2011-100731 (JP, A)
特表2011-501388 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01M 10/05 - 10/0587

H01M 6/18