

WO 2020/238014 A1

本国际公布：

— 包括国际检索报告(条约第21条(3))。

像素驱动电路以及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体一种像素驱动电路以及显示面板。

背景技术

[0002] 现有技术中，像素驱动电路一般采用2T1C的结构，该像素驱动电路还包括用于补偿驱动晶体管的补偿结构。然而，在传统的像素驱动电路中，驱动晶体管极易漏电，导致显示面板的发光不稳定，进而影响画质。

发明概述

技术问题

[0003] 本申请主要解决的技术问题，如何能够防止驱动晶体管出现漏电的情况，达到保证显示面板发光亮度的稳定性的目的，从而提升画质。

问题的解决方案

技术解决方案

[0004] 第一方面，本申请提供了一种像素驱动电路，包括：第一稳压模块、第二稳压模块以及发光模块；所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；

[0005] 所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

[0006] 所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压将补偿后的数据信号传输至所述第二节点；

[0007] 其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述第二节点的电位；

- [0008] 所述第一稳压模块包括：第一晶体管、第一开关、第二开关以及探测单元，所述第一晶体管为串联双薄膜晶体管结构；
- [0009] 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的源极电性连接于第三节点，所述第一晶体管的漏极电性连接于所述第一节点；
- [0010] 所述第一开关的第一端电性连接于所述第三节点，所述第一开关的第二端电性连接于所述初始信号；
- [0011] 所述第二开关的第一端电性连接于所述第三节点，所述第二开关的第二端电性连接于所述探测单元；
- [0012] 所述探测单元用于探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；
- [0013] 所述第一控制信号以及所述第二控制信号均由外部时序器提供。
- [0014] 在本申请提供的像素驱动电路中，所述第二稳压模块包括：第二晶体管，所述第二晶体管为串联双薄膜晶体管结构；
- [0015] 所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第一晶体管的漏极电性连接于所述第二节点。
- [0016] 在本申请提供的像素驱动电路中，所述第一晶体管的结构与所述第二晶体管的结构一致，所述第一晶体管包括栅极、导电沟道、源极以及漏极；
- [0017] 其中，所述栅极上设置有过孔，所述源极设置在所述导电沟道的一端，所述漏极设置在所述导电沟道的另一端，且至少部分所述导电沟道对应设置在所述过孔处。
- [0018] 在本申请提供的像素驱动电路中，所述发光模块包括：第三晶体管、发光器件以及存储电容；
- [0019] 所述第三晶体管的栅极电性连接于所述第一节点，所述第三晶体管的源极电性连接于所述第二节点，所述第三晶体管的漏极电性连接于电源信号；
- [0020] 所述发光器件的阳极电性连接于所述第二节点，所述发光器件的阴极电性连接于接地端；
- [0021] 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第二节点。

- [0022] 在本申请提供的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为N型晶体管。
- [0023] 在本申请提供的像素驱动电路中，所述像素驱动电路的驱动时序包括：
- [0024] 写入阶段，对所述第一节点写入所述初始信号，以及对所述第二节点写入所述数据信号；
- [0025] 探测阶段，探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；
- [0026] 补偿阶段，根据所述补偿电压对所述数据信号进行补偿；
- [0027] 发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的显示。
- [0028] 在本申请提供的像素驱动电路中，在所述写入阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述初始信号通过所述第一晶体管传输至所述第一节点，所述数据信号通过所述第二晶体管传输至所述第二节点；
- [0029] 在所述探测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，当所述第一开关打开时，所述初始信号传输至所述第一节点；当所述第二开关打开时，所述探测信号通过所述第二晶体管传输至所述第一节点；
- [0030] 在所述补偿阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述第二晶体管根据所述补偿电压对所述数据信号进行补偿，并将补偿后的数据信号传输至所述第二节点；
- [0031] 在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过所述第三晶体管传输至所述发光器件，所述发光器件发光。
- [0032] 第二方面，本申请提供了一种像素驱动电路，包括：第一稳压模块、第二稳压模块以及发光模块；所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；
- [0033] 所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

- [0034] 所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压对将补偿后的数据信号传输至所述第二节点；
- [0035] 其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述发光模块的第二节点的电位。
- [0036] 在本申请提供的像素驱动电路中，所述第一稳压模块包括：第一晶体管、第一开关、第二开关以及探测单元，所述第一晶体管为串联双薄膜晶体管结构；
- [0037] 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的源极电性连接于第三节点，所述第一晶体管的漏极电性连接于所述第一节点；
- [0038] 所述第一开关的第一端电性连接于所述第三节点，所述第一开关的第二端电性连接于所述初始信号；
- [0039] 所述第二开关的第一端电性连接于所述第三节点，所述第二开关的第二端电性连接于所述探测单元；
- [0040] 所述探测单元用于探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压。
- [0041] 在本申请提供的像素驱动电路中，所述第二稳压模块包括：第二晶体管，所述第二晶体管为串联双薄膜晶体管结构；
- [0042] 所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第一晶体管的漏极电性连接于所述第二节点。
- [0043] 在本申请提供的像素驱动电路中，所述第一晶体管的结构与所述第二晶体管的结构一致，所述第一晶体管包括栅极、导电沟道、源极以及漏极；
- [0044] 其中，所述栅极上设置有过孔，所述源极设置在所述导电沟道的一端，所述漏极设置在所述导电沟道的另一端，且至少部分所述导电沟道对应设置在所述过孔处。
- [0045] 在本申请提供的像素驱动电路中，所述发光模块包括：第三晶体管、发光器件以及存储电容；
- [0046] 所述第三晶体管的栅极电性连接于所述第一节点，所述第三晶体管的源极电性

连接于所述第二节点，所述第三晶体管的漏极电性连接于电源信号；

[0047] 所述发光器件的阳极电性连接于所述第二节点，所述发光器件的阴极电性连接于接地端；

[0048] 所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第二节点。

[0049] 在本申请提供的像素驱动电路中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为N型晶体管。

[0050] 在本申请提供的像素驱动电路中，所述像素驱动电路的驱动时序包括：

[0051] 写入阶段，对所述第一节点写入所述初始信号，以及对所述第二节点写入所述数据信号；

[0052] 探测阶段，探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

[0053] 补偿阶段，根据所述补偿电压对所述数据信号进行补偿；

[0054] 发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的显示。

[0055] 在本申请提供的像素驱动电路中，在所述写入阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述初始信号通过所述第一晶体管传输至所述第一节点，所述数据信号通过所述第二晶体管传输至所述第二节点；

[0056] 在所述探测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，当所述第一开关打开时，所述初始信号传输至所述第一节点；当所述第二开关打开时，所述探测信号通过所述第二晶体管传输至所述第一节点；

[0057] 在所述补偿阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述第二晶体管根据所述补偿电压对所述数据信号进行补偿，并将补偿后的数据信号传输至所述第二节点；

[0058] 在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过所述第三晶体管传输至所述发光器件，所述发光器件发光。

[0059] 在本申请提供的像素驱动电路中，所述第一控制信号以及所述第二控制信号均由外部时序器提供。

[0060] 第三方面，本申请提供一种显示面板，包括像素驱动电路；

[0061] 所述像素驱动电路包括：第一稳压模块、第二稳压模块以及发光模块；所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；

[0062] 所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

[0063] 所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压将补偿后的数据信号传输至所述第二节点；

[0064] 其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述第二节点的电位。

发明的有益效果

有益效果

[0065] 本申请的有益效果是：通过第一稳压模块稳定第一节点的电位，以及第二稳压模块稳定第二节点的电位，能够防止驱动晶体管出现漏电的情况，达到保证显示面板发光亮度的稳定性的目的，从而提升画质。

对附图的简要说明

附图说明

[0066] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0067] 图1为本申请提供的像素驱动电路的结构示意图；

[0068] 图2为本申请提供的像素驱动电路的电路示意图；

[0069] 图3为本申请提供的串联双薄膜晶体管的结构示意图；

[0070] 图4为本申请提供的像素驱动电路的驱动信号的时序图。

发明实施例

本发明的实施方式

- [0071] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。
- [0072] 本申请所有实施例中采用的晶体管可以为薄膜晶体管或场效应管或其他特性相同的器件，由于这里采用的晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本申请实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。按附图中的形态规定开关晶体管的中间端为栅极、信号输入端为源极、输出端为漏极。此外本申请实施例所采用的晶体管可以包括P型晶体管和/或N型晶体管两种，其中，P型晶体管在栅极为低电平时导通，在栅极为高电平时截止，N型晶体管为在栅极为高电平时导通，在栅极为低电平时截止。
- [0073] 请参阅图1，图1为本申请实施例提供的像素驱动电路的结构示意图。如图1所示，本申请实施例提供的像素驱动电路，包括：第一稳压模块101、第二稳压模块102以及发光模块103。第一稳压模块101以及第二稳压模块102均与发光模块103连接。
- [0074] 其中，第一稳压模块101接入第一控制信号Y，第一稳压模块101用于在第一控制信号Y的控制下将初始信号Ref传输至第一节点a，第一稳压模块101还用于在第一控制信号Y的控制下探测发光模块103的实际电压，并将实际电压与预设电压比较，以生成发光模块103的补偿电压。
- [0075] 第二稳压模块102接入第二控制信号X，第二稳压模块102用于在第二控制信号X的控制下将数据信号Z传输至第二节点b，第二稳压模块102还用于在第二控制信号X的控制下，根据补偿电压将补偿后的数据信号传输至第二节点b。
- [0076] 此外，第一稳压模块101还用于稳定第一节点a的电位，第二稳压模块102还用于稳定第二节点b的电位。
- [0077] 具体的，请参阅图2，图2为本申请实施例提供的像素驱动电路的电路示意图。

- [0078] 第一稳压模块101包括：第一晶体管T1、第一开关S1、第二开关S2以及探测单元101a，第一晶体管T1为串联双薄膜晶体管结构。
- [0079] 第一晶体管T1的栅极电性连接于第一控制信号Y，第一晶体管T1的源极电性连接于第三节点c，第一晶体管T1的漏极电性连接于第一节点a。第一开关S1的第一端电性连接于第三节点c，第一开关S1的第二端电性连接于初始信号Ref。第二开关S2的第一端电性连接于第三节点c，第二开关S2的第二端电性连接于探测单元101a。探测单元101a用于探测发光模块103的实际电压，并将实际电压与预设电压比较，以生成发光模块103的补偿电压。
- [0080] 第二稳压模块102包括：第二晶体管T2，第二晶体管T2为串联双薄膜晶体管结构。
- [0081] 第二晶体管T2的栅极电性连接于第二控制信号X，第二晶体管T2的源极电性连接于数据信号Z，第二晶体管T2的漏极电性连接于第二节点b。
- [0082] 发光模块103包括：第三晶体管T3、发光器件D以及存储电容C。
- [0083] 第三晶体管T3的栅极电性连接于第一节点a，第三晶体管T3的源极电性连接于第二节点b，第三晶体管T3的漏极电性连接于电源信号ELVDD，在本申请中，驱动晶体管为第三晶体管T3。发光器件D的阳极电性连接于第二节点b，发光器件D的阴极电性连接于接地端。存储电容C的第一端电性连接于第一节点a，存储电容C的第二端电性连接于第二节点b。
- [0084] 需要说明的是，在本申请中，第一晶体管T1和第二晶体管T2均为串联双薄膜晶体管，请参阅图3，图3为本申请提供的串联双薄膜晶体管的结构示意图。第一晶体管T1的结构与第二晶体管T2的结构一致，第一晶体管T1包括栅极10a、导电沟道10b、源极10c以及漏极10d。
- [0085] 栅极10a上设置有过孔10e，源极10c设置在导电沟道10b的一端，漏极10d设置在导电沟道10b的另一端，且至少部分导电沟道10b对应设置在过孔10e处。进一步的，栅极10a包括第一栅极区域110a和第二栅极区域120a，源极10c靠近该第一栅极区域110a设置，漏极10d靠近该第二栅极区域120a设置，以形成串联双薄膜晶体管。第二晶体管T2的结构与第一晶体管T1的结构一致，在此不再赘述。
- [0086] 还需要说明的是，本申请将第一晶体管T1和第二晶体管T2均设置为串联双薄膜

晶体管，可以防止第三晶体管T3的栅极以及源极发生漏电的情况。比如，当第三晶体管T3的栅极的电位受到存储电容C1自举的作用被抬升至9伏~15伏，即第一节点a的电位为9伏~15伏，第三晶体管T3的源极的电位被抬升至8伏~12伏，即第二节点b的电位为8伏~12伏，此时显示面板上的数据线在不断刷新数据为其他像素提供0伏~8伏的数据信号。当数据线提供0伏的数据信号Z时，对于第二晶体管T2而言，第二晶体管T2的栅源电压 $V_{gs}=V_x-V_{g'}-V_z$ ，其中 V_x 由第二控制信号X提供， V_z 由数据信号提供， $V_{g'}$ 为第二晶体管T2的栅极电压。而第二晶体管T2导通条件是 V_{gs} 大于 V_{th} ， V_{th} 为第二晶体管T2的阈值电压。也就是说， $V_{g'}$ 越大， V_{gs} 越小，第二晶体管T2越难导通，漏电越难发生，因此能够达到保证OLED器件发光亮度的稳定性的目的，从而提升画质。第一晶体管T1的原理与第二晶体管T2的原理一致，在此不再赘述。

[0087] 在一些实施方式中，第一晶体管T1、第二晶体管T2以及第三晶体管T3均为N型晶体管。本申请实施例提供的像素驱动电路中的晶体管为同一种类型的晶体管，从而避免不同类型的晶体管之间的差异性对像素驱动电路造成的影响。

[0088] 在一些实施方式中，第一控制信号Y和第二控制信号X均由外部时序器提供。

[0089] 请参阅图4，图4为本申请提供的像素驱动电路的驱动信号的时序图。该像素驱动电路的驱动时序包括：

[0090] 写入阶段t1，对第一节点a写入初始信号Ref，以及对第二节点b写入数据信号Z。

[0091] 探测阶段t2，探测发光模块103的实际电压，并将实际电压与预设电压比较，以生成发光模块103的补偿电压。

[0092] 补偿阶段t3，根据补偿电压对数据信号Z进行补偿。

[0093] 发光阶段t，像素驱动电路产生驱动电流并提供至发光器件D，用于驱动发光器件D的显示。

[0094] 在写入阶段t1，第一控制信号Y为高电位，第二控制信号X为高电位，第一晶体管T1打开，第二晶体管T2打开，第一开关S1打开，初始信号Ref通过第一晶体管T1传输至第一节点a，数据信号Z通过第二晶体管T2传输至第二节点b。

[0095] 在探测阶段t2，第一控制信号Y为高电位，第二控制信号X为低电位，当第一开

关S1打开时，初始信号Ref通过第一晶体管T1传输至第一节点a。当第二开关S2打开时，探测信号T通过第二晶体管T2传输至第一节点a。第二晶体管T2通过探测信号T探测第一节点a的电位，以探测出第三晶体管T3的实际电压，并计算实际电压与预设电压的差值，从而生成第三晶体管T3的补偿电压。

[0096] 在补偿阶段t3，第一控制信号Y为高电位，第二控制信号X为高电位，第一晶体管T1打开，第二晶体管T2打开，第一开关S1打开，第二晶体管T2根据补偿电压对数据信号Z进行补偿，并将补偿后的数据信号Z传输至第二节点b。

[0097] 在发光阶段t4，第一控制信号Y为低电位，第二控制信号X为低电位，第三晶体管T3打开，电源信号ELVDD通过第三晶体管T3传输至发光器件D，发光器件D发光。

[0098] 相应的，本申请还提供一种显示面板，其包括本申请任一实施例的像素驱动电路，该像素驱动电路的结构以及时序请参阅前面实施例，在此不再赘述。

[0099] 本申请提供的像素驱动电路以及显示面板，通过第一稳压模块101稳定第一节点a的电位，以及第二稳压模块102稳定第二节点b的电位，能够防止驱动晶体管出现漏电的情况，达到保证显示面板发光亮度的稳定性的目的，从而提升画质。

[0100] 以上仅为本申请的实施例，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素驱动电路，其包括：第一稳压模块、第二稳压模块以及发光模块；所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；
- 所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；
- 所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压将补偿后的数据信号传输至所述第二节点；
- 其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述第二节点的电位；
- 所述第一稳压模块包括：第一晶体管、第一开关、第二开关以及探测单元，所述第一晶体管为串联双薄膜晶体管结构；
- 所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的源极电性连接于第三节点，所述第一晶体管的漏极电性连接于所述第一节点；
- 所述第一开关的第一端电性连接于所述第三节点，所述第一开关的第二端电性连接于所述初始信号；
- 所述第二开关的第一端电性连接于所述第三节点，所述第二开关的第二端电性连接于所述探测单元；
- 所述探测单元用于探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；
- 所述第一控制信号以及所述第二控制信号均由外部时序器提供。
- [权利要求 2] 根据权利要求1所述的像素驱动电路，其中，所述第二稳压模块包括

：第二晶体管，所述第二晶体管为串联双薄膜晶体管结构；

所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第二节点。

[权利要求 3] 根据权利要求2所述的像素驱动电路，其中，所述第一晶体管的结构与所述第二晶体管的结构一致，所述第一晶体管包括栅极、导电沟道、源极以及漏极；

其中，所述栅极上设置有过孔，所述源极设置在所述导电沟道的一端，所述漏极设置在所述导电沟道的另一端，且至少部分所述导电沟道对应设置在所述过孔处。

[权利要求 4] 根据权利要求3所述的像素驱动电路，其中，所述发光模块包括：第三晶体管、发光器件以及存储电容；

所述第三晶体管的栅极电性连接于所述第一节点，所述第三晶体管的源极电性连接于所述第二节点，所述第三晶体管的漏极电性连接于电源信号；

所述发光器件的阳极电性连接于所述第二节点，所述发光器件的阴极电性连接于接地端；

所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第二节点。

[权利要求 5] 根据权利要求4所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为N型晶体管。

[权利要求 6] 根据权利要求5所述的像素驱动电路，其中，所述像素驱动电路的驱动时序包括：

写入阶段，对所述第一节点写入所述初始信号，以及对所述第二节点写入所述数据信号；

探测阶段，探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

补偿阶段，根据所述补偿电压对所述数据信号进行补偿；

发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的显示。

[权利要求 7] 根据权利要求6所述的像素驱动电路，其中，在所述写入阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述初始信号通过所述第一晶体管传输至所述第一节点，所述数据信号通过所述第二晶体管传输至所述第二节点；

在所述探测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，当所述第一开关打开时，所述初始信号传输至所述第一节点；当所述第二开关打开时，所述探测信号通过所述第二晶体管传输至所述第一节点；

在所述补偿阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述第二晶体管根据所述补偿电压对所述数据信号进行补偿，并将补偿后的数据信号传输至所述第二节点；

在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过所述第三晶体管传输至所述发光器件，所述发光器件发光。

[权利要求 8] 一种像素驱动电路，其包括：第一稳压模块、第二稳压模块以及发光模块；所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；

所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压将补偿后的数据信号传输至所述第二节点；

其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述第二节点的电位。

[权利要求 9] 根据权利要求8所述的像素驱动电路，其特征在于，所述第一稳压模块包括：第一晶体管、第一开关、第二开关以及探测单元，所述第一晶体管为串联双薄膜晶体管结构；
所述第一晶体管的栅极电性连接于所述第一控制信号，所述第一晶体管的源极电性连接于第三节点，所述第一晶体管的漏极电性连接于所述第一节点；
所述第一开关的第一端电性连接于所述第三节点，所述第一开关的第二端电性连接于所述初始信号；
所述第二开关的第一端电性连接于所述第三节点，所述第二开关的第二端电性连接于所述探测单元；
所述探测单元用于探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压。

[权利要求 10] 根据权利要求9所述的像素驱动电路，其中，所述第二稳压模块包括：第二晶体管，所述第二晶体管为串联双薄膜晶体管结构；
所述第二晶体管的栅极电性连接于所述第二控制信号，所述第二晶体管的源极电性连接于所述数据信号，所述第二晶体管的漏极电性连接于所述第二节点。

[权利要求 11] 根据权利要求10所述的像素驱动电路，其中，所述第一晶体管的结构与所述第二晶体管的结构一致，所述第一晶体管包括栅极、导电沟道、源极以及漏极；
其中，所述栅极上设置有过孔，所述源极设置在所述导电沟道的一端，所述漏极设置在所述导电沟道的另一端，且至少部分所述导电沟道对应设置在所述过孔处。

[权利要求 12] 根据权利要求11所述的像素驱动电路，其中，所述发光模块包括：第三晶体管、发光器件以及存储电容；
所述第三晶体管的栅极电性连接于所述第一节点，所述第三晶体管的

源极电性连接于所述第二节点，所述第三晶体管的漏极电性连接于电源信号；

所述发光器件的阳极电性连接于所述第二节点，所述发光器件的阴极电性连接于接地端；

所述存储电容的第一端电性连接于所述第一节点，所述存储电容的第二端电性连接于所述第二节点。

[权利要求 13] 根据权利要求12所述的像素驱动电路，其中，所述第一晶体管、所述第二晶体管以及所述第三晶体管均为N型晶体管。

[权利要求 14] 根据权利要求13所述的像素驱动电路，其中，所述像素驱动电路的驱动时序包括：

写入阶段，对所述第一节点写入所述初始信号，以及对所述第二节点写入所述数据信号；

探测阶段，探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；

补偿阶段，根据所述补偿电压对所述数据信号进行补偿；

发光阶段，像素驱动电路产生驱动电流并提供至所述发光器件，用于驱动所述发光器件的显示。

[权利要求 15] 根据权利要求14所述的像素驱动电路，其中，在所述写入阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述初始信号通过所述第一晶体管传输至所述第一节点，所述数据信号通过所述第二晶体管传输至所述第二节点；

在所述探测阶段，所述第一控制信号为高电位，所述第二控制信号为低电位，当所述第一开关打开时，所述初始信号传输至所述第一节点；当所述第二开关打开时，所述探测信号通过所述第二晶体管传输至所述第一节点；

在所述补偿阶段，所述第一控制信号为高电位，所述第二控制信号为高电位，所述第二晶体管根据所述补偿电压对所述数据信号进行补偿，并将补偿后的数据信号传输至所述第二节点；

在所述发光阶段，所述第一控制信号为低电位，所述第二控制信号为低电位，所述电源信号通过所述第三晶体管传输至所述发光器件，所述发光器件发光。

[权利要求 16] 根据权利要求8所述的像素驱动电路，其中，所述第一控制信号以及所述第二控制信号均由外部时序器提供。

[权利要求 17] 一种显示面板，其包括像素驱动电路；
所述像素驱动电路包括：第一稳压模块、第二稳压模块以及发光模块；
所述第一稳压模块以及所述第二稳压模块均与所述发光模块连接；
所述第一稳压模块接入第一控制信号，所述第一稳压模块用于在所述第一控制信号的控制下将初始信号传输至第一节点，所述第一稳压模块还用于在所述第一控制信号的控制下探测所述发光模块的实际电压，并将所述实际电压与预设电压比较，以生成所述发光模块的补偿电压；
所述第二稳压模块接入第二控制信号，所述第二稳压模块用于在所述第二控制信号的控制下将数据信号传输至第二节点；所述第二稳压模块还用于在所述第二控制信号的控制下，根据所述补偿电压将补偿后的数据信号传输至所述第二节点；
其中，所述第一稳压模块还用于稳定所述第一节点的电位，所述第二稳压模块还用于稳定所述第二节点的电位。

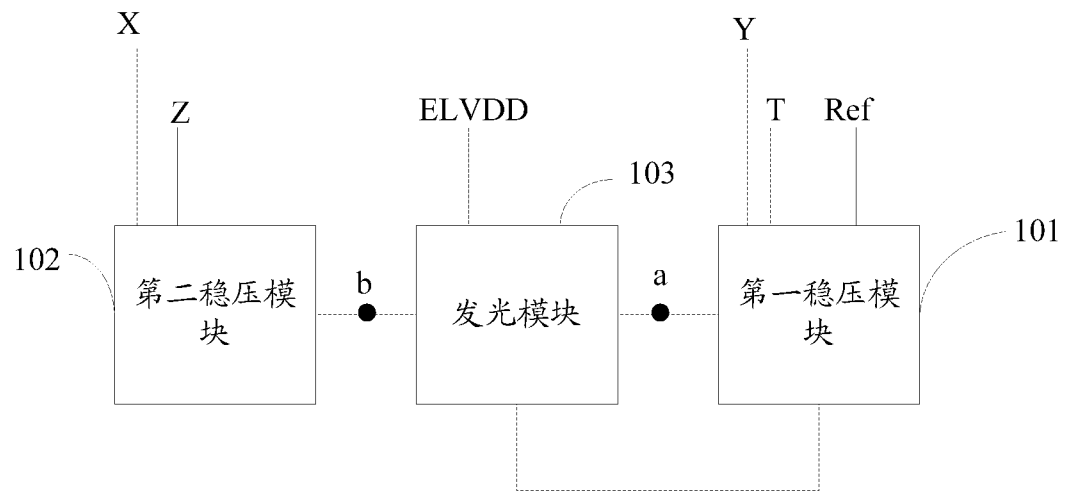


图 1

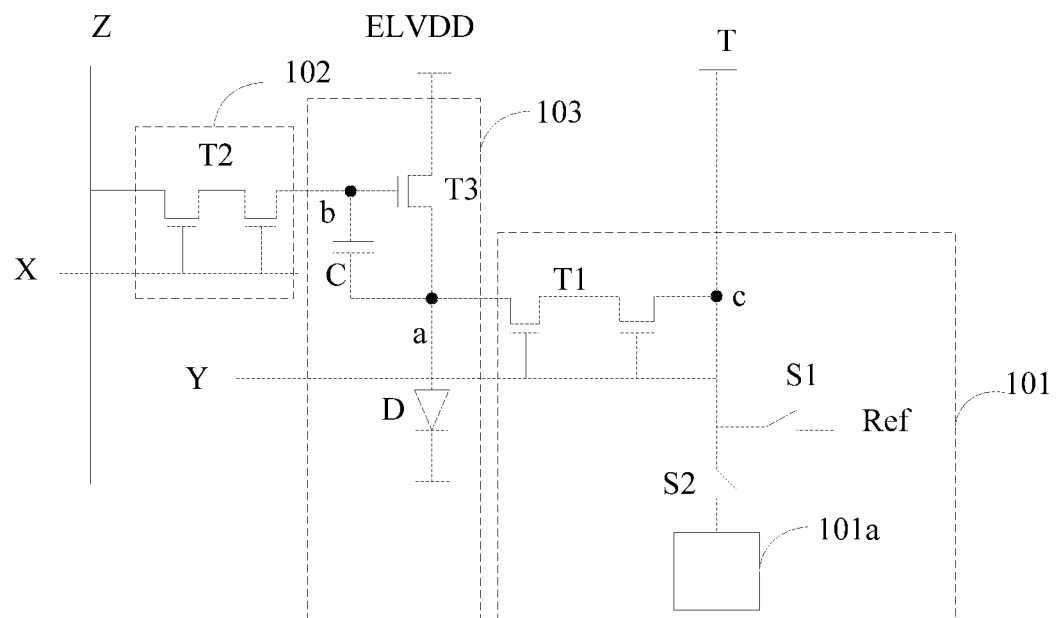


图 2

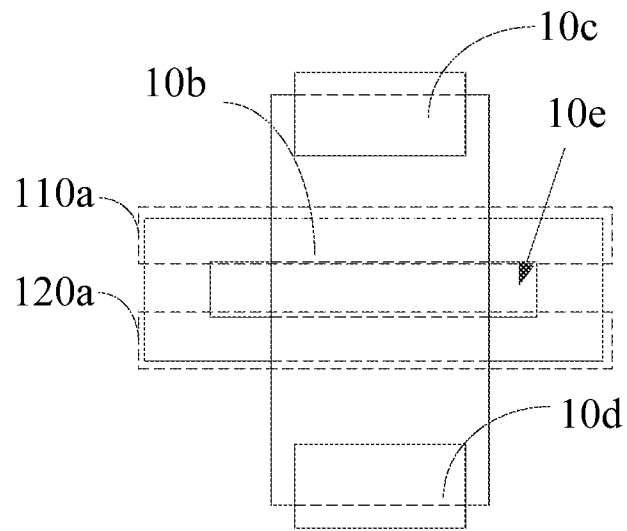


图 3

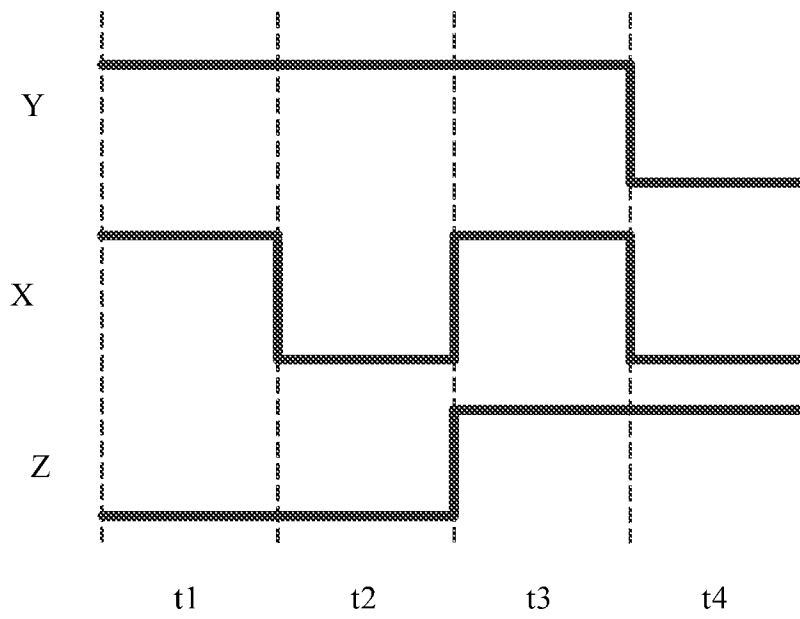


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/115325

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT: 双栅, 探测, 感测, 侦测, 检测, 补偿, 电压, 晶体管, TFT, VEN, USTXT, EPTXT, WOTXT: sensing, dual, grid, detect+, sense?, compensat+, double, two, gate, voltage, transistor?, TFT

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110136646 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 16 August 2019 (2019-08-16) claims 1-10, description, paragraphs 3-67, and figures 1-4	1-17
Y	CN 108091670 A (TIANMA JAPAN, LTD.) 29 May 2018 (2018-05-29) description, paragraphs 33-54, and figures 1-3B	1-17
Y	CN 105489169 A (LG DISPLAY CO., LTD.) 13 April 2016 (2016-04-13) description, paragraphs 63-88 and 123-141, and figures 1-2A and 7-9A	1-17
Y	CN 109584805 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 05 April 2019 (2019-04-05) description, paragraphs 2-13, and figure 1A	1-17
A	CN 108257549 A (LG DISPLAY CO., LTD.) 06 July 2018 (2018-07-06) entire document	1-17
A	US 2017124954 A1 (SAMSUNG DISPLAY CO., LTD.) 04 May 2017 (2017-05-04) entire document	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 February 2020

Date of mailing of the international search report

13 March 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/115325

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110136646	A	16 August 2019	None			
CN	108091670	A	29 May 2018	US	2018143721	A1	24 May 2018
				US	10452182	B2	22 October 2019
				JP	2018088391	A	07 June 2018
CN	105489169	A	13 April 2016	CN	105489169	B	28 December 2018
				EP	3007161	B1	05 December 2018
				KR	20160041097	A	18 April 2016
				EP	3007161	A1	13 April 2016
				US	9818342	B2	14 November 2017
				US	2016098960	A1	07 April 2016
CN	109584805	A	05 April 2019	None			
CN	108257549	A	06 July 2018	EP	3343552	B1	15 May 2019
				US	2019051247	A1	14 February 2019
				US	2018190197	A1	05 July 2018
				EP	3343552	A1	04 July 2018
				US	10127859	B2	13 November 2018
				KR	20180078109	A	09 July 2018
US	2017124954	A1	04 May 2017	KR	20170049787	A	11 May 2017
				US	10255855	B2	09 April 2019

国际检索报告

国际申请号

PCT/CN2019/115325

A. 主题的分类 G09G 3/3208(2016.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT: 双栅, 探测, 感测, 侦测, 检测, 补偿, 电压, 晶体管, TFT, VEN, USTXT, EPTXT, WOTXT: sensing, dual, grid, detect+, sense?, compensat+, double, two, gate, voltage, transistor?, TFT																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 110136646 A (深圳市华星光电半导体显示技术有限公司) 2019年 8月 16日 (2019 - 08 - 16) 权利要求1-10, 说明书3-67段, 图1-4</td> <td>1-17</td> </tr> <tr> <td>Y</td> <td>CN 108091670 A (天马日本株式会社) 2018年 5月 29日 (2018 - 05 - 29) 说明书33-54段, 图1-3B</td> <td>1-17</td> </tr> <tr> <td>Y</td> <td>CN 105489169 A (乐金显示有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书63-88, 123-141段, 图1-2A, 7-9A</td> <td>1-17</td> </tr> <tr> <td>Y</td> <td>CN 109584805 A (深圳市华星光电半导体显示技术有限公司) 2019年 4月 5日 (2019 - 04 - 05) 说明书2-13段, 图1A</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 108257549 A (乐金显示有限公司) 2018年 7月 6日 (2018 - 07 - 06) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>US 2017124954 A1 (SAMSUNG DISPLAY CO LTD) 2017年 5月 4日 (2017 - 05 - 04) 全文</td> <td>1-17</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 110136646 A (深圳市华星光电半导体显示技术有限公司) 2019年 8月 16日 (2019 - 08 - 16) 权利要求1-10, 说明书3-67段, 图1-4	1-17	Y	CN 108091670 A (天马日本株式会社) 2018年 5月 29日 (2018 - 05 - 29) 说明书33-54段, 图1-3B	1-17	Y	CN 105489169 A (乐金显示有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书63-88, 123-141段, 图1-2A, 7-9A	1-17	Y	CN 109584805 A (深圳市华星光电半导体显示技术有限公司) 2019年 4月 5日 (2019 - 04 - 05) 说明书2-13段, 图1A	1-17	A	CN 108257549 A (乐金显示有限公司) 2018年 7月 6日 (2018 - 07 - 06) 全文	1-17	A	US 2017124954 A1 (SAMSUNG DISPLAY CO LTD) 2017年 5月 4日 (2017 - 05 - 04) 全文	1-17
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 110136646 A (深圳市华星光电半导体显示技术有限公司) 2019年 8月 16日 (2019 - 08 - 16) 权利要求1-10, 说明书3-67段, 图1-4	1-17																					
Y	CN 108091670 A (天马日本株式会社) 2018年 5月 29日 (2018 - 05 - 29) 说明书33-54段, 图1-3B	1-17																					
Y	CN 105489169 A (乐金显示有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书63-88, 123-141段, 图1-2A, 7-9A	1-17																					
Y	CN 109584805 A (深圳市华星光电半导体显示技术有限公司) 2019年 4月 5日 (2019 - 04 - 05) 说明书2-13段, 图1A	1-17																					
A	CN 108257549 A (乐金显示有限公司) 2018年 7月 6日 (2018 - 07 - 06) 全文	1-17																					
A	US 2017124954 A1 (SAMSUNG DISPLAY CO LTD) 2017年 5月 4日 (2017 - 05 - 04) 全文	1-17																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2020年 2月 14日		国际检索报告邮寄日期 2020年 3月 13日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 于洋 电话号码 86-(20)-28950541																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/115325

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110136646	A	2019年 8月 16日	无			
CN	108091670	A	2018年 5月 29日	US	2018143721	A1	2018年 5月 24日
				US	10452182	B2	2019年 10月 22日
				JP	2018088391	A	2018年 6月 7日
CN	105489169	A	2016年 4月 13日	CN	105489169	B	2018年 12月 28日
				EP	3007161	B1	2018年 12月 5日
				KR	20160041097	A	2016年 4月 18日
				EP	3007161	A1	2016年 4月 13日
				US	9818342	B2	2017年 11月 14日
				US	2016098960	A1	2016年 4月 7日
CN	109584805	A	2019年 4月 5日	无			
CN	108257549	A	2018年 7月 6日	EP	3343552	B1	2019年 5月 15日
				US	2019051247	A1	2019年 2月 14日
				US	2018190197	A1	2018年 7月 5日
				EP	3343552	A1	2018年 7月 4日
				US	10127859	B2	2018年 11月 13日
				KR	20180078109	A	2018年 7月 9日
US	2017124954	A1	2017年 5月 4日	KR	20170049787	A	2017年 5月 11日
				US	10255855	B2	2019年 4月 9日