(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 9 日(09.01.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/007084 A1

(51) 国際特許分類:
*H01L 21/66* (2006.01) *G01R 31/26* (2006.01)

(21) 国際出願番号: PCT/JP2013/067161

(22) 国際出願日: 2013 年 6 月 18 日(18.06.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-148263 2012 年 7 月 2 日(02.07.2012) JP

(71) 出願人: 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目３番１号 Tokyo (JP).

(72) 発明者: 小松　茂和 (KOMATSU, Shigekazu); 〒4078511 山梨県韮崎市藤井町北下条２３８１－１　東京エレクトロンＴＳ株式会社内 Yamanashi (JP). 星野　貴昭 (HOSHINO, Takaaki); 〒4078511 山梨県韮崎市藤井町北下条２３８１－１　東京エレクトロンＴＳ株式会社内 Yamanashi (JP).

(74) 代理人: 別役　重尚, 外 (BECCHAKU, Shigehisa et al.); 〒1050004 東京都港区新橋５丁目２２番１０号　村岡田村町ビル７階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

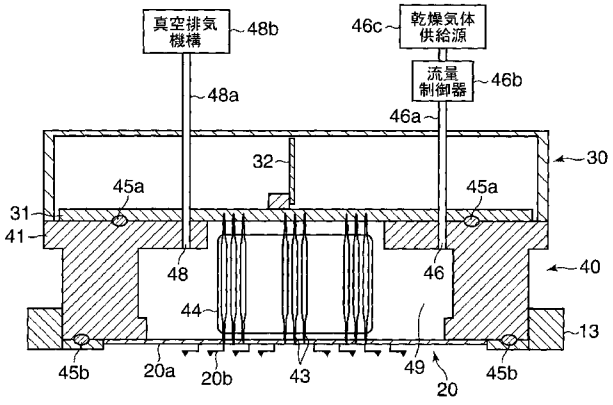
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SEMICONDUCTOR INSPECTION SYSTEM AND METHOD FOR PREVENTING CONDENSATION AT INTERFACE PART

(54) 発明の名称 : 半導体検査システム及びインターフェース部の結露防止方法

図２




46b Flow rate controller
46c Dry gas supply source
48b Vacuum exhaust mechanism

(57) **Abstract**: Provided are a semiconductor inspection system and a method for preventing condensation at an interface part which makes an electrical connection, with which condensation can be reliably prevented at the interface part. The inspection system is characterized by being equipped with: a probe mechanism that brings a probe into contact with a measurement subject, and obtains electrical conductivity; a tester that performs an inspection by supplying an inspection signal to the measurement subject and detecting an output signal from the measurement subject; an interface part that electrically connects the probe and the tester; a vacuum seal mechanism for maintaining the interface part in an airtight state; an exhaust mechanism for evacuating the interior of the interface part, thereby producing a reduced-pressure atmosphere; and a dry gas supply mechanism that controls the flow rate within the evacuated interface part, and supplies dry gas thereto.

(57) 要約:　電気的な接続を行うインターフェース部分における結露を確実に防止することのできる半導体検査システム及びインターフェース部の結露防止方法を提供する。被測定体にプローブを接触させて電気的導通を得るプローブ機構と、前記被測定体に検査記号を供給するとともに前記被測定体の出力信号を検出して検査を行うテスタと、前記プローブと前記テスタとを電気的に接続するインターフェース部と前記インターフェース部を気密に保持するための真空シール機構と、前記インターフェース部内から排気して減圧雰囲気とするための排気機構と、排気された前記インターフェース部内に流量制御しつつ乾燥気体を供給する乾燥気体供給機構と、を具備したことを特徴とする。

WO 2014/007084 A1

明細書

［発明の名称］半導体検査システム及びインターフェース部の結露防止方法

［技術分野］

［０００１］

本発明は、半導体検査システム及びインターフェース部の結露防止方法に関する。

［背景技術］

［０００２］

半導体デバイスの製造工程では、半導体デバイスの電気的な検査、例えば半導体ウエハ上に形成された半導体デバイスの電気的な検査を行う際に、プローブ装置及びテスタを用いた半導体検査システムが使用されている。

［０００３］

上記したプローブ装置では、半導体ウエハ上の電極パッドに接触される多数のプローブが配設されたプローブカードを用いている。このプローブカードをプローブ装置のカードクランプ機構に装着するとともに、ウエハ載置台上に半導体ウエハを吸着保持し、駆動機構によってウエハ載置台を移動させることによって、プローブカードのプローブと、半導体ウエハに形成された被測定半導体デバイスの電極とを接触させて電気的な導通を得る。そして、プローブを介してテスタから被測定半導体デバイスに検査信号を供給し、被測定半導体デバイスからの信号を測定することによって被測定半導体デバイスの電気的な検査を行う（例えば、特許文献１参照。）。

［０００４］

上記構成の半導体検査システムでは、半導体ウエハ等を冷却又は加熱し、低温又は高温環境における被測定半導体デバイスの特性を検査することが行われている。このような場合、冷却された部分等に外気が触れると結露が発生し、電気的な測定に悪影響を与える可能性がある。このため、プローブ装置の筐体内に乾燥気体を供給することによって、結露が発生することを防止する技術が知られている（例えば、

特許文献２参照。）。

［先行技術文献］

［特許文献］

［０００５］

［特許文献１］特開２０１０－８０７７５号公報

［特許文献２］特開平１１－２３８７６５号公報

［発明の概要］

［発明が解決しようとする課題］

［０００６］

上記のように被測定対象の半導体ウエハ等の冷却等を行う半導体検査システムでは、プローブ装置に固定されたプローブカードとテスタとを電気的に接続するインターフェース部分等においても結露が発生することを防止する必要がある。

［０００７］

本発明は、上記従来の事情に対処してなされたものであり、電気的な接続を行うインターフェース部分における結露を確実に防止することのできる半導体検査システム及びインターフェース部の結露防止方法を提供することを目的とする。

［課題を解決するための手段］

［０００８］

本発明によれば、被測定体にプローブを接触させて電気的導通を得るプローブ機構と、前記被測定体に検査信号を供給するとともに前記被測定体の出力信号を検出して検査を行うテスタと、前記プローブと前記テスタとを電気的に接続するインターフェース部と前記インターフェース部を気密に保持するための真空シール機構と、前記インターフェース部内を排気して減圧雰囲気とするための排気機構と、排気された前記インターフェース部内に流量制御しつつ乾燥気体を供給する乾燥気体供給機構と、を具備した半導体検査システムが提供される。

［０００９］

本発明によれば、温度制御された被測定体の電気的な検査を行う半導体検査シス

テムに配設され、第１の基板と第２の基板との間に介在し、電気的接続手段で前記第１の基板と前記第２の基板とを電気的に接続するインターフェース部の結露防止方法であって、前記電気的接続手段が配設された空間内を真空排気して減圧雰囲気に維持するとともに、前記空間内に乾燥気体を所定流量で導入するインターフェース部の結露防止方法が提供される。

［発明の効果］

［００１０］

本発明によれば、電気的な接続を行うインターフェース部分における結露を確実に防止することができる。

［図面の簡単な説明］

［００１１］

［図１］本発明の一実施形態に係る半導体検査システムの構成を模式的に示す図である。

［図２］図１のプローブ装置のインターフェース部の構成を模式的に示す図である。

［発明を実施するための形態］

［００１２］

以下、本発明の一実施形態を、図面を参照して説明する。

［００１３］

図１は、本発明を半導体ウエハに形成された半導体デバイスの検査を行う半導体検査システム１に適用した一実施形態の概略構成を模式的に示すものである。図１に示すように、半導体検査システム１は、プローブ装置２と、テスタ３とを具備している。

［００１４］

上記プローブ装置２は、筐体２ａを具備しており、この筐体２ａ内には、半導体ウエハＷを載置して吸着保持するためのウエハ載置台１０が配設されている。このウエハ載置台１０は、駆動機構１１を具備しており、ｘ、ｙ、ｚ、及びθ方向に移

動可能とされている。また、ウエハ載置台１０は、温調機構を具備しており、ウエハ載置台１０上に吸着保持された半導体ウエハWを所定温度、例えば－３０℃程度の低温に冷却することができる。

［００１５］

ウエハ載置台１０の上方に位置する筐体２ａには、円形の開口部が設けられており、この円形の開口部の周縁部に沿ってインサートリング１２が配設されている。このインサートリング１２には、カードクランプ機構１３が設けられており、このカードクランプ機構１３によって、プローブカード２０が、着脱自在に保持されている。

［００１６］

図２に示すように、プローブカード２０は、配線基板２０ａ及びこの配線基板２０ａと電気的に接続された複数のプローブ２０ｂ等から構成されており、プローブカード２０のプローブ２０ｂは、半導体ウエハW上に形成された半導体デバイスの電極に対応して配設されている。

［００１７］

図１に示すように、ウエハ載置台１０の側方には、プローブの先端部を研磨するための針研盤１４と、上方に向けて配置され上部の画像を撮像可能とされたカメラ１５が配設されている。このカメラ１５は、例えばＣＣＤカメラ等からなり、プローブカード２０のプローブ等を撮像してプローブとの位置合わせを行う。

［００１８］

プローブカード２０の上方には、テスタ３に接続されたテストヘッド３０が配設されている。また、プローブカード２０とテストヘッド３０との間には、インターフェース部４０が配設されており、プローブカード２０とテストヘッド３０とは、このインターフェース部４０を介して電気的に接続されている。インターフェース部４０の詳細な構成については後述する。

［００１９］

上記テスタ３は、半導体ウエハWに形成された半導体デバイスに検査用の信号を

送るとともに、この検査用の信号に応じて半導体デバイスから出力される信号を検出して半導体デバイスの状態を検査する。このテスタ３と半導体ウエハWに形成された半導体デバイスとは、上述したプローブカード２０、インターフェース部４０、テストヘッド３０を介して電気的に接続される。

［００２０］

半導体検査システム１は、ＣＰＵ等を備えた制御部６０を具備しており、この制御部６０によって、その動作が統括的に制御される。また、制御部６０は、操作部６１と、記憶部６２とを具備している。

［００２１］

操作部６１は、工程管理者が半導体検査システム１を管理するためにコマンドの入力操作を行うキーボードや、半導体検査システム１の稼働状況を可視化して表示するディスプレイ等から構成されている。

［００２２］

記憶部６２には、半導体検査システム１で実行される各種動作を制御部６０の制御にて実現するための制御プログラム（ソフトウエア）や検査条件データ等が記憶されたレシピが格納されている。そして、必要に応じて、操作部６１からの指示等にて任意のレシピを記憶部６２から呼び出して制御部６０に実行させることで、制御部６０の制御下で、半導体検査システム１での各種動作が行われる。また、制御プログラムや処理条件データ等のレシピは、コンピュータで読取り可能なコンピュータ記録媒体（例えば、ハードディスク、ＣＤ、フレキシブルディスク、半導体メモリ等）などに格納された状態のものを利用したり、或いは、他の装置から、例えば専用回線を介して随時伝送させてオンラインで利用したりすることも可能である。

［００２３］

次に、図２を参照してインターフェース部４０の詳細な構成について説明する。図２に示すように、インターフェース部４０は、プローブ装置２のカードクランプ機構１３によって保持されたプローブカード（第１の基板）２０と、テストヘッド３０のマザーボード（第２の基板）３１との間に介在するように配設されている。

インターフェース部４０には、マザーボード３１と当接されるように枠状のベースフレーム４１が配設されている。また、マザーボード３１には、モジュールボード３２が配設されている。

［００２４］

ベースフレーム４１の内部には、電気的接続手段としての複数のポゴピン（スプリングピン）４３を具備するポゴブロック４４が配設されている。そして、これらのポゴピン４３によって、プローブカード２０とマザーボード３１とが電気的に接続されている。なお、図２では、模式的に幾つかのポゴピン４３を図示してあるが、実際には全体で例えば数千本のポゴピン４３が配設されている。

［００２５］

マザーボード３１とベースフレーム４１との間には、Ｏリング等からなる真空シール機構４５ａが配設されており、マザーボード３１とベースフレーム４１との間が気密に閉塞されている。また、ベースフレーム４１とプローブカード２０との間には、Ｏリング等からなる真空シール機構４５ｂが配設されており、ベースフレーム４１とプローブカード２０との間が気密に閉塞されている。

［００２６］

上記のように、インターフェース部４０では、上下方向に積層されるように配置された各部材、すなわち、マザーボード３１、ベースフレーム４１、プローブカード２０の間に、夫々Ｏリング等からなる真空シール機構４５ａ，４５ｂが配設されており、これらのマザーボード３１、ベースフレーム４１、プローブカード２０によって囲まれた空間４９内が気密に閉塞された状態となっている。

［００２７］

ベースフレーム４１には、乾燥気体導入路４６が配設されており、この乾燥気体導入路４６には、乾燥気体導入配管４６ａの一端が接続されている。また、乾燥気体導入配管４６ａには、流量制御器４６ｂが介挿されており、乾燥気体導入配管４６ａの他端は、乾燥気体供給源４６ｃに接続されている。

［００２８］

さらに、ベースフレーム４１には、真空排気路４８が配設されており、この真空排気路４８には、真空排気配管４８ａの一端が接続されている。真空排気配管４８ａの他端には、真空ポンプ等からなる真空排気機構４８ｂが接続されている。

［００２９］

そして、マザーボード３１、ベースフレーム４１、プローブカード２０によって囲まれた空間４９内から、真空排気機構４８ｂ、真空排気配管４８ａ、真空排気路４８によって真空排気することにより、この空間４９内を所定の減圧雰囲気、例えば、大気圧より１０ｋＰａ～１００ｋＰａ程度（本実施形態では、３５ｋＰａ～５５ｋＰａ程度）圧力の低い減圧雰囲気とする。これによって、多数のポゴピン４３におけるマザーボード３１及びプローブカード２０に対する接触圧を確保できるとともに、ある程度空間４９内における結露を防止する効果を得ることができる。

［００３０］

また、本実施形態では、上記のように空間４９内を減圧雰囲気とするとともに、乾燥気体供給源４６ｃからは、流量制御器４６ｂ、乾燥気体導入配管４６ａ及び乾燥気体導入路４６を介して所定の乾燥気体、例えば乾燥空気（ドライエアー）を空間４９内に供給する。この乾燥気体の供給は、流量制御器４６ｂによって所定流量、例えば、０．１ｌ／ｍｉｎ～３ｌ／ｍｉｎ、好ましくは、０．１ｌ／ｍｉｎ～１ｌ／ｍｉｎに流量制御した状態で行う。

［００３１］

上記のように、本実施形態では、空間４９内を所定の減圧雰囲気に維持するとともに、管理された流量の乾燥気体を空間４９内に導入する。これによって、空間４９内の環境露点を下げながら減圧雰囲気を維持し、結露を防止することができる。

［００３２］

ここで例えば、仮に空間４９内を減圧するのみで乾燥気体を導入しない場合、環境露点が十分に低下せず、空間４９内で結露が発生する場合がある。また、外部から空間４９内に周囲の空気が侵入した場合は特に結露が発生する可能性が高くなる。これに対して、上述したとおり、本実施形態によれば、周囲の環境雰囲気の影響を

受けることなく空間４９内の環境露点を下げることができ、空間４９内における結露の発生を確実に防止することができる。

［００３３］

以上のように構成された半導体検査システム１を用いて、半導体ウエハWに形成された半導体デバイスの電気的な検査を行う際には、半導体ウエハWをプローブ装置２のウエハ載置台１０上に載置し、吸着保持する。この時、ウエハ載置台１０は、半導体ウエハWの検査を行う所望の検査温度、例えば－３０℃程度の低温に予め冷却されている。

［００３４］

また、インターフェース部４０においては、空間４９内を真空排気して所定の減圧雰囲気、例えば、大気圧より１０ｋＰａ～１００ｋＰａ程度（本実施形態では、３５ｋＰａ～５５ｋＰａ程度）圧力の低い減圧雰囲気とするとともに、空間４９内に、乾燥気体、例えば乾燥空気（ドライエアー）を所定流量、例えば、０．１ｌ／ｍｉｎ～３ｌ／ｍｉｎ、好ましくは、０．１ｌ／ｍｉｎ～１ｌ／ｍｉｎに流量制御した状態で供給し、この状態を維持する。これによって、インターフェース部４０内において結露が発生することを確実に防止する。

［００３５］

そして、駆動機構１１によってウエハ載置台１０とともに半導体ウエハWを移動させ、半導体ウエハWの各電極を、プローブカード２０の対応するプローブ２０ｂに接触させることによって電気的な導通を得、テストヘッド３０に接続されたテスタ３によって半導体デバイスの電気的特性の良否を検査する。

［００３６］

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されるものではなく、各種の変形が可能であることは勿論である。例えば、上記実施形態では、インターフェース部４０内に電気的接続手段として複数のポゴピン４３を配設した場合について説明したが、ポゴピン４３以外の電気的接続手段を用いてもよい。

［００３７］

本出願は、２０１２年７月２日に出願された日本特許出願第２０１２－１４８２６３号に基づく優先権を主張するものであり、当該日本特許出願に記載された全内容を本出願に援用する。

［符号の説明］

［００３８］

１　半導体検査システム

２　プローブ装置

２ａ　筐体

３　テスタ

１０　ウエハ載置台

１１　駆動機構

１２　インサートリング

１３　カードクランプ機構

１４　針研盤

１５　カメラ

２０　プローブカード

２０ａ　配線基板

２０ｂ　プローブ

３０　テストヘッド

３１　マザーボード

４０　インターフェース部

４１　ベースフレーム

４３　ポゴピン

４４　ポゴブロック

４５ａ，４５ｂ　真空シール機構

４６　乾燥気体導入路

４６ａ　乾燥気体導入配管

４６ｂ　流量制御器

４６ｃ　乾燥気体供給源

４８　真空排気路

４８ａ　真空排気配管

４８ｂ　真空排気機構

４９　空間

６０　制御部

６１　操作部

６２　記憶部

請求の範囲

［請求項１］

温度制御された被測定体にプローブを接触させて電気的導通を得るプローブ機構と、

前記被測定体に検査信号を供給するとともに前記被測定体の出力信号を検出して検査を行うテスタと、

前記プローブと前記テスタとを電気的に接続するインターフェース部と

前記インターフェース部を気密に保持するための真空シール機構と、

前記インターフェース部内を排気して減圧雰囲気とするための排気機構と、

排気された前記インターフェース部内に流量制御しつつ乾燥気体を供給する乾燥気体供給機構と、を具備したことを特徴とする半導体検査システム。

［請求項２］

前記乾燥気体供給機構は、０．１ｌ／ｍｉｎ～３ｌ／ｍｉｎの流量範囲で前記乾燥気体を供給することを特徴とする請求項１記載の半導体検査システム。

［請求項３］

前記インターフェース部は、前記テスタのテストヘッドのマザーボードと、前記プローブ機構に固定されたプローブカードとによって挟まれた領域内に配設されていることを特徴とする請求項１記載の半導体検査システム。

［請求項４］

前記インターフェース部に、前記プローブカードと前記マザーボードとを電気的に接続する複数のポゴピンが配設されていることを特徴とする請求項３記載の半導体検査システム。

［請求項５］

前記プローブ機構は、前記被測定体を載置する載置台と、前記載置台を移動させて前記プローブに接触させる駆動機構とを具備したことを特徴とする請求項１記載の半導体検査システム。

［請求項６］

温度制御された被測定体の電気的な検査を行う半導体検査システムに配設され、第１の基板と第２の基板との間に介在し、電気的接続手段で前記第１の基板と前記第２の基板とを電気的に接続するインターフェース部の結露防止方法であって、

前記電気的接続手段が配設された空間内を真空排気して減圧雰囲気に維持するとともに、前記空間内に乾燥気体を所定流量で導入することを特徴とするインターフェース部の結露防止方法。

［請求項７］

前記第１の基板はプローブカードであり、前記第２の基板はテスタのテストヘッドのマザーボードであることを特徴とする請求項６記載のインターフェース部の結露防止方法。

図 1

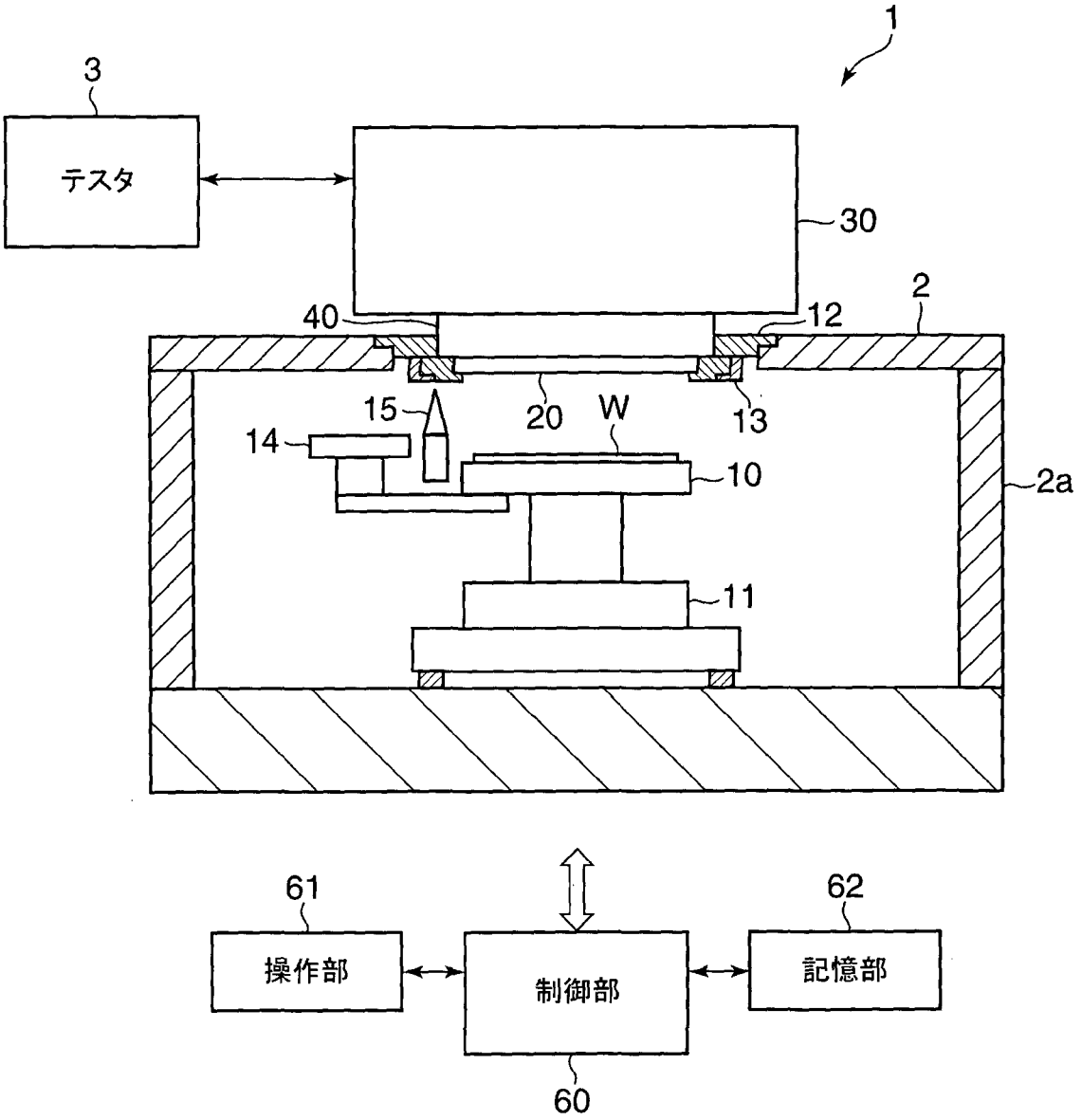
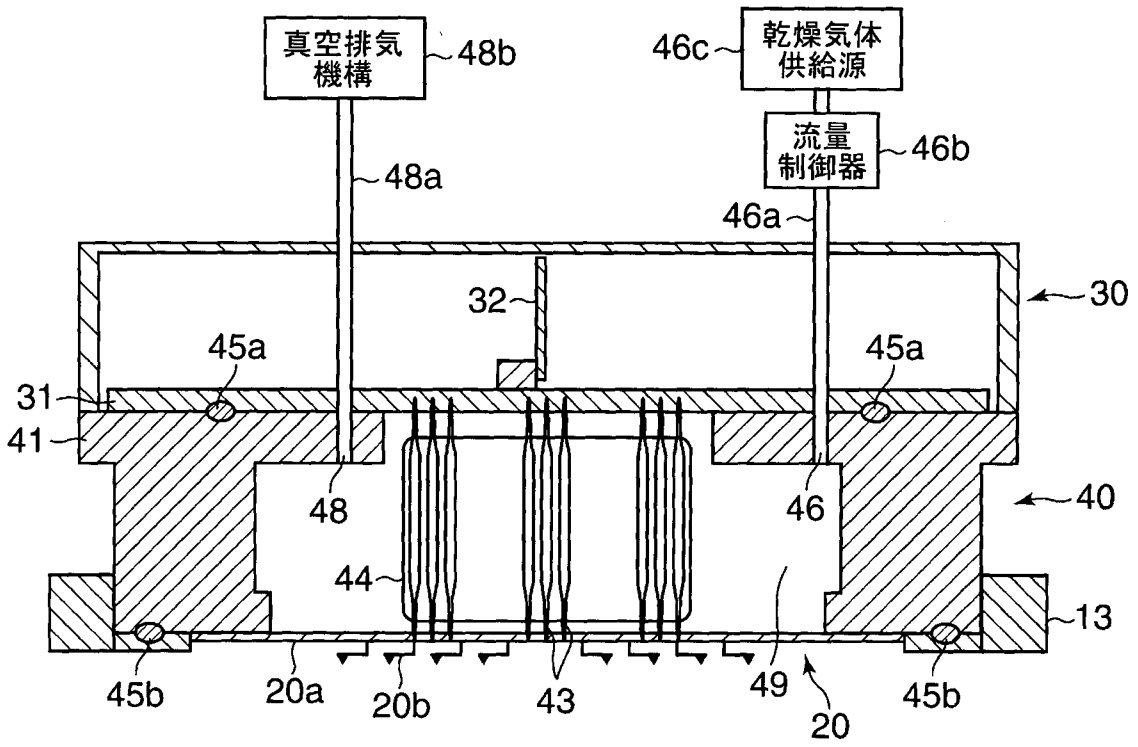


図 2


真空排気
機構
48b
46c
乾燥気体
供給源
流量
制御器
46b
48a
46a
32
30
45a
45a
31
41
48
46
40
44
13
45b
20a
20b
43
49
20
45b

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/067161

A. CLASSIFICATION OF SUBJECT MATTER
*H01L21/66*(2006.01)i, *G01R31/26*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/66, G01R31/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---|---|---|---|
| Jitsuyo Shinan Koho | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2013 |
| Kokai Jitsuyo Shinan Koho | 1971-2013 | Toroku Jitsuyo Shinan Koho | 1994-2013 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y | JP 7-5425 Y2 (Advantest Corp.), 08 February 1995 (08.02.1995), page 2, column 3, line 28 to column 4, line 42; fig. 1 (Family: none) | 1-7 |
| Y | JP 2009-105339 A (Mitsumi Electric Co., Ltd.), 14 May 2009 (14.05.2009), paragraph [0035]; fig. 1, 2 (Family: none) | 1-7 |
| Y | JP 7-58168 A (Tokyo Electron Ltd.), 03 March 1995 (03.03.1995), paragraphs [0014] to [0034]; fig. 1 (Family: none) | 1-7 |

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 04 July, 2013 (04.07.13) | 16 July, 2013 (16.07.13) |
| Name and mailing address of the ISA/ Japanese Patent Office<br>Facsimile No. | Authorized officer<br>Telephone No. |

**INTERNATIONAL SEARCH REPORT**

International application No.
PCT/JP2013/067161

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| A | JP 2010-101834 A (Yokogawa Electric Corp.), 06 May 2010 (06.05.2010), paragraphs [0004] to [0023]; fig. 1 to 4 (Family: none) | 1-7 |
| A | JP 6-45910 Y2 (Hitachi Electronics Engineering Co., Ltd.), 24 November 1994 (24.11.1994), page 2, column 3, line 23 to column 4, line 44; fig. 1 (Family: none) | 1-7 |

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０６７１６１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/66(2006.01)i, G01R31/26(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/66, G01R31/26

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０１３年 |
| 日本国実用新案登録公報 | １９９６－２０１３年 |
| 日本国登録実用新案公報 | １９９４－２０１３年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

| 引用文献のカテゴリー＊ | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| Y | JP 7-5425 Y2 (株式会社アドバンテスト) 1995.02.08,<br>第2頁第3欄第28行 - 第4欄第42行, 第1図 (ファミリーなし) | 1 - 7 |
| Y | JP 2009-105339 A (ミツミ電機株式会社) 2009.05.14,<br>段落[0035], 第1, 2図 (ファミリーなし) | 1 - 7 |
| Y | JP 7-58168 A (東京エレクトロン株式会社) 1995.03.03,<br>段落[0014] - [0034], 第1図 (ファミリーなし) | 1 - 7 |

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

| | |
|---|---|
| 国際調査を完了した日<br>０４．０７．２０１３ | 国際調査報告の発送日<br>１６．０７．２０１３ |
| 国際調査機関の名称及びあて先<br>日本国特許庁（ＩＳＡ／ＪＰ）<br>郵便番号１００－８９１５<br>東京都千代田区霞が関三丁目４番３号 | 特許庁審査官（権限のある職員）　５Ｆ　９３７９<br>樫本　剛<br>電話番号　０３－３５８１－１１０１　内線　３５１６ |

C（続き）．　関連すると認められる文献

| 引用文献のカテゴリー＊ | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| A | JP 2010-101834 A (横河電機株式会社) 2010.05.06,<br>段落[0004] - [0023], 第１ - ４図（ファミリーなし） | １ － ７ |
| A | JP 6-45910 Y2 (日立電子エンジニアリング株式会社) 1994.11.24,<br>第２頁第３欄第23行 - 第４欄第44行, 第１図（ファミリーなし） | １ － ７ |