(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월26일
(11) 등록번호 10-1822039
(24) 등록일자 2018년01월19일

(51) 국제특허분류(Int. Cl.)
H02M 3/155 (2006.01) *G01R 1/20* (2006.01)
G01R 19/165 (2006.01) *H02M 1/00* (2007.01)
(52) CPC특허분류
H02M 3/155 (2013.01)
G01R 1/203 (2013.01)
(21) 출원번호 10-2017-0031986
(22) 출원일자 2017년03월14일
심사청구일자 2017년03월14일
(30) 우선권주장
1020160103705 2016년08월16일 대한민국(KR)
(56) 선행기술조사문헌
JP2015065801 A*
US05821755 A*
KR1020120037756 A*
JP2000245142 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
(주)팔콘시스템
대전광역시 대덕구 대화로 160, 공구상가 16동 242호 (대화동)
(72) 발명자
최인영
대전광역시 동구 계족로 496-13 202호 (용전동)
(74) 대리인
특허법인 해담

전체 청구항 수 : 총 8 항 심사관 : 곽인구

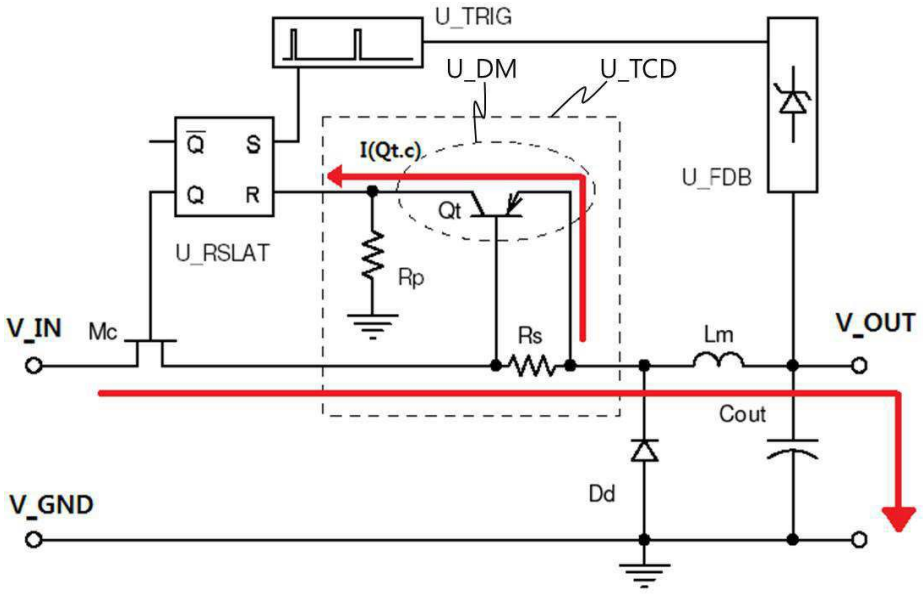
(54) 발명의 명칭 **인덕터 전류차단속도가 개선된 전압변환장치**

(57) 요 약

본 발명은 인덕터 전류차단속도가 개선된 전압변환장치에 관한 것으로서, 인덕터 전류가 흐르는 경로에 설치되는 전류측정수단과, 상기 전류측정수단 양단의 전압차에 의해 도통이 제어되는 트랜지스터를 포함하고 상기 감지저항 양단의 전압차가 검출설정전압을 초과하면 인덕터 전류 차단신호를 발생시키는 검출모듈을 포함하는 임계전류

(뒷면에 계속)

대 표 도 - 도5



검출부와, 상기 임계전류 검출부의 출력신호에 따라 상기 충전제어소자를 제어하는 반전유지모듈과, 상기 반전유지모듈로 트리거 펄스를 출력하는 펄스발생모듈을 포함하는 것을 특징으로 한다.

본 발명에 따르면, 반응속도가 빠른 트랜지스터를 사용하여 인덕터 전류를 감지하기에 제어가 간단하고 200V이상의 전압이 공급되어도 초과전류가 매우적다. 이와 같이 높은 전압이 입력되는 벅 컨버터는 역기전력 때문에 효율이 떨어지는 SMPS를 대신하는 가정용전원의 전압변환장치로 사용이 가능하기에 에너지 소비문제를 다소 해결 할 수 있다.

(52) CPC특허분류
G01R 19/16571 (2013.01)
G01R 19/16576 (2013.01)
H02M 2001/0009 (2013.01)

명 세 서

청구범위

청구항 1

인덕터, 상기 인덕터에 전류를 충전하는 충전제어소자, 상기 인덕터의 전류를 방전하는 방전제어소자를 포함하는 전압변환장치에 있어서,

상기 인덕터의 전류 제어회로로서,

상기 인덕터 전류가 흐르는 경로에 설치되는 전류측정수단과, 제어단자와 입력단자가 상기 전류측정수단의 양단에 전기적으로 연결되어 상기 전류측정수단 양단의 전압차에 의해 도통이 제어되는 트랜지스터를 포함하고 상기 전류측정수단 양단의 전압차가 검출설정전압을 초과하면 인덕터 전류 차단신호를 발생시키는 검출모듈을 포함하는 임계전류 검출부와;

상기 임계전류 검출부의 출력신호에 따라 상기 충전제어소자를 제어하는 반전유지모듈과;

상기 반전유지모듈로 트리거 펄스를 출력하는 펄스발생모듈을 포함하는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 2

제 1항 있어서,

상기 검출모듈의 출력단자에 안정저항이 접속되어 상기 검출모듈의 출력단자의 개방 상태를 방지하는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 3

제 1항 있어서,

상기 전류측정수단은 감지저항인 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 4

제 1항 있어서,

상기 충전제어소자의 일단은 입력단자에 연결되고 상기 충전제어소자의 타단은 상기 인덕터의 일단에 연결되며, 상기 인덕터의 타단은 공통단자에 연결되는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 5

제 1항에 있어서,

상기 반전유지모듈은 2개의 부정논리합 게이트를 포함하는 RS 래치로서, 상기 부정논리합 게이트에 포함되는 트랜지스터 중 어느 하나가 상기 검출모듈로서 사용되고, 상기 트랜지스터는 입력단자와 제어단자가 상기 전류측정수단의 양단에 각각 전기적으로 연결되는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 6

제 1항에 있어서,

검출설정전압의 변경을 위하여, 상기 전류측정수단의 일단과 상기 트랜지스터의 입력단자 사이 또는 전류측정수단의 타단과 상기 트랜지스터의 제어단자 사이에 PN접합을 포함하는 소자가 전기적으로 연결되는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 7

제 1항 있어서,

서로 다른 검출설정전압을 갖는 복수 개의 검출모듈이 병렬적으로 설치되고,

상기 복수 개의 검출모듈과 상기 반전유지모듈 사이에 복수 개의 검출모듈의 출력신호 중 어느 하나의 출력신호를 선택적으로 상기 반전유지모듈로 제공하는 선택모듈이 접속되는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

청구항 8

제 1항 있어서,

교류전원과 상기 전압변환장치의 입력단자 간에 전기적으로 연결되는 정류모듈이 더 포함되는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 입력전압을 변환하여 출력하는 전압변환장치 특히, 벅 컨버터에 관한 것으로서, 보다 상세하게는 인덕터 전류제어를 방해하는 전류차단 지연시간을 현저하게 감소시킬 수 있는 인덕터 전류제어회로를 포함하며, 특히 속도가 빠른 트랜지스터를 검출모듈로 사용하는 기술에 관한 것이다.

배 경 기 술

[0002] 도 1에 도시된 벅 컨버터는 충전제어소자(Mc), 방전제어소자(Md), 인덕터(Lm)로 구성된다. 또한 인덕터의 특성은 전류를 표현하는 식 1과 축적된 에너지를 표현하는 식 2와 같다.

[0003] $$V = L\frac{di}{dt}, \quad i = \frac{1}{L}\int V(t)\,dt \qquad \text{---------- 식 1}$$

[0004] $$W = \int v(t)\,i(t)\,dt = \int i(t)\,L\frac{di}{dt}\,dt = \frac{1}{2}Li^2(t) \qquad \text{---------- 식 2}$$

[0005] 벅 컨버터의 동작을 살펴보면, 충전제어소자(Mc)가 ON, 방전제어소자(Md)가 OFF 되면, 입력전압(V_{in})이 인덕터(Lm)로 공급되어 인덕터를 통해 흐르는 전류가 증가하고, 이후 충전제어소자(Mc)가 OFF, 방전제어소자(Md)가 ON되면, 인덕터에 충전된 에너지가 출력단자(Vout)로 공급되는 전압변환장치이다.

[0006] 역기전력(Back Electromotive force)에 의하여 최대 효율이 70%인 SMPS(Switched Mode Power Supply)에 비하여 벅 컨버터는 충전제어소자(Mc)에서 소모되는 에너지가 적고 이에 따라 효율이 거의 95% 정도로 높고 대기전력이 낮은며 인덕터의 제작이 간단한 장점을 가진다.

[0007] 또한 도 1에 도시된 벅 컨버터 제어장치는 부하 변동에 대한 응답속도를 향상시킬 수 있다. 이러한 제어장치는 벅 컨버터의 기본적인 구성에 감지저항(Rs)과 펄스발생기(OSC), 전류감지 비교기(CSA: current-sense amplifier), 전압오차 비교기(VEA: voltage-error amplifier), 전류오차 비교기(CEA: current-error amplifier), 펄스변조 비교기(PWM), 톱니파 발생기(SAW), 펄스발생기(OSC)와 래치(RS-Latch)가 추가적으로 구성된다. 단, 도 1에서 이득을 조절하는 저항 등의 도시는 생략하였다.

[0008] 이들의 동작을 도 2에 도시된 타이밍도를 통하여 살펴보면, 먼저 펄스발생기(OSC)가 래치(RS-Latch)의 S단에 펄스를 입력하면, Q단은 High가 되고 그에 따라 충전제어소자(Mc)가 ON되어, 인덕터(Lm)에 전류를 공급되기 시작한다. 인덕터 전류의 증가는 전류감지 비교기(CSA)에 의하여 전압 값으로 출력되고, 전류오차 비교기(CEA)는 전

류감지 비교기(CSA)의 출력값에서 전압오차 비교기(VEA)의 출력값을 뺀 전압을 출력한다. 펄스변조 비교기(PWM)는 전류오차 비교기(CEA)의 출력전압이 톱니파 발생기(SAW)의 전압보다 높아지는 순간 래치의 R단에 펄스를 발생시켜 Q단은 Low가 되고 충전제어소자를 OFF하여, 인덕터로 흐르는 전류를 차단한다.

[0009] 도 1에 도시된 제어회로에서 전류감지 비교기(CSA)는 입력값의 차이에 비례하여 선형적인 출력을 제공하기 위한 것으로서, 도 3의 회로도에 도시된 바와 같이 입력단(310), 보상단(320), 출력단(330)으로 구성된다. 비교기는 차동증폭 입력과 무한출력을 가지는 고이득 전압증폭기로서 개루프 이득 입력과 입력 임피던스가 매우 큰 특징을 가진다. 입력단(310)에서, 음의 입력(IN-)은 제 1트랜지스터(Q1)의 제어단자에, 양의 입력(IN+)은 제 2트랜지스터(Q2)의 제어단자에 입력되고, 입력된 전류는 I(IN-)와 I(IN+)를 따르는 두 경로로 미세하게 흐르기 때문에, 즉 입력된 전류는 출력단자로 흐르지 않기에 입력 임피던스를 매우 높일 수 있다. 이러한 차동입력은 비교기의 중요한 구조로서 두 입력의 전압차를 보상단으로 출력한다. 또한 비교기는 별도의 전원공급이 필요하고, 주변에 정밀한 저항, 커패시터 등의 피드백회로를 구성함으로써 이득이 조정되어 반전증폭기, 비반전증폭기, 가산기, 발진기, 미분회로, 적분회로로 구현이 가능하며 이에 따라 사칙연산이 가능한 회로를 구현하는데 필수적인 부품이다. 단, 개루프 이득 구조이기에 입력신호의 작은 변화는 매우 큰 출력변화를 발생시킨다. 이에 따라 이를 제어할 피드백회로가 반드시 필요하고, 출력신호가 너무 빨리 변경되면 피드백회로에 의하여 발진이 발생할 수 있다. 이러한 발진을 방지하기 위하여 보상단은 자체적으로 단위 시간당 변하는 출력전압을 제한하여 사용에 적당한 주파수 대역을 설정하는데 이를 슬루율(Slew rate)이라 하고 이는 비교기의 반응속도를 낮추는 결과를 초래한다.

[0010] 도 1에 도시된 제어장치의 동작을 자세히 살펴보면 도 2의 VEA(out)에 도시된 바와 같이 오차전압이 증가하면 인덕터의 최고전류를 I(Lm)과 같이 상승시킴에 따라 출력단에 공급되는 에너지를 증가시킴으로 부하변화에 신속한 응답을 보장한다. 이를 위하여 전류오차 비교기(CEA)는 인덕터 전류측정값(CSA)에서 오차전압(VEA)을 뺀 값을 출력하는데 이러한 연산을 위하여 전류감지 소자로서 두 입력전압의 차가 출력전압에 비례하여 출력되는 비교기가 사용되었다. 하지만 도 4에 도시된 바와 같이 전류감지 후 충전제어소자의 차단에 의한 인덕터의 전류감소까지 일정시간이 소요된다. 이를 "전류차단 지연시간(Td)"라 하고, 전류감지 비교기(CSA), 전류오차 비교기(CEA), 펄스변조 비교기(PWM)의 반응시간과 래치, 충전제어소자의 반응시간이 포함된다. 이들 중 래치와 충전제어소자의 반응시간은 수십 nSec로 매우 짧으나, 비교기의 경우 출력전압이 단위 시간당 변화하는 슬루율(Slew rate)의 제한으로 매우 긴 편이다. (LM358의 경우 슬루율은 0.3V/us로서 3V 변화하려면 10uSec 소요) 이러한 전류차단 지연시간은 도 4에 선으로 도시된 초과전류(Iex)와 빗금으로 도시된 초과전류량을 발생시킨다. 참고로 식 2에 따르면 인덕터에 저장되는 에너지는 전류량의 제곱에 비례하고, 만약 도 4에서 실제전류 충전시간(Ts)과 전류차단 지연시간(Td)의 시간이 같다면, 초과치는 목표치에 비하여 전류량은 3배, 에너지는 9배가 많을 정도로 치명적이다.

[0011] 이러한 전류차단 지연시간에 따른 초과에너지는 출력전압 제어를 매우 곤란하게 한다. 출력전압이 목표출력전압에 도달하였을 때 충전제어소자를 차단하면 초과에너지에 의하여 출력전압은 목표전압보다 높아지는 현상을 방지하기 위하여 각 비교기의 이득 조절이 필요하고, 부하량의 변화에 따라 출력전압이 변하는 현상을 방지하고자 톱니파 발생기(SAW) 출력신호의 경사도를 조절할 필요가 있다. 또한 초과전류는 높은 전압을 입력받지 못하는 단점을 발생시킨다. 식 1에서 표현된 바와 같이 전류증가 기울기는 V/L로서 100V 전압이 인덕턴스값이 10uH인 인덕터에 공급되면, 1uSec당 10A로 증가한다. 따라서 비교기로서 LM358을 사용하는 경우 3개의 비교기(CSA, CEA, PWM)가 순차적으로 반응하는 속도는 약 30uSec로서 초과전류는 약 300A이상이다. 하지만 실제 인덕터에 있어서 허용전류는 매우 큰 부피를 요구한다. 전선에 흐르는 전류는 전선의 단면적에 비례하기에 허용전류가 증가하면 철심과 철심을 감는 전선이 굵어짐에 따라 허용전류가 두 배 커지면 부피는 네 배 이상 증가하기에 상기 명시된 300A의 허용전류를 가지는 인덕터는 가정용 전압변환장치의 부품으로 사용이 곤란하다. 일반적으로 사용되는 10uH 인덕턴스, 허용전류 10A 인덕터의 부피는 약 12mm x 12mm x 7mm 이다.

[0012] 또한, 보통 가정에 공급되는 전원은 100V 이상의 교류전원이고, 전압변환장치는 효율이 낮은 SMPS가 주로 사용되고 있으나 대기전력이 낮은 측면과 효율 측면에서 벅 컨버터를 이용하는 전압변환장치의 요구는 증가하고 있다. 상기 명시한 바와 같이 높은 전압을 입력받는 것은 벅 컨버터를 가정용변환기로 사용키 위한 가장 큰 숙제이다. 따라서 높은 전압의 입력이 가능한 벅 컨버터를 개발하기 위하여 두 개 이상의 벅 컨버터를 직렬로 연결하는 미국등록특허 5006782 "Cascaded buck converter circuit with reduced power loss"와 벅 컨버터를 병렬로 연결하는 미국등록특허 제8772967 "Multistage and multiple-output DC-DC converters having coupled inductors"와 같이 매우 다양한 기술들이 공개되었지만 상용으로 널리 사용되지는 않고, 가끔 가정용 전원을 입력받는 벅 컨버터도 있으나 높은 입력전압에 의한 급격한 전류증가를 방지하기 위하여 인덕턴스가 매우 크고(예

를 들어 400mH) 허용전류가 매우 적은 인덕터를 사용하고 충전시간을 약 50uSec로 고정한 제어장치를 사용하기 때문에 효율이 약 70% 이하로 떨어진다.

[0013] 참고로, 도 1 에 도시된 벅 컨버터는 인덕터와 충전제어소자와 방전제어소자의 조합에 따라 승압을 수행하는 부스터 컨버터(Booster Converter)와 역 전압을 발생시키는 벅-부스터 컨버터(Buck-Booster converter)로 변형될 수 있다. 또한 도 1에 도시된 바와 같이 트랜지스터로 구현된 방전제어소자(Md)는 다이오드로 교체 될 수 있으나 다이오드에서 소비되는 전력에 의하여 효율은 80%로 떨어진다. 단, 본 발명에서는 도시의 편의상 다이오드를 방전제어소자로 사용하고, 특별한 경우를 제외하고는 벅 컨버터와 부스터 컨버터, 벅-부스터 컨버터를 포함하여 벅 컨버터라 일컫는다.

선행기술문헌

특허문헌

[0014] (특허문헌 0001) 미국등록특허 제4672518호 "Current mode control arrangement with load dependent ramp signal added to sensed current waveform"

(특허문헌 0002) 미국등록특허 제5006782호 "Cascaded buck converter circuit with reduced power loss"

(특허문헌 0003) 미국등록특허 제8772967호 "Multistage and multiple-output DC-DC converters having coupled inductors"

발명의 내용

해결하려는 과제

[0015] 종래 벅 컨버터는 효율이 매우 우수한 장점이 있으나, 연산이 가능한 비교기를 사용하여 인덕터 전류를 감지하였기에 전류차단 지연시간이 길다는 단점이 있다. 이와 같은 전류차단 지연시간은 의도치 않은 초과전류와 초과에너지를 발생시킴에 따라 이를 해결하고자 각 비교기의 이득 조절, 톱니파 발생기 등의 제어가 필요했다. 심지어 높은 전압이 입력되면 인덕터가 감당하기 어려울 정도로 초과전류가 증가하여 가정용으로 사용하기가 거의 불가능했다. 따라서 일반적으로 60V이하의 전압만 입력되어왔다. 이러한 이유에 따라 가장 수요가 많은 가정용 전원(교류100~220V)에는 효율이 매우 우수한 장점에도 불구하고 거의 사용되지 못하였다.

[0016] 따라서, 본 발명은 전류차단 지연시간을 현저하게 단축시켜 초과전류를 최소화하고 벅 컨버터의 효율을 개선하여 가정용 전압변환기로서 사용할 수 있도록 하는 것이다.

과제의 해결 수단

[0017] 상기와 같은 목적을 달성하기 위한 본 발명의 일측면에 따르면, 인덕터, 상기 인덕터에 전류를 충전하는 충전제어소자, 상기 인덕터의 전류를 방전하는 방전제어소자를 포함하는 전압변환장치에 있어서, 상기 인덕터의 전류 제어회로로서, 상기 인덕터 전류가 흐르는 경로에 설치되는 전류측정수단과, 제어단자와 입력단자가 상기 전류측정수단의 양단에 전기적으로 연결되어 상기 전류측정수단 양단의 전압차에 의해 도통이 제어되는 트랜지스터를 포함하고 상기 전류측정수단 양단의 전압차가 검출설정전압을 초과하면 인덕터 전류 차단신호를 발생시키는 검출모듈을 포함하는 임계전류 검출부와;상기 임계전류 검출부의 출력신호에 따라 상기 충전제어소자를 제어하는 반전유지모듈과; 상기 반전유지모듈로 트리거 펄스를 출력하는 펄스발생모듈을 포함하는 것을 특징으로 하는 인덕터 전류차단속도가 개선된 전압변환장치를 제공한다.

[0018] 그리고, 상기 검출모듈의 출력단자에 안정저항이 접속되어 상기 검출모듈의 출력단자의 개방 상태를 방지하는 것이 바람직하다.

[0019] 또한, 상기 전류측정수단은 감지저항일 수 있다.

[0020] 아울러, 상기 충전제어소자의 일단은 입력단자에 연결되고 상기 충전제어소자의 타단은 상기 인덕터의 일단에 연결되며, 상기 인덕터의 타단은 공통단자에 연결되는 것이 바람직하다.

[0021] 그리고, 상기 반전유지모듈은 2개의 부정논리합 게이트를 포함하는 RS 래치로서, 상기 부정논리합 게이트에 포함되는 트랜지스터 중 어느 하나가 상기 검출모듈로서 사용되고, 상기 트랜지스터는 입력단자와 제어단자가 상

기 전류측정수단의 양단에 각각 전기적으로 연결될 수 있다.

[0022] 또한, 검출설정전압의 변경을 위하여, 상기 전류측정수단의 일단과 상기 트랜지스터의 입력단자 사이 또는 전류측정수단의 타단과 상기 트랜지스터의 제어단자 사이에 PN접합을 포함하는 소자가 전기적으로 연결되는 것이 바람직하다.

[0023] 아울러, 서로 다른 검출설정전압을 갖는 복수 개의 검출모듈이 병렬적으로 설치되고, 상기 복수 개의 검출모듈과 상기 반전유지모듈 사이에 복수 개의 검출모듈의 출력신호 중 어느 하나의 출력신호를 선택적으로 상기 반전유지모듈로 제공하는 선택모듈이 접속될 수 있다.

[0024] 그리고, 교류전원과 상기 전압변환장치의 입력단자 간에 전기적으로 연결되는 정류모듈이 더 포함되는 것이 바람직하다.

발명의 효과

[0025] 본 발명에 의하면, 기존 수십 uSec에 해당하는 인덕터 전류차단 지연시간을 수십 nSec로 줄일 수 있다. 이와 같이 짧은 지연시간은 초과전류와 초과에너지를 확연히 감소시킨다. 따라서 매우 간단한 제어로서도 출력전압제어가 가능하다. 하물며 200V이상 높은 전압이 입력되더라도 초과전류를 인덕터가 감당할 정도로 제어한다. 이와 같이 높은 전압의 입력이 가능한 벅 컨버터는 100~200V교류의 전원 입력을 가능케 함에 따라 가정용 전압변환장치로 사용될 수 있다. 따라서 기존 SMPS를 대신 효율 높은 벅 컨버터가 적용되는 가정용 전압변환창치를 제작하여 에너지 문제를 해결하는 효과가 있다.

도면의 간단한 설명

[0026] 도 1은 종래 벅 컨버터 제어회로의 회로도이다.

도 2는 도 1에 따른 벅 컨버터 제어회로의 파형도이다.

도 3은 도 1에 사용된 비교기의 구조도이다.

도 4는 벅 컨버터의 인덕터에 흐르는 전류를 도시한 파형도이다.

도 5는 본 발명의 제 1 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 6은 본 발명의 제 2 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 7은 도 6에 따른 인덕터 전류제어 실험 결과를 도시한 파형도이다

도 8은 본 발명의 제 3 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 9는 본 발명의 제 4 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 10은 본 발명의 제 5 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 11은 본 발명의 제 6 실시예에 따른 인덕터 전류제어 회로의 구성도이다.

도 12는 도 11에 따른 인덕터 전류제어 실험 결과를 도시한 파형도이다

발명을 실시하기 위한 구체적인 내용

[0027] 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다. 도면들 중 동일한 구성요소들은 가능한 어느 곳에서든지 동일한 부호들로 나타내고 있음에 유의해야 한다. 또한 발명의 요지를 불필요하게 흐릴 수 있는 공지기능 및 구성에 대한 상세한 설명은 생략한다.

[0028] 도 5는 본 발명의 제 1 실시예에 따른 전압변환장치의 구성도이다.

[0029] 제 1 실시예에 따른 전압변환장치는 충전제어소자(Mc), 방전제어소자(Dd), 인덕터(Lm) 커패시터(Cout)로 구성된 종래 벅 컨버터에 임계전류검출부(U_TCD), 반전유지모듈(U_RSLAT), 펄스발생모듈(U_TRIG)을 더 포함하여 구성된다.

[0030] 임계전류검출부(U_TCD)는 인덕터 전류가 "설정전류" 이하일 때 Low를 출력하고, "설정전류" 이상일 때 High를 출력하도록 설계되고 출력은 반전유지모듈(U_RSLAT)에 입력되어 인덕터 전류 차단신호로 사용된다. 이들의 동작을 살펴보면, 반전유지모듈(U_RSLAT)의 출력상태(Q)가 Low인 상태에서 펄스발생모듈(U_TRIG)이 펄스를 발생시키

면 출력상태(Q)가 High가 되어 충전제어소자(Mc)를 ON시킴에 따라 인덕터의 전류는 증가한다. 임계전류검출부(U_TCD)는 인덕터 전류가 설정전류 이상으로 흐를 때 High를 출력하여 반전유지모듈(U_RSLAT)의 출력상태(Q)를 Low로 반전시킴으로 인덕터로 흐르는 전류를 차단한다.

[0031] 임계전류검출부(U_TCD)는 도 5에 도시된 바와 같이 감지저항(Rs)과 검출모듈(U_DM)로 구성되며 검출모듈(U_DM)은 입력단자(emitter)와 제어단자(base)가 감지저항의 양측에 연결되고 출력단자(collector)는 안정저항(Rp)에 의하여 풀다운되는 하나의 PNP 접합트랜지스터(Qt, BJT: bipolar junction transistor)로 구성될 수 있다. 이들의 동작을 살펴보면 인덕터의 전류는 감지저항(Rs)에 투영되고, 투영된 전류에 의하여 감지저항(Rs)의 양단에 전압강하가 일어난다. 인덕터 전류가 증가함에 따라 감지저항 양단의 전압차는 증가하고 이 값이 검출모듈의 "검출설정전압" 보다 커지는 순간 임계전류검출부(U_TCD)의 출력전압은 급격히 증가한다.

[0032] 이때 검출모듈로 사용되는 접합트랜지스터(Qt)의 동작을 자세히 살펴보면, 입력단자-제어단자의 전압차가 문턱전압보다 적을 때에 전류는 흐르지 않다가 문턱전압보다 커지면 입력단자로부터 출력단자로 흐르는 전류(I(Qt.c))는 입력단자-제어단자 전압차의 지수함수(exponential function)로 증가하기 때문에 출력전압은 급격히 증가한다. 따라서 도 5에 도시된 검출모듈의 검출설정전압은 접합트랜지스터의 문턱전압의 크기와 같다. 또한, 접합트랜지스터의 비선형출력 특성에 따라 비교기와 달리 연산이 불가능하나 High speed 접합트랜지스터의 경우 반응시간은 1nSec이하로서 반응속도가 빠른 장점이 있다. 즉, 반전유지모듈(U_RSLAT)의 반응속도가 수nSec이하, 충전제어소자의 반응속도가 10nSec이하라 할 때 설정전류 감지 순간부터 거의 20nSec이내에 인덕터의 전류가 차단된다. 즉, 전류차단 지연시간은 20nSec보다 작다.

[0033] 이와 같이 빠른 반응속도는 매우 간단한 제어와 높은 전압의 입력을 가능하게 한다. 먼저 빠른 반응속도는 도 4에 도시된 전류차단 지연시간(Td)에 따른 초과전류와 초과에너지를 확연히 감소시키기 때문에 기존 제어방법과 같이 초과에너지에 대한 보상이 필요치 않다. 즉, 부하의 변동에 따라 펄스발생모듈(U_TRIG)의 출력주파수만 변경될 뿐 별다른 제어가 필요치 않다. 또한, 전류차단 지연시간을 20nSec라고 가정하면 10uH의 인덕터에 100V를 입력하였을 경우 초과전류는 0.2A로 매우 적어진다. 이에 따라 입력전압이 매우 높더라도 인덕터의 용량을 합리적 범위 내에서 설정할 수 있다.

[0034] 또한 검출모듈의 입력단자로부터 출력단자로 전류가 흐르지 않는 경우 검출모듈의 출력단자는 개방 상태로서 주변 노이즈에 의하여 전압이 변경되는 오류가 발생할 수 있다. 따라서 주변전류원에서 미세한 전류가 공급되는 안정저항(Rp)이 반드시 필요하며 이러한 안정저항은 비교기 주변에 개루프 이득(Open loop gain)을 조정하기 위하여 피드백의 목적으로 설치되는 저항과 목적이 다르므로 저항값이 정확할 필요가 없다.

[0035] 도 6은 본 발명의 제 2 실시예에 따른 전압변환장치의 구성도이고 도 7은 도 6의 제어회로의 실험결과도이다.

[0036] 제 2 실시예에 따른 전압변환장치는 제 1 실시예에 사용된 접합트랜지스터가 P채널 금속 산화막 전계효과 트랜지스터(MOSFET: Metal oxide semiconductor field effect transistor)로 변경되고, 검출저항의 위치가 변경되었다.

[0037] 제어단자(Gate)와 입력단자(Source) 사이의 절연막에 전압을 인가하여 입력단자-출력단자(Drain)의 전류(Ids)를 제어하는 전계효과 트랜지스터는 입력단자-출력단자의 전류(Ids)가 출력단자-입력단자의 전압차(Vds)와 제어전압(Vgs)와 임계전압(Vth)의 차(Vgs - Vth)에 따라 전류가 흐르지 않는 구간(Vgs < Vth), 선형으로 증가하는 구간(Vds < (Vgs - Vth)), 제어전압(Vgs)의 제곱에 비례하는 구간(Vds > (Vgs - Vth))을 가지는 특성을 가진다. 하지만 비교기와 달리 출력전압을 증폭하려면 선형출력은 구현이 불가능하여 본 발명에서는 입력단자로부터 출력단자로 흐르는 전류(Ids)가 제어전압(Vgs)의 제곱에 비례하는 특성만 사용된다.

[0038] 전계효과 트랜지스터는 절연막의 구조에 따라 문턱전압(Threshold voltage), 트랜스컨덕턴스 파라미터(Transconductance parameter)의 조절이 가능하기에 구성하는 물질에 따라 문턱전압이 결정되는 접합트랜지스터와 달리 절연막의 구조에 따라 문턱전압이 결정된다. 또한, 본 발명에서 문턱전압은 검출설정전압으로 동작하므로, 전계효과 트랜지스터는 검출설정전압을 변경할 수 있는 확장성을 보여준다. 단, 정밀한 제작이 요구된다.

[0039] 도 6에 도시된 제어회로의 동작을 확인하기 위하여 시험환경으로 10uH 인덕터, 0.06ohm 감지저항, 문턱전압이 0V, 트랜스컨덕턴스 파라미터가 0.01인 P채널 금속 산화막 전계효과 트랜지스터를 사용하여 시험하였고, 시험결과를 도 7에 도시하였다. 입력전압이 100V인 경우와 10V인 경우 두 번을 시험하였고, 결과를 각각 "(A) Input of DC 100V"와 "(B) Input of DC 10V"로 도시되었다. 단, 전체 파형의 도시를 위하여 시험 시간은 각각 1.2uSec, 12uSec로 조정하였다. 시험결과에 따르면 먼저 인덕터 전류가 증가함에 따라 제어전압(Vgs)이 상승한다. 이에 따라 출력전압(Vd)은 제어전압의 제곱에 비례하여 증가함이 나타나고, 출력전압이 RS latch의 소자로

사용된 74ACT02의 입력전압(약 2V로 추정)에 도달하였을 때 RS latch의 반전과정이 시작되는 것으로 추정된다. 관심 사항인 인덕터의 최대전류는 각각 10.75A, 10.56A로 예상한 바와 같이 입력전압이 높은 경우의 최대전류가 0.2A정도 높게 측정되었다. 이와 같은 시험은 트랜스컨덕턴스 파라미터가 적당하다면 검출설정전압(임계전압)이 0V인 전계효과 트랜지스터도 검출모듈로 사용될 수 있음을 알려준다.

[0040] 참고로 전계효과 트랜지스터를 검출모듈로서 사용하는 제 2 실시예에서는 도 5의 실시예와 같이 검출저항(Rs)이 충전스위치소자(Mc)와 인덕터(Lm) 사이에 설치되는 것보다 도 6에 도시된 바와 같이 검출저항(Rs)가 입력단자(V_IN)와 충전스위치소자(Mc) 사이에 설치되는 것이 검출모듈(U_DM)이 안정적으로 동작하는 것에 도움이 된다. 전자의 경우 접합트랜지스터는 정상적으로 동작하였으나 전계효과 트랜지스터는 정상적인 동작을 하지 않았다.

[0041] 도 8은 본 발명의 제 3 실시예에 따른 인덕터 전류 제어회로의 구성도이다.

[0042] 도 5에 도시된 벅 컨버터 제어장치의 경우 충전제어소자(Mc)의 전류는 인덕터(Lm)와 부하를 지나는 B경로(Path_B)를 따라 흐른다. 단, 부하의 임피던스가 매우 크면 인덕터 전류가 검출모듈(U_DM)의 설정전류보다 작고, 검출모듈(U_DM)의 출력전압은 상승하지 못하기에 즉, 차단신호를 발생시키지 못하기에 충전제어소자(Mc)는 계속 ON 상태로서 벅 컨버터의 출력전압은 입력전압과 같아진다. 이와 같은 고전압 출력은 부하로 사용되는 고가의 장비를 파손시킬 수 있기에 이를 방지하기 위하여 펄스의 최대폭을 제한하는 방법 등이 사용될 수 있으나 벅-부스터 컨버터(Buck-Booster converter)를 적용함으로 해결이 가능하다.

[0043] 제 3 실시예는 도 5에 도시된 벅 컨버터와 달리 인덕터(Lm)와 방전제어소자(Dd)의 위치가 변경되어 역 전압을 발생시키는 벅-부스터 컨버터가 사용되었다.

[0044] 구성을 살펴보면, 인덕터(Lm)는 일단이 충전제어소자(Mc)에 연결되고 타단은 임계전류검출부를 구성하는 감지저항(Rs)을 통해 공통단자(V_GND)로 연결되며, 방전제어소자(Dd)인 다이오드의 캐소드단은 충전스위치소자(Mc)에 연결되고 애노드단은 출력단자(V_OUT)에 연결된다.

[0045] 검출모듈(U_DM)로는 NPN 접합트랜지스터가 사용되었으며, 도 4에 도시된 부정논리합(NOR)형 SR_latch 대신, 하강전압(falling-edge)에 출력이 반전되는 부정논리곱(NAND)형 SR_latch가 사용되었고 펄스발생모듈(U_TRIG) 또한 상승반응(high-active)에서 하강반응(low-active)으로 변경되었다.

[0046] 먼저 벅-부스터 컨버터의 동작을 살펴보면, 충전제어소자(Mc)가 ON되었을 때 전류는 인덕터(Lm)와 공통단자(V_GND)를 따르는 B경로(Path_B)로 흐른다. 이후 충전제어소자(Mc)가 OFF되었을 때 인덕터의 잔여전류는 출력단자(V_OUT)에서 공통단자(V_GND)로 흐르기에 공통단자 전압은 출력단자 전압보다 높다. 즉 역전압을 출력한다. 이때 인덕터의 전류 B경로(Path_B)에 존재하는 부하는 충전제어소자와 인덕터 뿐으로서 인덕터의 전류는 Vin/Lm의 기울기로 상승한다. 이와 같은 인덕터의 전류는 부하의 임피던스에 관계없이 검출모듈의 출력을 발생시키기에 출력전압이 입력전압과 같아지는 현상을 방지할 수 있다.

[0047] 또한 임계전류검출부(U_TCD)의 동작을 살펴보면, 인덕터(Lm)의 전류가 설정전류보다 낮을 때 검출모듈(U_DM)의 입력단자와 제어단자의 전압차는 문턱전압보다 낮기에 출력전류는 흐르지 않고 안정저항(Rp)에 의하여 High를 유지한다. 이후 검출설정전류보다 높아지면 검출모듈(U_DM)의 입력단자로부터 출력단자로 전류가 흐르고 출력단자의 전압은 공통단자(V_GND)의 전압과 같은 Low를 출력하고 이와 같이 떨어지는 신호에 부정논리곱(NAND)형 SR_latch의 출력은 반전되어 인덕터 전류를 차단시킨다. 만약, 부정논리합(NOR)형 SR_latch가 사용되는 경우, 이 신호를 인버터(inverter)를 이용하여 뒤집으면 차단신호로 사용될 수 있다. 즉, 도 8에 도시된 임계전류검출부(U_TCD)에 따르면 인덕터 전류측정수단으로 사용되는 감지저항(Rs)은 인덕터의 전류를 투영할 수 있는 어느 경로에도 설치가 가능하고 이에 따라 검출모듈을 적절히 변경함으로써 인덕터 전류제어가 이루어질 수 있음을 명시한다.

[0048] 도 9는 본 발명의 제 4 실시예에 따른 인덕터 전류 제어회로의 구성도이다. 도 9에 도시된 벅 컨버터 제어장치의 경우 전류측정수단의 일단은 부정논리합(NOR)형 반전유지모듈(U_RSLAT)의 R단에 바로 연결된다. 단, 피드백 회로의 도시는 생략하였다. 이러한 경우 반전유지모듈(U_RSLAT)의 구성은 두 개의 부정논리합모듈(U_NOR1, U_NOR2)로 이루어지고 제 1 부정논리합모듈(U_NOR1)의 구성은 두 개의 트랜지스터(Q1, Q2)와 하나의 안정저항(Rp)로 이루어질 수 있다. 이때 제 2 트랜지스터(Q2)의 제어단자(base)는 전기적으로 감지저항(Rs)의 일단에 연결되고 입력단자(emitter)는 일단은 전기적으로 감지저항(Rs)의 타단에 연결된다. 즉, 반전유지모듈(U_RSLAT) 내부의 부정논리합모듈의 제 2 트랜지스터는 검출 트랜지스터로 사용될 수 있다. 이는 역으로 반전유지모듈과 검출모듈을 통합하여 4 개의 트랜지스터와 2 개의 안정저항 만으로 구성될 수 있음을 명시한다.

[0049] 인덕터 전류차단 동작을 살펴보면 인덕터 전류가 상승하여 감지저항(Rs)의 일단의 전압이 상승하면 제 1 부정논

리합모듈(U_NOR1)의 제 2 트랜지스터(Q2)는 급격히 입력단자-출력단자 간 전류를 상승시키고 이러한 신호는 반전유지모듈의 출력을 반전시켜 인덕터 전류를 차단한다.

[0050] 도 10은 본 발명의 제 5 실시예에 따른 인덕터 전류 제어회로의 구성도이다. 도 5의 실시예에서 검출모듈로 사용된 접합트랜지스터는 고정된 문턱전압을 가지기에 부하가 적은 경우 출력단자(Vout)에 높은 전압의 톱니파가 출력될 수 있다. 이러한 현상은 설정전류가 다른 여러 검출모듈을 설치하고 하나를 선택하여 반전유지모듈로 입력함으로 예방할 수 있다.

[0051] 구성을 살펴보면, 도 10과 같이 임계전류검출부(U_TCD)는 복수 개의 감지저항(Rs1, Rs2)과 검출모듈(Qt1, Qt2-Dt2, Mt3)이 포함될 수 있고 이들 검출모듈 중 하나의 검출값을 선택적으로 반전유지모듈에 입력하는 선택모듈(U_MUX)이 설치된다. 또한 도 5의 실시예에서는 반전유지모듈을 RS_latch를 이용하여 구현하였으나 도 10에 도시된 바와 같이 D-flipflop을 이용한 토글모듈(U_TOG)과 논리합모듈(U_OR)로도 구현될 수 있다. 이후의 도면에서 안정저항의 도시는 생략한다.

[0052] 먼저 검출모듈(Qt1, Qt2-Dt2, Mt3)들을 비교하여 각 검출모듈의 동작을 살펴보면, 제 1 검출모듈은 제 1 트랜지스터(Qt1) 하나로 구성되므로 검출설정전압은 내부 PN접합에 따른 문턱전압(V_BP(Qt1))이다. 하지만 제 2 검출모듈은 제 2 트랜지스터(Qt2)의 문턱전압(V_BP(Qt2)과 제 2 트랜지스터(Qt2)의 입력단자(emitter)와 제어단자(base)사이에 제 2 다이오드(Dt2)를 설치되었고 다이오드의 PN접합에 따른 제 2 문턱전압(V_BP(Dt2))이 추가되기 때문에 검출설정전압은 V_BP(Qt2)+ V_BP(Dt2) 로서 두 문턱전압이 같다면 2배가 증가한다. 이에 따라 전류량은 4배, 저장에너지는 16배 증가한다. 따라서 펄스발생모듈은 펄스발생 주파수를 분석하여 부하의 임피던스를 감지하고, 부하가 많은 경우에는 제 2 검출모듈을, 부하가 적은 경우에는 제 1 검출모듈을 선택할 수 있다. 일반적으로 PN접합에 의한 문턱전압은 소자에 따라 0.3~0.7V로 다양하다. 또한 제 3 검출모듈의 검출트랜지스터와 같이 검출설정전압을 변경할 수 있는 전계효과 트랜지스터가 추가로 설치될 수도 있다.

[0053] 더불어 제 1 감지저항(Rs1), 제 2 감지저항(Rs2)과 같이 별도의 저항을 직렬로 연결함으로써 동일한 검출설정전압을 갖지만 서로 다른 설정전류를 구현할 수도 있다. 참고로 도 4에 도시된 인덕터 전류는 상승과 하강하는 삼각형으로 이루어진다. 상승하는 전류는 충전스위치소자가 발생시킨 전류이고, 하강하는 전류는 방전제어소자가 발생시킨 전류이다. 따라서 제 1 감지저항(Rs1), 제 2 감지저항(Rs2)의 전류파형은 상승구간만 있는 직각삼각형으로 표현되고 도 8에 도시된 감지저항은 상승 하강을 모두 포함한다. 또한, 인덕터 전류를 차단하려면 상승하는 전류의 감시가 필요하다. 따라서 감지저항은 인덕터의 상승전류를 투영하는 전류경로에 설치될 수 있다. 더욱이 충전제어소자(Mc)와 인덕터(Lm)은 기생성분으로 내부저항을 포함하고 있다. 따라서 충전제어소자(Mc)와 인덕터(Lm)는 인덕터 전류측정수단으로 사용될 수도 있다.

[0054] 또한, RS_latch의 경우 두 입력이 모두 High이면 출력값이 모두 같은 중간값을 출력하는 오류를 발생한다. 이와 달리 반전출력단자(nQ)와 데이터단자(D)가 연결된 D-flipflop은 클럭단자(CLK)에 상승펄스가 입력될 때 출력단자(Q)를 반전시킨다. 따라서 검출모듈의 출력값과 발생모듈(U_TRIG)의 출력값을 논리합모듈(U_OR)로 더하여 입력시키면 중간값을 출력하는 오류 발생 없이 사용이 가능하며 디지털 회로이기에 지연되는 시간은 매우 짧다. 또한 출력값 모두가 같아지는 상기 RS-latch의 Reset 불량에 의한 인덕터의 과전류 충전을 방지하기 위하여 R단에 신호가 입력될 때 S단의 입력을 방지하거나, RS-latch 내부에 자체를 Reset회로를 포함하는 경우 출력단자(Q)와 반전출력단자(nQ)의 출력전압이 같으면 RS-latch 자체를 Reset하는 방법 등이 사용될 수 있다.

[0055] 도 11은 본 발명의 제 6 실시예에 따른 인덕터 전류 제어 시험회로의 구성도이고, 도 12는 이에 따른 시험결과도이다.

[0056] 시험회로는 도 11에 도시된 바와 같이 벅 부스터 컨버터에 0.06 ohm의 감지저항과, 10uH의 인덕터로 구성되고, 출력전압의 차이가 3.3V 보다 높아지면 펄스발생을 중지시키는 매우 간단한 피드백모듈(U_FDB)로 구성된다. 또한 입력단자 전에 정류모듈(U_BR)을 설치하여 200V 교류전압을 맥류형태로 변환시켰고, 응답특성을 살펴보기 위하여 8.33mSec이후에 부하의 임피던스 변동을 발생시켜 전류가 두 배로 변경되도록 구성하였다.

[0057] 시험결과를 살펴보면, 도 12에 도시된 바와 같이 입력전압(Vin)은 200V 맥류형태로 측정되고, 출력전압(Vout)의 차는 3.3V보다 약간 높은 톱니파로 측정되고, 8.33mSec이후 출력전류(I(out))는 2배로 증가하여도 톱니파의 주파수만 변동되었을 뿐 출력전압의 변동은 없다. 검출모듈로 사용된 접합트랜지스터 출력전압(V(Qt.out))은 2.0~2.5V 사이를 출력하는 양호한 제어결과를 나타내었다. 단지 펄스출력모듈의 출력주파수만 변경되었다. 이때 인덕터의 전류(I(Lm))을 자세히 살펴보면 입력전압(V(in))이 낮은 곳에서는 12.2A, 높은 곳에서는 13.1A로 전류차단 지연시간(Td)에 따라 허용되는 범위 안에서 약간의 차이가 발생한다. 참고로 교류100V 입력시 최대전류는

12.7A이었다. 이는 처음에 의도한대로 인덕터 전류의 연산에 의존치 않고 전류차단 지연시간을 줄이는 것이 출력전압제어 또는 인덕터 최대전류 제어에 매우 효과적임을 보여준다.

[0058] 또한, 검출모듈로 사용되는 전계효과 트랜지스터의 특성을 살펴보기 위하여 검출트랜지스터(Qt)를 임계전압이 0V, 트랜스컨덕턴스 파라미터가 0.01인 P채널 금속 산화막 전계효과 트랜지스터로 변경하였을 때 도 12와 비슷한 실험결과를 얻을 수 있다.

[0059] "배경 기술"에서 명시된 비교기와 달리 본 발명의 검출모듈로 사용된 트랜지스터는 내부에 포함된 검출설정전압에 따라 입력단자로부터 출력단자로 흐르는 전류를 급격히 증가시키므로 연산을 수행할 수가 없으나 피드백회로가 필요치 않고, 반응속도에 제한을 둘 필요가 없다. 또한, 슬루율이 1v/nSec와 같이 반응속도가 빠른 비교기도 존재하나 주변의 잡음에 매우 심한 출력을 발생시키므로 발진이 발생하기 더욱 쉽다. 이러한 발진을 방지하기 위하여 매우 정밀한 피드백회로가 필요하다.

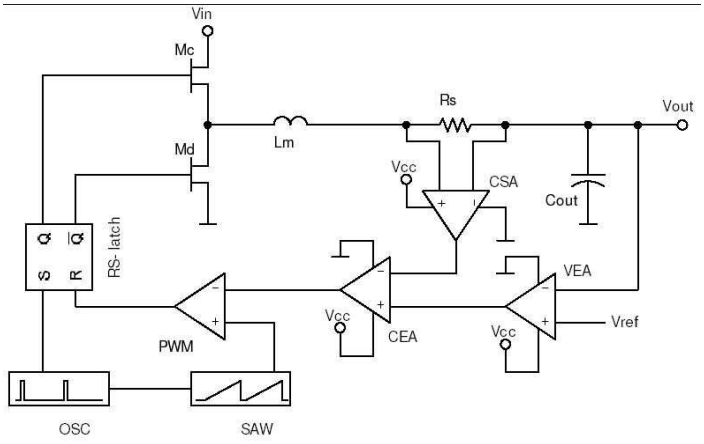
[0060] 따라서 검출모듈의 빠른 반응속도와 임계전류의 안정된 검출이 본 발명의 가장 큰 특징으로서, 검출설정전압에 따른 출력전류가 제어전압의 지수함수나 제곱함수와 같은 비선형(non-linear)으로 출력되는 단점에도 불구하고 접합 또는 전계효과 트랜지스터를 직접 검출모듈로 사용하였다. 즉, 본 발명은 입력단자로 공급된 전류가 출력단자로 흐르지 않는 비교기와 달리 전류측정수단의 양단에 입력단자와 제어단자가 연결되어 입력된 전류가 출력단자로 흐르는 트랜지스터를 검출모듈로 사용한 것을 특징으로 한다.

[0061] 이에 따라 두 개의 접합트랜지스터를 쌍으로 연결하여 큰 신호를 증폭하는 달링턴 트랜지스터(Darlington transistor) 역시 도 10에 도시된 검출다이오드(Dt2)와 같이 검출설정전압을 상승시키는 효과를 발생시킬 뿐 연산이 가능한 선형출력은 발생시키지 못하고, 입력단자로 입력된 전류가 출력단자로 흐르므로 이 또한 전류측정수단의 양단에 입력단자와 제어단자가 연결되면 검출모듈로 사용될 수 있다.

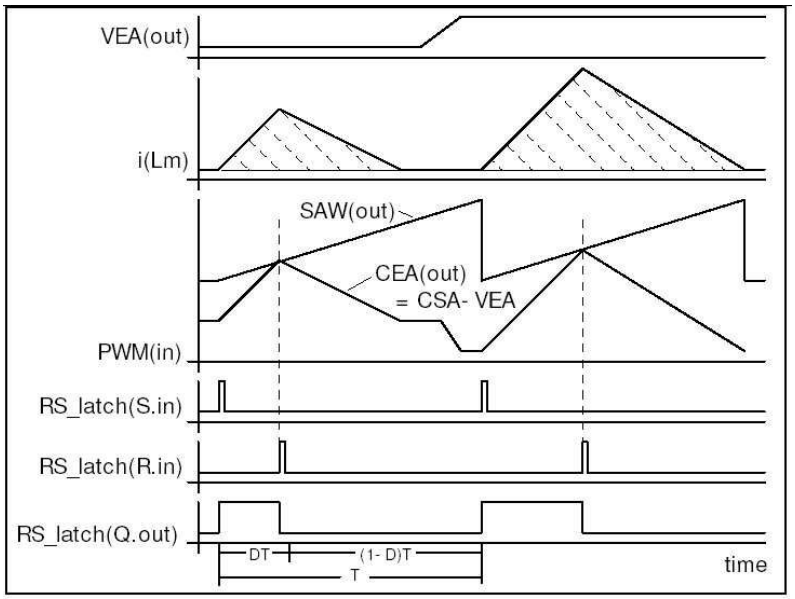
[0062] 비록 본 발명이 상기 바람직한 실시 예들과 관련하여 설명되어졌지만, 상술한 바와 같이 발명의 요지와 범위로부터 벗어남이 없이 다양한 수정이나 변형을 하는 것이 가능하다. 따라서, 첨부된 특허 청구범위는 본 발명의 요지에 속하는 이러한 수정이나 변형을 포함할 것이다.

도면

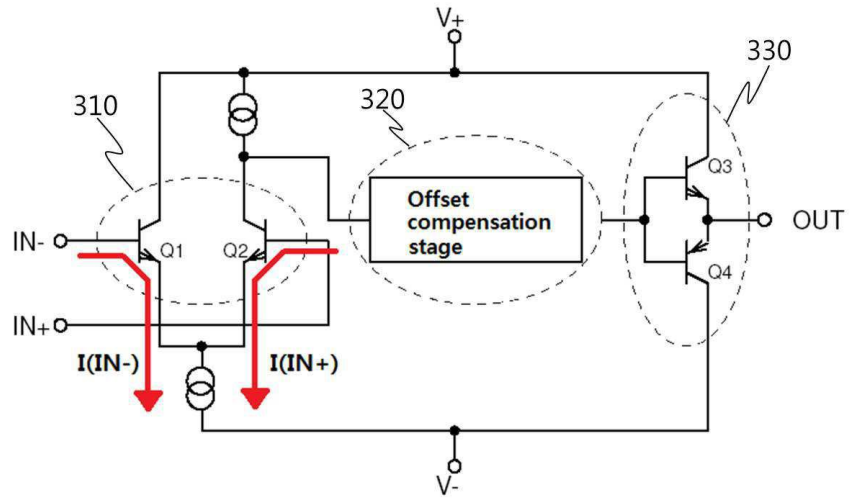
도면1



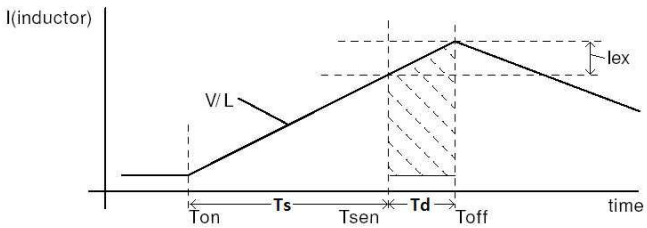
도면2


VEA(out)
i(Lm)
SAW(out)
CEA(out)
= CSA- VEA
PWM(in)
RS_latch(S.in)
RS_latch(R.in)
RS_latch(Q.out)
DT
(1- D)T
T
time

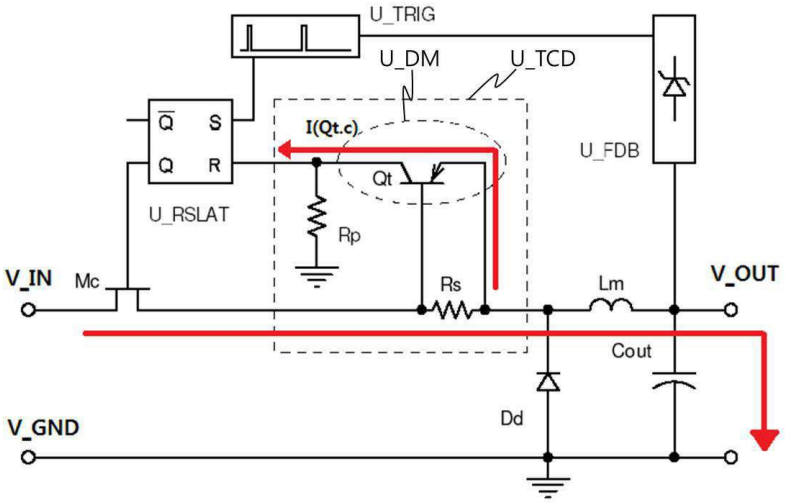
도면3


V+
330
310
320
Offset
compensation
stage
Q3
OUT
IN-
Q1
Q2
Q4
IN+
I(IN-)
I(IN+)
V-

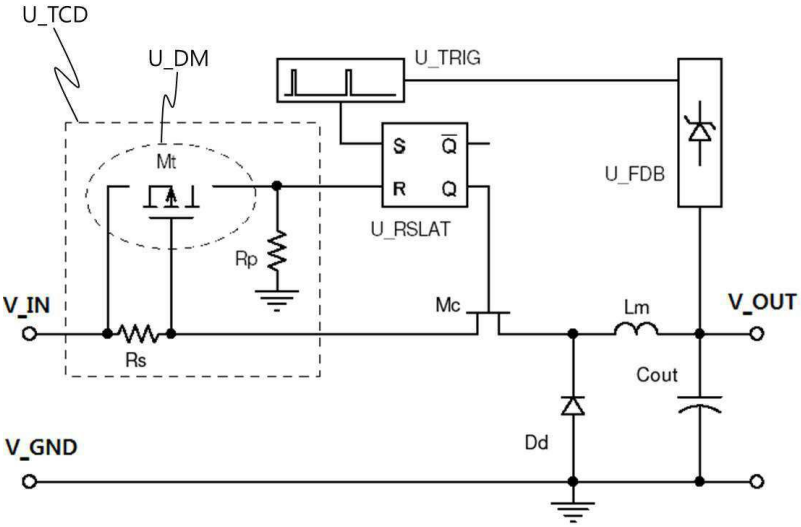
도면4


I(inductor)
Iex
V/L
Ton
Ts
Tsen
Td
Toff
time

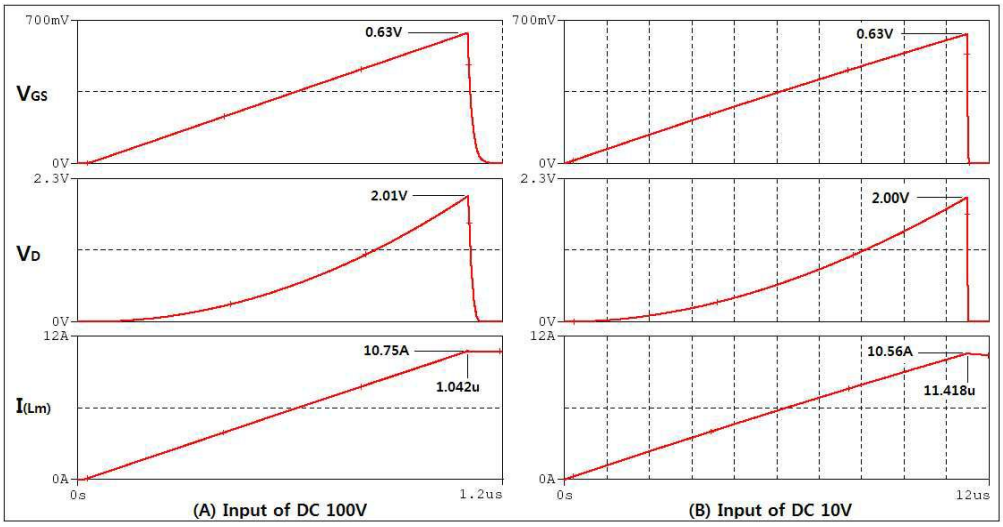
도면5


U_TRIG
U_DM
U_TCD
Q
S
Q
R
I(Qt.c)
U_FDB
Qt
U_RSLAT
Rp
V_IN
Mc
Rs
Lm
V_OUT
Cout
Dd
V_GND

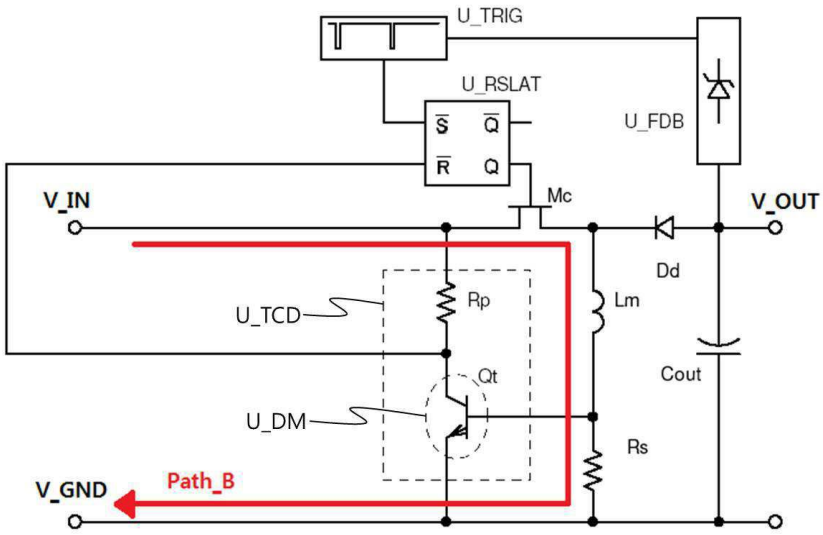
도면6


U_TCD
U_DM
U_TRIG
Mt
S
Q
R
Q
U_FDB
U_RSLAT
Rp
V_IN
Mc
Lm
V_OUT
Rs
Cout
Dd
V_GND

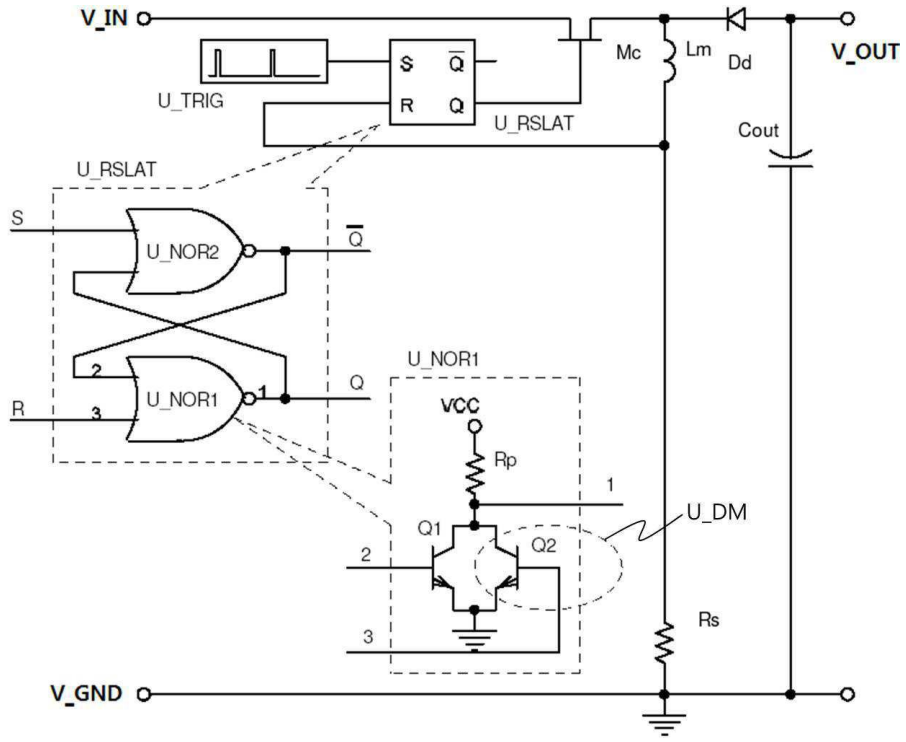
도면7


700mV
0.63V
VGS
0V
2.3V
2.01V
VD
0V
12A
10.75A
1.042u
I(Lm)
0A
0s
1.2us
(A) Input of DC 100V
700mV
0.63V
0V
2.3V
2.00V
0V
12A
10.56A
11.418u
0A
0s
12us
(B) Input of DC 10V

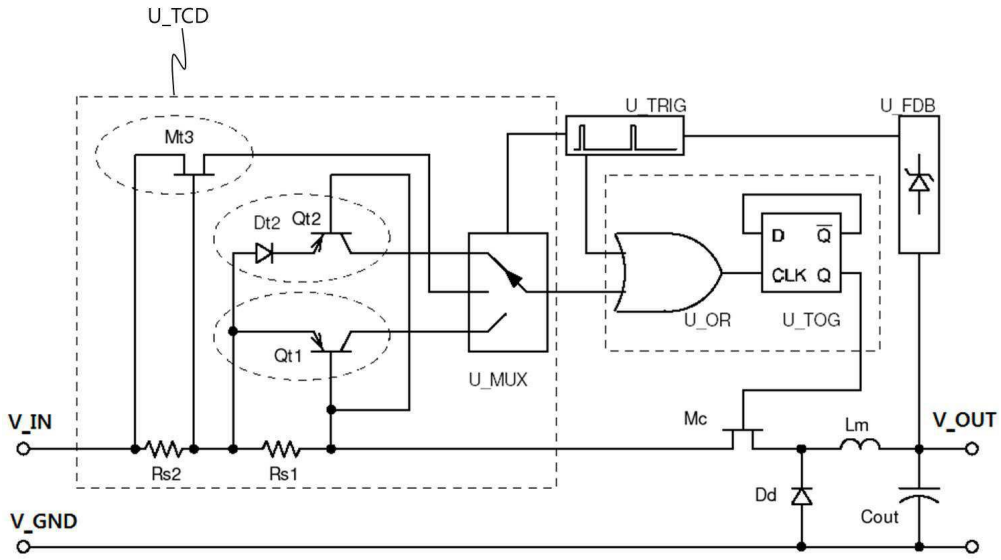
도면8


U_TRIG
U_RSLAT
S
Q
R
Q
U_FDB
V_IN
Mc
V_OUT
Dd
U_TCD
Rp
Lm
Cout
Qt
U_DM
Rs
V_GND
Path_B

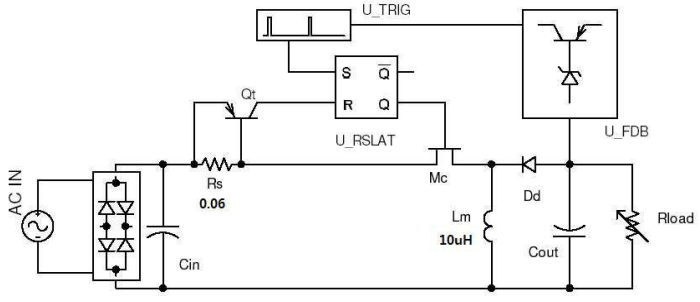
도면9



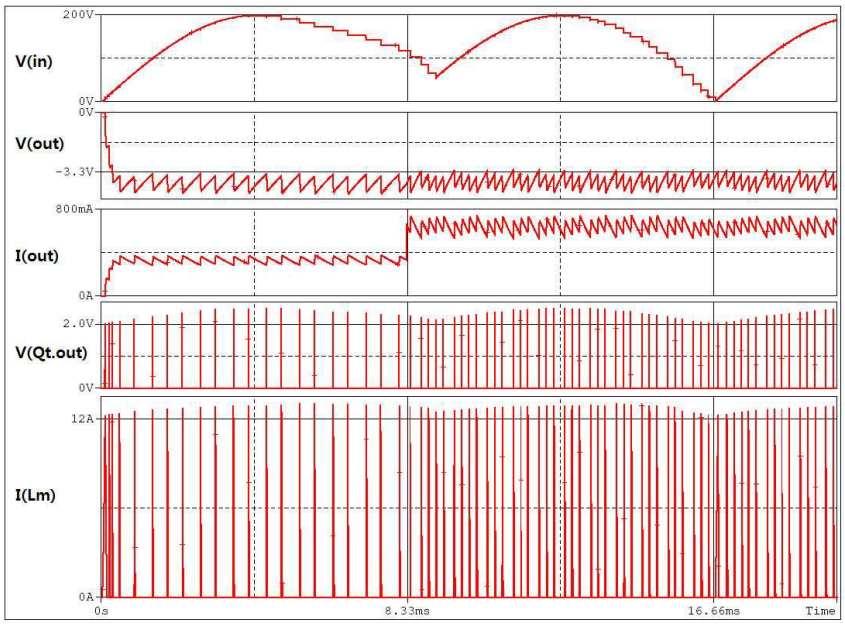
도면10



도면11



도면12


200V
V(in)
0V
0V
V(out)
-3.3V
800mA
I(out)
0A
2.0V
V(Qt.out)
0V
12A
I(Lm)
0A
0s
8.33ms
16.66ms
Time