I868129

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I868129 B**

(45)公告日： 中華民國 114 (2025) 年 01 月 01 日

(21)申請案號：109114140 (22)申請日： 中華民國 109 (2020) 年 04 月 28 日

(51)Int. Cl.： ***H01J37/32 (2006.01)***

(30)優先權：2019/04/29 美國 62/840,335

(71)申請人：美商蘭姆研究公司 (美國) LAM RESEARCH CORPORATION (US)
美國

(72)發明人：吳 垠 WU, YING (US)；龍茂林 LONG, MAOLIN (CN)；朱爾瑞 約翰 DREWERY, JOHN (US)；欣荷 維克拉姆 SINGH, VIKRAM (US)

(74)代理人：許峻榮

(56)參考文獻：

TW	201722213A	TW	201725939A
TW	201810356A	US	2017/0178864A1

審查人員：施孝欣

申請專利範圍項數：20 項 圖式數：30 共 200 頁

(54)名稱

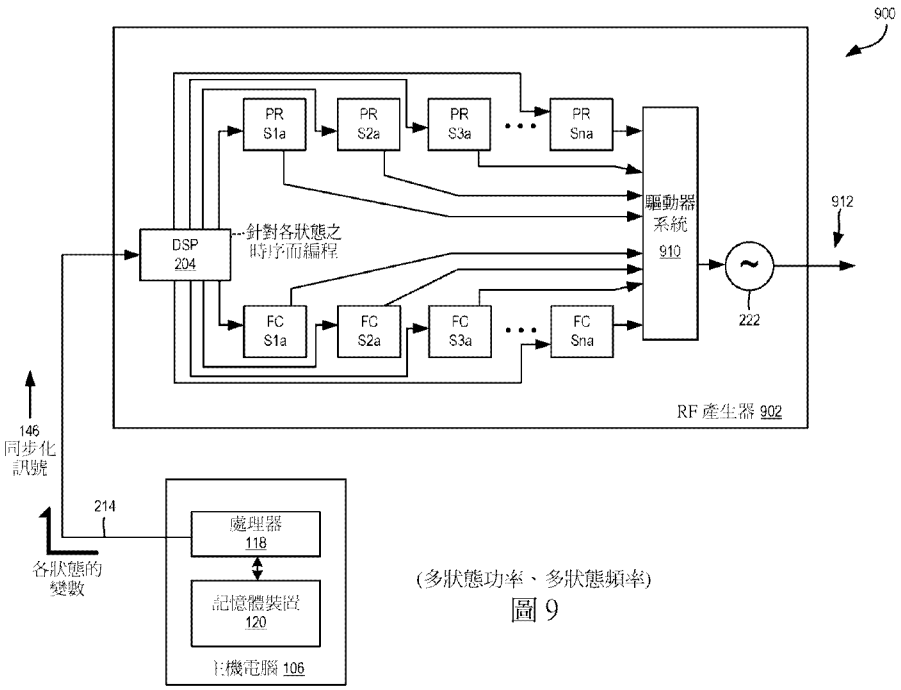
射頻電漿工具中的多階脈衝系統及方法

(57)摘要

本文敘述多階脈衝系統及方法。該系統及方法包含產生四或更多個狀態。在該四或更多個狀態的每一者期間，射頻(RF)產生器產生 RF 訊號。該 RF 訊號具有四或更多個功率位準，且該四或更多個功率位準的每一者對應至該四或更多個狀態。該多階脈衝促進處理基板方面的更細微控制。

Systems and methods for multi-level pulsing are described. The systems and methods include generating four or more states. During each of the four or more states, a radio frequency (RF) generator generates an RF signal. The RF signal has four or more power levels, and each of the four or more power levels corresponds to the four or more states. The multi-level pulsing facilitates a finer control in processing a substrate.

指定代表圖：



(多狀態功率、多狀態頻率)

圖 9

符號簡單說明：

106:主機電腦

118:處理器

120:記憶體裝置

146:同步化訊號

204:數位訊號處理器、DSP

214:傳輸纜線系統

222:RF 電源

900:電漿系統

902:RF 產生器

910:驅動器系統

912:RF 訊號

公告本

I868129

【發明摘要】

【中文發明名稱】射頻電漿工具中的多階脈衝系統及方法

【英文發明名稱】SYSTEMS AND METHODS FOR MULTI-LEVEL PULSING IN RF PLASMA TOOLS

【中文】本文敘述多階脈衝系統及方法。該系統及方法包含產生四或更多個狀態。在該四或更多個狀態的每一者期間，射頻(RF)產生器產生RF訊號。該RF訊號具有四或更多個功率位準，且該四或更多個功率位準的每一者對應至該四或更多個狀態。該多階脈衝促進處理基板方面的更細微控制。

【英文】Systems and methods for multi-level pulsing are described. The systems and methods include generating four or more states. During each of the four or more states, a radio frequency (RF) generator generates an RF signal. The RF signal has four or more power levels, and each of the four or more power levels corresponds to the four or more states. The multi-level pulsing facilitates a finer control in processing a substrate.

【指定代表圖】　　圖9

【代表圖之符號簡單說明】

106:主機電腦

118:處理器

120:記憶體裝置

146:同步化訊號

204:數位訊號處理器、DSP

214:傳輸纜線系統

222:RF電源

900:電漿系統

902:RF產生器

910:驅動器系統

912:RF訊號

【發明說明書】

【中文發明名稱】射頻電漿工具中的多階脈衝系統及方法

【英文發明名稱】SYSTEMS AND METHODS FOR MULTI-LEVEL PULSING IN RF PLASMA TOOLS

【技術領域】

【0001】 本案實施例關於射頻(RF)電漿工具中的多階脈衝之系統及方法。

【先前技術】

【0002】 在此提供的先前技術說明係針對大致呈現揭示內容之脈絡的目的。在此先前技術章節中敘述之目前列名之發明人的成果、以及不另外認定為申請時的先前技術之敘述的態樣均不明示或暗示地承認為相對本揭示內容的先前技術。

【0003】 在電漿工具中，一或更多射頻(RF)產生器係耦接至阻抗匹配電路。阻抗匹配電路係耦接至電漿腔室。RF訊號從RF產生器供給至阻抗匹配電路。阻抗匹配電路在接收到該等RF訊號時輸出RF訊號。該RF訊號從阻抗匹配電路供給至電漿腔室，以供處理電漿腔室中的晶圓。然而，晶圓並未被處理到所期望的細節程度。

【0004】 本揭示內容中所述實施例係於此上下文中提出。

【發明內容】

【0005】 本揭示內容的實施例提供射頻(RF)電漿工具中之多階脈衝的設備、方法及電腦程式。吾人應察知，本文實施例可以諸多方式實施，例如製程、設備、系統、硬體之部分、或電腦可讀媒體上的方法。若干實施例於以下敘述。

【0006】 在以下的說明中，提供多階脈衝的若干實施例。並且，提供關聯於多階脈衝的若干益處。可將此處所述實施例的二或更多者組合以與彼此運作，或此處所述實施例之各者可獨立於彼此而運作，以提供關聯於多階脈衝的具體實施例。

【0007】 本文敘述促進多階脈衝的RF產生器。RF產生器產生具有四個或更多功率位準的RF訊號，並將該RF訊號提供到耦接至電漿腔室之電極的阻抗匹配電路。該RF訊號在一時脈週期的期間達成多階脈衝。舉例而言，在一時脈週期的期間，RF訊號從第一功率位準轉變至第二功率位準，進一步從第二功率位準轉變至第三功率位準，並從第三功率位準轉變至第四功率位準。在該時脈週期的終點，RF訊號從第四功率位準轉變回第一功率位準。該多狀態脈衝週期性地重複而持續複數個時脈週期。

【0008】 第一、第二、第三、及第四功率位準的各者為相異的功率位準。舉例而言，第一功率位準的一或更多功率值為專有的或與第二功率位準之一或更多功率值不同、與第三功率位準之一或更多功率值不同、並與第四功率位準之一或更多功率值不同。並且，第二功率位準之一或更多功率值與第三功率位準之一或更多功率值不同、並與第四功率位準之一或更多功率值不同。第三功率位準之一或更多功率值與第四功率位準之一或更多功率值不同。

【0009】 多狀態脈衝不限於四個功率位準。舉例而言，產生小於四之數目的功率位準。為了說明，由RF產生器產生二或三個功率位準。舉另一例而言，由RF產生器產生大於四之數目(例如五、或六、或七)的功率位準。

【0010】 執行多狀態脈衝以達成處理操作之不同階段之間的平衡，例如蝕刻操作期間之沉積階段與該蝕刻操作期間之蝕刻階段之間的平衡。舉例而言，施加多狀態脈衝的兩個較低功率位準以執行沉積階段，且施加多狀態脈衝的兩個較高功率位準以執行蝕刻階段。該兩個較低功率位準具有比該兩個較高功率

位準更低的功率。舉例而言，蝕刻操作為在感應耦合電漿(ICP)腔室中執行的導體蝕刻。RF產生器係經由阻抗匹配電路耦接至ICP電漿腔室的電極，例如變壓器耦合電漿(TCP)電極或偏壓電極。

【0011】 在一實施例中，敘述用於減少線路功率損失的脈衝列(pulse train)校準方法。脈衝列校準方法包括模擬待產生的多狀態功率脈衝列、將該列施加至已知的50歐姆負載、並量測該多狀態功率脈衝列的電壓或功率。舉例而言，針對多狀態功率脈衝列的各狀態量測電壓或功率。功率脈衝列的各狀態之功率可加以改變，以基於所量測到的電壓或功率、或量測到的複數(complex)電壓及電流掌握線路損失。線路的實例包括將RF產生器之輸出端耦接至匹配部之輸入端的射頻(RF)纜線、或RF纜線與將匹配部之輸出端耦接至電漿腔室之電極的RF傳輸線之組合。

【0012】 在實施例中，敘述用於減少線路功率損失的電壓脈衝整平方法。電壓脈衝整平方法包含量測或判定已知負載下的脈衝形狀，並補償功率以獲得方形RF脈衝響應。脈衝形狀係藉由使用電壓或功率或複數(complex)電壓及電流探針而加以量測。此為脈衝內的電壓控制。脈衝係分成多個子脈衝。對於每一子脈衝，執行電壓或功率控制。舉例而言，對於脈衝的電壓或功率過低之部分，使功率改變以達到方形的平坦脈衝。電壓脈衝整平方法係執行用以掌握線路中的功率損失。

【0013】 在一實施例中，敘述用以減少線路功率損失的工作週期校準方法。工作週期校準方法包含量測工作週期，並針對多狀態脈衝中的每一狀態調整工作週期的持續時間，以掌握線路功率損失。

【0014】 在多階脈衝(例如四或更高數目之功率位準)的情況下，有時匹配部難以減少反射的功率。

【0015】 在實施例中，設置變壓器耦合電容調諧(transformer coupled capacitive tuning, TCCT)匹配部以減少多狀態脈衝期間的反射功率。TCCT匹配部係與來源RF產生器一起使用，且經修改而用於多階脈衝，例如似或更高階脈衝。TCCT匹配部受提供關於多階脈衝時序資訊，使其可受調諧至多階脈衝。

【0016】 在一實施例中，敘述狀態匹配部調諧方法。狀態調諧方法包含在一狀態期間調諧TCCT匹配部、及在其他3或4或5個其餘狀態期間的頻率調諧(例如調諧RF產生器)，以減少反射功率。

【0017】 在實施例中，取代來源TCCT匹配部或偏壓匹配部，使用固態匹配裝置，使得其可更快調諧至多狀態脈衝，以減少反射功率。固態匹配裝置係從電晶體、或半導體二極體、或其組合製成。

【0018】 在多階脈衝的情況下，匹配部難以跟上多階脈衝來使反射功率減至最小。

【0019】 在一實施例中，敘述具有固定頻率的匹配部調諧方法。在四個狀態的情形中，匹配部在第一狀態受調諧，且在其他三個狀態中維持RF產生器的固定頻率。該頻率係受決定以使四個狀態的權重與反射功率之乘積的總和最小化。舉例而言，頻率係使得C1P1+C2P2+C3P3+C4P4對於狀態1至4而言為最小，其中C1至C4為權重，且P1至P4為各狀態期間的反射功率。權重C1至C4可為各狀態之工作週期的百分比。取代反射功率，可使功率反射係數最小化。

【0020】 當對變壓器耦合電漿(TCP)電極(例如一或更多TCP線圈)及偏壓電極施以脈衝而具有多個狀態(例如四或更多個功率位準)時，期望達到例如蝕刻速率或沉積速率之處理速率方面的均勻性。

【0021】 在一實施例中，提供TCP與偏壓電極之間的時脈同步方法。在時脈同步方法中，提供用於多個狀態的微細解析度時脈。該微細解析度時脈供給

具有多個狀態(例如四或更多個狀態)的數位脈衝訊號至將功率提供給TCP電極及偏壓電極的RF產生器。該同步促進均勻性的達成。

【0022】 在實施例中，提供乙太網控制自動化技術(Ethernet for Control Automation Technology, EtherCAT)同步化方法及系統，以達成均勻性。EtherCAT纜線係用以使不同裝置同步，例如TCP RF產生器、偏壓RF產生器、及匹配部。EtherCAT纜線係用以傳輸通訊脈衝列，以與不同裝置通訊。舉例而言，通訊脈衝列具有開始時間及停止時間。開始時間為一系列脈衝的開始，且停止時間為該系列停止的時間。開始及停止時間重複進行。脈衝列可嵌有關於針對不同裝置之多個狀態的資訊。該資訊將包含各裝置之各狀態的開始及停止時間。並且，將EtherCAT纜線用於同步化將消除對於經由多個同步化纜線提供TTL訊號至不同裝置以使不同裝置同步的需求。各同步化纜線帶有一TTL訊號。同步化纜線不再受需要。EtherCAT纜線的實例為乙太網路纜線。

【0023】 並且，期望在多狀態脈衝(例如四或更多個狀態)中控制製程均勻性，並達成處理速率或蝕刻深度。

【0024】 在一實施例中，提供同步化主控(例如脈衝主控)以控制製程均勻性並達成處理速率。舉例而言，脈衝主控包含類比至數位電壓控制介面(analog-to-digital voltage control interface, ADVCI)，以使TCP及偏壓RF產生器同步化。舉例而言，ADVCI可產生具有兩狀態的數位脈衝訊號或TTL訊號以提供至TCP RF產生器，且可產生具有四個狀態的另一數位脈衝訊號或另一TTL訊號以提供至偏壓RF產生器。舉另一例而言，ADVCI可產生具有四個狀態的數位脈衝訊號或TTL訊號以提供至TCP RF產生器，且可產生具有四個狀態的數位脈衝訊號或TTL訊號以提供至偏壓RF產生器。該四個狀態係於時脈訊號之時脈週期的期間產生。

【0025】 在實施例中，脈衝主控係與終點偵測一起使用，以控制製程均勻性並達成處理速率。脈衝主控係用以在多狀態(例如多階)脈衝的情況下使光發射光譜(optical emission spectroscopy, OES)與Lam之光譜反射術同步化。終點或製程點偵測係利用OES及Lam之光譜反射術進行。Lam光譜反射儀(Lam spectral reflectometer, LSR)或OES量測從晶圓反射之光的強度。

【0026】 在一實施例中，提供具有來源RF產生器與之間之選擇性同步化的開-關時間修改方法。開-關時間修改方法包括改變(例如延遲或前移)各狀態中RF功率之開啟時間及關閉時間，以將2個電漿阻抗狀態改變成4個電漿阻抗狀態，或將四個電漿阻抗狀態改變成八個電漿阻抗狀態。開啟及關閉時間可在各狀態內加以調整或改變，以從2個電漿阻抗狀態達成四個電漿阻抗狀態。舉例而言，施加RF功率的開啟時間在狀態S1中稍微延遲，且/或關閉時間在狀態S1中稍微提早達成。在 TCP及偏壓RF產生器兩者之RF功率的開啟及關閉時間受到改變的情形中，TCP及偏壓RF產生器兩者係彼此同步。舉例而言，當具有四個狀態或八個狀態的多狀態功率由來源RF產生器產生時，偏壓RF產生器在連續波(CW)模式下運作。舉另一例而言，當具有四個狀態或八個狀態的多狀態功率由偏壓RF產生器產生時，來源RF產生器在連續波(CW)模式下運作。並且，舉例而言，在各狀態中執行不同製程。舉例而言，晶圓上的沉積可在一狀態中發生，且晶圓之蝕刻可在另一狀態中發生。

【0027】 製程受到控制，以使晶圓中起因於過渡邊緣處之尖波的缺陷減至最少，且在RF產生器於四或更多個狀態中運作時保護RF產生器。

【0028】 在實施例中，提供脈衝塑形方法，以達成製程控制。舉例而言，脈衝塑形方法包含將由RF產生器產生之RF訊號的功率上升邊緣加以塑形及/或將功率下降邊緣加以塑形。並且舉另一例而言，脈衝塑形方法包含將RF訊號的頻率上升邊緣及/或頻率下降邊緣加以塑形。舉又另一例而言，脈衝塑形方法包

含將RF訊號的功率之上升邊緣及/或下降邊緣加以塑形、以及將頻率之上升邊緣及/或下降邊緣加以塑形。

【0029】 進一步期望控制製程，以達成處理基板方面的均勻性。

【0030】 在一實施例中，為了達成均勻性，故提供具有多個功率控制器及多個自動頻率調諧器(AFT)的系統。

【0031】 在實施例中，敘述在微秒等級之頻率調諧軌跡方法，以達成均勻性。在該方法中，各RF訊號在微秒等級受頻率調諧，以針對各配方減少反射功率，來產生RF訊號的軌跡，並在應用該配方期間施加該軌跡以處理晶圓。產生該軌跡以學習該軌跡，其接著在晶圓之處理期間施加。

【0032】 在一實施例中，敘述關閉狀態設置方法。在關閉狀態設置方法中，將關閉狀態設置在多階脈衝序列的任何處。關閉狀態可在脈衝序列的任何處。在脈衝序列中，於重複第一狀態之前不需達成關閉狀態。

【0033】 此處所述系統及方法的一些優點包含使用兩狀態RF產生器來產生例如四或更多電漿阻抗狀態的多狀態電漿阻抗。藉由產生來源及偏壓RF產生器之參數位準的諸多組合，便產生多狀態電漿阻抗。多狀態電漿阻抗係用以達成處理基板方面的均勻性，且亦用於處理基板期間的更細微控制。

【0034】 並且，此處所述之多狀態脈衝系統及方法的一些優點包含增加處理基板的控制程度。藉由在基板之處理期間實施具有可變位準的四或更多狀態，便達成處理基板方面的更細微控制。此外，藉由針對可變位準其中二者之間的轉變控制狀態過渡，便達成處理基板方面的額外更細微的控制，來達到預定的製程結果。

【0035】 此處所述之使用EtherCAT纜線之系統及方法的優點包括達成電漿工具或電漿系統之諸多元件之間的資訊快速傳輸。例如四或更多狀態期間所量測之參數位準的資料快速地從處理器傳輸至EtherCAT訊框。並且，例如用以

產生四或更多狀態之參數位準的資料快速地從EtherCAT訊框傳輸至處理器。該快速傳輸容許在使用多狀態脈衝時的更快速資料傳輸，進而容許處理基板期間的控制。

【0036】 其他態樣將從以下的詳細說明並結合隨附圖式而變得顯而易見。

【圖式簡單說明】

【0037】 實施例係藉由參照以下說明並結合隨附圖式而獲得理解。

【0038】 圖1為電漿系統的實施例圖，其用以說明使用兩狀態射頻(RF)產生器來產生多狀態電漿阻抗。

【0039】 圖2為系統的實施例圖，其用以說明RF產生器的細節。

【0040】 圖3A為用以說明同步化訊號的圖形實施例。

【0041】 圖3B為用以說明來源RF訊號之參數對時間的圖形實施例。

【0042】 圖3C為用以說明偏壓RF訊號之參數對時間的圖形實施例。

【0043】 圖4A為圖3A之圖形實施例，其用以說明圖3A的同步化訊號。

【0044】 圖4B為圖3B之圖形實施例。

【0045】 圖4C為用以說明另一偏壓RF訊號之參數對時間的圖形實施例。

【0046】 圖5A為用以說明同步化訊號的圖形實施例。

【0047】 圖5B為用以說明來源RF訊號之參數對時間的圖形實施例。

【0048】 圖5C為用以說明偏壓RF訊號之參數對時間的圖形實施例。

【0049】 圖6A為用以說明同步化訊號的圖形實施例。

【0050】 圖6B為用以說明來源RF訊號之參數對時間的圖形實施例。

【0051】 圖6C為用以說明偏壓RF訊號之參數對時間的圖形實施例。

【0052】 圖6D為用以說明利用來源RF產生器與偏壓RF產生器之間的選擇性同步化之開-關時間修改方法實施例的圖。

【0053】 圖7為電漿系統的實施例圖，其用以說明多階參數脈衝。

【0054】 圖8為電漿系統的實施例圖，其用以說明多階頻率脈衝。

【0055】 圖9為電漿系統的實施例圖，其用以說明同時的多階參數脈衝及多階頻率脈衝。

【0056】 圖10A為圖3A的圖形實施例，其用以說明圖3A的同步化訊號。

【0057】 圖10B為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0058】 圖10C為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0059】 圖10D為用以說明圖9之RF訊號之變數對時間t的圖形實施例。

【0060】 圖10E為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0061】 圖10F為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0062】 圖10G為用以說明圖9之RF訊號之變數對時間t的圖形實施例。

【0063】 圖10H為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0064】 圖10I為用以說明圖9之RF訊號之變數對時間的圖形實施例。

【0065】 圖10J為設有多個功率控制器及多個自動頻率調諧器(AFT)的系統之實施例圖。

【0066】 圖10K為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之RF訊號的實施例圖，其用以說明RF訊號的功率位準。

【0067】 圖10L為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之另一RF訊號的實施例圖，其用以說明RF訊號的功率位準。

【0068】 圖10M為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之又另一RF訊號的實施例圖，其用以說明RF訊號的功率位準。

【0069】 圖10N為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之另一RF訊號的實施例圖，其用以說明RF訊號的功率位準。

【0070】 圖10O為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之再另一RF訊號的實施例圖，其用以說明RF訊號的功率位準。

【0071】 圖10P為方法的實施例圖，其用以說明在狀態S(n-A)至Sn之一或更多者期間達成零之功率位準，其中(n-A)為小於n的整數。

【0072】 圖11A為電漿系統的實施例圖，其用以說明狀態轉變之斜率的控制。

【0073】 圖11B為圖11A之系統的實施例圖，其用以說明該系統的功能性。

【0074】 圖12A為用以說明圖3A之同步化訊號的圖形實施例。

【0075】 圖12B為用以說明圖11A及11B之RF訊號之變數對時間的圖形實施例。

【0076】 圖12C為用以說明圖11A及11B之RF訊號之變數對時間的圖形實施例。

【0077】 圖12D為用以說明圖11A及11B之RF訊號之變數對時間的不同轉變類型之圖形實施例圖。

【0078】 圖12E為用以說明圖11A及11B之RF訊號之變數對時間的不同轉變類型之圖形實施例圖。

【0079】 圖12F為脈衝塑形方法的實施例圖。

【0080】 圖12G為另一脈衝塑形方法的實施例圖。

【0081】 圖12H為又另一脈衝塑形方法的實施例圖。

【0082】 圖12I為再另一脈衝塑形方法的實施例圖。

【0083】 圖12J為另一脈衝塑形方法的實施例圖。

【0084】 圖12K為又另一脈衝塑形方法的實施例圖。

【0085】 圖12L為另一脈衝塑形方法的實施例圖。

【0086】 圖13A為系統的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。

【0087】 圖13B為系統的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。

【0088】 圖14為EtherCAT訊框的實施例圖。

【0089】 圖15A為系統的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。

【0090】 圖15B為系統的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。

【0091】 圖16為EtherCAT訊框的實施例圖。

【0092】 圖17為用以說明耦接至EtherCAT纜線之RF產生器的系統之實施例圖。

【0093】 圖18為用以說明經由RF纜線耦接至圖17之RF產生器且耦接至EtherCAT纜線的匹配部之系統實施例圖。

【0094】 圖19A說明EtherCAT同步化系統的實施例，其中EtherCAT纜線耦接於電漿系統的兩元件之間。

【0095】 圖19B為EtherCAT同步化系統的實施例圖，其中EtherCAT纜線耦接於來源射頻(RF)產生器與偏壓RF產生器之間，且另一EtherCAT纜線耦接於來源RF產生器與來源匹配部之間。

【0096】 圖19C說明EtherCAT同步化系統的實施例，其中電漿系統的元件以菊鍊(Daisy chain)形式耦接。

【0097】 圖19D說明EtherCAT同步化系統的實施例，其中電漿系統的元件以菊鍊形式耦接。

【0098】 圖20為用以說明脈衝列校準方法的系統之實施例圖。

【0099】 圖21為用以說明電壓脈衝整平方法的系統之實施例圖。

【0100】 圖22為用以說明工作週期校準方法的系統之實施例圖。

【0101】 圖23顯示用以說明變壓器耦合電容調諧(TCCT)匹配部之使用的系統。

【0102】 圖24A為用以說明狀態匹配部調諧方法的系統之實施例圖。

【0103】 圖24B為用以說明另一狀態匹配部調諧方法的系統之實施例圖。

【0104】 圖25A為用以說明來源固態匹配部的系統之實施例圖。

【0105】 圖25B為用以說明使用偏壓固態匹配部代替偏壓匹配部的系統之實施例圖。

【0106】 圖26A為用以說明固定頻率下之匹配部調諧方法的系統之實施例圖。

【0107】 圖26B為用以說明固定頻率下之匹配部調諧方法的系統之實施例圖。

【0108】 圖27為用以說明變壓器耦合電漿(TCP)與偏壓電極之間的時脈同步化方法之系統的實施例圖。

【0109】 圖28A為用以說明同步化主控之系統的實施例。

【0110】 圖28B為用以說明同步化主控之系統的實施例。

【0111】 圖29為用以說明具有終點偵測之多狀態控制部之使用的系統之實施例圖。

【0112】 圖30顯示包含功率控制器、自動頻率調諧器、處理器、及電源的系統，其用以說明微秒等級下的軌跡頻率調諧或功率調諧方法。

【實施方式】

【0113】 以下實施例敘述射頻(RF)電漿工具中的多階脈衝系統及方法。將顯而易見的，本文實施例可在不具有這些具體細節的一些或全部者的情況下實施。在其他情形中，為人熟知的製程操作並未詳加敘述，以免不必要地使本文實施例含糊不清。

【0114】 在以下的敘述中，提供若干多階脈衝的實施例。此處敘述的實施例之二或更多者可加以組合以互相運作，或此處所述實施例的每一者可彼此獨立運作，以提供關聯於多階脈衝的具體實施例。

【0115】 本文敘述促進多階脈衝的RF產生器。RF產生器產生具有四或更多個功率位準的RF訊號，並將該RF訊號提供至耦接於電漿腔室之電極的阻抗匹配電路。RF訊號在一時脈週期期間達成多階脈衝。舉例而言，在單一時脈週期期間，RF訊號從第一功率位準轉變至第二功率位準，進一步從第二功率位準轉變至第三功率位準，並從第三功率位準轉變至第四功率位準。該多狀態脈衝週期性地重複而持續複數個時脈週期。

【0116】 第一、第二、第三、及第四功率位準的各者為相異的功率位準。舉例而言，第一功率位準的一或更多功率值為專有的或與第二功率位準之一或更多功率值不同、與第三功率位準之一或更多功率值不同、並與第四功率位準之一或更多功率值不同。並且，第二功率位準之一或更多功率值與第三功率位準之一或更多功率值不同、並與第四功率位準之一或更多功率值不同。第三功率位準之一或更多功率值與第四功率位準之一或更多功率值不同。為了說明，RF訊號之功率位準的最高功率值與RF訊號之功率位準的最低功率值之間的差異小於一預定百分比。舉例而言，第一功率位準的最高功率值至多比第一功率位準的最低功率值大20%。類似地，第二功率位準的最高功率值至多比第二功率位準的最低功率值大20%。

【0117】 在一實施例中，在二或更多狀態期間施加相同的功率位準。舉例而言，在第一狀態及第二狀態期間施加一功率位準，在第三狀態期間施加一不同的功率位準，且在第四狀態期間施加又另一不同功率位準。

【0118】 執行多狀態脈衝，以達成例如沉積操作、蝕刻操作、清潔操作、擊濺鍍操作的處理操作期間之不同階段之間的平衡。舉例而言，RF訊號的第一功率位準及第二功率位準係用以執行蝕刻操作期間的沉積階段，且RF訊號的第三功率位準及第四功率位準係用以執行蝕刻操作期間的蝕刻階段。舉另一例而言，在多狀態脈衝的每一狀態期間，執行不同階段。舉又另一例而言，在多狀態脈衝的一或更多狀態期間執行一階段，且在多狀態脈衝的其餘狀態之一或更多者期間執行另一階段。舉例而言，蝕刻操作為執行於感應耦合電漿(ICP)腔室中的導體蝕刻。RF產生器係經由阻抗匹配電路耦接至ICP電漿腔室的電極，例如變壓器耦合電漿(TCP)電極或偏壓電極。

【0119】 RF產生器接收指示將由RF產生器產生之RF訊號的功率位準之每一者之工作週期(例如持續時間)的數位脈衝訊號。該數位脈衝訊號指示功率位準之每一者將從RF產生器供給的時間段。數位脈衝訊號具有多個狀態，例如四或更多個狀態。舉例而言，數位脈衝訊號具有第一狀態期間的第一邏輯位準、第二狀態期間的第二邏輯位準、第三狀態期間的第三邏輯位準、及第四狀態期間的第四邏輯位準。各邏輯位準係由電壓訊號之電壓位準所定義，該電壓訊號係由數位脈衝源所產生。數位脈衝源係耦接至RF產生器以提供數位脈衝訊號至RF產生器。再者，RF產生器接收具有多個時脈週期的時脈訊號，以促進多階脈衝的重複。時脈訊號由耦接至RF產生器的數位脈衝源或時脈源產生，以將時脈訊號提供至RF產生器。

【0120】 應注意以上四個功率位準的敘述為範例。在一實施例中，RF產生器在時脈週期期間產生額外數目的功率位準，例如五、或六、或七、或八個

功率位準，且該等功率位準重複多個時脈週期。在功率位準的數目增加之情況下，便達到電漿腔室內在基板處理期間的更細微控制。舉例而言，在時脈週期期間之功率位準的數目增加之情況下，便達成基板之最佳化蝕刻或基板上材料之最佳化沉積或其組合。在一實施例中，產生少於四個功率位準，例如三個功率位準或兩個功率位準。

【0121】 並且，電漿腔室可為ICP腔室。舉例而言，RF產生器經由阻抗匹配電路耦接至電漿腔室的電極，例如TCP電極或偏壓電極。為了顯示例如多階的多狀態，將RF訊號經由匹配部供給至TCP電極，而將連續波(CW)RF訊號或雙狀態RF訊號經由另一匹配部供給至偏壓電極。舉另一例而言，將多階RF訊號經由匹配部供給至偏壓電極，而將CW RF訊號或雙狀態RF訊號經由另一匹配部供給至TCP電極。舉又另一例而言，將多階RF訊號經由匹配部供給至偏壓電極，且將多階RF訊號經由另一匹配部供給至TCP電極。偏壓電極為位於電漿腔室之基板支撐件或卡盤內的下電極。

【0122】 用於產生四或更多電漿阻抗狀態的二狀態RF產生器。

【0123】 圖1為電漿系統100的實施例圖，用以說明使用例如來源射頻(RF)產生器102或偏壓RF產生器104之兩狀態RF產生器來產生具有四或更多個狀態的電漿阻抗。系統100包含主機電腦106、來源RF產生器102、偏壓RF產生器104、來源匹配部108、偏壓匹配部110、及電漿腔室112。

【0124】 當在此使用時，主機電腦的實例包含桌上型電腦、平板電腦、智慧型手機、及膝上型電腦。當在此使用時，RF產生器的實例包含具有400千赫(kHz)之操作頻率、或2百萬赫(MHz)之操作頻率、或27 MHz之操作頻率、60 MHz之操作頻率的RF產生器。為了說明，偏壓RF產生器104具有2 MHz之操作頻率，且來源RF產生器102具有60 MHz之操作頻率，或反之亦然。舉另一例而言，偏

壓RF產生器104具有400 kHz之操作頻率，且來源RF產生器102具有60 MHz之操作頻率，或反之亦然。

【0125】 當在此使用時，匹配部的實例包含彼此耦接的例如電感器、電容器、及電阻器之元件的網路。舉例而言，匹配部包含多個串聯電路及多個分流電路，且該等串聯電路之各者包含電容器或電感器或其串聯組合，且該分流電路之各者包含電容器或電感器或其串聯組合。應注意在一實施例中，匹配部、阻抗匹配電路、及阻抗匹配網路等用語在此係可互換地使用。電漿腔室112的實例包含變壓器耦合電漿(TCP)之電漿腔室及感應耦合電漿(ICP)之電漿腔室。

【0126】 主機電腦106包含處理器118及記憶體裝置120且處理器118耦接至記憶體裝置120。當在此使用時，處理器的實例包含中央處理單元(CPU)、微控制器、控制器、微處理器、特殊應用積體電路(ASIC)、及可程式化邏輯裝置(PLD)。當在此使用時，記憶體裝置的實例包含唯讀記憶體、隨機存取記憶體、或其組合。為了說明，記憶體裝置為快閃記憶體或獨立磁碟冗餘陣列。

【0127】 電漿腔室112包含介電窗124，在介電窗124上方者為TCP線圈126。舉例而言，介電窗124形成電漿腔室112的頂部表面。TCP線圈126為電漿腔室112之電極的實例。電漿腔室112更包含基板支撐件128，例如卡盤，基板S係置於該基板支撐件128上以供處理。基板支撐件128為電漿腔室112之電極的實例。基板S係置於基板支撐件128的頂部表面上。基板支撐件128具有下電極嵌入於其中。舉例而言，下電極由金屬製成，例如鋁或鋁合金。

【0128】 處理器118經由傳輸纜線系統130耦接至來源RF產生器102。類似地，處理器118經由傳輸纜線系統134耦接至偏壓RF產生器。當在此使用時，傳輸纜線系統包含一或更多傳輸纜線。舉例而言，當在此使用時，傳輸纜線包含序列傳輸纜線，其用於處理器118與耦接至處理器118之RFG之間的資料之序列傳輸。在資料的序列傳輸中，一次傳輸一位元。傳輸纜線的另一實例包含平行

傳輸纜線，其用於處理器118與耦接至處理器118之RFG之間的資料之平行傳輸。在資料的平行傳輸中，同時傳輸多個位元。傳輸纜線的又另一實例包含通用序列匯流排(USB)纜線。

【0129】 來源RF產生器102的輸出端154經由RF纜線138耦接至來源匹配部108的輸入端156，且來源匹配部108的輸出端158經由RF傳輸線140耦接至TCP線圈126。類似地，偏壓RF產生器104的輸出端160經由RF纜線142耦接至偏壓匹配部的輸入端162，且偏壓匹配部110的輸出端164經由RF傳輸線144耦接至基板支撐件128。RF傳輸線的實例包含RF桿。RF桿由絕緣體材料圍繞，該絕緣體材料進一步由RF傳輸線的RF鞘圍繞。RF傳輸線的絕緣體材料係介於RF桿與RF鞘之間。RF傳輸線的另一實例包含圍繞絕緣體材料與RF桿之RF鞘、及耦接至RF桿的一或更多RF帶。RF傳輸線的又另一實例包含圍繞絕緣體材料與RF桿之RF鞘、一或更多RF帶、及經由一或更多RF帶之至少一者耦接至RF鞘的RF圓柱。

【0130】 處理器118包含時脈源，該時脈源產生及經由傳輸纜線系統130傳送例如數位時脈訊號或數位脈衝訊號的同步化訊號146至來源RF產生器102。時脈源的實例包含產生具有50%之工作週期之同步化訊號的鎖相迴路電路。時脈源的另一實例包含在其輸出端與工作週期控制電路耦接的鎖相迴路電路，以使同步化訊號的工作週期從50%改變至大於或小於50%(例如80%或10%)，俾輸出具有經改變工作週期的同步化訊號。處理器118的時脈源亦經由傳輸纜線系統134將同步化訊號146傳送至偏壓RF產生器104。

【0131】 此外，處理器118經由傳輸纜線系統130將例如待產生之RF訊號152之頻率或RF訊號152之參數的來源變數傳送至來源RF產生器102。當在此使用時，變數的實例包含頻率及參數。為了說明，變數為頻率或功率。當在此使用時，參數的實例包含電壓及功率。為了說明，參數為電壓或功率。並且，處

理器118經由傳輸纜線系統134將例如RF訊號168之頻率及RF訊號168之參數的偏壓變數傳送至偏壓RF產生器104。

【0132】 來源RF產生器102在經由傳輸纜線系統130接收到同步化訊號146及來源變數時產生RF訊號152。RF訊號152具有由來源RF產生器102從處理器118接收的例如頻率及功率或電壓的來源變數。RF訊號152係從來源RF產生器102之輸出端154經由RF纜線138傳送至來源匹配部108的輸入端156。來源匹配部108接收RF訊號152並修改RF訊號152的阻抗，以使耦接至來源匹配部108之輸出端158的負載之阻抗與耦接至來源匹配部108之輸入端156的來源之阻抗相匹配。來源匹配部108修改RF訊號152的阻抗，以在來源匹配部108的輸出端158輸出修改後RF訊號166。修改後RF訊號166係從輸出端158經由RF傳輸線140傳送至TCP線圈126。

【0133】 類似地，在經由傳輸纜線系統134接收到同步化訊號146及偏壓變數時，偏壓RF產生器104產生RF訊號168。RF訊號168具有由偏壓RF產生器104從處理器118接收的偏壓變數，例如頻率及功率或電壓。RF訊號168從偏壓RF產生器104之輸出端160經由RF纜線142傳送至偏壓匹配部110的輸入端162。偏壓匹配部110接收RF訊號168，並修改RF訊號1685的阻抗，以使耦接至偏壓匹配部110之輸出端164的負載之阻抗與耦接至偏壓匹配部110之輸入端162的來源之阻抗相匹配。偏壓匹配部110修改RF訊號168的阻抗，以在偏壓匹配部110的輸出端164輸出修改後RF訊號170。修改後RF訊號170係從輸出端164經由RF傳輸線144的RF桿傳送至嵌入於基板支撐件128內的下電極。

【0134】 應注意在一實施例中，修改後RF訊號166具有與修改後RF訊號166由之產生的RF訊號152相同數目之參數位準。舉例而言，RF訊號152及166的每一者具有同步化訊號146之一週期期間的兩參數位準。並且，在一實施例中，RF訊號152及修改後RF訊號166的每一者同時從一參數位準轉變成另一參數位

準。舉例而言，當RF訊號152從一參數位準轉變成另一參數位準時，修改後RF訊號166從一參數位準轉變成另一參數位準。在一實施例中，修改後RF訊號166具有與RF訊號152之參數位準相同的參數位準。舉例而言，當RF訊號152具有第一參數位準時，修改後RF訊號具有相同的第一參數位準。

【0135】 應注意在一實施例中，修改後RF訊號170具有與修改後RF訊號170由之產生的RF訊號168相同數目之參數位準。舉例而言，RF訊號168及170的每一者具有同步化訊號146之一週期期間的三個參數位準。並且，在一實施例中，RF訊號168及修改後RF訊號170的每一者同時從一參數位準轉變成另一參數位準。舉例而言，當RF訊號168從一參數位準轉變成另一參數位準時，修改後RF訊號170從一參數位準轉變成另一參數位準。在一實施例中，修改後RF訊號170具有與RF訊號168之參數位準相同的參數位準。舉例而言，當RF訊號168具有第一參數位準時，修改後RF訊號具有相同的第一參數位準。

【0136】 當除了修改後RF訊號166及170之外，額外將例如含氧氣體、或含氟氣體、或其組合的一或更多製程氣體供給至電漿腔室112的包殼或外殼時，電漿在電漿腔室112的包殼或外殼內產生或維持。電漿係用以處理基板S且具有阻抗。舉例而言，電漿係用以沉積材料在基板S上、或蝕刻基板S、或濺鍍基板S、或清潔基板S、或其組合。

【0137】 在一實施例中，取代TCP線圈126，將多個TCP線圈置於介電窗124上方。在一實施例中，除了TCP線圈126之外，額外將一或更多TCP線圈置於電漿腔室112的一側。

【0138】 圖2為系統200的實施例圖，用以說明RF產生器202的細節。系統200包含RF產生器202及主機電腦106。系統200更包含匹配部216及RF纜線218。RF產生器202為來源RF產生器102或偏壓RF產生器104(圖1)的實例。匹配部216為來源匹配部108或偏壓匹配部110(圖1)的實例。RF纜線218為RF纜線138或RF

纜線142(圖1)的實例，且耦接至RF電源222的輸出端217。RF產生器202包含數位訊號處理器(DSP)204、參數控制器(PRS1)206、參數控制器(PRS2)208、頻率控制器(FC)210、驅動器系統212、及RF電源222。

【0139】 當在此使用時，數位訊號處理器的實例包含控制器、微處理器、及微控制器，且這些用語有時在此互換地使用。當在此使用時，參數控制器的實例包含處理器及記憶體裝置的組合。參數控制器的處理器耦接至參數控制器的記憶體裝置。類似地，當在此使用時，頻率控制器的實例包含處理器及記憶體裝置的組合。頻率控制器的處理器耦接至頻率控制器的記憶體裝置。當在此使用時，驅動器系統的實例包含具有一或更多驅動器(例如彼此耦接之一或更多電晶體)的電路。當在此使用時，RF電源的實例包含電子振盪器，其產生週期振盪RF訊號，例如正弦波。

【0140】 處理器118經由傳輸纜線系統214耦接至DSP 204。傳輸纜線系統214為傳輸纜線系統130或傳輸纜線系統134(圖1)的實例。數位訊號處理器204耦接至參數控制器206及208，並耦接至頻率控制器210。參數控制器206及208耦接至驅動器系統212，該驅動器系統212係耦接至RF電源222。並且，頻率控制器210耦接至驅動器系統212。RF電源222經由RF纜線218耦接至匹配部216。

【0141】 處理器118經由傳輸纜線系統214將例如來源變數或偏壓變數的變數及同步化訊號146提供至DSP 204。在接收到變數時，DSP 204將針對RF訊號220之狀態S1的例如功率位準或電壓位準之參數提供至參數控制器206，以供將用於狀態S1之參數儲存於參數控制器206之記憶體裝置中。舉例而言，例如功率位準或電壓位準之參數位準為RF訊號的包絡(envelope)。舉例而言，參數位準為獨特的水平位準，且高於或低於另一參數位準之獨特水平位準。舉另一例而言，參數位準為RF訊號的一或更多零至峰值振幅、或一或更多零至峰值大小、或一或更多峰值至峰值振幅、或一或更多峰值至峰值大小。參數位準的振幅彼此相

差例如0至5%之預定範圍內，且不包括另一或不同參數位準的振幅。舉另一例而言，參數位準具有最大值及最小值。最大值為該參數位準的所有值之最大者，且最小值為該參數位準的所有值之最小者。當第一參數位準的最大值小於第二參數位準的最小值時，該第一參數位準低於該第二參數位準，且當第一參數位準的最小值大於第二參數位準的最大值時，該第一參數位準高於該第二參數位準。

【0142】 並且，回應接收到變數，DSP 204將針對RF訊號220之狀態S2的例如功率位準或電壓位準之參數提供至參數控制器208，以供將用於狀態S2之參數儲存於參數控制器208之記憶體裝置中。類似地，在接收到變數時，DSP 204將頻率位準提供至頻率控制器210，以供儲存在頻率控制器210的記憶體裝置中。

【0143】 在一實施例中，位準(例如變數其中一者之位準)包含一或更多值。舉例而言，功率位準包含彼此相差預定範圍內的一或更多功率值，或電壓位準包含彼此相差預設範圍內的一或更多電壓值。舉另一例而言，RF訊號的變數位準為RF訊號的一或更多零至峰值振幅、或一或更多零至峰值大小、或一或更多峰值至峰值振幅、或一或更多峰值至峰值大小。變數位準的振幅彼此相差例如0至5%之預定範圍內，且不包括另一或不同變數位準的振幅。舉又另一例而言，變數位準為獨特的水平位準，且高於或低於另一變數位準之獨特水平位準。

【0144】 在一實施例中，第一變數位準的值與第二變數位準的值不同。舉例而言，第一變數位準的值不包含第二變數位準的值。舉另一例而言，第一變數位準的值皆與第二變數位準之值中的任何者不同。

【0145】 當接收到同步化訊號146時，DSP 204識別同步化訊號146的週期。舉例而言，DSP 204判定同步化訊號146的週期1開始於第一時間並結束於第二時間，且同步化訊號146的週期2開始於該第二時間並結束或停止於第三時間。為了說明，DSP 204判定同步化訊號146的邏輯位準在開始時間從0轉變成1，

並在停止時間在一次從0轉變成1，且於開始及停止時間的該等轉變之間沒有其他從0至1的轉變，以識別同步化訊號146的週期。DSP 204計數每一週期，以判定同步化訊號146的週期數。

【0146】 並且，在識別週期時，於同步化訊號的各週期期間，DSP 204傳送用於狀態S1的指令訊號至參數控制器206。舉例而言，在從狀態S2或狀態S0轉變至狀態S1的時間點，DSP 204傳送用於狀態S1的指令訊號至參數控制器206。傳送至參數控制器206之用於狀態S1的指令訊號包含各週期期間之狀態S1的時間段，在該時間段，參數控制器206將提供用於狀態S1之參數位準至驅動器系統212。在接收到用於狀態S1的指令訊號時，參數控制器206從參數控制器206的記憶體裝置取得用於狀態S1的參數位準，並針對狀態S1的時間段將該參數位準傳送至驅動器系統212。舉例而言，在從狀態S2或狀態S0轉變至狀態S1的時間點，參數控制器206傳送用於狀態S1之參數位準至驅動器系統212。在狀態S1的時間段之後，於同步化訊號146之週期期間，參數控制器206不傳送用於狀態S1之參數位準至驅動器系統212。

【0147】 類似地，在接收到同步化訊號146時，於同步化訊號的各週期期間，DSP 204傳送用於狀態S2的指令訊號至參數控制器208。舉例而言，在從狀態S1或狀態S0轉變至狀態S2的時間點，DSP 204傳送用於狀態S2的指令訊號至參數控制器208。傳送至參數控制器208之用於狀態S2的指令訊號包含各週期期間之狀態S2的時間段，在該時間段，參數控制器208將提供用於狀態S2之參數位準至驅動器系統212。在接收到用於狀態S2的指令訊號時，參數控制器208從參數控制器208的記憶體裝置取得用於狀態S2的參數位準，並針對狀態S2的時間段將該參數位準傳送至驅動器系統212。舉例而言，在從狀態S1或狀態S0轉變至狀態S2的時間點，參數控制器208傳送用於狀態S2之參數位準至驅動器系統212。在

狀態S2的時間段之後，於同步化訊號146之週期期間，參數控制器208不傳送用於狀態S2之參數位準至驅動器系統212。

【0148】 並且，在接收到同步化訊號146時，於同步化訊號的各週期期間，DSP 204傳送指令訊號至頻率控制器210。在接收到指令訊號時，頻率控制器210從頻率控制器210的記憶體裝置取得頻率位準，並將該頻率位準傳送至驅動器系統212。

【0149】 回應接收到用於狀態S1之參數位準及頻率位準，驅動器系統212產生針對狀態S1之時間段用於狀態S1的驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，於從狀態S2或狀態S0轉變至狀態S1的時間點，當接收到用於狀態S1之參數位準及頻率位準時，驅動器系統212產生針對狀態S1之時間段用於狀態S1的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統212接收到用於狀態S1之驅動訊號時產生RF訊號220的狀態S1。舉例而言，當從驅動器系統212接收到用於狀態S1的驅動訊號時，RF電源222使RF訊號220從狀態S0或狀態S2轉變成狀態S1。在狀態S1的時間段期間，RF訊號的狀態S1具有用於狀態S1的參數位準及頻率位準。

【0150】 類似地，回應接收到用於狀態S2之參數位準及頻率位準，驅動器系統212產生針對狀態S2之時間段用於狀態S2的驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，於從狀態S1或狀態S0轉變至狀態S2的時間點，當接收到用於狀態S2之參數位準及頻率位準時，驅動器系統212產生針對狀態S2之時間段用於狀態S2的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統212接收到用於狀態S2之驅動訊號時產生RF訊號220的狀態S2。舉例而言，當從驅動器系統212接收到用於狀態S2的驅動訊號時，RF電源222使RF訊號220從狀態S0或狀態S1轉變成狀態S2。在狀態S2的時間段期間，RF訊號的狀態S2具有用於狀態S2的參數位準及頻率位準。

【0151】 並且，在一實施例中，於同步化訊號146的各週期期間，存在RF訊號220具有零之參數位準的時間段。RF訊號220在空狀態(no-state)(例如狀態S0)期間具有零之參數位準。舉例而言，此處所述RF訊號的參數位準在該參數位準接近零或實質零時為零。為了說明，當參數位準小於預定值時，該參數位準為零。參數位準之預定值的實例為1瓦。參數位準之預定值的另一實例為0.25瓦。參數位準之預定值的又另一實例為0.5瓦。當接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204在空狀態的時間段期間不傳送用於狀態S1及S2的指令訊號至參數控制器206及208。

【0152】 在未接收用於狀態S1及S2之指令訊號之空狀態的時間段期間，參數控制器206及208不傳送或停止傳送用於狀態S1及S2之參數位準至驅動器系統212。舉例而言，在狀態S1的時間段之後，參數控制器206不傳送用於狀態S1之參數位準至驅動器系統212。舉另一例而言，在狀態S2的時間段之後，參數控制器208不傳送用於狀態S2之參數位準至驅動器系統212。

【0153】 當未收到狀態S1及S2的參數位準時驅動器系統212不傳送驅動訊號至RF電源222。當驅動訊號未於空狀態的時間段期間被接收時，RF電源在空狀態期間產生具有零之參數位準的RF訊號220。舉例而言，當驅動訊號未被接收時，RF電源222使RF訊號220從狀態S1或狀態S2轉變成空狀態S0。

【0154】 在一實施例中，取代參數控制器206、參數控制器208、及頻率控制器210，將一或更多控制器(例如一或更多處理器)用以執行此處所述由參數控制器206及208、和頻率控制器210執行的功能。該一或更多控制器的每一者包含處理器及記憶體裝置，且處理器耦接至記憶體裝置。

【0155】 在一實施例中，取代DSP 204、參數控制器206、參數控制器208、及頻率控制器210，將一或更多控制器(例如一或更多處理器)用以執行此處所述

由DSP 204、參數控制器206及208、和頻率控制器210執行的功能。該一或更多控制器的每一者包含處理器及記憶體裝置，且處理器耦接至記憶體裝置。

【0156】 圖3A為用以說明同步化訊號302的圖形300之實施例。圖形300繪示相對時間t的同步化訊號302之邏輯位準。同步化訊號302為同步化訊號146(圖1)的實例。同步化訊號302的邏輯位準係繪示於y軸上，且時間t係繪示於x軸上。當在此使用時，邏輯位準在0至1的範圍內，而邏輯位準0對應至直流(DC)0伏特(V)，且邏輯位準1對應至5伏特DC。當在此使用時，同步化訊號為具有邏輯位準1和0的例如方波之數位脈衝訊號。

【0157】 同步化訊號302具有50%的工作週期。舉例而言，同步化訊號302從時間t0至時間t5具有1之邏輯位準。同步化訊號302從時間t5至時間t10具有0之邏輯位準，且從時間t10至時間t15具有1之邏輯位準，從時間t15至時間t20具有0之邏輯位準。

【0158】 時間t0與t20之間的時間間隔係分成相等的多個時間間隔。舉例而言，時間t0與t20之間的時間間隔係分成時間t0與時間t1之間的第一時間間隔、時間t1與時間t2之間的第二時間間隔、時間t2與時間t3之間的第三時間間隔、時間t3與時間t4之間的第四時間間隔、時間t4與時間t5之間的第五時間間隔、時間t5與時間t6之間的第六時間間隔、時間t6與時間t7之間的第七時間間隔、時間t7與時間t8之間的第八時間間隔、時間t8與時間t9之間的第九時間間隔、時間t9與時間t10之間的第十時間間隔、時間t10與時間t11之間的第十一時間間隔、時間t11與時間t12之間的第十二時間間隔、時間t12與時間t13之間的第十三時間間隔、時間t13與時間t14之間的第十四時間間隔、時間t14與時間t15之間的第十五時間間隔、時間t15與時間t16之間的第十六時間間隔、時間t16與時間t17之間的第十七時間間隔、時間t17與時間t18之間的第十八時間間隔、時間t18與時間t19之間的第十九

時間間隔、及時間t19與時間t20之間的第二十時間間隔。第一至第二十時間間隔的每一者為相等或相同。

【0159】 同步化訊號302具有多個週期，例如週期1及週期2，且在各週期期間重複邏輯位準1和0。舉例而言，同步化訊號302在週期1期間於時間t5從邏輯位準1轉變成邏輯位準0，並在週期2期間於時間t15從邏輯位準1轉變成邏輯位準0。舉另一例而言，在週期1的時間t0，同步化訊號302從週期0之邏輯位準0轉變成週期1的邏輯位準1。週期0屬於同步化訊號302，且在同步化訊號302的週期1之前。類似地，在週期1的時間t10，同步化訊號302從週期1之邏輯位準0轉變成週期2的邏輯位準1。時間t0至t10發生在此處所述之同步化訊號的週期1期間，且時間t10至t20發生同步化訊號的週期2期間。週期1開始於時間t0並結束於時間t10，且週期2開始於時間t10並結束於時間t20。

【0160】 此處所述同步化訊號的各週期係週期性地重複。舉例而言，同步化訊號的週期2在同步化訊號的週期1之後，並接續該週期1，且同步化訊號的週期1在同步化訊號的週期0之後，並接續該週期0。

【0161】 圖3B為用以說明RF訊號152之參數306相對時間t的圖形304之實施例，RF訊號152為來源RF訊號。參數306係繪示於y軸上，且時間t係繪示於x軸上。

【0162】 參數306與同步化訊號302同步而週期性地在參數位準PR1與PR2之間轉變。舉例而言，參數306在同步化訊號302的週期1期間於參數位準PR1與PR2之間轉變，且在同步化訊號302的週期2期間再度於參數位準PR1與PR2之間轉變。為了說明，參數306具有從時間t0至時間t5之狀態S1階段期間的參數位準PR1、從時間t5至時間t10之狀態S2階段期間的參數位準PR2、從時間t10至時間t15之另一狀態S1階段期間的參數位準PR1、及從時間t15至時間t20之另一狀態S2階段期間的參數位準PR2。在同步化訊號302的週期1期間，參數306在時間t0從參

數位準PR2轉變成參數位準PR1，且在時間t5從參數位準PR1轉變成參數位準PR2。在同步化訊號302的週期2期間，參數306在時間t10再度從參數位準PR2轉變成參數位準PR1，且在時間t15從參數位準PR1轉變成參數位準PR2。參數位準PR1為用於RF訊號152之狀態S1之參數位準的實例，且參數位準PR2為用於RF訊號152之狀態S2之參數位準的實例。

【0163】 參數位準PR1小於參數位準PR2。舉例而言，參數位準PR1的功率值低於參數位準PR2的功率值。舉另一例而言，參數位準PR1的功率值均不大於參數位準PR2的功率值。參數位準PR1大於零。

【0164】 在一實施例中，轉變時間為兩參數位準之間的轉變之時間，且為兩時間之間的時間段。舉例而言，取代在時間t5從功率位準PR1轉變至功率位準PR2，參數306在第一時間開始其從參數位準PR1的轉變，且在第二時間結束其向參數位準PR2的轉變。第一時間在時間t5之前並介於時間t2與t5之間，且第二時間在時間t5之後並介於時間t5與t8之間。轉變的時間段為第一時間與第二時間之間的轉變時間。

【0165】 在一實施例中，取代在參數位準PR1與PR2之間轉變，參數306在0與參數位準PR2之間轉變，或在0與參數位準PR1之間轉變。

【0166】 在一實施例中，除同步化訊號302之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號302係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數306在參數位準PR1與PR2之間轉變相同的方式週期性地在兩邏輯位準之間轉變。舉例而言，在同步化訊號302的週期1期間，數位脈衝訊號在時間t0從邏輯位準1轉變成邏輯位準0，並在時間t5從邏輯位準0轉變成邏輯位準1。在同步化訊號302的週期2期間，數位脈衝訊號在時間t10從邏輯位準1轉變成邏輯位準0，並在時間t15從邏輯位準0轉

變成邏輯位準1。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數306之狀態S1及S2的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數306之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同，且參數306之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同。

【0167】 圖3C為圖形308的實施例，其用以說明相對時間t 的RF訊號168(圖1)(其為偏壓RF訊號)之參數310。參數310係繪示於y軸上，且時間t係繪示於x軸上。參數310與同步化訊號302同步而週期性地在參數位準0、PR1、及PR2之間轉變。舉例而言，參數310在同步化訊號302的週期1期間於參數位準0、PR2與PR1之間轉變，且在同步化訊號302的週期2期間再度於參數位準0、PR2與PR1之間轉變。為了說明，參數310具有從時間t0至時間t2之狀態S0階段期間的參數位準0、從時間t2至時間t8之狀態S2階段期間的參數位準PR2、從時間t8至時間t10之狀態S1階段期間的參數位準PR1。0、PR2、及PR1之參數位準在同步化訊號302的週期2期間重複。在同步化訊號302的週期1期間，參數310在時間t0從參數位準PR1轉變成參數位準0，在時間t2從參數位準0轉變成參數位準PR2，在時間t8從參數位準PR2轉變成參數位準PR1，並在時間t10從參數位準PR1轉變成參數位準0。在同步化訊號302的週期2期間，參數310在時間t10再度從參數位準PR1轉變成參數位準0，在時間t12從參數位準0轉變成參數位準PR2，在時間t18從參數位準PR2轉變成參數位準PR1，且在時間t20從參數位準PR1轉變成參數位準0。

【0168】 參數位準0為用於RF訊號168之狀態S0之參數位準的實例，參數位準PR1為用於RF訊號168之狀態S1之參數位準的實例，且參數位準PR2為用於RF訊號168之狀態S2之參數位準的實例。

【0169】 當第一時間段期間之參數306及310的參數位準之組合不同於第二時間段期間之參數306及310的參數位準之組合時，第一時間段的電漿阻抗狀態便與第二時間段的電漿阻抗狀態不同。舉例而言，來源RF訊號的參數306之參

數位準在時間t0與t2之間之時間段期間為PR1，且偏壓RF訊號的參數310之參數位準在時間t0與t2之間之時間段期間為0，以定義電漿腔室112(圖1)內之電漿的阻抗之狀態PS1。電漿腔室112內之電漿的阻抗之狀態在此有時稱為電漿阻抗狀態(PS)。來源RF訊號的參數306之參數位準在時間t2與t5之間之時間段期間為PR1，且偏壓RF訊號的參數310之參數位準在時間t2與t5之間之時間段期間為PR2，以定義另一電漿阻抗狀態PS2。

【0170】 舉另一例而言，來源RF訊號的參數306之參數位準在時間t5與t8之間之時間段期間為PR2，且偏壓RF訊號的參數310之參數位準在時間t5與t8之間之時間段期間為PR2，以定義與電漿阻抗狀態PS1及PS2之各者不同的另一電漿阻抗狀態PS3。

【0171】 舉又另一例而言，來源RF訊號的參數306之參數位準在時間t8與t10之間之時間段期間為PR2，且偏壓RF訊號的參數310之參數位準在時間t8與t10之間之時間段期間為PR1，以定義與電漿阻抗狀態PS1、PS2及PS3之各者不同的另一電漿阻抗狀態PS4。如此一來，在同步化訊號302的各週期期間，由於偏壓及來源RF訊號的參數位準上之改變，而產生多個電漿阻抗狀態，例如四個電漿阻抗狀態PS1至PS4。具有多個電漿阻抗狀態PS1至PS4的電漿腔室112(圖1)內之電漿阻抗為多狀態電漿阻抗的實例。

【0172】 在一實施例中，參數306屬於RF訊號168，且參數310屬於RF訊號152。

【0173】 在一實施例中，除同步化訊號302之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號302係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數310在參數位準0、PR2與PR1之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，

在同步化訊號302的週期1期間，數位脈衝訊號在時間t0從邏輯位準1轉變成邏輯位準0，在時間t2從邏輯位準0轉變成邏輯位準2，並在時間t8從邏輯位準2轉變成邏輯位準1。邏輯位準2大於邏輯位準1。為了說明，邏輯位準2具有比邏輯位準1更高的DC電壓。在同步化訊號302的週期2期間，數位脈衝訊號在時間t10從邏輯位準1轉變成邏輯位準0，在時間t12從邏輯位準0轉變成邏輯位準2，並在時間t18從邏輯位準2轉變成邏輯位準1。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數310之狀態S0、S2及S1的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數310之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數310之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同，且參數310之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同。

【0174】 圖4A為圖形300的實施例。

【0175】 圖4B為圖形304的實施例。

【0176】 圖4C為圖形400的實施例，其用以說明相對時間t 的RF訊號168(圖1)(其為偏壓RF訊號)之參數402。參數402係繪示於y軸上，且時間t係繪示於x軸上。參數402與同步化訊號302同步而週期性地在參數位準0、PR2、與PR1之間轉變。舉例而言，參數402在同步化訊號302的週期1期間於參數位準0、PR2與PR1之間轉變，且在同步化訊號302的週期2期間再度於參數位準0、PR2與PR1之間轉變。為了說明，參數402具有從時間t0至時間t2之狀態S0階段期間的參數位準0、從時間t2至時間t8之狀態S2階段期間的參數位準PR2、從時間t8至時間t9之狀態S1階段期間的參數位準PR1、及從時間t9至時間t10之另一狀態S0階段期間的參數位準0。0、PR2、及PR1之參數位準在同步化訊號302的週期2期間重複。在同步化訊號302的週期1期間，參數402在時間t2從參數位準0轉變成參數位準PR2，在時間t8從參數位準PR2轉變成參數位準PR1，並在時間t9從參數位準PR1轉變成參數位準0。在同步化訊號302的週期2期間，參數402在時間t12再度從參

數位準0轉變成參數位準PR2，在時間t18從參數位準PR2轉變成參數位準PR1，且在時間t19從參數位準PR1轉變成參數位準0。

【0177】 當第一時間段期間之參數306及402的參數位準之組合不同於第二時間段期間之參數306及402的參數位準之組合時，第一時間段的電漿阻抗狀態便與第二時間段的電漿阻抗狀態不同。舉例而言，來源RF訊號的參數306之參數位準在時間t0與t2之間之時間段期間為PR1，且偏壓RF訊號的參數402之參數位準在時間t0與t2之間之時間段期間為0，以定義電漿阻抗狀態PS1。來源RF訊號的參數306之參數位準在時間t2與t5之間之時間段期間為PR1，且偏壓RF訊號的參數402之參數位準在時間t2與t5之間之時間段期間為PR2，以定義另一電漿阻抗狀態PS2。

【0178】 舉另一例而言，來源RF訊號的參數306之參數位準在時間t5與t8之間之時間段期間為PR2，且偏壓RF訊號的參數402之參數位準在時間t5與t8之間之時間段期間為PR2，以定義與電漿阻抗狀態PS1及PS2之各者不同的另一電漿阻抗狀態PS3。

【0179】 舉又另一例而言，來源RF訊號的參數306之參數位準在時間t8與t9之間之時間段期間為PR2，且偏壓RF訊號的參數402之參數位準在時間t8與t9之間之時間段期間為PR1，以定義與電漿阻抗狀態PS1、PS2及PS3之各者不同的另一電漿阻抗狀態PS4。

【0180】 舉另一例而言，來源RF訊號的參數306之參數位準在時間t9與t10之間之時間段期間為PR2，且偏壓RF訊號的參數402之參數位準在時間t9與t10之間之時間段期間為0，以定義與電漿阻抗狀態PS1、PS2、PS3、及PS4之各者不同的另一電漿阻抗狀態PS5。

【0181】 如此一來，在同步化訊號302的各週期期間，由於偏壓及來源RF訊號的參數位準上之改變，而產生多個電漿阻抗狀態，例如五個電漿阻抗狀態

PS1至PS5。具有多個電漿阻抗狀態PS1至PS5的電漿腔室112(圖1)內之電漿阻抗為多狀態電漿阻抗的實例。

【0182】 在一實施例中，參數306屬於RF訊號168，且參數402屬於RF訊號152。

【0183】 在一實施例中，除同步化訊號302之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號302係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數402在參數位準0、PR2與PR1之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，在同步化訊號302的週期1期間，數位脈衝訊號在時間t2從邏輯位準0轉變成邏輯位準2，在時間t8從邏輯位準2轉變成邏輯位準1，並在時間t9從邏輯位準1轉變成邏輯位準0。在同步化訊號302的週期2期間，數位脈衝訊號在時間t12從邏輯位準0轉變成邏輯位準2，在時間t18從邏輯位準2轉變成邏輯位準1，並在時間t19從邏輯位準1轉變成邏輯位準0。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數402之狀態S0、S2及S1的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數402之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數402之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同，且參數402之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同。

【0184】 圖5A為用以說明同步化訊號502的圖形500之實施例。圖形500繪示相對時間t的同步化訊號502之邏輯位準。同步化訊號502為同步化訊號146(圖1)的實例。同步化訊號502的邏輯位準係繪示於y軸上，且時間t係繪示於x軸上。

【0185】 同步化訊號502具有70%的工作週期。舉例而言，同步化訊號502從時間t0至時間t7具有1之邏輯位準。同步化訊號502從時間t7至時間t10具有0之

邏輯位準，從時間t10至時間t17具有1之邏輯位準，且從時間t17至時間t20具有0之邏輯位準。

【0186】 同步化訊號502具有多個週期，且在各週期期間重複邏輯位準1和0。舉例而言，同步化訊號502在週期1期間於時間t7從邏輯位準1轉變成邏輯位準0，並在週期2期間於時間t17從邏輯位準1轉變成邏輯位準0。舉另一例而言，在週期1的時間t0，同步化訊號502從同步化訊號502之週期0之邏輯位準0轉變成週期1的邏輯位準1。類似地，在週期1的時間t10，同步化訊號502從週期1之邏輯位準0轉變成週期2的邏輯位準1。同步化訊號502的週期0在同步化訊號502的週期1之前，且同步化訊號502的週期1在同步化訊號502的週期2之前。

【0187】 在一實施例中，同步化訊號502具有另一工作週期，例如50%工作週期或60%工作週期，來取代70%工作週期。

【0188】 圖5B為圖形504的實施例，其用以說明相對時間t的RF訊號152(其為來源RF訊號)之參數506。參數506係繪示於y軸上，且時間t係繪示於x軸上。

【0189】 參數506與同步化訊號502同步而週期性地在參數位準0、PR1、與PR2之間轉變。舉例而言，參數506在同步化訊號502的週期1期間於參數位準0、PR2與PR1之間轉變，且在同步化訊號502的週期2期間再度於參數位準0、PR2與PR1之間轉變。為了說明，參數506具有從時間t0至時間t3之狀態S0階段期間的參數位準0、從時間t3至時間t8之狀態S2階段期間的參數位準PR2、從時間t8至時間t9之狀態S1階段期間的參數位準PR1、及從時間t9至時間t10之另一狀態S0階段期間的參數位準0。參數506在同步化訊號502的週期2期間重複狀態S0、S2、S1、及S0的發生序列。在同步化訊號502的週期1期間，參數506在時間t3從參數位準0轉變成參數位準PR2，在時間t8從參數位準PR2轉變成參數位準PR1，並在時間t9從參數位準PR1轉變成參數位準0。在同步化訊號502的週期2期間，參數506重複在參數位準0、PR2、與PR1之間轉變。

【0190】 在一實施例中，除同步化訊號502之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號502係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數506在參數位準0、PR2與PR1之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，在同步化訊號502的週期1期間，數位脈衝訊號在時間t3從邏輯位準0轉變成邏輯位準2，在時間t8從邏輯位準2轉變成邏輯位準1，在時間t9從邏輯位準1轉變成邏輯位準0。在同步化訊號502的週期2期間，數位脈衝訊號在時間t13從邏輯位準0轉變成邏輯位準2，在時間t18從邏輯位準2轉變成邏輯位準1，並在時間t19從邏輯位準1轉變成邏輯位準0。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數506之狀態S0、S2及S1的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數506之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數506之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同，且參數506之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同。

【0191】 圖5C為圖形508的實施例，其用以說明相對時間t 的RF訊號168(圖1)(其為偏壓RF訊號)之參數510。參數510係繪示於y軸上，且時間t係繪示於x軸上。參數510與同步化訊號502同步而週期性地在參數位準PR1、PR2、與0之間轉變。舉例而言，參數510在同步化訊號502的週期1期間於參數位準PR1、PR2與0之間轉變，且在同步化訊號502的週期2期間再度於參數位準PR1、PR2與0之間轉變。為了說明，參數510具有從時間t0至時間t2之狀態S1階段期間的參數位準PR1、從時間t2至時間t5之狀態S2階段期間的參數位準PR2、從時間t5至時間t9之另一狀態S1階段期間的參數位準PR1、及從時間t9至時間t10之狀態S0期間的參數位準0。PR1、PR2、及0之參數位準在同步化訊號502的週期2期間重複。在同步化訊號502的週期1期間，參數510在時間t0從參數位準0轉變成參數位準

PR1，在時間t2從參數位準PR1轉變成參數位準PR2，在時間t5從參數位準PR2轉變成參數位準PR1，並在時間t9從參數位準PR1轉變成參數位準0。在同步化訊號502的週期2期間，參數510在時間t10再度從參數位準0轉變成參數位準PR1，在時間t12從參數位準PR1轉變成參數位準PR2，在時間t15從參數位準PR2轉變成參數位準PR1，且在時間t19從參數位準PR1轉變成參數位準0。

【0192】 當第一時間段期間之參數506及510的參數位準之組合不同於第二時間段期間之參數506及510的參數位準之組合時，第一時間段的電漿阻抗狀態便與第二時間段的電漿阻抗狀態不同。舉例而言，來源RF訊號的參數506之參數位準在時間t0與t2之間之時間段期間為0，且偏壓RF訊號的參數510之參數位準在時間t0與t2之間之時間段期間為PR1，以定義電漿阻抗狀態PS1。來源RF訊號的參數506之參數位準在時間t2與t3之間之時間段期間為0，且偏壓RF訊號的參數510之參數位準在時間t2與t3之間之時間段期間為PR2，以定義另一電漿阻抗狀態PS2。

【0193】 舉另一例而言，來源RF訊號的參數506之參數位準在時間t3與t5之間之時間段期間為PR2，且偏壓RF訊號的參數510之參數位準在時間t3與t5之間之時間段期間為PR2，以定義與電漿阻抗狀態PS1及PS2之各者不同的另一電漿阻抗狀態PS3。舉又另一例而言，來源RF訊號的參數506之參數位準在時間t5與t8之間之時間段期間為PR2，且偏壓RF訊號的參數510之參數位準在時間t5與t8之間之時間段期間為PR1，以定義與電漿阻抗狀態PS1、PS2及PS3之各者不同的另一電漿阻抗狀態PS4。

【0194】 舉另一例而言，來源RF訊號的參數506之參數位準在時間t8與t9之間之時間段期間為PR1，且偏壓RF訊號的參數510之參數位準在時間t8與t9之間之時間段期間為PR1，以定義與電漿阻抗狀態PS1、PS2、PS3、及PS4之各者不同的另一電漿阻抗狀態PS5。舉又另一例而言，來源RF訊號的參數506之參數

位準在時間t9與t10之間之時間段期間為0，且偏壓RF訊號的參數510之參數位準在時間t9與t10之間之時間段期間為0，以定義與電漿阻抗狀態PS1、PS2、PS3、PS4、及PS5之各者不同的另一電漿阻抗狀態PS6。如此一來，在同步化訊號502的各週期期間，由於偏壓及來源RF訊號的參數位準上之改變，而產生多個電漿阻抗狀態，例如六個電漿阻抗狀態PS1至PS6。具有多個電漿阻抗狀態PS1至PS6的電漿腔室112(圖1)內之電漿阻抗為多狀態電漿阻抗的實例。

【0195】 在一實施例中，參數506屬於RF訊號168，且參數510屬於RF訊號152。

【0196】 在一實施例中，除同步化訊號502之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號502係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數506在參數位準0、PR1與PR2之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，在同步化訊號502的週期1期間，數位脈衝訊號在時間t0從邏輯位準0轉變成邏輯位準1，在時間t2從邏輯位準1轉變成邏輯位準2，在時間t5從邏輯位準2轉變成邏輯位準1，且在時間t9從邏輯位準1轉變成邏輯位準0。在同步化訊號502的週期2期間，數位脈衝訊號在時間t10從邏輯位準0轉變成邏輯位準1，在時間t12從邏輯位準1轉變成邏輯位準2，在時間t15從邏輯位準2轉變成邏輯位準1，並在時間t19從邏輯位準1轉變成邏輯位準0。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數510之狀態S0、S2及S1的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數510之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數510之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同，且參數510之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同。

【0197】 圖6A為用以說明同步化訊號602的圖形600之實施例。圖形600繪示相對時間t的同步化訊號602之邏輯位準。同步化訊號602為同步化訊號146(圖1)的實例。同步化訊號602的邏輯位準係繪示於y軸上，且時間t係繪示於x軸上。

【0198】 同步化訊號602具有30%的工作週期。舉例而言，同步化訊號602從時間t0至時間t3具有1之邏輯位準。同步化訊號602從時間t3至時間t10具有0之邏輯位準，從時間t10至時間t13具有1之邏輯位準，且從時間t13至時間t20具有0之邏輯位準。

【0199】 同步化訊號602具有多個週期，且在各週期期間重複邏輯位準1和0。舉例而言，同步化訊號602在週期1期間於時間t3從邏輯位準1轉變成邏輯位準0，並在週期2期間於時間t13從邏輯位準1轉變成邏輯位準0。舉另一例而言，在週期1的時間t0，同步化訊號602從同步化訊號602之週期0之邏輯位準0轉變成週期1的邏輯位準1。類似地，在週期1的時間t10，同步化訊號602從週期1之邏輯位準0轉變成週期2的邏輯位準1。同步化訊號602的週期0在同步化訊號602的週期1之前，且同步化訊號602的週期1在同步化訊號602的週期2之前。

【0200】 在一實施例中，同步化訊號602具有另一工作週期，例如50%工作週期或60%工作週期，來取代30%工作週期。

【0201】 圖6B為圖形604的實施例，其用以說明相對時間t的RF訊號152(其為來源RF訊號)之參數606。參數606係繪示於y軸上，且時間t係繪示於x軸上。

【0202】 參數606與同步化訊號602同步而週期性地在參數位準PR2、PR1、與0之間轉變。舉例而言，參數606在同步化訊號602的週期1期間於參數位準PR2、PR1與0之間轉變，且在同步化訊號602的週期2期間再度於參數位準PR2、PR1與0之間轉變。為了說明，參數606具有從時間t0至時間t3之狀態S2階段期間的參數位準PR2、從時間t3至時間t7之狀態S1階段期間的參數位準PR1、及從時間t7至時間t10之狀態S0階段期間的參數位準0。參數606在同步化訊號602

的週期2期間重複狀態S2、S1、及S0的發生序列。並且，在同步化訊號602的週期1期間，參數606在時間t0從參數位準0轉變成參數位準PR2，在時間t3從參數位準PR2轉變成參數位準PR1，並在時間t7從參數位準PR1轉變成參數位準0。在同步化訊號602的週期2期間，參數606重複在參數位準PR2、PR1、與0之間轉變。舉例而言，在同步化訊號602的週期2期間，參數606在時間t10從參數位準0轉變成參數位準PR2，在時間t13從參數位準PR2轉變成參數位準PR1，並在時間t17從參數位準PR1轉變成參數位準0。

【0203】 在一實施例中，除同步化訊號602之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號602係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數606在參數位準0、PR2與PR1之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，在同步化訊號602的週期1期間，數位脈衝訊號在時間t0從邏輯位準0轉變成邏輯位準2，在時間t3從邏輯位準2轉變成邏輯位準1，在時間t7從邏輯位準1轉變成邏輯位準0。在同步化訊號602的週期2期間，數位脈衝訊號在時間t10從邏輯位準0轉變成邏輯位準2，在時間t13從邏輯位準2轉變成邏輯位準1，並在時間t17從邏輯位準1轉變成邏輯位準0。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別參數606之狀態S2、S1、及S0的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數606之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數606之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同，且參數606之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同。

【0204】 圖6C為圖形608的實施例，其用以說明相對時間t 的RF訊號168(圖1)(其為偏壓RF訊號)之參數610。參數610係繪示於y軸上，且時間t係繪示於x軸上。參數610與同步化訊號602同步而週期性地在參數位準0、PR1與PR2之

間轉變。舉例而言，參數610在同步化訊號602的週期1期間於參數位準0、PR1、與PR2之間轉變，且在同步化訊號602的週期2期間再度於參數位準0、PR1、與PR2之間轉變。為了說明，參數610具有從時間t0至時間t1之狀態S0階段期間的參數位準0、從時間t1至時間t5之狀態S1階段期間的參數位準PR1、從時間t5至時間t8之狀態S2階段期間的參數位準PR2、及從時間t8至時間t10之另一狀態S0階段期間的參數位準0。0、PR1、及PR2之參數位準在同步化訊號602的週期2期間重複。在同步化訊號602的週期1期間，參數610在時間t1從參數位準0轉變成參數位準PR1，在時間t5從參數位準PR1轉變成參數位準PR2，並在時間t8從參數位準PR2轉變成參數位準0。在同步化訊號602的週期2期間，參數610在時間t11再度從參數位準0轉變成參數位準PR1，在時間t15從參數位準PR1轉變成參數位準PR2，且在時間t18從參數位準PR2轉變成參數位準0。

【0205】 當第一時間段期間之參數606及610的參數位準之組合不同於第二時間段期間之參數606及610的參數位準之組合時，第一時間段的電漿阻抗狀態便與第二時間段的電漿阻抗狀態不同。舉例而言，來源RF訊號的參數606之參數位準在時間t0與t1之間之時間段期間為PR2，且偏壓RF訊號的參數610之參數位準在時間t0與t1之間之時間段期間為0，以定義電漿阻抗狀態PS1。來源RF訊號的參數606之參數位準在時間t1與t3之間之時間段期間為PR2，且偏壓RF訊號的參數610之參數位準在時間t1與t3之間之時間段期間為PR1，以定義另一電漿阻抗狀態PS2。

【0206】 舉另一例而言，來源RF訊號的參數606之參數位準在時間t3與t5之間之時間段期間為PR1，且偏壓RF訊號的參數610之參數位準在時間t3與t5之間之時間段期間為PR1，以定義與電漿阻抗狀態PS1及PS2之各者不同的另一電漿阻抗狀態PS3。舉又另一例而言，來源RF訊號的參數606之參數位準在時間t5與t7之間之時間段期間為PR1，且偏壓RF訊號的參數610之參數位準在時間t5與t7

之間之時間段期間為PR2，以定義與電漿阻抗狀態PS1、PS2及PS3之各者不同的另一電漿阻抗狀態PS4。

【0207】 舉另一例而言，來源RF訊號的參數606之參數位準在時間t7與t8之間之時間段期間為0，且偏壓RF訊號的參數610之參數位準在時間t7與t8之間之時間段期間為PR2，以定義與電漿阻抗狀態PS1、PS2、PS3、及PS4之各者不同的另一電漿阻抗狀態PS5。舉又另一例而言，來源RF訊號的參數606之參數位準在時間t8與t10之間之時間段期間為0，且偏壓RF訊號的參數610之參數位準在時間t8與t10之間之時間段期間為0，以定義與電漿阻抗狀態PS1、PS2、PS3、PS4、及PS5之各者不同的另一電漿阻抗狀態PS6。如此一來，在同步化訊號602的各週期期間，由於偏壓及來源RF訊號的參數位準上之改變，而產生多個電漿阻抗狀態，例如六個電漿阻抗狀態PS1至PS6。具有多個電漿阻抗狀態PS1至PS6的電漿腔室112(圖1)內之電漿阻抗為多狀態電漿阻抗的實例。

【0208】 在一實施例中，參數606屬於RF訊號168，且參數610屬於RF訊號152。

【0209】 在一實施例中，除同步化訊號602之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號602係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數610在參數位準0、PR1與PR2之間轉變相同的方式週期性地在三個邏輯位準之間轉變。舉例而言，在同步化訊號602的週期1期間，數位脈衝訊號在時間t1從邏輯位準0轉變成邏輯位準1，在時間t5從邏輯位準1轉變成邏輯位準2，在時間t8從邏輯位準2轉變成邏輯位準1。在同步化訊號602的週期2期間，數位脈衝訊號在時間t11從邏輯位準0轉變成邏輯位準1，在時間t15從邏輯位準1轉變成邏輯位準2，並在時間t18從邏輯位準2轉變成邏輯位準1。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號

識別參數610之狀態S0、S2及S1的時間段，並產生具有該等時間段的指令訊號。舉例而言，參數610之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，參數610之狀態S2的時間段與數位脈衝訊號之邏輯位準2的時間段相同，且參數610之狀態S1的時間段與數位脈衝訊號之邏輯位準1的時間段相同。

【0210】 在一實施例，取代用於參數310(圖3C)、402(圖4C)、510(圖5C)、及610(圖6C)之任一者的參數位準PR1，而使用參數位準PR3。參數位準PR3大於或低於參數位準PR1。類似地，取代用於參數310、402、510、及610之任一者的參數位準PR2，而使用參數位準PR4。參數位準PR4大於或低於參數位準PR2。

【0211】 圖6D為用以說明利用來源RF產生器與偏壓RF產生器之間的選擇性同步化之開-關時間修改方法實施例的圖。如參照圖6D所說明，相較於第二RF產生器(例如來源RF產生器或偏壓RF產生器)，在開啟第一RF產生器(例如來源RF產生器或偏壓RF產生器)產生之RF訊號上有從時間t1至時間t2的時間延遲。並且，由第一RF產生器供給之RF功率被關閉的時間從時間t4前移至時間t3。如此一來，取代兩電漿阻抗狀態S1及S0，產生了多於兩個電漿阻抗狀態，例如六或八或十或二十個電漿阻抗狀態。

【0212】 **多狀態脈衝元件**

【0213】 圖7為用以說明多階參數脈衝的電漿系統700之實施例圖。電漿系統700包含RF產生器702及主機電腦106。RF產生器702為來源RF產生器102(圖1)或偏壓RF產生器104(圖1)的實例。RF產生器702包含DSP 204、多個參數控制器PRS1a、PRS2a、PRS3a等直到PRSna，其中n為大於三的整數。舉例而言，n為四以上。舉例而言，RF產生器702包含四個參數控制器，其一者用於狀態S1a，其另一者用於狀態S2a，其再另一者用於狀態S3a，且其另一者用於狀態S4a。舉另一例而言，RF產生器702包含五個參數控制器，其一者用於狀態S1a，其另一者用於狀態S2a，其再另一者用於狀態S3a，其另一者用於狀態S4a，且其一者用於

狀態S5a。RF產生器702更包含頻率控制器(FC)210、驅動器系統710、及RF電源222。

【0214】 DSP 204耦接至RF產生器702之參數控制器PRS1a至PRSna的每一者。參數控制器PRS1a至PRSna耦接至驅動器系統710，該驅動器系統710耦接至RF電源222。並且，頻率控制器210耦接至驅動器系統710。

【0215】 處理器118經由傳輸纜線系統214將例如參數位準之用於狀態S1a至Sna之參數以及同步化訊號146提供至DSP 204。在接收到用於狀態S1a至Sna之參數位準時，DSP 204將例如功率位準或電壓位準的用於RF訊號712之狀態S1a之參數提供至參數控制器PRS1a，以供將用於狀態S1a的參數儲存在參數控制器PRS1a之記憶體裝置中。RF訊號712為RF訊號152或RF訊號168(圖1)的實例。

【0216】 並且，回應接收到用於狀態S1a至Sna的參數位準，DSP 204將例如功率位準或電壓位準的用於RF訊號712之狀態S2a之參數位準提供至參數控制器PRS2a，以供將用於狀態S2a的參數位準儲存在參數控制器PRS2a之記憶體裝置中。再者，回應接收到用於狀態S1a至Sna的參數位準，DSP 204將例如功率位準或電壓位準的用於RF訊號712之狀態S3a之參數位準提供至參數控制器PRS3a，以供將用於狀態S3a的參數儲存在參數控制器PRS3a之記憶體裝置中。回應接收到用於狀態S1a至Sna的參數，DSP 204將例如功率位準或電壓位準的用於RF訊號712之狀態Sna之參數位準提供至參數控制器PRSna，以供將用於狀態Sna的參數儲存在參數控制器PRSna之記憶體裝置中。類似地，在接收到用於狀態S1a至Sna的參數時，DSP 204將例如單一頻率位準的用於所有狀態S1a至Sna之頻率位準提供至頻率控制器210，以供儲存在頻率控制器210之記憶體裝置中。

【0217】 在一實施例中，第(n-1)參數位準的值與第n參數位準的值不同。舉例而言，第(n-1)參數位準的值不包含第n參數位準的值。舉另一例而言，第(n-1)參數位準的值完全不與第n參數位準的值的任一者相同。

【0218】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S1a的指令訊號至參數控制器PRS1a。舉例而言，DSP 204在從不同於狀態S1a或除狀態S1a之外之狀態(例如狀態Sna或狀態S0)轉變至狀態S1a的時間傳送用於狀態S1a的指令訊號至參數控制器PRS1a。傳送至參數控制器PRS1a的用於狀態S1a之指令訊號包含參數控制器PRS1a將提供用於狀態S1a之參數位準至驅動器系統710的各週期期間之狀態S1a的時間段。在接收到用於狀態S1a的指令訊號時，參數控制器PRS1a從參數控制器PRS1a之記憶體裝置取得用於狀態S1a的參數位準，並針對狀態S1a之時間段將該等參數位準傳送至驅動器系統710。舉例而言，參數控制器PRS1a在從不同於狀態S1a之狀態轉變至狀態S1a的時間傳送用於狀態S1a之參數位準至驅動器系統710。在狀態S1a的時間段之後，於同步化訊號146的週期期間，參數控制器PRS1a不傳送用於狀態S1a之參數位準至驅動器系統710。

【0219】 類似地，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S2a的指令訊號至參數控制器PRS2a。舉例而言，DSP 204在從不同於狀態S2a或除狀態S2a之外之狀態(例如狀態S1a或狀態S3a或狀態S0)轉變至狀態S2a的時間傳送用於狀態S2a的指令訊號至參數控制器PRS2a。傳送至參數控制器PRS2a的用於狀態S2a之指令訊號包含參數控制器PRS2a將提供用於狀態S2a之參數位準至驅動器系統710的各週期期間之狀態S2a的時間段。在接收到用於狀態S2a的指令訊號時，參數控制器PRS2a從參數控制器PRS2a之記憶體裝置取得用於狀態S2a的參數位準，並針對狀態S2a之時間段將該等參數位準傳送至驅動器系統710。舉例而言，參數控制器PRS2a在從不同於狀態S2a之狀態轉變至狀態S2a的時間傳送用於狀態S2a之參數位準至驅動器系統710。在狀態S2a的時間段之後，於同步化訊號146的週期期間，參數控制器PRS2a不傳送用於狀態S2a之參數位準至驅動器系統710。

【0220】 並且，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S3a的指令訊號至參數控制器PRS3a。舉例而言，DSP 204在從不同於狀態S3a或除狀態S3a之外之狀態(例如狀態S2a或狀態S1a或狀態S0)轉變至狀態S3a的時間傳送用於狀態S3a的指令訊號至參數控制器PRS3a。傳送至參數控制器PRS3a的用於狀態S3a之指令訊號包含參數控制器PRS3a將提供用於狀態S3a之參數位準至驅動器系統710的各週期期間之狀態S3a的時間段。在接收到用於狀態S3a的指令訊號時，參數控制器PRS3a從參數控制器PRS3a之記憶體裝置取得用於狀態S3a的參數位準，並針對狀態S3a之時間段將該等參數位準傳送至驅動器系統710。舉例而言，參數控制器PRS3a在從不同於狀態S3a之狀態轉變至狀態S3a的時間傳送用於狀態S3a之參數位準至驅動器系統710。在狀態S3a的時間段之後，於同步化訊號146的週期期間，參數控制器PRS3a不傳送用於狀態S3a之參數位準至驅動器系統710。

【0221】 再者，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態Sna的指令訊號至參數控制器PRSna。舉例而言，DSP 204在從不同於狀態Sna或除狀態Sna之外之狀態(例如狀態S(n-1)a或狀態S0)轉變至狀態Sna的時間傳送用於狀態Sna的指令訊號至參數控制器PRSna。傳送至參數控制器PRSna的用於狀態Sna之指令訊號包含參數控制器PRSna將提供用於狀態Sna之參數位準至驅動器系統710的各週期期間之狀態Sna的時間段。在接收到用於狀態Sna的指令訊號時，參數控制器PRSna從參數控制器PRSna之記憶體裝置取得用於狀態Sna的參數位準，並針對狀態Sna之時間段將該等參數位準傳送至驅動器系統710。舉例而言，參數控制器PRSna在從不同於狀態Sna之狀態轉變至狀態Sna的時間傳送用於狀態Sna之參數位準至驅動器系統710。在狀態Sna的時間段之後，於同步化訊號146的週期期間，參數控制器PRSna不傳送用於狀態Sna之參數位準至驅動器系統710。

【0222】 並且，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送指令訊號至頻率控制器210。在接收到指令訊號時，頻率控制器210從頻率控制器210的記憶體裝置取得頻率位準，並將該頻率位準傳送至驅動器系統710。

【0223】 回應接收到用於狀態S1a之參數位準及頻率位準，驅動器系統710產生針對狀態S1a之時間段的用於狀態S1a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S1a或除狀態S1a之外的狀態(例如狀態Sna或狀態S2a或狀態S3a或狀態S0)轉變成狀態S1a的時間接收到用於狀態S1a之參數位準及頻率位準，驅動器系統710產生針對狀態S1a之時間段用於狀態S1a的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統710接收到用於狀態S1a之驅動訊號時產生RF訊號712的狀態S1a。舉例而言，在從驅動器系統710接收到用於狀態S1a之驅動訊號時，RF電源222使RF訊號712從不同於狀態S1a的狀態轉變成狀態S1a。RF訊號712的狀態S1a具有狀態S1a之時間段期間的用於狀態S1a之參數位準及頻率位準。

【0224】 類似地，回應接收到用於狀態S2a之參數位準及頻率位準，驅動器系統710產生針對狀態S2a之時間段的用於狀態S2a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S2a或除狀態S2a之外的狀態(例如狀態S1a或狀態S3a或狀態Sna或狀態S0)轉變成狀態S2a的時間接收到用於狀態S2a之參數位準及頻率位準，驅動器系統710產生針對狀態S2a之時間段用於狀態S2a的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統710接收到用於狀態S2a之驅動訊號時產生RF訊號712的狀態S2a。舉例而言，在從驅動器系統710接收到用於狀態S2a之驅動訊號時，RF電源222使RF訊號712從不同於狀態S2a的狀態轉變成狀態S2a。RF訊號712的狀態S2a具有狀態S2a之時間段期間的用於狀態S2a之參數位準及頻率位準。

【0225】 並且，回應接收到用於狀態S3a之參數位準及頻率位準，驅動器系統710產生針對狀態S3a之時間段的用於狀態S3a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S3a或除狀態S3a之外的狀態(例如狀態S2a或狀態S4a或狀態Sna或狀態S0)轉變成狀態S3a的時間接收到用於狀態S3a之參數位準及頻率位準，驅動器系統710產生針對狀態S3a之時間段用於狀態S3a的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統710接收到用於狀態S3a之驅動訊號時產生RF訊號712的狀態S3a。舉例而言，在從驅動器系統710接收到用於狀態S3a之驅動訊號時，RF電源222使RF訊號712從不同於狀態S3a的狀態轉變成狀態S3a。RF訊號712的狀態S3a具有狀態S3a之時間段期間的用於狀態S3a之參數位準及頻率位準。

【0226】 再者，回應接收到用於狀態Sna之參數位準及頻率位準，驅動器系統710產生針對狀態Sna之時間段的用於狀態Sna之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態Sna或除狀態Sna之外的狀態(例如狀態S(n-1)a或狀態S0或狀態S3a或狀態S2a)轉變成狀態Sna的時間接收到用於狀態Sna之參數位準及頻率位準，驅動器系統710產生針對狀態Sna之時間段用於狀態Sna的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統710接收到用於狀態Sna之驅動訊號時產生RF訊號712的狀態Sna。舉例而言，在從驅動器系統710接收到用於狀態Sna之驅動訊號時，RF電源222使RF訊號712從不同於狀態Sna的狀態轉變成狀態Sna。RF訊號712的狀態Sna具有狀態Sna之時間段期間的用於狀態Sna之參數位準及頻率位準。

【0227】 並且，在一實施例中，於同步化訊號146的各週期期間，存在RF訊號712具有零之參數位準的時間段。RF訊號712在例如狀態S0之空狀態期間具有零之參數位準。在接收到同步化訊號146時，於同步化訊號146的各週期期間，

DSP 204在空狀態的時間段期間不傳送用於狀態S1a至Sna的指令訊號至參數控制器PRS1a至PRSna。

【0228】 在未接收到用於狀態S1a至Sna之指令訊號之空狀態的時間段期間，參數控制器PRS1a至PRSna不傳送或停止傳送用於狀態S1a至Sna之參數位準至驅動器系統710。舉例而言，在狀態S1a的時間段之後，參數控制器PRS1a不傳送用於狀態S1a的參數位準至驅動器系統710。舉另一例而言，在狀態S2a的時間段之後，參數控制器PRS2a不傳送用於狀態S2a的參數位準至驅動器系統710。

【0229】 當未接收到用於狀態S1a至Sna的參數位準時，驅動器系統710不傳送驅動訊號至RF電源222。當未在空狀態的時間段期間接收到驅動訊號時，RF電源222在空狀態期間產生具有零之參數位準的RF訊號712。舉例而言，當未接收到驅動訊號時，RF電源222使RF訊號712從不同於空狀態S0或除空狀態S0之外的狀態(例如狀態S1a或狀態S2a或狀態Sna)轉變成空狀態S0。

【0230】 狀態S1a至Sna及空狀態為RF訊號712之參數的狀態。舉例而言，參照圖7說明的狀態S1a至Sna及空狀態各代表RF訊號712的參數位準。為了說明，RF訊號712的狀態S1a表示RF訊號712的第一參數位準，且RF訊號712的狀態S2a表示RF訊號712的第二參數位準。

【0231】 在一實施例中，取代參數控制器PRS1a至PRSna及頻率控制器210，而將例如一或更多處理器的一或更多控制器用以執行此處所述由參數控制器PRS1a至PRSna及頻率控制器210所執行的功能。

【0232】 在一實施例中，取代DSP 204、參數控制器PRS1a至PRSna及頻率控制器210，而將例如一或更多處理器的一或更多控制器用以執行此處所述由DSP 204、參數控制器PRS1a至PRSna及頻率控制器210所執行的功能。

【0233】 圖8為用以說明多階頻率脈衝的電漿系統800之實施例圖。電漿系統800包含RF產生器802及主機電腦106。RF產生器802為來源RF產生器102(圖1)

或偏壓RF產生器104(圖1)的實例。RF產生器802包含DSP 204、多個頻率控制器FCS1a、FCS2a、FCS3a等直到FCSna，其中n為大於三的整數。舉例而言，n為四以上。舉例而言，RF產生器802包含四個頻率控制器，其一者用於狀態S1a，其另一者用於狀態S2a，其再另一者用於狀態S3a，且其另一者用於狀態S4a。舉另一例而言，RF產生器802包含五個頻率控制器，其一者用於狀態S1a，其另一者用於狀態S2a，其再另一者用於狀態S3a，其另一者用於狀態S4a，且其一者用於狀態S5a。RF產生器802更包含參數控制器814、驅動器系統810、及RF電源222。

【0234】 DSP 204耦接至RF產生器802之頻率控制器FCS1a至FCSna的每一者。頻率控制器FCS1a至FCSna耦接至驅動器系統810，該驅動器系統810耦接至RF電源222。並且，參數控制器814耦接至驅動器系統810。

【0235】 處理器118經由傳輸纜線系統214將例如頻率位準之用於狀態S1a至Sna之頻率以及同步化訊號146提供至DSP 204。在接收到用於狀態S1a至Sna之頻率位準時，DSP 204將例如頻率位準的用於RF訊號812之狀態S1a之頻率提供至頻率控制器FCS1a，以供將用於狀態S1a的頻率儲存在頻率控制器FCS1a之記憶體裝置中。RF訊號812為RF訊號152或RF訊號168(圖1)的實例。

【0236】 並且，回應接收到用於狀態S1a至Sna的頻率位準，DSP 204將用於RF訊號812之狀態S2a之頻率位準提供至頻率控制器FCS2a，以供將用於狀態S2a的頻率位準儲存在頻率控制器FCS2a之記憶體裝置中。再者，回應接收到用於狀態S1a至Sna的頻率位準，DSP 204將用於RF訊號812之狀態S3a之頻率位準提供至頻率控制器FCS3a，以供將用於狀態S3a的頻率位準儲存在頻率控制器FCS3a之記憶體裝置中。回應接收到用於狀態S1a至Sna的頻率位準，DSP 204將用於RF訊號812之狀態Sna之頻率位準提供至頻率控制器FCSna，以供將用於狀態Sna的頻率位準儲存在頻率控制器FCSna之記憶體裝置中。類似地，在接收到

用於所有狀態S1a至Sna的例如單一參數位準之參數位準時，DSP 204將該參數位準提供至參數控制器814，以供儲存在參數控制器814之記憶體裝置中。

【0237】 在一實施例中，第(n-1)頻率位準的值與第n頻率位準的值不同。舉例而言，第(n-1)頻率位準的值不包含第n頻率位準的值。舉另一例而言，第(n-1)頻率位準的值完全不與第n頻率位準的值的任一者相同。

【0238】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S1a的指令訊號至頻率控制器FCS1a。舉例而言，DSP 204在從不同於狀態S1a或除狀態S1a之外之狀態(例如狀態S2a或狀態S0或狀態S3a)轉變至狀態S1a的時間傳送用於狀態S1a的指令訊號至頻率控制器FCS1a。傳送至頻率控制器FCS1a的用於狀態S1a之指令訊號包含頻率控制器FCS1a將提供用於狀態S1a之頻率位準至驅動器系統810的各週期期間之狀態S1a的時間段。在接收到用於狀態S1a的指令訊號時，頻率控制器FCS1a從頻率控制器FCS1a之記憶體裝置取得用於狀態S1a的頻率位準，並針對狀態S1a之時間段將該頻率位準傳送至驅動器系統810。舉例而言，頻率控制器FCS1a在從不同於狀態S1a之狀態轉變至狀態S1a的時間傳送用於狀態S1a之頻率位準至驅動器系統810。在狀態S1a的時間段之後，於同步化訊號146的週期期間，頻率控制器FCS1a不傳送用於狀態S1a之頻率位準至驅動器系統810。

【0239】 類似地，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S2a的指令訊號至頻率控制器FCS2a。舉例而言，DSP 204在從不同於狀態S2a或除狀態S2a之外之狀態(例如狀態S1a或狀態S0或狀態S3a)轉變至狀態S2a的時間傳送用於狀態S2a的指令訊號至頻率控制器FCS2a。傳送至頻率控制器FCS2a的用於狀態S2a之指令訊號包含頻率控制器FCS2a將提供用於狀態S2a之頻率位準至驅動器系統810的各週期期間之狀態S2a的時間段。在接收到用於狀態S2a的指令訊號時，頻率控制器FCS2a從頻率控制

器FCS2a之記憶體裝置取得用於狀態S2a的頻率位準，並針對狀態S2a之時間段將該頻率位準傳送至驅動器系統810。舉例而言，頻率控制器FCS2a在從不同於狀態S2a之狀態轉變至狀態S2a的時間傳送用於狀態S2a之頻率位準至驅動器系統810。在狀態S2a的時間段之後，於同步化訊號146的週期期間，頻率控制器FCS2a不傳送用於狀態S2a之頻率位準至驅動器系統810。

【0240】 並且，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態S3a的指令訊號至頻率控制器FCS3a。舉例而言，DSP 204在從不同於狀態S3a或除狀態S3a之外之狀態(例如狀態S2a或狀態S1a或狀態S0)轉變至狀態S3a的時間傳送用於狀態S3a的指令訊號至頻率控制器FCS3a。傳送至頻率控制器FCS3a的用於狀態S3a之指令訊號包含頻率控制器FCS3a將提供用於狀態S3a之頻率位準至驅動器系統810的各週期期間之狀態S3a的時間段。在接收到用於狀態S3a的指令訊號時，頻率控制器FCS3a從頻率控制器FCS3a之記憶體裝置取得用於狀態S3a的頻率位準，並針對狀態S3a之時間段將該頻率位準傳送至驅動器系統810。舉例而言，頻率控制器FCS3a在從不同於狀態S3a之狀態轉變至狀態S3a的時間傳送用於狀態S3a之頻率位準至驅動器系統810。在狀態S3a的時間段之後，於同步化訊號146的週期期間，頻率控制器FCS3a不傳送用於狀態S3a之頻率位準至驅動器系統810。

【0241】 再者，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態Sna的指令訊號至頻率控制器FCSna。舉例而言，DSP 204在從不同於狀態Sna或除狀態Sna之外之狀態(例如狀態S(n-1)a或狀態S0)轉變至狀態Sna的時間傳送用於狀態Sna的指令訊號至頻率控制器FCSna。傳送至頻率控制器FCSna的用於狀態Sna之指令訊號包含頻率控制器FCSna將提供用於狀態Sna之頻率位準至驅動器系統810的各週期期間之狀態Sna的時間段。在接收到用於狀態Sna的指令訊號時，頻率控制器FCSna從頻率控制器FCSna之記憶體裝置

取得用於狀態Sna的頻率位準，並針對狀態Sna之時間段將該頻率位準傳送至驅動器系統810。舉例而言，頻率控制器FCSna在從不同於狀態Sna之狀態轉變至狀態Sna的時間傳送用於狀態Sna之頻率位準至驅動器系統810。在狀態Sna的時間段之後，於同步化訊號146的週期期間，頻率控制器FCSna不傳送用於狀態Sna之頻率位準至驅動器系統810。

【0242】 並且，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送指令訊號至參數控制器814。在接收到指令訊號時，參數控制器814從參數控制器814的記憶體裝置取得參數位準，並將該參數位準傳送至驅動器系統810。

【0243】 回應接收到用於狀態S1a之頻率位準及參數位準，驅動器系統810產生針對狀態S1a之時間段的用於狀態S1a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S1a或除狀態S1a之外的狀態(例如狀態S2a或狀態S3a或狀態Sna或狀態S0)轉變成狀態S1a的時間接收到用於狀態S1a之頻率位準及參數位準，驅動器系統810產生針對狀態S1a之時間段用於狀態S1a的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統810接收到用於狀態S1a之驅動訊號時產生RF訊號812的狀態S1a。舉例而言，在從驅動器系統810接收到用於狀態S1a之驅動訊號時，RF電源222使RF訊號812從不同於狀態S1a的狀態轉變成狀態S1a。RF訊號812的狀態S1a具有狀態S1a之時間段期間的用於狀態S1a之頻率位準及參數位準。

【0244】 類似地，回應接收到用於狀態S2a之頻率位準及參數位準，驅動器系統810產生針對狀態S2a之時間段的用於狀態S2a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S2a或除狀態S2a之外的狀態(例如狀態S1a或狀態S0或狀態S3a)轉變成狀態S2a的時間接收到用於狀態S2a之頻率位準及參數位準，驅動器系統810產生針對狀態S2a之時間段用於狀態S2a的

驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統810接收到用於狀態S2a之驅動訊號時產生RF訊號812的狀態S2a。舉例而言，在從驅動器系統810接收到用於狀態S2a之驅動訊號時，RF電源222使RF訊號812從不同於狀態S2a的狀態轉變成狀態S2a。RF訊號812的狀態S2a具有狀態S2a之時間段期間的用於狀態S2a之頻率位準及參數位準。

【0245】 並且，回應接收到用於狀態S3a之頻率位準及參數位準，驅動器系統810產生針對狀態S3a之時間段的用於狀態S3a之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態S3a或除狀態S3a之外的狀態(例如狀態S2a或狀態S0或狀態S1a或狀態S4a)轉變成狀態S3a的時間接收到用於狀態S3a之頻率位準及參數位準，驅動器系統810產生針對狀態S3a之時間段用於狀態S3a的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統810接收到用於狀態S3a之驅動訊號時產生RF訊號812的狀態S3a。舉例而言，在從驅動器系統810接收到用於狀態S3a之驅動訊號時，RF電源222使RF訊號812從不同於狀態S3a的狀態轉變成狀態S3a。RF訊號812的狀態S3a具有狀態S3a之時間段期間的用於狀態S3a之頻率位準及參數位準。

【0246】 再者，回應接收到用於狀態Sna之頻率位準及參數位準，驅動器系統810產生針對狀態Sna之時間段的用於狀態Sna之驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態Sna或除狀態Sna之外的狀態(例如狀態S(n-1)a或狀態S0)轉變成狀態Sna的時間接收到用於狀態Sna之頻率位準及參數位準，驅動器系統810產生針對狀態Sna之時間段用於狀態Sna的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統810接收到用於狀態Sna之驅動訊號時產生RF訊號812的狀態Sna。舉例而言，在從驅動器系統810接收到用於狀態Sna之驅動訊號時，RF電源222使RF訊號812從不同於狀態Sna的

狀態轉變成狀態Sna。RF訊號812的狀態Sna具有狀態Sna之時間段期間的用於狀態Sna之頻率位準及參數位準。

【0247】 並且，在一實施例中，於同步化訊號146的各週期期間，存在RF訊號812具有零之頻率位準的時間段。RF訊號812在例如狀態S0之空狀態期間具有零之頻率位準。在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204在空狀態的時間段期間不將用於狀態S1a至Sna的指令訊號傳送至頻率控制器FCS1a至FCSna及參數控制器814。

【0248】 在未接收到用於狀態S1a至Sna之指令訊號之空狀態的時間段期間，頻率控制器FCS1a至FCSna不傳送或停止傳送用於狀態S1a至Sna之頻率位準至驅動器系統810，且參數控制器814停止傳送參數位準之驅動器系統810。舉例而言，在狀態S1a的時間段之後，頻率控制器FCS1a不傳送用於狀態S1a的頻率位準至驅動器系統810。舉另一例而言，在狀態S2a的時間段之後，頻率控制器FCS2a不傳送用於狀態S2a的頻率位準至驅動器系統810。

【0249】 當未接收到用於狀態S1a至Sna的頻率位準及參數位準時，驅動器系統810不傳送驅動訊號至RF電源222。當未在空狀態的時間段期間接收到驅動訊號時，RF電源222在空狀態期間產生具有零之參數位準的RF訊號812。舉例而言，當未接收到驅動訊號時，RF電源222使RF訊號812從不同於空狀態S0或除空狀態S0之外的狀態(例如狀態S1a或狀態S2a或狀態Sna)轉變成空狀態S0。

【0250】 狀態S1a至Sna及空狀態為RF訊號812之頻率的狀態。舉例而言，參照圖8說明的狀態S1a至Sna及空狀態各代表RF訊號812的頻率位準。為了說明，RF訊號812的狀態S1a表示RF訊號712的第一頻率位準，且RF訊號812的狀態S2a表示RF訊號812的第二頻率位準。

【0251】 在一實施例中，取代頻率控制器FCS1a至FCSna及參數控制器814，而將例如一或更多處理器的一或更多控制器用以執行此處所述由頻率控制器FCS1a至FCSna及參數控制器814所執行的功能。

【0252】 在一實施例中，取代DSP 204、頻率控制器FCS1a至FCSna及參數控制器814，而將例如一或更多處理器的一或更多控制器用以執行此處所述由DSP 204、頻率控制器FCS1a至FCSna及參數控制器814所執行的功能。

【0253】 圖9為用以說明同時之多階參數脈衝及多階頻率脈衝的電漿系統900之實施例圖。電漿系統900包含RF產生器902及主機電腦106。RF產生器902為來源RF產生器102(圖1)或偏壓RF產生器104(圖1)的實例。RF產生器902包含DSP 204、頻率控制器FCS1a至FCSna、及參數控制器PRS1a至PRSna。RF產生器902更包含驅動器系統910及RF電源222。

【0254】 DSP 204耦接至RF產生器902之頻率控制器FCS1a至FCSna的每一者及參數控制器PRS1a至PRSna的每一者。頻率控制器FCS1a至FCSna及及參數控制器PRS1a至PRSna耦接至驅動器系統910，該驅動器系統910耦接至RF電源222。

【0255】 處理器118經由傳輸纜線系統214將用於狀態S1a至Sna之頻率位準與用於狀態S1a至Sna之參數位準、以及同步化訊號146提供至DSP 204。在接收到用於狀態S1a至Sna之頻率位準時，DSP 204利用以上參照圖8所述的方式，將用於RF訊號912之狀態S1a至Sna的頻率位準提供至頻率控制器FCS1a至FCSna，以供將用於狀態S1a至Sna的頻率位準儲存在頻率控制器FCS1a至FCSna之記憶體裝置中。RF訊號912為RF訊號152或RF訊號168(圖1)的實例。類似地，在接收到用於狀態S1a至Sna之參數位準時，DSP 204利用以上參照圖7所述的方式，將用於RF訊號912之狀態S1a至Sna的參數位準提供至參數控制器PRS1a至

PRSna，以供將用於狀態S1a至Sna的參數位準儲存在參數控制器PRS1a至PRSna之記憶體裝置中。

【0256】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204利用與以上參照圖8所述相同的方式，將用於狀態S1a至Sna的指令訊號傳送至頻率控制器FCS1a至FCSna。再者，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204利用與以上參照圖7所述相同的方式，將用於狀態S1a至Sna的指令訊號傳送至參數控制器PRS1a至PRSna。

【0257】 如以上參照圖8所述的方式，在接收到用於狀態S1a至Sna的指令訊號時，頻率控制器FCS1a至FCSna從頻率控制器FCS1a至FCSna的記憶體裝置取得用於狀態S1a至Sna的頻率位準，並針對狀態S1a至Sna的時間段將該等頻率位準傳送至驅動器系統910。類似地，如以上參照圖7所述的方式，在接收到用於狀態S1a至Sna的指令訊號時，參數控制器PRS1a至PRSna從參數控制器PRS1a至PRSna的記憶體裝置取得用於狀態S1a至Sna的參數位準，並針對狀態S1a至Sna的時間段將該等參數位準傳送至驅動器系統910。

【0258】 在以上參照圖7及8的方式中，回應接收到用於狀態S1a至Sna之頻率位準及用於狀態S1a至Sna之參數位準，驅動器系統910產生用於頻率位準之狀態S1a至Sna及參數位準之狀態S1a至Sna的驅動訊號，並將該等驅動訊號傳送至RF電源222。舉例而言，當在從不同於狀態Sna或除狀態Sna之外的狀態(例如狀態S(n-1)a或狀態S0)轉變成狀態Sna的時間接收到用於狀態Sna之頻率位準及用於狀態Sna之參數位準，驅動器系統910產生針對狀態Sna之時間段用於頻率位準之狀態Sna及參數位準之狀態Sna的驅動訊號，並將該驅動訊號傳送至RF電源222。RF電源222在從驅動器系統910接收到用於頻率位準及參數位準之狀態Sna的驅動訊號時產生RF訊號912的頻率位準之狀態Sna及參數位準之狀態Sna。舉例而言，在從驅動器系統910接收到用於頻率位準之狀態Sna之驅動訊號時，RF電源

222使RF訊號912的頻率位準從不同於狀態Sna的狀態轉變成狀態Sna。RF訊號912的狀態Sna具有狀態Sna的頻率位準。在從驅動器系統910接收到用於參數位準之狀態Sna之驅動訊號時，RF電源222使RF訊號912的參數位準從不同於狀態Sna的狀態轉變成狀態Sna。RF訊號912的狀態Sna具有狀態Sna的參數位準。

【0259】 並且，在一實施例中，於同步化訊號146的各週期期間，存在RF訊號912具有零之頻率位準及零之參數位準的時間段。RF訊號912在例如狀態S0之空狀態期間具有零之頻率位準及零之參數位準。在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204在空狀態的時間段期間不將用於狀態S1a至Sna的指令訊號傳送至頻率控制器FCS1a至FCSna，且不將用於狀態S1a至Sna的指令訊號傳送至參數控制器PRS1a至PRSna。

【0260】 以前述參照圖8的方式中，於未接收到用於狀態S1a至Sna之頻率位準的指令訊號之空狀態的時間段期間，頻率控制器FCS1a至FCSna不傳送或停止傳送用於狀態S1a至Sna之頻率位準至驅動器系統910。類似地，以前述參照圖7的方式中，於未接收到用於狀態S1a至Sna之參數位準的指令訊號之空狀態的時間段期間，參數控制器PRS1a至PRSna不傳送或停止傳送用於狀態S1a至Sna之參數位準至驅動器系統910。

【0261】 當未接收到用於狀態S1a至Sna之頻率位準與用於狀態S1a至Sna之參數位準時，驅動器系統910不傳送驅動訊號至RF電源222。當未在空狀態的時間段期間接收到驅動訊號時，RF電源222在空狀態期間產生具有零之參數位準的RF訊號912。舉例而言，當未接收到驅動訊號時，RF電源222使RF訊號912從不同於空狀態S0或除空狀態S0之外的狀態(例如頻率位準之狀態S1a或頻率位準之狀態S2a或頻率位準之狀態Sna)轉變成頻率位準之空狀態S0。類似地，當未接收到驅動訊號時，RF電源222使RF訊號912從參數位準之不同於空狀態S0或除空

狀態S0之外的狀態(例如參數位準之狀態S1a或參數位準之狀態S2a或參數位準之狀態Sna)轉變成參數位準之空狀態S0。

【0262】 在一實施例中，取代頻率控制器FCS1a至FCSna及參數控制器PRS1a至PRSna，而將例如一或更多處理器的一或更多控制器用以執行此處所述由頻率控制器FCS1a至FCSna及參數控制器PRS1a至PRSna所執行的功能。

【0263】 在一實施例中，取代DSP 204、頻率控制器FCS1a至FCSna及參數控制器PRS1a至PRSna，而將例如一或更多處理器的一或更多控制器用以執行此處所述由DSP 204、頻率控制器FCS1a至FCSna及參數控制器PRS1a至PRSna所執行的功能。

【0264】 在一實施例中，當由來源RF產生器產生之RF訊號152(圖1)具有多個變數位準(例如四個變數位準)時，偏壓RF產生器104產生RF訊號168，該RF訊號168為具有單一變數位準或與RF訊號152不同數目之變數位準(例如二或三或八或十個變數位準)的連續波訊號。舉另一例而言，當由偏壓RF產生器產生之RF訊號168(圖1)具有多個變數位準(例如四個變數位準)時，來源RF產生器102產生RF訊號152，該RF訊號152為具有單一變數位準或與RF訊號168不同數目之變數位準(例如二或三或八或十個變數位準)的連續波訊號。

【0265】 在一實施例中，RF訊號152及168具有相同數目的變數位準，例如六個變數位準或八個變數位準。

【0266】 圖10A為用以說明同步化訊號302之圖形300的實施例。

【0267】 圖10B為用以說明相對時間t的RF訊號912(圖9)之變數1006的圖形1004之實施例。變數1006係繪示於y軸上，且時間t係繪示於x軸上。

【0268】 變數1006與同步化訊號302同步而週期性地在變數位準V8a、0、V6a、與V2a之間轉變。舉例而言，變數1006在同步化訊號302的週期1期間於變數位準V8a、0、V6a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於

變數位準V8a、0、V6a、與V2a之間轉變。為了說明，變數1006具有從時間t0至時間t2.5之狀態S4a期間的變數位準V8a、從時間t2.5至時間t5之空狀態期間的變數位準零、從時間t5至時間t7.5之狀態S3a期間的變數位準V6a、及從時間t7.5至時間t10之狀態S1a期間的變數位準V2a。時間t2.5發生於時間t2與t3之間。類似地，時間t7.5發生於時間t7與t8之間。在同步化訊號302的週期1期間，變數1006在時間t0從變數位準V2a轉變成變數位準V8a，在時間t2.5從變數位準V8a轉變成變數位準零，在時間t5從變數位準零轉變成變數位準V6a，且在時間t7.5從變數位準V6a轉變成變數位準V2a。在同步化訊號302的週期2期間，變數1006在時間t10再度從變數位準V2a轉變成變數位準V8a，在時間t12.5從變數位準V8a轉變成變數位準零，在時間t15從變數位準零轉變成變數位準V6a，並在時間t17.5從變數位準V6a轉變成變數位準V2a。時間t12.5發生於時間t12與t13之間。類似地，時間t17.5發生於時間t17與t18之間。變數位準V8a為用於RF訊號912之狀態S4a之變數位準的實例，變數位準零為用於RF訊號912之狀態0之變數位準的實例，變數位準V6a為用於RF訊號912之狀態S3a之變數位準的實例，且變數位準V2a為用於RF訊號912之狀態S1a之變數位準的實例。

【0269】 變數位準V2a大於變數位準0。並且，變數位準V6a大於變數位準V2a，且變數位準V8a大於變數位準V6a。舉例而言，變數位準V6a的功率值低於變數位準V8a的功率值。舉另一例而言，變數位準V6a的所有功率值皆不大於變數位準V8a的功率值。舉另一例而言，變數位準具有最大值及最小值。最大值為該變數位準的所有值之最大者，且最小值為該變數位準的所有值之最小者。當第一變數位準的最大值小於第二變數位準的最小值時，該第一變數位準低於該第二變數位準，且當第一變數位準的最小值大於第二變數位準的最大值時，該第一變數位準高於該第二變數位準。

【0270】 在一實施例中，取代達到變數位準V2a，變數1006具有零之變數位準。舉例而言，變數1006從時間t7.5至時間t10及從t17.5至時間t20具有零之變數位準。

【0271】 在一實施例中，轉變時間為兩變數位準之間的轉變之時間，且為轉變之開始時間與轉變之結束時間之間的時間段。舉例而言，取代在時間t2.5從變數位準V8a轉變至變數位準零，變數1006在第一時間開始其從變數位準V8a的轉變，且在第二時間結束其向變數位準零的轉變。第一時間在時間t2.5之前並介於時間t1與t2.5之間，且第二時間在時間t2.5之後並介於時間t2.5與t4之間。轉變的時間段為第一時間與第二時間之間的轉變時間。

【0272】 在一實施例中，除同步化訊號302之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214從處理器118接收。舉例而言，同步化訊號302係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中變數1006在變數位準V8a、0、V6a與V2a之間轉變相同的方式週期性地在四個變數位準之間轉變。舉例而言，在同步化訊號302的週期1期間，數位脈衝訊號在時間t0從邏輯位準1轉變成邏輯位準3，在時間t2.5從邏輯位準3轉變成邏輯位準0，在時間t5從邏輯位準0轉變成邏輯位準2，並在時間t7.5從邏輯位準2轉變成邏輯位準1。邏輯位準3大於邏輯位準2。舉例而言，邏輯位準3具有比邏輯位準2之DC電壓更高的DC電壓。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別變數1006之狀態S4a、空狀態、S3a、及S1a的時間段，並產生具有該等時間段的指令訊號。舉例而言，變數1006之狀態S4a的時間段與數位脈衝訊號之邏輯位準3的時間段相同，變數1006之狀態S0的時間段與數位脈衝訊號之邏輯位準0的時間段相同，變數1006之狀態S3a的時間段與數位脈衝訊號之邏輯位準2的時間段相同，且變數1006之狀態S1a的時間段與數位脈衝訊號之邏輯位準1的時間段相同。

【0273】 圖10C為用以說明相對時間t的RF訊號912(圖9)之變數1010的圖形1008之實施例。變數1010係繪示於y軸上，且時間t係繪示於x軸上。

【0274】 變數1010與同步化訊號302同步而週期性地在變數位準V8a、V6a、V4a、與V2a之間轉變。舉例而言，變數1010在同步化訊號302的週期1期間於變數位準V8a、V6a、V4a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V6a、V4a、與V2a之間轉變。為了說明，變數1010具有從時間t0至時間t2.5之狀態S4a期間的變數位準V8a、從時間t2.5至時間t5之狀態S3a期間的變數位準V6a、從時間t5至時間t7.5之狀態S2a期間的變數位準V4a、及從時間t7.5至時間t10之狀態S1a期間的變數位準V2a。在同步化訊號302的週期1期間，變數1010在時間t0從變數位準V2a轉變成變數位準V8a，在時間t2.5從變數位準V8a轉變成變數位準V6a，在時間t5從變數位準V6a轉變成變數位準V4a，且在時間t7.5從變數位準V4a轉變成變數位準V2a。在同步化訊號302的週期2期間，變數1010在時間t10再度從變數位準V2a轉變成變數位準V8a，在時間t12.5從變數位準V8a轉變成變數位準V6a，在時間t15從變數位準V6a轉變成變數位準V4a，並在時間t17.5從變數位準V4a轉變成變數位準V2a。變數位準V4a為用於RF訊號912之狀態S2a之變數位準的實例。

【0275】 變數位準V4a大於變數位準V2a且小於變數位準V6a。舉例而言，變數位準V4a的功率值低於變數位準V6a的功率值且大於變數位準V2a的功率值。舉另一例而言，變數位準V4a的所有功率值皆不大於變數位準V6a的功率值，且變數位準V2a的所有功率值皆不大於變數位準V4a的功率值。

【0276】 在一實施例中，取代達到變數位準V2a，變數1010具有零之變數位準。舉例而言，變數1010從時間t7.5至時間t10及從t17.5至時間t20具有零之變數位準。

【0277】 圖10D為用以說明相對時間t的RF訊號912(圖9)之變數1014的圖形1012之實施例。變數1014係繪示於y軸上，且時間t係繪示於x軸上。

【0278】 變數1014與同步化訊號302同步而週期性地在變數位準V8a、V2a、V6a、與零之間轉變。舉例而言，變數1014在同步化訊號302的週期1期間於變數位準V8a、V2a、V6a、與零之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V2a、V6a、與零之間轉變。為了說明，變數1014具有從時間t0至時間t2.5之狀態S4a期間的變數位準V8a、從時間t2.5至時間t5之狀態S1a期間的變數位準V2a、從時間t5至時間t7.5之狀態S3a期間的變數位準V6a、及從時間t7.5至時間t10之狀態S0期間的變數位準零。在同步化訊號302的週期1期間，變數1014在時間t0從變數位準零轉變成變數位準V8a，在時間t2.5從變數位準V8a轉變成變數位準V2a，在時間t5從變數位準V2a轉變成變數位準V6a，且在時間t7.5從變數位準V6a轉變成變數位準零。在同步化訊號302的週期2期間，變數1014在時間t10再度從變數位準零轉變成變數位準V8a，在時間t12.5從變數位準V8a轉變成變數位準V2a，在時間t15從變數位準V2a轉變成變數位準V6a，並在時間t17.5從變數位準V6a轉變成變數位準零。

【0279】 圖10E為用以說明相對時間t的RF訊號912(圖9)之變數1018的圖形1016之實施例。變數1018係繪示於y軸上，且時間t係繪示於x軸上。

【0280】 變數1018與同步化訊號302同步而週期性地在變數位準V8a、V6a、V2a、與V4a之間轉變。舉例而言，變數1018在同步化訊號302的週期1期間於變數位準V8a、V6a、V2a、與V4a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V6a、V2a、與V4a之間轉變。為了說明，變數1018具有從時間t0至時間t2.5之狀態S4a期間的變數位準V8a、從時間t2.5至時間t5之狀態S3a期間的變數位準V6a、從時間t5至時間t7.5之狀態S1a期間的變數位準V2a、及從時間t7.5至時間t10之狀態S2a期間的變數位準V4a。在同步化訊號302的週期1

期間，變數1018在時間t0從變數位準V4a轉變成變數位準V8a，在時間t2.5從變數位準V8a轉變成變數位準V6a，在時間t5從變數位準V6a轉變成變數位準V2a，且在時間t7.5從變數位準V2a轉變成變數位準V4a。在同步化訊號302的週期2期間，變數1018在時間t10再度從變數位準V4a轉變成變數位準V8a，在時間t12.5從變數位準V8a轉變成變數位準V6a，在時間t15從變數位準V6a轉變成變數位準V2a，並在時間t17.5從變數位準V2a轉變成變數位準V4a。

【0281】 在一實施例中，取代達到變數位準V2a，變數1018具有零之變數位準。舉例而言，變數1018從時間t5至時間t7.5及從t15至時間t17.5具有零之變數位準。

【0282】 圖10F為用以說明相對時間t的RF訊號912(圖9)之變數1022的圖形1020之實施例。變數1022係繪示於y軸上，且時間t係繪示於x軸上。

【0283】 變數1022與同步化訊號302同步而週期性地在變數位準V6a、V8a、V4a、與V2a之間轉變。舉例而言，變數1022在同步化訊號302的週期1期間於變數位準V6a、V8a、V4a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V6a、V8a、V4a、與V2a之間轉變。為了說明，變數1022具有從時間t0至時間t2.5之狀態S3a期間的變數位準V6a、從時間t2.5至時間t5之狀態S4a期間的變數位準V8a、從時間t5至時間t7.5之狀態S2a期間的變數位準V4a、及從時間t7.5至時間t10之狀態S1a期間的變數位準V2a。在同步化訊號302的週期1期間，變數1022在時間t0從變數位準V2a轉變成變數位準V6a，在時間t2.5從變數位準V6a轉變成變數位準V8a，在時間t5從變數位準V8a轉變成變數位準V4a，且在時間t7.5從變數位準V4a轉變成變數位準V2a。在同步化訊號302的週期2期間，變數1022在時間t10再度從變數位準V2a轉變成變數位準V6a，在時間t12.5從變數位準V6a轉變成變數位準V8a，在時間t15從變數位準V8a轉變成變數位準V4a，並在時間t17.5從變數位準V4a轉變成變數位準V2a。

【0284】 圖10G為用以說明相對時間t的RF訊號912(圖9)之變數1026的圖形1024之實施例。變數1026係繪示於y軸上，且時間t係繪示於x軸上。

【0285】 變數1026與同步化訊號302同步而週期性地在變數位準V4a、V6a、V8a、與V2a之間轉變。舉例而言，變數1026在同步化訊號302的週期1期間於變數位準V4a、V6a、V8a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V4a、V6a、V8a、與V2a之間轉變。為了說明，變數1026具有從時間t0至時間t2.5之狀態S2a期間的變數位準V4a、從時間t2.5至時間t5之狀態S3a期間的變數位準V6a、從時間t5至時間t7.5之狀態S4a期間的變數位準V8a、及從時間t7.5至時間t10之狀態S1a期間的變數位準V2a。在同步化訊號302的週期1期間，變數1026在時間t0從變數位準V2a轉變成變數位準V4a，在時間t2.5從變數位準V4a轉變成變數位準V6a，在時間t5從變數位準V6a轉變成變數位準V8a，且在時間t7.5從變數位準V8a轉變成變數位準V2a。在同步化訊號302的週期2期間，變數1026在時間t10再度從變數位準V2a轉變成變數位準V4a，在時間t12.5從變數位準V4a轉變成變數位準V6a，在時間t15從變數位準V6a轉變成變數位準V8a，並在時間t17.5從變數位準V8a轉變成變數位準V2a。

【0286】 在一實施例中，取代達到變數位準V2a，變數1026具有零之變數位準。舉例而言，變數1026從時間t7.5至時間t10及從t17.5至時間t20具有零之變數位準。

【0287】 圖10H為用以說明相對時間t的RF訊號912(圖9)之變數1030的圖形1028之實施例。變數1030係繪示於y軸上，且時間t係繪示於x軸上。

【0288】 變數1030與同步化訊號302同步而週期性地在變數位準V8a、V6a、V4a、V2a、與零之間轉變。舉例而言，變數1030在同步化訊號302的週期1期間於變數位準V8a、V6a、V4a、V2a、與零之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V6a、V4a、V2a、與零之間轉變。為了說明，

變數1030具有從時間t0至時間t2之狀態S4a期間的變數位準V8a、從時間t2至時間t4之狀態S3a期間的變數位準V6a、從時間t4至時間t6之狀態S2a期間的變數位準V4a、從時間t6至時間t8之狀態S1a階段期間的變數位準V2a、及從時間t8至時間t10之空狀態期間的變數位準0。在同步化訊號302的週期1期間，變數1030在時間t0從變數位準零轉變成變數位準V8a，在時間t2從變數位準V8a轉變成變數位準V6a，在時間t4從變數位準V6a轉變成變數位準V4a，在時間t6從變數位準V4a轉變成變數位準V2a，且在時間t8從變數位準V2a轉變成變數位準零。在同步化訊號302的週期2期間，變數1030在時間t10再度從變數位準零轉變成變數位準V8a，在時間t12從變數位準V8a轉變成變數位準V6a，在時間t14從變數位準V6a轉變成變數位準V4a，在時間t16從變數位準V4a轉變成變數位準V2a，並在時間t18從變數位準V2a轉變成變數位準零。

【0289】 應注意雖然在圖形1028中顯示變數位準上的逐步降低變化，但在一實施例中，可發生變數位準上的逐步升高變化。舉例而言，在同步化訊號的各週期期間，RF訊號912的變數可從零增加至變數位準V2a、從變數位準V2a增加至變數位準V4a、從變數位準V4a增加至變數位準V6a、及從變數位準V6a增加至變數位準V8a。

【0290】 圖10I為用以說明相對時間t的RF訊號912(圖9)之變數1034的圖形1032之實施例。變數1034係繪示於y軸上，且時間t係繪示於x軸上。

【0291】 變數1034與同步化訊號302同步而週期性地在變數位準V18a、V16a、V14a、V12a、V10a、V8a、V6a、V4a、V2a與零之間轉變。舉例而言，變數1034在同步化訊號302的週期1期間於變數位準V18a、V16a、V14a、V12a、V10a、V8a、V6a、V4a、V2a與零之間轉變，且在同步化訊號302的週期2期間再度於變數位準V18a、V16a、V14a、V12a、V10a、V8a、V6a、V4a、V2a與零之間轉變。為了說明，變數1034具有從時間t0至時間t1之狀態S9a期間的變數位準

V18a、從時間t1至時間t2之狀態S8a期間的變數位準V16a、從時間t2至時間t3之狀態S7a期間的變數位準V14a、從時間t3至時間t4之狀態S6a期間的變數位準V12a、從時間t4至時間t5之狀態S5a期間的變數位準V10a、從時間t5至時間t6之狀態S4a期間的變數位準V8a、從時間t6至時間t7之狀態S3a期間的變數位準V6a、從時間t7至時間t8之狀態S2a期間的變數位準V4a、從時間t8至時間t9之狀態S1a階段期間的變數位準V2a、及從時間t9至時間t10之狀態S0期間的變數位準零。在同步化訊號302的週期1期間，變數1034在時間t0從變數位準零轉變成變數位準V18a，在時間t1從變數位準V18a轉變成變數位準V16a，在時間t2從變數位準V16a轉變成變數位準V14a，在時間t3從變數位準V14a轉變成變數位準V12a，在時間t4從變數位準V12a轉變成變數位準V10a，在時間t5從變數位準V10a轉變成變數位準V8a，在時間t6從變數位準V8a轉變成變數位準V6a，在時間t7從變數位準V6a轉變成變數位準V4a，在時間t8從變數位準V4a轉變成變數位準V2a，且在時間t9從變數位準V2a轉變成變數位準零。在同步化訊號302的週期2期間，變數1034在時間t10再度從變數位準零轉變成變數位準V18a，在時間t11從變數位準V18a轉變成變數位準V16a，在時間t12從變數位準V16a轉變成變數位準V14a，在時間t13從變數位準V14a轉變成變數位準V12a，在時間t14從變數位準V12a轉變成變數位準V10a，在時間t15從變數位準V10a轉變成變數位準V8a，在時間t16從變數位準V8a轉變成變數位準V6a，在時間t17從變數位準V6a轉變成變數位準V4a，在時間t18從變數位準V4a轉變成變數位準V2a，並在時間t19從變數位準V2a轉變成變數位準零。

【0292】 變數位準V10a大於變數位準V8a。並且，變數位準V12a大於變數位準V10a，且變數位準V14a大於變數位準V12a。變數位準V16a大於變數位準V14a，且變數位準V18a大於變數位準V16a。舉例而言，變數位準V14a的功率值

低於變數位準V16a的功率值。舉另一例而言，變數位準V14a的所有功率值皆不大於變數位準V16a的功率值。

【0293】 應注意雖然在圖形1032中顯示變數位準上的逐步降低變化，但在一實施例中，可發生變數位準上的逐步升高變化。舉例而言，在同步化訊號的各週期期間，RF訊號912的變數可從零增加至變數位準V2a、從變數位準V2a增加至變數位準V4a、從變數位準V4a增加至變數位準V6a、從變數位準V6a增加至變數位準V8a、從變數位準V8a增加至變數位準V10a等等直到變數位準V18a。

【0294】 圖10J為設有多個功率控制器及多個自動頻率調諧器(AFT)的RF產生器1070之實施例圖。RF產生器1070為來源RF產生器102或偏壓RF產生器104(圖1)的實例。RF產生器1070亦包含DSP 204及RF電源。DSP 204為接收器的實例。功率控制器包含功率控制器$PWR_{S(n-A)}$、另一功率控制器$PWR_{S(n-1)}$等等直到包含功率控制器PWR_{Sn}。AFT包含自動頻率調諧器$AFT_{S(n-A)}$、另一自動頻率調諧器$AFT_{S(n-1)}$等等直到包含自動頻率調諧器AFT_{Sn}。此處使用的自動頻率調諧器亦為頻率控制器。

【0295】 在狀態S(n-A)期間，自動頻率調諧器$AFT_{S(n-A)}$調諧由RF電源222產生之RF訊號220的頻率，或功率控制器$PWR_{S(n-A)}$修改RF訊號220的功率，或頻率和功率兩者皆經修改，其中(n-A)為小於整數n的整數，且A為整數。舉例而言，當n為4或5或10時，(n-A)為1。舉例而言，在狀態S(n-A)期間，DSP 204提供控制訊號至自動頻率調諧器$AFT_{S(n-A)}$，以指示狀態S(n-A)的邏輯位準(例如電壓位準)。在從DSP 204接收到控制訊號時，自動頻率調諧器$AFT_{S(n-A)}$從自動頻率調諧器$AFT_{S(n-A)}$之記憶體裝置內的資料庫取得用於狀態S(n-A)的頻率位準。自動頻率調諧器$AFT_{S(n-A)}$將用於狀態S(n-A)的頻率位準提供至RF電源222。當接收到用於狀態S(n-A)的頻率位準時，RF電源222產生具有狀態S(n-A)期間之頻率位準的RF訊號220。類似地，在狀態S(n-A)期間，DSP 204提供控制訊號至功率控制器

$PWR_{S(n-A)}$，以指示狀態S(n-A)的邏輯位準。在從DSP 204接收到控制訊號時，功率控制器$PWR_{S(n-A)}$從功率控制器$PWR_{S(n-A)}$之記憶體裝置內的資料庫取得用於狀態S(n-A)的功率位準$PL_{S(n-A)}$。功率控制器$PWR_{S(n-A)}$將用於狀態S(n-A)的功率位準$PL_{S(n-A)}$提供至RF電源222。當接收到用於狀態S(n-A)的功率位準$PL_{S(n-A)}$時，RF電源222產生具有狀態S(n-A)期間之功率位準$PL_{S(n-A)}$的RF訊號220。

【0296】 類似地，在狀態S(n-1)期間，自動頻率調諧器$AFT_{S(n-1)}$調諧由RF電源222產生之RF訊號220的頻率，或功率控制器$PWR_{S(n-1)}$修改RF訊號220的功率，或頻率和功率兩者皆經修改。並且，在狀態Sn期間，自動頻率調諧器AFT_{Sn}調諧由RF電源222產生之RF訊號220的頻率，或功率控制器PWR_{Sn}修改RF訊號220的功率，或頻率和功率兩者皆經修改。

【0297】 RF訊號220經由RF產生器1070的輸出端(例如RF輸出埠)提供至阻抗匹配電路216，且阻抗匹配電路216基於RF訊號220產生修改後訊號，以將修改後RF訊號提供至電漿腔室112(圖1)的電極，例如TCP電極或底部電極。底部電極係位於電漿腔室112的卡盤內。電漿腔室112的電極為負載的實例。

【0298】 RF訊號220係於具有狀態S(n-A)至Sn之數位脈衝訊號被DSP 204從主機控制器或主機電腦106(圖1)或控制器之另一處理器、或從類比至數位電壓控制(ADVCI)介面接收時產生。數位脈衝訊號係於圖10J所示之DSP 204的輸入端(例如輸入埠)被接收。當DSP 204位於RF產生器1070內時，數位脈衝訊號係由RF產生器1070的輸入埠所接收。數位脈衝訊號為輸入訊號的實例，且由其他處理器或由ADVCI產生。四個狀態S(n-4)至Sn之各者的工作週期(例如持續時間)由數位脈衝訊號所認定。四個狀態發生在時脈訊號的時脈週期期間，該時脈訊號係於圖10J所示之處理器的另一輸入端(例如另一輸入埠)被接收。時脈訊號係由其他處理器或由ADVCI所產生。

【0299】 在一實施例中，位準(例如功率位準或頻率位準)包含預定範圍內的一或更多值或數量。舉例而言，第一功率位準具有預定範圍內的一或更多功率值，且第二功率位準具有該預定範圍內的一或更多功率值。第二功率位準不包含第一功率位準。舉例而言，第二功率位準的功率值皆與第一功率位準的功率值不同。

【0300】 圖10K為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之RF訊號的實施例圖，其用以說明RF訊號的功率位準$PL_{S(n-3)}$、$PL_{S(n-2)}$、$PL_{S(n-1)}$、及PL_{Sn}。舉例而言，狀態Sn期間由例如來源RF產生器102或偏壓RF產生器104(圖1)之RF產生器所產生的RF訊號之功率位準PL_{Sn}低於狀態S(n-1)期間的RF訊號之功率位準$PL_{S(n-1)}$。類似地，狀態S(n-1)期間的RF訊號之功率位準$PL_{S(n-1)}$低於狀態S(n-2)期間的RF訊號之功率位準$PL_{S(n-2)}$，且狀態S(n-2)期間的RF訊號之功率位準$PL_{S(n-2)}$低於狀態S(n-3)期間的RF訊號之功率位準$PL_{S(n-3)}$。

【0301】 圖10L為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之另一RF訊號的實施例圖。圖10L所示之RF訊號亦為逐步降低的訊號，除了狀態S(n-1)期間之外，該RF訊號具有比狀態S(n-2)期間之功率位準$PL_{S(n-2)}$更高的功率位準$PL_{S(n-1)}$。

【0302】 圖10M為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之另一RF訊號的實施例圖。圖10M所示之RF訊號亦為逐步降低的訊號，除了狀態Sn期間之外，該RF訊號具有比狀態S(n-1)期間之功率位準$PL_{S(n-1)}$更高的功率位準PL_{Sn}。

【0303】 圖10N為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之又另一RF訊號的實施例圖。圖10N所示之RF訊號亦為逐步降低的訊號，除了狀態S(n-2)期間之外，該RF訊號具有比狀態S(n-3)期間之功率位準$PL_{S(n-3)}$更高的功率位準$PL_{S(n-2)}$。

【0304】 圖10O為用以說明具有四個狀態S(n-3)、S(n-2)、S(n-1)、及Sn之再另一RF訊號的實施例圖。RF訊號在狀態S(n-3)至S(n-1)期間使其功率位準$PL_{S(n-3)}$至$PL_{S(n-1)}$逐步上升，且從狀態S(n-1)使其功率位準$PL_{S(n-1)}$逐步下降至狀態Sn期間的功率位準PL_{Sn}。

【0305】 功率位準$PL_{S(n-3)}$至PL_{Sn}針對圖10J所示的RF產生器之處理器所接收的時脈訊號之各時脈週期而重複。功率位準$PL_{S(n-3)}$至PL_{Sn}重複多個時脈週期。時脈訊號係從時脈源或從主機電腦或主機控制器的處理器或ADVCI加以接收。時脈訊號係由時脈源或由主機電腦之處理器或主機控制器之處理器或ADVCI所產生。類似地，功率位準$PL_{S(n-A)}$至PL_{Sn}針對發生在時脈週期期間之狀態S(n-A)至Sn而重複。功率位準$PL_{S(n-A)}$至PL_{Sn}重複多個時脈週期。功率位準$PL_{S(n-A)}$至PL_{Sn}在一時脈週期的情況期間發生一次，且在該時脈週期的後續情況期間重複。

【0306】 應注意圖10B-10I中任一者所示的RF訊號為由RF產生器(例如來源RF產生器102或偏壓RF產生器104(圖1))產生的正弦RF訊號之包絡。

【0307】 圖10P為方法的實施例圖，其用以說明在狀態S(n-A)至Sn之任何者期間達成零之功率位準。如圖10P所示，取代在狀態Sn具有零之功率位準的RF訊號，RF訊號在例如S2或S3的另一狀態中具有零之功率位準。

【0308】 在一實施例中，此處所述在圖10K至10P中關於功率的實施例同樣適用於頻率。舉例而言，取代或額外於多個功率位準，在狀態S(n-A)至Sn期間達到多個頻率位準。

【0309】 應注意在一實施例中，零之功率位準係於功率位準為零時達成。在一實施例中，零之功率位準在功率位準接近零或實質上為零(例如在預設範圍內)時達成。預設範圍值的實例為0.1瓦與1瓦之間的範圍。預設範圍的另一實例為0.1瓦與0.25瓦之間的範圍。預設範圍的又另一實例為0.1瓦與0.5瓦之間的範圍。

【0310】 **轉變控制**

【0311】 圖11A為電漿系統1100的實施例圖，其用以說明狀態轉變之斜率的控制。電漿系統1100包含RF產生器1102及主機電腦106。RF產生器1102為來源RF產生器102(圖1)或偏壓RF產生器104(圖1)的實例。RF產生器1102包含DSP 204、參數控制器PRS1a至PRSna、及多個轉變參數控制器PRST1a、PRST2a、PRST(n-1)a、及PRSTna，其中n為大於三的整數。舉例而言，n為四以上。舉例而言，RF產生器1102包含四個轉變參數控制器，其一者用於同步化訊號之目前週期期間的參數狀態S1a與S2a之間的狀態轉變ST1a，其另一者用於同步化訊號之該目前週期期間的參數狀態S2a與S3a之間的狀態轉變ST2a，其再另一者用於同步化訊號之該目前週期期間的參數狀態S(n-1)a與Sna之間的狀態轉變ST(n-1)a，且其另一者用於同步化訊號之該目前週期期間的參數狀態Sna與同步化訊號之一後續週期期間的參數狀態S1a之間的狀態轉變STna。該目前週期在該後續週期之前。舉例而言， 在目前與後續週期之間沒有同步化訊號的週期。舉另一例而言，RF產生器1102包含五個轉變參數控制器。

【0312】 RF產生器1102更包含頻率控制器FCS1a至FCSna、及多個轉變頻率控制器FCST1a、FCST2a、FCST(n-1)a、及FCSTna，其中n為大於三的整數。舉例而言，n為四以上。舉例而言，RF產生器1102包含四個轉變頻率控制器，其一者用於同步化訊號之該目前週期期間的頻率狀態S1a與S2a之間的狀態轉變ST1a，其另一者用於同步化訊號之該目前週期期間的頻率狀態S2a與S3a之間的狀態轉變ST2a，其再另一者用於同步化訊號之該目前週期期間的頻率狀態S(n-1)a與Sna之間的狀態轉變ST(n-1)a，且其另一者用於同步化訊號之該目前週期期間的頻率狀態Sna與同步化訊號之該後續週期期間的頻率狀態S1a之間的狀態轉變STna。舉另一例而言，RF產生器1102包含五個轉變頻率控制器。RF產生器1102更包含驅動器系統1104及RF電源222。

【0313】 DSP 204耦接至RF產生器1102的參數控制器PRS1a至PRSna之各者，並耦接至RF產生器1102的轉變參數控制器PRST1a至PRSTna之各者。參數控制器PRS1a至PRSna及轉變參數控制器PRST1a至PRSTna係耦接至驅動器系統1104，該驅動器系統1104係耦接至RF電源222。

【0314】 並且，DSP 204耦接至RF產生器1102的頻率控制器FCS1a至FCSna之各者，並耦接至RF產生器1102的轉變頻率控制器FCST1a至FCSTna之各者。頻率控制器FCS1a至FCSna及轉變頻率控制器FCST1a至FCSTna係耦接至驅動器系統1104。系統1100的功能性係於以下參照圖11B加以說明。

【0315】 圖11B為系統1100的實施例圖，其用以說明系統1100的功能性。系統1100包含RF產生器1102及主機電腦106。RF產生器1102包含DSP 204、參數控制器PRS(N±M)a、轉變參數控制器PRSTa、及參數控制器PRSNa，其中N為大於零的整數，且N±M為與N不同的整數。舉例而言，當N為1時，N±M為2或3或4，且當N為3時，N±M為4或2或1。整數N±M定義M，M為正整數。參數控制器PRSNa的實例包含參數控制器PRS1a或PRS2a或PRS3a或PRSna(圖11A)。參數控制器PRS(N±M)a的實例包含參數控制器PRS1a或PRS2a或PRS3a或PRSna(圖11A)，且參數控制器PRS(N±M)a不同於參數控制器PRSNa。舉例而言，當參數控制器PRSNa為PRS4a時，參數控制器PRS(N±M)a為PRS2a或PRS1a。

【0316】 轉變參數控制器PRSTa的實例包含參數控制器PRST1a或PRST2a或PRST3a或PRST(n-1)a或PRSTna(圖11A)。為了說明，當參數控制器PRSNa為參數控制器PRS1a，且參數控制器PRS(N±M)a為參數控制器PRS2a時，轉變參數控制器PRSTa為PRST1a，其控制參數的狀態S1a與S2a之間的轉變。舉另一例而言，當參數控制器PRSNa為參數控制器PRS3a，且參數控制器PRS(N±M)a為參數控制器PRS5a時，轉變參數控制器PRSTa為PRST3a，其控制參數的狀態S3a與S5a之間的轉變。

【0317】 應注意RF產生器1102包含任何數目的轉變參數控制器，例如轉變參數控制器PRSTa。舉例而言，當參數從同步化訊號146之一先前週期的狀態S4a轉變至目前週期的狀態S1a、從目前週期的狀態S1a轉變至目前週期的狀態S2a、從目前週期的狀態S2a轉變至目前週期的狀態S3a、及從目前週期的狀態S3a轉變至目前週期的狀態S4a時，RF產生器1102包含四個轉變參數控制器。該四個轉變參數控制器包含一者用於控制從同步化訊號146之先前週期的狀態S4a至目前週期的狀態S1a之轉變、另一者用於控制從目前週期的狀態S1a至目前週期的狀態S2a之轉變、又另一者用於控制從目前週期的狀態S2a至目前週期的狀態S3a之轉變、及另一者用於控制從目前週期的狀態S3a至目前週期的狀態S4a之轉變。同步化訊號146的先前週期在同步化訊號146的目前週期之前。

【0318】 RF產生器1102更包含頻率控制器FCS(N±M)a、轉變頻率控制器FCSTa、及頻率控制器FCSNa，其中M及N係於以上定義。頻率控制器FCSNa的實例包含頻率控制器FCS1a或FCS2a或FCS3a或FCSna(圖11A)。頻率控制器FCS(N±M)a的實例包含頻率控制器FCS1a或FCS2a或FCS3a或FCSna(圖11A)，且頻率控制器FCS(N±M)a不同於頻率控制器FCSNa。

【0319】 轉變頻率控制器FCSTa的實例包含頻率控制器FCST1a或FCST2a或FCST3a或FCST(n-1)a或FCSTna(圖11A)。為了說明，若頻率控制器FCSNa為頻率控制器FCS1a，且頻率控制器FCS(N±M)a為頻率控制器FCS2a，則轉變頻率控制器FCSTa為FCST1a，其控制頻率的狀態S1a與S2a之間的轉變。舉另一例而言，若頻率控制器FCSNa為頻率控制器FCS3a，且頻率控制器FCS(N±M)a為頻率控制器FCS5a，則轉變頻率控制器FCSTa為FCST3a，其控制頻率的狀態S3a與S5a之間的轉變。

【0320】 應注意RF產生器1102包含任何數目的轉變頻率控制器，例如轉變頻率控制器FCSTa。舉例而言，當頻率從同步化訊號146之先前週期的狀態S4a

轉變至目前週期的狀態S1a、從目前週期的狀態S1a轉變至目前週期的狀態S2a、從目前週期的狀態S2a轉變至目前週期的狀態S3a、及從目前週期的狀態S3a轉變至目前週期的狀態S4a時，RF產生器1102包含四個轉變頻率控制器。該四個轉變頻率控制器包含一者用於控制從同步化訊號146之先前週期的狀態S4a至目前週期的狀態S1a之轉變、另一者用於控制從目前週期的狀態S1a至目前週期的狀態S2a之轉變、又另一者用於控制從目前週期的狀態S2a至目前週期的狀態S3a之轉變、及另一者用於控制從目前週期的狀態S3a至目前週期的狀態S4a之轉變。

【0321】 DSP 204係耦接至參數控制器PRS(N±M)a及PRSNa，並耦接至轉變參數控制器PRSTa。並且，DSP 204耦接至頻率控制器FCS(N±M)a及FCSNa，並耦接至轉變頻率控制器FCSTa。參數控制器PRS(N±M)a及PRSNa、轉變參數控制器PRSTa、頻率控制器FCS(N±M)a及FCSNa、和轉變頻率控制器FCSTa係耦接至驅動器系統1104，該驅動器系統1104係耦接至RF電源222。

【0322】 處理器118經由傳輸纜線系統214將用於狀態S(N±M)a及SNa之參數位準與同步化訊號146提供至DSP 204。此外，處理器118經由傳輸纜線系統214將用於參數之狀態轉變STa的一或更多參數值提供至DSP 204。舉例而言，處理器118提供參數之狀態轉變ST1a期間將達成的一或更多參數值、參數之狀態轉變ST2a期間將達成的一或更多參數值、參數之狀態轉變ST(n-1)a期間將達成的一或更多參數值、及參數之狀態轉變STna期間將達成的一或更多參數值。

【0323】 參數的狀態轉變STa為參數的狀態S(N±M)a與SNa之間的轉變。舉例而言，參數的狀態轉變STa為從參數的狀態S(N±M)a至參數的狀態SNa、或從參數的狀態SNa至參數的狀態S(N±M)a的轉變。

【0324】 並且，處理器118經由傳輸纜線系統214將用於狀態S(N±M)a及SNa之頻率位準提供至DSP 204。此外，處理器118經由傳輸纜線系統214將用於頻率之狀態轉變STa的頻率值提供至DSP 204。舉例而言，處理器118提供頻率之

狀態轉變ST1a期間將達成的一或更多頻率值、頻率之狀態轉變ST2a期間將達成的一或更多頻率值、頻率之狀態轉變ST(n-1)a期間將達成的一或更多頻率值、及頻率之狀態轉變STna期間將達成的一或更多頻率值。

【0325】 頻率的狀態轉變STa為頻率的狀態S(N±M)a與SNa之間的轉變。舉例而言，頻率的狀態轉變STa為從頻率的狀態S(N±M)a至頻率的狀態SNa、或從頻率的狀態SNa至頻率的狀態S(N±M)a的轉變。

【0326】 在接收到用於狀態S(N±M)a及SNa的參數位準時，DSP 204將用於RF訊號1106之狀態S(N±M)a的參數位準提供至參數控制器PRS(N±M)a，以供將用於狀態S(N±M)a的參數位準儲存在參數控制器PRS(N±M)a的記憶體裝置中。RF訊號1106為RF訊號152或RF訊號168(圖1)的實例。並且，在接收到用於參數之狀態轉變STa的一或更多參數值時，DSP 204將用於RF訊號1106之參數之狀態轉變STa的一或更多參數值提供至轉變參數控制器PRSTa，以供將用於狀態轉變STa的一或更多參數值儲存在轉變參數控制器PRSTa的記憶體裝置中。狀態轉變STa期間之參數值的實例為狀態轉變STa期間RF訊號1106之參數的包絡，例如零至峰值振幅或峰值至峰值振幅。並且，回應接收到用於狀態S(N±M)a及SNa的參數位準，DSP 204將用於RF訊號1106之狀態SNa的參數位準提供至參數控制器PRSNa，以供將用於狀態SNa的參數位準儲存在參數控制器PRSNa的記憶體裝置中。

【0327】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於參數之狀態S(N±M)a的指令訊號至參數控制器PRS(N±M)a。舉例而言，DSP 204在從不同於狀態S(N±M)a或除狀態S(N±M)a之外之狀態(例如狀態S(N±M-1)a或狀態S0)轉變至狀態S(N±M)a的時間結束時傳送用於狀態S(N±M)a的指令訊號至參數控制器PRS(N±M)a。傳送至參數控制器PRS(N±M)a的用於狀態S(N±M)a之指令訊號包含參數控制器PRS(N±M)a將提供用於狀態

S(N±M)a之參數位準至驅動器系統1104的各週期期間之狀態S(N±M)a的時間段。在接收到用於狀態S(N±M)a的指令訊號時，參數控制器PRS(N±M)a從參數控制器PRS(N±M)a之記憶體裝置取得用於狀態S(N±M)a的參數位準，並針對狀態S(N±M)a之時間段將該參數位準傳送至驅動器系統1104。舉例而言，參數控制器PRS(N±M)a在從不同於狀態S(N±M)a之狀態轉變至狀態S(N±M)a的時間結束時傳送用於狀態S(N±M)a之參數位準至驅動器系統1104。在狀態S(N±M)a的時間段之後，於同步化訊號146的週期期間，參數控制器PRS(N±M)a不傳送用於狀態S(N±M)a之參數位準至驅動器系統1104。

【0328】 類似地，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於參數之狀態轉變STa的指令訊號至轉變參數控制器PRSTa。舉例而言，DSP 204在從狀態S(N±M)a轉變至狀態SNa或從狀態S0轉變至狀態SNa的時間開始時傳送用於狀態轉變STa的指令訊號至轉變參數控制器PRSTa。傳送至轉變參數控制器PRSTa的用於狀態轉變STa之指令訊號包含轉變參數控制器PRSTa將提供用於狀態轉變STa之一或更多參數值至驅動器系統1104的各週期期間之狀態轉變STa的時間段。在接收到用於狀態轉變STa的指令訊號時，轉變參數控制器PRSTa從轉變參數控制器PRSTa之記憶體裝置取得用於狀態轉變STa的一或更多參數值，並針對狀態轉變STa之時間段將該一或更多參數值傳送至驅動器系統1104。舉例而言，轉變參數控制器PRSTa在狀態S(N±M)a的時間結束時傳送用於狀態轉變STa之一或更多參數值至驅動器系統1104。在狀態轉變STa的時間段之後，於同步化訊號146的週期期間，轉變參數控制器PRSTa不傳送用於狀態轉變STa之一或更多參數值至驅動器系統1104。

【0329】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態SNa的指令訊號至參數控制器PRSNa。舉例而言，DSP 204在從狀態S(N±M)a轉變至狀態SNa的時間結束時傳送用於狀態SNa的指令訊號至

參數控制器PRSNa。傳送至參數控制器PRSNa的用於狀態SNa之指令訊號包含參數控制器PRSNa將提供用於狀態SNa之參數位準至驅動器系統1104的各週期期間之狀態SNa的時間段。在接收到用於狀態SNa的指令訊號時，參數控制器PRSNa從參數控制器PRSNa之記憶體裝置取得用於狀態SNa的參數位準，並針對狀態SNa之時間段將該參數位準傳送至驅動器系統1104。舉例而言，參數控制器PRSNa在從狀態S(N±M)a轉變至狀態SNa的時間結束時傳送用於狀態SNa之參數位準至驅動器系統1104。在狀態SNa的時間段之後，於同步化訊號146的週期期間，參數控制器PRSNa不傳送用於狀態SNa之參數位準至驅動器系統1104。

【0330】 類似地，在接收到用於狀態S(N±M)a及SNa的頻率位準時，DSP 204將用於RF訊號1106之頻率之狀態S(N±M)a的頻率位準提供至頻率控制器FCS(N±M)a，以供將用於狀態S(N±M)a的頻率位準儲存在頻率控制器FCS(N±M)a的記憶體裝置中。並且，在接收到用於頻率之狀態轉變STa的一或更多頻率值時，DSP 204將用於RF訊號1106之頻率之狀態轉變STa的一或更多頻率值提供至轉變頻率控制器FCSTa，以供將用於狀態轉變STa的一或更多頻率值儲存在轉變頻率控制器FCSTa的記憶體裝置中。狀態轉變STa期間之頻率值的實例為狀態轉變STa期間RF訊號1106之頻率的包絡，例如零至峰值振幅或峰值至峰值振幅。並且，回應接收到用於狀態S(N±M)a及SNa的頻率位準，DSP 204將用於RF訊號1106之狀態SNa的頻率位準提供至頻率控制器FCSNa，以供將用於狀態SNa的頻率位準儲存在頻率控制器FCSNa的記憶體裝置中。

【0331】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於頻率之狀態S(N±M)a的指令訊號至頻率控制器FCS(N±M)a。舉例而言，DSP 204在從不同於狀態S(N±M)a或除狀態S(N±M)a之外之狀態(例如狀態S(N±M-1)a或狀態S0)轉變至狀態S(N±M)a的時間結束時傳送用於狀態S(N±M)a的指令訊號至頻率控制器FCS(N±M)a。傳送至頻率控制器FCS(N±M)a

的用於狀態S(N±M)a之指令訊號包含頻率控制器FCS(N±M)a將提供用於狀態S(N±M)a之頻率位準至驅動器系統1104的各週期期間之狀態S(N±M)a的時間段。在接收到用於狀態S(N±M)a的指令訊號時，頻率控制器FCS(N±M)a從頻率控制器FCS(N±M)a之記憶體裝置取得用於狀態S(N±M)a的頻率位準，並針對狀態S(N±M)a之時間段將該頻率位準傳送至驅動器系統1104。舉例而言，頻率控制器FCS(N±M)a在從不同於狀態S(N±M)a之狀態轉變至狀態S(N±M)a的時間結束時傳送用於狀態S(N±M)a之頻率位準至驅動器系統1104。在狀態S(N±M)a的時間段之後，於同步化訊號146的週期期間，頻率控制器FCS(N±M)a不傳送用於狀態S(N±M)a之頻率位準至驅動器系統1104。

【0332】 類似地，在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於頻率之狀態轉變STa的指令訊號至轉變頻率控制器FCSTa。舉例而言，DSP 204在從狀態S(N±M)a轉變至狀態SNa或從狀態S0轉變至狀態SNa的時間開始時傳送用於狀態轉變STa的指令訊號至轉變頻率控制器FCSTa。傳送至轉變頻率控制器FCSTa的用於狀態轉變STa之指令訊號包含轉變頻率控制器FCSTa將提供用於狀態轉變STa之一或更多頻率值至驅動器系統1104的各週期期間之狀態轉變STa的時間段。在接收到用於狀態轉變STa的指令訊號時，轉變頻率控制器FCSTa從轉變頻率控制器FCSTa之記憶體裝置取得用於狀態轉變STa的一或更多頻率值，並針對狀態轉變STa之時間段將該一或更多頻率值傳送至驅動器系統1104。舉例而言，轉變頻率控制器FCSTa在狀態S(N±M)a的時間結束時傳送用於狀態轉變STa之一或更多頻率值至驅動器系統1104。在狀態轉變STa的時間段之後，於同步化訊號146的週期期間，轉變頻率控制器FCSTa不傳送用於狀態轉變STa之一或更多頻率值至驅動器系統1104。

【0333】 在接收到同步化訊號146時，於同步化訊號146的各週期期間，DSP 204傳送用於狀態SNa的指令訊號至頻率控制器FCSNa。舉例而言，DSP 204

在從狀態S(N±M)a轉變至狀態SNa的時間結束時傳送用於狀態SNa的指令訊號至頻率控制器FCSNa。傳送至頻率控制器FCSNa的用於狀態SNa之指令訊號包含頻率控制器FCSNa將提供用於狀態SNa之頻率位準至驅動器系統1104的各週期期間之狀態SNa的時間段。在接收到用於狀態SNa的指令訊號時，頻率控制器FCSNa從頻率控制器FCSNa之記憶體裝置取得用於狀態SNa的頻率位準，並針對狀態SNa之時間段將該頻率位準傳送至驅動器系統1104。舉例而言，頻率控制器FCSNa在從狀態S(N±M)a轉變至狀態SNa的時間結束時傳送用於狀態SNa之頻率位準至驅動器系統1104。在狀態SNa的時間段之後，於同步化訊號146的週期期間，頻率控制器FCSNa不傳送用於狀態SNa之頻率位準至驅動器系統1104。

【0334】 回應接收到用於狀態S(N±M)a的參數位準及用於狀態S(N±M)a的頻率位準，驅動器系統1104針對參數位準之狀態S(N±M)a及頻率位準之狀態S(N±M)a的時間段產生驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在參數之從狀態S(N±M-1)a或狀態S0至狀態S(N±M)a之轉變時間結束時接收到用於狀態S(N±M)a之參數位準、並在頻率之從狀態S(N±M-1)a或狀態S0至狀態S(N±M)a之轉變時間結束時接收到用於狀態S(N±M)a之頻率位準，驅動器系統1104便針對狀態S(N±M)a的時間段產生用於參數位準之狀態S(N±M)a及頻率位準之狀態S(N±M)a的驅動訊號，並將該驅動訊號傳送至RF電源222。在從驅動器系統1104接收到用於狀態S(N±M)a的驅動訊號時，RF電源222產生RF訊號1106的參數之狀態S(N±M)a及頻率之狀態S(N±M)a。舉例而言，在從驅動器系統1104接收到用於參數之狀態S(N±M)a及頻率之狀態S(N±M)a的驅動訊號時，RF電源222產生RF訊號1106的參數之狀態S(N±M)a及頻率之狀態S(N±M)a。RF訊號1106的參數之狀態S(N±M)a具有參數之狀態S(N±M)a之時間段期間用於狀態S(N±M)a的參數位準。並且，RF訊號1106的頻率之狀態S(N±M)a具有頻率之狀態S(N±M)a之時間段期間用於狀態S(N±M)a的頻率位準。

【0335】 類似地，回應接收到用於狀態轉變STa的一或更多參數值及用於狀態轉變STa的一或更多頻率值，驅動器系統1104針對RF訊號1106之參數之狀態轉變STa及RF訊號1106之頻率之狀態轉變STa的時間段產生驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在參數之狀態S(N±M)a或狀態S0之時間結束時接收到用於參數之狀態轉變STa之一或更多參數值、並在頻率之狀態S(N±M)a或狀態S0之時間結束時接收到用於頻率之狀態轉變STa之一或更多頻率值，驅動器系統1104便針對頻率及參數之狀態轉變STa的時間段產生用於參數之狀態轉變STa及頻率之狀態轉變STa的驅動訊號，並將該驅動訊號傳送至RF電源222。在從驅動器系統1104接收到用於頻率及參數之狀態轉變STa的驅動訊號時，RF電源222產生RF訊號1106的參數之狀態轉變STa及頻率之狀態轉變STa。舉例而言，在從驅動器系統1104接收到用於參數之狀態轉變STa及頻率之狀態轉變STa的驅動訊號時，RF電源222開始使RF訊號1106從參數之狀態S(N±M)a或參數之狀態S0轉變至參數之狀態SNa，並從頻率之狀態S(N±M)a或頻率之狀態S0轉變至頻率之狀態SNa。RF訊號1106的參數之狀態轉變STa具有參數之狀態轉變STa之時間段期間用於狀態轉變STa的一或更多參數值。並且，RF訊號1106的頻率之狀態轉變STa具有頻率之狀態轉變STa之時間段期間用於狀態轉變STa的頻率位準。

【0336】 回應接收到用於狀態SNa的參數位準及用於狀態SNa的頻率位準，驅動器系統1104針對參數位準之狀態SNa及頻率位準之狀態SNa的時間段產生驅動訊號，並將該驅動訊號傳送至RF電源222。舉例而言，當在參數之從狀態S(N±M)a或S0至狀態SNa之轉變時間結束時接收到用於狀態SNa之參數位準、並在頻率之從狀態S(N±M)a或S0至狀態SNa之轉變時間結束時接收到用於狀態SNa之頻率位準，驅動器系統1104便針對狀態SNa的時間段產生用於參數位準之狀態SNa及頻率位準之狀態SNa的驅動訊號，並將該驅動訊號傳送至RF電源222。在

從驅動器系統1104接收到用於狀態SNa的驅動訊號時，RF電源222產生RF訊號1106的參數之狀態SNa及頻率之狀態SNa。舉例而言，在從驅動器系統1104接收到用於參數之狀態SNa及頻率之狀態SNa的驅動訊號時，RF電源222產生RF訊號1106的參數之狀態SNa及頻率之狀態SNa。RF訊號1106的參數之狀態SNa具有參數之狀態SNa之時間段期間用於狀態SNa的參數位準。並且，RF訊號1106的頻率之狀態SNa具有頻率之狀態SNa之時間段期間用於狀態SNa的頻率位準。

【0337】 在一實施例中，取代參數控制器PRS(N±M)a及PRSNa、轉變參數控制器PRSTa、頻率控制器FCS(N±M)a及FCSNa、與轉變頻率控制器FCSTa，而將例如一或更多處理器的一或更多控制器用以執行此處所述由參數控制器PRS(N±M)a及PRSNa、轉變參數控制器PRSTa、頻率控制器FCS(N±M)a及FCSNa、與轉變頻率控制器FCSTa所執行的功能。

【0338】 在一實施例中，取代DSP 204、參數控制器PRS(N±M)a及PRSNa、轉變參數控制器PRSTa、頻率控制器FCS(N±M)a及FCSNa、與轉變頻率控制器FCSTa，而將例如一或更多處理器的一或更多控制器用以執行此處所述由DSP 204、參數控制器PRS(N±M)a及PRSNa、轉變參數控制器PRSTa、頻率控制器FCS(N±M)a及FCSNa、與轉變頻率控制器FCSTa所執行的功能。

【0339】 圖12A為用以說明同步化訊號302之圖形300的實施例。

【0340】 圖12B為用以說明相對時間t的RF訊號1106(圖11A及11B)之變數1206(例如頻率或參數)的圖形1204之實施例。變數1206係繪示於y軸上，且時間t係繪示於x軸上。

【0341】 變數1206與同步化訊號302同步而週期性地在變數位準V8a、V6a、V4a、與V2a之間轉變。舉例而言，變數1206在同步化訊號302的週期1期間於變數位準V8a、V6a、V4a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V6a、V4a、與V2a之間轉變。為了說明，變數1206具有

從時間t0至時間t1.5之RF訊號1106之變數狀態S4a期間的變數位準V8a、從時間t1.5至時間t2.5之狀態轉變ST3a期間的一或更多變數值、從時間t2.5至時間t4之狀態S3a期間的變數位準V6a、從時間t4至時間t5之狀態轉變ST2a期間的一或更多變數值、從時間t5至時間t6.5之狀態S2a期間的變數位準V4a、從時間t6.5至時間t7.5之狀態轉變ST1a期間的一或更多變數值、從時間t7.5至時間t9之狀態S1a期間的變數位準V2a、及從時間t9至時間t10之狀態轉變ST4a期間的一或更多變數值。應注意時間t1.5係介於時間t1與t2之間，且時間t6.5係介於時間t6與t7之間。

【0342】 在同步化訊號302的週期1期間，變數1206在時間t1.5開始從變數位準V8a轉變成變數位準V6a，且在時間t2.5結束轉變。並且，在同步化訊號302的週期1期間，變數1206在時間t4開始從變數位準V6a轉變成變數位準V4a，且在時間t5結束轉變。在同步化訊號302的週期1期間，變數1206在時間t6.5開始從變數位準V4a轉變成變數位準V2a，且在時間t7.5結束轉變。並且，在同步化訊號302的週期1期間，變數1206在時間t9開始從變數位準V2a轉變成變數位準V8a，且在時間t10結束轉變。

【0343】 在同步化訊號302的週期2期間，變數1206在時間t11.5開始從變數位準V8a轉變成變數位準V6a，且在時間t12.5結束轉變。並且，在同步化訊號302的週期2期間，變數1206在時間t14開始從變數位準V6a轉變成變數位準V4a，且在時間t15結束轉變。在同步化訊號302的週期2期間，變數1206在時間t16.5開始從變數位準V4a轉變成變數位準V2a，且在時間t17.5結束轉變。並且，在同步化訊號302的週期2期間，變數1206在時間t19開始從變數位準V2a轉變成變數位準V8a，且在時間t20結束轉變。應注意時間t11.5係介於時間t11與t12之間，且時間t16.5係介於時間t16與t17之間。

【0344】 介於變數位準V8a與V6a之間的狀態轉變ST3a的一或更多變數值係小於變數位準V8a且大於變數位準V6a。類似地，介於變數位準V6a與V4a之間

的狀態轉變ST2a的一或更多變數值係小於變數位準V6a且大於變數位準V4a。並且，介於變數位準V4a與V2a之間的狀態轉變ST1a的一或更多變數值係小於變數位準V4a且大於變數位準V2a。介於變數位準V2a與V8a之間的狀態轉變ST4a的一或更多變數值係小於變數位準V8a且大於變數位準V2a。

【0345】 在一實施例中，取代轉變至狀態S1a的變數位準V2a，RF訊號1106的變數轉變至變數位準零。

【0346】 在一實施例中，除了同步化訊號302之外，數位脈衝訊號亦由DSP 204透過傳輸纜線系統214(圖11B)從處理器118接收。舉例而言，同步化訊號302係經由傳輸纜線系統214的第一傳輸纜線加以接收，且數位脈衝訊號係經由傳輸纜線系統214的第二傳輸纜線加以接收。數位脈衝訊號以與其中參數1206在變數位準V8a、V6a、V4a與V2a之間轉變相同的方式週期性地在四個邏輯位準8、6、4與2之間轉變。舉例而言，在同步化訊號302的週期1期間，數位脈衝訊號在時間t1.5從邏輯位準8轉變成邏輯位準6並在時間t2.5結束轉變。並且，在同步化訊號302的週期1期間，數位脈衝訊號在時間t4從邏輯位準6轉變成邏輯位準4並在時間t5結束轉變。在同步化訊號302的週期1期間，數位脈衝訊號在時間t6.5從邏輯位準4轉變成邏輯位準2並在時間t7.5結束轉變。並且，在同步化訊號302的週期1期間，數位脈衝訊號在時間t9從邏輯位準2轉變成邏輯位準8並在時間t10結束轉變。邏輯位準8大於邏輯位準6，邏輯位準6大於邏輯位準4。邏輯位準4大於邏輯位準2。舉例而言，邏輯位準8的DC電壓大於邏輯位準6的DC電壓，且邏輯位準6的DC電壓大於邏輯位準4的DC電壓。邏輯位準4的DC電壓大於邏輯位準2的DC電壓。

【0347】 在實施例中，在同步化訊號302的週期2期間，數位脈衝訊號在時間t11.5從邏輯位準8轉變成邏輯位準6並在時間t12.5結束轉變。並且，在同步化訊號302的週期2期間，數位脈衝訊號在時間t14從邏輯位準6轉變成邏輯位準4並

在時間t15結束轉變。在同步化訊號302的週期2期間，數位脈衝訊號在時間t16.5從邏輯位準4轉變成邏輯位準2並在時間t17.5結束轉變。並且，在同步化訊號302的週期2期間，數位脈衝訊號在時間t19從邏輯位準2轉變成邏輯位準8並在時間t20結束轉變。在接收到數位脈衝訊號時，DSP 204從數位脈衝訊號識別變數1206的狀態S1a至S4a及狀態轉變ST1a至ST4a之時間段，並產生具有該等時間段的指令訊號。舉例而言，變數1206的狀態轉變ST1a之時間段與數位脈衝訊號從邏輯位準4轉變至數位脈衝訊號之邏輯位準2之時間段相同，且變數1206的狀態轉變ST2a之時間段與數位脈衝訊號從邏輯位準6轉變至邏輯位準4之時間段相同。

【0348】 圖12C為用以說明相對時間t的RF訊號1106(圖11A及11B)之變數1210(例如頻率或參數)的圖形1208之實施例。變數1210係繪示於y軸上，且時間t係繪示於x軸上。

【0349】 變數1210與同步化訊號302同步而週期性地在變數位準V8a、V6a、V4a、與V2a之間轉變。舉例而言，變數1210在同步化訊號302的週期1期間於變數位準V8a、V6a、V4a、與V2a之間轉變，且在同步化訊號302的週期2期間再度於變數位準V8a、V6a、V4a、與V2a之間轉變。為了說明，變數1210具有從時間t0至時間t1.5之RF訊號1106之變數狀態S4a期間的變數位準V8a、從時間t1.5至時間t3.5之狀態轉變ST3a期間的一或更多變數值、從時間t3.5至時間t4之狀態S3a期間的變數位準V6a、從時間t4至時間t5之狀態轉變ST2a期間的一或更多變數值、從時間t5至時間t6.5之狀態S2a期間的變數位準V4a、從時間t6.5至時間t7.5之狀態轉變ST1a期間的一或更多變數值、從時間t7.5至時間t9之狀態S1a期間的變數位準V2a、及從時間t9至時間t10之狀態轉變ST4a期間的一或更多變數值。應注意時間t3.5係介於時間t3與t4之間。

【0350】 在同步化訊號302的週期1期間，變數1210在時間t1.5開始從變數位準V8a轉變成變數位準V6a，且在時間t3.5結束轉變。並且，在同步化訊號302的週期1期間，變數1210的其餘轉變與變數1206(圖12B)者相同。

【0351】 在同步化訊號302的週期2期間，變數1210在時間t11.5開始從變數位準V8a轉變成變數位準V6a，且在時間t13.5結束轉變。並且，在同步化訊號302的週期2期間，變數1210的其餘轉變與變數1206者相同。應注意時間t13.5係介於時間t13與t14之間。狀態轉變ST3a的斜率大於狀態轉變ST2a的斜率及狀態轉變ST1a的斜率。

【0352】 在一實施例中，取代轉變至狀態S1a的變數位準V2a，變數1210轉變至變數位準零。

【0353】 在一實施例中，狀態轉變ST3a的斜率小於狀態轉變ST2a之斜率及狀態轉變ST1a之斜率。

【0354】 在一實施例中，此處所述的變數之狀態轉變ST1a至STna之一或更多者具有與狀態轉變ST1a至STna之其餘者的一或更多者不同的斜率。舉例而言，狀態轉變ST1a具有與狀態轉變ST2a之斜率、狀態轉變ST3a之斜率、及狀態轉變ST4a之斜率不同的斜率(例如較大斜率或較小斜率)。為了說明，狀態轉變ST1a具有比狀態轉變ST2a之角度及狀態轉變ST3a之角度更大的角度、及比狀態轉變ST4a之角度更小的角度。

【0355】 圖12D為用以說明相對時間t的RF訊號1106(圖11A及11B)之變數1214(例如頻率或參數)的不同轉變類型之圖形1212之實施例圖。變數1214係繪示於y軸上，且時間t係繪示於x軸上。

【0356】 變數1214與同步化訊號302同步而週期性地在變數位準VRa與VSa之間轉變，其中R及S各為實數，且S大於R。舉例而言，變數1214於同步化訊號302的週期1期間在變數位準VRa與VSa之間轉變，且於同步化訊號302(圖

12A)的其餘週期(例如週期2)期間再度在變數位準VRa與VSa之間轉變。為了說明，變數1214具有從時間t1至時間t2.5於RF訊號1106之變數之狀態1216期間的變數位準VSa、從時間t2.5至時間t3.5於變數之狀態轉變1220期間的一或更多變數值、及從時間t3.5至時間t5於狀態1218期間的變數位準VRa。

【0357】 在狀態轉變1220期間，變數1214具有多個值1222及1224，以定義狀態1216與1218之間的狀態轉變1220之負線性斜坡。值1222及1224小於變數位準VSa的值，且大於變數位準VRa的值。應注意變數1214可在狀態轉變1220期間具有多於或少於兩個值。

【0358】 在一實施例中，於狀態轉變1220期間，變數1214具有多個值1226及1228，以定義狀態1216與1218之間的狀態轉變1220之凸坡。

【0359】 在一實施例中，於狀態轉變1220期間，變數1214具有多個值1230及1232，以定義狀態1216與1218之間的狀態轉變1220之凹坡。變數1214的凸坡及凹坡各為彎曲坡的實例。

【0360】 圖12E為用以說明相對時間t的RF訊號1106(圖11A及11B)之變數1252(例如頻率或參數)的不同轉變類型之圖形1250之實施例圖。變數1252係繪示於y軸上，且時間t係繪示於x軸上。

【0361】 變數1252與同步化訊號302同步而週期性地在變數位準VRa與VSa之間轉變。舉例而言，變數1252於同步化訊號302的週期1期間在變數位準VRa與VSa之間轉變，且於同步化訊號302(圖12A)的其餘週期(例如週期2)期間再度在變數位準VRa與VSa之間轉變。為了說明，變數1214具有從時間t1至時間t2.5於RF訊號1106之變數之狀態1218期間的變數位準VRa、從時間t2.5至時間t3.5於變數之狀態轉變1260期間的一或更多變數值、及從時間t3.5至時間t5於狀態1216期間的變數位準VSa。

【0362】 在狀態轉變1260期間，變數1252具有多個值1262及1264，以定義狀態1216與1218之間的狀態轉變1260之正線性斜坡。值1262及1264小於變數位準VSa的值，且大於變數位準VRa的值。應注意變數1252可在狀態轉變1260期間具有多於或少於兩個值。

【0363】 在一實施例中，於狀態轉變1260期間，變數1252具有多個值1266及1268，以定義狀態1216與1218之間的狀態轉變1260之凸坡。

【0364】 在一實施例中，於狀態轉變1260期間，變數1252具有多個值1270及1272，以定義狀態1216與1218之間的狀態轉變1260之凹坡。變數1252的凸坡及凹坡各為彎曲坡的實例。

【0365】 圖12F為脈衝塑形方法的實施例圖。如參照圖12F所示，由RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)之轉變受到改變而具有負斜率，以針對狀態S(n-A)至Sn之一或更多者的減少脈衝寬度。舉例而言，取代從狀態S(n-1)至狀態Sn的垂直或實質垂直轉變，而在狀態S(n-1)與Sn之間設置具有負斜率的斜坡式轉變。由於負斜率，RF訊號1106在狀態S(n-1)期間的功率位準$PL_{S(n-1)}$之脈衝寬度減少。用以達成斜坡式轉變的功率位準係從主機電腦或主機控制器提供至RF產生器1102，以達成斜坡式轉變。

【0366】 在一實施例中，發生頻率位準之間的斜坡式轉變。舉例而言，一頻率位準經由正或負斜坡式轉變而轉變至另一頻率位準。斜坡轉變期間的頻率位準係從主機電腦提供至RF產生器1102，以產生具有該等頻率位準的RF訊號1106。

【0367】 圖12G為另一脈衝塑形方法的實施例圖。如圖12G所示， RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)從狀態S(n-A)至狀態S(n-A+1)的轉變之斜率比起RF訊號1106從狀態S(n-1)至狀態Sn的轉變之斜率更陡(例如更大)。

【0368】 在一實施例中，RF產生器1102所產生的RF訊號1106從狀態S(n-A)至狀態S(n-A+1)的轉變之斜率比起RF訊號1106從狀態S(n-1)至狀態Sn的轉變之斜率較為不陡(例如較低)。

【0369】 圖12H為又另一脈衝塑形方法的實施例圖。在圖12H中，RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)從狀態S(n-A)至狀態S(n-A+1)的轉變之斜坡為彎曲的，例如半拋物線性或指數性。並且，RF訊號1106從狀態S(n-1)至狀態Sn的轉變之斜坡為彎曲的。

【0370】 圖12I為另一脈衝塑形方法的實施例圖，如圖12I所示，RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)從狀態S(n-A)至狀態S(n-A+1)的轉變之斜坡為彎曲的，且RF訊號1106從狀態S(n-1)至狀態Sn的轉變之斜坡為線性的。

【0371】 圖12J為又另一脈衝塑形方法的實施例圖。如參照圖12J所示，由RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)之轉變受到改變而具有正或負斜率，以針對狀態S(n-A)至Sn之一或更多者減少RF訊號1106的脈衝寬度。舉例而言，取代從狀態S(n-1)至狀態Sn的垂直或實質垂直轉變，而在狀態S(n-A)與S(n-A+1)之間設置具有負斜率的斜坡式轉變。由於負斜率，RF訊號1106在狀態S(n-A)期間的功率位準$PL_{S(n-A)}$之脈衝寬度減少。舉另一例而言，取代從狀態S(n-1)至狀態Sn的垂直或實質垂直轉變，而在狀態S(n-1)與Sn之間設置具有正斜率的斜坡式轉變。由於正斜率，RF訊號1106在狀態Sn期間的功率位準PL_{Sn}之脈衝寬度減少。

【0372】 圖12K為用以說明另一脈衝塑形方法的實施例圖。在圖12K中，RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)從狀態S(n-A)至狀態S(n-A+1)的轉變具有例如負直線斜坡的線性斜坡，且 RF訊號1106從狀態S(n-1)至狀態Sn的轉變具有例如凹坡的彎曲坡。該彎曲坡具有正斜率。

【0373】 圖12L為用以說明另一脈衝塑形方法的實施例圖。在圖12L中，RF產生器1102(圖11B)所產生的RF訊號1106(圖11B)從狀態S(n-A)至狀態S(n-A+1)的轉變具有例如負直線斜坡的線性斜坡，且 RF訊號1106從狀態S(n-1)至狀態Sn的轉變具有例如凸坡的彎曲坡。該彎曲坡具有正斜率。

【0374】 **EtherCAT纜線**

【0375】 圖13A為系統1300的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多乙太網控制自動化技術(EtherCAT)纜線的資訊傳輸。EtherCAT纜線的實例為乙太網路纜線。EtherCAT為基於乙太網路的協定，其用於資訊的即時分散控制，且適用於自動化技術。當EtherCAT訊框或封包通過EtherCAT從屬裝置時，EtherCAT從屬裝置讀取對其定址的資料而飛速(on the fly)處理該資料。類似地，當EtherCAT訊框通過EtherCAT從屬裝置時，輸入資料從EtherCAT從屬裝置插入EtherCAT訊框。EtherCAT訊框在受處理前並未完全由EtherCAT從屬裝置接收，而是處理盡快地開始。輸入資料從EtherCAT從屬裝置的傳送亦以少量位元時間的最小延遲進行。

【0376】 系統1300包含主機電腦106、來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110，其各為電漿工具或電漿系統的元件之實例。傳送一或更多EtherCAT訊框的電漿工具之元件在此稱為主EtherCAT裝置，且接收一或更多EtherCAT訊框的電漿工具之元件在此稱為從屬EtherCAT裝置。舉例而言，偏壓RF產生器104、來源匹配部108、偏壓匹配部110之各者為從屬EtherCAT裝置的實例，且來源RF產生器為主EtherCAT裝置的實例。來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110之各者為電漿系統之元件的實例。在此有時將一或更多EtherCAT訊框稱為脈衝列。

【0377】 主機電腦106包含處理器118及通訊控制器1302。當在此使用時，通訊控制器的實例包含ASIC、PLD、控制器、及處理器。

【0378】 處理器118耦接至通訊控制器1302。通訊控制器1302經由EtherCAT纜線1304耦接至來源RF產生器102的埠口1308。當在此使用時，乙太網路纜線的實例包含雙絞線。為了說明，乙太網路纜線為100BASE-TX™ 或100BASE-T4™纜線，其能夠以100 百萬位元/秒(Mbps)以上的速度傳輸資料。再者，來源RF產生器102的另一埠口1310經由EtherCAT纜線1306耦接至偏壓RF產生器104的埠口1312。

【0379】 處理器118將例如同步化訊號146(圖7)之時序資訊、來源RF產生器變數資訊、及偏壓RF產生器變數資訊的處理器資料1311傳送至通訊控制器1302。同步化訊號146的時序資訊之實例包含同步化訊號146之各週期期間同步化訊號146改變其邏輯位準(例如從1至0或從0至1)的時間、及同步化訊號146的週期數目。時序資訊亦包含同步化訊號146的邏輯位準0及1。來源RF產生器變數資訊的實例包含針對來源RF產生器102之操作之各狀態的變數位準，例如參數位準或頻率位準。為了說明，來源RF產生器變數資訊包含針對來源RF產生器102產生之RF訊號152之變數的狀態S1a至Sna之功率位準及頻率位準。偏壓RF產生器變數資訊的實例包含針對偏壓RF產生器104之操作之各狀態的變數位準，例如參數位準或頻率位準。為了說明，偏壓RF產生器變數資訊包含針對偏壓RF產生器104產生之RF訊號168之變數的狀態S1a至Sna之功率位準及頻率位準。

【0380】 通訊控制器1302接收處理器資料1311並應用EtherCAT協定以內嵌處理器資料1311，來產生具有處理器資料1311的一或更多EtherCAT訊框1314，並經由EtherCAT纜線1304將一或更多EtherCAT訊框1314傳送至來源RF產生器102的埠口1308。來源RF產生器102的通訊控制器經由埠口1308接收一或更多EtherCAT訊框1314，且從一或更多EtherCAT訊框1314識別來源RF產生器變數資訊及同步化訊號146之時序資訊，並將來源RF產生器變數資訊及時序資訊傳送至來源RF產生器102的DSP 204。

【0381】 再者，來源RF產生器102的通訊控制器傳送對於例如來源RF產生器量測資訊之資訊的請求至來源RF產生器102的DSP 204。來源RF產生器量測資訊的實例包含由來源RF產生器102之DSP 204所判定或識別的因子。由來源RF產生器102之DSP 204所識別的因子之實例包含基準，例如複數(complex)電壓及電流或複數電壓或複數功率或複數電流或複數阻抗。該基準係由感測器針對RF訊號152的各狀態加以量測。量測該基準的感測器係位於來源RF產生器102內、或位於來源RF產生器102外部且耦接至來源RF產生器102之輸出端154。複數(complex)因子包含大小及相位。舉例而言，複數電壓包含該複數電壓的大小及該複數電壓的相位。複數電壓及電流包含電壓大小、電流大小、及電壓及電流之間的相位。感測器量測基準並將該基準提供至來源RF產生器102的DSP 204。來源RF產生器102的DSP 204從所量測到的基準針對RF訊號152的各狀態識別基準及/或判定基準的頻率。舉例而言，來源RF產生器102的DSP 204將傅立葉轉換應用於基準之值以判定基準的頻率。基準的頻率為因子的實例。

【0382】 當接收到對於資訊的請求時，來源RF產生器102的DSP 204將來源RF產生器量測資訊提供至來源RF產生器102的通訊控制器。當接收到來源RF產生器量測資訊時，來源RF產生器102的通訊控制器將來源RF產生器量測資訊嵌入一或更多EtherCAT訊框1314內，並經由來源RF產生器102的埠口1310及EtherCAT纜線1306將一或更多EtherCAT訊框1314傳送至偏壓RF產生器104的埠口1312。

【0383】 偏壓RF產生器104的通訊控制器經由埠口1312接收一或更多EtherCAT訊框1314，且從一或更多EtherCAT訊框1314識別偏壓RF產生器變數資訊及同步化訊號146之時序資訊，並將偏壓RF產生器變數資訊及時序資訊傳送至偏壓RF產生器104的DSP 204。

【0384】 再者，偏壓RF產生器104的通訊控制器傳送對於例如偏壓RF產生器量測資訊之資訊的請求至偏壓RF產生器104的DSP 204。偏壓RF產生器量測資訊的實例包含由偏壓RF產生器104之DSP 204所判定或識別的因子。由偏壓RF產生器104之DSP 204所識別的因子之實例包含基準，例如複數(complex)電壓及電流或複數電壓或複數功率或複數電流或複數阻抗。該基準係由感測器針對RF訊號168的各狀態加以量測。量測該基準的感測器係位於偏壓RF產生器104內、或位於偏壓RF產生器104外部且耦接至偏壓RF產生器104之輸出端160。感測器量測基準並將該基準提供至偏壓RF產生器104的DSP 204。偏壓RF產生器104的DSP 204從所量測到的基準針對RF訊號168的各狀態識別基準及判定基準的頻率。舉例而言，偏壓RF產生器104的DSP 204將傅立葉轉換應用於基準之值以判定基準的頻率。

【0385】 當接收到對於資訊的請求時，偏壓RF產生器104的DSP 204將偏壓RF產生器量測資訊提供至偏壓RF產生器104的通訊控制器。當接收到偏壓RF產生器量測資訊時，偏壓RF產生器104的通訊控制器將偏壓RF產生器量測資訊嵌入一或更多EtherCAT訊框1314內，並經由偏壓RF產生器104的埠口1312及EtherCAT纜線1306將一或更多EtherCAT訊框1314傳送至來源RF產生器102的埠口1310。來源RF產生器102的通訊控制器經由埠口1310接收一或更多EtherCAT訊框1314，並經由埠口1308及EtherCAT纜線1304將一或更多EtherCAT訊框1314傳送至主機電腦106的通訊控制器1302。

【0386】 主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1314，以從一或更多EtherCAT訊框1314獲得或擷取針對來源RF訊號152之變數之各狀態的來源RF產生器量測資訊、及針對偏壓RF訊號168之變數之各狀態的偏壓RF產生器量測資訊。通訊控制器1302將來源RF產生器量測資訊及偏壓RF產生器量測資訊提供至處理器118。處理器118判定是否基於來源RF

產生器量測資訊或偏壓RF產生器量測資訊或其組合，而修改RF訊號152之變數之各狀態期間的來源RF產生器102之變數、或RF訊號168之變數之各狀態期間的偏壓RF產生器104之變數、或其組合。處理器118基於來源RF產生器102的針對狀態而經修改之變數控制由來源RF產生器102產生之RF訊號152之變數的各狀態，且/或基於偏壓RF產生器104的針對狀態而經修改之變數控制由偏壓RF產生器104產生之RF訊號168之變數的各狀態。

【0387】 應注意在一實施例中，不將一或更多EtherCAT訊框1314儲存於來源RF產生器102內，且不將一或更多EtherCAT訊框1314儲存於偏壓RF產生器104中。舉例而言，一或更多EtherCAT訊框1314在來源RF產生器102的通訊控制器之記憶體裝置內呈恆定移動狀態，且一或更多EtherCAT訊框1314在偏壓RF產生器104的通訊控制器之記憶體裝置內呈恆定移動狀態。為了說明，在來源RF產生器變數資訊及來源RF產生器量測資訊傳輸於來源RF產生器102之通訊控制器與來源RF產生器102之DSP 204之間時，一或更多EtherCAT訊框1314在記憶體裝置內移動，例如從來源RF產生器102的通訊控制器之暫存器串其中一暫存器至另一暫存器。舉另一例而言，在偏壓RF產生器變數資訊及偏壓RF產生器量測資訊傳輸於偏壓RF產生器104之通訊控制器與偏壓RF產生器104之DSP 204之間時，一或更多EtherCAT訊框1314在記憶體裝置內移動，例如從偏壓RF產生器104的通訊控制器之暫存器串其中一暫存器至另一暫存器。

【0388】 圖13B為系統1350的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。系統1350包含主機電腦106、來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110。通訊控制器1302經由EtherCAT纜線1306耦接至偏壓RF產生器104的埠口1312。

【0389】 處理器118將處理器資料1311傳送至通訊控制器1302。通訊控制器1302接收處理器資料1311並應用EtherCAT協定以內嵌同步化訊號146之時序

資訊和處理器資料1311的來源RF產生器變數資訊，來產生具有同步化訊號146之時序資訊及來源RF產生器變數資訊的一或更多EtherCAT訊框1352，並經由EtherCAT纜線1304將一或更多EtherCAT訊框1352傳送至來源RF產生器102的埠口1308。來源RF產生器102的通訊控制器經由埠口1308接收一或更多EtherCAT訊框1352，且識別來源RF產生器變數資訊，並執行與以上參照圖13A敘述相同之功能，直到從來源RF產生器102的DSP 204接收到來源RF產生器量測資訊。當接收到來源RF產生器量測資訊時，來源RF產生器102的通訊控制器將來源RF產生器量測資訊嵌入一或更多EtherCAT訊框1352內，並經由來源RF產生器102的埠口1308及EtherCAT纜線1304將一或更多EtherCAT訊框1352傳送至主機電腦106的通訊控制器1302。

【0390】 以類似的方式，通訊控制器1302接收處理器資料1311並應用EtherCAT協定以內嵌處理器資料1311的同步化訊號146之時序資訊和偏壓RF產生器變數資訊，來產生具有同步化訊號146之時序資訊及偏壓RF產生器變數資訊的一或更多EtherCAT訊框1354，並經由EtherCAT纜線1306將一或更多EtherCAT訊框1354傳送至偏壓RF產生器104的埠口1312。偏壓RF產生器104的通訊控制器經由埠口1312接收一或更多EtherCAT訊框1354，且識別偏壓RF產生器變數資訊，並執行與以上參照圖13A敘述相同之功能，直到從偏壓RF產生器104的DSP 204接收到偏壓RF產生器量測資訊。當接收到偏壓RF產生器量測資訊時，偏壓RF產生器104的通訊控制器將偏壓RF產生器量測資訊嵌入一或更多EtherCAT訊框1354內，並經由偏壓RF產生器104的埠口1312及EtherCAT纜線1306將一或更多EtherCAT訊框1354傳送至主機電腦106的通訊控制器1302。

【0391】 主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1352，以從一或更多EtherCAT訊框1352獲得或擷取來源RF產生器量測資訊。通訊控制器1302將來源RF產生器量測資訊提供至處理器118。

【0392】 類似地，主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1354，以從一或更多EtherCAT訊框1354獲得或擷取偏壓RF產生器量測資訊。通訊控制器1302將偏壓RF產生器量測資訊提供至處理器118。處理器118執行與以上參照圖13A敘述相同的功能。

【0393】 應注意在一實施例中，不將一或更多EtherCAT訊框1352儲存於來源RF產生器102內，且不將一或更多EtherCAT訊框1354儲存於偏壓RF產生器104中。舉例而言，一或更多EtherCAT訊框1352在來源RF產生器102的通訊控制器之記憶體裝置內呈恆定移動狀態，且一或更多EtherCAT訊框1354在偏壓RF產生器104的通訊控制器之記憶體裝置內呈恆定移動狀態。為了說明，在來源RF產生器變數資訊及來源RF產生器量測資訊傳輸於來源RF產生器102之通訊控制器與來源RF產生器102之DSP 204之間時，一或更多EtherCAT訊框1352在記憶體裝置內移動，例如從來源RF產生器102的通訊控制器之暫存器串其中一暫存器至另一暫存器。舉另一例而言，在偏壓RF產生器變數資訊及偏壓RF產生器量測資訊傳輸於偏壓RF產生器104之通訊控制器與偏壓RF產生器104之DSP 204之間時，一或更多EtherCAT訊框1354在記憶體裝置內移動，例如從偏壓RF產生器104的通訊控制器之暫存器串其中一暫存器至另一暫存器。

【0394】 圖14為EtherCAT訊框1400的實施例圖。EtherCAT訊框1400為一或更多EtherCAT訊框1314(圖13A)之任何者的實例。並且，EtherCAT訊框1400為一或更多EtherCAT訊框1352(圖13B)之任何者及一或更多EtherCAT訊框1354(圖13A)之任何者的實例。

【0395】 在一實施例中，訊框及封包的用語在此可互換使用。EtherCAT訊框1400包含欄位1401、1403、1402、1404、1406、1408、1410、1412、1414、1416、及1418。

【0396】 欄位1401包含起始訊框定界符，其識別EtherCAT訊框1400的起始。欄位1402包含EtherCAT訊框1400的來源位址。來源位址的實例為產生EtherCAT訊框1400的主機電腦106之通訊控制器的位址。EtherCAT訊框1400的欄位1403包含EtherCAT訊框1400將被傳播至電漿系統之諸多元件的順序。該順序的實例包含從通訊控制器1302至來源RF產生器102而至偏壓RF產生器104、從偏壓RF產生器104回到來源RF產生器102、並從來源RF產生器102至處理器118的序列。該順序的另一實例包含從通訊控制器1302至來源RF產生器102、並從來源RF產生器102返回通訊控制器1302的序列。

【0397】 欄位1404包含EtherCAT訊框1400之目的地位址。該目的地位址的實例為主機電腦106之通訊控制器1302的位址，且通訊控制器1302的位址為EtherCAT訊框1400的最終目的地。

【0398】 欄位1406包含識別來源RF產生器102(圖13A)以區別來源RF產生器102與電漿系統之其他RF產生器的位址，例如媒體存取控制(MAC)位址。欄位1408包含來源RF產生器變數資訊，且欄位1410包含來源RF產生器量測資訊。識別來源RF產生器102的位址由來源RF產生器102之通訊控制器所使用，以決定欄位1408內的資料將提供至來源RF產生器102之DSP 204，及決定接收自來源RF產生器102之DSP 204的資料將儲存在欄位1410中。

【0399】 欄位1412包含識別偏壓RF產生器104(圖13A)以區別偏壓RF產生器104與電漿系統之其他RF產生器的位址，例如MAC位址。欄位1414包含偏壓RF產生器變數資訊，且欄位1416包含偏壓RF產生器量測資訊。識別偏壓RF產生器104的位址由偏壓RF產生器104之通訊控制器所使用，以決定欄位1414內的資料將提供至偏壓RF產生器104之DSP 204，及決定接收自偏壓RF產生器104之DSP 204的資料將儲存在欄位1416中。

【0400】 欄位1418包含針對欄位1408及1414之一或更多者的循環冗餘檢查(CRC)。舉例而言，CRC係由通訊控制器1302(圖13A)在接收EtherCAT訊框1400後執行，以判定欄位1408內由通訊控制器1302傳送之來源RF產生器變數資訊是否匹配欄位1408內由通訊控制器1302接收之來源RF產生器變數資訊，以判定EtherCAT訊框1400的有效性。

【0401】 在一實施例中，欄位1406、1408及1410或欄位1412、1414及1416不包含在EtherCAT訊框1400中。舉例而言，當EtherCAT訊框1400為傳送至來源RF產生器102的一或更多EtherCAT訊框1452(圖13B)之任何者的實例時，EtherCAT訊框1400不包含用於偏壓RF產生器104的欄位1412、1414、及1416。

【0402】 在一實施例中，欄位1406、1408及1410或欄位1412、1414及1416包含在EtherCAT訊框1400中，但為空的。舉例而言，當EtherCAT訊框1400為傳送至來源RF產生器102的一或更多EtherCAT訊框1452(圖13B)之任何者的實例時，EtherCAT訊框1400在欄位1412、1414、及1416中不包含用於偏壓RF產生器104的任何資料或資訊。

【0403】 圖15A為系統1500的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。系統1500包含主機電腦106、來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110。

【0404】 來源RF產生器102的埠口1310經由EtherCAT纜線1306耦接至來源匹配部108的埠口1502。並且，來源匹配部108的另一埠口1505經由EtherCAT纜線1504耦接至偏壓RF產生器104的埠口1312。偏壓RF產生器104的另一埠口1506經由EtherCAT纜線1508耦接至偏壓匹配部110的埠口1510。

【0405】 處理器118傳送處理器資料1501，其包含用於來源RF產生器102及偏壓RF產生器的處理器資料1302(圖13A)，且包含匹配部資料，例如偏壓匹配部資料或來源匹配部資料、或其組合。處理器資料1501係傳送至通訊控制器

1302。來源匹配部資料的實例包含來源匹配部108之一或更多元件的一或更多規格，且偏壓匹配部資料的實例包含偏壓匹配部110之一或更多元件的一或更多規格。來源匹配部108之一或更多元件的一或更多規格之實例包含來源匹配部108的電容器之電容值及來源匹配部108的電感器之電感值。偏壓匹配部110之一或更多元件的一或更多規格之實例包含偏壓匹配部110的電容器之電容值及偏壓匹配部110的電感器之電感值。

【0406】 通訊控制器1302接收處理器資料1501並應用EtherCAT協定以內嵌處理器資料1501，來產生具有處理器資料1501的一或更多EtherCAT訊框1512，並經由EtherCAT纜線1304將一或更多EtherCAT訊框1512傳送至來源RF產生器102的埠口1308。來源RF產生器102的通訊控制器經由埠口1308接收一或更多EtherCAT訊框1512，且從一或更多EtherCAT訊框1512識別來源RF產生器變數資訊及同步化訊號146之時序資訊，並將來源RF產生器變數資訊及時序資訊傳送至來源RF產生器102的DSP 204。

【0407】 再者，來源RF產生器102的通訊控制器傳送對於例如來源RF產生器量測資訊及RF訊號152之來源狀態資訊的資訊之請求至來源RF產生器102的DSP 204。RF訊號152之來源狀態資訊的實例包含RF訊號152的狀態之時序資訊及/或狀態轉變之時序資訊。舉例而言，RF訊號152的狀態之時序資訊包含RF訊號152改變其變數位準的時間及RF訊號152停留在該變數位準所維持的時間。為了進一步說明，參照圖10B，RF訊號152的狀態S4a之時序資訊包含RF訊號152之變數1006從變數位準V2a轉變至變數位準V8a的時間t0、RF訊號152之變數1006維持在變數位準V8a的時間t0與t2.5之間的時間段、RF訊號152之變數1006從變數位準V8a轉變至變數位準零的時間t2.5、RF訊號152之變數1006從變數位準零轉變至變數位準V6a的時間t5、RF訊號152之變數1006維持在變數位準V6a的時間t5與t7.5之間的時間段、RF訊號152之變數1006從變數位準V6a轉變至變數位準V2a的

時間t7.5、及RF訊號152之變數1006維持在變數位準V2a的時間t7.5與t10之間的時間段。

【0408】 舉另一例而言，參照圖12B，RF訊號152的狀態S4a之時序資訊包含RF訊號152之變數1206從變數位準V2a轉變至變數位準V8a的時間t0、及RF訊號152之變數1206維持在變數位準V8a的時間t0與t1.5之間的時間段。RF訊號152之變數1206的狀態轉變ST3a之時序資訊包含RF訊號152之變數1206開始從變數位準V8a轉變至變數位準V6a的時間t1.5、及RF訊號152之變數1206停止轉變的時間t2.5。類似地，RF訊號152之變數1206的狀態轉變ST2a之時序資訊包含RF訊號152之變數1206開始從變數位準V6a轉變至變數位準V4a的時間t4、及RF訊號152之變數1206停止轉變的時間t5，RF訊號152之變數1206的狀態轉變ST1a之時序資訊包含RF訊號152之變數1206開始從變數位準V4a轉變至變數位準V2a的時間t6.5、及RF訊號152之變數1206停止轉變的時間t7.5，且RF訊號152之變數1206的狀態轉變ST4a之時序資訊包含RF訊號152之變數1206開始從變數位準V2a轉變至變數位準V8a的時間t9、及RF訊號152之變數1206停止轉變的時間t10。

【0409】 在接收到對於資訊的請求時，來源RF產生器102的DSP 204將來源RF產生器量測資訊及來源狀態資訊提供至來源RF產生器102的通訊控制器。當接收到來源RF產生器量測資訊及來源狀態資訊時，來源RF產生器102的通訊控制器將來源RF產生器量測資訊及來源狀態資訊嵌入一或更多EtherCAT訊框1512內，並經由來源RF產生器102的埠口1310及EtherCAT纜線1306將一或更多EtherCAT訊框1512傳送至來源匹配部108的埠口1502。

【0410】 來源匹配部108的通訊控制器經由來源匹配部108的埠口 1502接收一或更多EtherCAT訊框1512，且從一或更多EtherCAT訊框1512擷取來源匹配部資料及來源狀態資訊，並將來源匹配部資料及來源狀態資訊傳送至來源匹配部108的處理器。來源匹配部108的處理器依據來源匹配部資料及來源狀態資訊

控制來源匹配部108的一或更多元件。舉例而言，來源匹配部108的處理器在狀態S1a至Sna之一或更多者期間不控制來源匹配部108的元件，但在狀態S1a至Sna之其餘者期間控制該等元件。來源匹配部108的處理器控制來源匹配部108的元件以達到來源匹配部資料內的電容及電感值。

【0411】 並且，來源匹配部108的通訊控制器傳送對於例如來源匹配量測資訊之資訊的請求至來源匹配部108的處理器。來源匹配量測資料的實例包含由耦接至來源匹配部108之元件或耦接至來源匹配部108之輸出端158的感測器所量測的基準。該感測器係位於來源匹配部108內或其外部。在接收到對於資訊的請求時，來源匹配部108的處理器將來源匹配量測資訊提供至來源匹配部108的通訊控制器。來源匹配部108的通訊控制器將來源匹配量測資訊嵌入一或更多EtherCAT訊框1512，並經由埠口1505及EtherCAT纜線1504傳送一或更多EtherCAT訊框1512至偏壓RF產生器104的埠口1312。

【0412】 偏壓RF產生器104的通訊控制器經由埠口1312接收一或更多EtherCAT訊框1512，且從一或更多EtherCAT訊框1512識別偏壓RF產生器變數資訊及同步化訊號146之時序資訊，並將偏壓RF產生器變數資訊及時序資訊提供至偏壓RF產生器104的DSP 204。

【0413】 再者，偏壓RF產生器104的通訊控制器傳送對於例如偏壓RF產生器量測資訊及RF訊號168之偏壓狀態資訊的資訊之請求至偏壓RF產生器104的DSP 204。RF訊號168之偏壓狀態資訊的實例包含RF訊號168的狀態之時序資訊及/或狀態轉變之時序資訊。舉例而言，RF訊號168的狀態之時序資訊包含RF訊號168改變其變數位準的時間及RF訊號168停留在該變數位準所維持的時間。為了進一步說明，參照圖10B，RF訊號168的狀態S4a之時序資訊包含RF訊號168之變數1006從變數位準V2a轉變至變數位準V8a的時間t0、RF訊號168之變數1006維持在變數位準V8a的時間t0與t2.5之間的時間段、RF訊號168之變數1006從變數

位準V8a轉變至變數位準零的時間t2.5、RF訊號168之變數1006從變數位準零轉變至變數位準V6a的時間t5、RF訊號168之變數1006維持在變數位準V6a的時間t5與t7.5之間的時間段、RF訊號168之變數1006從變數位準V6a轉變至變數位準V2a的時間t7.5、及RF訊號168之變數1006維持在變數位準V2a的時間t7.5與t10之間的時間段。

【0414】 舉另一例而言，參照圖12B，RF訊號168的狀態S4a之時序資訊包含RF訊號168之變數1206從變數位準V2a轉變至變數位準V8a的時間t0、及RF訊號168之變數1206維持在變數位準V8a的時間t0與t1.5之間的時間段。RF訊號168之變數1206的狀態轉變ST3a之時序資訊包含RF訊號168之變數1206開始從變數位準V8a轉變至變數位準V6a的時間t1.5、及RF訊號168之變數1206停止轉變的時間t2.5。類似地，RF訊號168之變數1206的狀態轉變ST2a之時序資訊包含RF訊號168之變數1206開始從變數位準V6a轉變至變數位準V4a的時間t4、及RF訊號168之變數1206停止轉變的時間t5，RF訊號168之變數1206的狀態轉變ST1a之時序資訊包含RF訊號168之變數1206開始從變數位準V4a轉變至變數位準V2a的時間t6.5、及RF訊號168之變數1206停止轉變的時間t7.5，且RF訊號168之變數1206的狀態轉變ST4a之時序資訊包含RF訊號168之變數1206開始從變數位準V2a轉變至變數位準V8a的時間t9、及RF訊號168之變數1206停止轉變的時間t10。

【0415】 在接收到對於資訊的請求時，偏壓RF產生器104的DSP 204將偏壓RF產生器量測資訊及偏壓狀態資訊提供至偏壓RF產生器104的通訊控制器。當接收到偏壓RF產生器量測資訊及偏壓狀態資訊時，偏壓RF產生器104的通訊控制器將偏壓RF產生器量測資訊及偏壓狀態資訊嵌入一或更多EtherCAT訊框1512內，並經由偏壓RF產生器104的埠口1506及EtherCAT纜線1508將一或更多EtherCAT訊框1512傳送至偏壓匹配部110的埠口1510。

【0416】 偏壓匹配部110的通訊控制器經由偏壓匹配部110的埠口1510接收一或更多EtherCAT訊框1512，從一或更多EtherCAT訊框1512擷取偏壓匹配部資料及偏壓狀態資訊，並將偏壓匹配部資料及偏壓狀態資訊傳送至偏壓匹配部110的處理器。偏壓匹配部110的處理器依據偏壓匹配部資料及偏壓狀態資訊控制偏壓匹配部110的一或更多元件。舉例而言，偏壓匹配部110的處理器在狀態S1a至Sna之一或更多者期間不控制偏壓匹配部110的元件，但在狀態S1a至Sna之其餘者期間控制該等元件。偏壓匹配部110的處理器控制偏壓匹配部110的元件以達到偏壓匹配部資料內的電容及電感值。

【0417】 並且，偏壓匹配部110的通訊控制器傳送對於例如偏壓匹配量測資訊之資訊的請求至偏壓匹配部110的處理器。偏壓匹配量測資料的實例包含由耦接至偏壓匹配部110之元件或耦接至偏壓匹配部110之輸出端164的感測器所量測的基準。該感測器係位於偏壓匹配部110內或其外部。在接收到對於資訊的請求時，偏壓匹配部110的處理器將偏壓匹配量測資訊提供至偏壓匹配部110的通訊控制器。偏壓匹配部110的通訊控制器將偏壓匹配量測資訊嵌入一或更多EtherCAT訊框1512，並經由埠口1510及EtherCAT纜線1508傳送一或更多EtherCAT訊框1512至偏壓RF產生器104的埠口1506。

【0418】 偏壓RF產生器的通訊控制器經由埠口1506從偏壓匹配部110接收一或更多EtherCAT訊框1512，並經由埠口1312及EtherCAT纜線1504傳送一或更多EtherCAt訊框1512至來源匹配部108的埠口1505。來源匹配部108的通訊控制器經由埠口1505從偏壓RF產生器104接收一或更多EtherCAT訊框1512，並經由埠口1502及EtherCAT纜線1306及埠口1310傳送一或更多EtherCAT訊框1512至來源RF產生器102。來源RF產生器102的通訊控制器經由埠口1310接收一或更多EtherCAT訊框1512，並經由埠口1308及EtherCAT纜線1304傳送一或更多EtherCAT訊框1512至主機電腦106的通訊控制器1302。

【0419】 主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1512，以從一或更多EtherCAT訊框1512獲得或擷取來源RF產生器量測資訊及偏壓RF產生器量測資訊。通訊控制器1302將來源RF產生器量測資訊及偏壓RF產生器量測資訊提供至處理器118。

【0420】 圖15B為系統1550的實施例圖，其用以說明電漿系統之諸多元件之間經由一或更多EtherCAT纜線的資訊傳輸。系統1550包含主機電腦106、來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110。通訊控制器1302經由EtehrCAT纜線1508耦接至來源匹配部108的埠口1505，且通訊控制器1302經由EtherCAT纜線1504耦接至偏壓匹配部110的埠口1510。

【0421】 處理器118將處理器資料1501傳送至通訊控制器1302。通訊控制器1302接收處理器資料1501並應用EtherCAT協定以內嵌同步化訊號146之時序資訊及處理器資料1501之來源匹配部資訊，來產生具有同步化訊號146之時序資訊及來源匹配部資訊的一或更多EtherCAT訊框1552，並經由EtherCAT纜線1508將一或更多EtherCAT訊框1552傳送至來源匹配部108的埠口1505。來源匹配部108的通訊控制器經由埠口1505接收一或更多EtherCAT訊框1552，且識別來源匹配部資訊，並執行與以上參照圖15A敘述相同之功能，直到從來源匹配部108的處理器接收到來源匹配部量測資訊。當接收到來源匹配部量測資訊時，來源匹配部108的通訊控制器將來源匹配部量測資訊嵌入一或更多EtherCAT訊框1552內，並經由來源匹配部108的埠口1505及EtherCAT纜線1508將一或更多EtherCAT訊框1552傳送至主機電腦106的通訊控制器1302。

【0422】 以類似的方式，通訊控制器1302接收處理器資料1501並應用EtherCAT協定以內嵌同步化訊號146之時序資訊和處理器資料1501的偏壓匹配部資訊，來產生具有同步化訊號146之時序資訊及偏壓匹配部資訊的一或更多EtherCAT訊框1554，並經由EtherCAT纜線1504將一或更多EtherCAT訊框1554傳

送至偏壓匹配部110的埠口1510。偏壓匹配部110的通訊控制器經由埠口1510接收一或更多EtherCAT訊框1554，且識別偏壓匹配部資訊，並執行與以上參照圖15A敘述相同之功能，直到從偏壓匹配部110的處理器接收到偏壓匹配部量測資訊。當接收到偏壓匹配部量測資訊時，偏壓匹配部110的通訊控制器將偏壓匹配部量測資訊嵌入一或更多EtherCAT訊框1554內，並經由偏壓匹配部110的埠口1510及EtherCAT纜線1504將一或更多EtherCAT訊框1554傳送至主機電腦106的通訊控制器1302。

【0423】 主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1552，以從一或更多EtherCAT訊框1552獲得或擷取來源匹配部量測資訊。通訊控制器1302將來源匹配部量測資訊提供至處理器118。在接收到來源匹配部量測資訊時，處理器118基於來源匹配部量測資訊控制來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的一或更多者。

【0424】 類似地，主機電腦106的通訊控制器1302將EtherCAT協定應用於一或更多EtherCAT訊框1554，以從一或更多EtherCAT訊框1554獲得或擷取偏壓匹配部量測資訊。通訊控制器1302將偏壓匹配部量測資訊提供至處理器118。在接收到偏壓匹配部量測資訊時，處理器118基於偏壓匹配部量測資訊控制來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的一或更多者。

【0425】 應注意在一實施例中，不將一或更多EtherCAT訊框1552儲存於來源匹配部108內，且不將一或更多EtherCAT訊框1554儲存於偏壓匹配部110中。舉例而言，一或更多EtherCAT訊框1552在來源匹配部108內呈恆定移動狀態，且一或更多EtherCAT訊框1554在偏壓匹配部110內呈恆定移動狀態。為了說明，在來源匹配部資料及來源匹配部量測資訊傳輸於來源匹配部108之通訊控制器與來源匹配部108之處理器之間時，一或更多EtherCAT訊框1552在記憶體裝置

內移動，例如從來源匹配部108的通訊控制器之暫存器串其中一暫存器至另一暫存器。舉另一例而言，在偏壓匹配部資料及偏壓匹配部量測資訊傳輸於偏壓匹配部110之通訊控制器與偏壓匹配部110之處理器之間時，一或更多EtherCAT訊框1554在記憶體裝置內移動，例如從偏壓匹配部110的通訊控制器之暫存器串其中一暫存器至另一暫存器。

【0426】 圖16為EtherCAT訊框1600的實施例圖。EtherCAT訊框1600為一或更多EtherCAT訊框1512(圖15A)之任何者的實例。EtherCAT訊框1600為一或更多EtherCAT訊框1552(圖15B)之任何者的實例。並且，EtherCAT訊框1600為一或更多EtherCAT訊框1554(圖15B)之任何者的實例。

【0427】 EtherCAT訊框1600包含多個欄位1401、1403、1402、1404、1406、1408、1410、1602、1604、1606、1608、1412、1414、1416、1610、1612、1614、及1418。欄位1401包含起始訊框定界符，其識別EtherCAT訊框1600的起始。欄位1402包含EtherCAT訊框1600的來源位址。來源位址的實例為產生EtherCAT訊框1600的主機電腦106的位址。

【0428】 EtherCAT訊框1600的欄位1403包含EtherCAT訊框1600將被傳播至電漿系統之諸多元件的順序。EtherCAT訊框1600將被傳播之該順序的實例包含從通訊控制器1302至來源RF產生器102而至來源匹配部108、從來源匹配部108至偏壓RF產生器104、從偏壓RF產生器104至偏壓匹配部110、從偏壓匹配部110回到偏壓RF產生器104、從偏壓RF產生器104至來源匹配部108、從來源匹配部108至來源RF產生器102、並從來源RF產生器102至通訊控制器1302的序列。EtherCAT訊框1600將被傳播之該順序的另一實例包含從通訊控制器1302至來源RF產生器102、並從來源RF產生器102返回通訊控制器1302的序列。

【0429】 欄位1404包含EtherCAT訊框1600之目的地位址。該目的地位址的實例為主機電腦106之通訊控制器1302的位址，且通訊控制器1302的位址為EtherCAT訊框1600的最終目的地。

【0430】 欄位1602包含來源狀態資訊。識別來源RF產生器102的位址係由來源RF產生器102之通訊控制器使用，以判定從來源RF產生器102之DSP 204接收的資料將儲存在欄位1602中。

【0431】 欄位1604包含來源匹配部108之位址，例如MAC位址，其識別來源匹配部108(圖13A)以區別來源匹配部108與電漿系統之其他RF產生器。欄位1606包含來源匹配部資料，且欄位1608包含來源匹配部量測資訊。識別來源匹配部108的位址由來源匹配部108之通訊控制器所使用，以決定欄位1606內的資料將提供至來源匹配部108之處理器，及決定接收自來源匹配部108之處理器的資料將儲存在欄位1608中。

【0432】 欄位1610包含偏壓狀態資訊。識別偏壓RF產生器104的位址係由偏壓RF產生器104之通訊控制器使用，以判定從偏壓RF產生器104之DSP 204接收的資料將儲存在欄位1610中。

【0433】 欄位1612包含偏壓匹配部110之位址，例如MAC位址，其識別偏壓匹配部110(圖13A)以區別偏壓匹配部110與電漿系統之其他RF產生器。欄位1614包含偏壓匹配部資料，且欄位1616包含偏壓匹配部量測資訊。識別偏壓匹配部110的位址由偏壓匹配部110之通訊控制器所使用，以決定欄位1614內的資料將提供至偏壓匹配部110之處理器，及決定接收自偏壓匹配部110之處理器的資料將儲存在欄位1616中。

【0434】 欄位1418包含針對欄位1408、1410、1602、1606、1608、1414、1416、1610、1614、及1616之一或更多者的CRC。舉例而言，CRC係由通訊控制器1302(圖13A)在接收EtherCAT訊框1600後執行，以判定欄位1408內由通訊控

制器1302傳送之來源RF產生器變數資訊是否匹配欄位1408內由通訊控制器1302接收之來源RF產生器變數資訊，來判定EtherCAT訊框1600的有效性。

【0435】 在一實施例中，欄位1408、1410、及1602或欄位1606及1608或欄位1414、1416、及1610或欄位1614及1616或其組合不包含在EtherCAT訊框1600中。舉例而言，當EtherCAT訊框1600為傳送至來源匹配部108(圖15B)的一或更多EtherCAT訊框1552(圖15B)之任何者的實例時，EtherCAT訊框1600不包含用於來源RF產生器102、偏壓RF產生器104、及偏壓匹配部110的欄位1408、1410、1602、1414、1416、1610、1614、及1616。

【0436】 在一實施例中，欄位1408、1410及1602或欄位1606及1608或欄位1414、1416、及1610或欄位1614及1616或其組合包含在EtherCAT訊框1600中，但為空的。舉例而言，當EtherCAT訊框1600為傳送至來源匹配部108的一或更多EtherCAT訊框1552之任何者的實例時，EtherCAT訊框1600在欄位1408、1410、1602、1414、1416、1610、1614及1616中不包含用於來源RF產生器102、偏壓RF產生器104、及偏壓匹配部110的任何資料或資訊。

【0437】 在一實施例中，應注意在此所述的電漿系統之元件的位址為該元件的通訊控制器之位址。舉例而言，來源RF產生器102的MAC位址為來源RF產生器102之通訊控制器的位址，偏壓RF產生器104的MAC位址為偏壓RF產生器104之通訊控制器的位址，來源匹配部108的MAC位址為來源匹配部108之通訊控制器的位址，且偏壓匹配部110的MAC位址為偏壓匹配部110之通訊控制器的位址。

【0438】 圖17為用以說明耦接至EtherCAT纜線1706及1708之RF產生器1702的系統1700之實施例圖。RF產生器1702為來源RF產生器102或偏壓RF產生器104(圖15A)的實例。EtherCAT纜線1706為EtherCAT纜線1304(圖13A)、1306(圖

13B)、及1504(圖15A)之任何者的實例。EtherCAT纜線1708為EtherCAT纜線1306及1508(圖13A及15A)之任何者的實例。

【0439】 RF產生器1702包含通訊控制器1704、DSP 204、RF電源222、及感測器1710。感測器1710的實例包含一複數(complex)電壓及電流感測器、一複數阻抗感測器、一複數功率感測器、及一複數電壓感測器。RF產生器202(圖2)為RF產生器1702的實例，除了在RF產生器1702中，DSP 204經由通訊控制器1704耦接至主機電腦106之處理器118之外。並且，RF產生器702(圖7)、802(圖8)、及902(圖9)、1102(圖11A)為RF產生器1702的實例，除了在RF產生器1702中，DSP 204經由通訊控制器1704耦接至主機電腦106之處理器118之外。

【0440】 通訊控制器1704經由通訊控制器1704之埠口1714耦接至EtherCAT纜線1706，且經由通訊控制器1704之另一埠口1716耦接至EtherCAT纜線1708。通訊控制器1704亦耦接至DSP 204。感測器1710係耦接至DSP 204且耦接至RF產生器1702的輸出端1712。輸出端158及164(圖1)的任何者為輸出端1712的實例。

【0441】 通訊控制器1704經由埠口1714從電漿系統的元件接收一或更多EtherCAT訊框1712。舉例而言，通訊控制器1704經由埠口1714從電漿系統的元件接收一或更多EtherCAT訊框1314(圖13A)、或1352(圖13B)、或1354(圖13C)、或1512(圖15A)。通訊控制器1704處理一或更多EtherCAT訊框1712，以識別RF產生器1702的位址。舉例而言，通訊控制器1704比較RF產生器1702之位址與通訊控制器1704之記憶體裝置內預先儲存的RF產生器1702之位址，並判定兩位址是否匹配。當判定兩位址匹配時，通訊控制器1704從一或更多EtherCAT訊框1712識別出RF產生器1702的位址。

【0442】 一旦識別出位址，通訊控制器1704識別待從一或更多EtherCAT訊框1712擷取且待提供至DSP 204的資料。舉例而言，待提供至RF產生器1702

之DSP 204的資料被識別為介於一或更多EtherCAT訊框1712中RF產生器1702之位址與一或更多EtherCAT訊框1712內的下一位址之間。參照圖14說明，欄位1408內的來源RF產生器變數資訊係介於欄位1406內之來源RF產生器位址與欄位1412內之偏壓RF產生器位址之間。待提供至DSP 204的資料之實例包含欄位1408的來源RF產生器變數資訊或欄位1414的偏壓RF產生器變數資訊。一旦識別出資料，通訊控制器1704從一或更多EtherCAT訊框1712擷取(例如獲得或讀取或複製)待提供至DSP 204的資料，並將該資料傳送至DSP 204。

【0443】 感測器1710針對上述的狀態之一或更多者量測基準，並將基準提供至DSP 204。DSP 204將基準提供至通訊控制器1704、或從基準計算因子並將因子提供至通訊控制器1704、或其組合。並且，通訊控制器1704從DSP 204接收資料，並將該資料包含在欄位內，對於RF產生器1702而言在欄位1712內。舉例而言，通訊控制器1704從DSP 204接收因子且將該因子嵌入一或更多EtherCAT訊框1712內，並經由埠口1714及EtherCAT纜線1706將因子傳送至電漿系統的來源元件(例如處理器118或來源RF產生器102或來源匹配部108)，或經由埠口1716將一或更多EtherCAT訊框1712傳送至電漿系統的目的地元件，例如來源匹配部108或偏壓RF產生器104。為了說明，欲傳送一或更多EtherCAT訊框1712至例如來源元件或目的地元件或任何其他元件的電漿系統之元件，通訊控制器1704讀取一或更多EtherCAT訊框1712的順序欄位1403，以從一或更多EtherCAT訊框1712識別元件的位址。為了進一步說明，欲識別元件的位址，通訊控制器1704將儲存在一或更多EtherCAT訊框1712中之目的地元件的位址與通訊控制器1704之記憶體裝置內預先儲存的元件位址做比較，並判定兩位址是否匹配。在判定兩位址匹配時，通訊控制器1704從一或更多EtherCAT訊框1712識別出元件的位址，並將一或更多EtherCAT訊框1712傳送至元件。來源元件為RF產生器1702從其接收一或更多EtherCAT訊框1712者，且目的地元件為RF產生器1702將對其傳

送一或更多EtherCAT訊框1712者。當經由埠口1716將一或更多EtherCAT訊框1712傳送至電漿系統的目的地元件時，一或更多EtherCAT訊框1712稍後經由埠口1716從該目的地元件接收，且由通訊控制器1704經由埠口1714傳送至來源元件。

【0444】 在一實施例中，多個感測器係關聯於RF產生器1702。舉例而言，另一感測器係耦接至RF纜線138或142(圖1)上的一點，且亦耦接至DSP 204，以量測及提供基準至DSP 204。

【0445】 在一實施例中，系統1700不包含EtherCAT纜線1708，且通訊控制器1704不包含埠口1716。

【0446】 圖18為系統1800之實施例圖，其用以說明經由RF纜線1804耦接至RF產生器1702(圖17)且耦接至EtherCAT纜線1806及1808的匹配部1802。RF纜線1804為RF纜線138及142(圖1)及218(圖2)之任何者的實例。匹配部1802為來源匹配部108(圖15A)或偏壓匹配部110(圖15B)的實例。EtherCAT纜線1806為EtherCAT纜線1306(圖15A)、1508(圖15B)、及1504(圖15A及15B)之任何者的實例。EtherCAT纜線1808為EtherCAT纜線1504(圖15A)的實例。

【0447】 匹配部1802包含通訊控制器1810、處理器1812、驅動器系統1814、感測器系統1816、電路元件系統1818、及馬達系統1820。感測器系統1816的實例包含一或更多感測器，例如感測器1710(圖17)。驅動器系統1814的實例包含彼此耦接的一或更多驅動器，例如一或更多電晶體。電路元件系統1818的實例包含彼此耦接的一或更多電路元件，例如電感器及電容器。馬達系統1820的實例包含一或更多電動馬達。各電動馬達耦接至電路元件系統1818之個別的電路元件，例如電感器或電容器。

【0448】 來源匹配部108或偏壓匹配部110為匹配部1802的實例，除了匹配部1802包含通訊控制器1810及處理器1812之外。通訊控制器1810經由通訊控制

器1810之埠口1826耦接至EtherCAT纜線1806，且經由通訊控制器1810之埠口1828耦接至EtherCAT纜線1808。通訊控制器1810亦耦接至處理器1812。處理器1812耦接至感測器系統1816，並耦接至驅動器系統1814，驅動器系統1814係耦接至馬達系統1820。馬達系統1820耦接至電路元件系統1818，電路元件系統1818係耦接至RF纜線1804且經由RF傳輸線1822耦接至電漿腔室112。電路元件系統1818耦接至感測器系統1816。舉例而言，感測器系統1816的第一感測器耦接至電路元件系統1818的第一電路元件，且感測器系統1816的第二感測器耦接至電路元件系統1818的第二電路元件。RF傳輸線140及144(圖1)之任何者為RF傳輸線1822的實例。

【0449】 通訊控制器1810經由埠口1826從電漿系統的元件接收一或更多EtherCAT訊框1824。舉例而言，通訊控制器1810經由埠口1826從電漿系統的元件接收一或更多EtherCAT訊框1512(圖15A)、或1552(圖15B)、或1554(圖15C)。通訊控制器1810處理一或更多EtherCAT訊框1824，以識別匹配部1802的位址。舉例而言，通訊控制器1810比較匹配部1802之位址與通訊控制器1810之記憶體裝置內預先儲存的匹配部1802之位址，並判定兩位址是否匹配。當判定兩位址匹配時，通訊控制器1810從一或更多EtherCAT訊框1824識別出匹配部1802的位址。

【0450】 一旦識別出位址，通訊控制器1810識別待從一或更多EtherCAT訊框1824擷取以提供至處理器1812的資料。舉例而言，待提供至匹配部1802之處理器1812的資料被識別為介於一或更多EtherCAT訊框1824中匹配部1802之位址與一或更多EtherCAT訊框1824內的下一位址之間。參照圖16說明，欄位1606內的來源匹配部資料係介於欄位1604內之來源匹配部位址與欄位1412內之偏壓RF產生器位址之間。待提供至處理器1812的資料之實例包含欄位1606內的來源匹配部資料或欄位1614內的偏壓匹配部資料。通訊控制器1810從一或更多

EtherCAT訊框1824擷取(例如讀取或獲取或複製)待提供至處理器1812的資料，並將該資料傳送至處理器1812。

【0451】 感測器系統1816在電路元件系統1818之一或更多電路元件的一或更多輸出端處量測基準，並將基準提供至處理器1812。處理器1812將基準提供至通訊控制器1810。並且，通訊控制器1810從處理器1812接收資料，並將該資料包含在欄位內，對於匹配部1802而言在一或更多EtherCAT訊框1824內。舉例而言，通訊控制器1810從處理器1812接收基準且將該基準嵌入一或更多EtherCAT訊框1824內，並經由埠口1826及EtherCAT纜線1806將該基準傳送至電漿系統的來源元件(例如來源RF產生器102或偏壓RF產生器104或主機電腦106)，或經由埠口1828將一或更多EtherCAT訊框1824傳送至電漿系統的目的地元件，例如偏壓RF產生器104。舉例而言，欲傳送一或更多EtherCAT訊框1824至例如來源元件或目的地元件或任何其他元件的電漿系統之元件，通訊控制器1810讀取一或更多EtherCAT訊框1824的順序欄位1403，以從一或更多EtherCAT訊框1824識別目的地的位址。為了進一步說明，欲識別目的地元件的位址，通訊控制器1810將儲存在一或更多EtherCAT訊框1824中之目的地元件的位址與通訊控制器1810之記憶體裝置內預先儲存的目的地元件位址做比較，並判定兩位址是否匹配。在判定兩位址匹配時，通訊控制器1810從一或更多EtherCAT訊框1824識別出目的地元件的位址，並將一或更多EtherCAT訊框1824傳送至目的地元件。

【0452】 來源元件為匹配部1802從其接收一或更多EtherCAT訊框1824者，且目的地元件為匹配部1802將對其傳送一或更多EtherCAT訊框1824者。當經由埠口1828將一或更多EtherCAT訊框1824傳送至電漿系統的目的地元件時，一或更多EtherCAT訊框1824稍後經由埠口1828從該目的地元件接收，且由通訊控制器1810經由埠口1826傳送至來源元件。

【0453】 在一實施例中，多個感測器係關聯於匹配部1802。舉例而言，另一感測器係耦接至RF傳輸線1804上的一點，且亦耦接至處理器1812，以量測及提供基準至處理器1812。

【0454】 在一實施例中，系統1800不包含EtherCAT纜線1808，且通訊控制器1810不包含埠口1828。

【0455】 圖19A說明例如電漿系統之EtherCAT同步化系統1920的另一實施例，其中多個EtherCAT纜線耦接於EtherCAT同步化系統1920的任兩元件之間。舉例而言，一EtherCAT纜線從主控制器的輸出埠口耦接至來源RF產生器102的輸入埠口，另一EtherCAT纜線從主控制器的另一輸出埠口耦接至偏壓RF產生器104的輸入埠口，一EtherCAT纜線從來源RF產生器102的輸出埠口耦接至來源匹配部108的輸入埠口，且一EtherCAT纜線從偏壓RF產生器104的輸出埠口耦接至偏壓匹配部110的輸入埠口。主控制器的實例包含主機控制器或主機電腦106(圖1)或ADVCI或另一控制器。

【0456】 用於來源RF產生器102及偏壓RF產生器104的狀態資訊係於脈衝列中提供，該脈衝列係從主控制器傳送至來源RF產生器102，且從來源RF產生器102傳送至來源匹配部108。舉例而言，將由來源RF產生器102所產生的RF訊號152之變數之狀態S(n-A)至Sn的工作週期、功率位準、及頻率位準和來源匹配部資料係於脈衝列中從主控制器提供至來源RF產生器102，且該變數的狀態S(n-A)至Sn之工作週期係於脈衝列中從來源RF產生器102提供至來源匹配部108。類似地，RF訊號168之變數之狀態S(n-A)至Sn的工作週期、功率位準、及頻率位準和偏壓匹配部資料係於脈衝列中從主控制器提供至偏壓RF產生器104，且狀態S(n-A)至Sn之工作週期係於其他脈衝列中從偏壓RF產生器104提供至偏壓匹配部110。

【0457】 圖19B說明例如電漿系統之EtherCAT同步化系統1930的實施例，其中一EtherCAT纜線耦接於主控制器的輸出埠口與來源RF產生器102的輸入埠口之間，一EtherCAT纜線耦接於來源RF產生器102的輸出埠口與偏壓RF產生器104的輸入埠口之間，一EtherCAT纜線耦接於來源RF產生器102的輸出埠口與來源匹配部108的輸入埠口之間，且一EtherCAT纜線耦接於來源匹配部108的輸出埠口與偏壓匹配部110的輸入埠口之間。

【0458】 用於來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的狀態資訊係於脈衝列中提供，該脈衝列係從主控制器傳送至來源RF產生器102。舉例而言， RF訊號152及168之變數之狀態S(n-A)至Sn的工作週期、功率位準、及頻率位準、來源匹配部資料、及偏壓匹配部資料係於脈衝列中從主控制器提供至來源RF產生器102。該脈衝列從來源RF產生器102前進至偏壓RF產生器104。並且，該脈衝列從來源RF產生器102傳送至來源匹配部、及從來源匹配部108傳送至偏壓匹配部110。

【0459】 在一實施例中，EtherCAT纜線從偏壓RF產生器104的輸出埠口耦接至來源RF產生器102的輸入埠口，且EtherCAT纜線從偏壓匹配部110的輸出埠口耦接至來源匹配部108的輸入埠口。在此實施例中，取代將主控制器耦接至來源RF產生器102的EtherCAT纜線，使用將主控制器之輸出埠口耦接至偏壓RF產生器104之輸入埠口的EtherCAT纜線。並且，一EtherCAT纜線從偏壓RF產生器104的輸出埠口耦接至偏壓匹配部110的輸入埠口。用於來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的狀態資訊係於脈衝列中提供，該脈衝列係從主控制器傳送至偏壓RF產生器104。舉例而言，該脈衝列從主控制器傳送至偏壓RF產生器104、從偏壓RF產生器104前進至來源RF產生器102、從偏壓RF產生器104前進至偏壓匹配部110、及從偏壓匹配部110傳送至來源匹配部108。

【0460】 圖19C說明例如電漿系統之EtherCAT同步化系統1950的實施例，其中元件以菊鍊(Daisy chain)形式耦接。舉例而言，一EtherCAT纜線從主控制器的輸出埠口耦接至來源RF產生器102的輸入埠口，一EtherCAT纜線從來源RF產生器102的輸出埠口耦接至來源匹配部108的輸入埠口，一EtherCAT纜線從來源匹配部108的輸出埠口耦接至偏壓匹配部110的輸入埠口，且一EtherCAT纜線從偏壓匹配部110的輸出埠口耦接至偏壓RF產生器104的輸入埠口。

【0461】 用於來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的狀態資訊係於脈衝列中提供，該脈衝列係從主控制器傳送至來源RF產生器102。然後，該脈衝列從來源RF產生器102傳送至來源匹配部108，接著從來源匹配部108傳送至偏壓匹配部110、及從偏壓匹配部110傳送至偏壓RF產生器104。

【0462】 圖19D說明例如電漿系統之EtherCAT同步化系統1960的實施例，其中元件以菊鍊形式耦接。舉例而言，一EtherCAT纜線從主控制器的輸出埠口耦接至偏壓RF產生器104的輸入埠口，一EtherCAT纜線從偏壓RF產生器104的輸出埠口耦接至偏壓匹配部110的輸入埠口，一EtherCAT纜線從偏壓匹配部110的輸出埠口耦接至來源匹配部108的輸入埠口，且一EtherCAT纜線從來源匹配部108的輸出埠口耦接至來源RF產生器102的輸入埠口。

【0463】 用於來源RF產生器102、來源匹配部108、偏壓RF產生器104、及偏壓匹配部110的狀態資訊係於脈衝列中提供，該脈衝列係從主控制器傳送至偏壓RF產生器104。然後，該脈衝列從偏壓RF產生器104傳送至偏壓匹配部110，接著從偏壓匹配部110傳送至來源匹配部108、及從來源匹配部108傳送至來源RF產生器102。

【0464】 **校準**

【0465】 圖20為用以說明脈衝列校準方法的系統2000之實施例圖。如參照圖20所示，例如主機電腦106(圖1)或數位訊號處理器或ADVCI的射頻產生器(RFG)控制器針對多個狀態S(n-A)、S(n-A+1)…S(n-1)、及Sn提供功率位準(例如$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn})至射頻產生器RFG，其中A為正整數。舉例而言，狀態S(n-A)至Sn的數目在從4至36的範圍中。為了說明，狀態的數目為四個狀態、或五個狀態、或六個狀態、或七個狀態、或八個狀態、或九個狀態、或十個狀態、或十一個狀態、或十二個狀態、或十三個狀態、或十四個狀態、或十五個狀態、或十六個狀態。各狀態發生一或更多微秒。舉例而言，狀態S(n-A)至Sn之各者的工作週期皆相同。為了說明，狀態S(n-A)發生一微秒數、狀態S(n-A+1)發生相同微秒數等等，直到狀態Sn發生該微秒數。舉另一例而言，一或更多狀態的工作週期不同於其餘週期的一或更多者之工作週期。為了說明，狀態S(n-A)發生第一微秒數，且狀態Sn發生第二微秒數。舉另一例而言，狀態S(n-A)發生第一微秒數、狀態S(n-A+1)發生第二微秒數，且狀態Sn發生第三微秒數。射頻產生器RFG的實例為RF產生器702(圖7)。射頻產生器RFG的另一實例為RF產生器902(圖9)。

【0466】 射頻產生器RFG產生具有功率位準$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn}的RF訊號，並將該RF訊號供給至已知的負載，例如50歐姆負載。耦接至該已知負載的電壓感測器量測電壓值並將電壓值提供至RFG控制器。舉例而言，電壓感測器耦接至已知負載的輸入端。舉另一例而言，電壓感測器耦接至RF纜線，該RF纜線耦接於射頻產生器RFG與已知負載之間。RFG控制器從接收自電壓感測器的電壓值決定用於狀態S(n-A)、S(n-A+1)…S(n-1)、及Sn的電壓值$V_{S(n-A)}$、$V_{S(n-A+1)}$…$V_{S(n-1)}$、及V_{Sn}。針對各狀態，RFG控制器判定用於該狀態之功率位準是否應基於用於該狀態之電壓值加以改變，並基於該判定調整一或更多功率位準$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn}。舉例而言，RFG控制器判定用於

該狀態之電壓值是否在預設範圍之外，並調整用於該狀態的功率位準直到電壓值在預設範圍內。

【0467】 圖21為用以說明電壓脈衝整平方法的系統2000之實施例圖。如參照圖20之系統2000所述，將具有功率位準$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn}的RF訊號供給至已知負載，且電壓感測器量測電壓值。將電壓值提供至RFG控制器。參照回圖21的系統2000，RFG控制器將各狀態分成多個次狀態或次脈衝。舉例而言，狀態S(n-A)分成次狀態S(n-A)1、S(n-A)2等等，直到決定次狀態S(n-A)m，其中m為大於2的整數。舉另一例而言，狀態S(n-1)分成次狀態S(n-1)1、S(n-1)2等等直到次狀態S(n-1)m，且狀態Sn分成次狀態Sn1、Sn2等等，直到決定次狀態Snm。對於各次狀態，RFG控制器從接收自電壓感測器的量測電壓值決定電壓值。舉例而言，RFG控制器計算電壓值$V_{S(n-A)1}$、$V_{S(n-A)2}$等等，直到計算出用於次狀態S(n-A)1至狀態S(n-A)m的電壓值$V_{S(n-A)m}$。為了說明，電壓值$V_{S(n-A)1}$為次狀態S(n-A)1期間量測的電壓值之統計量測值，例如平均值或中位數，且電壓值$V_{S(n-A)2}$為次狀態S(n-A)2期間量測的電壓值之統計量測值。類似地，RFG控制器計算電壓值$V_{S(n-1)1}$、$V_{S(n-1)2}$等等，直到計算出用於次狀態S(n-1)1至狀態S(n-1)m的電壓值$V_{S(n-1)m}$，並計算電壓值V_{Sn1}、V_{Sn2}等等，直到計算出用於次狀態Sn1至狀態Snm的電壓值V_{Snm}。基於針對各次狀態的計算出之電壓值，RFG控制器調整用於次狀態的功率位準，例如用於狀態S(n-A)之次狀態S(n-A)2的功率位準$PL_{S(n-A)2}$及用於狀態S(n-1)之次狀態S(n-1)1的功率位準$PL_{S(n-1)1}$，直到電壓值在預定範圍內。依此方式，RFG控制器調整功率位準$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn}的一或更多者。

【0468】 圖22為用以說明工作週期校準方法的系統2000之實施例圖。如參照圖20所述，電壓感測器量測電壓值並將電壓值提供至RFG控制器。參照系統100，RFG控制器基於用於狀態之電壓值而決定用於狀態S(n-A)至Sn的功率位準

$PL_{S(n-A)}$、$PL_{S(n-A+1)}$…$PL_{S(n-1)}$、及PL_{Sn}之工作週期。舉例而言，用於狀態Sn的多個電壓值係維持量測一持續時間，且用於狀態S(n-A)的多個電壓值係維持量測相同或不同的持續時間。用於狀態S(n-A)的電壓值不同於用於狀態Sn的電壓值。

【0469】 所決定的工作週期包含用於功率位準$PL_{S(n-A)}$之狀態S(n-A)的工作週期$DC_{S(n-A)}$等等，直到決定用於功率位準$PL_{S(n-1)}$之狀態S(n-1)的工作週期$DC_{S(n-1)}$及用於功率位準PL_{Sn}之狀態Sn的工作週期DC_{Sn}。RFG控制器判定用於對應狀態的工作週期之各者是否在預設工作週期範圍內。RFG控制器調整用於對應狀態之一或更多者的工作週期之一或更多者，直到一或更多工作週期在對應的一或更多預設工作週期範圍內。舉例而言，RFG控制器回應判定工作週期DC_{Sn}不在用於狀態Sn之預設工作週期範圍內，而增加或減少用於功率位準PL_{Sn}之狀態Sn的工作週期DC_{Sn}。

【0470】 應注意在一實施例中，取代在圖20、21或22之系統中使用電壓感測器，可使用量測功率之功率感測器或量測複數電壓及電流之複數電壓及電流感測器。

【0471】 四或更多個狀態的調諧(調諧TCCT匹配部至平均阻抗)

【0472】 圖23顯示包含控制器(CTRL)及例如變壓器耦合電容調諧(TCCT)匹配部之來源匹配部108的系統2300。控制器的實例包含RFG控制器(圖20)。控制器CTRL的額外實例包含主機電腦106(圖1)及主機控制器。TCCT匹配的實例係於美國專利第10,056,231號中提供，其係於此整體併入做為參考。

【0473】 控制器CTRL耦接至來源RF產生器102、偏壓RF產生器104、來源匹配部108、及偏壓匹配部110。來源匹配部108耦接至電漿腔室112的TCP線圈126。基板支撐件128或基板支撐件128的下電極在此有時稱為偏壓電極。

【0474】 控制器CTRL提供關於狀態S(n-A)至Sn的時序資訊至來源匹配部108。舉例而言，控制器CTRL提供狀態S(n-A)至Sn之各者的工作週期(其包含開

始時間及結束時間)至來源匹配部108。時序資訊係提供至來源匹配部108而容許來源匹配部108在狀態S(n-A)至Sn之一或更多者期間調諧，以匹配耦接至來源匹配部108之輸出端之負載的阻抗與耦接至來源匹配部108之輸入端之來源的阻抗，俾以減少朝來源RF產生器102反射的功率。負載的實例包含電漿腔室112及將來源匹配部108耦接至TCP線圈126之RF傳輸線140，且來源的實例包含來源RF產生器102及將來源RF產生器102耦接至來源匹配部108的RF纜線138。

【0475】 控制器CTRL針對狀態S(n-A)至Sn經由一或更多馬達驅動器及對應之一或更多馬達控制來源匹配部108，而調整電容或電感或其組合，以進一步針對狀態S(n-A)至Sn減少朝來源RF產生器102反射的功率。舉例而言，針對時脈訊號的多個時脈週期範圍的一狀態，來源匹配部108改變其電容或電感或其組合，使得耦接至來源匹配部108之輸出端158之負載的阻抗與耦接至來源匹配部108之輸入端156之來源的阻抗存在有匹配。狀態S(n-A)至Sn發生在時脈訊號的各時脈週期範圍且隨著各時脈週期重複。時脈訊號係接收自控制器CTRL或接收自時脈源，例如時脈振盪器。來源RF產生器102產生具有狀態S(n-A)至Sn的RF訊號152，而偏壓RF產生器104可產生連續或具有兩個狀態或具有多於兩個狀態的RF運號168。

【0476】 在一實施例中，除了偏壓RF產生器104之外，還有一或更多額外的偏壓RF產生器經由偏壓匹配部110耦接至電漿腔室112。

【0477】 在一實施例中，偏壓匹配部110與狀態S(n-A)至Sn同步而運作。偏壓匹配部110亦由控制器CTRL提供關於狀態S(n-A)至Sn的時序資訊。時序資訊係提供至偏壓匹配部110，而容許偏壓匹配部110在狀態S(n-A)至Sn之一或更多者期間調諧，以匹配耦接至偏壓匹配部110之輸出端164之負載的阻抗與耦接至偏壓匹配部110之輸入端162之來源的阻抗。負載的實例包含電漿腔室112及將偏壓匹配部110耦接至電漿腔室112之基板支撐件128的RF傳輸線144，且來源的實例

包含偏壓RF產生器104及將偏壓RF產生器104耦接至偏壓匹配部110的RF纜線142。

【0478】 在一實施例中，來源TCCT匹配部的例如電容器、電感器、及電阻器之一或更多元件受到調整，以達成通過TCP線圈126之電流與通過另一TCP線圈(未顯示)之另一電流之間的比率。該另一TCP線圈位於與TCP線圈126所在者相同的水平平面中，或位於TCP線圈126之水平平面上方或下方的不同水平平面中。該等TCP線圈一起形成TCP電極。

【0479】 在一實施例中，除了來源RF產生器102外，還有一或更多額外來源RF產生器經由來源TCCT匹配部耦接至其他TCP線圈。

【0480】 **匹配部的選擇性調諧(在一狀態期間調諧TCCT匹配部且在其他狀態期間調諧RFG)**

【0481】 圖24A為用以說明狀態匹配部調諧方法的系統2400之實施例圖。來源匹配部108於狀態S(n-A)至Sn其中一者期間受到調諧，且來源RF產生器102在狀態S(n-A)至Sn之其餘者的一或更多者期間受到調諧。舉例而言，來源匹配部108的電容或電感或其組合透過一或更多馬達驅動器及對應的一或更多馬達由控制器CTRL加以修改，而在狀態S(n-A)期間調諧來源匹配部108，以減少朝來源RF產生器102反射的功率。並且，來源RF產生器102的頻率或功率位準或其組合在其餘狀態S(n-A+1)至Sn的一或更多者期間受到修改，而調諧來源RF產生器102，以在該等其餘狀態的一或更多者期間減少朝來源RF產生器102反射的功率。

【0482】 反射的功率可由耦接至來源RF產生器102之輸出端的感測器(例如電壓感測器或複數電壓及電流感測器)加以量測，以判定反射的功率是否減少。量測到的功率從感測器提供至控制器CTRL，以決定將由來源RF產生器102供給之功率量，而進一步減少量測到的功率。

【0483】 在一實施例中，取代量測到的功率，將電壓反射係數用以判定是否改變來源RF產生器102所供給的功率。

【0484】 圖24B為用以說明狀態匹配部調諧方法的系統2400之實施例圖。偏壓匹配部110於狀態S(n-A)至Sn其中一者期間受到調諧，且偏壓RF產生器104在狀態S(n-A)至Sn之其餘者的一或更多者期間受到調諧。舉例而言，偏壓匹配部110的電容或電感或其組合透過一或更多馬達驅動器及對應的一或更多馬達由控制器CTRL加以修改，而在狀態S(n-A)期間調諧偏壓匹配部110，以減少朝偏壓RF產生器104反射的功率。並且，偏壓RF產生器104的頻率或功率位準或其組合在其餘狀態S(n-A+1)至Sn的一或更多者期間受到修改，而調諧偏壓RF產生器104，以在該等其餘狀態的一或更多者期間減少朝偏壓RF產生器104反射的功率。

【0485】 反射的功率可由耦接至偏壓RF產生器104之輸出端的感測器(例如電壓感測器或複數電壓及電流感測器)加以量測，以判定反射的功率是否減少。量測到的功率從感測器提供至控制器CTRL，以決定將由偏壓RF產生器104供給之功率量，而進一步減少量測到的功率。

【0486】 在一實施例中，取代量測到的功率，將電壓反射係數用以判定是否改變偏壓RF產生器104所供給的功率。

【0487】 **固態匹配部**

【0488】 圖25A為用以說明固態匹配部的系統2500之實施例圖，該固態匹配部在此有時稱為電子匹配部。取代來源匹配部108，而使用如參照圖25A所示的固態匹配部。圖25A的系統2500具有與圖24A之系統2400相同的元件，除了在圖25A中以來源固態匹配部取代來源匹配部108之外。來源固態匹配部促進達成流過電漿腔室112之TCP電極之TCP線圈126與TCP電極之其他TCP線圈的電流之間的電流比。例如狀態S(n-A)至Sn之時序資訊的狀態資訊係由控制器CTRL提供

至來源固態匹配部。在狀態S(n-A)至Sn之各者期間，來源固態匹配部將耦接至固態匹配部之輸出端2502之負載的阻抗與耦接至固態匹配部之輸入端2504之來源的阻抗匹配，以減少朝來源RF產生器102反射的功率。耦接至固態匹配部之輸出端2502之負載的實例包含RF傳輸線140及電漿腔室112，且耦接至固態匹配部之輸入端2504之來源的實例包含RF纜線138及來源RF產生器102。RF纜線138係耦接至輸入端2504，且RF傳輸線140係耦接至輸出端2502。偏壓RF產生器104以連續波(CW)模式或雙狀態模式或多狀態模式運作。多狀態模式的實例為施加多階脈衝的模式。

【0489】 圖25B為用以說明使用偏壓固態匹配部代替偏壓匹配部110的系統2550之實施例圖。系統2550與系統2500相同，使用偏壓固態匹配部取代偏壓匹配部110及使用來源匹配部108取代來源固態匹配部之外。例如狀態S(n-A)至Sn之時序資訊的狀態資訊係由控制器CTRL提供至偏壓固態匹配部。在狀態S(n-A)至Sn之各者期間，偏壓固態匹配部將耦接至偏壓固態匹配部之輸出端2552之負載的阻抗與耦接至偏壓固態匹配部之輸入端2554之來源的阻抗匹配，以減少朝偏壓RF產生器104反射的功率。耦接至偏壓固態匹配部之輸出端2552之負載的實例包含電漿腔室112及將偏壓固態匹配部耦接至電漿腔室112的RF傳輸線144。耦接至偏壓固態匹配部之輸入端2554之來源的實例包含RF纜線142及偏壓RF產生器104。輸出端2552係耦接至RF傳輸線144，且輸入端2554係耦接至RF纜線142。當偏壓RF產生器104以多狀態模式運作時，來源RF產生器102以連續波(CW)模式或雙狀態模式或多狀態模式運作。

【0490】 RF產生器的選擇性調諧(在一狀態期間但不在其他狀態期間調諧RF產生器)

【0491】 圖26A為用以說明固定頻率下之匹配部調諧方法的系統2600之實施例圖。參照圖26A所示的系統2600具有與參照圖23所示者相同的元件，除了

在系統2600中，感測器1710耦接至來源RF產生器102之輸出端之外。感測器1710量測朝來源RF產生器102反射的功率。控制器CTRL在狀態S(n-A)期間調諧來源匹配部108。再者，控制器CTRL在其餘狀態S(n-A+1)至Sn期間維持來源RF產生器102之恆定頻率。該恆定頻率係由控制器CTRL決定，使得朝來源RF產生器102反射之功率的和$\sum_{v=1}^{w}$ CvPv為最小，其中Cv為狀態的權重，Pv為對於該狀態而言朝來源RF產生器102反射的功率，且v為該狀態的狀態數。舉例而言，狀態S(n-A)的狀態數為1，狀態S(n-A+1)的狀態數為2等等，直到狀態Sn的狀態數為w，其中w為正整數。當來源RF產生器102以多狀態模式運作時，偏壓RF產生器104以連續波(CW)模式、或以雙狀態模式、或以多狀態模式運作。

【0492】 圖26B為用以說明固定頻率下之匹配部調諧方法的系統2650之實施例圖。控制器CTRL在狀態S(n-A)期間調諧偏壓匹配部110。再者，控制器CTRL在其餘狀態S(n-A+1)至Sn期間維持偏壓RF產生器104之恆定頻率。該恆定頻率係由控制器CTRL決定，使得朝偏壓RF產生器104反射之功率的和$\sum_{v=1}^{w}$ CvPv為最小，其中Cv為狀態的權重，Pv為對於該狀態而言朝偏壓RF產生器104反射的功率，且v為該狀態的狀態數。舉例而言，狀態S(n-A)的狀態數為1，狀態S(n-A+1)的狀態數為2等等，直到狀態Sn的狀態數為w。感測器1710耦接至偏壓RF產生器104之輸出端160以量測朝偏壓RF產生器104反射的功率。當偏壓RF產生器104以多狀態模式運作時，來源RF產生器102以連續波(CW)模式、或以雙狀態模式、或以多狀態模式運作。

【0493】 在一實施例中，來源及偏壓RF產生器102及104兩者皆在多個狀態S(n-A)至Sn下運作。

【0494】 在一實施例中，來源RF產生器102在不同於偏壓RF產生器104之數目的狀態下運作。

【0495】 **主同步控制器(ADVCI或脈衝主控制器)**

【0496】 圖27為用以說明TCP與偏壓電極之間的時脈同步化方法之系統2700的實施例圖。如圖27所示，脈衝主控制器(例如數位脈衝源或數位訊號處理器或主機電腦106或主機控制器或ADVCI)產生具有狀態S(n-A)至Sn的電晶體-電晶體邏輯(TTL)訊號，且將TTL訊號提供至偏壓RF產生器104。脈衝主控制器在此有時稱為外部脈衝主控制器。在接收到TTL訊號時，偏壓RF產生器104產生具有用於狀態S(n-A)至Sn之功率位準$PL_{S(n-A)}$至PL_{Sn}的RF訊號。再者，脈衝主控制器將TTL訊號提供至來源RF產生器102。在接收到TTL訊號時，來源RF產生器102產生具有用於狀態S(n-A)至Sn之多個功率位準$PL_{S(n-A)}$至PL_{Sn}的RF訊號。對於狀態S(n-A)至Sn之各者，由來源RF產生器102產生有一功率位準。舉例而言，第一功率位準針對狀態S(n-A)而產生，第二功率位準針對狀態S(n-A+1)而產生，第三ㄥ率位準針對狀態S(n-1)而產生，且第四功率位準針對狀態Sn而產生。

【0497】 在一實施例中，來源RF產生器102在一狀態期間產生的功率位準與偏壓RF產生器104在該狀態期間產生的功率位準不同。舉例而言，來源RF產生器102在狀態Sn期間產生的功率位準PL_{Sn}不同於(例如大於或低於)偏壓RF產生器104在狀態Sn期間產生的功率位準。

【0498】 在一實施例中，來源RF產生器102被提供具有與提供至偏壓RF產生器104之TTL訊號不同數目之狀態的TTL訊號。舉例而言，來源RF產生器102被提供具有四個狀態的TTL訊號，且偏壓RF產生器104被提供具有五個狀態的TTL訊號。舉另一例而言，來源RF產生器102被提供具有五個狀態的TTL訊號，且偏壓RF產生器104被提供具有四個狀態的TTL訊號。

【0499】 圖28A為用以說明同步化主控之系統2800的實施例。圖28A所示的系統2800包含例如ADVCI的同步化主控，且更包含來源RF產生器102及偏壓RF產生器104。ADVCI將例如類比電壓訊號之類比訊號轉換成例如數位電壓訊號之數位訊號。並且，ADVCI執行一或更多其他功能，例如電壓洩漏偵測及具有

多個狀態S(n-A)至Sn之狀態訊號的產生。舉例而言，ADVCI產生具有多個邏輯位準(例如DC電壓位準)的狀態訊號。同步化主控耦接至來源RF產生器102及偏壓RF產生器104。

【0500】 同步化主控產生具有兩個狀態S1及S0的時脈訊號(例如TTL訊號)，並將時脈訊號提供至偏壓RF產生器104。在接收到時脈訊號時，偏壓RF產生器104產生具有兩個狀態S(n-1)及Sn之兩個功率位準的RF訊號。舉例而言，由偏壓RF產生器104產生的RF訊號具有高功率位準及低功率位準。低功率位準具有低於高功率位準之功率值的一或更多功率值。高功率位準具有一或更多功率值。並且，同步化主控產生具有狀態S(n-A)至Sn的數位脈衝訊號，並將數位脈衝訊號傳送至來源RF產生器102。數位脈衝訊號的實例為多狀態波形。在接收到數位脈衝訊號時，來源RF產生器102產生具有用於例如四或更多狀態之狀態S(n-A)至Sn之功率位準的RF訊號。舉例而言，由來源RF產生器102產生的RF訊號具有與狀態S(n-A)至Sn之數目相同數目的功率位準。

【0501】 應注意在一實例中，取代時脈訊號，將具有與狀態S(n-1)及Sn之數目不同之數目之狀態的數位脈衝訊號從同步化主控提供至偏壓RF產生器104。

【0502】 圖28B為用以說明同步化主控之系統2800的實施例。同步化主控產生具有兩個狀態S(n-1)及Sn的時脈訊號(例如TTL訊號)，並將時脈訊號提供至來源RF產生器102。在接收到時脈訊號時，來源RF產生器102產生具有兩個狀態S(n-1)及Sn之兩個功率位準的RF訊號。舉例而言，由來源RF產生器102產生的RF訊號具有高功率位準及低功率位準。低功率位準具有低於高功率位準之功率值的一或更多功率值。高功率位準可具有一或更多功率值。並且，同步化主控產生具有例如四或更多狀態之狀態S(n-A)至Sn的數位脈衝訊號，並將數位脈衝訊號傳送至偏壓RF產生器104。在接收到數位脈衝訊號時，偏壓RF產生器104產生具

有用於狀態S(n-A)至Sn之功率位準的RF訊號。舉例而言，由偏壓RF產生器104產生的RF訊號具有與狀態S(n-A)至Sn之數目相同數目的功率位準。

【0503】 應注意在一實例中，取代時脈訊號，可將具有與狀態S(n-A)至Sn之數目不同之數目之狀態的數位脈衝訊號從同步化主控提供至來源RF產生器102。

【0504】 **具有終點偵測的主同步控制器**

【0505】 圖29為用以說明具有終點偵測之多狀態控制部之使用的系統2900之實施例圖。系統2900包含終點偵測控制器、ADVCI、來源RF產生器102、偏壓RF產生器104、來源匹配部108、偏壓匹配部110、及電漿腔室112。當來源RF產生器102產生具有一或更多狀態S(n-A)至Sn的RF訊號152時，偏壓RF產生器104產生具有一或更多狀態S(n-A)至Sn的RF訊號168，以處理基板S。舉例而言，由來源RF產生器102產生的RF訊號152具有與由偏壓RF產生器104產生的RF訊號168相同的狀態數目。舉另一例而言，由來源RF產生器102產生的RF訊號152具有與由偏壓RF產生器104產生的RF訊號168之狀態數目不同的狀態數目。

【0506】 光學發射光譜儀或Lam光譜反射儀(LSR)係位於電漿腔室112外部，以判定基板S正在電漿腔室112中受處理時從電漿腔室112反射的光強度。終點偵測控制器從光學發射光譜儀或LSR接收指示強度的電訊號，來判定是否到達終點或製程內的製程點。執行於基板S上的製程包含沉積製程、蝕刻製程、清潔製程、及濺鍍製程。在判定未達到終點或製程點或其組合時，終點偵測控制器傳送調整訊號至ADVCI。在接收到調整訊號時，ADVCI控制來源RF產生器102在狀態S(n-A)至Sn期間的功率位準，或控制偏壓RF產生器104在狀態S(n-A)至Sn期間的功率位準，或其組合。當判定達到終點或製程點時，終點偵測控制器傳送停止訊號至ADVCI。在接收到停止訊號時，ADVCI將來源RF產生器102在狀

態S(n-A)至Sn期間的功率位準控制為零，並將偏壓RF產生器104在狀態S(n-A)至Sn期間的功率位準控制為零。

【0507】 **針對多狀態脈衝的反射功率減少**

【0508】 圖30顯示用以說明微秒等級下之頻率調諧軌跡方法的包含RF產生器1070之系統3000，RF產生器1070包含功率控制器$PWR_{S(n-A)}$至PWR_{Sn}、自動頻率調諧器$AFT_{S(n-A)}$至AFT_{Sn}、DSP 204、及RF電源222。系統3000更包含例如來源匹配部108或偏壓匹配部110的匹配部216，且包含電漿腔室112。感測器1710耦接至RF電源222的輸出端。RF電源222屬於來源RF產生器102或偏壓RF產生器104。

【0509】 感測器1710量測輸出端217處的基準並將該基準提供至DSP 204。DSP 204判定改變用於狀態S(n-A)至Sn之一或更多者的頻率及/或用於狀態S(n-A)至Sn之一或更多者的功率，以減少該等狀態之一或更多者期間的反射功率。如以上參照圖10J所述，為了改變用於狀態S(n-A)至Sn之一或更多者的頻率，DSP 204控制自動頻率調諧器$AFT_{S(n-A)}$至AFT_{Sn}的對應一或更多者，且為了改變用於狀態S(n-A)至Sn之一或更多者的功率，DSP 204控制功率控制器$PWR_{S(n-A)}$至PWR_{Sn}的對應一或更多者。

【0510】 在一實施例中，敘述調諧RF產生器的方法。該方法包含產生具有四或更多個狀態的數位脈衝訊號、將數位脈衝訊號提供至RF產生器、及產生具有與數位脈衝訊號之四或更多個狀態同步之四或更多個功率位準的RF訊號。

【0511】 在一實施例中，該四或更多個狀態的第一者提供發生該四或更多個功率位準之第一者的持續時間，該四或更多個狀態的第二者提供發生該四或更多個功率位準之第二者的持續時間，該四或更多個狀態的第三者提供發生該四或更多個功率位準之第三者的持續時間，且該四或更多個狀態的第四者提供發生該四或更多個功率位準之第四者的持續時間。

【0512】 在一實施例中，敘述用於產生半導體製造用電漿的產生器。產生器包含用於處理定義多狀態波形之輸入訊號的接收器。多狀態波形係關聯於待由產生器於多狀態波形之多個多狀態之各者期間施加的個別功率位準。產生器更包含輸出部以供輸送RF功率訊號至RF產生器的負載。RF功率訊號使用關聯於多狀態波形的功率位準。該等功率位準在各時脈週期期間重複且維持多個時脈週期。

【0513】 在一實施例中，功率位準包含四個功率位準、或五個功率位準、或六個功率位準、或七個功率位準、或八個功率位準。

【0514】 在一實施例中，功率位準之一者轉變成功率位準之另一者，以減少功率位準之該另一者的脈衝寬度。

【0515】 在一實施例中，功率位準之一者轉變成功率位準之另一者，以減少功率位準之該一者的脈衝寬度。

【0516】 在一實施例中，負載為TCP電極，且多狀態波形係施加至耦接於偏壓電極的另一產生器。

【0517】 在一實施例中，敘述用於供給功率至具有電極之電漿處理腔室的產生器。產生器包含用於接收包含至少四個狀態之多狀態訊號的輸入端、及用於提供基於多狀態訊號供給多個位準之RF訊號的輸出端。RF訊號係傳遞至連接於電漿處理腔室之電極的匹配部。

【0518】 在一實施例中，敘述用於供給多狀態功率至電漿處理腔室之電極的方法。該方法包含產生具有至少四個狀態之數位脈衝訊號、及處理數位脈衝訊號以產生多狀態RF訊號。多狀態RF訊號具有對應於該至少四個狀態之各者的多個功率位準。該方法包含輸出多狀態RF訊號至負載，以將功率傳輸至電極。

【0519】 在一實施例中，該至少四個狀態在各時脈週期期間重複且維持多個時脈週期。

【0520】 此處所述實施例可利用諸多電腦系統配置加以實施，包括手持式硬體單元、微處理器系統、基於微處理器或可程式消費者電子裝置、迷你電腦、大型電腦等等。此處所述實施例亦可在分散式運算環境中實施，其中工作係由透過電腦網路連結的遠端處理硬體單元所執行。

【0521】 在一些實施例中，控制器為一系統的一部分，該系統可為上述實例的一部分。該系統包括半導體處理設備，包含處理工具或多個處理工具、腔室或多個腔室、處理用平台或多個處理用平台、及/或特定處理元件(晶圓台座、氣體流系統等)。該系統與電子裝置整合以供在半導體晶圓或基板之處理之前、期間、及之後控制其操作。該等電子裝置稱為「控制器」，其可控制系統的諸多元件或子部件。取決於處理需求及/或系統類型，控制器受程式化以控制在此揭示的任何製程，包含製程氣體的輸送、溫度設定(例如加熱及/或冷卻)、壓力設定、真空設定、功率設定、RF產生器設定、RF匹配電路設定、頻率設定、流速設定、流體輸送設定、定位及操作設定、進出連接至系統或與系統介接的工具與其他傳遞工具及/或負載鎖的晶圓傳遞。

【0522】 廣泛而言，在許多實施例中，控制器係定義為具有諸多積體電路、邏輯、記憶體、及/或軟體的電子裝置，其接收指令，發出指令、控制操作、實施清潔操作、實施終點量測等等。積體電路包含呈儲存程式指令之韌體形式的晶片、數位訊號處理器(DSP)、定義為特殊用途積體電路(ASIC)的晶片、可程式邏輯裝置(PLD)、一或更多微處理器、或執行程式指令(例如軟體)的微控制器。程式指令為以諸多個別設定(或程式檔案)的形式傳送至控制器的指令，其定義在半導體晶圓上或針對半導體晶圓執行製程的操作參數。在一些實施例中，操作參數為由製程工程師定義之配方的一部份，用以在一或更多層、材料、金屬、氧化物、矽、矽氧化物、表面、電路、及/或晶圓的晶粒之製造期間達成一或更多處理步驟。

【0523】 在一些實施例中，控制器為電腦的一部份或耦接至該電腦，該電腦係整合於系統、耦接至系統、以其他方式透過網路連接至系統、或其組合。舉例而言，控制器位於「雲端」，或者位於廠房主機電腦系統的全部或一部分，其容許對晶圓處理的遠端存取。控制器對系統實施遠端存取以監測製造操作的目前進度、檢視過去製造操作的歷史、從多個製造操作檢視趨勢或效能度量，以改變目前處理的參數、將處理步驟設定成依循目前處理、或開始新的製程。

【0524】 在一些實施例中，遠端電腦(例如伺服器)經由電腦網路提供製程配方至系統，該電腦網路包含區域網路或網際網路。遠端電腦包含實施參數及/或設定之輸入或編程的使用者介面，該等參數及/或設定接著從遠端電腦傳送至系統。在一些實例中，控制器接收呈處理晶圓用設定之形式的指令。應理解，該等設定係專用於晶圓上待執行之製程類型及控制器所介接或控制的工具類型。因此如上所述，控制器為分散式，例如藉由包含一或更多以網路連接在一起且朝共同目的工作(例如完成此處所述製程)之分散的控制器。針對如此目的之分散式控制器的實例包含腔室上的一或更多積體電路，其與遠端定位之一或更多積體電路(例如在平台階層或作為遠端電腦的一部份)連通並聯合控制腔室中的製程。

【0525】 在不受限的情況下，在諸多實施例中，系統包含電漿蝕刻腔室、沉積腔室、旋轉沖洗腔室、金屬鍍覆腔室、清潔腔室、斜角邊緣蝕刻腔室、物理氣相沉積(PVD)腔室、化學氣相沉積(CVD)腔室、原子層沉積(ALD)腔室、原子層蝕刻(ALE)腔室、離子佈植腔室、軌道腔室、及任何關聯於或用於半導體晶圓之製造及/或製作的其他半導體處理腔室。

【0526】 進一步注意，雖然上述操作係參照變壓器耦合電漿(TCP)反應器加以說明，但在一些實施例中，上述操作亦應用於其他類型的電漿腔室，例如平行板電漿腔室、例如電容耦合電漿腔室等、介電工具、包含電子迴旋共振(ECR)

反應器之電漿腔室等。TCP反應器的實例包含感應耦合電漿(ICP)反應器。TCP反應器的另一實例包含導體工具。有時，用語「反應器」及「電漿腔室」在此可互換使用。

【0527】 如先前所述，取決於待由工具執行的製程操作，控制器與以下的一或更多者通訊：其他工具電路或模組、其他工具元件、叢集工具、其他工具介面、鄰近工具、相鄰工具、位於工廠各處之工具、主電腦、另一控制器、或在半導體製造工廠中將晶圓容器攜行往來工具位置及/或裝載埠的材料運送用工具。

【0528】 在已知上述實施例的情況下，應理解實施例中一些者採用涉及儲存於電腦系統中之資料的諸多電腦實施操作。這些電腦實施操作為操控物理量的操作。

【0529】 實施例之若干者亦關於執行這些操作的硬體單元或設備。該設備係特別為了特殊目的電腦而建構。當定義為特殊目的電腦時，該電腦執行非為特殊目的之一部份的其他處理、程式執行或子程式，而仍可進行針對該特殊目的之操作。

【0530】 在一些實施例中，此處所述操作由選擇性啟動的電腦執行，或由儲存在電腦記憶體中之一或更多電腦程式所配置，或透過電腦網路而獲得。當資料係透過電腦網路而獲得時，該資料可由電腦網路上的其他電腦加以處理，例如運算資源的雲端。

【0531】 此處所述的一或更多實施例亦可製作為非暫態電腦可讀媒體上的電腦可讀碼。非暫態電腦可讀媒體為儲存後續由電腦系統讀取之資料的任何資料儲存硬體單元，例如記憶體裝置等。非暫態電腦可讀媒體的實例包含硬碟、網路附加儲存(NAS)、ROM、RAM、唯讀光碟(CD-ROM)、可錄光碟(CD-R)、可覆寫光碟(CD-RW)、磁帶及其他光學與非光學資料儲存硬體單元。在一些實

施例中，非暫態電腦可讀媒體包含分布於網路耦接電腦系統範圍的電腦可讀有形媒體，使得電腦可讀碼以分散方式儲存及執行。

【0532】 雖然上述的一些方法操作以特定順序呈現，但應理解在諸多實施例中，其他管理操作在方法操作之間執行，或者方法操作受到調整，使得其發生在些微不同的時間、或分布於容許方法操作發生在諸多區間的系統中、或以不同於上述者之順序執行。

【0533】 應進一步注意，在一實施例中，將來自上述任何實施例的一或更多特徵與任何其他實施例的一或更多特徵結合，而未背離本揭示內容中所述之諸多實施例內說明的範疇。

【0534】 雖然已針對清楚理解之目的而將前述實施例詳加敘述，但將顯而易見的，可在隨附請求項的範圍內實施若干變更及修改。因此，本文實施例應視為說明性且非限制性，並且，實施例不限於此處提出的細節，而是可在隨附請求項的範圍及均等範圍內加以修改。

【符號說明】

【0535】

100:系統

102:來源射頻產生器、來源RF產生器

104:偏壓RF產生器

106:主機電腦

108:來源匹配部

110:偏壓匹配部

112:電漿腔室

118:處理器

120:記憶體裝置

124:介電窗

126:TCP線圈

128:基板支撐件

130:傳輸纜線系統

134:傳輸纜線系統

138:RF纜線

140:RF傳輸線

142:RF纜線

144:RF傳輸線

146:同步化訊號

152:RF訊號

154:輸出端

156:輸入端

158:輸出端

160:輸出端

162:輸入端

164:輸出端

166:修改後RF訊號

168:RF訊號

170:修改後RF訊號

200:系統

202:RF產生器

204:數位訊號處理器、DSP

206:參數控制器

208:參數控制器

210:頻率控制器

212:驅動器系統

214:傳輸纜線系統

216:匹配部

217:輸出端

218:RF纜線

220:RF訊號

222:RF電源

300:圖形

302:同步化訊號

304:圖形

306:參數

308:圖形

310:參數

400:圖形

402:參數

500:圖形

502:同步化訊號

504:圖形

506:參數

508:圖形

510:參數

600:圖形

602:同步化訊號

604:圖形

606:參數

608:圖形

610:參數

700:電漿系統

702:RF產生器

710:驅動器系統

712:RF訊號

800:電漿系統

802:RF產生器

810:驅動器系統

812:RF訊號

814:參數控制器

900:電漿系統

902:RF產生器

910:驅動器系統

912:RF訊號

1004:圖形

1006:變數

1008:圖形

1010:變數

1012:圖形

1014:變數

1016:圖形

1018:變數

1020:圖形

1022:變數

1024:圖形

1026:變數

1028:圖形

1030:變數

1032:圖形

1034:變數

1070:RF產生器

1100:系統

1102:RF產生器

1104:驅動器系統

1106:RF訊號

1204:圖形

1206:變數

1208:圖形

1210:變數

1212:圖形

1214:變數

1216:狀態

1218:狀態

1220:狀態轉變

1222:值

1224:值

1226:值

1228:值

1230:值

1232:值

1250:圖形

1252:變數

1260:狀態轉變

1262:值

1264:值

1266:值

1268:值

1270:值

1272:值

1300:系統

1302:通訊控制器

1304:EtherCAT纜線

1306:EtherCAT纜線

1308:埠口

1310:埠口

1311:處理器資料

1312:埠口

1314:EtherCAT訊框

1350:系統

1352:EtherCAT訊框

1354:EtherCAT訊框

1400:EtherCAT訊框

1401:欄位

1402:欄位

1403:欄位

1404:欄位

1406:欄位

1408:欄位

1410:欄位

1412:欄位

1414:欄位

1416:欄位

1418:欄位

1500:系統

1501:處理器資料

1502:埠口

1504:EtherCAT纜線

1505:埠口

1506:埠口

1508:EtherCAT纜線

1510:埠口

1512:EtherCAt訊框

1550:系統

1552:EtherCAT訊框

1554:EtherCAT訊框

1600:EtherCAT訊框

1602:欄位

1604:欄位

1606:欄位

1608:欄位

1610:欄位

1612:欄位

1614:欄位

1616:欄位

1700:系統

1702:RF產生器

1704:通訊控制器

1706:EtherCAT纜線

1708:EtherCAT纜線

1710:感測器

1712:輸出端

1714:埠口

1716:埠口

1800:系統

1802:匹配部

1804:RF纜線

1806:EtherCAT纜線

1808:EtherCAT纜線

1810:通訊控制器

1812:處理器

1814:驅動器系統

1816:感測器系統

1818:電路元件系統

1820:馬達系統

1822:RF傳輸線

1824:EtherCAT訊框

1826:埠口

1828:埠口

1920:EtherCAT同步化系統

1930:EtherCAT同步化系統

1950:EtherCAT同步化系統

1960:EtherCAT同步化系統

2000:系統

2300:系統

2400:系統

2500:系統

2502:輸出端

2504:輸入端

2550:系統

2552:輸出端

2554:輸入端

2600:系統

2650:系統

2700:系統

2800:系統

2900:系統

3000:系統

【發明申請專利範圍】

【請求項1】 一種產生多狀態電漿阻抗的方法，包含：

接收一同步化訊號，該同步化訊號具有週期性重複的複數個週期；

由一第一射頻(RF)產生器產生一第一RF訊號，該第一RF訊號在該複數個週期之一者內包含至少二個參數位準；

由一第二RF產生器產生一第二RF訊號，該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準；及

藉由修改該第一RF訊號之該至少二個參數位準其中一者發生的時間段、或該第二RF訊號之該至少三個參數位準其中一者發生的時間段，而達成複數電漿阻抗狀態。

【請求項2】 如請求項1之產生多狀態電漿阻抗的方法，更包含：

將該第一RF訊號供給至耦接於一電漿腔室之一第一電極的阻抗匹配網路；及

將該第二RF訊號供給至耦接於該電漿腔室之一第二電極的阻抗匹配網路。

【請求項3】 如請求項1之產生多狀態電漿阻抗的方法，其中該同步化訊號為具有一工作週期的一數位脈衝訊號，其中該工作週期在該複數個週期的期間重複。

【請求項4】 如請求項1之產生多狀態電漿阻抗的方法，其中該同步化訊號於該複數個週期的期間在一第一邏輯位準與一第二邏輯位準之間重複轉變，其中該第一邏輯位準大於該第二邏輯位準。

【請求項5】 如請求項1之產生多狀態電漿阻抗的方法，其中該第一RF訊號的該至少二個參數位準包含第一主正參數位準及第二主正參數位準，其中該第一RF訊號的第二主正參數位準大於該第一RF訊號的第一主正參數位準，其中該第二RF訊號的該至少三個參數位準包含零參數位準、第一副正參數位準、及第

二副正參數位準，其中該第二RF訊號的第二副正參數位準小於該第二RF訊號的第一副正參數位準。

【請求項6】如請求項1之產生多狀態電漿阻抗的方法，其中該第一RF訊號的該至少二個參數位準其中一者和該第二RF訊號的該至少三個參數位準其中一者的組合定義該等電漿阻抗狀態的其中一者。

【請求項7】一種產生多狀態電漿阻抗的方法，包含：

接收一同步化訊號，該同步化訊號具有週期性重複的複數個週期；

由一第一射頻(RF)產生器產生一第一RF訊號，該第一RF訊號在該複數個週期之一者內包含至少二個參數位準；

由一第二RF產生器產生一第二RF訊號，該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準，

其中該第一RF訊號的該至少二個參數位準其中一者和該第二RF訊號的該至少三個參數位準其中一者的組合定義一電漿阻抗狀態，

其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；

其中該第二RF訊號的該至少三個參數位準包含三參數位準，該三參數位準包含第一副參數位準、第二副參數位準、及第三副參數位準，

其中該第一RF訊號於該複數個週期之該一者期間在兩個轉變時間在第一與第二主參數位準之間轉變，

其中該第二RF訊號於該複數個週期之該一者期間在三個轉變時間在第一、第二、及第三副參數位準之間轉變，

其中該第二RF訊號的該三個轉變時間之至少一者不同於該第一RF訊號的該兩個轉變時間之至少一者，以產生該多狀態電漿阻抗。

【請求項8】 如請求項1之產生多狀態電漿阻抗的方法，其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；且該第二RF訊號的該至少三個參數位準包含三參數位準，該三參數位準包含零參數位準、第一副參數位準、及第二副參數位準，該方法更包含：

於該複數個週期之該一者期間，在一第一轉變時間使該第一RF訊號從該第二主參數位準轉變至該第一主參數位準；

於該複數個週期之該一者期間，在一第二轉變時間使該第一RF訊號從該第一主參數位準轉變至該第二主參數位準；

於該複數個週期之該一者期間，在一第三轉變時間使該第二RF訊號從該第一副參數位準轉變至該零參數位準；

於該複數個週期之該一者期間，在一第四轉變時間使該第二RF訊號從該零參數位準轉變至該第二副參數位準；及

於該複數個週期之該一者期間，在一第五轉變時間使該第二RF訊號從該第二副參數位準轉變至該第一副參數位準，

其中於該複數個週期之該一者期間，該第一及第二轉變時間其中至少一者係不同於該第三、第四、及第五轉變時間其中至少一者，以產生該多狀態電漿阻抗。

【請求項9】 一種用於產生多狀態電漿阻抗的控制器系統，包含：

一第一射頻(RF)產生器的一第一處理器，其中該第一處理器係配置成接收具有週期性重複之複數個週期的一同步化訊號，

其中該第一處理器係配置成控制該第一RF產生器的一第一RF電源，以產生一第一RF訊號，其中該第一RF訊號在該複數個週期之一者內包含至少二個參數位準；及

一第二RF產生器的一第二處理器，其中該第二處理器係配置成接收該同步化訊號，

其中該第二處理器係配置成控制該第二RF產生器的一第二RF電源，以產生一第二RF訊號，其中該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準，

其中該第一處理器配置成修改該第一RF訊號之該至少二個參數位準其中一者發生的時間段、或該第二處理器配置成修改該第二RF訊號之該至少三個參數位準其中一者發生的時間段，以達成複數電漿阻抗狀態。

【請求項10】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中該第一RF電源配置成將該第一RF訊號供給至耦接於一電漿腔室之一第一電極的阻抗匹配網路，其中該第二RF電源配置成將該第二RF訊號供給至耦接於該電漿腔室之一第二電極的阻抗匹配網路。

【請求項11】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中該同步化訊號具有一工作週期，其中該工作週期在該複數個週期的期間重複。

【請求項12】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中於該複數個週期的期間，該同步化訊號重複地在一第一邏輯位準與一第二邏輯位準之間轉變，其中該第一邏輯位準大於該第二邏輯位準。

【請求項13】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中該第一RF訊號的該至少二個參數位準包含第一主正參數位準及第二主正參數位準，其中該第一RF訊號的第二主正參數位準大於該第一RF訊號的第一主正參數位準，其中該第二RF訊號的該至少三個參數位準包含零參數位準、第一副正參數位準、及第二副正參數位準，其中該第二RF訊號的第二副正參數位準小於該第二RF訊號的第一副正參數位準。

【請求項14】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中該第一RF訊號的該至少二個參數位準其中一者與該第二RF訊號的該至少三個參數位準其中一者的組合定義該等電漿阻抗狀態其中一者。

【請求項15】 一種用於產生多狀態電漿阻抗的控制器系統，包含：

一第一射頻(RF)產生器的一第一處理器，其中該第一處理器係配置成接收具有週期性重複之複數個週期的一同步化訊號，

其中該第一處理器係配置成控制該第一RF產生器的一第一RF電源，以產生一第一RF訊號；

一第二RF產生器的一第二處理器，其中該第二處理器係配置成接收該同步化訊號，

其中該第二處理器係配置成控制該第二RF產生器的一第二RF電源，以產生一第二RF訊號，

其中該第一RF訊號的該至少二個參數位準其中一者和該第二RF訊號的該至少三個參數位準其中一者的組合定義一電漿阻抗狀態，

其中該第一RF訊號在該複數個週期之一者內包含至少二個參數位準，且

其中該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準，

其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；且該第二RF訊號的該至少三個參數位準包含三參數位準，該三參數位準包含第一副參數位準、第二副參數位準、及第三副參數位準，

其中該第一RF訊號於該複數個週期之該一者期間在兩個轉變時間在該第一與第二主參數位準之間轉變，

其中該第二RF訊號於該複數個週期之該一者期間在三個轉變時間在該第一、第二、及第三副參數位準之間轉變，

其中該第二RF訊號的該三個轉變時間之至少一者不同於該第一RF訊號的該兩個轉變時間之至少一者，以產生該多狀態電漿阻抗。

【請求項16】 如請求項9之用於產生多狀態電漿阻抗的控制器系統，其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；且該第二RF訊號的該至少三個參數位準包含三參數位準，該三參數位準包含零參數位準、第一副參數位準、及第二副參數位準，其中該第一處理器更配置成：

控制該第一RF電源以於該複數個週期之該一者期間，在一第一轉變時間使該第一RF訊號從該第二主參數位準轉變至該第一主參數位準；及

控制該第一RF電源以於該複數個週期之該一者期間，在一第二轉變時間使該第一RF訊號從該第一主參數位準轉變至該第二主參數位準，

其中該第二處理器配置成：

控制該第二RF電源以於該複數個週期之該一者期間，在一第三轉變時間使該第二RF訊號從該第一副參數位準轉變至該零參數位準；

控制該第二RF電源以於該複數個週期之該一者期間，在一第四轉變時間使該第二RF訊號從該零參數位準轉變至該第二副參數位準；及

控制該第二RF電源以於該複數個週期之該一者期間，在一第五轉變時間使該第二RF訊號從該第二副參數位準轉變至該第一副參數位準，

其中於該複數個週期之該一者期間，該第一及第二轉變時間其中至少一者係不同於該第三、第四、及第五轉變時間其中至少一者，以產生該多狀態電漿阻抗。

【請求項17】 一種用於產生多狀態電漿阻抗的電漿系統，包含：

一第一射頻(RF)產生器，其係配置成產生一第一RF訊號；及

一第二RF產生器，其係配置成產生一第二RF訊號，

其中該第一及第二RF產生器之各者係配置成接收具有週期性重複之複數個週期的一同步化訊號，

其中該第一RF訊號在該複數個週期之一者內包含至少二個參數位準，

其中該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準，

其中該第一RF產生器配置成修改該第一RF訊號之該至少二個參數位準其中一者發生的時間段、或該第二RF產生器配置成修改該至少三個參數位準其中一者發生的時間段，而達成複數電漿阻抗狀態。

【請求項18】 如請求項17之用於產生多狀態電漿阻抗的電漿系統，其中該第一RF產生器經由一第一阻抗匹配網路耦接至一電漿腔室的一RF線圈，其中該第一RF產生器配置成將該第一RF訊號供給至該第一阻抗匹配網路，其中該第二RF產生器經由一第二阻抗匹配網路耦接至該電漿腔室的一基板支撐件，其中該第二RF產生器配置成將該第二RF訊號供給至該第二阻抗匹配網路。

【請求項19】 一種用於產生多狀態電漿阻抗的電漿系統，包含：

一第一射頻(RF)產生器，其係配置成產生一第一RF訊號；及

一第二RF產生器，其係配置成產生一第二RF訊號，

其中該第一及第二RF產生器之各者係配置成接收具有週期性重複之複數個週期的一同步化訊號，

其中該第一RF訊號在該複數個週期之一者內包含至少二個參數位準，

其中該第二RF訊號在該複數個週期之該一者內包含至少三個參數位準，

其中該第一RF訊號的該至少二個參數位準其中一者和該第二RF訊號的該至少三個參數位準其中一者的組合定義一電漿阻抗狀態，

其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；且該第二RF訊號的該至少三個參數位

準包含三參數位準，該三參數位準包含第一副參數位準、第二副參數位準、及第三副參數位準，

其中該第一RF訊號於該複數個週期之該一者期間在兩個轉變時間在該第一與第二主參數位準之間轉變，其中該第二RF訊號於該複數個週期之該一者期間在三個轉變時間在該第一、第二、及第三副參數位準之間轉變，

其中該第二RF訊號的該三個轉變時間之至少一者不同於該第一RF訊號的該兩個轉變時間之至少一者，以產生該多狀態電漿阻抗。

【請求項20】 如請求項17之用於產生多狀態電漿阻抗的電漿系統，其中該第一RF訊號的該至少二個參數位準包含二參數位準，該二參數位準包含第一主參數位準及第二主參數位準；且該第二RF訊號的該至少三個參數位準包含三參數位準，該三參數位準包含零參數位準、第一副參數位準、及第二副參數位準，其中該第一RF產生器配置成：

於該複數個週期之該一者期間，在一第一轉變時間使該第一RF訊號從該第二主參數位準轉變至該第一主參數位準；及

於該複數個週期之該一者期間，在一第二轉變時間使該第一RF訊號從該第一主參數位準轉變至該第二主參數位準，

其中該第二RF產生器配置成：

於該複數個週期之該一者期間，在一第三轉變時間使該第二RF訊號從該第一副參數位準轉變至該零參數位準；

於該複數個週期之該一者期間，在一第四轉變時間使該第二RF訊號從該零參數位準轉變至該第二副參數位準；及

於該複數個週期之該一者期間，在一第五轉變時間使該第二RF訊號從該第二副參數位準轉變至該第一副參數位準，

其中於該複數個週期之該一者期間，該第一及第二轉變時間其中至少一者係不同於該第三、第四、及第五轉變時間其中至少一者，以產生該多狀態電漿阻抗。

【發明圖式】

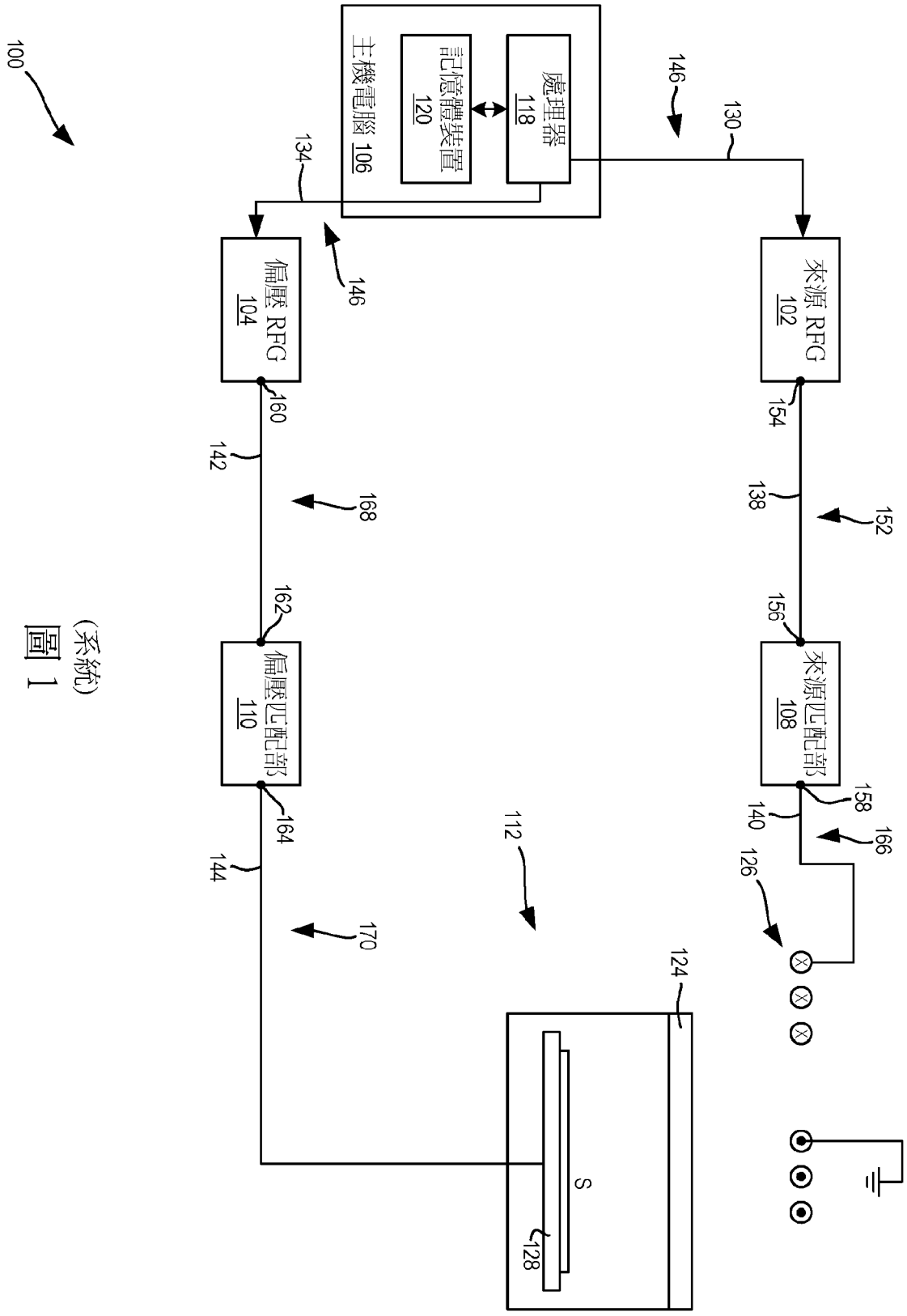

100
主機電腦 106
處理器 118
記憶體裝置 120
146
130
134
來源 RFG 102
偏壓 RFG 104
146
154
160
142
138
152
168
156
162
來源匹配部 108
偏壓匹配部 110
158
140
166
126
164
144
112
170
124
S
128

圖 1 (系統)

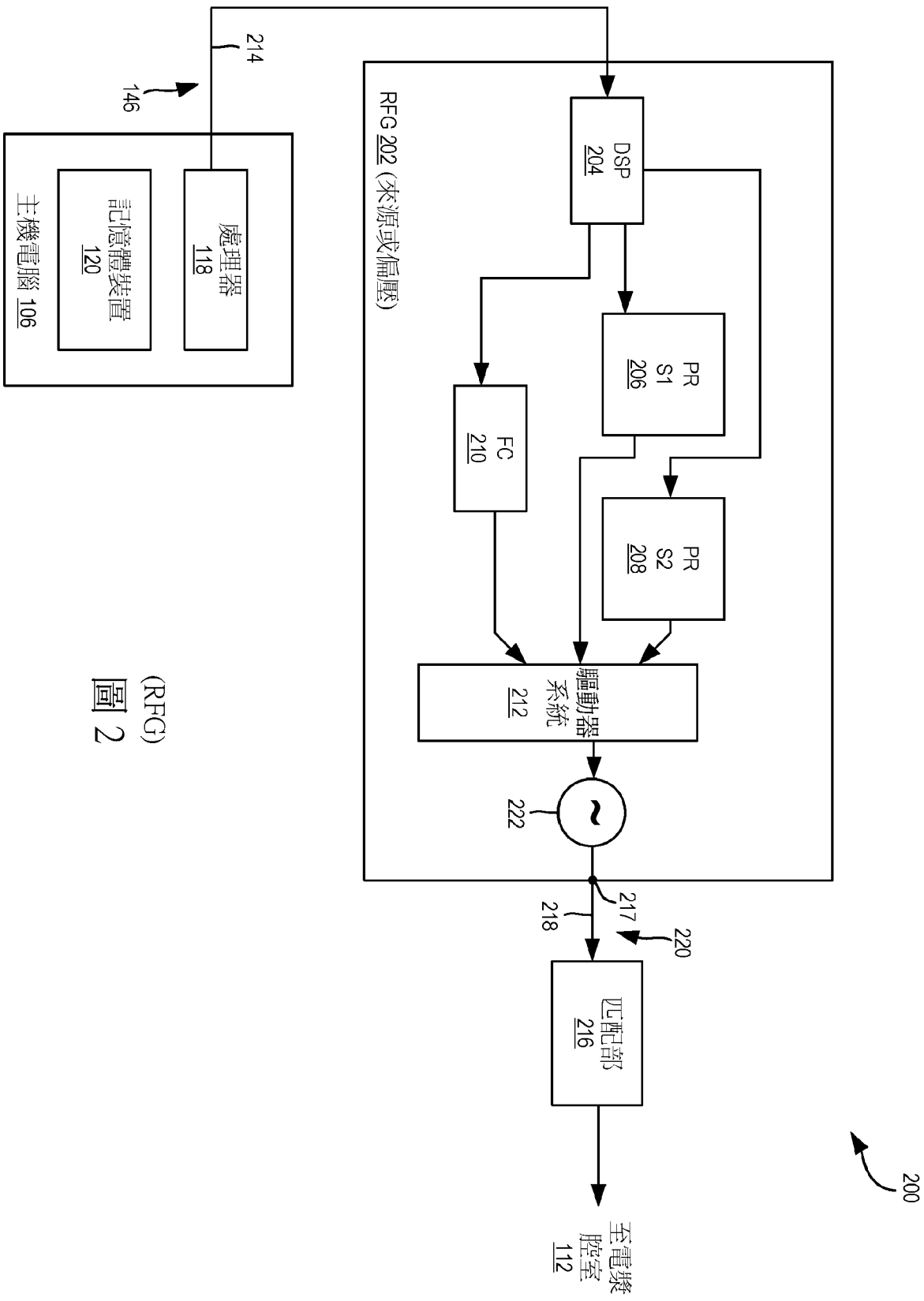

214
146
主機電腦 106
處理器 118
記憶體裝置 120
RFG 202 (來源或偏壓)
DSP 204
PRS1 206
PRS2 208
FC 210
驅動器系統 212
222
217
218
220
匹配部 216
至電漿腔室 112
200

圖 2 (RFG)

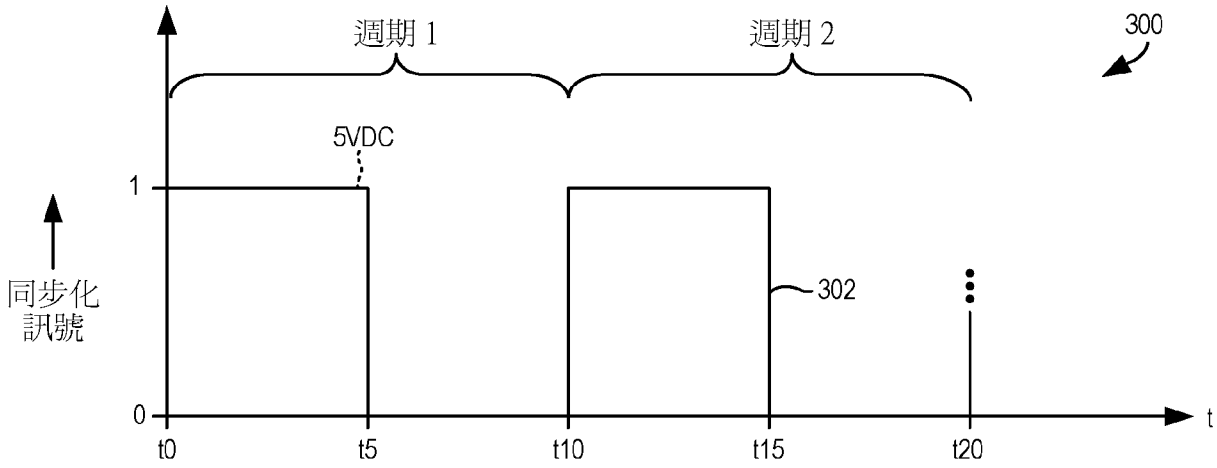


圖 3A - (DC 50%)

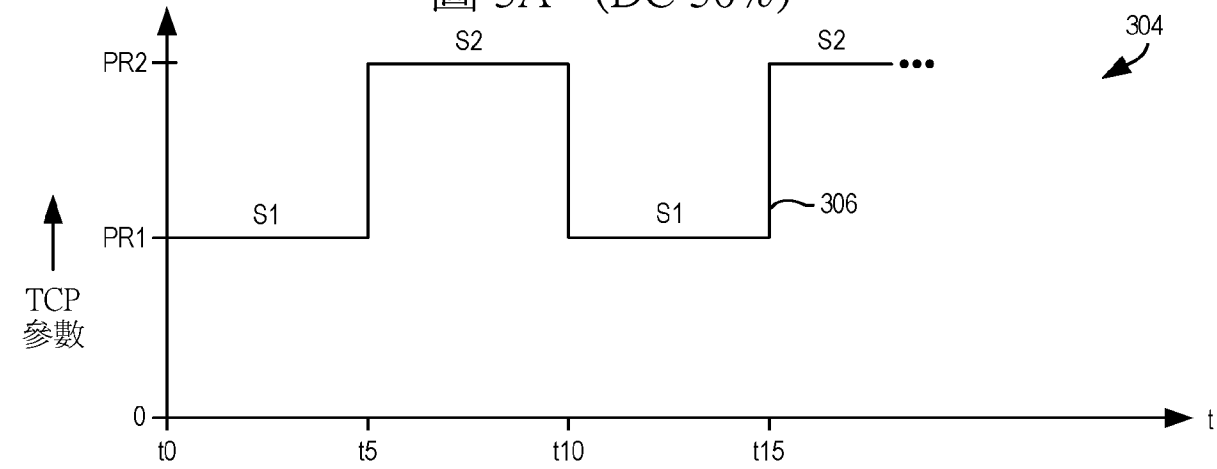


圖 3B

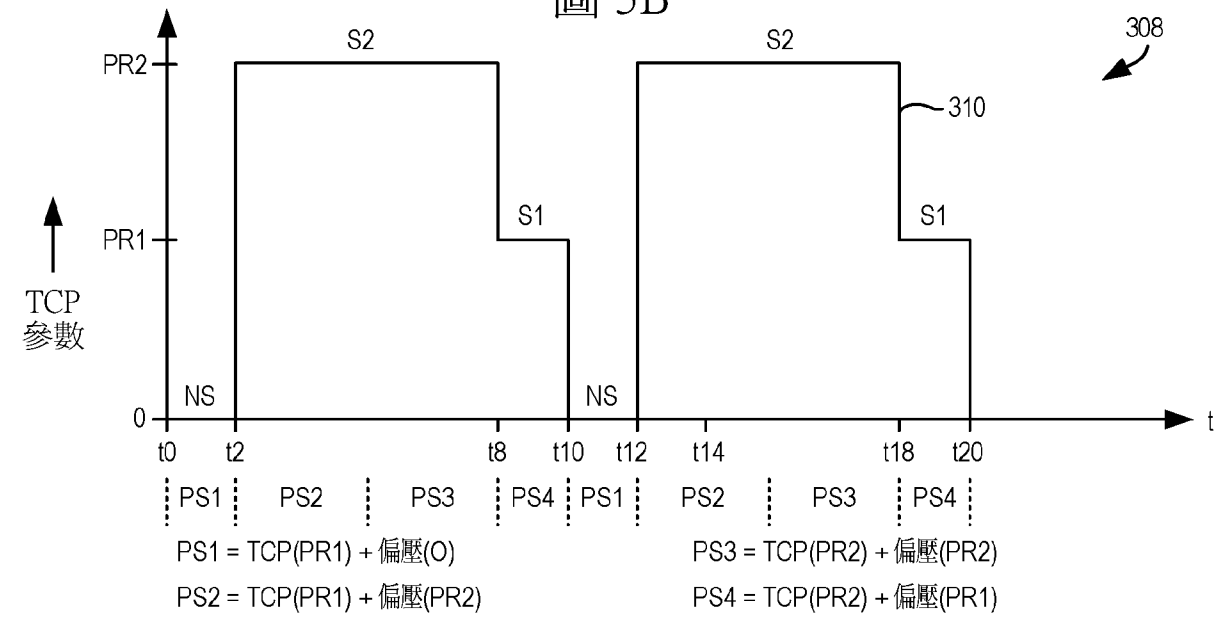


圖 3C - (4 個狀態)

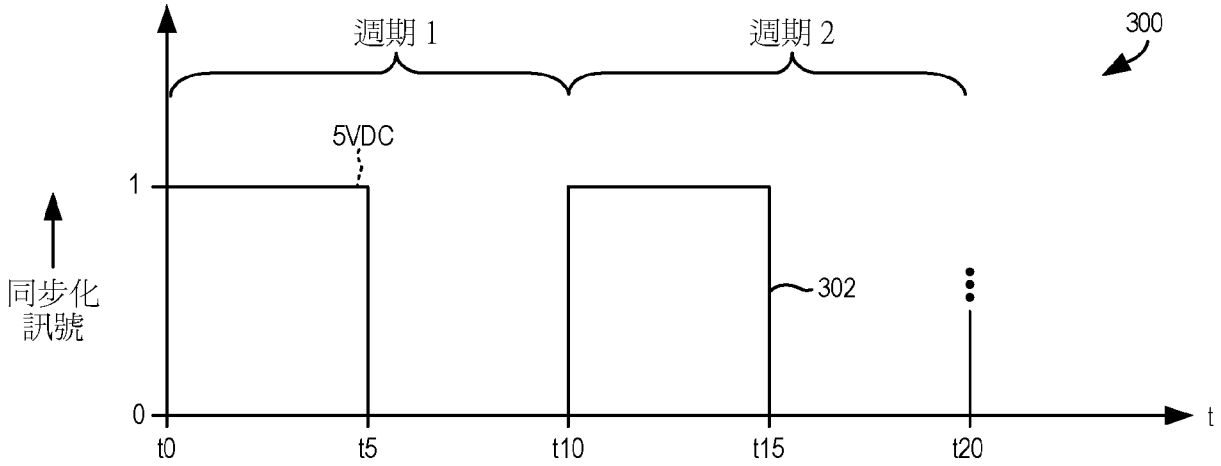


圖 4A - (DC 50%)

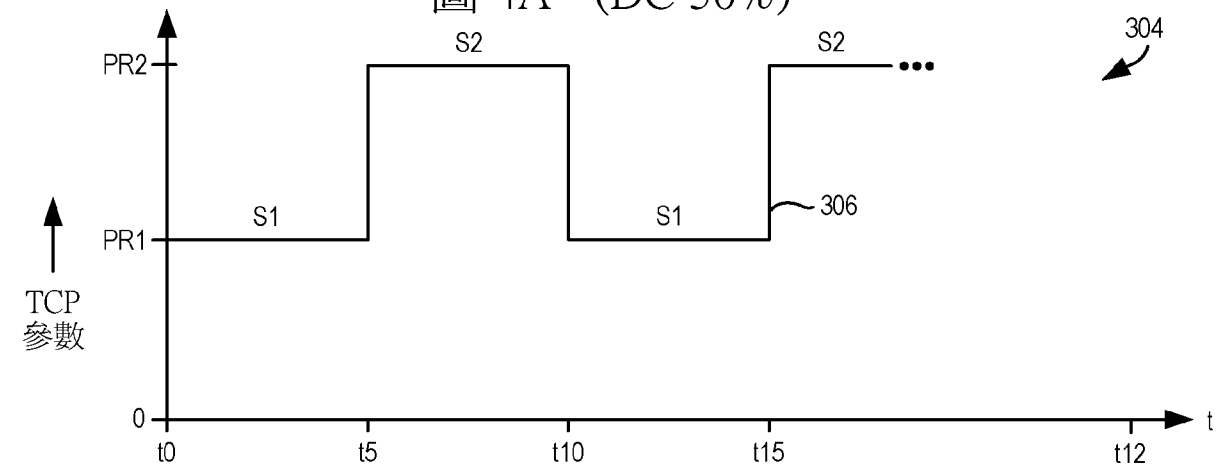
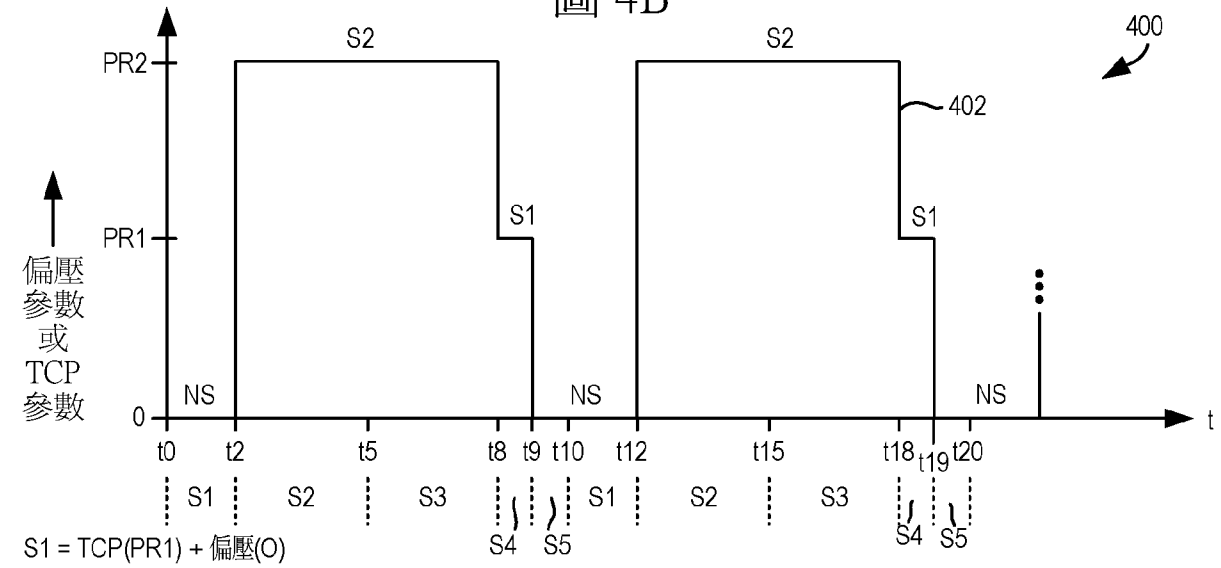


圖 4B



S1 = TCP(PR1) + 偏壓(O)
S2 = TCP(PR1) + 偏壓(PR2)
S3 = TCP(PR2) + 偏壓(PR2)
S4 = TCP(PR2) + 偏壓(PR1)
S5 = TCP(PR2) + 偏壓(O)

圖 4C - (5 個狀態)

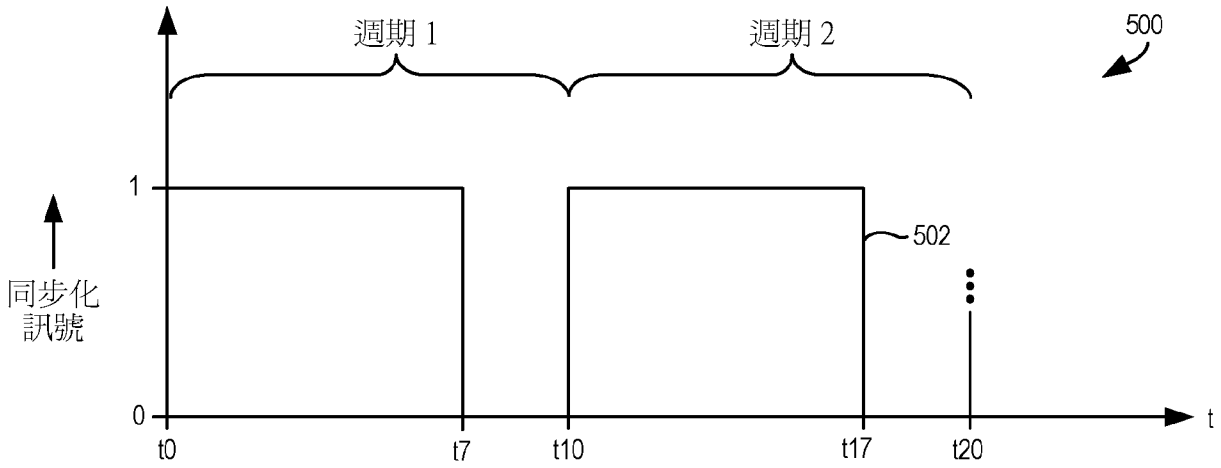


圖 5A - (DC 70%)

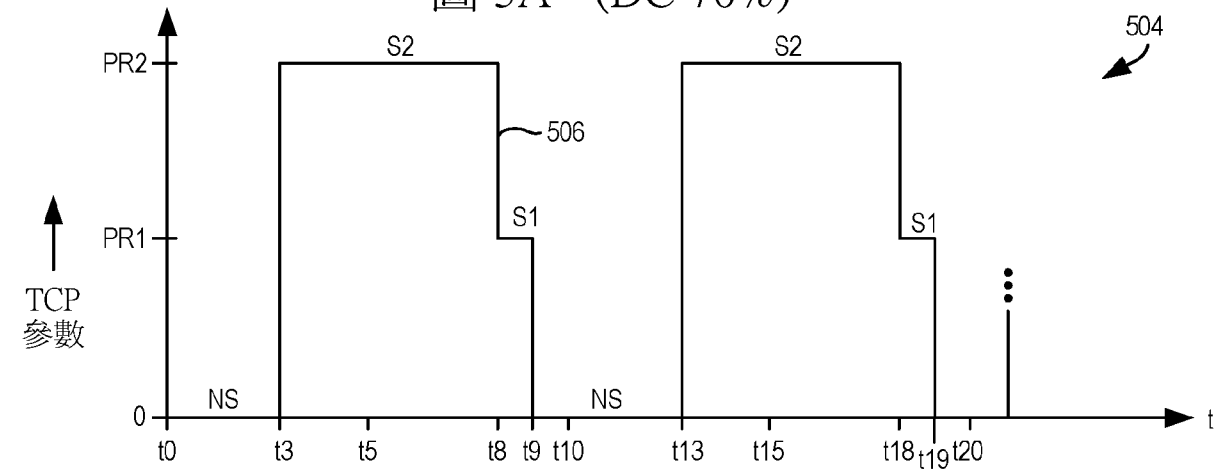
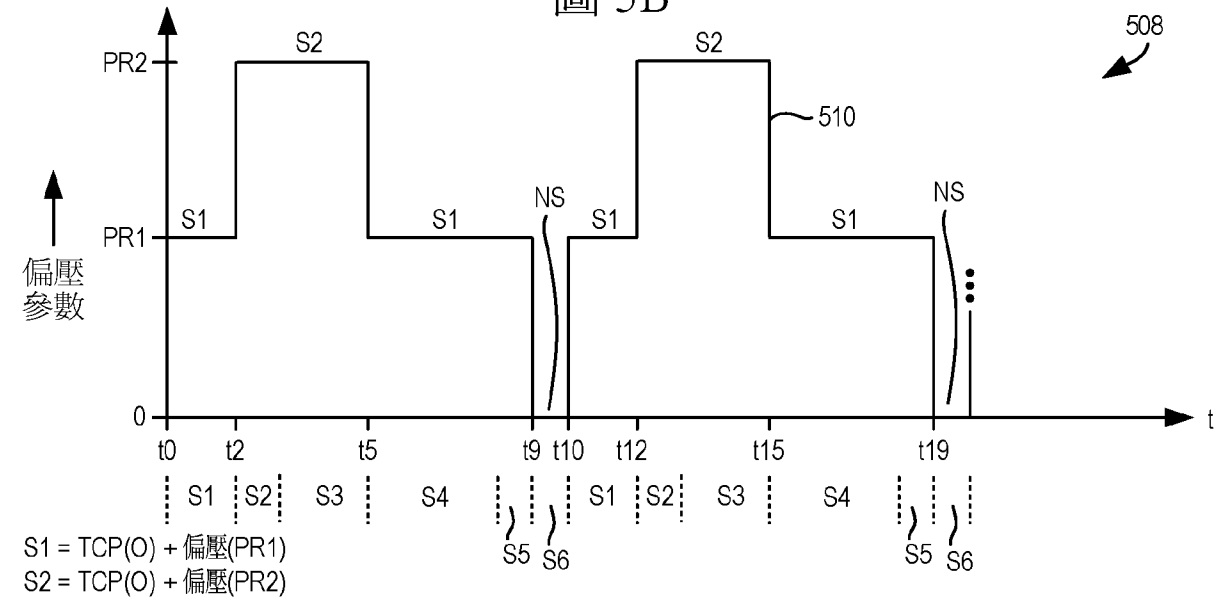


圖 5B



S1 = TCP(O) + 偏壓(PR1)
S2 = TCP(O) + 偏壓(PR2)
S3 = TCP(PR2) + 偏壓(PR2)
S4 = TCP(PR2) + 偏壓(PR1)

S5 = TCP(PR2) + 偏壓(PR1)
S6 = TCP(O) + 偏壓(O)

圖 5C - (6 個狀態)

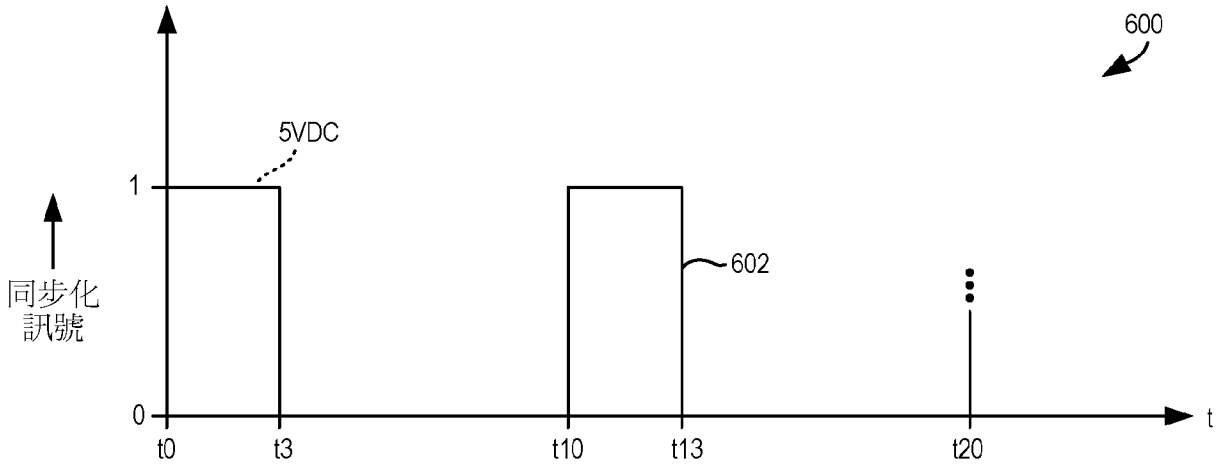


圖 6A - (DC 25%)

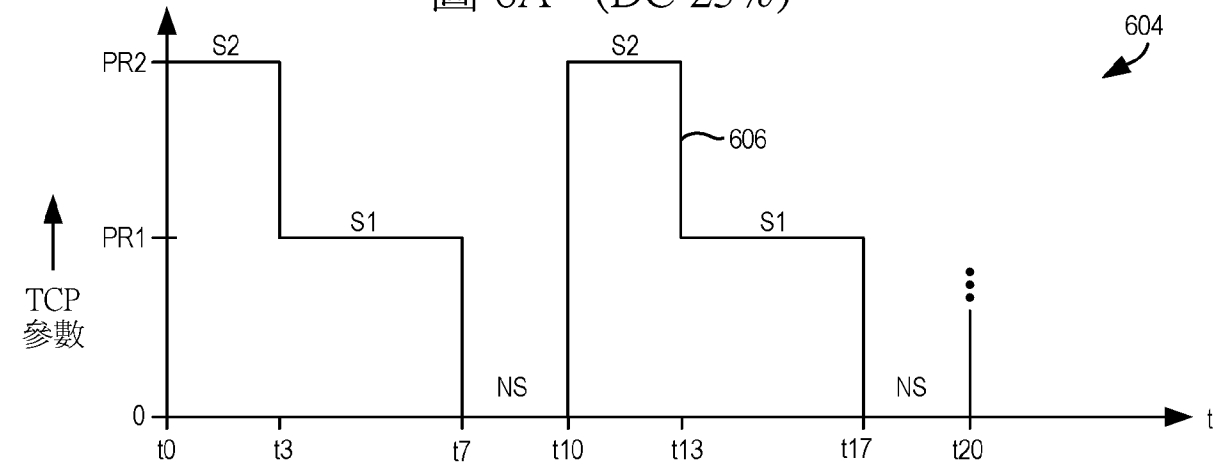
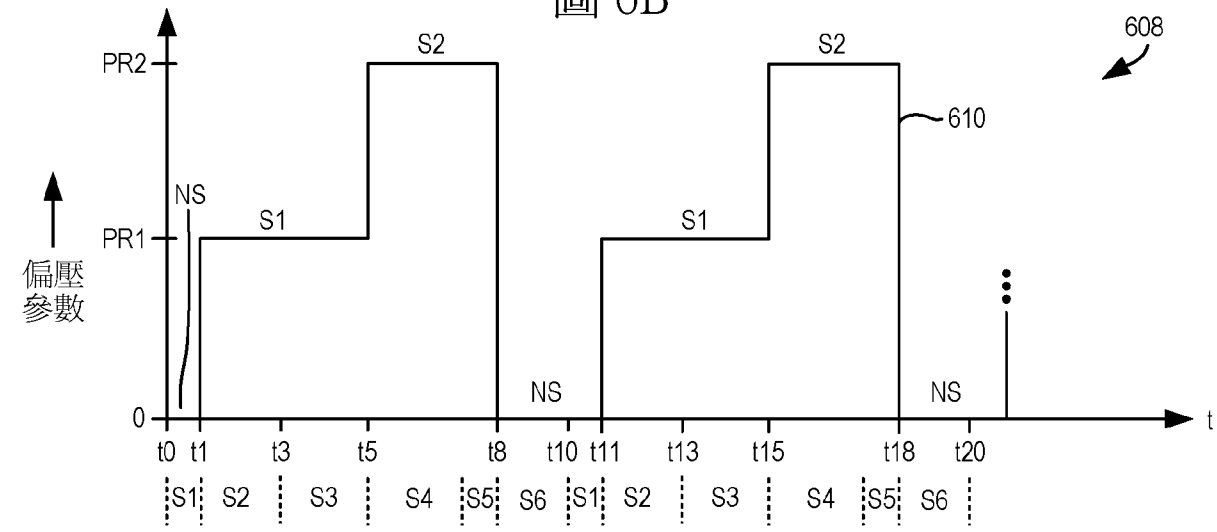


圖 6B



S1 = TCP(PR2) + 偏壓(O)
S2 = TCP(PR2) + 偏壓(PR1)
S3 = TCP(PR1) + 偏壓(PR1)
S4 = TCP(PR1) + 偏壓(PR2)

圖 6C - (6 個狀態)

S5 = TCP(O) + 偏壓(PR2)
S6 = TCP(O) + 偏壓(O)

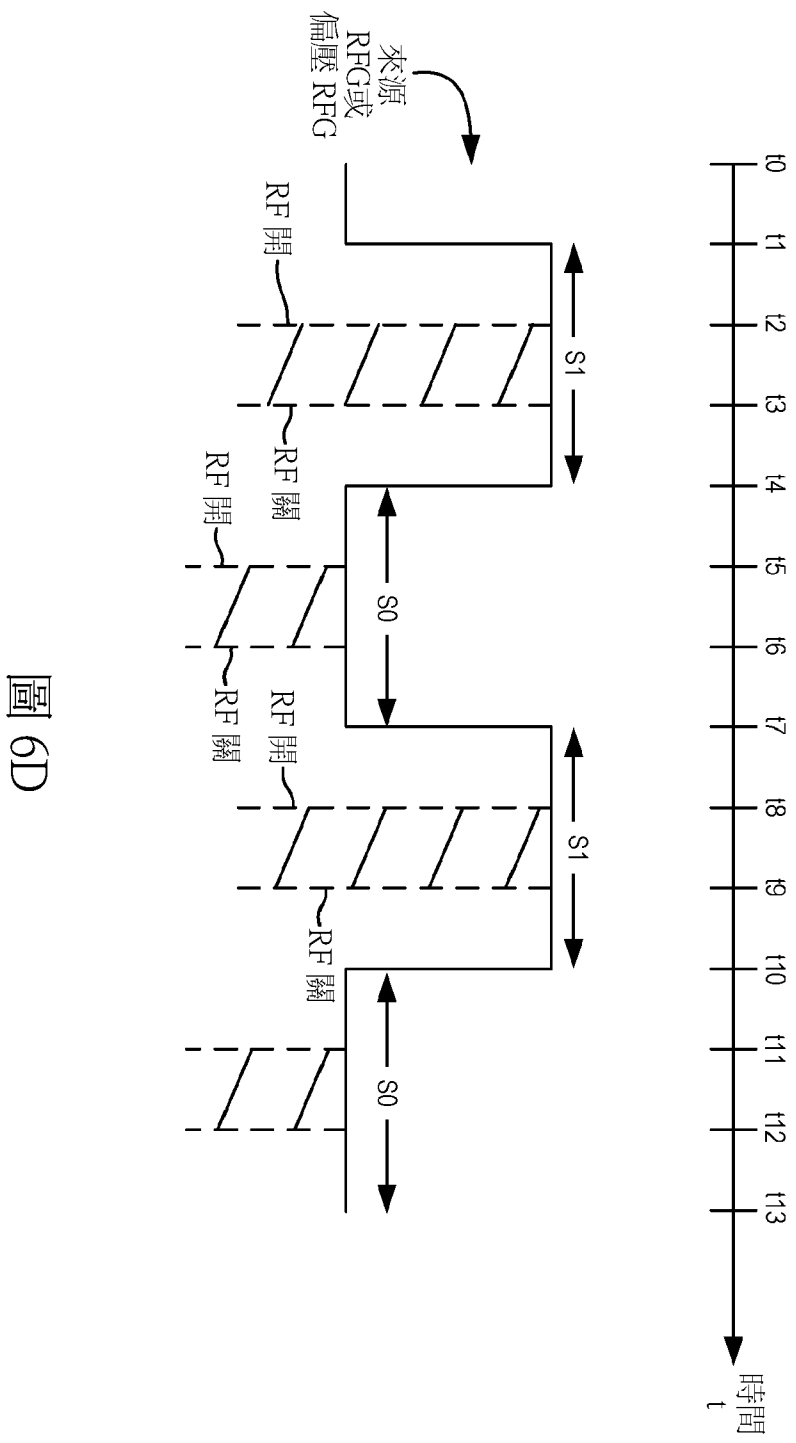
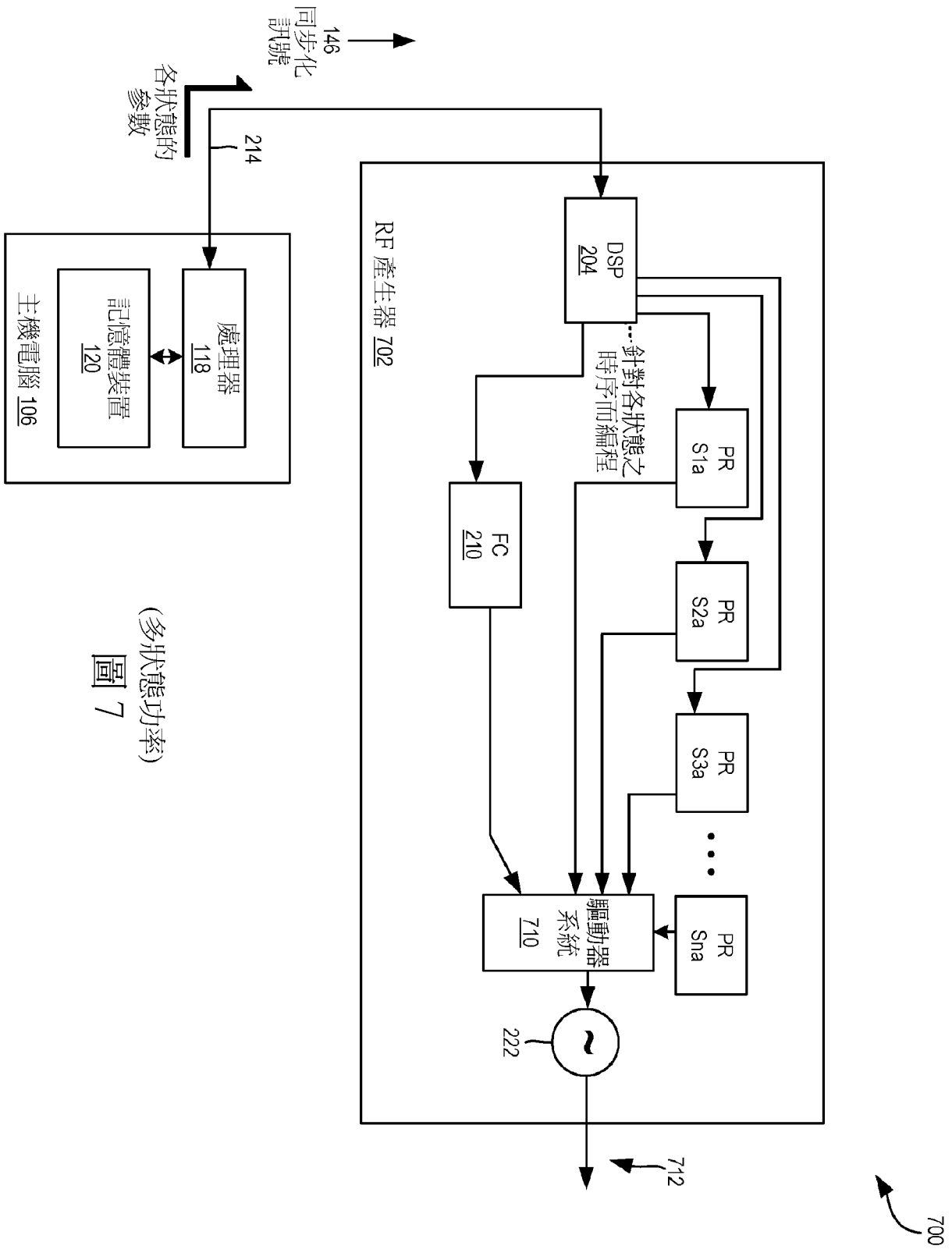

來源
RFG或
偏壓 RFG
RF 開
RF 關
RF 開
RF 關
RF 開
RF 關
S1
S0
S1
S0
t0
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
時間
t

圖 6D


同步化訊號 146
各狀態的參數
214
主機電腦 106
處理器 118
記憶體裝置 120
RF 產生器 702
DSP 204
針對各狀態之時序而編程
FC 210
PR S1a
PR S2a
PR S3a
PR Sna
驅動器系統 710
222
712
700

(多狀態功率)

圖 7

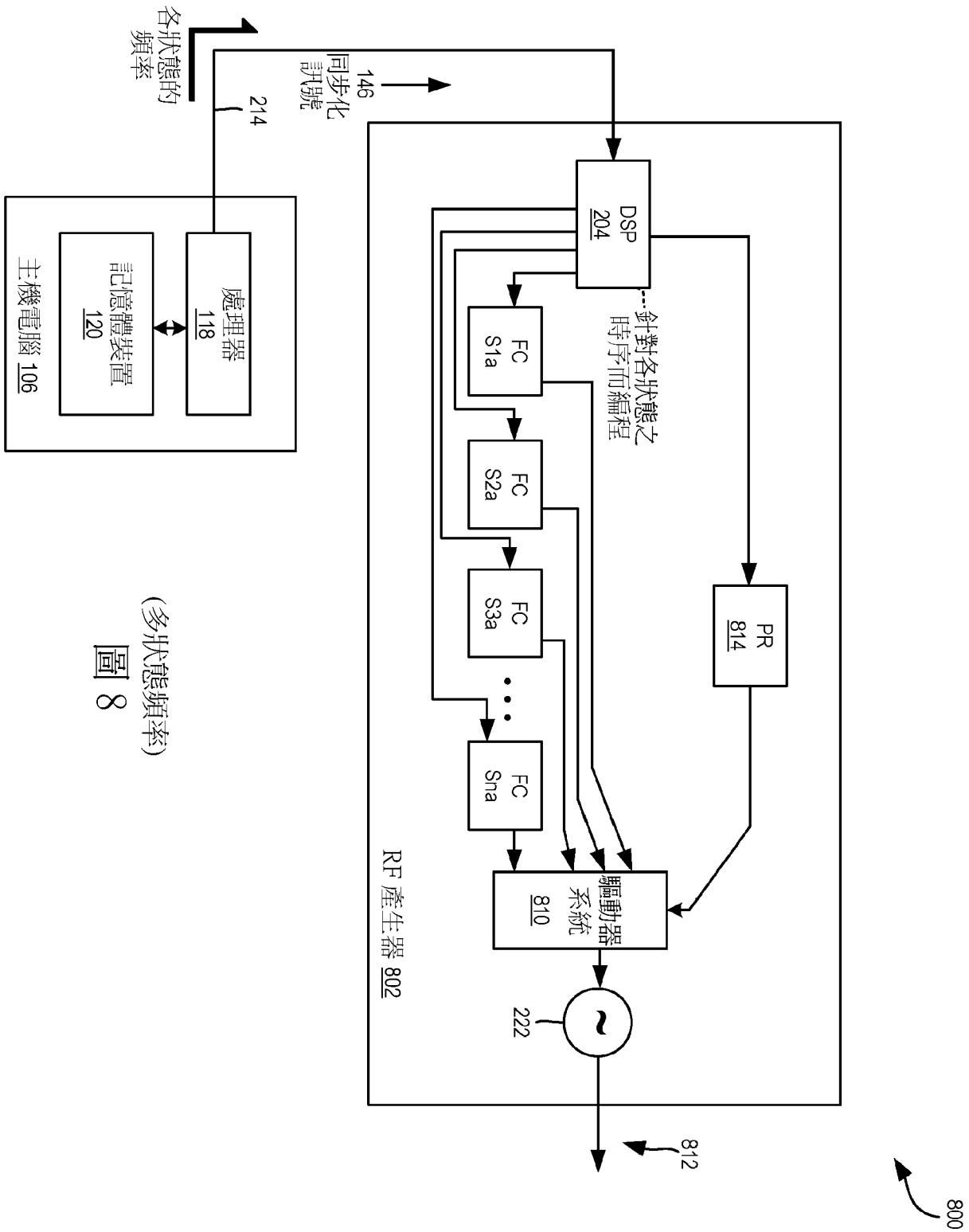

各狀態的頻率
214
同步化訊號
146
主機電腦 106
處理器 118
記憶體裝置 120
DSP 204
針對各狀態之時序而編程
FC S1a
FC S2a
FC S3a
FC Sna
PR 814
驅動器系統 810
RF 產生器 802
222
812
800

圖 8 (多狀態頻率)

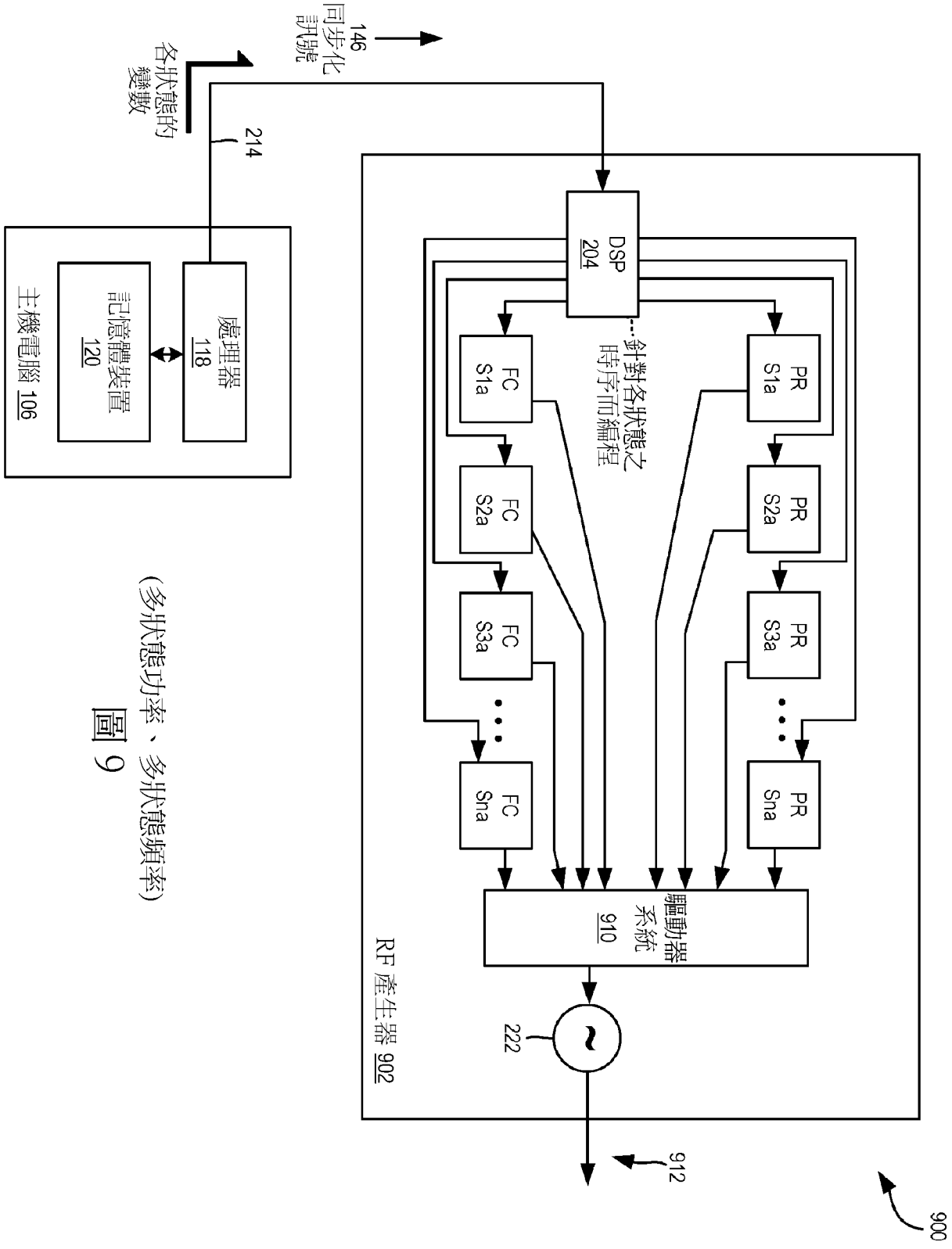


圖 9

(多狀態功率、多狀態頻率)

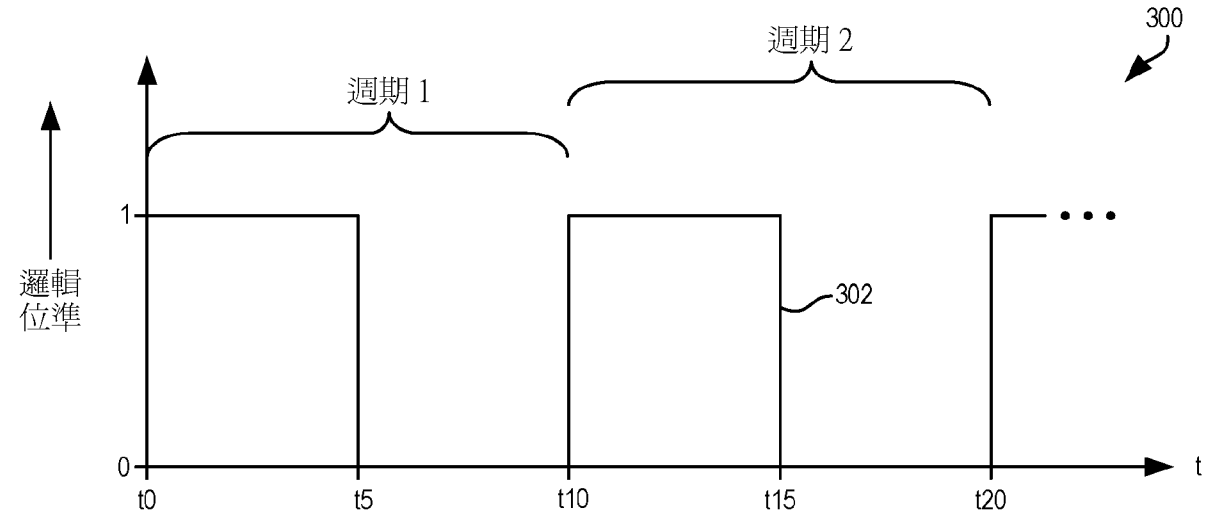


圖 10A - (同步化訊號)

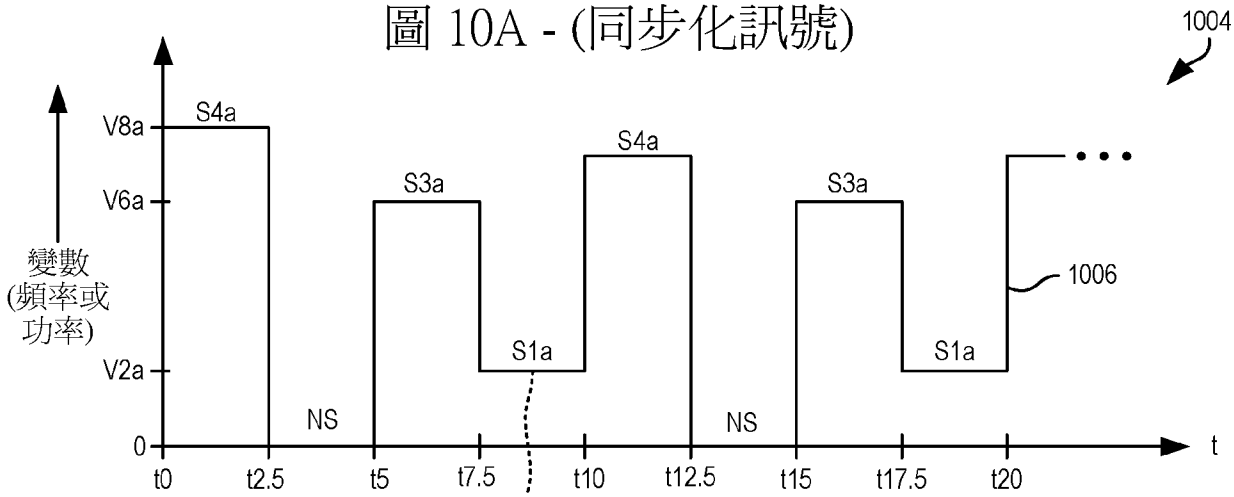


圖 10B

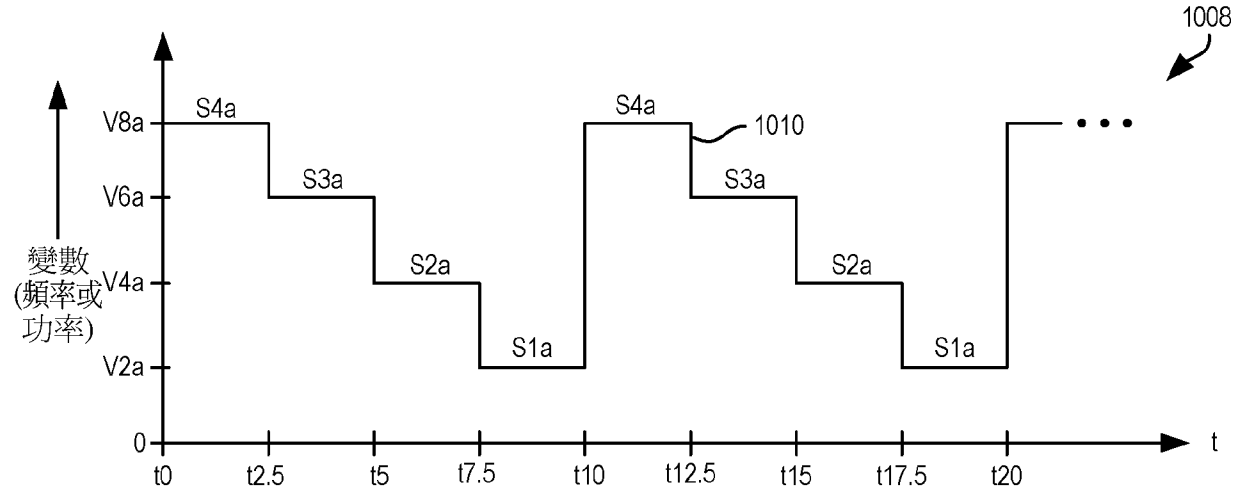


圖 10C

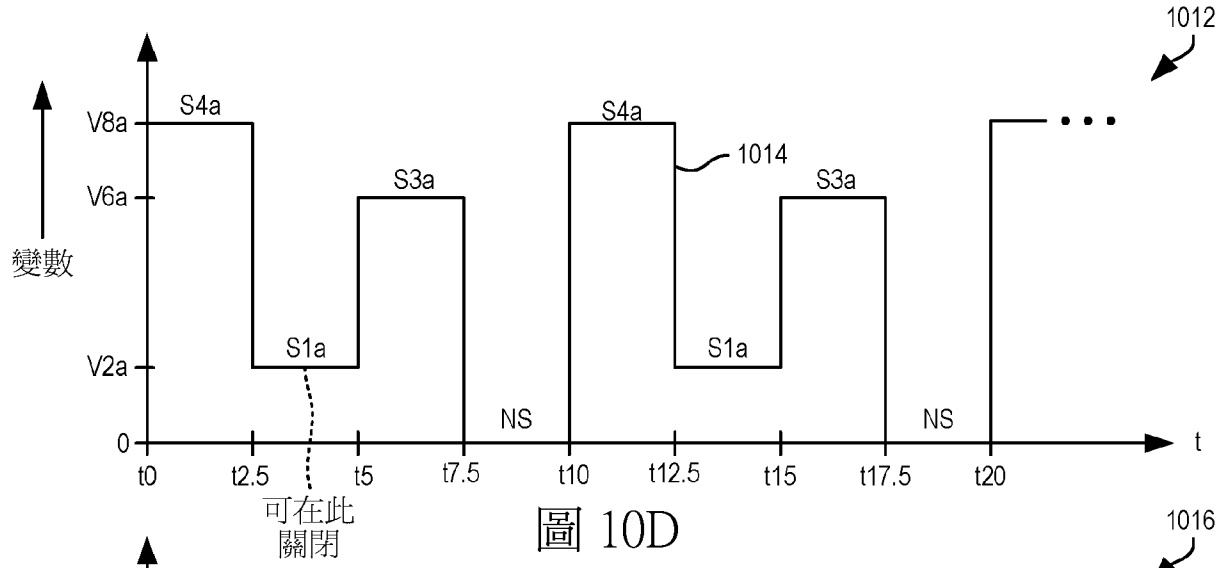


圖 10D

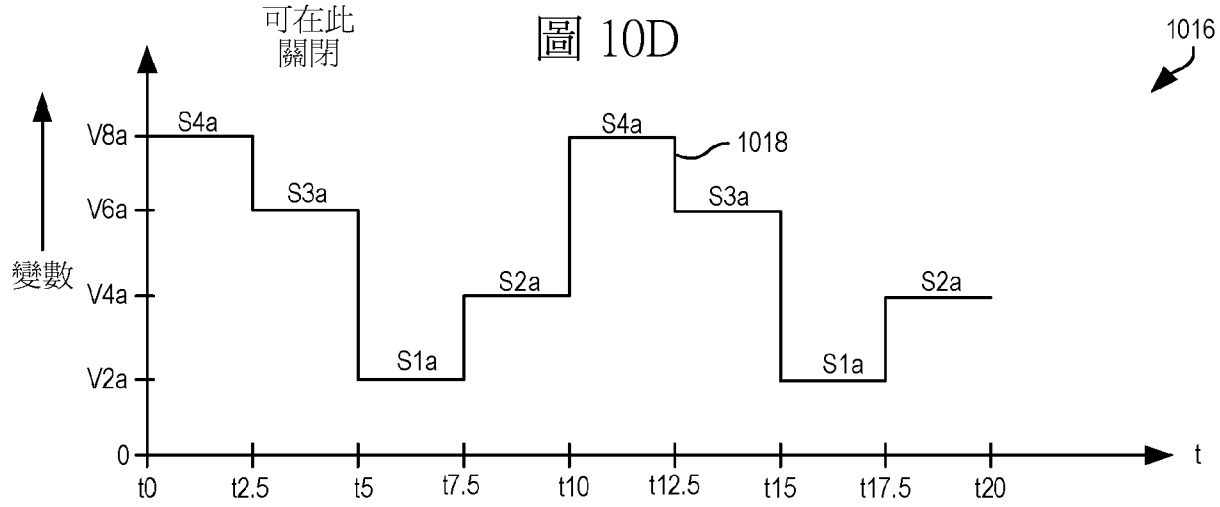


圖 10E

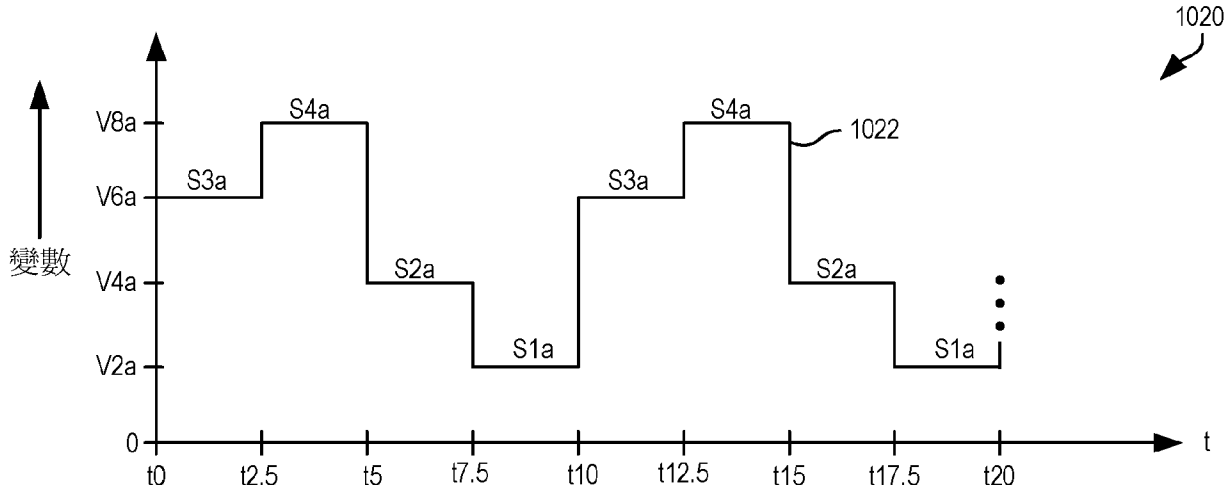


圖 10F

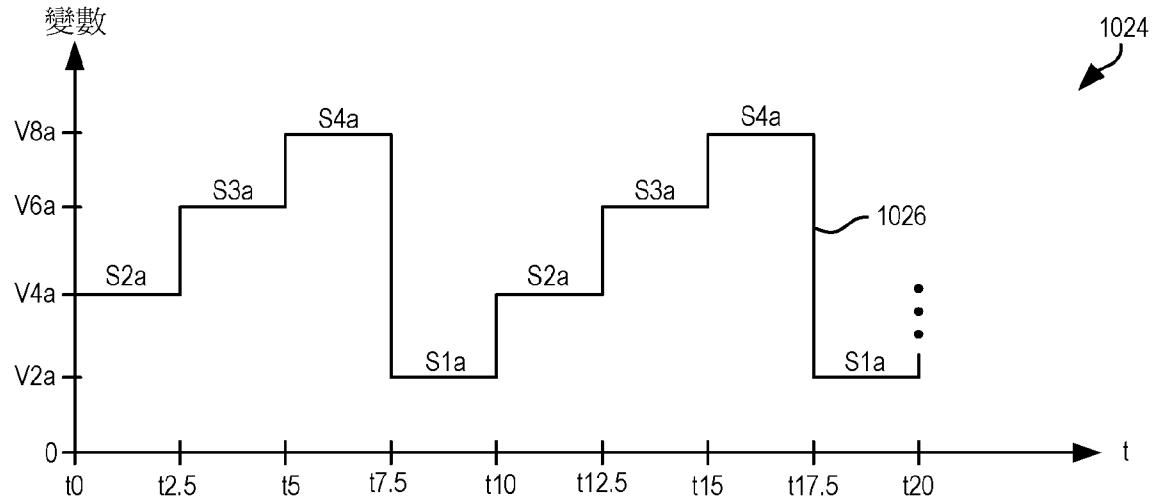


圖 10G

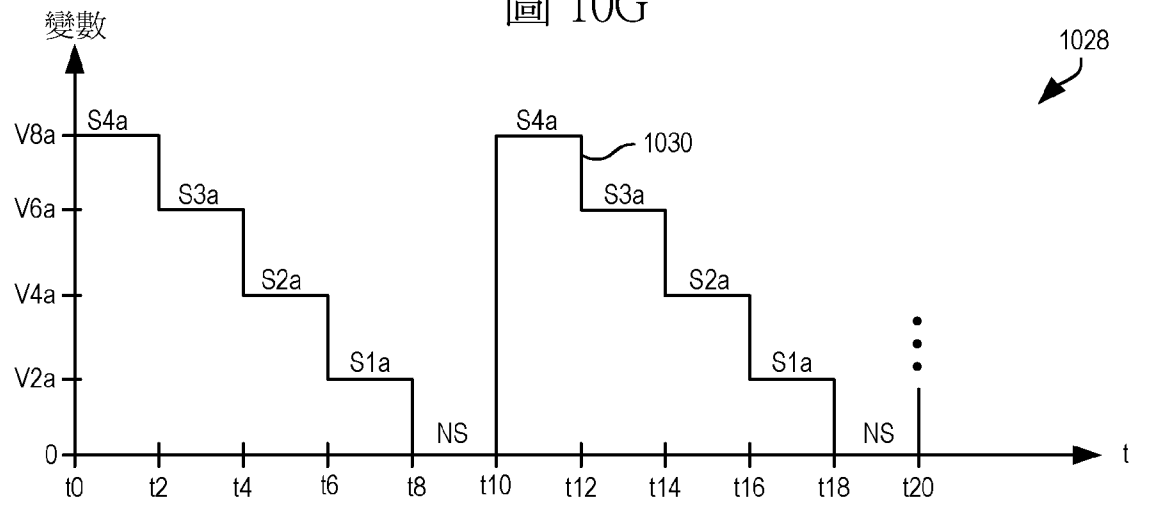


圖 10H

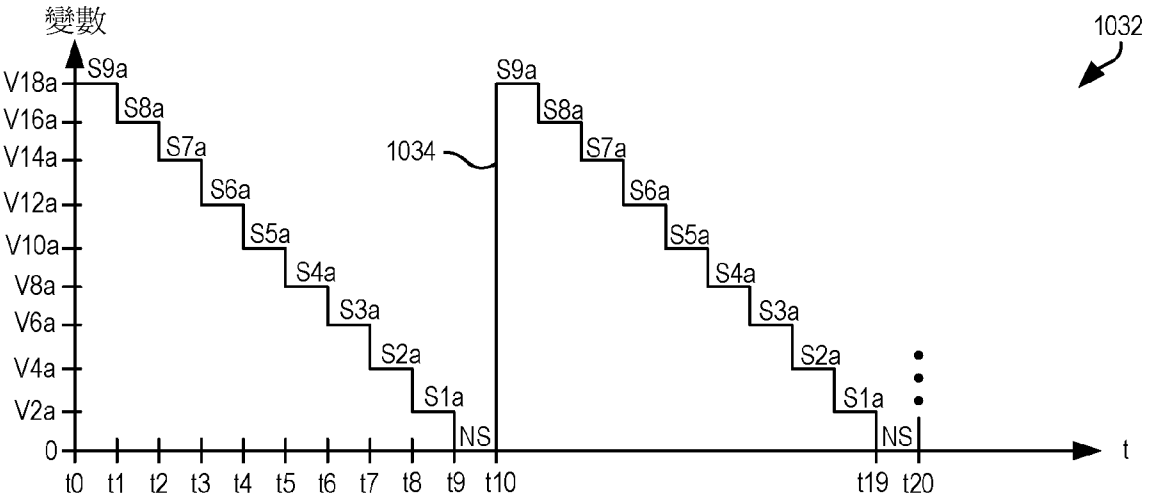
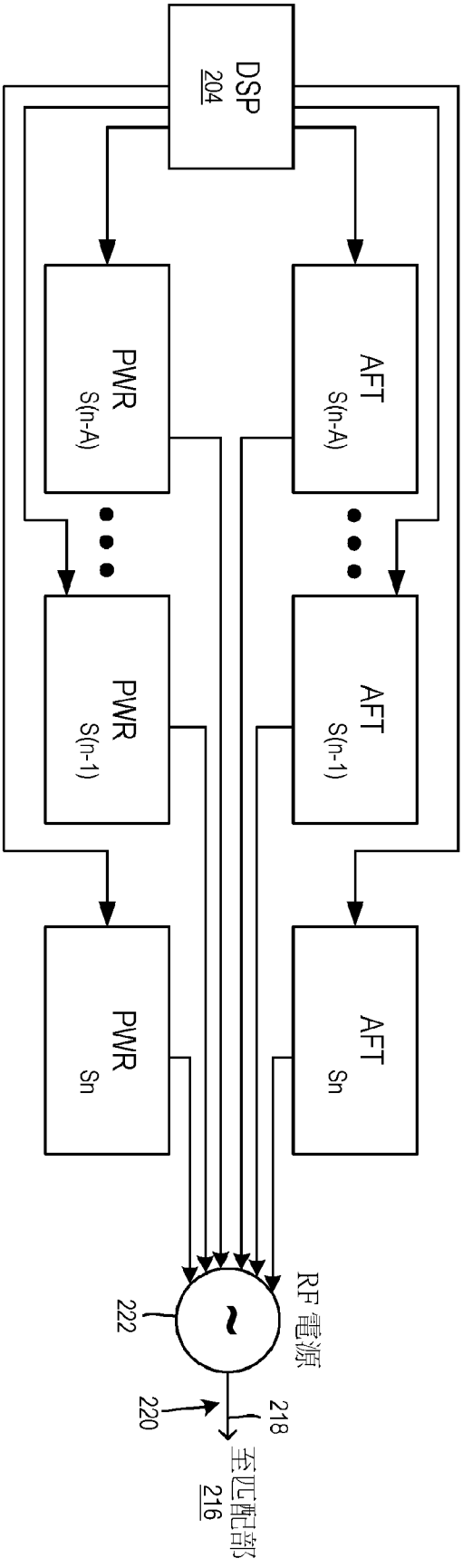


圖 10I



(針對各狀態的頻率調諧)

圖 10J

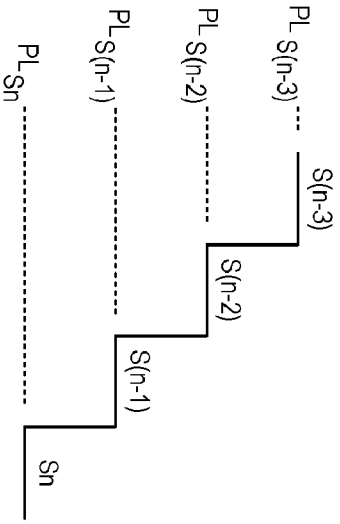


圖 10K

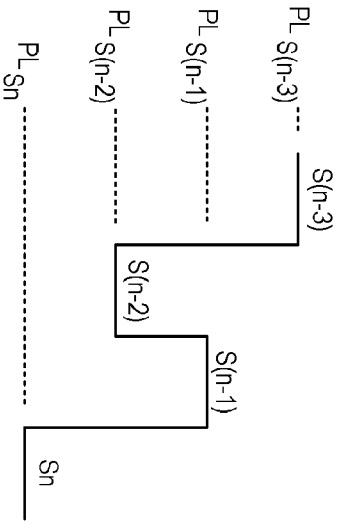


圖 10L

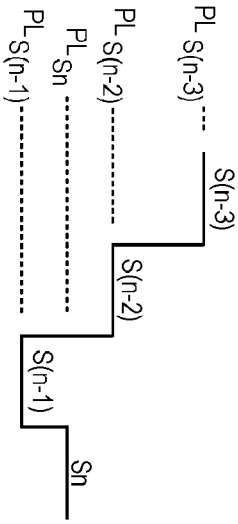


圖 10M

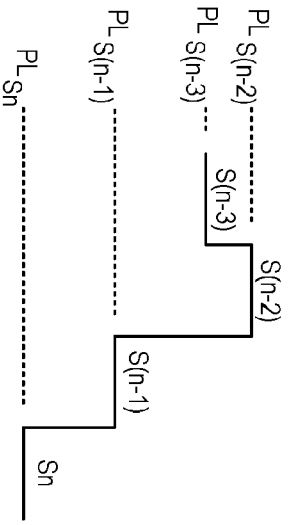


圖 10N

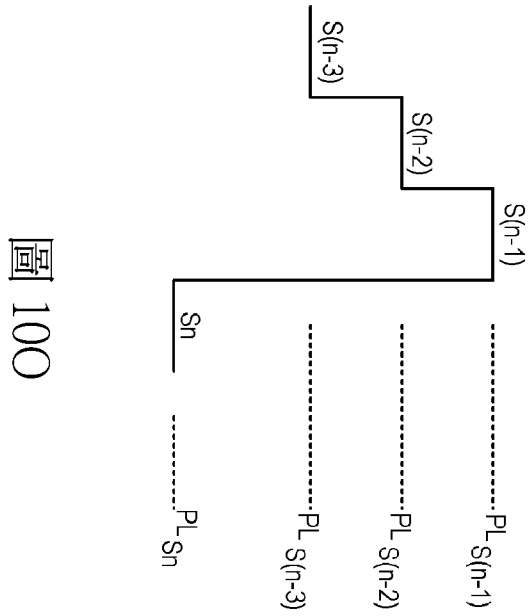

S(n-3)
S(n-2)
S(n-1)
Sn
PL S(n-3)
PL S(n-2)
PL S(n-1)
PL Sn

圖 10O

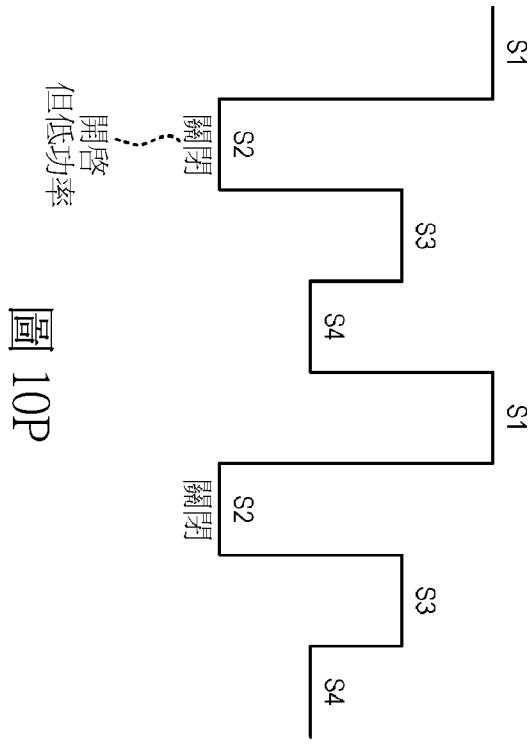
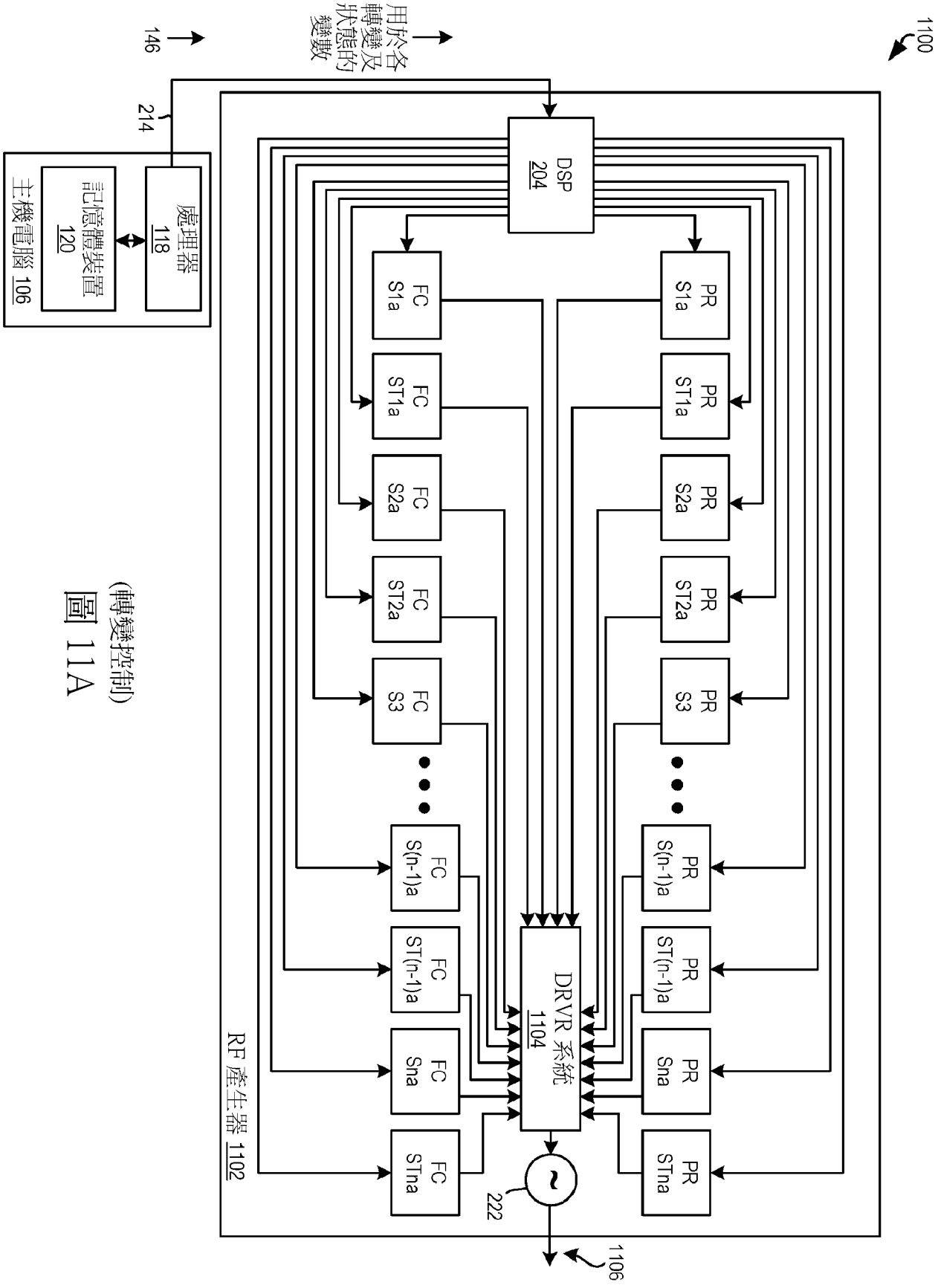
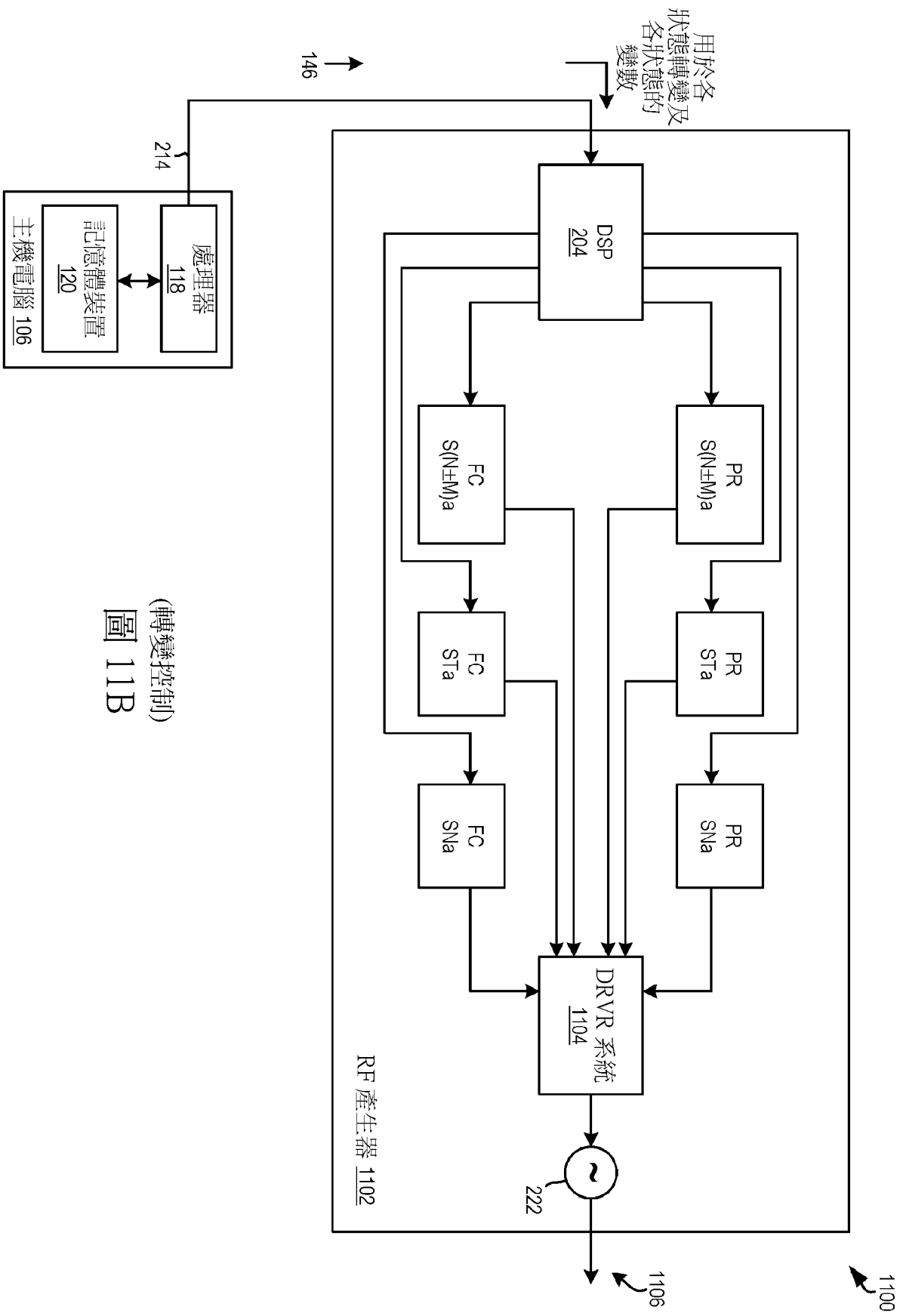

S1
S2
關閉
開啓
但低功率
S3
S4
S1
S2
關閉
S3
S4

圖 10P


1100
用於各轉變及狀態的變數
146
214
處理器 118
記憶體裝置 120
主機電腦 106
DSP 204
FC S1a
FC ST1a
FC S2a
FC ST2a
FC S3
FC S(n-1)a
FC ST(n-1)a
FC Sna
FC STna
PR S1a
PR ST1a
PR S2a
PR ST2a
PR S3
PR S(n-1)a
PR ST(n-1)a
PR Sna
PR STna
DRVR 系統 1104
RF 產生器 1102
222
1106

(轉變控制)

圖 11A


用於各狀態轉變及各狀態的變數
146
214
主機電腦 106
處理器 118
記憶體裝置 120
DSP 204
FC S(N±M)a
PR S(N±M)a
FC STa
PR STa
FC SNa
PR SNa
DRVR 系統 1104
RF 產生器 1102
222
1106
1100

(轉變控制)

圖 11B

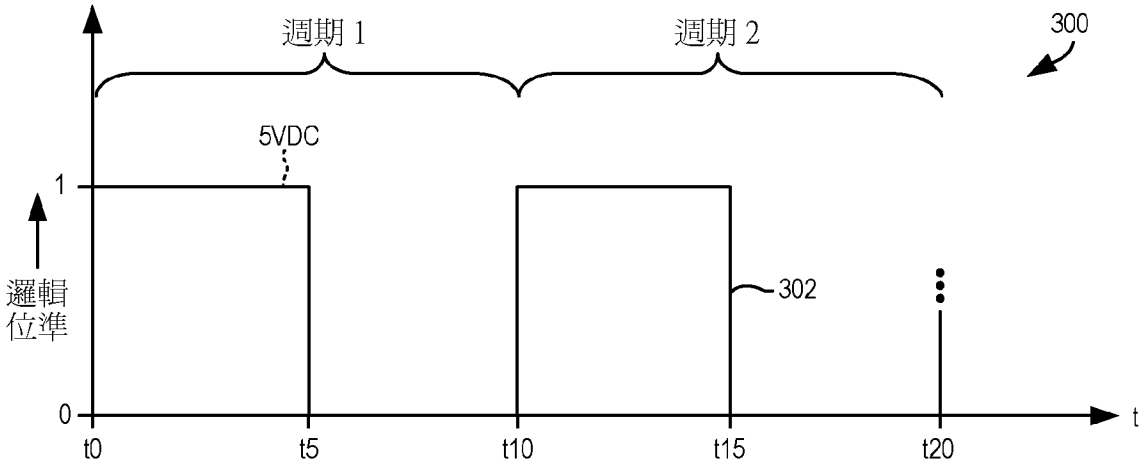


圖 12A

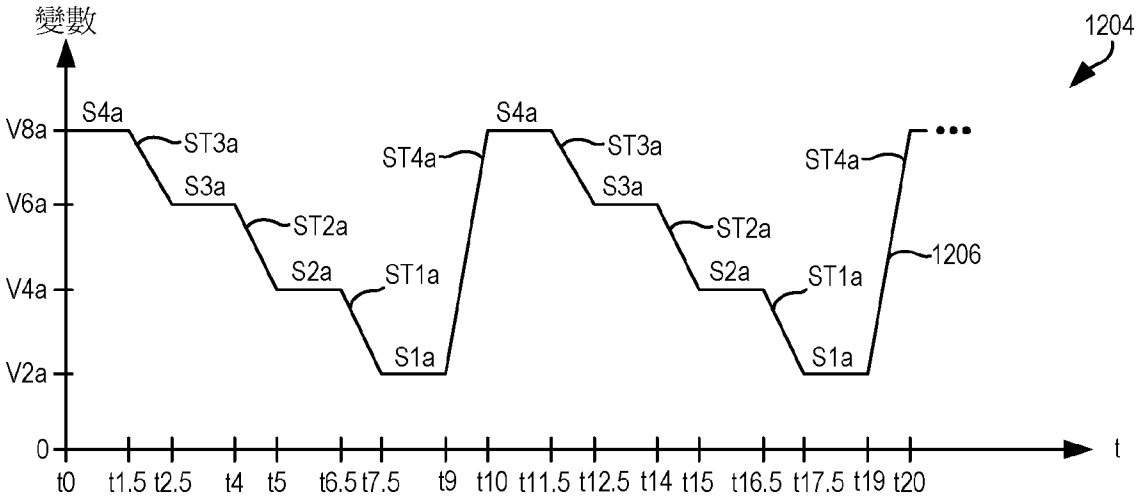


圖 12B

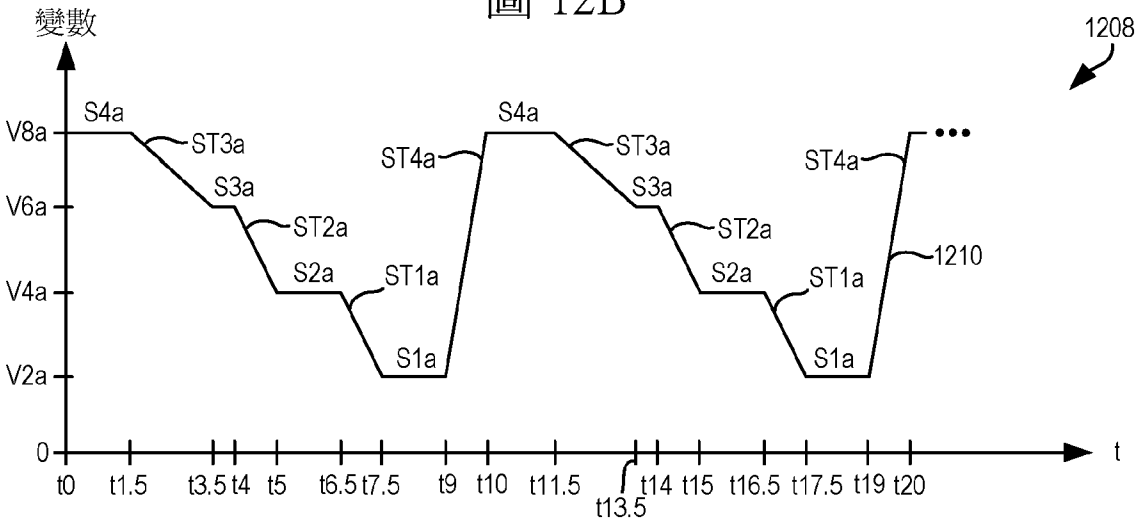


圖 12C

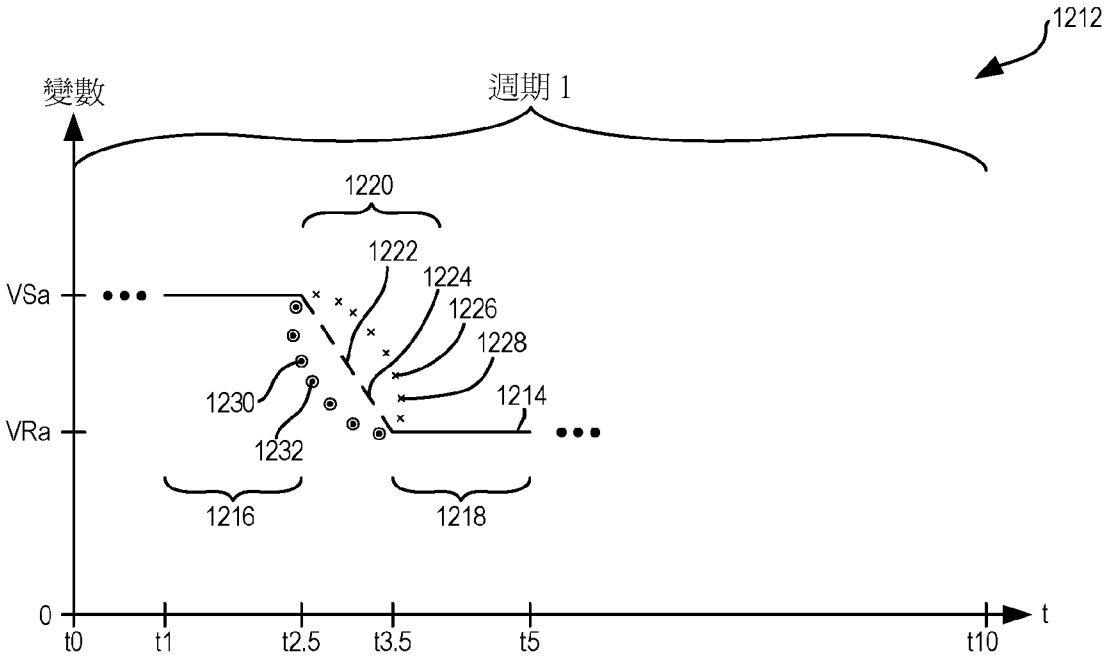

1212
變數
週期 1
1220
1222
1224
1226
1228
1230
1214
1232
VSa
VRa
1216
1218
0
t0
t1
t2.5
t3.5
t5
t10
t

圖 12D

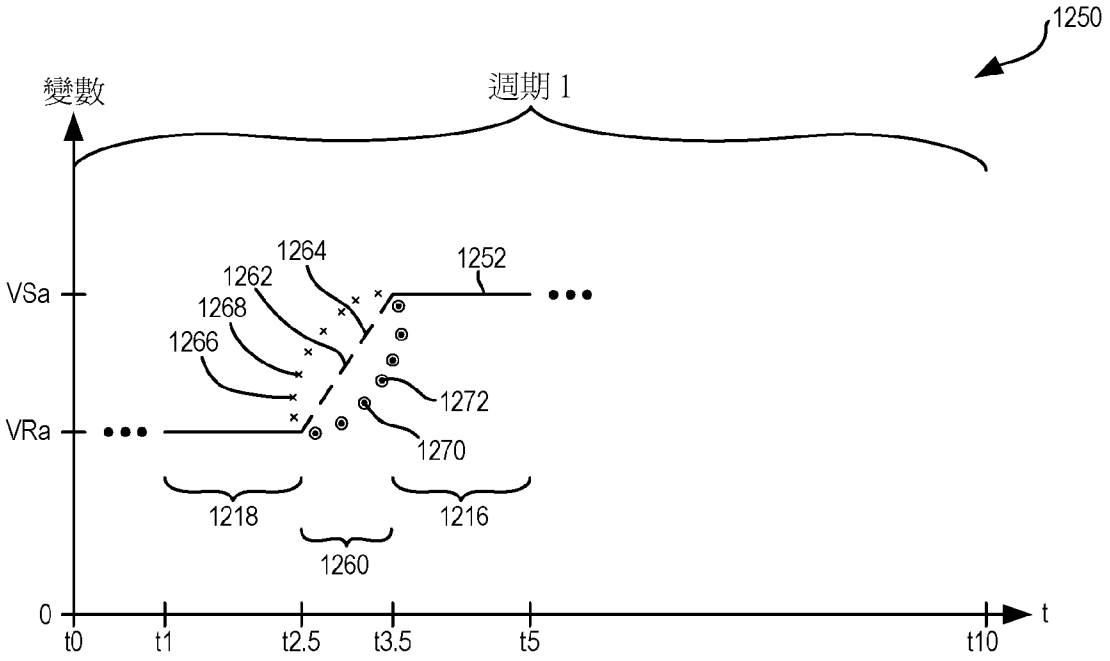

1250
變數
週期 1
1264
1252
1262
1268
1266
1272
1270
VSa
VRa
1218
1216
1260
0
t0
t1
t2.5
t3.5
t5
t10
t

圖 12E

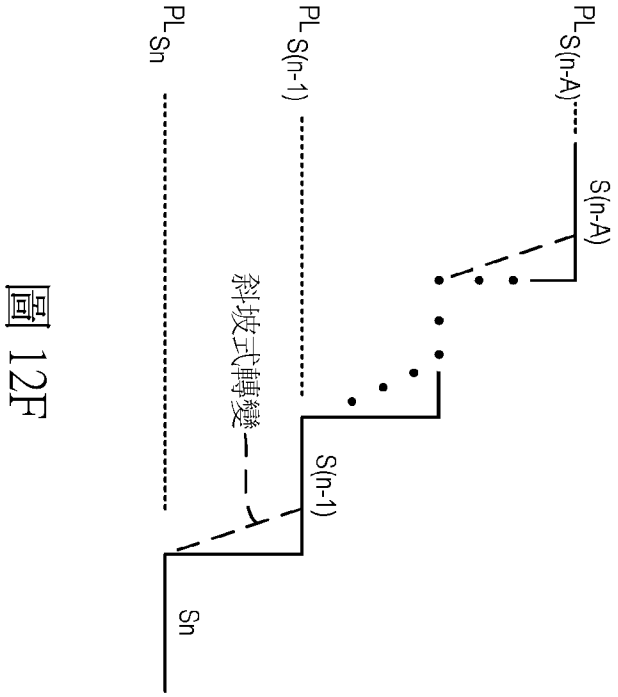

PL S(n-A)
S(n-A)
PL S(n-1)
斜坡式轉變
S(n-1)
PL Sn
Sn

圖 12F

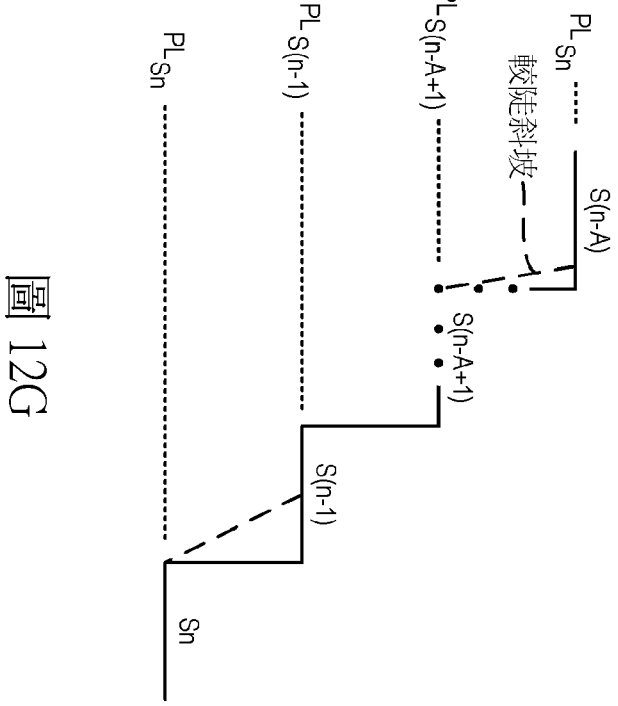

PL Sn
較陡斜坡
S(n-A)
PL S(n-A+1)
S(n-A+1)
PL S(n-1)
S(n-1)
PL Sn
Sn

圖 12G

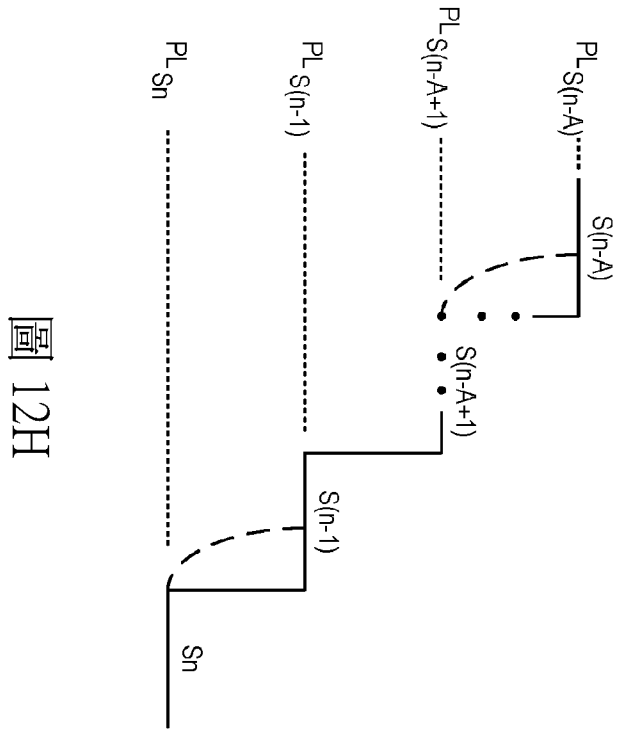

PLS(n-A)
PLS(n-A+1)
PLS(n-1)
PLSn
S(n-A)
S(n-A+1)
S(n-1)
Sn

圖 12H

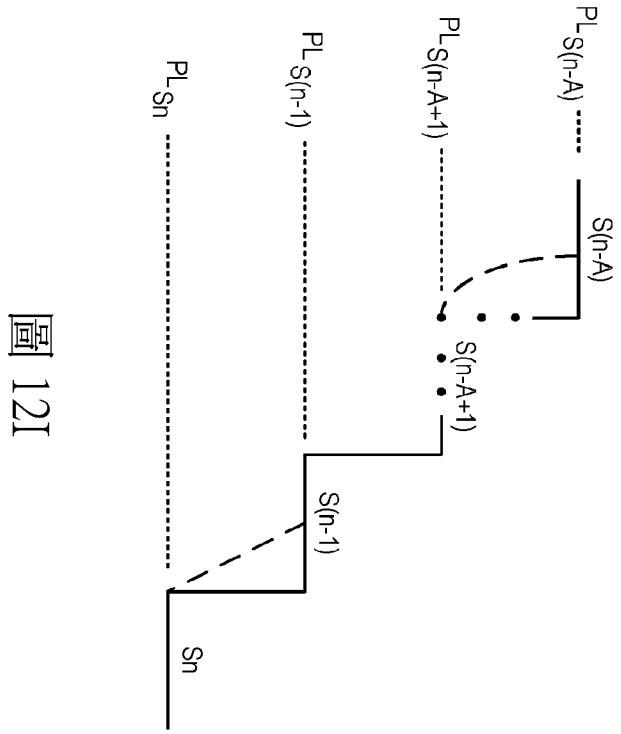

PLS(n-A)
PLS(n-A+1)
PLS(n-1)
PLSn
S(n-A)
S(n-A+1)
S(n-1)
Sn

圖 12I

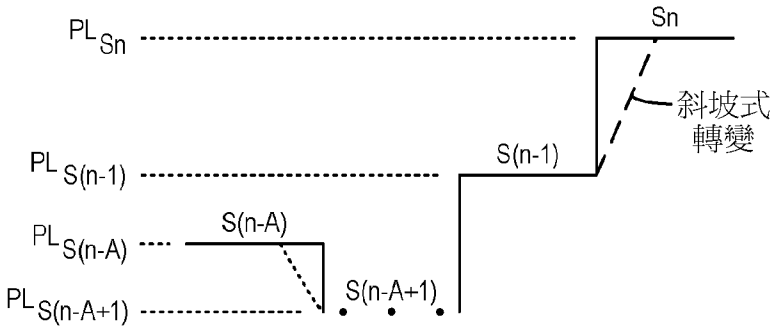


圖 12J

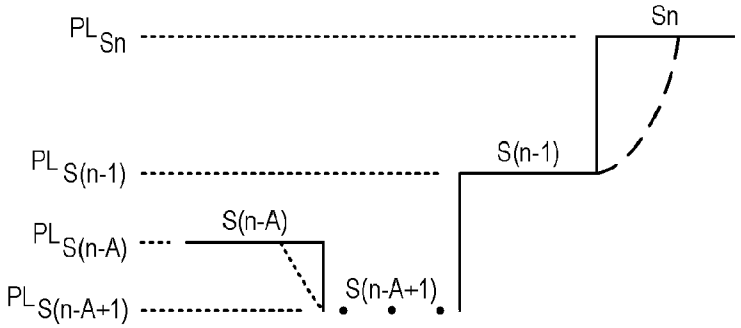


圖 12K

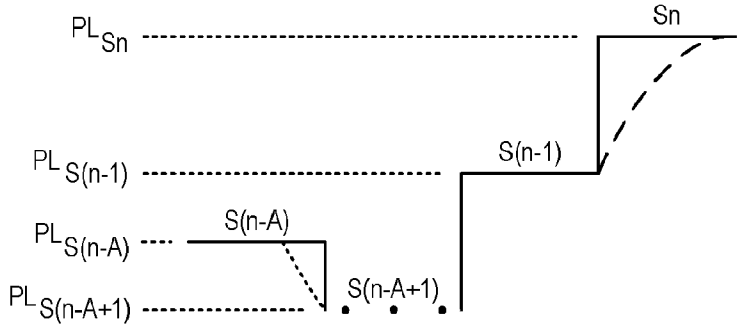


圖 12L

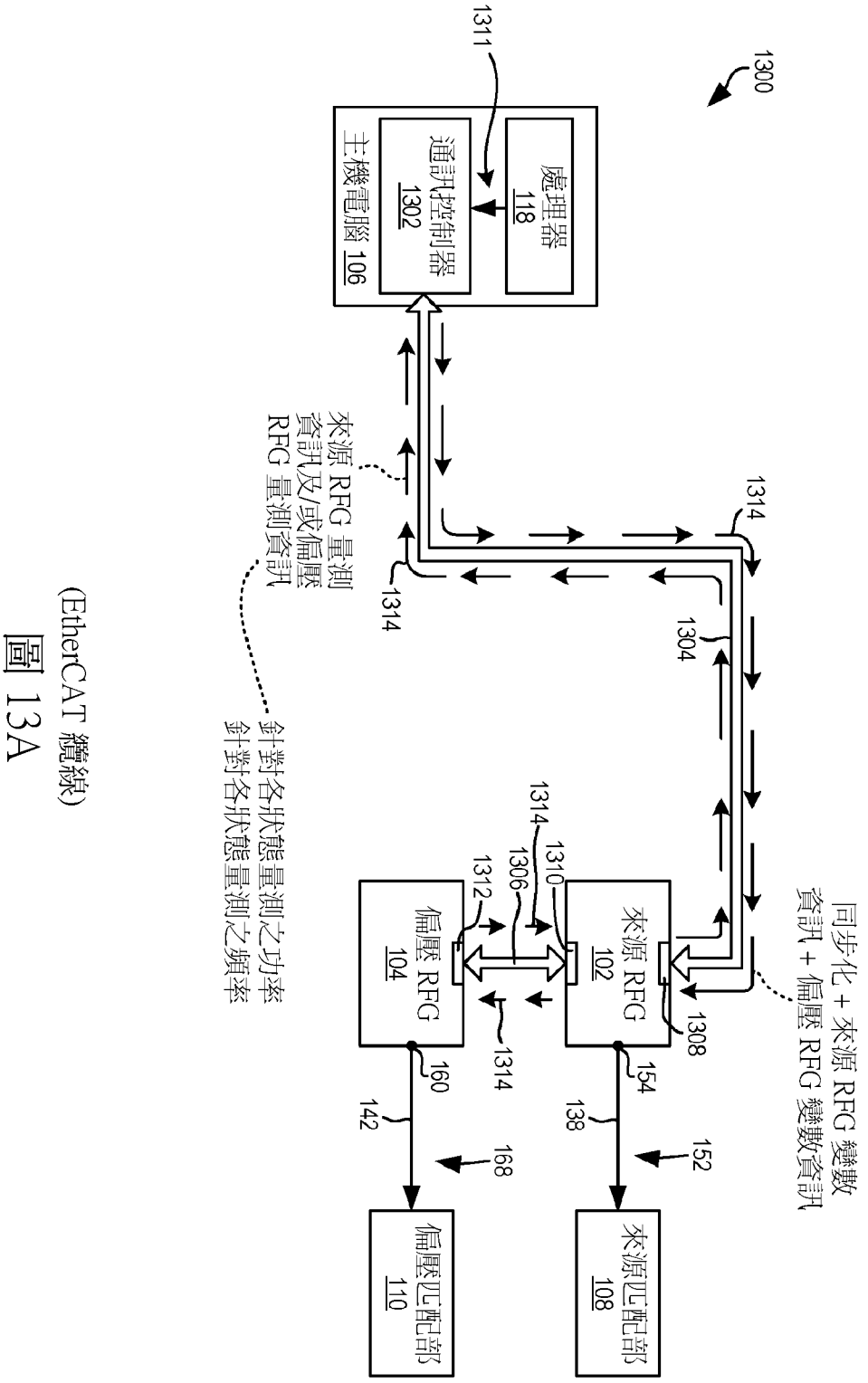

1300
1311
處理器 118
通訊控制器 1302
主機電腦 106
1314
1304
同步化 + 來源 RFG 變數資訊 + 偏壓 RFG 變數資訊
來源 RFG 量測資訊及/或偏壓 RFG 量測資訊
針對各狀態量測之功率
針對各狀態量測之頻率
來源 RFG 102
偏壓 RFG 104
1306
1308
1310
1312
154
138
152
160
142
168
來源匹配部 108
偏壓匹配部 110
(EtherCAT 纜線)

圖 13A

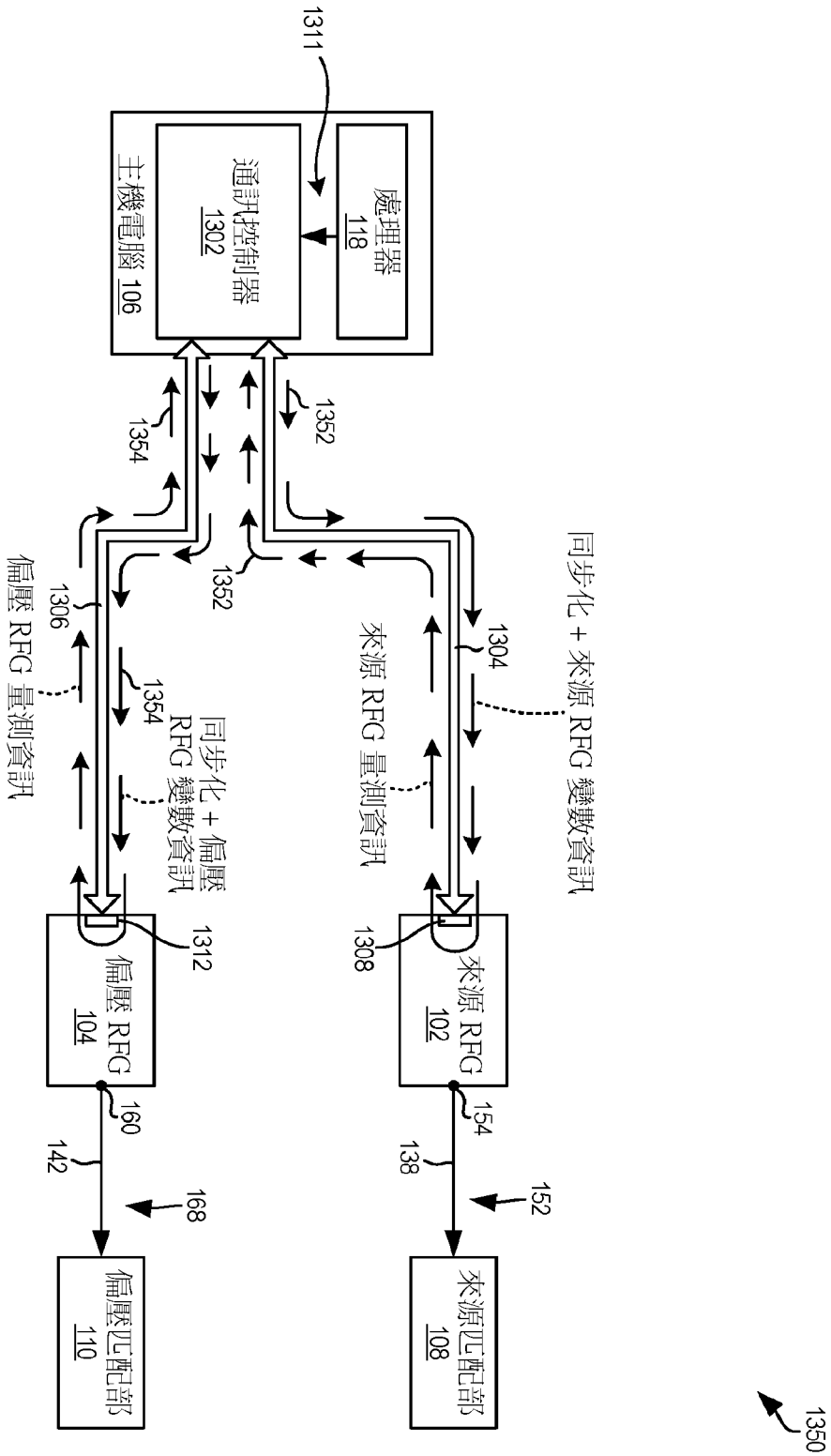
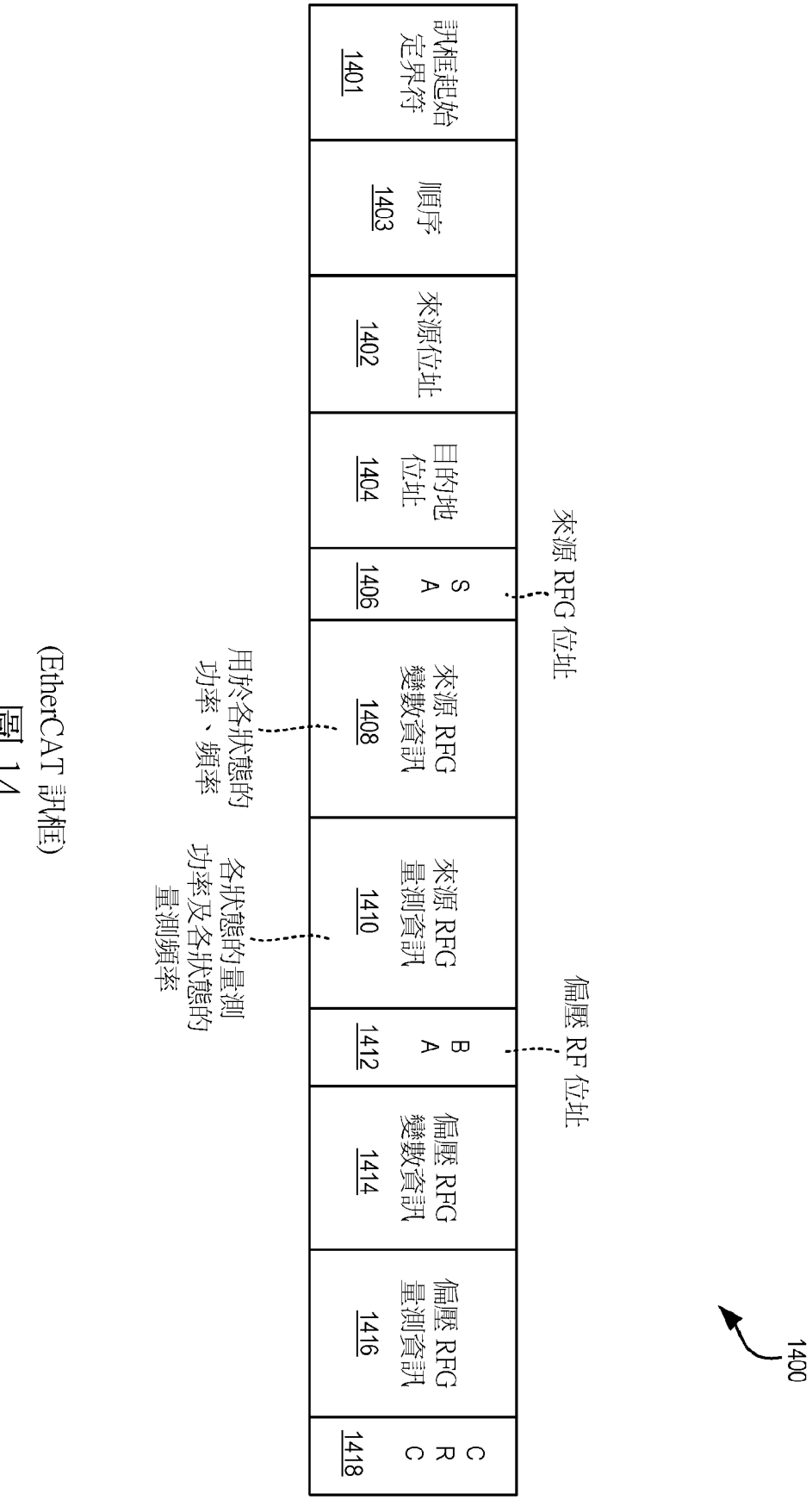

1311
處理器 118
通訊控制器 1302
主機電腦 106
1352
1354
1352
1354
1306
偏壓 RFG 量測資訊
同步化 + 偏壓 RFG 變數資訊
1312
偏壓 RFG 104
160
142
168
偏壓匹配部 110
同步化 + 來源 RFG 變數資訊
1304
來源 RFG 量測資訊
1308
來源 RFG 102
154
138
152
來源匹配部 108
1350

圖 13B



(EtherCAT 訊框)

圖 14

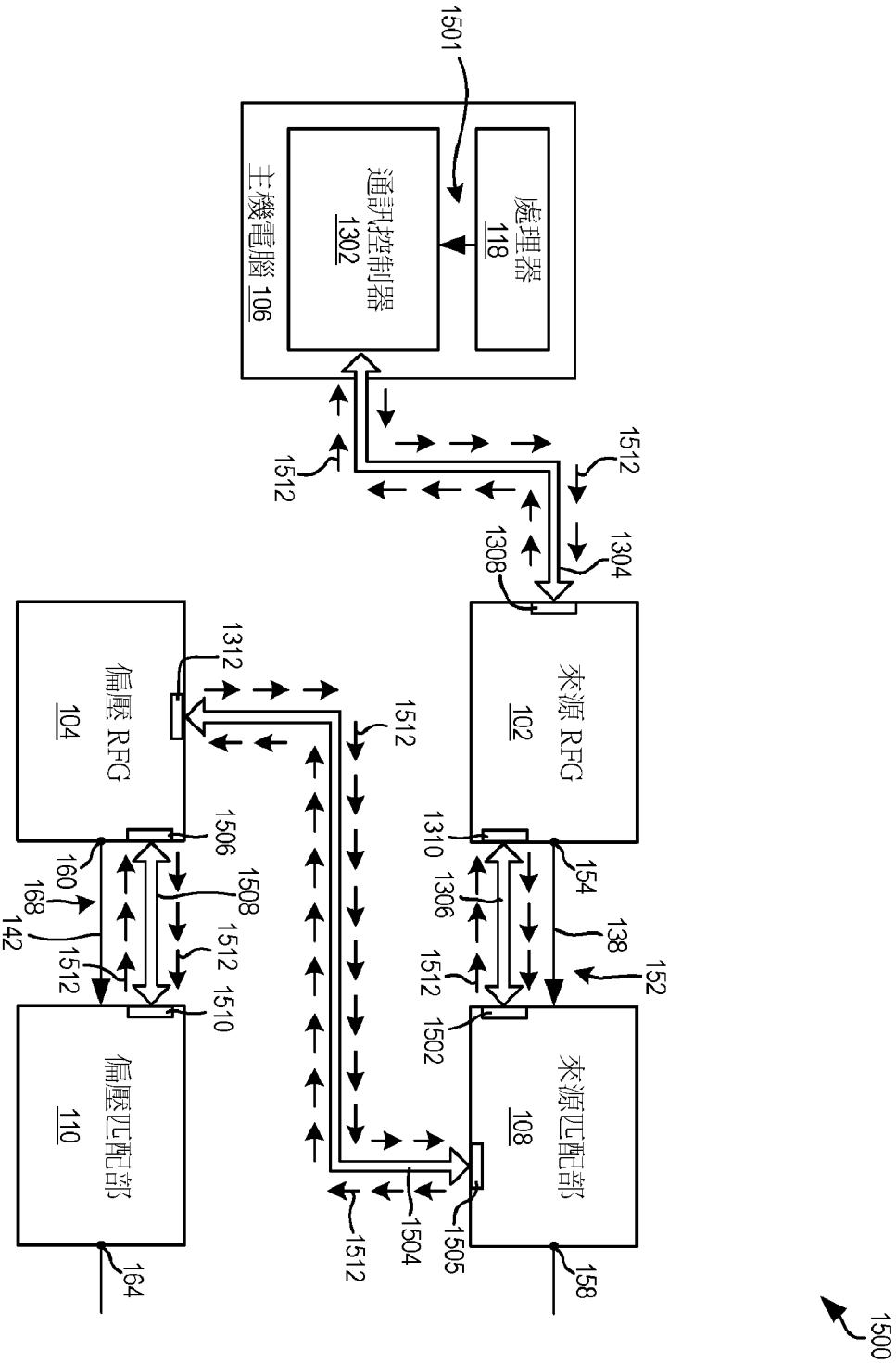

1501
主機電腦 106
處理器 118
通訊控制器 1302
1512
1512
1308
1304
偏壓 RFG 104
來源 RFG 102
1312
1512
1506
1310
1306
154
138
152
160
168
142
1508
1512
1512
1510
1502
偏壓匹配部 110
來源匹配部 108
1512
1504
1505
164
158
1500

圖 15A

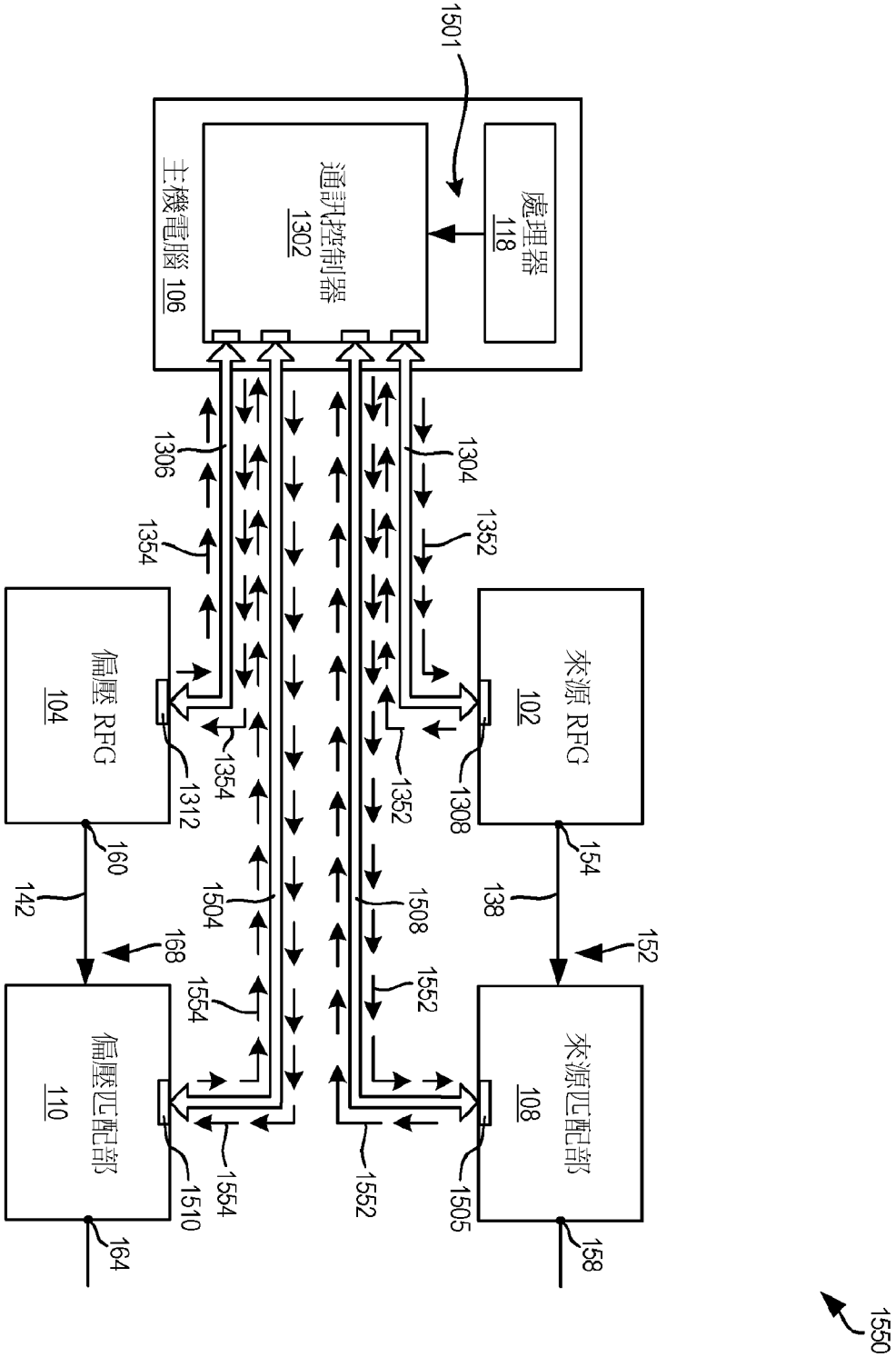
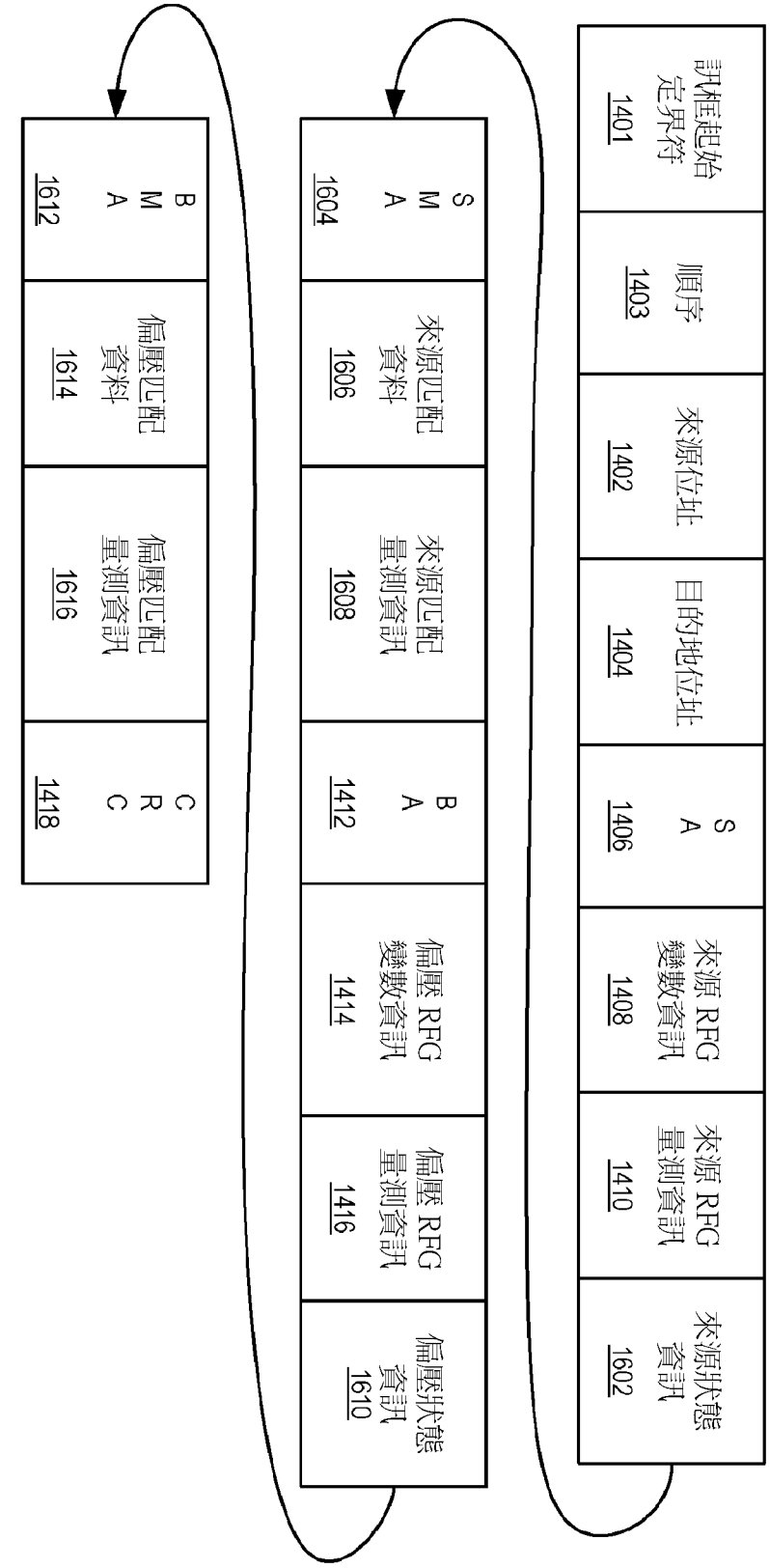

1501
處理器 118
通訊控制器 1302
主機電腦 106
1306
1304
1354
1352
偏壓 RFG 104
來源 RFG 102
1354
1352
1312
1308
160
154
142
138
1504
1508
168
152
1554
1552
偏壓匹配部 110
來源匹配部 108
1554
1552
1510
1505
164
158
1550

圖 15B



(EtherCAT 訊框)

圖 16

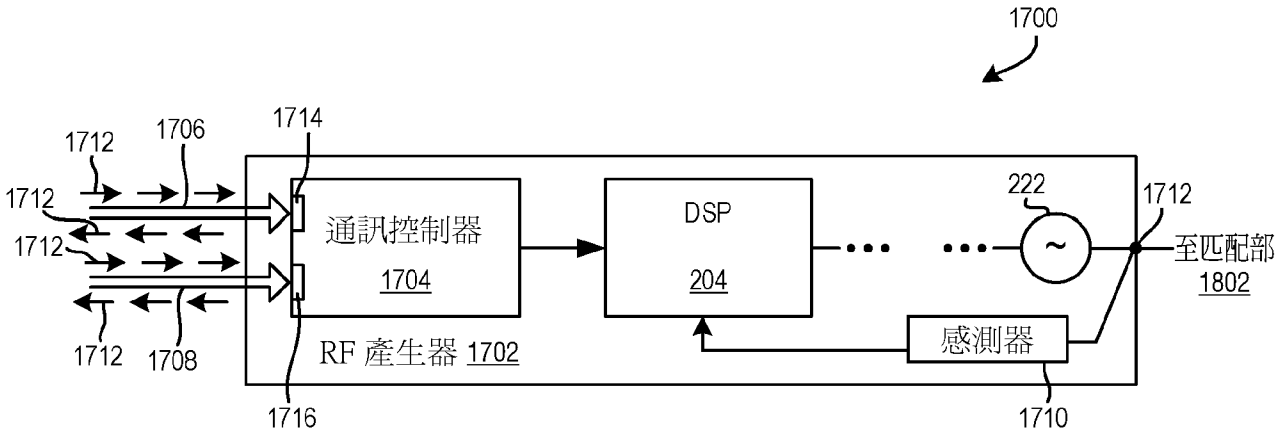

1700
1712
1706
1714
1712
1712
1712
1708
1716
通訊控制器
1704
RF 產生器 1702
DSP
204
222
感測器
1710
1712
至匹配部
1802

圖 17

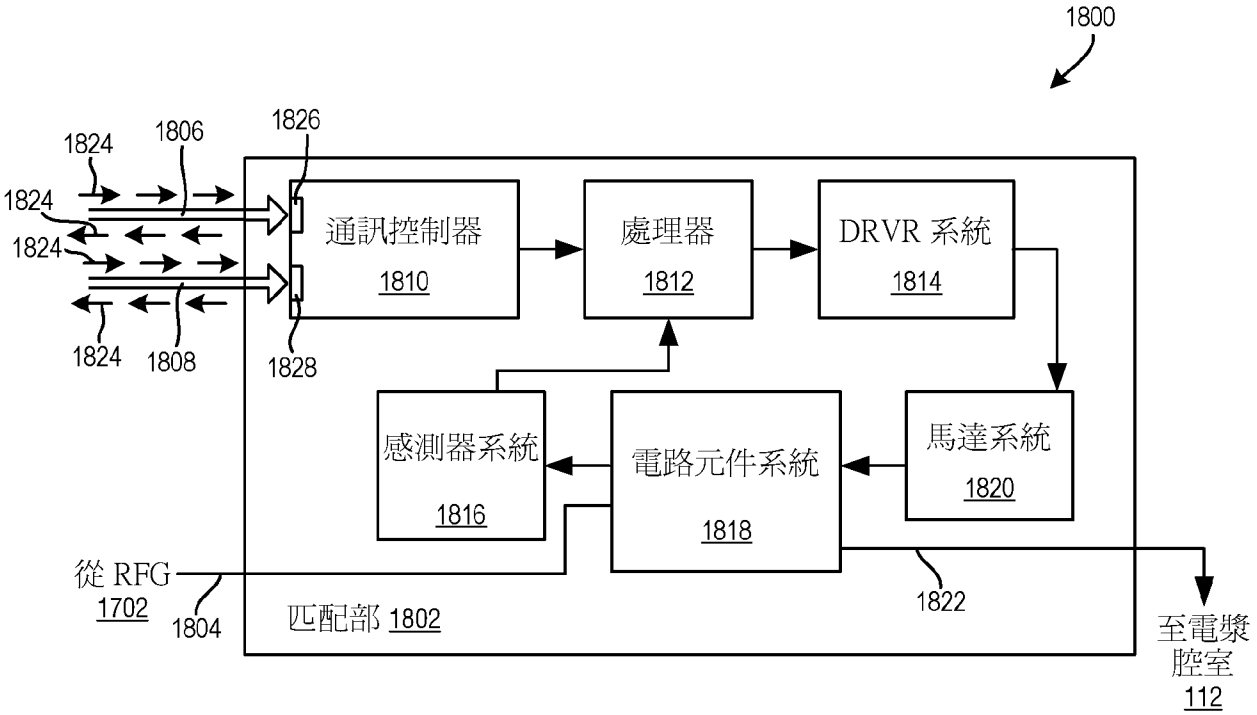

1800
1824
1806
1826
1824
1824
1824
1808
1828
通訊控制器
1810
處理器
1812
DRVR 系統
1814
感測器系統
1816
電路元件系統
1818
馬達系統
1820
從 RFG
1702
1804
匹配部 1802
1822
至電漿
腔室
112

圖 18

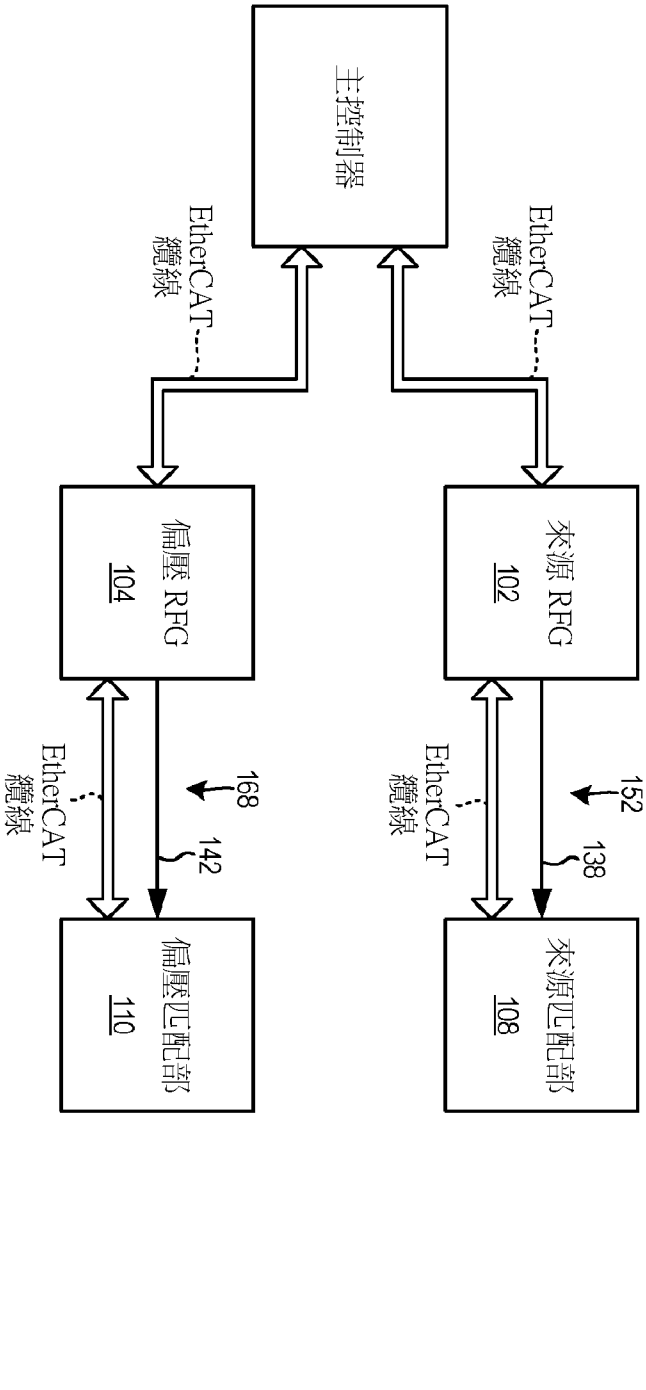

主控制器
EtherCAT
纜線
EtherCAT
纜線
偏壓 RFG
104
來源 RFG
102
EtherCAT
纜線
EtherCAT
纜線
168
142
152
138
偏壓匹配部
110
來源匹配部
108
1920

圖 19A

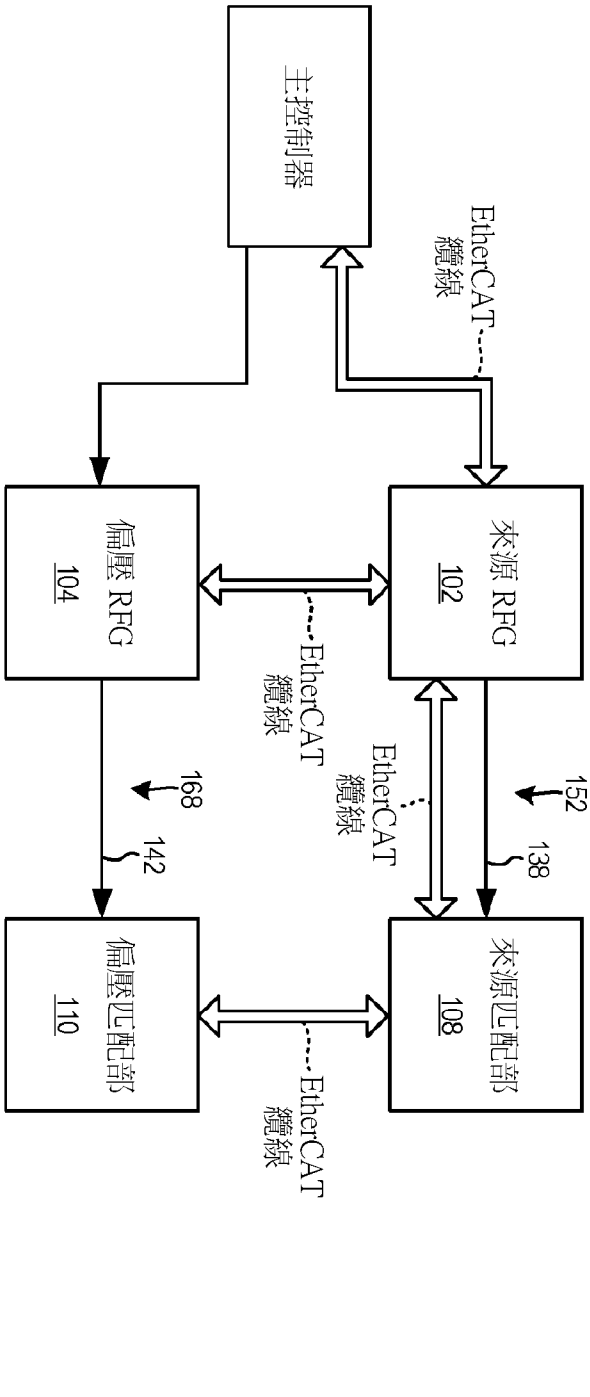

主控制器
EtherCAT
纜線
偏壓 RFG
104
來源 RFG
102
EtherCAT
纜線
EtherCAT
纜線
168
142
152
138
偏壓匹配部
110
來源匹配部
108
EtherCAT
纜線
1930

圖 19B

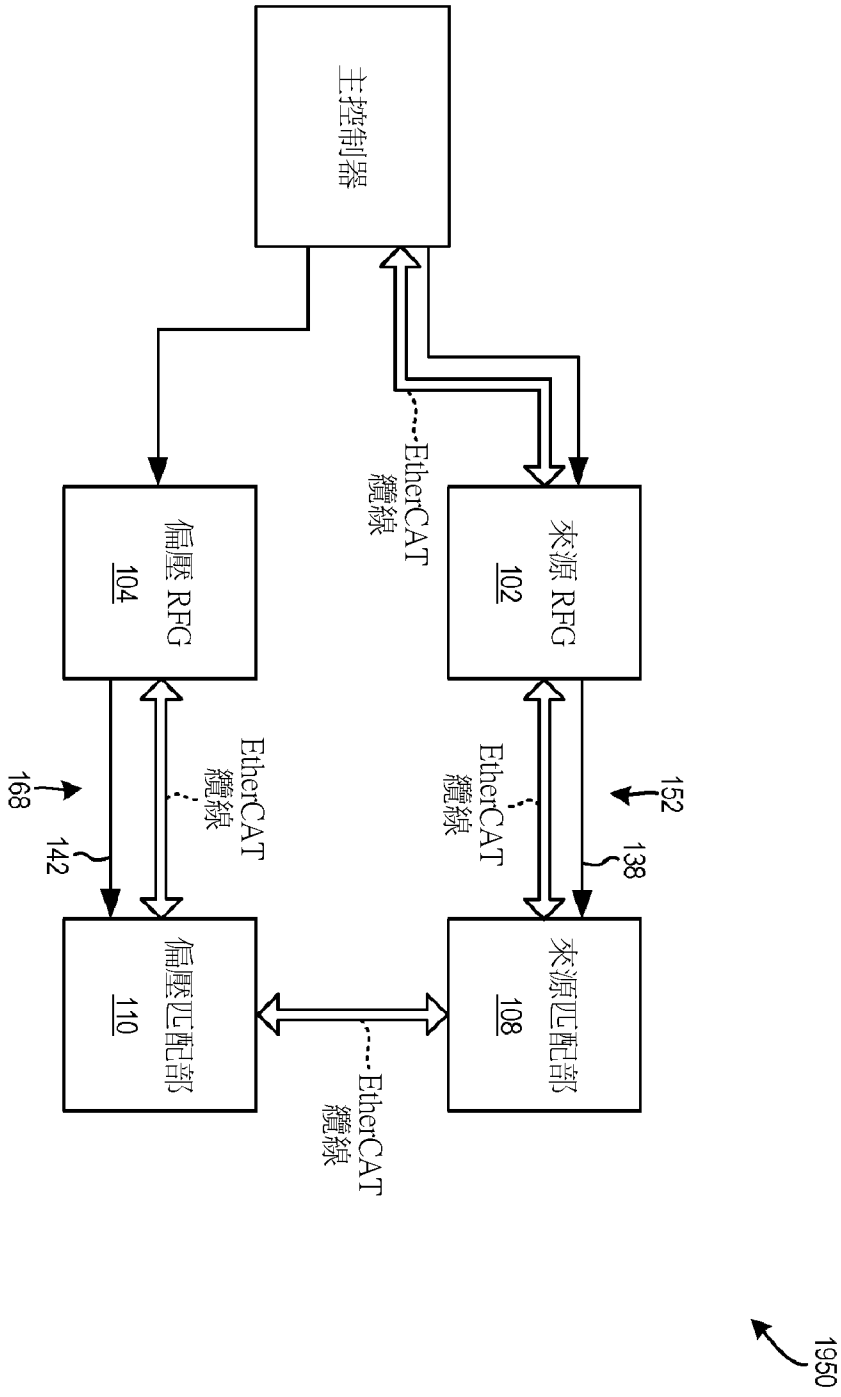

主控制器
EtherCAT
纜線
偏壓 RFG
104
來源 RFG
102
EtherCAT
纜線
EtherCAT
纜線
168
142
152
138
偏壓匹配部
110
來源匹配部
108
EtherCAT
纜線
1950

圖 19C

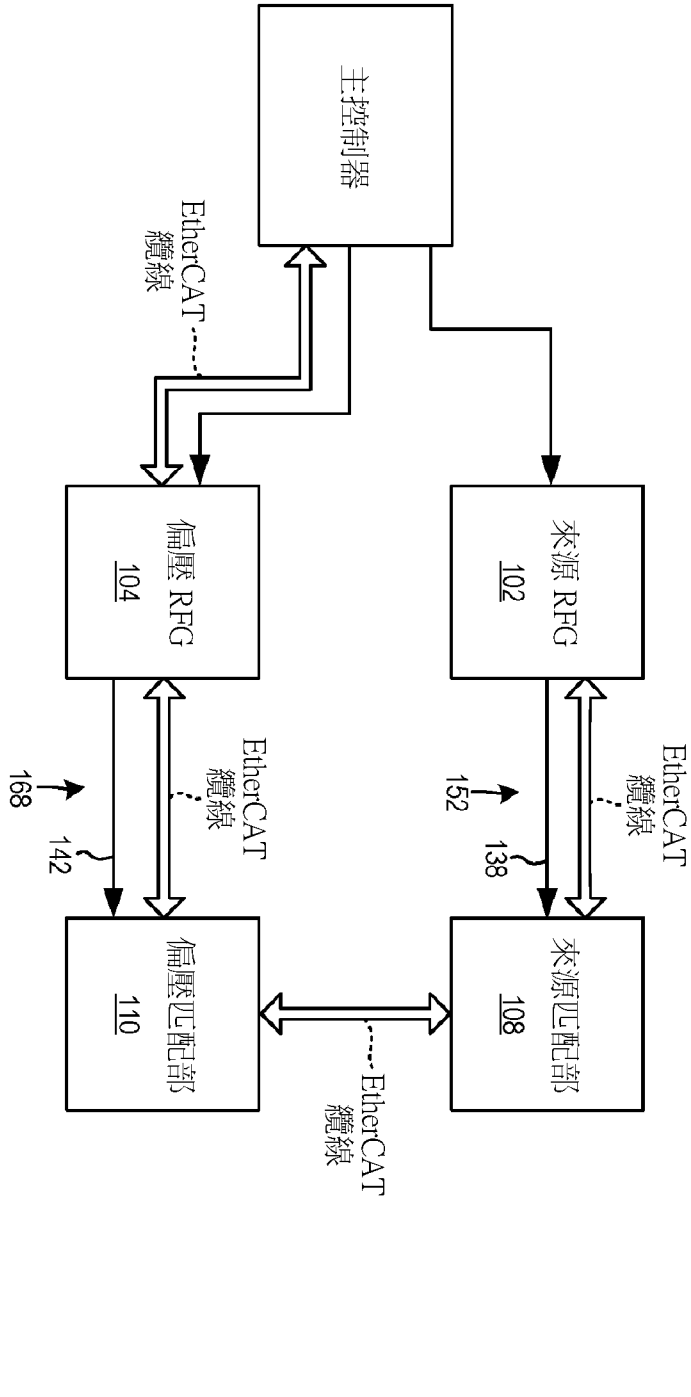

主控制器
EtherCAT
纜線
偏壓 RFG
104
來源 RFG
102
168
142
152
138
EtherCAT
纜線
EtherCAT
纜線
偏壓匹配部
110
來源匹配部
108
EtherCAT
纜線
1960

圖 19D

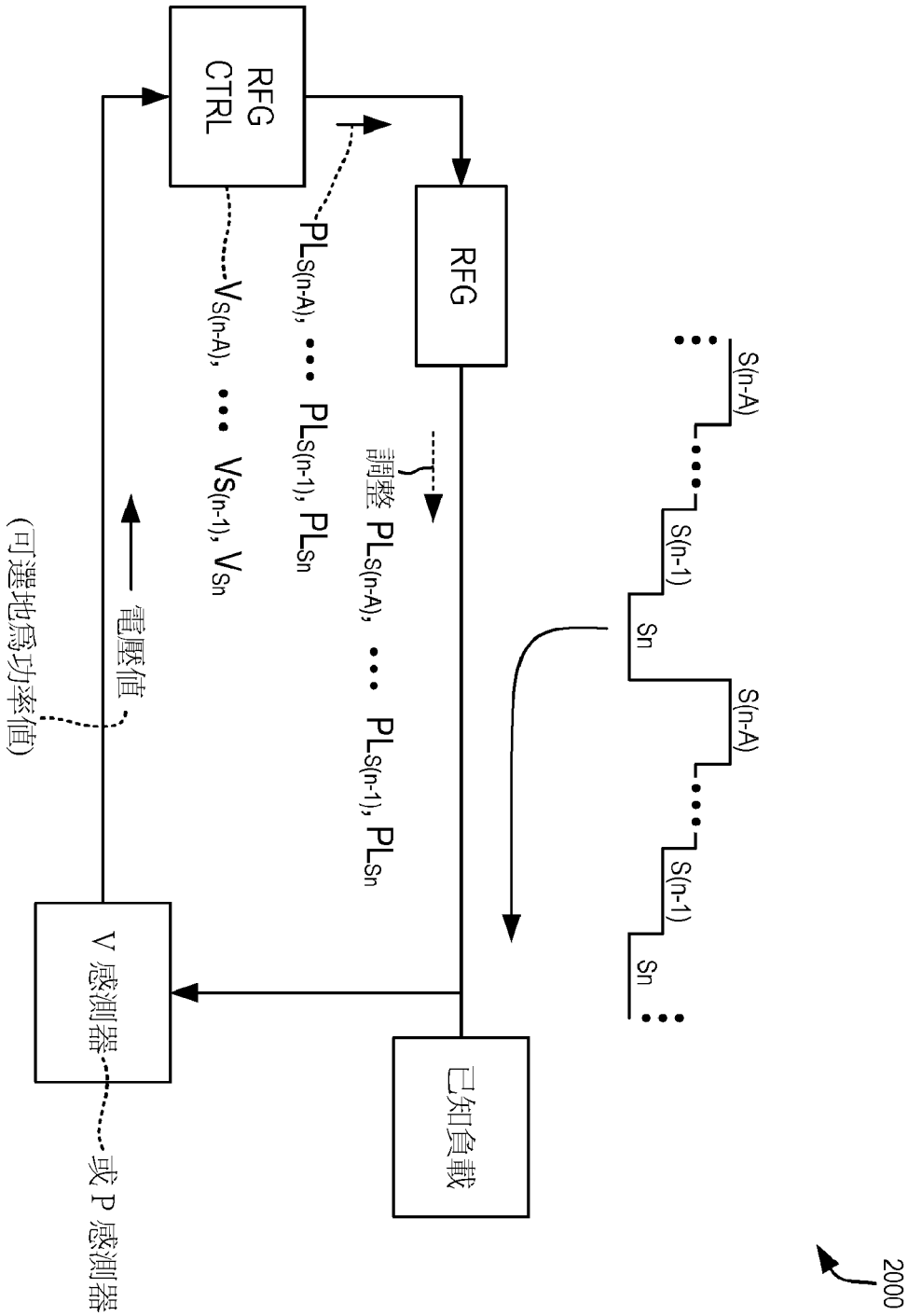

2000
S(n-A)
S(n-1)
Sn
S(n-A)
S(n-1)
Sn
已知負載
RFG
調整 PLS(n-A), ••• PLS(n-1), PLSn
RFG CTRL
PLS(n-A), ••• PLS(n-1), PLSn
VS(n-A), ••• VS(n-1), VSn
電壓值
(可選地爲功率值)
V 感測器
或 P 感測器

圖 20

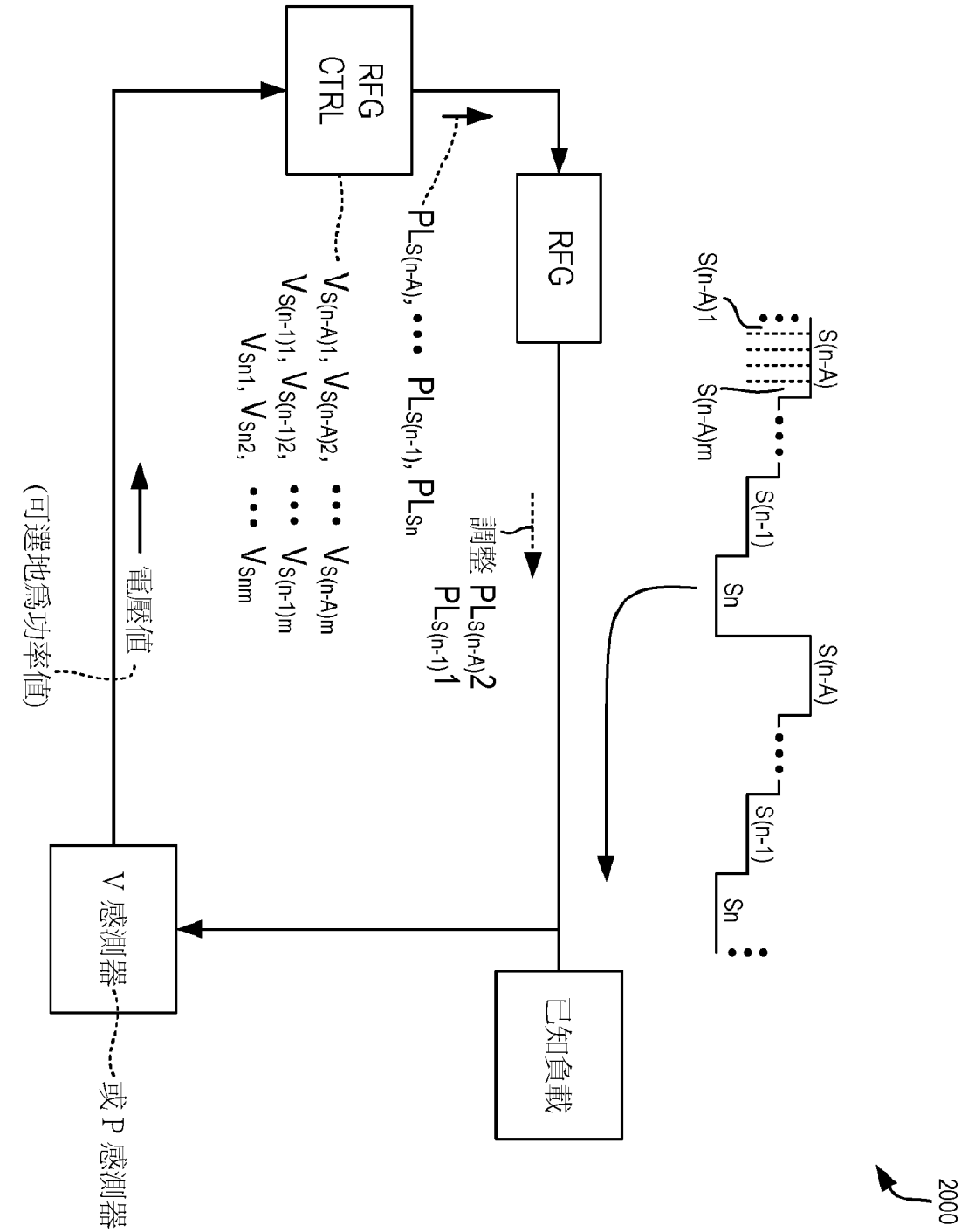

RFG CTRL
RFG
已知負載
V 感測器
或 P 感測器
電壓值
(可選地爲功率值)
調整 PLS(n-A)2
PLS(n-1)1
PLS(n-A), ••• PLS(n-1), PLSn
VS(n-A)1, VS(n-A)2, ••• VS(n-A)m
VS(n-1)1, VS(n-1)2, ••• VS(n-1)m
VSn1, VSn2, ••• VSnm
S(n-A)1
S(n-A)m
S(n-A)
S(n-1)
Sn
2000

圖 21

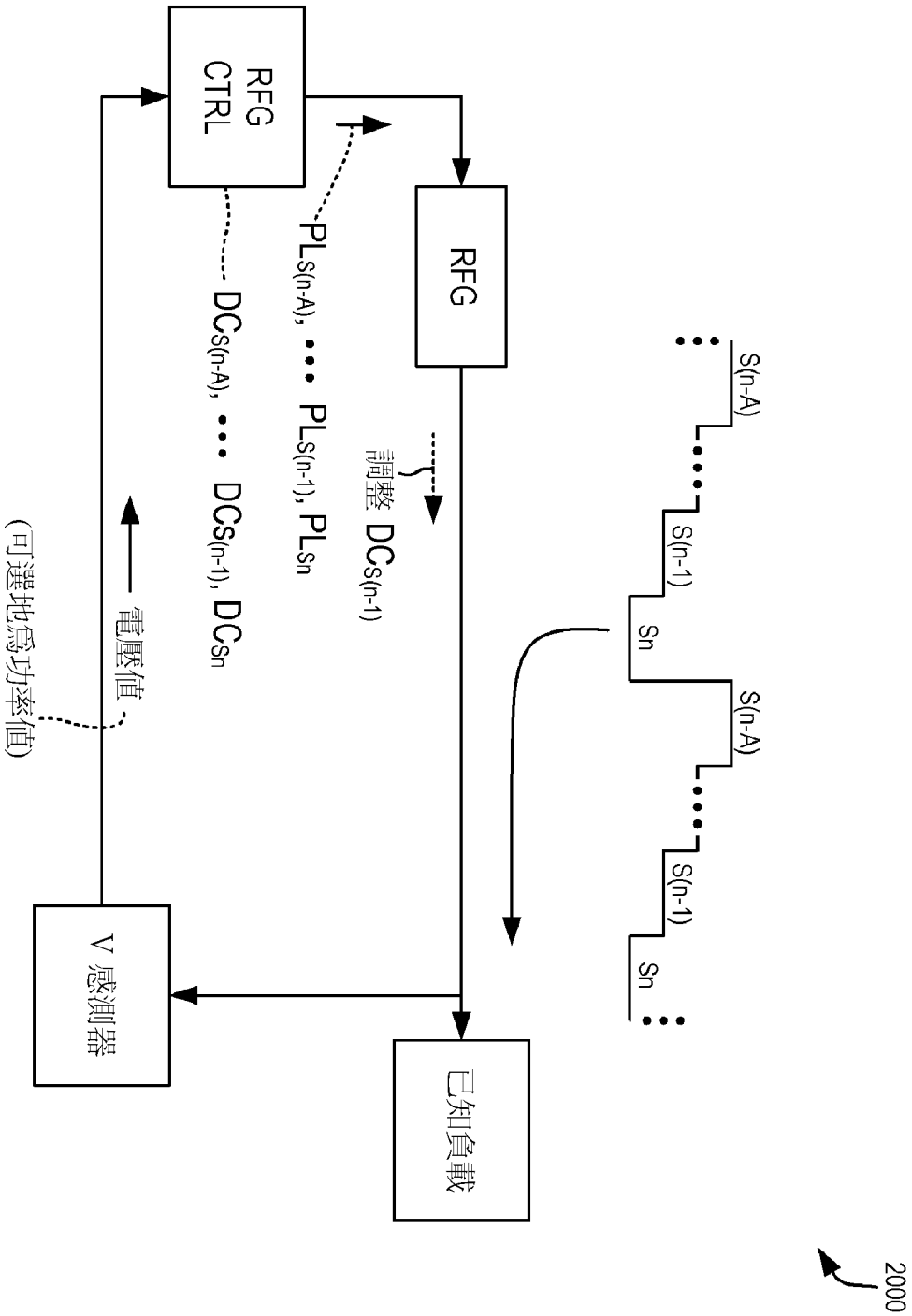

RFG CTRL
RFG
已知負載
V 感測器
S(n-A)
S(n-1)
Sn
S(n-A)
S(n-1)
Sn
2000
PLS(n-A), ••• PLS(n-1), PLSn
DCS(n-A), ••• DCS(n-1), DCSn
調整 DCS(n-1)
電壓值
(可選地爲功率值)

圖 22

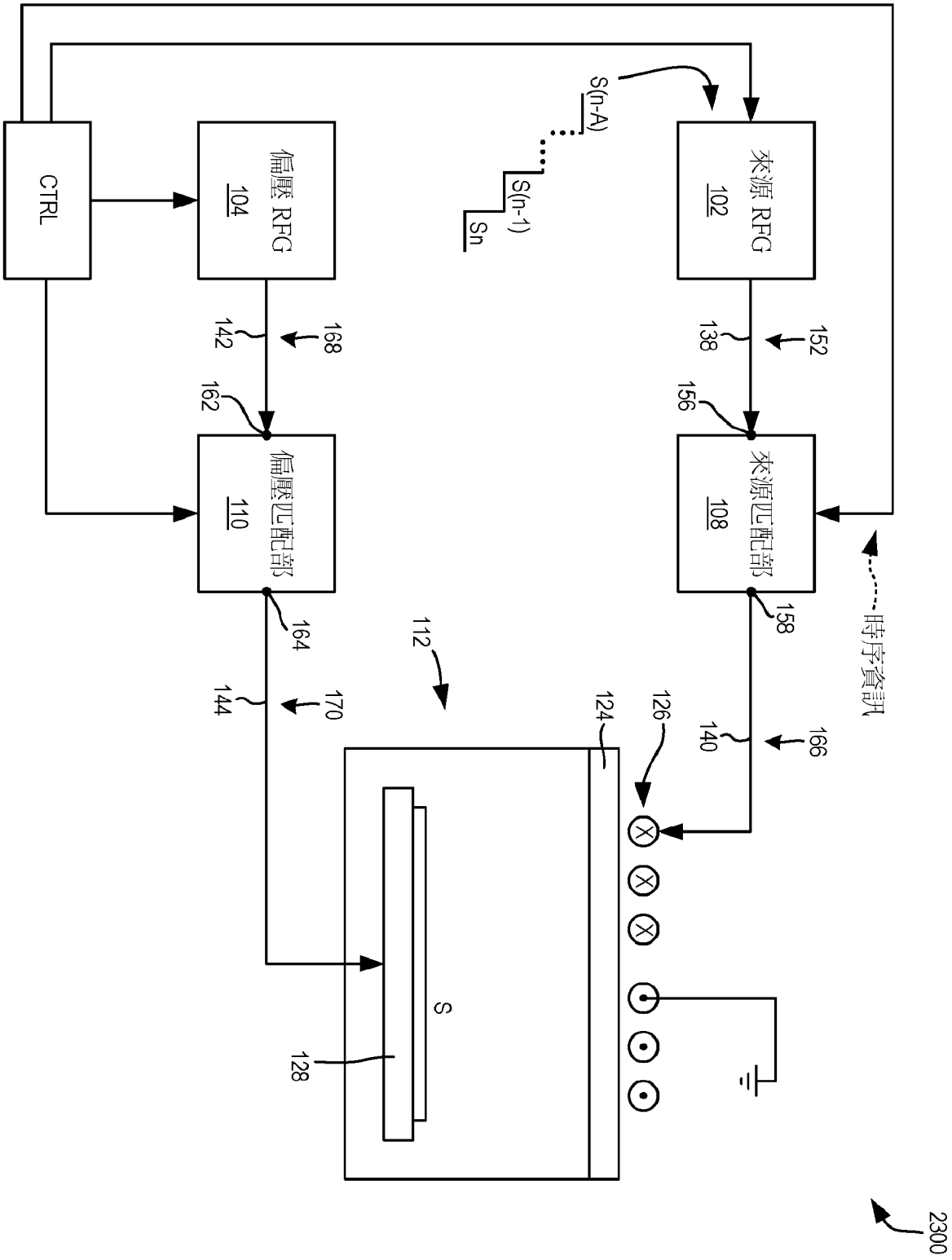

CTRL
偏壓 RFG
104
來源 RFG
102
S(n-A)
S(n-1)
Sn
142
168
138
152
162
156
偏壓匹配部
110
來源匹配部
108
時序資訊
164
158
112
144
170
124
126
140
166
S
128
2300

圖 23

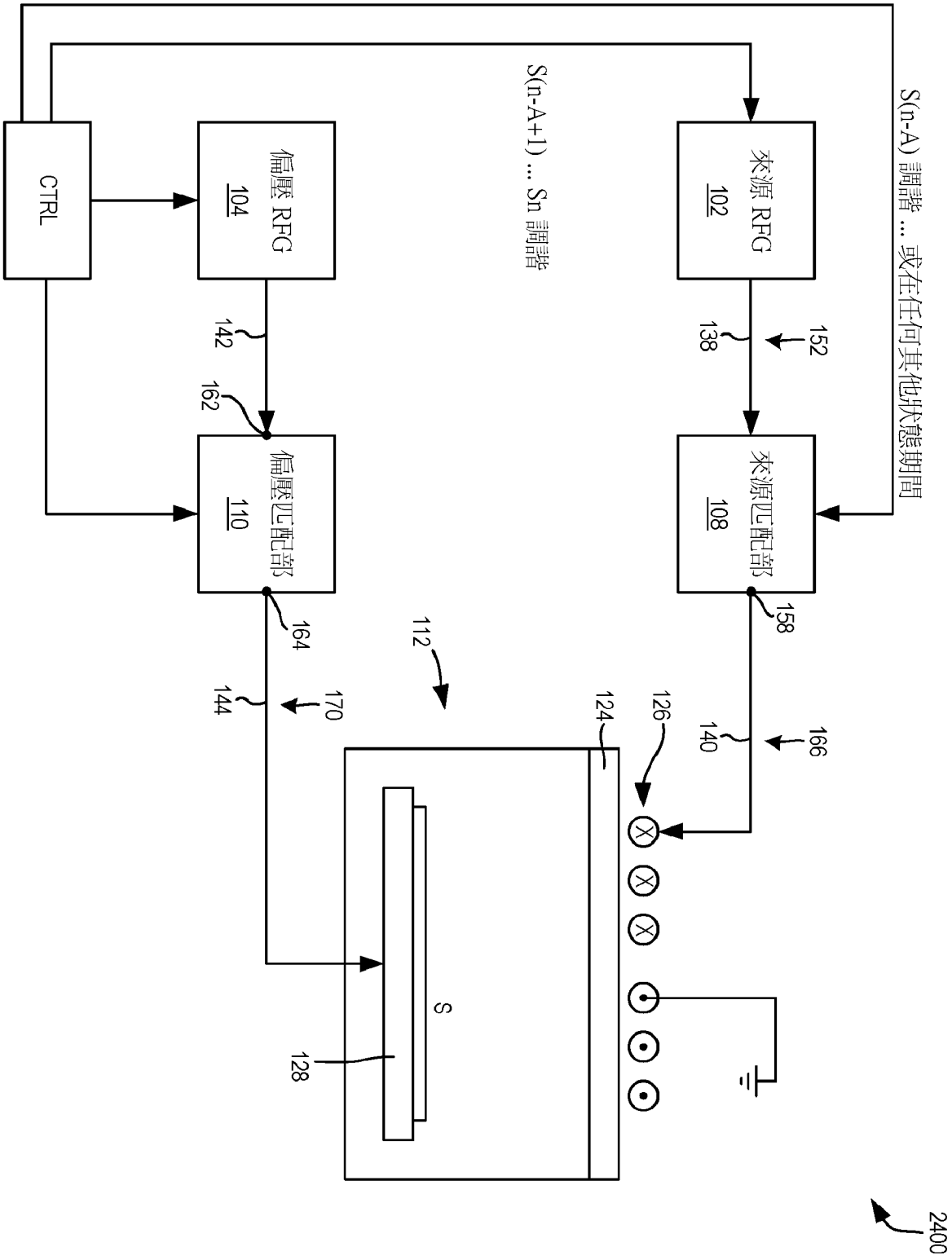

S(n-A) 調諧 ... 或在任何其他狀態期間
S(n-A+1) ... Sn 調諧
CTRL
偏壓 RFG
104
來源 RFG
102
偏壓匹配部
110
來源匹配部
108
142
162
138
152
164
158
144
170
140
166
112
124
126
S
128
2400

圖 24A

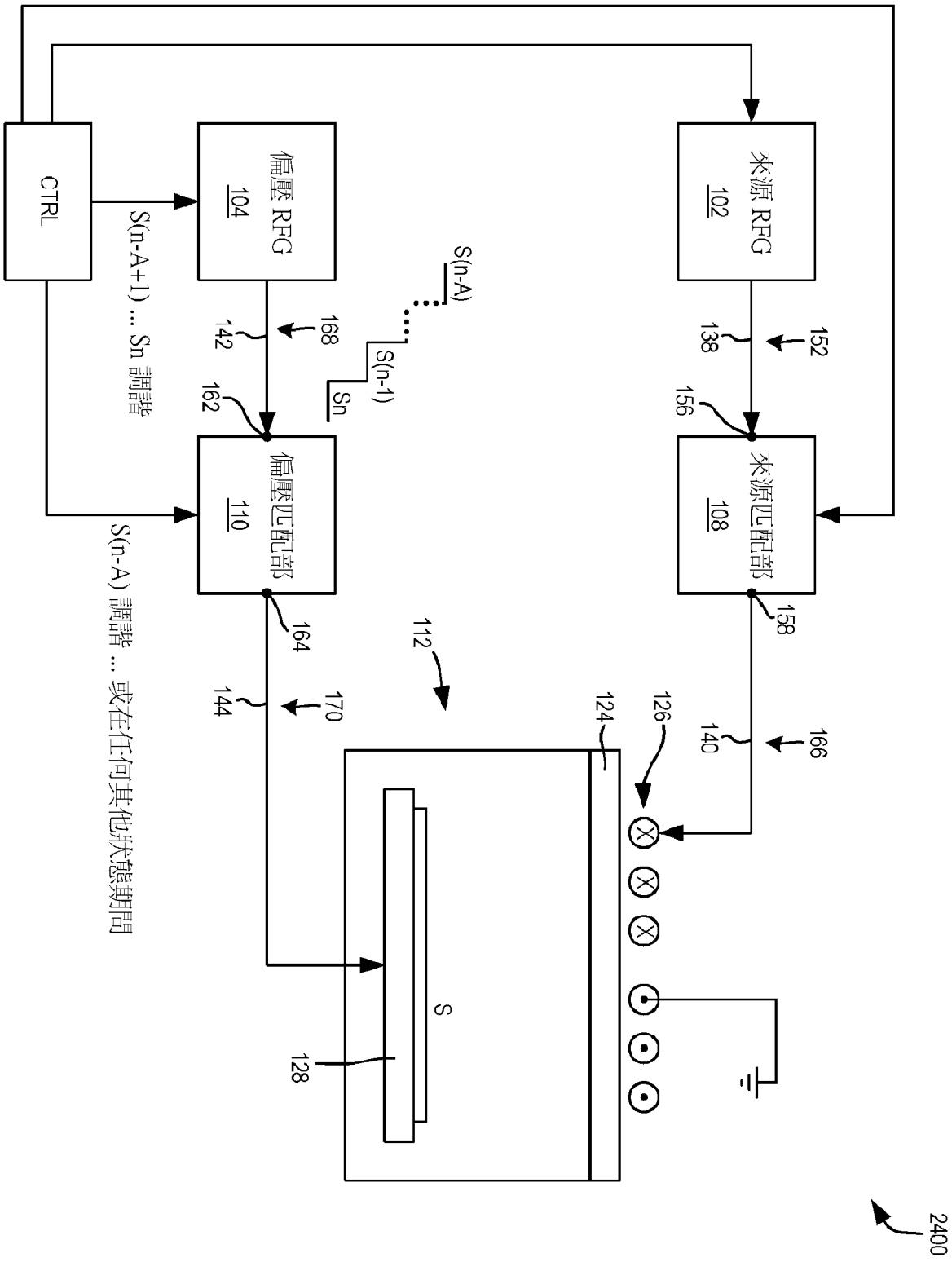

CTRL
偏壓 RFG
104
來源 RFG
102
S(n-A+1) ... Sn 調諧
S(n-A)
S(n-1)
Sn
142
168
162
138
152
156
偏壓匹配部
110
來源匹配部
108
S(n-A) 調諧 ... 或在任何其他狀態期間
164
144
170
112
158
124
126
140
166
S
128
2400

圖 24B

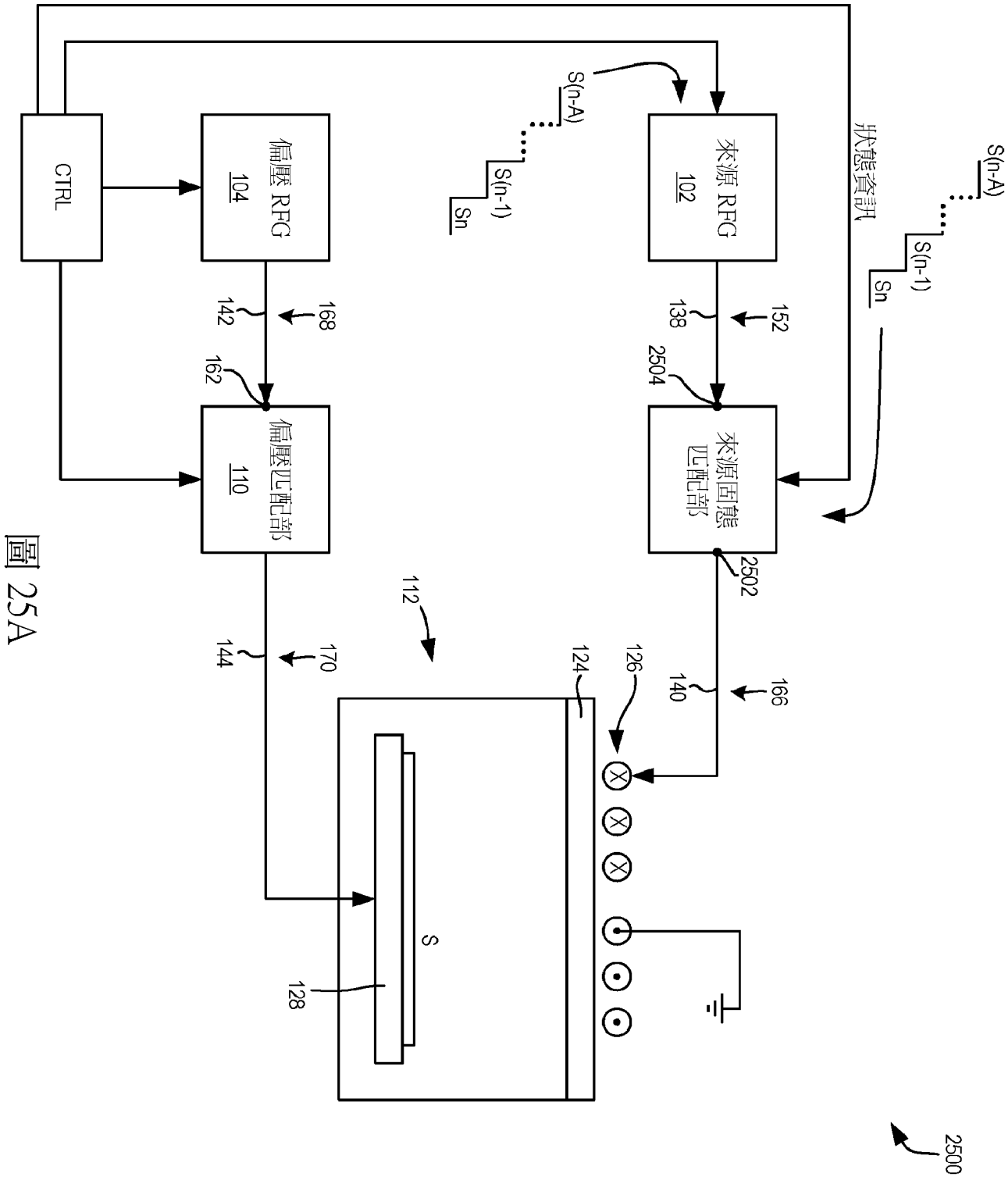

S(n-A)
S(n-1)
Sn
狀態資訊
CTRL
偏壓 RFG
104
來源 RFG
102
偏壓匹配部
110
來源匹配部
2502
來源固態
2504
142
168
162
138
152
144
170
140
166
112
124
126
S
128
2500

圖 25A

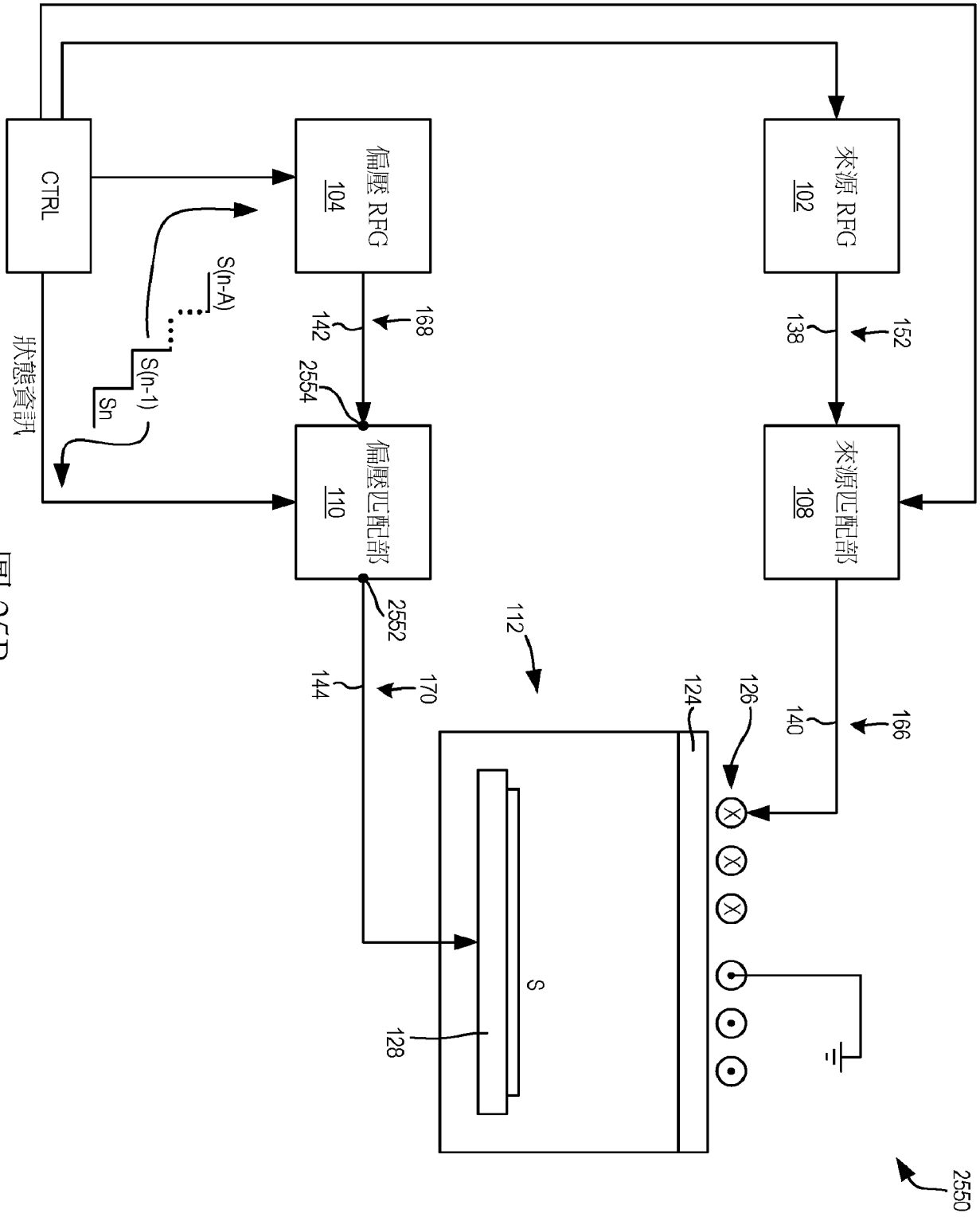

CTRL
偏壓 RFG
104
來源 RFG
102
S(n-A)
S(n-1)
Sn
狀態資訊
142
168
138
152
2554
偏壓匹配部
110
來源匹配部
108
2552
112
144
170
124
126
140
166
S
128
2550

圖 25B

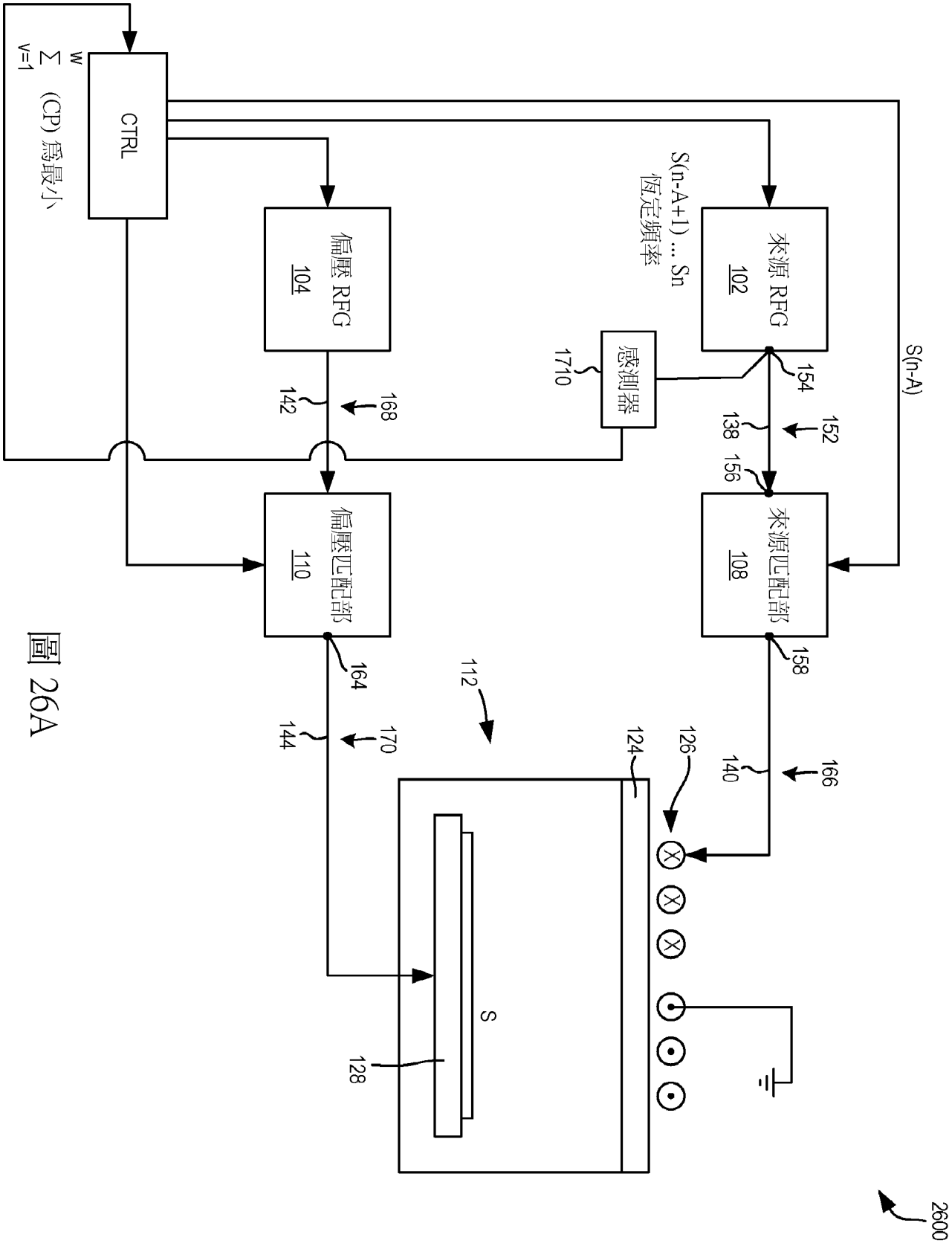

CTRL
$\sum_{v=1}^{w}$ (CP) 爲最小
偏壓 RFG 104
來源 RFG 102
S(n-A+1) ... Sn 假定頻率
感測器 1710
S(n-A)
偏壓匹配部 110
來源匹配部 108
112
S
128
124
126
140
142
144
152
154
156
158
164
166
168
170
2600

圖 26A

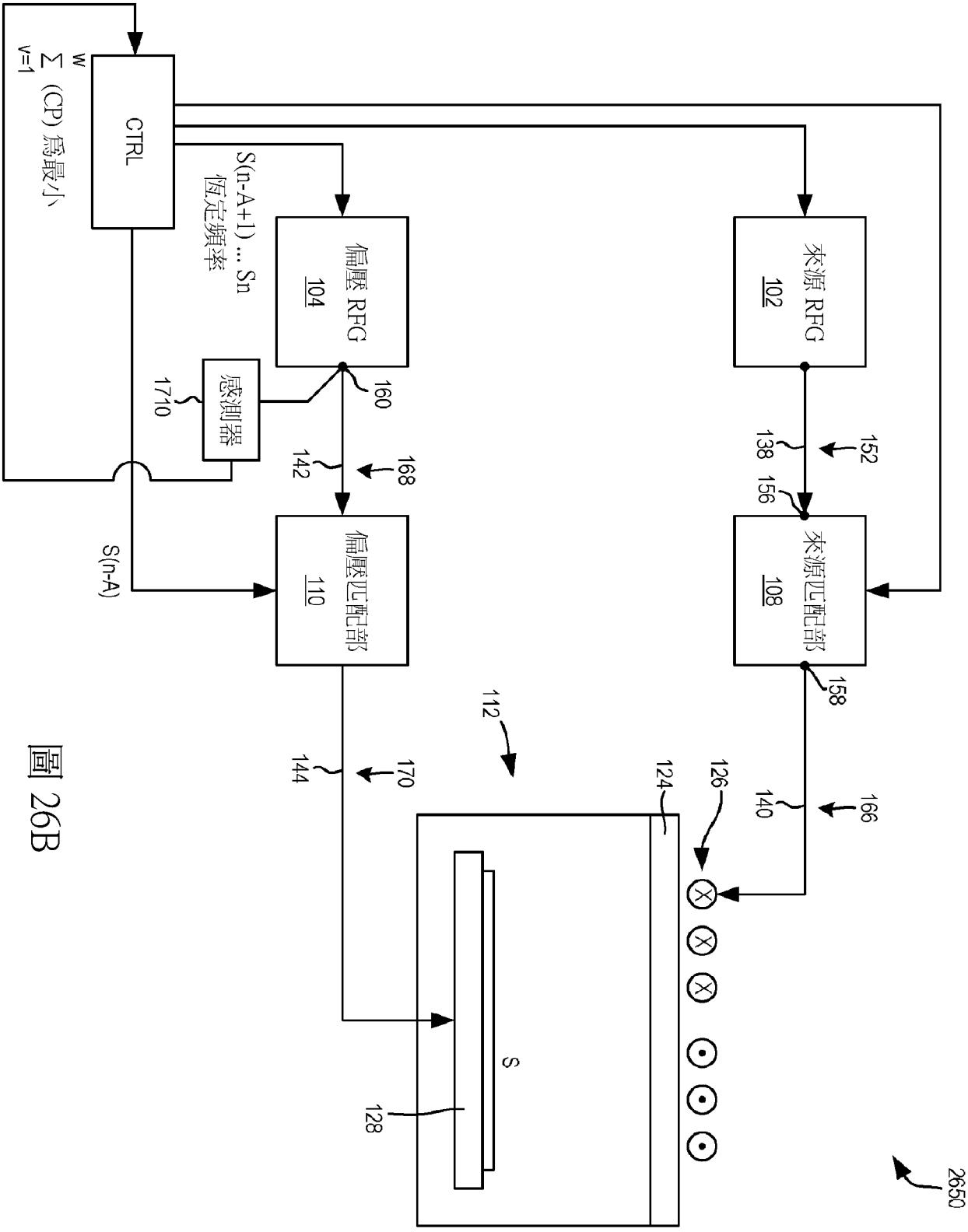

CTRL
w
Σ (CP) 爲最小
v=1
S(n-A+1) ... Sn
假定頻率
偏壓 RFG
104
來源 RFG
102
感測器
1710
160
142
168
138
152
156
偏壓匹配部
110
來源匹配部
108
S(n-A)
158
112
144
170
124
126
140
166
S
128
2650

圖 26B

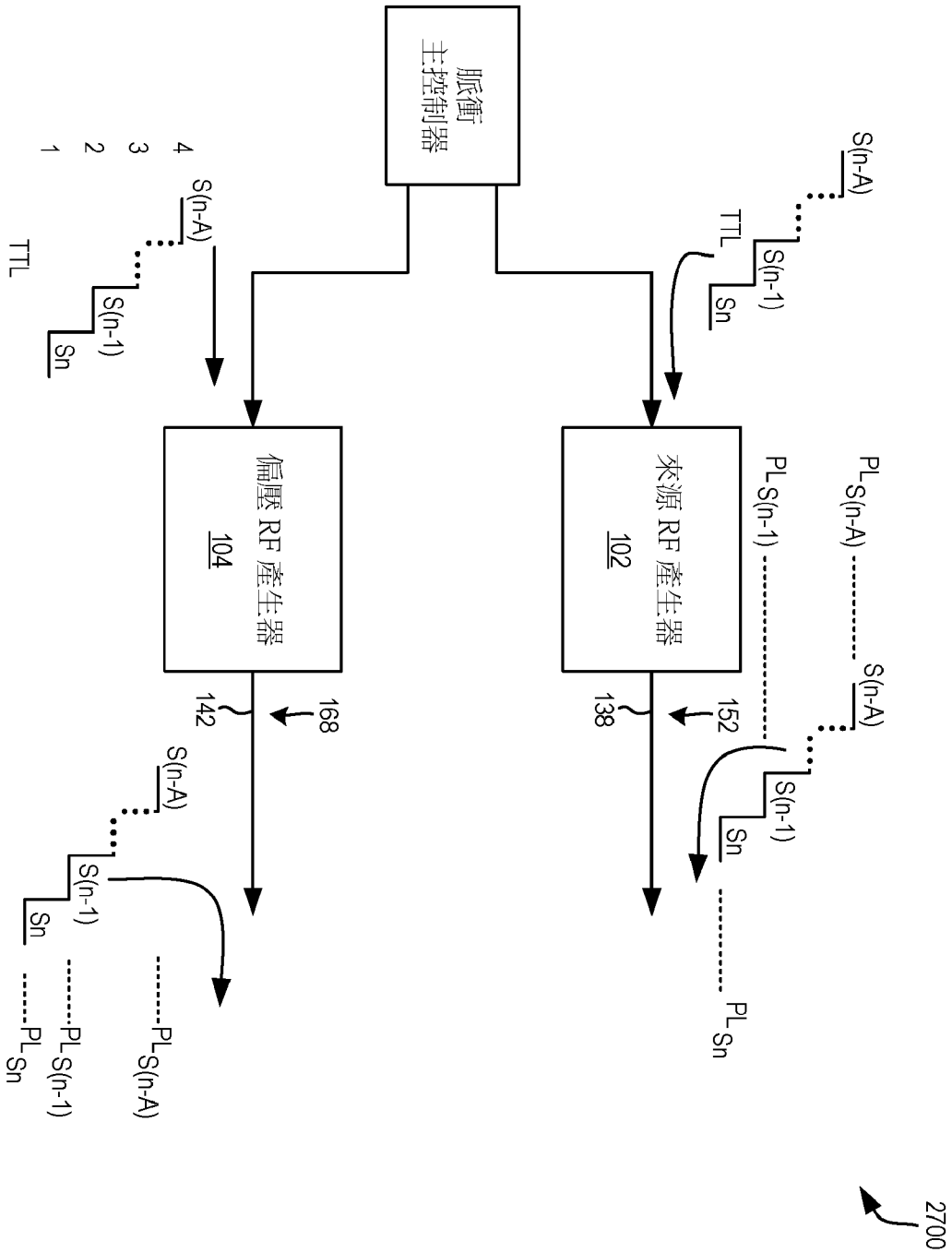

脈衝
主控制器
偏壓 RF 產生器
104
來源 RF 產生器
102
S(n-A)
S(n-1)
Sn
TTL
PLS(n-A)
PLS(n-1)
PLSn
142
168
138
152
1
2
3
4
2700

圖 27

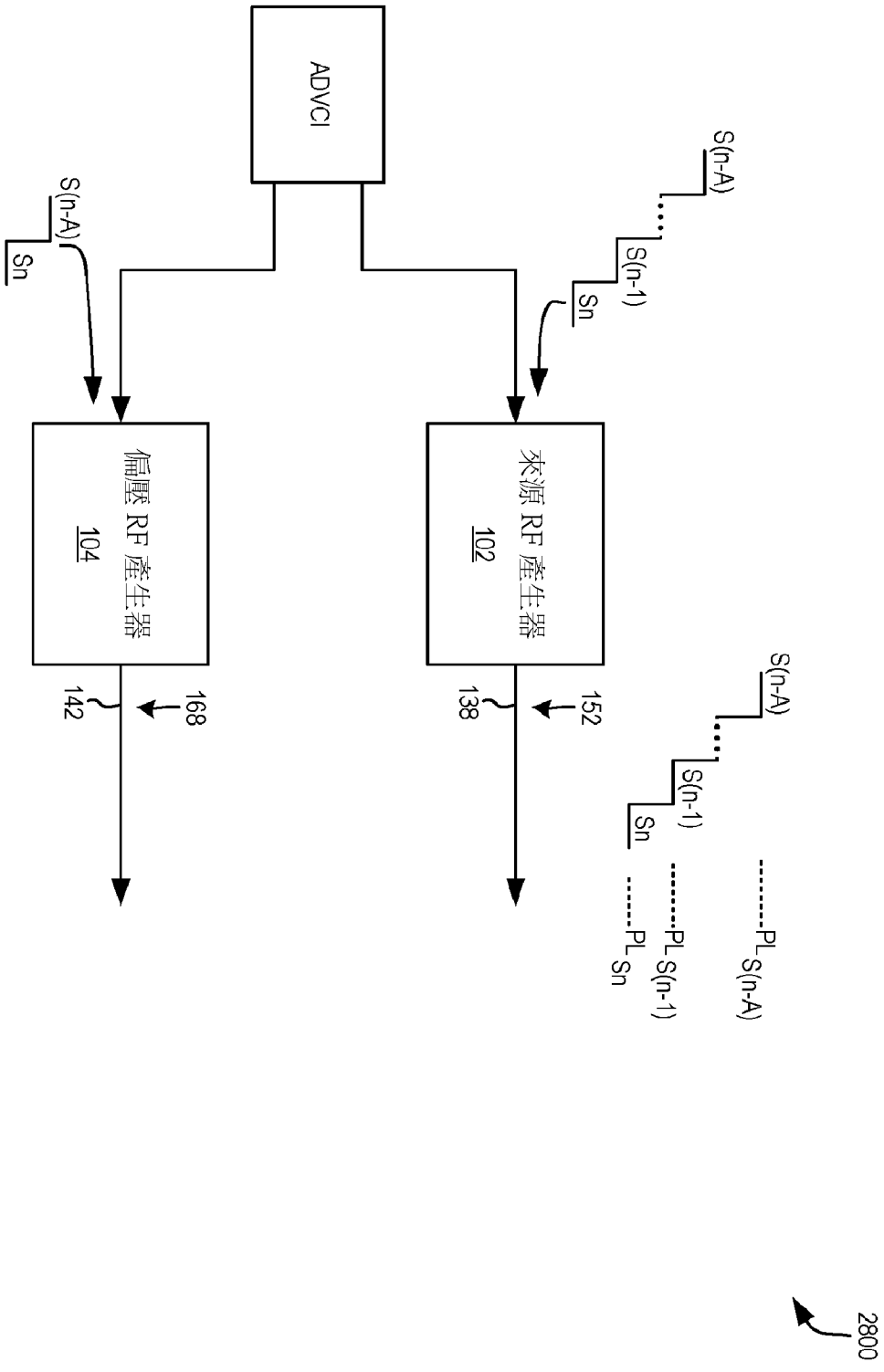

ADVCI
S(n-A)
S(n-1)
Sn
S(n-A)
Sn
偏壓 RF 產生器
104
來源 RF 產生器
102
142
168
138
152
S(n-A)
S(n-1)
Sn
PL S(n-A)
PL S(n-1)
PL Sn
2800

圖 28A

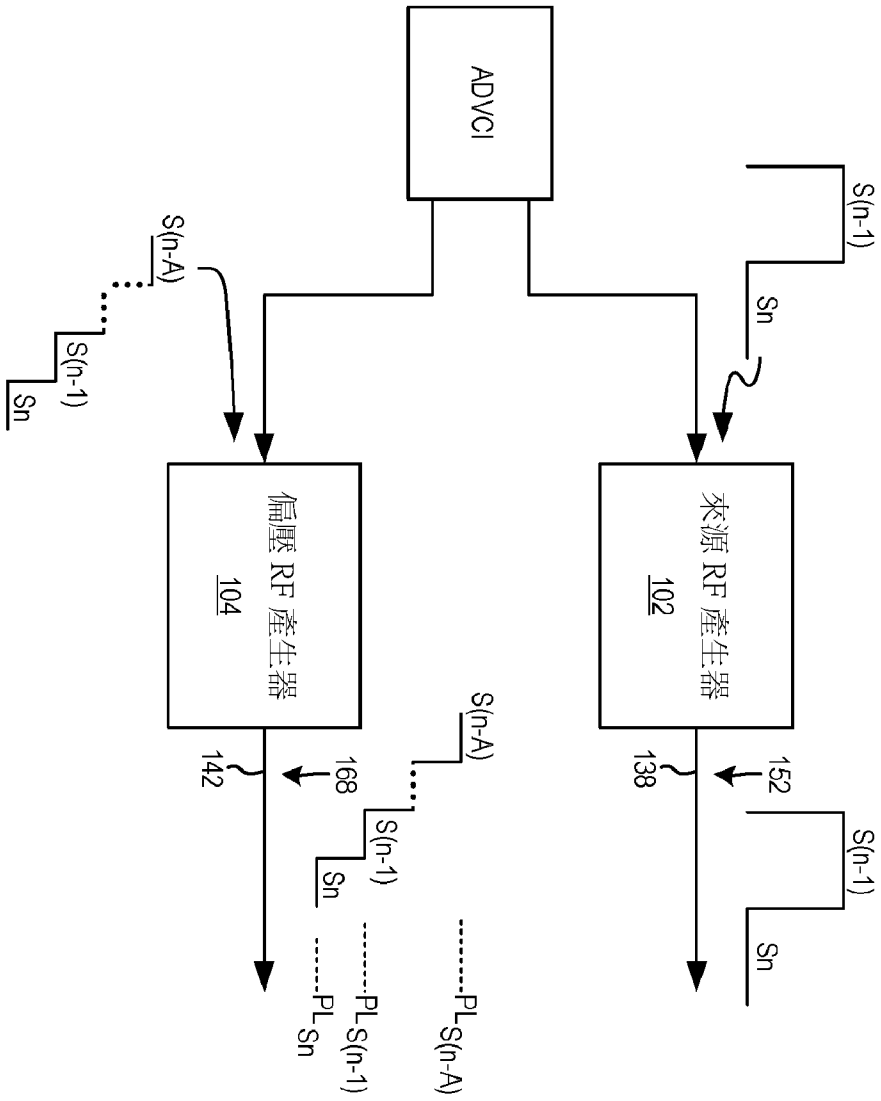

ADVCI
S(n-1)
Sn
S(n-A)
S(n-1)
Sn
來源 RF 產生器
102
偏壓 RF 產生器
104
138
152
142
168
S(n-1)
Sn
S(n-A)
PL
Sn
PL
S(n-1)
PL
S(n-A)
2800

圖 28B

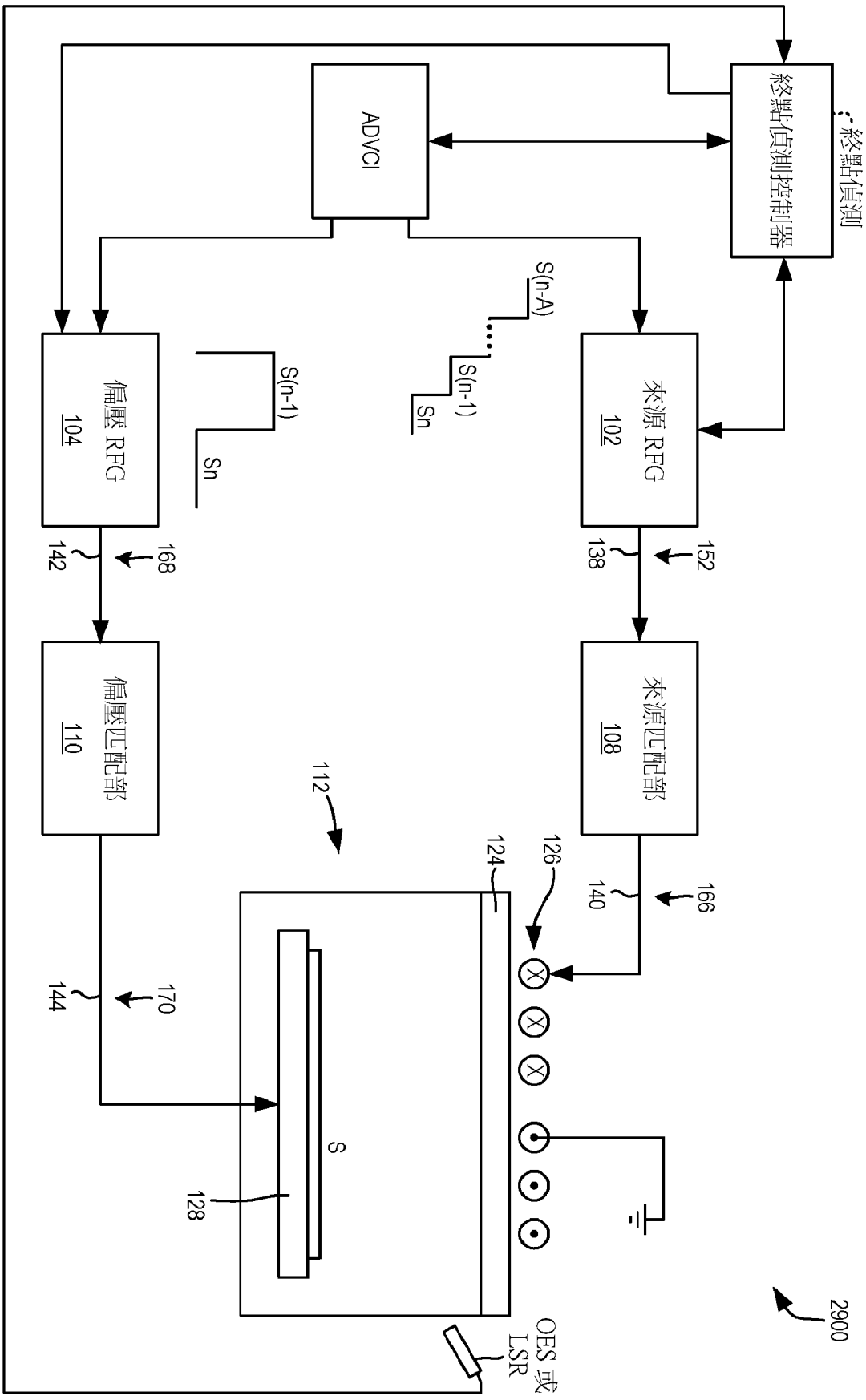

終點偵測控制器
終點偵測
ADVCI
S(n-A)
S(n-1)
Sn
偏壓 RFG
104
S(n-1)
Sn
來源 RFG
102
142
168
138
152
偏壓匹配部
110
來源匹配部
108
112
124
126
140
166
144
170
S
128
OES 或
LSR
2900

圖 29

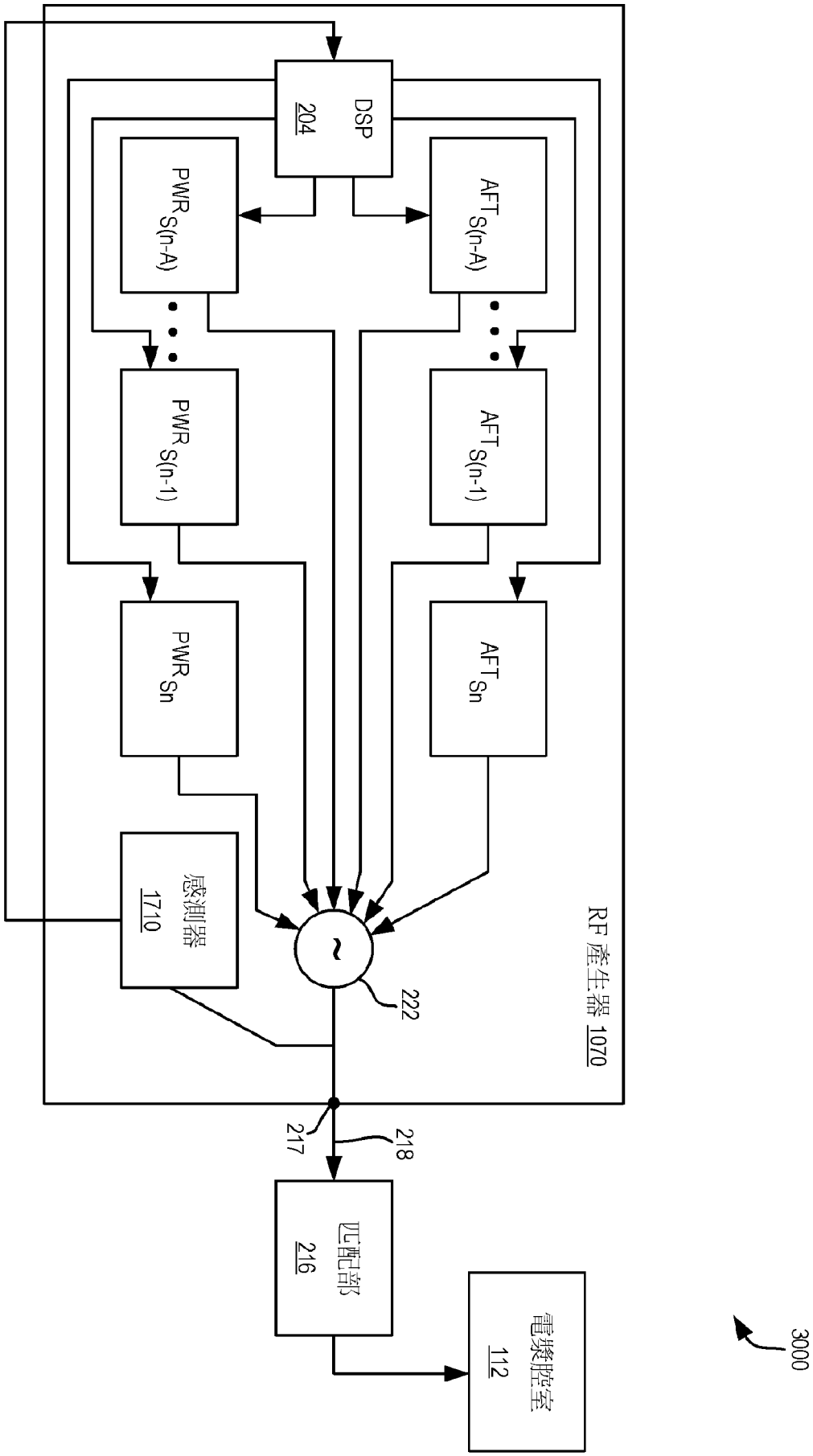


圖 30

(針對各狀態之頻率調諧以減少反射功率)