

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3571034号

(P3571034)

(45) 発行日 平成16年9月29日(2004.9.29)

(24) 登録日 平成16年7月2日(2004.7.2)

(51) Int. Cl.⁷

F I

H O 1 L 27/105

H O 1 L 27/10 4 4 7

G 1 1 C 11/15

G 1 1 C 11/15 1 1 2

H O 1 L 43/08

H O 1 L 43/08 S

H O 1 L 43/12

H O 1 L 43/12

請求項の数 12 (全 15 頁)

(21) 出願番号 特願2002-177540 (P2002-177540)
 (22) 出願日 平成14年6月18日(2002.6.18)
 (65) 公開番号 特開2004-22904 (P2004-22904A)
 (43) 公開日 平成16年1月22日(2004.1.22)
 審査請求日 平成15年7月18日(2003.7.18)

前置審査

(73) 特許権者 503360115
 独立行政法人 科学技術振興機構
 埼玉県川口市本町4丁目1番8号
 (74) 代理人 100108671
 弁理士 西 義之
 (72) 発明者 吉田 博
 兵庫県川西市大和東2-82-4
 (72) 発明者 佐藤 和則
 京都府京都市中京区西洞院御池上る押西洞
 院町606

審査官 粟野 正明

最終頁に続く

(54) 【発明の名称】 磁気抵抗ランダムアクセスメモリー装置

(57) 【特許請求の範囲】

【請求項1】

p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体との接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)により、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

【請求項2】

p型ハーフメタリック強磁性半導体として、II-VI族化合物半導体にCrおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記II-VI族化合物半導体にVおよび電子をドーピングした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

【請求項3】

p型ハーフメタリック強磁性半導体として、III-V族化合物半導体にMnおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記III-V族化合物半導体にCrおよび電子をドーピングした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

10

20

【請求項4】

p型ハーフメタリック強磁性半導体として、II-VI族化合物半導体にCrおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記II-VI族化合物半導体にVおよび電子をドーピングした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

【請求項5】

p型ハーフメタリック強磁性半導体として、III-V族化合物半導体にMnおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記III-V族化合物半導体にCrおよび電子をドーピングした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

10

【請求項6】

p型ハーフメタリック強磁性半導体として、ZnOにCrおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、ZnOにV、Fe、Co、またはNi、および電子をドーピングした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

20

【請求項7】

p型ハーフメタリック強磁性半導体として、ZnOにCrおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、ZnOにV、Fe、Co、またはNi、および電子をドーピングした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

【請求項8】

p型ハーフメタリック強磁性半導体として、IV族半導体にFeおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にMnおよび電子をドーピングした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

30

【請求項9】

p型ハーフメタリック強磁性半導体として、IV族半導体の置換位置にFeおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にMnおよび電子をドーピングした系からなり、これらのp-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

40

【請求項10】

p型ハーフメタリック強磁性半導体として、IV族半導体の格子間位置にMnおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にCrおよび電子をドーピングした系からなり、これらのp-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせたことを特徴とする磁気抵抗ランダムアクセスメモリー装置。

【請求項11】

III-V族化合物半導体をベースとしたハーフメタリック強磁性半導体を用いて、p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果

50

によるスイッチ効果をTMR素子に持たせた請求項3または5に記載の磁気抵抗ランダムアクセスメモリー装置を作製する場合、3d、4dおよび5d遷移金属不純物濃度、または希土類不純物濃度やホールおよび電子濃度を変えて、TMR素子を構成する強磁性半導体の強磁性転移温度を制御する方法。

【請求項12】

II-VI族化合物半導体をベースとしたハーフメタリック強磁性半導体を用いて、p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果によるスイッチ効果をTMR素子に持たせた請求項2、4、6、または7のいずれかに記載の磁気抵抗ランダムアクセスメモリー装置を作製する場合、3d、4d、および5d遷移金属濃度、または希土類金属不純物濃度やホールおよび電子濃度を変えて、強磁性転移温度を所望な温度に制御する方法。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ハーフメタリック強磁性半導体p-nダイオードを用いたMOSトランジスターを含まない新型磁気抵抗ランダムアクセスメモリー(MRAM)装置に関する。

【0002】

【従来の技術】

従来の金属磁性体薄膜を用いたMRAMでは巨大磁気抵抗効果(GMR)を利用するタイプとトンネル磁気抵抗効果(TMR)を利用するタイプの二つがある。非磁性層を介して隣り合う二つの磁性層の磁化が平行の時、電気抵抗が小さく、反平行の時、抵抗が大きいことを利用して、それぞれ1と0に区別する。書き込みはビット線とワード線に電流を流し、クロスしたメモリーセルの保磁力の大きい磁性層の磁化を電流磁界で反転させる。その向きに応じて1、0とする。読み出しは保磁力の小さい方の磁性層の磁化を電流磁界で反転させてGMRやTMR効果を利用して1、0を判定する。

20

【0003】

GMR素子を利用するタイプの場合の方が作製は容易であり、また素子自体が導体であるために素子を直列につなぐことができ、大容量化が容易である。しかし、一つのビット線にN個のメモリーセルがあると、信号電圧が1/Nとなるために、Nが大きくなるとノイズに埋もれて読み出せなくなる。GMR素子の抵抗が小さいため、本質的に信号電圧そのものが小さく、読み出しアンプを大きくする必要がある。これはコストとチップサイズの増大をもたらす。これは民生用としては問題があり、GMRメモリーは軍用や宇宙用として極めて限定された条件下で使われているのみである。

30

【0004】

一方、TMR素子を利用したMRAMでは、TMR素子は抵抗が高いため、GMR素子のように直列接続することはできず、並列接続になる。TMR素子を用いたMRAMは、通常、MOSトランジスターとTMR素子の組み合わせたものをメモリーセルとしている。MOSトランジスターが必要なのは、これがないとビット線とワード線に電流を流したとき、選択したメモリーセル以外のセルにも電流が流れてしまうためである。

【0005】

メモリー素子を選択するためにMOSトランジスターがスイッチ機能として必要になる。このため、MRAMのメモリーサイズはMOSトランジスターの大きさのサイズで決まってしまう。これが、MRAMの大容量化に伴う現実的な大きな課題であり、実用化を妨げている原因の一つである。

40

【0006】

メモリーセル構造はDRAMと似ており、キャパシターの代わりにTMR素子を用いる。FeRAMとも基本的な構造が似ているが、FeRAMでは、まだ、ばらつきが大きいいため、二つのトランジスターと二つの強誘電素子で1ビットを構成している。そのため、1ビットのメモリーセルが大きくなり、高集積化が難しい。

【0007】

50

現在、金属磁性体薄膜を用いたTMR素子の磁気抵抗変化率(MR変化率)は50%ほどである。これらは素子の大きさによって変化しない。DRAMでは素子の大きさを小さくするとキャパシタンスが小さくなる。MRAMのMR変化率は素子の大きさによって変化しないが、DRAMでは素子の大きさを小さくするとキャパシタンスが小さくなる。

【0008】

MRAMでのスピン反転はナノ秒で起こり、高速アクセスが可能である。DRAMよりも高速で読み書き、読み出しができ、しかも、非破壊である。室温での製膜が可能である。これは製造時にMOSトランジスターを破壊しない。

【0009】

FeRAMの大容量化が難しい原因の一つは、500以上の高温にしないと強誘電体膜を製膜できないことにある。MRAMの特長は何回書き換えても問題がない。また、放射線に強いので原子炉や宇宙での使用が可能である。このように、MRAMは、不揮発性、高速書き込み・読み出し、および大容量化が可能である。しかし、現在の金属強磁性体薄膜によるMRAMでは、メモリーセルのサイズが小さくなると、磁化反転に要する電流磁界が増える。これが、MRAMの大容量化に伴う課題であり、実用化を妨げている原因の一つである。

【0010】

TMR値のばらつきは2%以内に収めることができるが、磁化反転磁場のばらつきが大きい。また、TMRの熱耐性は300での熱処理温度で最高のMR変化率をとるが、CMOSトランジスターは微細加工や金属配線に損傷を受け、通常、水素中で400の温度で加熱される。このとき、TMRのMR変化率は0になる。耐熱性を改善するか、熱処理過程の温度を低くする必要がある。

【0011】

さらに、金属磁性体薄膜で用いる微細加工の問題があり、研究レベルでは、リソグラフィとイオンミリングを用い、物理的に削って微細加工化している。これは大量生産に用いることができない。半導体では、化学的な反応エッチングというドライエッチングによる過程を用いているが、このような製造手段の開発がMRAMメモリーのような大量生産には不可欠である。

【0012】

【発明が解決しようとする課題】

金属強磁性体薄膜によるTMR素子を利用したMRAMでは、TMR素子は抵抗が高いため、GMR素子のように直列接続することはできず、並列接続になる。TMR素子を用いたMRAMは、通常、MOSトランジスターとTMR素子の組み合わせたものをメモリーセルとしている。MOSトランジスターが必要なのは、これがないとビット線とワード線に電流を流したとき、選択したメモリーセル以外のセルにも電流が流れてしまうためである。

【0013】

メモリー素子を選択するためにMOSトランジスターがスイッチ機能として必要になる。ここで、本発明が解決しようとする第一番目の課題は、メモリー素子を選択するためにMOSトランジスターがスイッチ機能のため不可欠であるが、これをハーフメタリック強磁性半導体からなるp-n接合整流ダイオード、またはp-i-n接合整流を用いることにより、MOSトランジスターなしの簡単な構造で、超高集積が可能なMRAMを開発することである。

MRAMのメモリーサイズはMOSトランジスターの大きさのサイズで決まっているのが現状であるから、MRAMからMOSトランジスターを排除することが出来れば、MRAMの集積度を飛躍的に上げることが出来る。

【0014】

現在、金属強磁性体薄膜によるTMR素子のMR変化率は50%ほどである。これは素子の大きさによって変化しない。p型およびn型の100%スピン分極したキャリアのみ有するハーフメタリック強磁性半導体を用いることでMR変化率を100%~

10

20

30

40

50

500%に大きく上昇させた新方式の高性能のMRAMの開発を行うことが、本発明が解決しようとする第二番目の課題である。

【0015】

金属強磁性体薄膜を用いたTMR素子の熱耐性は300 での熱処理温度で最高のMR比をとるが、CMOSトランジスタは微細加工や金属配線に損傷を受け、通常、水素中で400 の温度で加熱される。このとき、TMR素子のMR比は0になる。耐熱性を改善するか、熱処理過程の温度を低くする必要がある。製造時にMOSトランジスタを含まないMRAMであれば、高い温度でのプロセスが可能となり、磁性半導体を用いたTMRの熱耐性は500 以上での高い熱処理温度で最高のMR比をとることを積極的に利用することが出来る。

10

【0016】

金属強磁性体薄膜を用いたMRAMでは、メモリーセルのサイズが小さくなると、磁化反転に要する電流磁界が増える。これが、MRAMの大容量化に伴う解決すべき第三番目の課題である。

【0017】

さらに、金属強磁性体薄膜を用いたMRAMで用いる微細加工の問題があり、研究レベルでは、リソグラフィーとイオンミリングを用い、物理的に削って微細加工化している。これは大量生産に用いることができない。これが、解決すべき第四番目の課題である。

ハーフメタリック強磁性半導体を用いたMRAMでは、半導体で通常用いている化学的な反応エッチングというドライエッチングによる製造プロセス過程を用いることが出来るので、このようなメモリーの大量生産製造手段の開発がMRAMメモリーのような大量生産には不可欠であり、これらの半導体製造プロセスを製造に用いることが出来るようになる。

20

【0018】

【課題を解決するための手段】

本発明者らは、上記課題の解決手法について鋭意研究開発を進め、低抵抗化するためにp型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体とで非磁性絶縁体原子層(i層)を少なくとも原子層について3層挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードを実現した。

【0019】

これにより、ビット線とワード線に電圧をかけると、一方向のみの電流が流れ、整流効果が確認された。すなわち、スイッチングのためのMOSトランジスタが無くても、p型およびn型のハーフメタリック強磁性半導体を用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)として動作することが確認された。

30

【0020】

また、p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体との接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、同様な効果が得られ、MOSトランジスタを含まない、ハーフメタリック希薄強磁性半導体を用いた新型磁気ランダムアクセスメモリー(MRAM)の動作が可能になった。

【0021】

ZnOベースのp型およびn型ハーフメタリック希薄強磁性半導体を用いたMRAMでは、200 でのレーザーMBEまたはMOCVDなどの基本的には通常の半導体製造プロセスで製造できた。CrやVなどの遷移金属を結晶成長中に10%~15%ドーブするため通常のZnO単独の結晶成長温度よりも温度を200 程度に低くした。これにより、半導体製造プロセスで通常用いている化学的な反応エッチングというドライエッチングによる製造プロセス過程を用いることが出来た。これらはMRAMメモリーのような大量生産を本方式により可能にし、現実的なトランジスタを含まないMRAM製造技術が本発明により実現した。

40

【0022】

すなわち、本発明は、下記のものからなるMOSトランジスタを含まず、磁性半導体を

50

用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)装置とその製造方法である。

【0023】

(1) p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体との接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)により、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

【0024】

(2) p型ハーフメタリック強磁性半導体として、II-VI族化合物半導体(ZnSe, ZnS, ZnTe, ZnO, CdTe, CdS, CdSe等)にCrおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、上記II-VI族化合物半導体にVおよび電子をドーブした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

10

【0025】

(3) p型ハーフメタリック強磁性半導体として、III-V(GaAs, GaN, GaSb, InN, InAs, InSb, AlN, AlSb, AlAs等)族化合物半導体にMnおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、上記III-V族化合物半導体にCrおよび電子をドーブした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

20

【0026】

(4) p型ハーフメタリック強磁性半導体として、II-VI族化合物半導体(ZnSe, ZnS, ZnTe, ZnO, CdTe, CdS, CdSe等)にCrおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、上記II-VI族化合物半導体にVおよび電子をドーブした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

【0027】

(5) p型ハーフメタリック強磁性半導体として、III-V族化合物半導体(GaAs, GaN, GaSb, InN, InAs, InSb, AlN, AlSb, AlAs等)にMnおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、上記III-V族化合物半導体にCrおよび電子をドーブした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

30

【0028】

(6) p型ハーフメタリック強磁性半導体として、ZnOにCrおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、V、Fe、Co、またはNi、および電子をドーブした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

40

【0029】

(7) p型ハーフメタリック強磁性半導体として、ZnOにCrおよびホールをドーブした系からなり、また、n型ハーフメタリック強磁性半導体として、ZnOにV、Fe、Co、またはNi、および電子をドーブした系からなり、これらの接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装

50

置。

【0030】

(8) p型ハーフメタリック強磁性半導体として、IV族半導体(Si, Ge, ダイヤモンド等)にFeおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にMnおよび電子をドーピングした系からなり、これらの間に非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

【0031】

(9) p型ハーフメタリック強磁性半導体として、IV族半導体(Si, Ge, ダイヤモンド等)の置換位置にFeおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にMnおよび電子をドーピングした系からなり、これらのp-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

10

【0032】

(10) p型ハーフメタリック強磁性半導体として、IV族半導体(Si, Ge, ダイヤモンド等)の格子間位置にMnおよびホールをドーピングした系からなり、また、n型ハーフメタリック強磁性半導体として、上記IV族半導体にCrおよび電子をドーピングした系からなり、これらのp-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用したスイッチ効果をTMR素子に持たせた磁気抵抗ランダムアクセスメモリー(MRAM)装置。

20

【0033】

(11) III-V族化合物半導体をベースとしたハーフメタリック強磁性半導体を用いて、p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果によるスイッチ効果をTMR素子に持たせた上記(3)又は(5)の各磁気抵抗ランダムアクセスメモリー(MRAM)装置を作製する場合、3d、4dおよび5d遷移金属不純物濃度、または希土類不純物濃度やホールおよび電子濃度を変えて、TMR素子を構成する強磁性半導体の強磁性転移温度を制御する方法。

【0034】

(12) II-VI族化合物半導体をベースとしたハーフメタリック強磁性半導体を用いて、p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果によるスイッチ効果をTMR素子に持たせた上記(2)、(4)、(6)、または(7)の各磁気抵抗ランダムアクセスメモリー(MRAM)装置を作製する場合、3d、4d、および5d遷移金属濃度、または希土類金属不純物濃度やホールおよび電子濃度を変えて、強磁性転移温度を所望な温度に制御する方法。

30

【0035】

【発明の効果】

金属強磁性体薄膜によるTMR素子を利用したMRAMでは、TMR素子の抵抗が高いため、GMR素子のように直列接続することはできず、並列接続になる。低抵抗化するためにp型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体とで非磁性絶縁体原子層(i層)を少なくとも一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、整流効果を利用して、一方向のみの電流の流れを保証し、スイッチングのためのMOSトランジスタが不要となり、トランジスタを含まないハーフメタリック強磁性半導体を用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)装置の製造が可能になる。

40

【0036】

また、p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体との接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、同様な整流効果が得られ、MOSトランジスタを含まない、ハーフメタリック強磁性半

50

導体を用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)装置の製造が可能になる。

【0037】

TMR素子を用いたMRAMは、通常、MOSトランジスターとTMR素子の組み合わせたものをメモリーセルとしている。MOSトランジスターが必要なのは、これがないとビット線とワード線に電流を流したとき、選択したメモリーセル以外のセルにも電流が流れてしまうためである。メモリー素子を選択するためにMOSトランジスターがスイッチ機能としてどうしても必要になる。

【0038】

ここで、メモリー素子を選択するためにMOSトランジスターがスイッチ機能のため不可欠であるが、本発明では、これをハーフメタリック強磁性半導体からなるp-n接合スピ
ン整流ダイオード、またはp-i-n接合スピ
ン整流ダイオードを用いることにより、MOSトランジスターなしの簡単な構造で、しかも、先に述べたMOSトランジスターのための製造プロセスが不必要なので、高温で、しかも、高集積が可能なMRAMを開発することができる。

10

【0039】

現在、金属強磁性体薄膜によるTMR素子のMR変化率は50%ほどであり、これは素子の大きさによって変化しない。金属強磁性体薄膜に変わり、p型およびn型のハーフメタ
リック強磁性半導体薄膜を用いることでMR変化率を大きく上昇させた高性能のMRAM
の開発が本発明で可能になった。

20

【0040】

金属強磁性体薄膜を用いたTMR素子の熱耐性は300℃での熱処理温度で最高のMR比
をとるが、CMOSトランジスターは微細加工や金属配線に損傷を受け、通常、水素中で
400℃の温度で加熱される。このとき、TMRのMR比は0になる。耐熱性を改善する
か、熱処理過程の温度を低くする必要があるが、本発明では製造時にMOSトランジスタ
ーを含まないタイプのMRAMであるので、高い温度でのプロセスが可能となり、ハーフ
メタリック磁性半導体を用いたTMR素子の熱耐性は500℃以上の高い熱処理温度で
最高のMR比をとる(100~500%)ことを積極的に利用することが出来るので、従
来の金属磁性体を用いたTMR素子によるMRAMと比較して、本発明によるハーフメタ
リック希薄磁性半導体を用いたMRAMにおいては超高性能化と超高集積化が可能になる

30

【0041】

金属強磁性体薄膜を用いたMRAMでは、メモリーセルのサイズが小さくなると、磁化反
転に要する電流磁界が増える。これが、金属磁性体を用いたMRAMの大容量化に伴う課
題であったが、磁性元素の濃度の極めて少ない(2~30%)ハーフメタリック希薄強磁
性半導体を用いることによって、高集積化して、サイズを小さくしたときに磁化反転に
要する電流磁界を金属強磁性体薄膜のものと比較して数桁以上減少させることができ
るので、ハーフメタリック強磁性半導体を用いたMRAMの本発明ではこの問題が解決される。

【0042】

さらに、金属磁性体MRAMで用いる微細加工の問題があり、研究レベルでは、リソグラ
フィーとイオンミリングを用い物理的に削って微細加工化していたが、これは大量生産に
用いることができない。ハーフメタリック強磁性半導体を用いたMRAMでは基本的には
通常の半導体製造プロセスと同じか、または、より低温でのプロセスとなるため、半導
体で通常用いている化学的な反応エッチングというドライエッチングによる製造プロセス
過程を用いることが出来るので、MRAMメモリーのような大量生産を可能にし、現実的な
製造技術が本発明により実現した。

40

【0043】

【発明の実施の形態】

金属強磁性体薄膜を用いたTMR素子を利用したMRAMでは、TMR素子は抵抗が高い
ため、GMR素子のように直列接続することはできず、並列接続になる。そこで、図1に

50

示すように、低抵抗化するためにp型ハーフメタリック強磁性半導体1とn型ハーフメタリック強磁性半導体2とで非磁性絶縁体原子層(i層)3を少なくとも原子層について一層以上を挟んだ、p-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードを作製した。

【0044】

これにより、ビット線4とワード線5に電圧をかけると、一方向のみの電流が流れ、整流効果が確認された。このことは、スイッチングのためのMOSトランジスタが無くても、p型およびn型のハーフメタリックな希薄強磁性半導体を用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)として動作することが確認された。

【0045】

また、図2に示すように、p型ハーフメタリック強磁性半導体1とn型ハーフメタリック強磁性半導体2との接合による、p-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードにより、同様な効果が得られ、MOSトランジスタを含まない、ハーフメタリック希薄強磁性半導体を用いた新型磁気ランダムアクセスメモリー(MRAM)の動作が可能になった。

【0046】

図3に示すように、従来の金属強磁性体薄膜を用いたTMR素子から構成されるMRAMは、通常、MOSトランジスタ6とTMR素子の組み合わせたものをメモリーセルとしている。MOSトランジスタ6が必要なのは、これがないとビット線3とワード線5に電流を流したとき、選択したメモリーセル以外のセルにも電流が流れてしまうためであったが、本発明によるp-i-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオード、またはp-n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードによる整流効果のため、ビット線からワード線に向かって一方向にしか電流が流れないため、旧来のMRAMのようにメモリー素子を選択するためのMOSトランジスタをスイッチ機能として設置する必要がなくなった。

【0047】

図4は、III-V族化合物半導体をベースとしたハーフメタリック強磁性半導体について、上記p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果によるスイッチ効果をTMR素子に持たせることにより、磁気抵抗ランダムアクセスメモリー(MRAM)を作製する場合に、3d遷移金属不純物濃度とTMR素子を構成する強磁性半導体の強磁性転移温度(K)の関係を示すグラフである。

【0048】

図5は、II-VI族化合物半導体をベースとしたハーフメタリック強磁性半導体について、上記p-i-n型およびp-n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)ダイオードの整流効果によるスイッチ効果をTMR素子に持たせることにより、磁気抵抗ランダムアクセスメモリー(MRAM)を作製する場合に、3d遷移金属濃度とTMR素子を構成する強磁性半導体の強磁性転移温度の関係を示すグラフである。

【0049】

本発明では、p型およびn型のハーフメタリック強磁性半導体からなるp-n接合、またはp-i-n接合によって生じる整流効果を用いることにより、MOSトランジスタなしの極めて簡単な構造のため、高集積化が可能であり、しかも、MOSトランジスタのための製造プロセスが不必要なので、高温での製造プロセスを用いて、超高集積可能なMRAMを開発することができる。

【0050】

現在、金属強磁性体薄膜によるTMR素子のMR変化率は50%ほどであり、これは素子の大きさによって変化しない。金属磁性体が変わり、p型およびn型のハーフメタリック希薄強磁性半導体を用いると、一方のスピン状態は金属的伝導を持つが、逆向きスピン状態はバンドギャップが開き絶縁体となり、全くキャリアが存在しないので100%スピン分極したスピン伝導が得られる。

【0051】

10

20

30

40

50

図6に、p型(Mnドープ)およびn型(Crドープ)III-V族希薄磁性半導体(GaAs, GaN)のハーフメタリック(一方のスピンがメタリックで逆向きスピンが絶縁体)な電子状態を示す。

【0052】

図7に、p型(Mn5%ドープ)III-V族希薄磁性半導体(GaAs, GaN)の強磁性転移温度のホールおよび電子濃度依存性を示す。

図8に、Mnを5%ドープしたIII-V族希薄磁性半導体(GaAs, GaN)のハーフメタリック電子状態のアクセプター(Mg)およびドナー(O)濃度依存性を示す。

【0053】

p型およびn型のハーフメタリック強磁性半導体で絶縁体1原子層から数原子層をサンドイッチすることによって100~500%以上の大きなMR変化率を得ることが出来る。ハーフメタリックを積極的に利用して、極めて大きなMR変化率(現実には、100~500%であるが理論上は100%スピン分極したキャリアーであるため無限の大きさが得られる)が可能となるため、MR変化率を大きく上昇させた高性能のMRAMが実現した。

10

【0054】

金属強磁性体薄膜を用いたTMR素子の熱耐性は300℃での熱処理温度で最高のMR比をとるが、CMOSトランジスタは微細加工や金属配線に損傷を受け、通常、水素中で400℃の温度で加熱される。このとき、TMRのMR比は0になる。耐熱性を改善するか、熱処理過程の温度を低くする必要があったが、本発明では、製造時にMOSトランジスタを含まないタイプのn型(Ga, Cr)Nとp型(Ga, Mn)NからなるTMR(絶縁体はi-GaN)、またはn型(Ga, Cr)Asとp型(Ga, Mn)AsからなるTMR(絶縁体はi-GaAs)、またはi層を含まないp-n接合整流ダイオードを使ったMRAMであるので、高い温度でのプロセスが可能となる。

20

【0055】

よって、GaNベースやZnOベースのp型およびn型ハーフメタリック希薄強磁性半導体を用いたTMR素子の熱耐性は700℃以上での高い熱処理温度で最高のMR比をとる(100~500%)ことを積極的に利用することが出来るので、従来の金属強磁性体薄膜を用いたTMR素子によるMRAMと比較して、本発明によるハーフメタリック希薄磁性半導体を用いた新方式のMRAMにおいては、トランジスタも不要なので超高性能化と超高集積化が可能である。

30

【0056】

金属強磁性体薄膜を用いたMRAMでは、メモリーセルのサイズが小さくなると、磁化反転に要する電流磁界が増える。これが、金属強磁性体を用いた従来のMRAMの大容量化に伴う課題であったが、磁性元素の濃度の極めて少ない(2~30%)ハーフメタリック希薄強磁性半導体を用いることによって、高集積化して、サイズを小さくしたときに磁化反転に要する電流磁界を金属磁性体のものと比較して数桁以上減少させることができるので、ハーフメタリック強磁性半導体を用いたMRAMの本発明ではこの問題が解決された。

【0057】

さらに、金属強磁性体薄膜によるMRAMで用いる微細加工の問題があり、研究レベルでは、リソグラフィとイオンミリングを用い物理的に削って微細加工化していたが、これは大量生産に用いることができなかった。GaNベースのp型およびn型ハーフメタリック希薄強磁性半導体を用いたMRAMでは、700~750℃でのアンモニア・ガスソースMBEやECR(サイクロトン共鳴)プラズマソースによるMBE、またはMOCVDなどの基本的には通常の半導体製造プロセスで製造できた。

40

【0058】

CrやMnなどの遷移金属を結晶成長中に2%~30%ドープするため、通常のGaN単独の結晶成長温度よりも温度を200℃程度低くした。これにより、より低温でのプロセスとなるため、半導体で通常用いている化学的な反応エッチングというドライエッチング

50

による製造プロセス過程を用いることが出来た。これらはM R A Mメモリーのような大量生産を可能にし、現実的なトランジスターを含まないM R A M製造技術が本発明により実現した。

【0059】

【実施例】

(実施例1)

n - 型 (G a , C r) N および p - 型 (G a , M n) N によるハーフメタリック希薄強磁性半導体を用いたM R A Mの作製。

図1に示すように、T M R素子を低抵抗化するためにp型ハーフメタリック強磁性半導体であるp - 型 (G a , M n) N (M n濃度10%)とn型ハーフメタリック強磁性半導体であるn - 型 (G a , C r) N (C r濃度10%)とで非磁性絶縁体原子層 (i層) G a Nを原子層について2層挟んだ、p - i - n型低抵抗トンネル磁気抵抗効果 (低抵抗T M R) ダイオードを作製した。

【0060】

本新方式のT M R素子において、ビット線とワード線に5 m e Vから20 m e Vの低電圧をかけると、一方向のみの整流電流が流れ、整流効果が確認された。これにより、スイッチングのためのM O Sトランジスターが無くても、p - 型およびn - 型のハーフメタリックな希薄強磁性半導体を用いた新型磁気抵抗ランダムアクセスメモリー (M R A M) として動作することが確認された。

【0061】

これらの電圧は従来の金属強磁性体薄膜を用いたM R A Mと比較して、T M R素子の抵抗が小さいため、バイアス電圧を室温で一桁以上小さくすることができる画期的なものである。書き込み時間や読み出し時間も、0.2 ~ 1.3 n sと短い。

【0062】

また、図2に示すように、p型ハーフメタリック強磁性半導体であるp - 型 (G a , M n) N (M n濃度6%)とn型ハーフメタリック強磁性半導体であるn - 型 (G a , C r) N (C r濃度6%)との接合による、p - n接合型低抵抗トンネル磁気抵抗効果 (低抵抗T M R) 整流ダイオードにより、同様な整流効果が得られ、M O Sトランジスターを含まない、ハーフメタリック希薄強磁性半導体を用いた新型磁気ランダムアクセスメモリー (M R A M) の動作が可能になった。

【0063】

金属強磁性体薄膜を用いたM R A Mでは、メモリーセルのサイズが小さくなると、磁化反転に要する電流磁界が増える。これが、金属強磁性体を用いた従来のM R A Mの大容量化に伴う課題であったが、磁性元素の濃度の極めて少ない (6と10%)ハーフメタリック希薄強磁性半導体を用いることによって、高集積化して、サイズを小さくしたときに磁化反転に要する電流磁界を金属磁性体のものと比較して1/10 ~ 1/100以上減少させることができたので、ハーフメタリック希薄強磁性半導体を用いた本新方式のM R A Mではこの問題が解決された。

【0064】

(実施例2)

n - 型 (Z n , V) O および p - 型 (Z n , C r) O によるハーフメタリック希薄強磁性半導体を用いたM R A Mの作製。

図1に示すように、T M R素子を低抵抗化するためにp型ハーフメタリック強磁性半導体であるp - 型 (Z n , C r) N (C r濃度10%)とn型ハーフメタリック強磁性半導体であるn - 型 (Z n , V) N (V濃度10%)とで非磁性絶縁体原子層 (i層) Z n Oを原子層について3層挟んだ、p - i - n型低抵抗トンネル磁気抵抗効果 (低抵抗T M R) ダイオードを作製した。

【0065】

本新方式のT M R素子において、ビット線とワード線に8 m e Vから25 m e Vの低電圧をかけると、一方向のみの整流電流が流れ、整流効果が確認された。これにより、スイッ

10

20

30

40

50

チングのためのMOSトランジスタが無くても、p - 型およびn - 型のハーフメタリックな希薄強磁性半導体を用いた新型磁気抵抗ランダムアクセスメモリー(MRAM)として動作することが確認された。

【0066】

これらの電圧は従来の金属強磁性体薄膜を用いたMRAMと比較して、TMR素子の抵抗が小さいため、バイアス電圧を室温で一桁以上小さくすることができる画期的なものである。書き込み時間や読み出し時間も、0.16 ~ 2.3 nsと短い。

【0067】

また、図2に示すように、p型ハーフメタリック強磁性半導体であるp - 型(Zn, Cr)N(Cr濃度15%)とn型ハーフメタリック強磁性半導体であるn - 型(Zn, V)N(V濃度15%)との接合による、p - n接合型低抵抗トンネル磁気抵抗効果(低抵抗TMR)整流ダイオードにより、同様な整流効果が得られ、MOSトランジスタを含まない、ハーフメタリック希薄強磁性半導体を用いた新型磁気ランダムアクセスメモリー(MRAM)の動作が可能になった。

【0068】

金属強磁性体薄膜を用いたMRAMでは、メモリーセルのサイズが小さくなると、磁化反転に要する電流磁界が増える。これが、金属強磁性体を用いた従来のMRAMの大容量化に伴う課題であったが、磁性元素の濃度の極めて少ない(10と15%)ハーフメタリック希薄強磁性半導体を用いることによって、高集積化して、サイズを小さくしたときに磁化反転に要する電流磁界を金属磁性体のものと比較して1/10 ~ 1/100以上減少させることができたので、ハーフメタリック希薄強磁性半導体を用いた本新方式のMRAMではこの問題が解決された。

【0069】

【産業上の利用分野】

将来のメモリーは移動体通信の需要が大きくなり、高速化、大容量化、またコンピュータや携帯テレビ電話・データベース・データ・マイニング機能などの一体化によるオールインワン化で高速・大容量化が要求されている。また、デジタル家電の普及が促進され、省エネルギーの観点から不揮発性メモリーのニーズが強くなってきた。不揮発メモリーとしてのフラッシュメモリーは書き込み速度が遅く、書き換え回数に限界があり、しかも、電力消費量が多い。一方、強誘電体メモリー(FRAM)は書き換え回数が 10^{12} 回程

度であり、10年間保証になってはいない。また、これらは高密度化が難しい。これに対して、本発明のMRAM装置には上記のような問題が全くない。従って、将来、DRAMはMRAMによって置き換えられる可能性がきわめて大きいため、MRAMは将来の産業上、必要不可欠の最優先利用技術分野となる。

【図面の簡単な説明】

【図1】図1は、p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体により非磁性絶縁体原子層を少なくとも一層以上をはさむ構造の、p - i - n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)整流ダイオードによる新型磁気抵抗ランダムアクセスメモリー(MRAM)装置の模式図である。

【図2】図2は、p型ハーフメタリック強磁性半導体とn型ハーフメタリック強磁性半導体により、非磁性絶縁体原子層をはさまない構造のp - n型低抵抗トンネル磁気抵抗効果(低抵抗TMR)整流ダイオードによる新型磁気抵抗ランダムアクセスメモリー(MRAM)装置の模式図である。

【図3】図3は、従来のTMR素子を利用したMRAMの模式図である。

【図4】図4は、本発明のIII - V族化合物半導体をベースとしたハーフメタリック強磁性半導体について、磁気抵抗ランダムアクセスメモリー(MRAM)を作製する場合の、3d遷移金属不純物濃度とTMR素子を構成する強磁性半導体の強磁性転移温度との関係を示すグラフである。

【図5】図5は、本発明のII - VI族化合物半導体をベースとしたハーフメタリック強磁性半導体について、磁気抵抗ランダムアクセスメモリー(MRAM)を作製する場合の

10

20

30

40

50

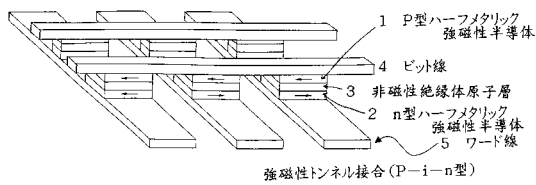
、3d遷移金属不純物濃度とTMR素子を構成する強磁性半導体の強磁性転移温度との関係を示すグラフである。

【図6】図は、p型(Mnドープ)およびn型(Crドープ)III-V族希薄磁性半導体(GaAs, GaN)のーフメタリック(一方のスピがメタリックで逆向きスピが絶縁体)な電子状態を示すグラフである。

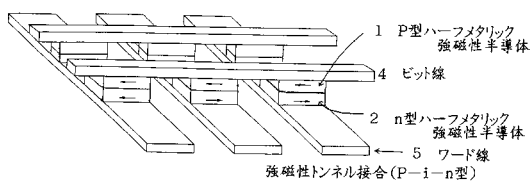
【図7】図7は、p型(Mn5%ドープ)III-V族希薄磁性半導体(GaAs, GaN)の強磁性転移温度のホールおよび電子濃度依存性を示すグラフである。

【図8】図8は、Mnを5%ドープしたIII-V族希薄磁性半導体(GaAs, GaN)のーフメタリック電子状態のアクセプター(Mg)およびドナー(O)濃度依存性を示すグラフである。

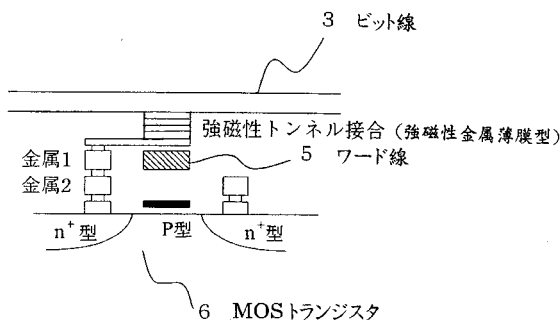
【図1】



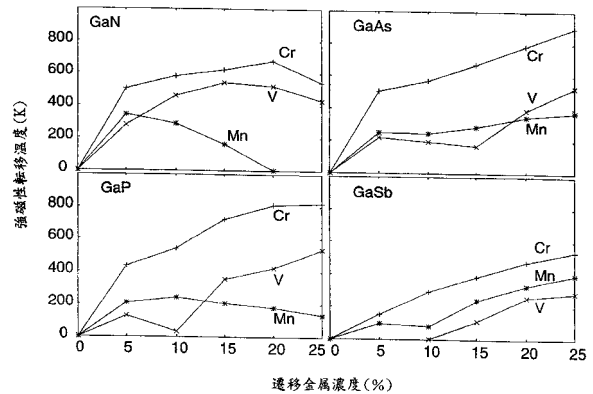
【図2】



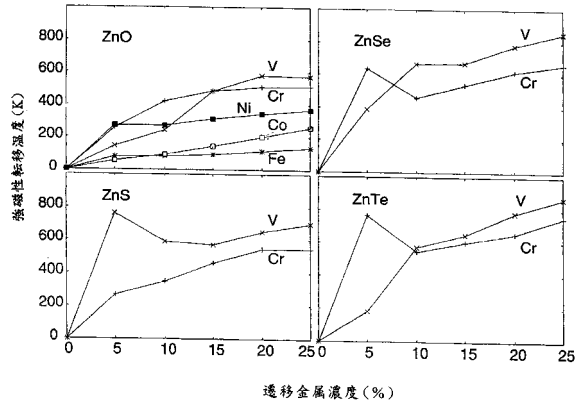
【図3】



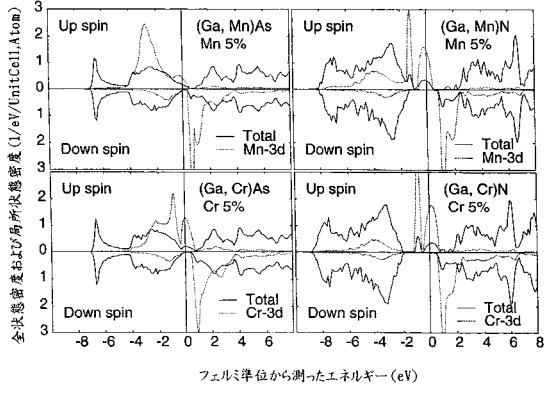
【図4】



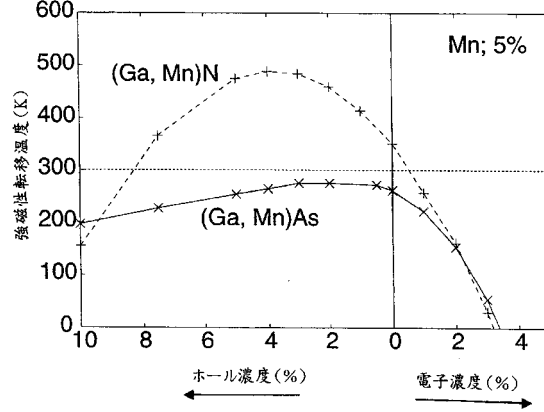
【図5】



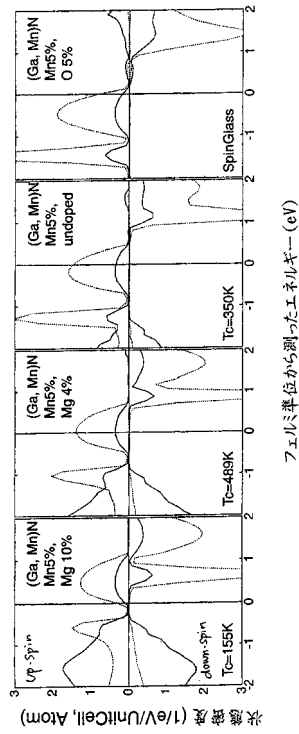
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

- (56)参考文献 特開2000-196030(JP,A)
特開2002-141481(JP,A)
特開2003-248909(JP,A)
特開2003-229614(JP,A)
Journal of Applied Physics, 2002年 5月15日, Vol.91, No.10, pp.7715-7717
Electronics Letters, 1998年 9月 3日, Vol.34, No.18, pp.1754-1755
IEEE Transactions on Magnetics, 1999年 9月, Vol.35, No.5, pp.2832-2834

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 27/105
G11C 11/15
H01L 43/08
H01L 43/12
ISI Web of Science