

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月30日(30.06.2022)



(10) 国際公開番号

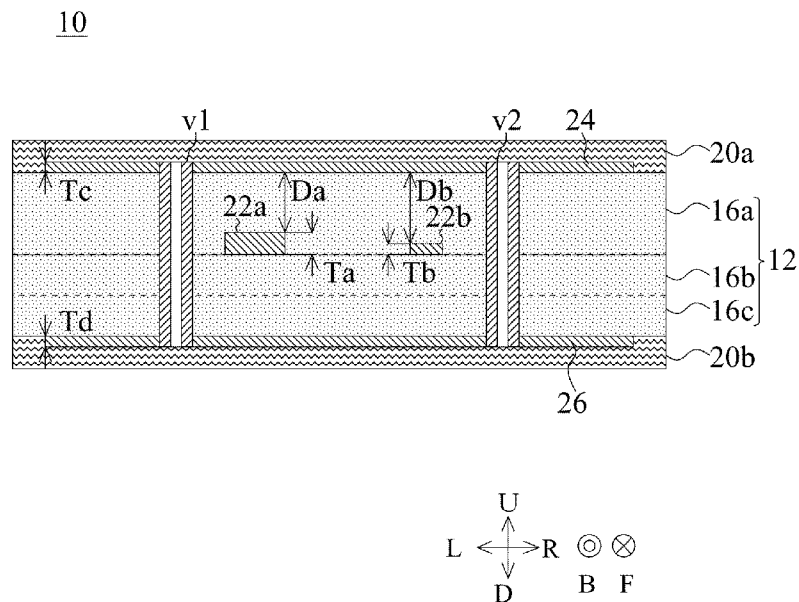
WO 2022/138355 A1

- (51) 国際特許分類:
H01P 3/08 (2006.01) H05K 3/46 (2006.01)
H05K 1/02 (2006.01)
- (21) 国際出願番号: PCT/JP2021/046177
- (22) 国際出願日: 2021年12月15日(15.12.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-214600 2020年12月24日(24.12.2020) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
- JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 添田 雄史(SOETA Yushi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 川辺 健太郎 (KAWABE Kentaro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 清水 康輝(SHIMIZU Kouki); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 栗栖 徹 (KURISU Toru); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 山川 明浩(YAMAKAWA Akihiro);

(54) Title: MULTILAYER BOARD AND METHOD FOR MANUFACTURING MULTILAYER BOARD

(54) 発明の名称: 多層基板及び多層基板の製造方法

Fig.2



(57) Abstract: In the present invention, a stack has a structure in which a plurality of insulator layers are stacked in an up-down direction. A first conductor layer is provided on an upper main surface of an insulator layer, and transmits a first signal. A second conductor layer is provided on the same main surface of the same insulator layer as the upper main surface or lower main surface of the insulator layer on which the first conductor layer is provided. The second conductor layer transmits a second signal having a higher frequency than the first signal. An upper conductor layer is provided above



WO 2022/138355 A1

〒6178555 京都府長岡京市東神足1丁目10番
1号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 弁理士法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE);
〒5400011 大阪府大阪市中央区農人橋1
丁目4番34号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

the second conductor layer. The thickness of the second conductor layer in the up-down direction is less than the thickness of the first conductor layer in the up-down direction.

(57) 要約: 積層体は、複数の絶縁体層が上下方向に積層された構造を有している。第1導体層は、絶縁体層の上主面に設けられており、かつ、第1信号が伝送される。第2導体層は、第1導体層が設けられている絶縁体層の上主面又は下主面と同じ絶縁体層の同一主面に設けられており、かつ、第1信号より高い周波数を有する第2信号が伝送される。上導体層は、第2導体層より上に設けられている。第2導体層の上下方向の厚みは、第1導体層の上下方向の厚みより小さい。

明 細 書

発明の名称：多層基板及び多層基板の製造方法

技術分野

[0001] 本発明は、複数の絶縁体層が積層された構造を有する多層基板及び多層基板の製造方法に関する。

背景技術

[0002] 従来の多層基板に関する発明としては、例えば、特許文献1に記載のディファレンシャル信号伝送線路が知られている。このディファレンシャル信号伝送線路は、複数のフレキシブル絶縁シート、第1伝送線層、第2伝送線層、第1接地線層及び第2接地線層を備えている。複数のフレキシブル絶縁シートは、上下方向に積層されている。第1伝送線層及び第2伝送線層には、異なる周波数を有する信号が伝送される。第1接地線層は、第1伝送線層及び第2伝送線層の上に設けられている。第2接地線層は、第1伝送線層及び第2伝送線層の下に設けられている。このように、ディファレンシャル信号伝送線路では、ストリップライン構造が形成されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平11-282592号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、特許文献1に記載のディファレンシャル信号伝送線路において、異なる周波数を有する信号が伝送される第1伝送線層及び第2伝送線層に生じる伝送損失を低減したいという要望がある。

[0005] そこで、本発明の目的は、異なる周波数の信号が伝送される第1導体層及び第2導体層に生じる伝送損失を低減できる多層基板及び多層基板の製造方法を提供することである。

課題を解決するための手段

[0006] 本発明の一形態に係る多層基板は、
複数の絶縁体層が上下方向に積層された構造を有している積層体と、
前記絶縁体層の上主面又は下主面に設けられており、かつ、第1信号が伝送される第1導体層と、
前記第1導体層が設けられている前記絶縁体層の上主面又は下主面と同じ前記絶縁体層の同一主面に設けられており、かつ、前記第1信号より高い周波数を有する第2信号が伝送される第2導体層と、
前記積層体に設けられており、かつ、上下方向に見て、前記第2導体層と重なるように、前記第1導体層及び前記第2導体層より上に設けられている上導体層と、
を備えており、
前記第2導体層の上下方向の厚みは、前記第1導体層の上下方向の厚みより小さい。

[0007] 本発明の一形態に係る多層基板の製造方法は、
上下方向の厚みの異なる第1導体層及び第2導体層が上主面又は下主面のいずれか一方に設けられた第3絶縁体層を準備する準備工程と、
前記第3絶縁体層を含む複数の絶縁体層を上下方向に積層した後に、前記複数の絶縁体層に加熱処理及び加圧処理を施す圧着工程と、
を備えており、
前記複数の絶縁体層の材料は、熱可塑性樹脂を含んでいる。

[0008] 本発明の一形態に係る多層基板は、
複数の絶縁体層が上下方向に積層された構造を有している積層体と、
前記複数の絶縁体層の内の絶縁体層に設けられており、かつ、第1信号が伝送される第1導体層と、
前記複数の絶縁体層の内の絶縁体層に設けられており、前記第1信号より高い周波数を有する第2信号が伝送される第2導体層と、
前記積層体に設けられており、かつ、上下方向に見て、前記第2導体層と重なるように、前記第1導体層及び前記第2導体層より上に設けられている

上導体層と、

を備えており、

前記第 1 信号が伝送される伝送方向に直交する直交方向に見て、前記第 2 導体層は、前記第 1 導体層に重なっており、

前記第 2 導体層の上下方向の厚みは、前記第 1 導体層の上下方向の厚みより小さい。

[0009] 本発明の一形態に係る多層基板の製造方法は、

上下方向の厚みの異なる第 1 導体層及び第 2 導体層が上主面又は下主面のいずれか一方に設けられた第 3 絶縁体層を準備する準備工程と、

第 1 絶縁体層、導体層が設けられていない接着層である第 2 絶縁体層、及び、前記第 3 絶縁体層を上から下へとこの順に並べて積層した後に、前記第 1 絶縁体層、前記第 2 絶縁体層及び前記第 3 絶縁体層に加熱処理及び加圧処理を施す圧着工程と、

を備えている。

発明の効果

[0010] 本発明に係る多層基板及び多層基板の製造方法によれば、異なる周波数の信号が伝送される第 1 導体層及び第 2 導体層に生じる伝送損失を低減できる。

図面の簡単な説明

[0011] [図1]図 1 は、多層基板 10 の分解斜視図である。

[図2]図 2 は、図 1 の A-A における多層基板 10 の断面図である。

[図3]図 3 は、多層基板 10 を備える電子機器 1 の左面図である。

[図4]図 4 は、多層基板 10 の製造時における断面図である。

[図5]図 5 は、多層基板 10 の製造時における断面図である。

[図6]図 6 は、多層基板 10 の製造時における断面図である。

[図7]図 7 は、多層基板 10 の製造時における断面図である。

[図8]図 8 は、多層基板 10 の製造時における断面図である。

[図9]図 11 は、多層基板 10 a の断面図である。

[図10]図 1 1 は、多層基板 1 0 b の断面図である。

[図11]図 1 1 は、多層基板 1 0 c の断面図である。

[図12]図 1 2 は、多層基板 1 0 c の製造時における断面図である。

[図13]図 1 3 は、多層基板 1 0 c の製造時における断面図である。

[図14]図 1 4 は、多層基板 1 0 d の断面図である。

[図15]図 1 5 は、多層基板 1 0 e の断面図である。

発明を実施するための形態

[0012] (実施形態)

[多層基板 1 0 の構造]

以下に、本発明の実施形態に係る多層基板 1 0 の構造について図面を参照しながら説明する。図 1 は、多層基板 1 0 の分解斜視図である。なお、図 1 では、複数の層間接続導体 $v 1$ 、 $v 2$ の内の代表的な層間接続導体 $v 1$ 、 $v 2$ にのみ参照符号を付した。図 2 は、図 1 の A - A における多層基板 1 0 の断面図である。

[0013] 本明細書において、方向を以下のように定義する。多層基板 1 0 の積層体 1 2 の積層方向を上下方向と定義する。また、多層基板 1 0 の第 1 導体層 2 2 a が延びる方向を前後方向と定義する。また、第 1 導体層 2 2 a の線幅方向を左右方向と定義する。上下方向、前後方向及び左右方向は、互いに直交している。

[0014] 以下では、X は、多層基板 1 0 の部品又は部材である。本明細書において、特に断りのない場合には、X の各部について以下のように定義する。X の前部とは、X の前半分を意味する。X の後部とは、X の後半分を意味する。X の左部とは、X の左半分を意味する。X の右部とは、X の右半分を意味する。X の上部とは、X の上半分を意味する。X の下部とは、X の下半分を意味する。X の前端とは、X の前方向の端を意味する。X の後端とは、X の後方向の端を意味する。X の左端とは、X の左方向の端を意味する。X の右端とは、X の右方向の端を意味する。X の上端とは、X の上方向の端を意味する。X の下端とは、X の下方向の端を意味する。X の前端部とは、X の前端

及びその近傍を意味する。Xの後端部とは、Xの後端及びその近傍を意味する。Xの左端部とは、Xの左端及びその近傍を意味する。Xの右端部とは、Xの右端及びその近傍を意味する。Xの上端部とは、Xの上端及びその近傍を意味する。Xの下端部とは、Xの下端及びその近傍を意味する。

[0015] まず、図1を参照しながら、多層基板10の構造について説明する。多層基板10は、信号を伝送する。多層基板10は、スマートフォン等の電子機器において、2つの回路を電氣的に接続するために用いられる。多層基板10は、図1に示すように、積層体12、保護層20a、20b、第1導体層22a、第2導体層22b、上導体層24、下導体層26、信号端子28a～28d、複数の層間接続導体v1、複数の層間接続導体v2及び層間接続導体v3～v6を備えている。

[0016] 積層体12は、板形状を有している。従って、積層体12は、上主面及び下主面を有している。積層体12の上主面及び下主面は、上下方向に延びる法線を有している。積層体12の上主面及び下主面は、前後方向に延びる長辺を有する長形状を有している。従って、積層体12の前後方向の長さは、積層体12の左右方向の長さより長い。

[0017] 積層体12は、図1に示すように、絶縁体層16a～16cを含んでいる。積層体12は、絶縁体層16a～16cが上下方向に積層された構造を有している。絶縁体層16a～16cが上から下へとこの順に並んでいる。絶縁体層16a～16cは、上下方向に見て、積層体12と同じ長形状を有している。絶縁体層16a～16cは、可撓性を有する誘電体シートである。絶縁体層16a～16cの材料は、熱可塑性樹脂を含んでいる。熱可塑性樹脂は、例えば、液晶ポリマー、PTFE（ポリテトラフルオロエチレン）等である。また、絶縁体層16a～16cの材料は、ポリイミドであってもよい。このように、積層体12は、絶縁材料を材料とする本体である。

[0018] 第1導体層22aは、積層体12（本体）に設けられている。第1導体層22aは、複数の絶縁体層の内の絶縁体層16aに設けられている。第1導体層22aは、絶縁体層16bの上主面又は下主面に設けられている。本実

施形態では、第1導体層22aは、絶縁体層16bの上主面に設けられている。第1導体層22aは、線形状を有している。第1導体層22aは、前後方向に延びている。第1導体層22aには、第1信号が伝送される。第1信号は、例えば、0MHz～数十MHzの周波数を有する信号である。第1信号は、例えば、電源として機能する直流信号である。また、第1信号は、例えば、13.56MHzの周波数を有する高周波信号である。

[0019] 第2導体層22bは、積層体12（本体）に設けられている。第2導体層22bは、複数の絶縁体層の内の絶縁体層16bに設けられている。従って、第2導体層22bは、第1導体層22aが設けられている絶縁体層16bと同じ絶縁体層16bの同一主面に設けられている。従って、第2導体層22bの上下方向の位置は、第1導体層22aの上下方向の位置と同じである。本実施形態では、第2導体層22bは、絶縁体層16bの上主面に設けられている。これにより第1信号が伝送される伝送方向（前後方向）に直交する直交方向（左右方向）に見て、第2導体層22bは、第1導体層22aに重なっている。第2導体層22bは、線形状を有している。第2導体層22bは、前後方向に延びている。第2導体層22bは、第1導体層22aの右に設けられている。第2導体層22bには、第1信号より高い周波数を有する第2信号が伝送される。第2信号は、例えば、100MHz以上の周波数を有する高周波信号である。

[0020] 上導体層24は、積層体12（本体）に設けられている。上導体層24は、上下方向に見て、第2導体層22bと重なるように、第1導体層22a及び第2導体層22bより上に設けられている。本実施形態では、上導体層24は、積層体12に設けられている。上導体層24は、上下方向に見て、第1導体層22a及び第2導体層22bと重なるように、第1導体層22a及び第2導体層22bより上に設けられている。本実施形態では、上導体層24は、絶縁体層16aの上主面に設けられている。上導体層24は、絶縁体層16aの上主面の略全面を覆っている。上導体層24は、グランド電位に接続される。従って、上導体層24は、グランド導体層である。

[0021] 下導体層 2 6 は、積層体 1 2 (本体) に設けられている。下導体層 2 6 は、上下方向に見て、第 2 導体層 2 2 b と重なるように、第 1 導体層 2 2 a 及び第 2 導体層 2 2 b より下に設けられている。本実施形態では、下導体層 2 6 は、積層体 1 2 に設けられている。下導体層 2 6 は、上下方向に見て、第 1 導体層 2 2 a 及び第 2 導体層 2 2 b と重なるように、第 1 導体層 2 2 a 及び第 2 導体層 2 2 b より下に設けられている。本実施形態では、下導体層 2 6 は、絶縁体層 1 6 c の下主面に設けられている。本実施形態では、下導体層 2 6 は、絶縁体層 1 6 c の下主面の略全面を覆っている。下導体層 2 6 は、グランド電位に接続される。従って、下導体層 2 6 は、グランド導体層である。これにより、第 1 導体層 2 2 a、第 2 導体層 2 2 b、上導体層 2 4 及び下導体層 2 6 は、ストリップライン構造を有している。

[0022] ここで、図 2 に示すように、第 2 導体層 2 2 b の上下方向の厚み T_b は、第 1 導体層 2 2 a の上下方向の厚み T_a より小さい。厚み T_a は、例えば、 $17\ \mu\text{m}$ 以上 $35\ \mu\text{m}$ 以下である。厚み T_b は、例えば、 $6\ \mu\text{m}$ 以上 $12\ \mu\text{m}$ 以下である。また、第 2 導体層 2 2 b の上下方向の厚み T_b は、上導体層 2 4 の上下方向の厚み T_c 及び下導体層 2 6 の上下方向の厚み T_d と略等しい。すなわち、第 1 導体層 2 2 a の上下方向の厚み T_a は、上導体層 2 4 の上下方向の厚み T_c 及び下導体層 2 6 の上下方向の厚み T_d より大きい。第 1 導体層 2 2 a 及び第 2 導体層 2 2 b が以上の構造を有することにより、第 1 導体層 2 2 a と上導体層 2 4 との上下方向における距離 D_a は、第 2 導体層 2 2 b と上導体層 2 4 との上下方向における距離 D_b より大きい。

[0023] 複数の層間接続導体 v_1 , v_2 は、上導体層 2 4 と下導体層 2 6 とを電氣的に接続している。より詳細には、複数の層間接続導体 v_1 , v_2 は、絶縁体層 1 6 a ~ 1 6 c を上下方向に貫通している。複数の層間接続導体 v_1 , v_2 の上端は、上導体層 2 4 に接続されている。複数の層間接続導体 v_1 , v_2 の下端は、下導体層 2 6 に接続されている。複数の層間接続導体 v_1 は、第 1 導体層 2 2 a の左に設けられている。複数の層間接続導体 v_1 は、前後方向において等間隔に一列に並んでいる。複数の層間接続導体 v_2 は、第

2 導体層 2 2 b の右に設けられている。複数の層間接続導体 v 2 は、前後方向において等間隔に一系列に並んでいる。

[0024] 信号端子 2 8 a, 2 8 c は、絶縁体層 1 6 a の上主面の前端部に設けられている。信号端子 2 8 a, 2 8 c は、上下方向に見て、長方形を有している。信号端子 2 8 a は、上下方向に見て、第 1 導体層 2 2 a の前端部と重なっている。信号端子 2 8 c は、上下方向に見て、第 2 導体層 2 2 b の前端部と重なっている。信号端子 2 8 a, 2 8 c が上導体層 2 4 と絶縁されるように、信号端子 2 8 a, 2 8 c の周囲には上導体層 2 4 が設けられていない。

[0025] 層間接続導体 v 3 は、信号端子 2 8 a と第 1 導体層 2 2 a とを電氣的に接続している。具体的には、層間接続導体 v 3 は、絶縁体層 1 6 a を上下方向に貫通している。層間接続導体 v 3 の上端は、信号端子 2 8 a に接続されている。層間接続導体 v 3 の下端は、第 1 導体層 2 2 a の前端部に接続されている。これにより、信号端子 2 8 a は、第 1 導体層 2 2 a と電氣的に接続されている。第 1 信号は、信号端子 2 8 a を介して、第 1 導体層 2 2 a に入出力する。

[0026] 層間接続導体 v 5 は、信号端子 2 8 c と第 2 導体層 2 2 b とを電氣的に接続している。具体的には、層間接続導体 v 5 は、絶縁体層 1 6 a を上下方向に貫通している。層間接続導体 v 5 の上端は、信号端子 2 8 c に接続されている。層間接続導体 v 5 の下端は、第 2 導体層 2 2 b の前端部に接続されている。これにより、信号端子 2 8 c は、第 2 導体層 2 2 b と電氣的に接続されている。第 2 信号は、信号端子 2 8 b を介して、第 2 導体層 2 2 b に入出力する。

[0027] なお、信号端子 2 8 b, 2 8 d 及び層間接続導体 v 4, v 6 は、信号端子 2 8 a, 2 8 b 及び層間接続導体 v 3, v 5 と前後対称な構造を有する。従って、信号端子 2 8 b, 2 8 d 及び層間接続導体 v 4, v 6 の説明を省略する。

[0028] 以上のような第 1 導体層 2 2 a、第 2 導体層 2 2 b、上導体層 2 4、下導体層 2 6 及び信号端子 2 8 a ~ 2 8 d は、例えば、絶縁体層 1 6 a ~ 1 6 c

の上主面又は下主面に設けられた導体箔にエッチングが施されることにより形成されている。導体箔は、例えば、銅箔である。また、層間接続導体 v 1 ~ v 6 は、例えば、スルーホール導体である。スルーホール導体は、絶縁体層 1 6 a ~ 1 6 c に貫通孔を形成し、貫通孔にメッキ処理を施すことにより作製される。ただし、層間接続導体 v 1 ~ v 6 は、ビアホール導体であってもよい。ビアホール導体は、絶縁体層 1 6 a ~ 1 6 c に貫通孔を形成し、貫通孔に導電性ペーストを充填した後に、導電性ペーストを焼結させることにより作製される。

[0029] 保護層 2 0 a, 2 0 b は、可撓性を有する絶縁体層である。ただし、保護層 2 0 a, 2 0 b は、積層体 1 2 の一部ではない。保護層 2 0 a, 2 0 b は、上下方向に見て、積層体 1 2 と同じ長方形状を有している。

[0030] 保護層 2 0 a は、絶縁体層 1 6 a の上主面の略全面を覆っている。これにより、保護層 2 0 a は、上導体層 2 4 を保護している。ただし、保護層 2 0 a には、開口 h 1 ~ h 8 が設けられている。開口 h 1 は、上下方向に見て、信号端子 2 8 a と重なっている。これにより、信号端子 2 8 a は、開口 h 1 を介して多層基板 1 0 から外部に露出している。開口 h 2 は、上下方向に見て、信号端子 2 8 c と重なっている。これにより、信号端子 2 8 c は、開口 h 2 を介して多層基板 1 0 から外部に露出している。開口 h 3 は、開口 h 1 の左に設けられている。開口 h 4 は、開口 h 2 の右に設けられている。これにより、上導体層 2 4 は、開口 h 3, h 4 を介して多層基板 1 0 から外部に露出している。なお、開口 h 5 ~ h 8 の構造はそれぞれ、開口 h 1 ~ h 4 の構造と前後対称である。従って、開口 h 5 ~ h 8 の説明を省略する。

[0031] 保護層 2 0 b は、絶縁体層 1 6 c の下主面の略全面を覆っている。これにより、保護層 2 0 b は、下導体層 2 6 を保護している。

[0032] [電子機器 1 の構造]

次に、多層基板 1 0 を備える電子機器 1 の構造について図面を参照しながら説明する。図 3 は、多層基板 1 0 を備える電子機器 1 の左面図である。電子機器 1 は、例えば、携帯無線通信端末である。電子機器 1 は、例えば、ス

スマートフォンである。

- [0033] 多層基板 10 は、図 3 に示すように、折り曲げられる。「多層基板 10 が折り曲げられる」とは、多層基板 10 に外力が加えられることにより多層基板 10 が変形して曲がっていることを意味する。以下では、多層基板 10 が折り曲げられる区間を曲げ区間 A 2 と呼ぶ。多層基板 10 が折り曲げられない区間を非曲げ区間 A 1, A 3 と呼ぶ。そして、電子機器 1 における x 軸、y 軸及び z 軸を以下の様に定義する。x 軸は、非曲げ区間 A 1 での前後方向である。y 軸は、非曲げ区間 A 1 での左右方向である。z 軸は、非曲げ区間 A 1 での上下方向である。非曲げ区間 A 1、曲げ区間 A 2 及び非曲げ区間 A 3 は、x 軸の正方向に向かってこの順に並んでいる。
- [0034] 図 3 に示すように、曲げ区間 A 2 は z 軸方向に折り曲げられる。従って、上下方向及び前後方向は、図 3 に示すように、多層基板 10 の位置によって異なる。積層体 12 が折り曲げられていない非曲げ区間 A 1 及び非曲げ区間 A 3 (例えば、(1) の位置) では、上下方向及び前後方向のそれぞれは、z 軸方向及び x 軸方向と一致する。一方、積層体 12 が折り曲げられている曲げ区間 A 2 (例えば、(2) の位置) では、上下方向及び前後方向のそれぞれは、z 軸方向及び x 軸方向と一致しない。
- [0035] 電子機器 1 は、図 3 に示すように、多層基板 10、コネクタ 30 a, 30 b, 102 a, 102 b、回路基板 100, 110 を備えている。
- [0036] 回路基板 100, 110 は、板形状を有している。回路基板 100 は、主面 S 5, S 6 を有している。主面 S 5 は、主面 S 6 より z 軸の負方向側に位置する。回路基板 110 は、主面 S 11, S 12 を有している。主面 S 11 は、主面 S 12 より z 軸の負方向側に位置する。回路基板 100, 110 は、図示しない配線導体層やグランド導体層、電極等を含んでいる。
- [0037] コネクタ 30 a, 30 b のそれぞれは、非曲げ区間 A 1 及び非曲げ区間 A 3 の z 軸の正方向側の主面 (上主面) に実装されている。より詳細には、コネクタ 30 a は、開口 h 1 ~ h 4 から露出している信号端子 28 a, 28 c 及び上導体層 24 に実装される。コネクタ 30 b は、開口 h 5 ~ h 8 から露

出している信号端子 28 b, 28 d 及び上導体層 24 に実装される。

[0038] コネクタ 102 a, 102 b のそれぞれは、回路基板 100 の主面 S5 及び回路基板 110 の主面 S11 に実装されている。コネクタ 102 a, 102 b のそれぞれは、コネクタ 30 a, 30 b に接続されている。これにより、多層基板 10 は、回路基板 100 と回路基板 110 とを電氣的に接続している。

[0039] [多層基板 10 の製造方法]

以下に、多層基板 10 の製造方法について図面を参照しながら説明する。図 4 ないし図 6 は、多層基板 10 の製造時における断面図である。

[0040] まず、上下方向の厚みの異なる第 1 導体層 22 a 及び第 2 導体層 22 b が上主面又は下主面のいずれか一方に設けられた絶縁体層 16 b (第 3 絶縁体層) を準備する (準備工程)。本実施形態では、上下方向の厚みの異なる第 1 導体層 22 a 及び第 2 導体層 22 b が上主面に設けられた絶縁体層 16 b (第 3 絶縁体層) を準備する。より詳細には、図 4 に示すように、絶縁体層 16 b に導体箔を形成する (導体箔準備工程)。本実施形態では、絶縁体層 16 b の上主面に銅箔 122 を張り付ける。

[0041] 次に、第 1 導体層 22 a 及び第 2 導体層 22 b が形成される部分にマスク (図示せず) を形成し、銅箔 122 にエッチングを施す (パターンニング工程)。この段階では、図 4 に示すように、第 1 導体層 22 a の上下方向の厚み T_a 及び第 2 導体層 22 b の上下方向の厚み T_b は等しい。

[0042] 次に、図 4 に示すように、第 1 導体層 22 a (導体箔の一部) にメッキ処理を施すことにより、第 1 導体層 22 a の上下方向の厚み T_a を第 2 導体層 22 b の上下方向の厚み T_b より大きくする (メッキ工程)。より詳細には、第 2 導体層 22 b にマスク (図示せず) を形成する。そして、第 1 導体層 22 a にのみメッキ処理を施す。

[0043] なお、図示を省略するが、絶縁体層 16 a の上主面及び絶縁体層 16 c の下主面に導体箔を形成し、導体箔にエッチング処理を施すことにより、上導体層 24 及び下導体層 26 を形成する。

[0044] 次に、図5に示すように、絶縁体層16b（第3絶縁体層）を含む絶縁体層16a～16cを上下方向に積層する。その後、図6に示すように、絶縁体層16a～16cに加熱処理及び加圧処理を施す（圧着工程）。これにより、熱可塑性樹脂を材料とする絶縁体層16a～16cが軟化及び流動化し、絶縁体層16a～16cが互いに接合される。その結果、積層体12が得られる。

[0045] 次に、図2に示すように、層間接続導体v1～v6を形成する。層間接続導体v1～v6は、絶縁体層16a～16cに貫通孔を形成し、貫通孔にメッキ処理を施すことにより作製される。

[0046] 最後に、絶縁体層16aの上主面及び絶縁体層16bの下主面のそれぞれに保護層20a及び20bを印刷により形成する。以上の工程を経て、多層基板10が完成する。

[0047] [効果]

多層基板10によれば、異なる周波数の信号が伝送される第1導体層22a及び第2導体層22bに生じる伝送損失を低減できる。より詳細には、第1導体層22a及び第2導体層22bに生じる伝送損失を低減するためには、例えば、第1導体層22aの上下方向の厚み T_a 及び第2導体層22bの上下方向の厚み T_b を大きくすることが考えられる。この場合、第1導体層22a及び第2導体層22bの直流抵抗値を低減することができる。

[0048] しかしながら、多層基板10では、第2導体層22bには、第1信号より高い周波数を有する第2信号が伝送される。このような第2導体層22bでは、第2導体層22bの伝送損失を低減するために、第2導体層22bに生じる特性インピーダンスを所定の特性インピーダンス（例えば、 50Ω ）に近づける必要がある。そのため、第2導体層22bに生じる特性インピーダンスが所定の特性インピーダンスに近づくように、第2導体層22bの左右方向の線幅及び第2導体層22bと上導体層24との上下方向における距離 D_a が設計される。ここで、前記のように第1導体層22aの上下方向の厚み T_a 及び第2導体層22bの上下方向の厚み T_b を大きくすると、第2導

体層 2 2 b と上導体層 2 4 との上下方向における距離 D_a が設計値より小さくなってしまふ。その結果、第 2 導体層 2 2 b と上導体層 2 4 との間に発生する容量値が設計値より大きくなり、第 2 導体層 2 2 b に生じる特性インピーダンスが所定の特性インピーダンスから変動する。よつて、第 2 導体層 2 2 b に生じる伝送損失を低減することが難しい。

[0049] このよつに、第 1 導体層 2 2 a を伝送される第 1 信号の周波数と第 2 導体層 2 2 b を伝送される第 2 信号の周波数とが異なると、第 1 導体層 2 2 a の伝送損失を低減するための条件と第 2 導体層 2 2 b の伝送損失を低減するための条件とが異なつてしまふ。従つて、第 1 導体層 2 2 a の上下方向の厚み T_a 及び第 2 導体層 2 2 b の上下方向の厚み T_b を大きくすることにより、第 1 導体層 2 2 a 及び第 2 導体層 2 2 b に生じる伝送損失を低減することは難しい。

[0050] そこで、多層基板 1 0 では、第 2 導体層 2 2 b の上下方向の厚み T_b は、第 1 導体層 2 2 a の上下方向の厚み T_a より小さい。これにより、第 2 導体層 2 2 b と上導体層 2 4 との間に発生する容量値が設計値より大きくなることが抑制され、第 2 導体層 2 2 b に生じる特性インピーダンスが所定の特性インピーダンスから変動することが抑制される。更に、第 2 導体層 2 2 b と上導体層 2 4 との間に発生する容量値が大きくなることが抑制されるので、第 2 導体層 2 2 b の左右方向の線幅を大きくすることが容易となる。これにより、第 2 導体層 2 2 b の前後方向に直交する断面における外縁の長さが長くなりやすい。その結果、表皮効果により第 2 信号が第 2 導体層 2 2 b の表面に集中して流れる場合に、第 2 導体層 2 2 b において第 2 信号が流れることができる領域が広くなりやすい。よつて、第 2 導体層 2 2 b の伝送損失が低減されやすい。以上より、多層基板 1 0 によれば、異なる周波数の信号が伝送される第 1 導体層 2 2 a 及び第 2 導体層 2 2 b に生じる伝送損失を低減できる。

[0051] (第 1 変形例)

以下に第 1 変形例に係る多層基板 1 0 の製造方法について図面を参照しな

から説明する。図7は、多層基板10の製造時における断面図である。

[0052] 第1変形例に係る多層基板10の製造方法は、準備工程において、前記実施形態に係る多層基板10の製造方法と異なる。より詳細には、図7に示すように、絶縁体層16b（第3絶縁体層）に導体箔を形成する（導体箔形成工程）。本変形例では、絶縁体層16bの上主面に銅箔122を張り付ける。

[0053] 次に、第1導体層22a及び第2導体層22bが形成される部分にマスク（図示せず）を形成し、銅箔122にエッチングを施す（パターニング工程）。この段階では、図7に示すように、第1導体層22aの上下方向の厚み T_a 及び第2導体層22bの上下方向の厚み T_b は等しい。

[0054] 次に、第1導体層22a（導体箔の一部）にエッチング処理を施すことにより、第2導体層22bの上下方向の厚み T_b を第1導体層22aの上下方向の厚み T_a より小さくする（エッチング工程）。より詳細には、第1導体層22aにマスク（図示せず）を形成する。そして、第2導体層22bにのみエッチング処理を施す。なお、第1変形例に係る多層基板10の製造方法のその他の工程は、実施形態に係る多層基板10の製造方法と同じであるので説明を省略する。第1変形例に係る多層基板10の製造方法によっても、多層基板10を得ることができる。

[0055] （第2変形例）

以下に第2変形例に係る多層基板10の製造方法について図面を参照しながら説明する。図8は、多層基板10の製造時における断面図である。

[0056] 第2変形例に係る多層基板10の製造方法は、準備工程において、前記実施形態に係る多層基板10の製造方法と異なる。より詳細には、図8に示すように、準備工程では、上下方向の厚みの異なる第1導体層22a及び第2導体層22bを絶縁体層16b（第3絶縁体層）の上主面又は下主面のいずれかに貼り付ける。すなわち、上下方向の厚みの異なる第1導体層22a及び第2導体層22bを作製する。そして、第1導体層22a及び第2導体層22bを絶縁体層16bの上主面に貼り付ける。なお、第2変形例に係る多

層基板 10 の製造方法のその他の工程は、実施形態に係る多層基板 10 の製造方法と同じであるので説明を省略する。第 2 変形例に係る多層基板 10 の製造方法によっても、多層基板 10 を得ることができる。

[0057] (第 3 変形例)

以下に第 3 変形例に係る多層基板 10 a について図面を参照しながら説明する。図 9 は、多層基板 10 a の断面図である。

[0058] 多層基板 10 a は、積層体 12 の左部の上下方向の厚みが積層体 12 の右部の上下方向の厚みと異なる点において、多層基板 10 と相違する。以下に、この相違点について説明する。

[0059] 積層体 12 は、絶縁体層 16 d, 16 e を更に含んでいる。絶縁体層 16 d, 16 e は、絶縁体層 16 b と絶縁体層 16 c との間においてこの順に上から下へと積層されている。

[0060] 多層基板 10 a は、グランド導体層 30, 31, 32 を更に備えている。グランド導体層 30, 31, 32 のそれぞれは、絶縁体層 16 d, 16 e, 16 c の上主面に位置している。グランド導体層 30, 31, 32 のそれぞれは、上下方向に見て、第 1 導体層 22 a と重なっている。グランド導体層 30, 31, 32 のそれぞれは、上下方向に見て、第 2 導体層 22 b と重なっていない。これは、第 2 導体層 22 b とグランド導体層 30, 31, 32 との間に形成される容量を低減することにより、多層基板 10 a の高周波特性の劣化を抑制するためである。

[0061] ここで、グランド導体層 30, 31, 32 のそれぞれは、上下方向に見て、第 2 導体層 22 b と重なっていない。そのため、積層体 12 の圧着時に、積層体 12 の左部の上下方向の厚みが積層体 12 の右部の上下方向の厚みより大きくなる。

[0062] また、多層基板 10 a においても、第 1 導体層 22 a と上導体層 24 との上下方向における距離 D_a は、第 2 導体層 22 b と上導体層 24 との上下方向における距離 D_b より大きい。

[0063] 多層基板 10 a のその他の構造は、多層基板 10 と同じであるので説明を

省略する。多層基板 10 a は、多層基板 10 と同じ理由により、異なる周波数の信号が伝送される第 1 導体層 22 a 及び第 2 導体層 22 b に生じる伝送損失を低減できる。

[0064] (第 4 変形例)

以下に第 4 変形例に係る多層基板 10 b について図面を参照しながら説明する。図 10 は、多層基板 10 b の断面図である。

[0065] 多層基板 10 b は、絶縁体層 16 a ~ 16 e の境界が視認できない点において多層基板 10 a と相違する。また、多層基板 10 b では、第 1 信号が伝送される伝送方向に直交する直交方向に見て、第 2 導体層 22 b は、第 1 導体層 22 a に重なっている。

[0066] 多層基板 10 b のその他の構造は、多層基板 10 a と同じであるので説明を省略する。多層基板 10 b は、多層基板 10 a と同じ理由により、異なる周波数の信号が伝送される第 1 導体層 22 a 及び第 2 導体層 22 b に生じる伝送損失を低減できる。

[0067] (第 5 変形例)

[多層基板 10 c の構造]

以下に第 5 変形例に係る多層基板 10 c について図面を参照しながら説明する。図 11 は、多層基板 10 c の断面図である。

[0068] 多層基板 10 c は、絶縁体層 16 c の代わりに絶縁体層 18 を更に備えている点、及び、下導体層 26 が絶縁体層 16 b の下主面に設けられている点において、多層基板 10 と相違する。以下に、これらの相違点を中心に多層基板 10 c について説明する。

[0069] 積層体 12 は、絶縁体層 16 a (第 1 絶縁体層)、絶縁体層 16 b (第 3 絶縁体層) 及び絶縁体層 18 (第 2 絶縁体層) を含んでいる。絶縁体層 16 a (第 1 絶縁体層) 及び絶縁体層 18 (第 2 絶縁体層) は、上導体層 24 より下、かつ、第 1 導体層 22 a 及び第 2 導体層 22 b より上において、互いに隣接するように上から下へとこの順に並ぶように積層されている。絶縁体層 16 b は、絶縁体層 18 の下に設けられている。絶縁体層 16 a と絶縁体

層 1 8 との境界は、上導体層 2 4 の下主面と第 1 導体層 2 2 a の下主面及び第 2 導体層 2 2 b の下主面との中間に位置する。絶縁体層 1 6 b (第 3 絶縁体層) の材料は、絶縁体層 1 6 a (第 1 絶縁体層) の材料と同じである。「絶縁体層 1 6 b の材料が絶縁体層 1 6 a の材料と同じである。」とは、製造ばらつきによる誤差を許容する意味である。絶縁体層 1 8 の材料は、絶縁体層 1 6 a, 1 6 b の材料と異なる。絶縁体層 1 8 (第 2 絶縁体層) は、絶縁体層 1 6 a (第 1 絶縁体層) と絶縁体層 1 6 b (第 3 絶縁体層) とを接合する接着層である。また、絶縁体層 1 8 (第 2 絶縁体層) の誘電率は、絶縁体層 1 6 a (第 1 絶縁体層) の誘電率より低い。更に、絶縁体層 1 8 (第 2 絶縁体層) の誘電正接は、絶縁体層 1 8 (第 1 絶縁体層) の誘電正接より低い。これらの条件を満足する絶縁体層 1 8 の材料は、例えば、フッ素系樹脂である。ただし、絶縁体層 1 8 の材料は、エポキシ樹脂や、アクリル樹脂等であってもよい。

[0070] 第 1 導体層 2 2 a 及び第 2 導体層 2 2 b は、絶縁体層 1 6 b (第 3 絶縁体層) に設けられている。本実施形態では、第 1 導体層 2 2 a 及び第 2 導体層 2 2 b は、絶縁体層 1 6 b (第 3 絶縁体層) の上主面に設けられている。上導体層 2 4 は、絶縁体層 1 6 a (第 1 絶縁体層) に設けられている。本実施形態では、上導体層 2 4 は、絶縁体層 1 6 a (第 1 絶縁体層) の上主面に設けられている。下導体層 2 6 は、絶縁体層 1 6 b (第 3 絶縁体層) の下主面に設けられている。多層基板 1 0 c のその他の構造は、多層基板 1 0 と同じであるので説明を省略する。

[0071] [多層基板 1 0 c の製造方法]

以下に、多層基板 1 0 c の製造方法について図面を参照しながら説明する。図 1 2 及び図 1 3 は、多層基板 1 0 c の製造時における断面図である。

[0072] まず、上下方向の厚みの異なる第 1 導体層 2 2 a 及び第 2 導体層 2 2 b が上主面又は下主面のいずれか一方に設けられた絶縁体層 1 6 b (第 3 絶縁体層) を準備する (準備工程)。本変形例では、上下方向の厚みの異なる第 1 導体層 2 2 a 及び第 2 導体層 2 2 b が上主面に設けられた絶縁体層 1 6 b (

第3絶縁体層)を準備する。より詳細には、図12に示すように、絶縁体層16bに導体箔を形成する(導体箔準備工程)。本実施形態では、絶縁体層16bの上主面及び下主面のそれぞれに銅箔122, 126を張り付ける。

[0073] 次に、第1導体層22a及び第2導体層22bが形成される部分にマスク(図示せず)を形成し、銅箔122にエッチングを施す。同様に、下導体層26が形成される部分にマスク(図示せず)を形成し、銅箔126にエッチングを施す。この段階では、図12に示すように、第1導体層22aの上下方向の厚み T_a 及び第2導体層22bの上下方向の厚み T_b は等しい。なお、銅箔122のエッチング及び銅箔126のエッチングは、同時に行われてもよい。

[0074] 次に、図12に示すように、第1導体層22a(導体箔の一部)にメッキ処理を施すことにより、第1導体層22aの上下方向の厚み T_a を第2導体層22bの上下方向の厚み T_b より大きくする(メッキ工程)。より詳細には、第2導体層22b及び下導体層26にマスク(図示せず)を形成する。そして、第1導体層22aにのみメッキ処理を施す。

[0075] なお、図示を省略するが、絶縁体層16aの上主面に導体箔を形成し、導体箔にエッチング処理を施すことにより、上導体層24を形成する。

[0076] 次に、絶縁体層16a(第1絶縁体層)、導体層が設けられていない接着層である絶縁体層18(第2絶縁体層)、及び、絶縁体層16b(第3絶縁体層)を上から下へとこの順に並べて積層する。具体的には、絶縁体層16bの上主面に接着層である絶縁体層18aを形成する(接着層形成工程)。接着層形成工程では、例えば、液体状の樹脂を絶縁体層16bの上主面に塗布する。更に、絶縁体層18aの上に絶縁体層16aを配置する(配置工程)。その後、絶縁体層16a(第1絶縁体層)、絶縁体層16b(第3絶縁体層)及び絶縁体層18(接着層)に加熱処理及び加圧処理を施す(圧着工程)。これにより、絶縁体層18が接着層と機能して、絶縁体層16aと絶縁体層16bとが接合される。なお、絶縁体層16aの上に更に絶縁体層を積層する場合には、接着層形成工程、配置工程及び圧着工程を繰り返す。

[0077] 次に、図11に示すように、層間接続導体v1～v6を形成する。層間接続導体v1～v6は、絶縁体層16a～16cに貫通孔を形成し、貫通孔にメッキ処理を施すことにより作製される。

[0078] 最後に、保護層20a及び20bのそれぞれを印刷により絶縁体層16aの上主面及び絶縁体層16bの下主面に形成する。以上の工程を経て、多層基板10cが完成する。

[0079] [効果]

多層基板10cによれば、多層基板10と同じ理由により、異なる周波数の信号が伝送される第1導体層22a及び第2導体層22bに生じる伝送損失を低減できる。

[0080] また、多層基板10cによれば、第2導体層22bの伝送損失の低減をより効果的に図ることができる。より詳細には、絶縁体層16a、18は、上導体層24より下、かつ、第1導体層22a及び第2導体層22bより上において、互いに隣接するように上から下へとこの順に並ぶように積層されている。そして、絶縁体層18の誘電率は、絶縁体層16aの誘電率より低い。絶縁体層18の誘電正接は、絶縁体層16aの誘電正接より低い。これにより、第2導体層22b近傍の誘電率及び誘電正接が低くなる。その結果、第2導体層22bに高周波信号である第2信号が伝送されたときに、第2導体層22bにおいて誘電損が発生することが抑制される。その結果、多層基板10cによれば、第2導体層22bの伝送損失の低減をより効果的に図ることができる。

[0081] なお、多層基板10cでは、絶縁体層16a、16bの材料は、熱可塑性樹脂であってもよいし、熱可塑性樹脂でなくてもよい。

[0082] (第6変形例)

以下に第6変形例に係る多層基板10dについて図面を参照しながら説明する。図14は、多層基板10dの断面図である。

[0083] 多層基板10dは、グラウンド導体層27a、27bを更に備えている点において、多層基板10と相違する。グラウンド導体層27a、27bは、グラ

ンド電位に接続される。グランド導体層 27 a, 27 b は、絶縁体層 16 b の上主面に設けられている。グランド導体層 27 a は、第 1 導体層 22 a と第 2 導体層 22 b との間に設けられている。また、グランド導体層 27 b は、第 2 導体層 22 b の右に設けられている。多層基板 10 d のその他の構造は、多層基板 10 と同じであるので説明を省略する。

[0084] 多層基板 10 d によれば、多層基板 10 と同じ理由により、異なる周波数の信号が伝送される第 1 導体層 22 a 及び第 2 導体層 22 b に生じる伝送損失を低減できる。

[0085] 多層基板 10 d によれば、グランド導体層 27 a は、第 1 導体層 22 a と第 2 導体層 22 b との間に設けられている。これにより、第 1 導体層 22 a と第 2 導体層 22 b との間のアイソレーションが高くなる。

[0086] 多層基板 10 d において、グランド導体層 27 a, 27 b は、上導体層 24 又は下導体層 26 の少なくともいずれか一方に層間接続導体により電氣的に接続されていてもよい。これにより、グランド導体層 27 a, 27 b の電位がグランド電位に安定する。

[0087] (第 7 変形例)

以下に第 7 変形例に係る多層基板 10 e について図面を参照しながら説明する。図 15 は、多層基板 10 e の断面図である。

[0088] 多層基板 10 e は、グランド導体層 27 a, 27 b を更に備えている点において、多層基板 10 c と相違する。グランド導体層 27 a, 27 b は、グランド電位に接続される。グランド導体層 27 a, 27 b は、絶縁体層 16 b の上主面に設けられている。グランド導体層 27 a は、第 1 導体層 22 a と第 2 導体層 22 b との間に設けられている。また、グランド導体層 27 b は、第 2 導体層 22 b の右に設けられている。多層基板 10 e のその他の構造は、多層基板 10 c と同じであるので説明を省略する。

[0089] 多層基板 10 e によれば、多層基板 10 c と同じ理由により、異なる周波数の信号が伝送される第 1 導体層 22 a 及び第 2 導体層 22 b に生じる伝送損失を低減できる。

- [0090] 多層基板 10 e によれば、グランド導体層 27 a は、第 1 導体層 22 a と第 2 導体層 22 b との間に設けられている。これにより、第 1 導体層 22 a と第 2 導体層 22 b との間のアイソレーションが高くなる。
- [0091] (その他の実施形態)
- 本発明に係る多層基板は、多層基板 10, 10 a ~ 10 e に限らず、その要旨の範囲内において変更可能である。なお、多層基板 10, 10 a ~ 10 e の構成を任意に組み合わせてもよい。
- [0092] なお、絶縁体層 16 a ~ 16 c は、ガラス布にエポキシ樹脂が含浸された構造を有していてもよい。この場合、多層基板 10, 10 a ~ 10 e は、可撓性を有さない。
- [0093] なお、多層基板 10, 10 a ~ 10 e において、下導体層 26 は、必須の構成ではない。この場合、第 1 導体層 22 a 及び上導体層 24 は、マイクロストリップライン構造を有する。同様に、第 2 導体層 22 b 及び上導体層 24 は、マイクロストリップライン構造を有する。
- [0094] なお、多層基板 10, 10 a ~ 10 e において、層間接続導体 v 1, v 2 は、必須の構成ではない。
- [0095] なお、多層基板 10, 10 a ~ 10 e は、伝送線路である。しかしながら、多層基板 10, 10 a ~ 10 e は、回路基板であってもよい。従って、多層基板 10, 10 a ~ 10 e は、ストリップライン線路に加えて、他の回路を更に備えていてもよい。
- [0096] なお、多層基板 10, 10 a ~ 10 e において、信号端子 28 a ~ 28 d は、積層体 12 の下主面に設けられてもよい。
- [0097] なお、多層基板 10, 10 a ~ 10 e には、コネクタ 30 a, 30 b 以外に電子部品が実装されてもよい。
- [0098] なお、多層基板 10, 10 a ~ 10 e は、上下方向に見て、直線形状を有している。しかしながら、多層基板 10, 10 a ~ 10 e は、曲がっていてもよい。ここでの「多層基板 10, 10 a ~ 10 e が曲がっている」とは、多層基板 10, 10 a ~ 10 e に外力を加えない状態で曲がった形状を有し

ていることを意味する。

- [0099] なお、第1導体層22aと第2導体層22bとは、平行に延びていなくてもよい。
- [0100] なお、絶縁体層18は、樹脂シートが絶縁体層16bの上主面に貼り付けられることにより形成されてもよい。
- [0101] なお、絶縁体層18の誘電率は、絶縁体層16aの誘電率以上であって、かつ、絶縁体層18の誘電正接は、絶縁体層16aの誘電正接より低くてもよい。絶縁体層18の誘電率は、絶縁体層16aの誘電率より低く、かつ、絶縁体層18の誘電正接は、絶縁体層16aの誘電正接以上であってもよい。絶縁体層18の誘電率は、絶縁体層16aの誘電率以上であって、かつ、絶縁体層18の誘電正接は、絶縁体層16aの誘電正接以上であってもよい。
- [0102] なお、実施形態に係る多層基板10の製造方法及び第5変形例に係る多層基板10aの製造方法において、メッキ工程の後にパターニング工程を行ってもよい。
- [0103] なお、第1変形例に係る多層基板10の製造方法において、エッチング工程の後にパターニング工程を行ってもよい。
- [0104] なお、上導体層24及び下導体層26は、グランド電位以外の電位に接続されてもよい。
- [0105] なお、上導体層24は、上下方向に見て、第1導体層22aと重なっていてもよい。
- [0106] なお、下導体層26は、上下方向に見て、第1導体層22aと重なっていてもよい。
- [0107] なお、多層基板10aでは、第1信号が伝送される伝送方向に直交する直交方向に見て、第2導体層22bは、第1導体層22aに重なっていてもよい。

符号の説明

- [0108] 1：電子機器

- 10, 10a~10e : 多層基板
- 12 : 積層体
- 16a~16e, 18 : 絶縁体層
- 20a, 20b : 保護層
- 22a : 第1導体層
- 22b : 第2導体層
- 24 : 上導体層
- 26 : 下導体層
- 27a, 27b, 30~32 : グランド導体層
- 28a~28d : 信号端子
- 122, 126 : 銅箔

請求の範囲

- [請求項1] 複数の絶縁体層が上下方向に積層された構造を有している積層体と、
、
前記絶縁体層の上主面又は下主面に設けられており、かつ、第1信号が伝送される第1導体層と、
前記第1導体層が設けられている前記絶縁体層の上主面又は下主面と同じ前記絶縁体層の同一主面に設けられており、かつ、前記第1信号より高い周波数を有する第2信号が伝送される第2導体層と、
前記積層体に設けられており、かつ、上下方向に見て、前記第2導体層と重なるように、前記第1導体層及び前記第2導体層より上に設けられている上導体層と、
を備えており、
前記第2導体層の上下方向の厚みは、前記第1導体層の上下方向の厚みより小さい、
多層基板。
- [請求項2] 前記複数の絶縁体層は、第1絶縁体層及び第2絶縁体層を含んでおり、
前記第1絶縁体層及び前記第2絶縁体層は、前記上導体層より下、かつ、前記第1導体層及び前記第2導体層より上において、互いに隣接するように上から下へとこの順に並ぶように積層されており、
前記第2絶縁体層の誘電率は、前記第1絶縁体層の誘電率より低い、
、
請求項1に記載の多層基板。
- [請求項3] 前記複数の絶縁体層は、第1絶縁体層及び第2絶縁体層を含んでおり、
前記第1絶縁体層及び前記第2絶縁体層は、前記上導体層より下、かつ、前記第1導体層及び前記第2導体層より上において、互いに隣接するように上から下へとこの順に並ぶように積層されており、

前記第2絶縁体層の誘電正接は、前記第1絶縁体層の誘電正接より低い、

請求項1又は請求項2に記載の多層基板。

[請求項4]

前記複数の絶縁体層は、第3絶縁体層を更に含んでおり、

前記第1導体層及び前記第2導体層は、前記第3絶縁体層に設けられており、

前記第3絶縁体層の材料は、前記第1絶縁体層の材料と同じであり、

前記第2絶縁体層は、前記第1絶縁体層と前記第3絶縁体層とを接合する接着層である、

請求項2又は請求項3のいずれかに記載の多層基板。

[請求項5]

前記上導体層は、前記第1絶縁体層に設けられている、

請求項4に記載の多層基板。

[請求項6]

前記多層基板は、

前記積層体に設けられており、かつ、上下方向に見て、前記第2導体層と重なるように、前記第1導体層及び前記第2導体層より下に設けられている下導体層を、

更に備えている、

請求項1ないし請求項5のいずれかに記載の多層基板。

[請求項7]

前記多層基板は、

前記第1導体層と前記第2導体層との間に設けられているグラウンド導体層を、

更に備えている、

請求項1ないし請求項6のいずれかに記載の多層基板。

[請求項8]

前記第1信号は、電源として機能する直流信号である、

請求項1ないし請求項7のいずれかに記載の多層基板。

[請求項9]

前記第2導体層と前記上導体層との上下方向における距離は、前記第1導体層と前記上導体層との上下方向における距離より大きい、

- 請求項 1 ないし請求項 8 のいずれかに記載の多層基板。
- [請求項10] 前記上導体層は、上下方向に見て、前記第 1 導体層と重なっている、
- 請求項 1 ないし請求項 9 のいずれかに記載の多層基板。
- [請求項11] 前記上導体層は、グランド導体層である、
- 請求項 1 ないし請求項 10 のいずれかに記載の多層基板。
- [請求項12] 絶縁材料を材料とする本体と、
- 前記本体に設けられており、かつ、第 1 信号が伝送される第 1 導体層と、
- 前記本体に設けられており、前記第 1 信号より高い周波数を有する第 2 信号が伝送される第 2 導体層と、
- 前記本体に設けられており、かつ、上下方向に見て、前記第 2 導体層と重なるように、前記第 1 導体層及び前記第 2 導体層より上に設けられている上導体層と、
- を備えており、
- 前記第 1 信号が伝送される伝送方向に直交する直交方向に見て、前記第 2 導体層は、前記第 1 導体層に重なっており、
- 前記第 2 導体層の上下方向の厚みは、前記第 1 導体層の上下方向の厚みより小さい、
- 多層基板。
- [請求項13] 上下方向の厚みの異なる第 1 導体層及び第 2 導体層が上主面又は下主面のいずれか一方に設けられた第 3 絶縁体層を準備する準備工程と、
- 、
- 前記第 3 絶縁体層を含む複数の絶縁体層を上下方向に積層した後に、前記複数の絶縁体層に加熱処理及び加圧処理を施す圧着工程と、
- を備えており、
- 前記複数の絶縁体層の材料は、熱可塑性樹脂を含んでいる、
- 多層基板の製造方法。

- [請求項14] 上下方向の厚みの異なる第1導体層及び第2導体層が上主面又は下主面のいずれか一方に設けられた第3絶縁体層を準備する準備工程と、
- 、
- 第1絶縁体層、導体層が設けられていない接着層である第2絶縁体層、及び、前記第3絶縁体層を上から下へとこの順に並べて積層した後、前記第1絶縁体層、前記第2絶縁体層及び前記第3絶縁体層に加熱処理及び加圧処理を施す圧着工程と、
- を備えている、
- 多層基板の製造方法。
- [請求項15] 前記準備工程は、
- 導体箔を前記第3絶縁体層に形成する導体箔形成工程と、
- 前記導体箔の一部にメッキ処理を施すことにより、前記第1導体層の上下方向の厚みを前記第2導体層の上下方向の厚みより大きくするメッキ工程と、
- を含んでいる、
- 請求項13又は請求項14に記載の多層基板の製造方法。
- [請求項16] 前記準備工程は、
- 導体箔を前記第3絶縁体層に形成する導体箔形成工程と、
- 前記導体箔の一部にエッチング処理を施すことにより、前記第2導体層の上下方向の厚みを前記第1導体層の上下方向の厚みより小さくするエッチング工程と、
- を含んでいる、
- 請求項13又は請求項14に記載の多層基板の製造方法。
- [請求項17] 前記準備工程では、上下方向の厚みの異なる前記第1導体層及び前記第2導体層を前記第3絶縁体層の上主面又は下主面のいずれかに貼り付ける、
- 請求項13又は請求項14のいずれかに記載の多層基板の製造方法。
- 。

[請求項18]

前記多層基板は、

複数の絶縁体層が上下方向に積層された構造を有する積層体と、

前記第3絶縁体層の上主面又は下主面に設けられており、かつ、第1信号が伝送される第1導体層と、

前記第1導体層が設けられている前記第3絶縁体層の上主面又は下主面と同じ前記第3絶縁体層の同一主面に設けられており、かつ、前記第1信号より高い周波数を有する第2信号が伝送される第2導体層と、

前記積層体に設けられており、かつ、上下方向に見て、前記第2導体層と重なるように、前記第1導体層及び前記第2導体層より上に設けられている上導体層と、

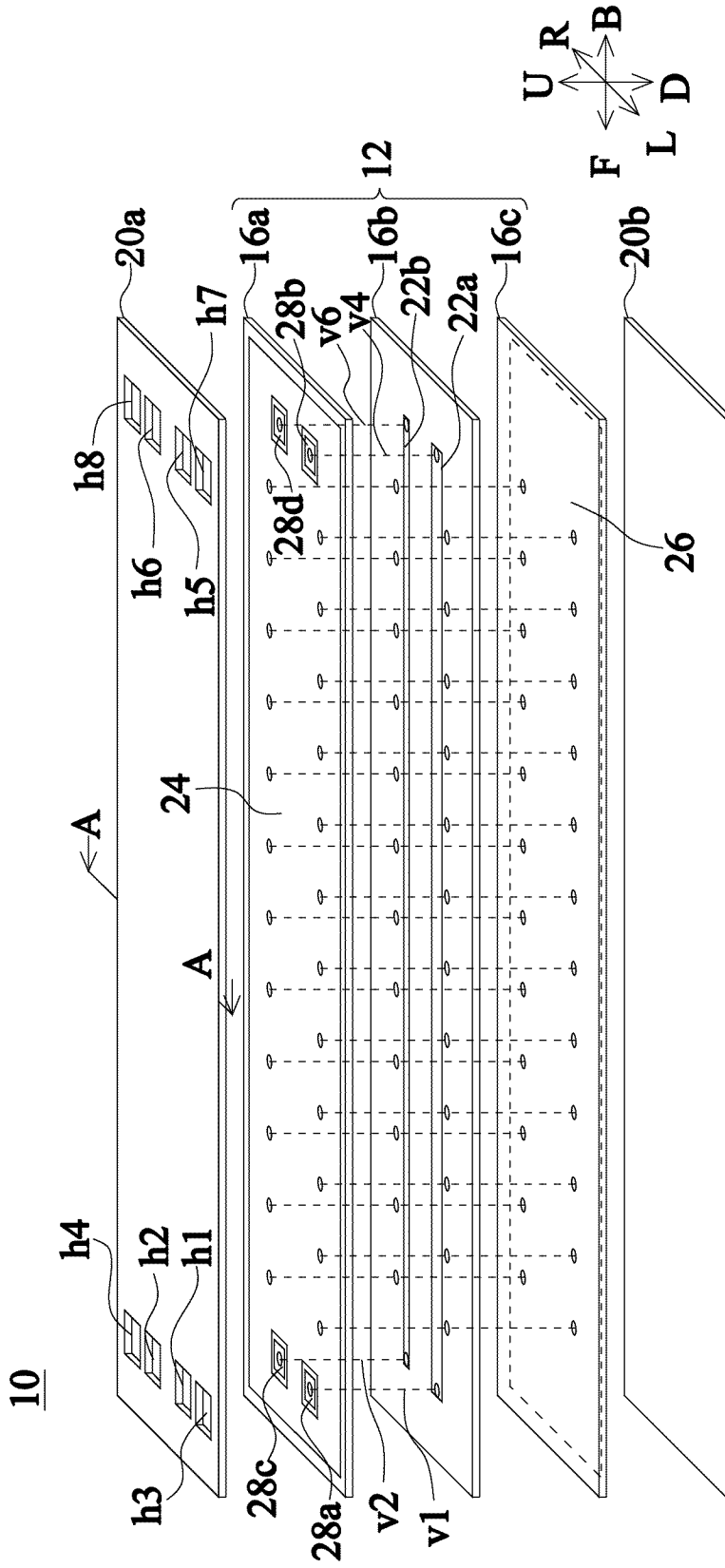
を備えており、

前記第2導体層の上下方向の厚みは、前記第1導体層の上下方向の厚みより小さい、

請求項13ないし請求項17のいずれかに記載の多層基板の製造方法。

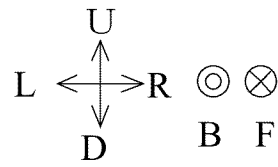
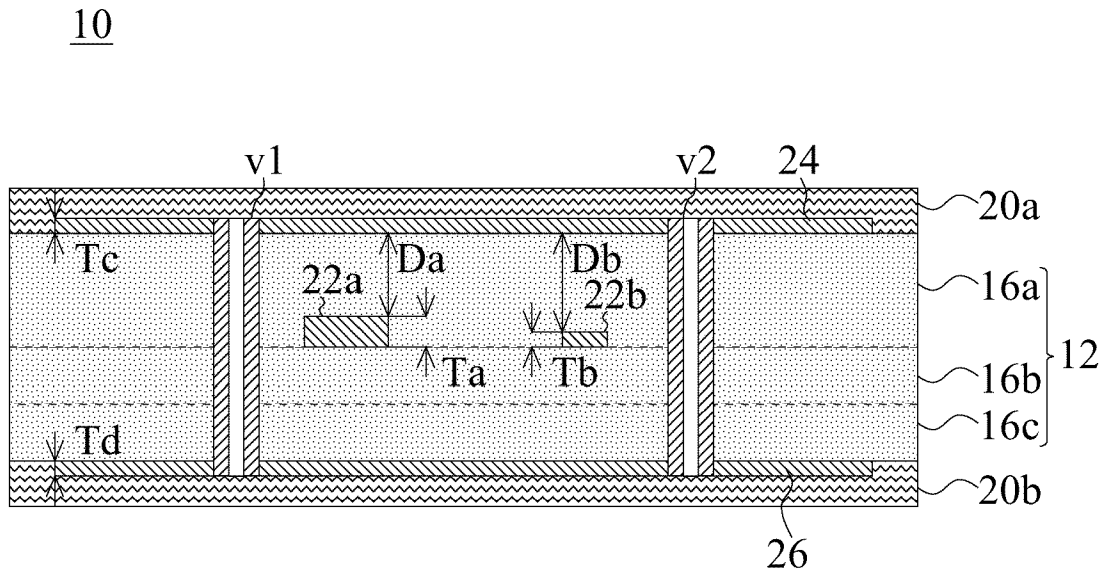
[図1]

Fig.1



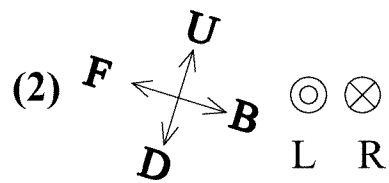
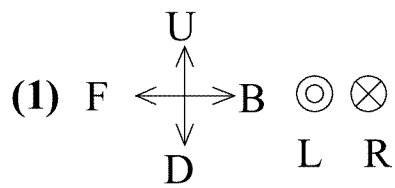
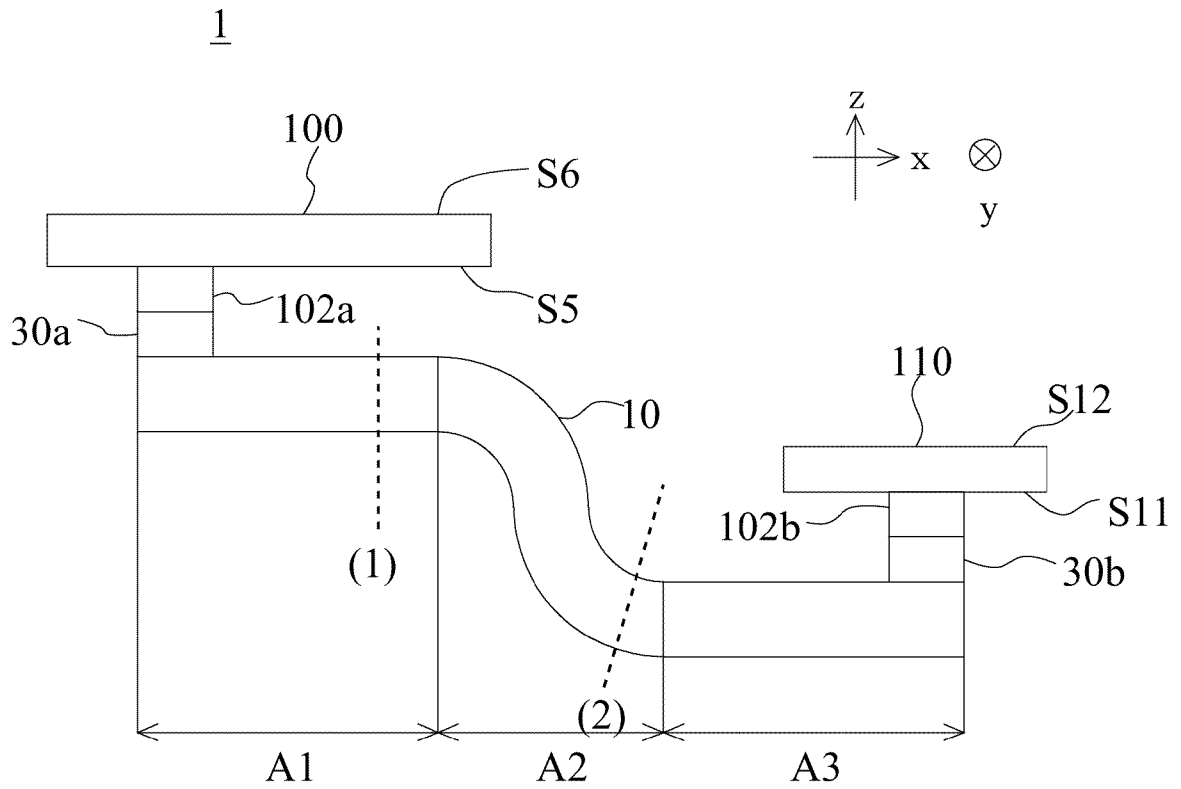
[図2]

Fig.2



[図3]

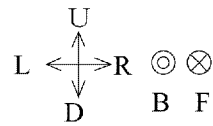
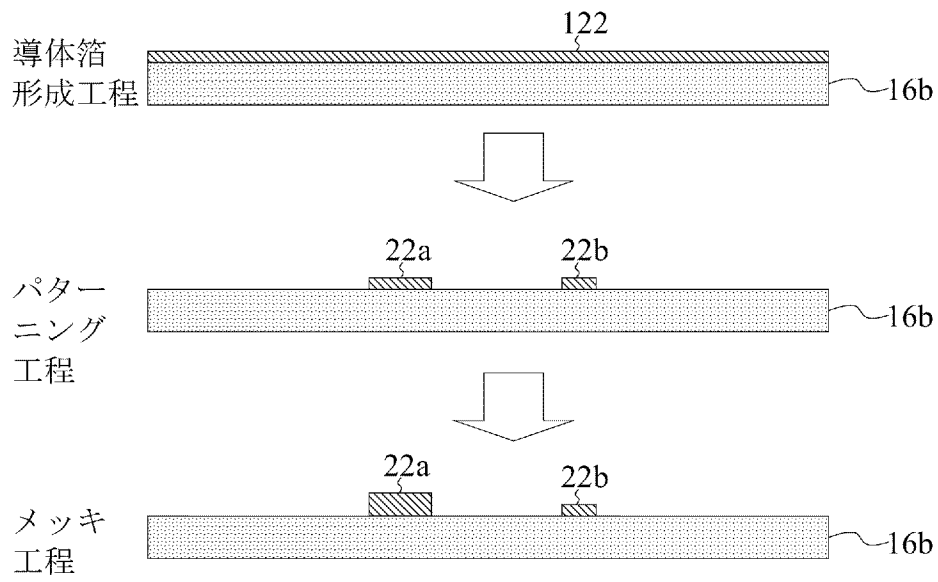
Fig.3



[図4]

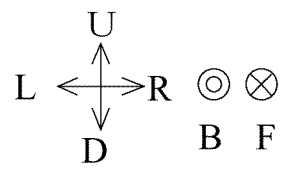
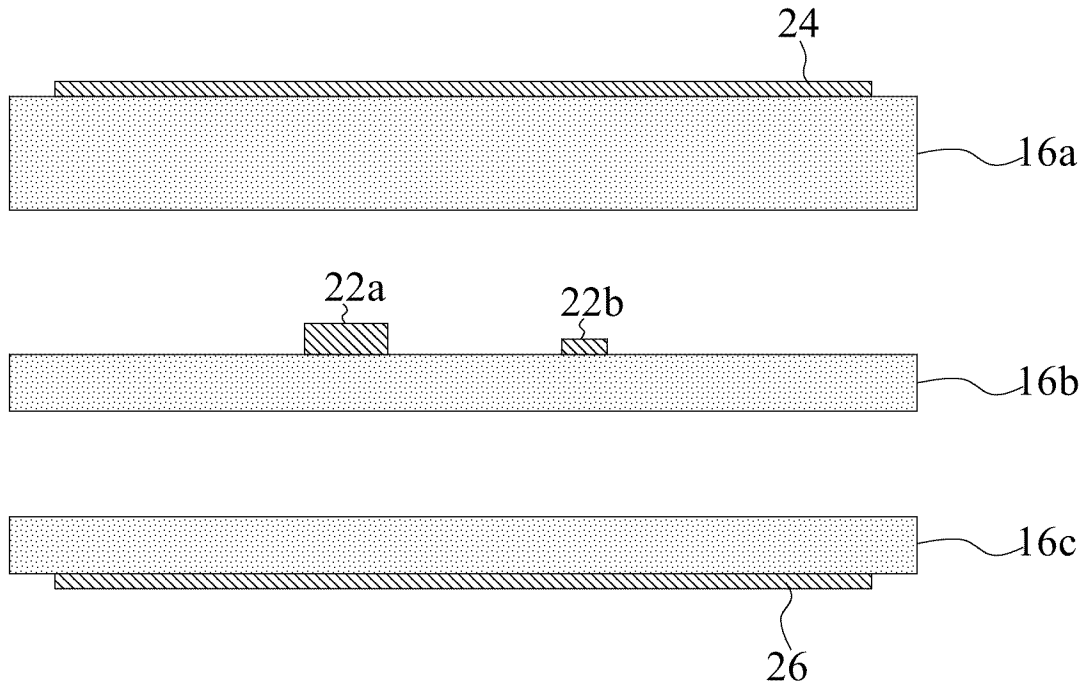
Fig.4

準備工程



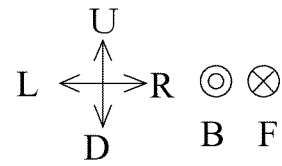
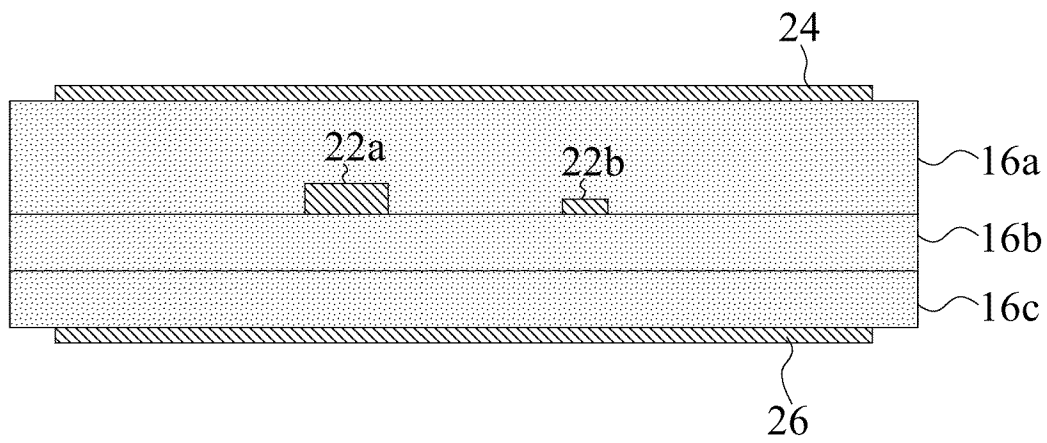
[図5]

Fig.5



[図6]

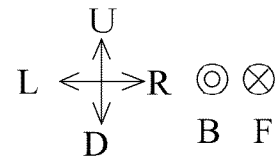
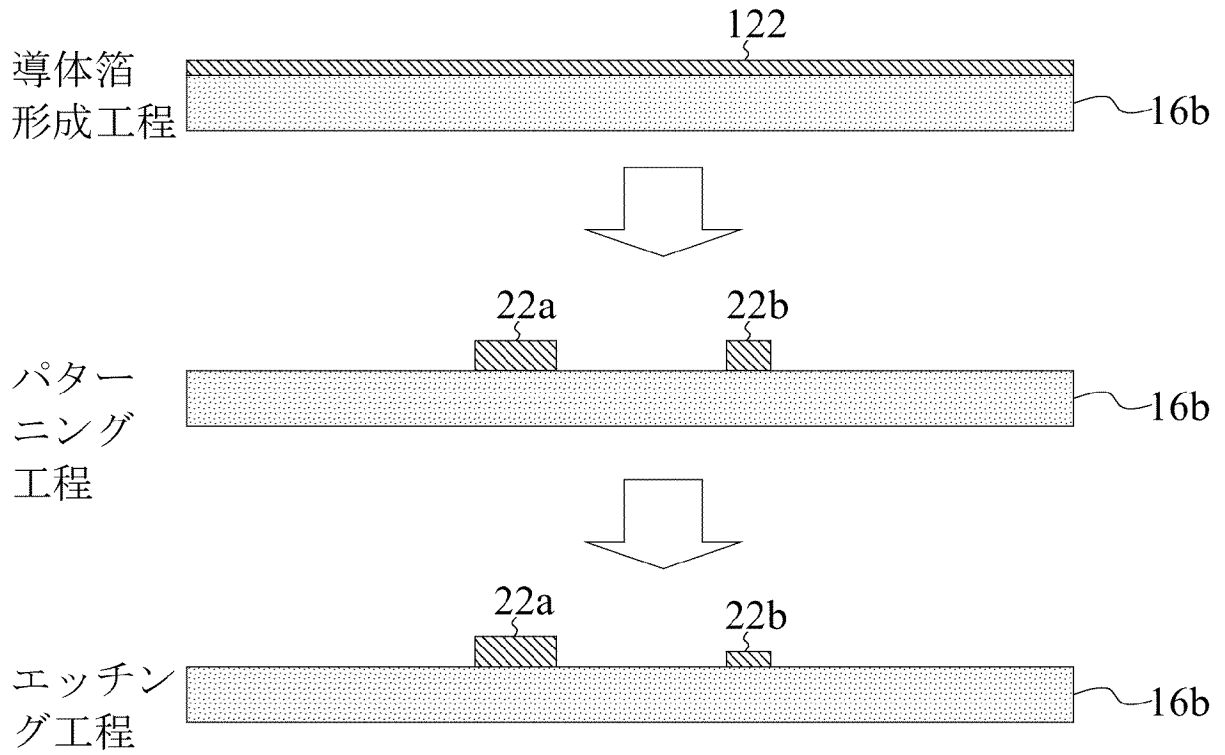
Fig.6



[図7]

Fig.7

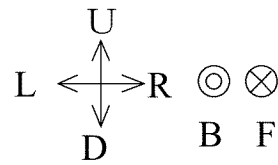
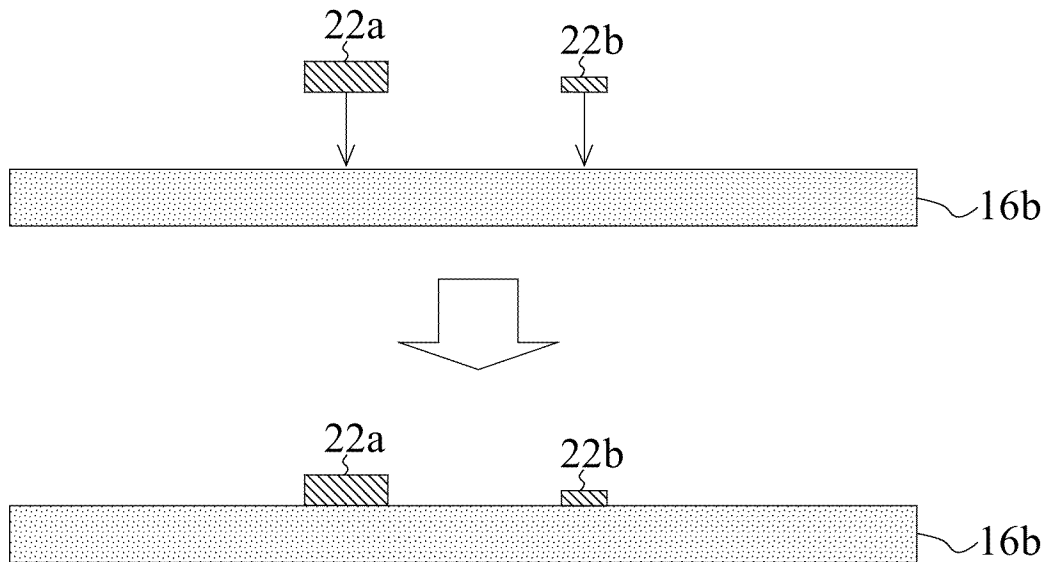
準備工程



[図8]

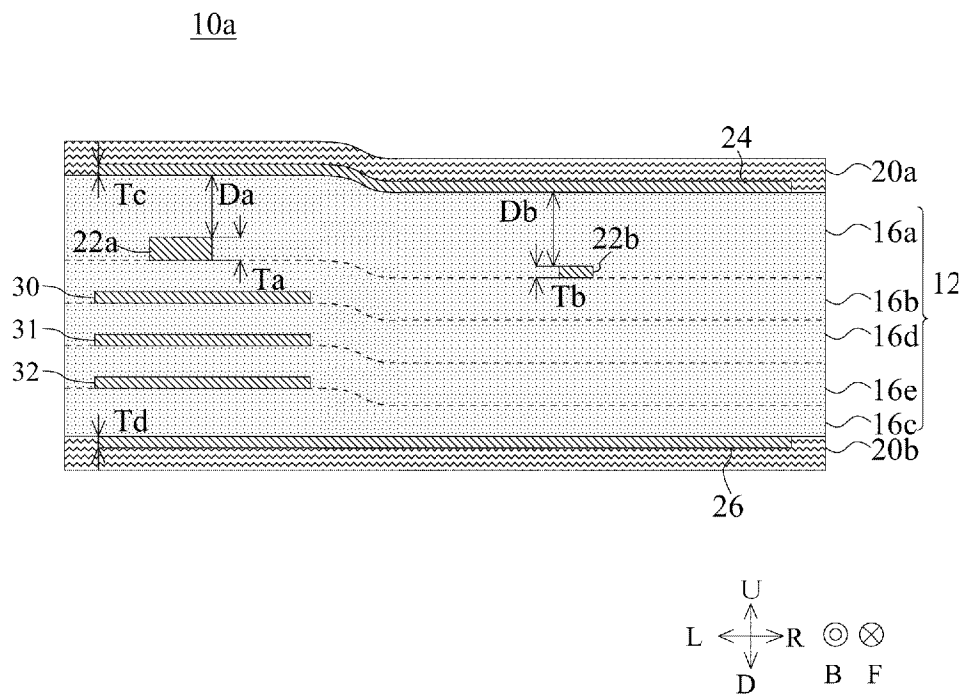
Fig.8

準備工程



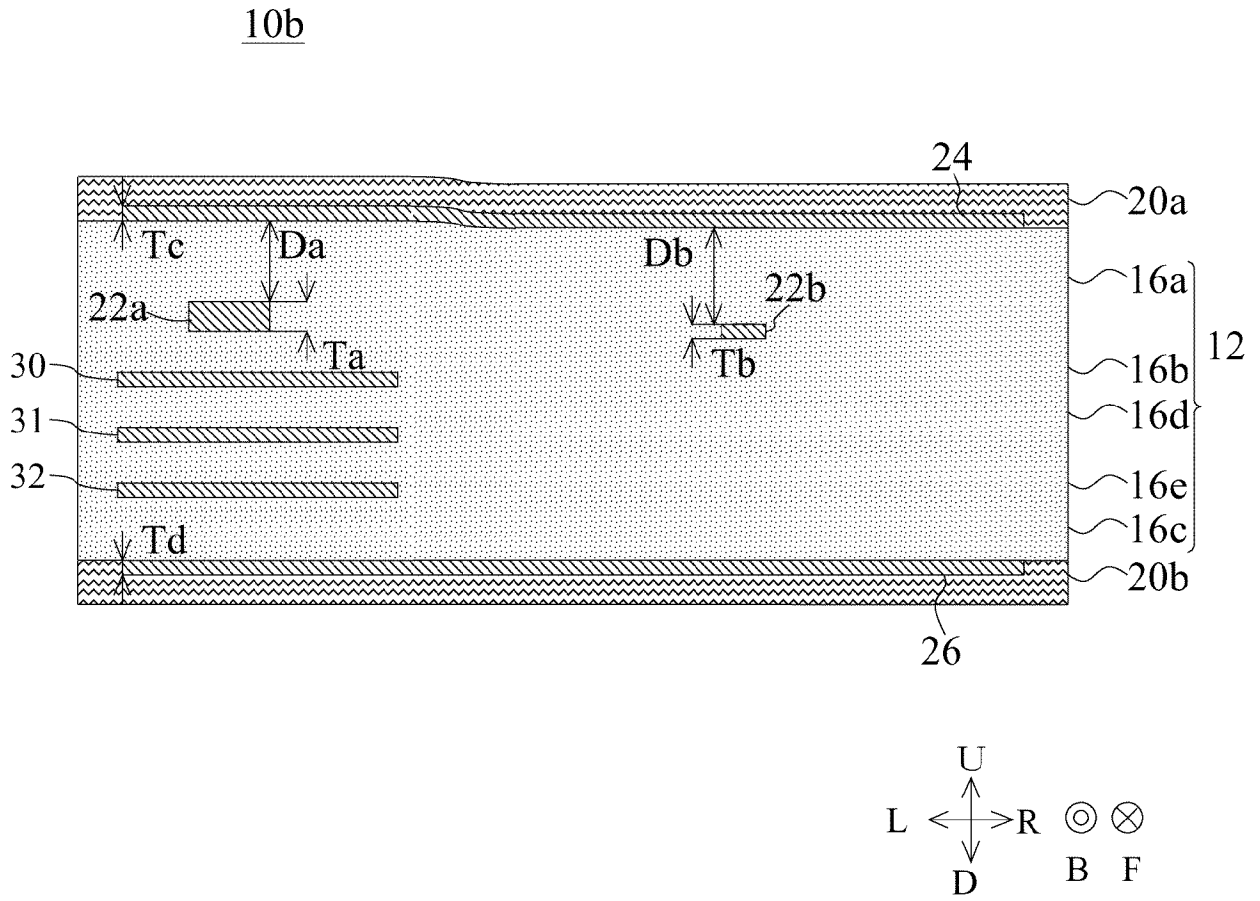
[図9]

Fig.9



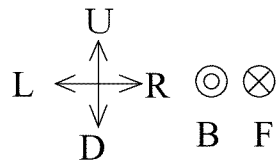
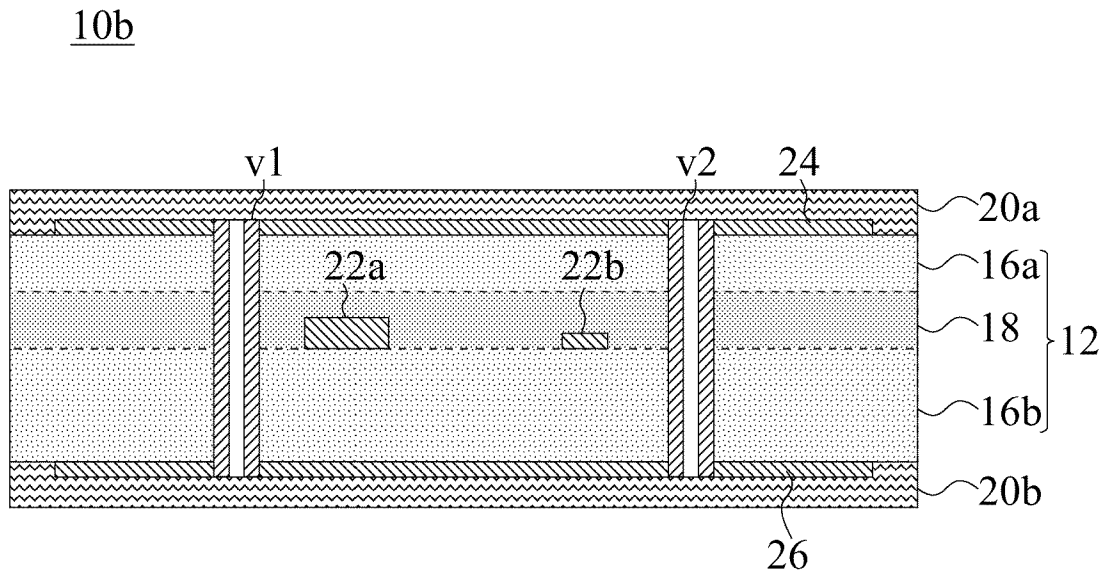
[図10]

Fig.10



[図11]

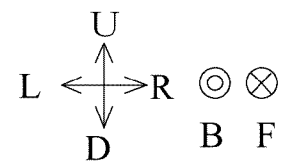
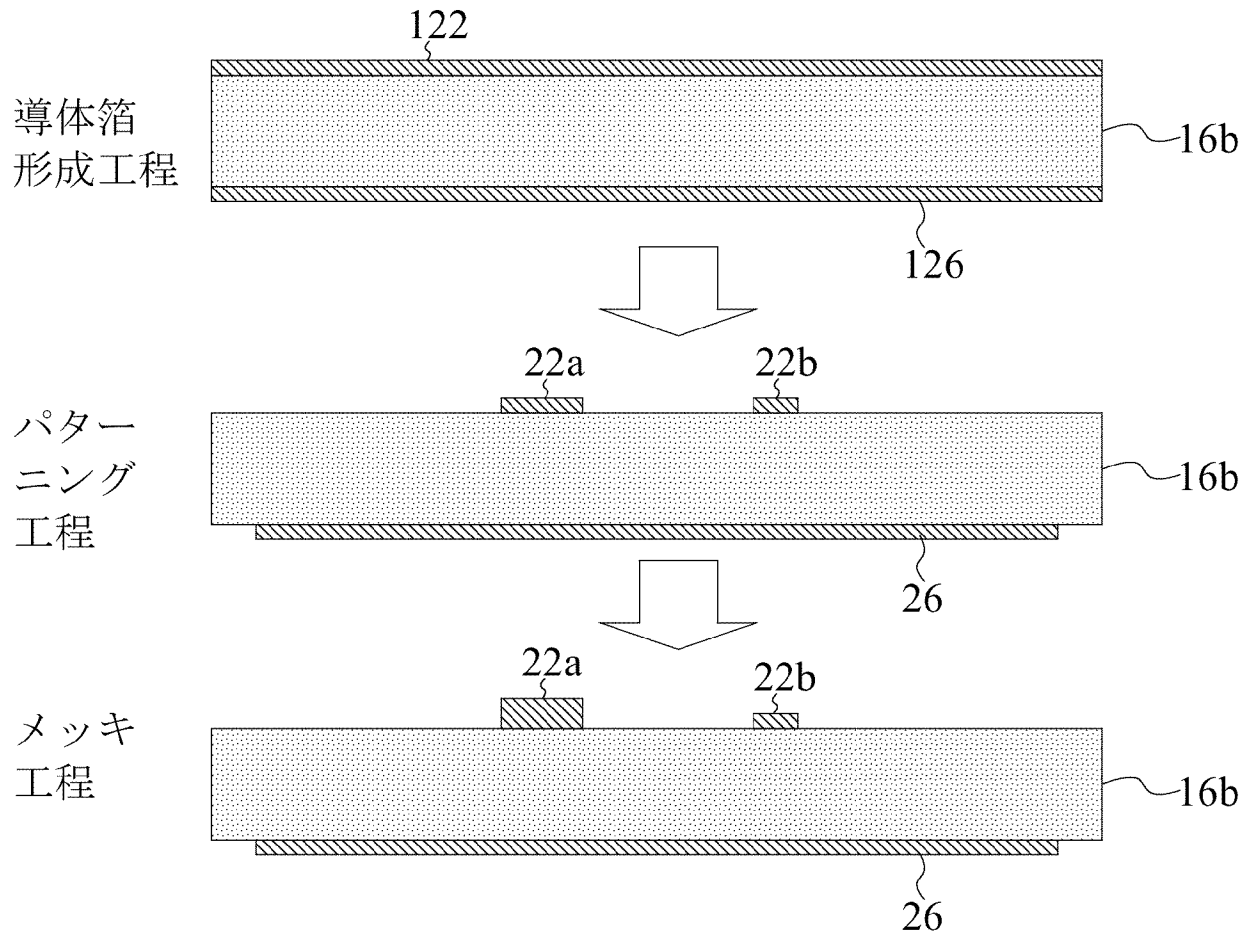
Fig.11



[図12]

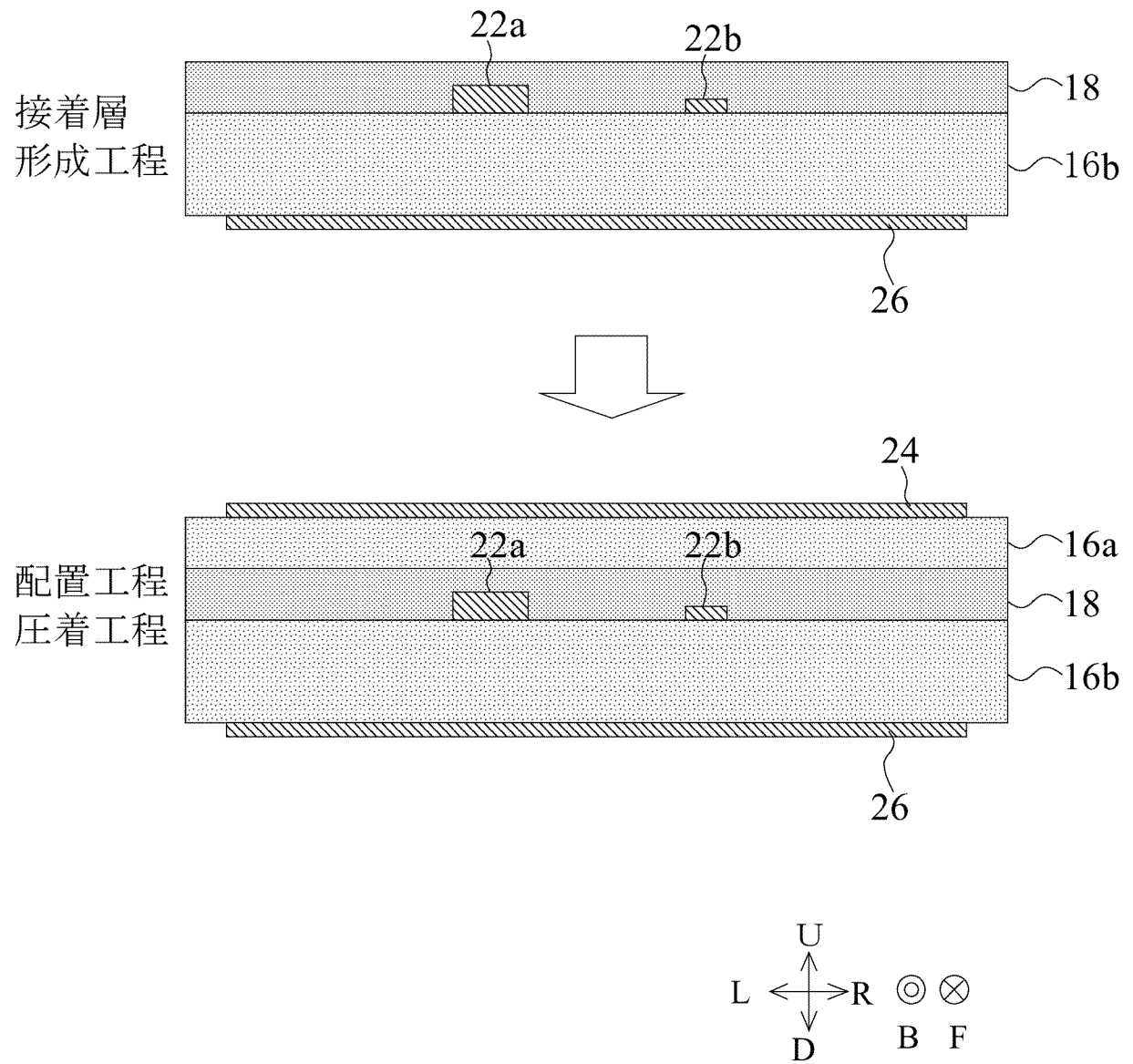
Fig.12

準備工程



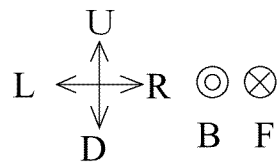
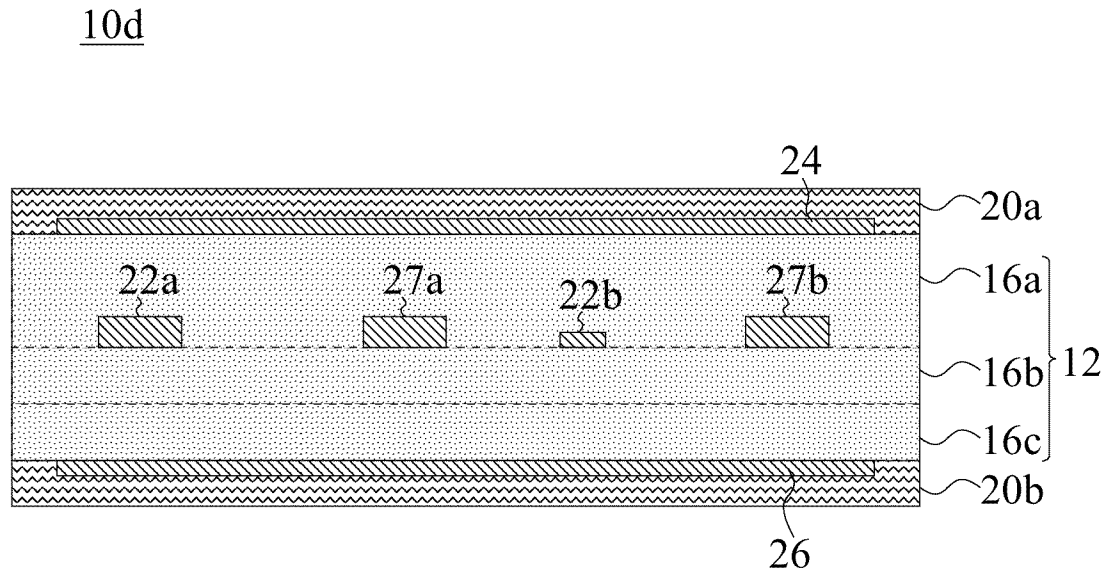
[図13]

Fig.13



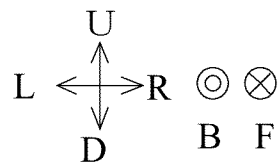
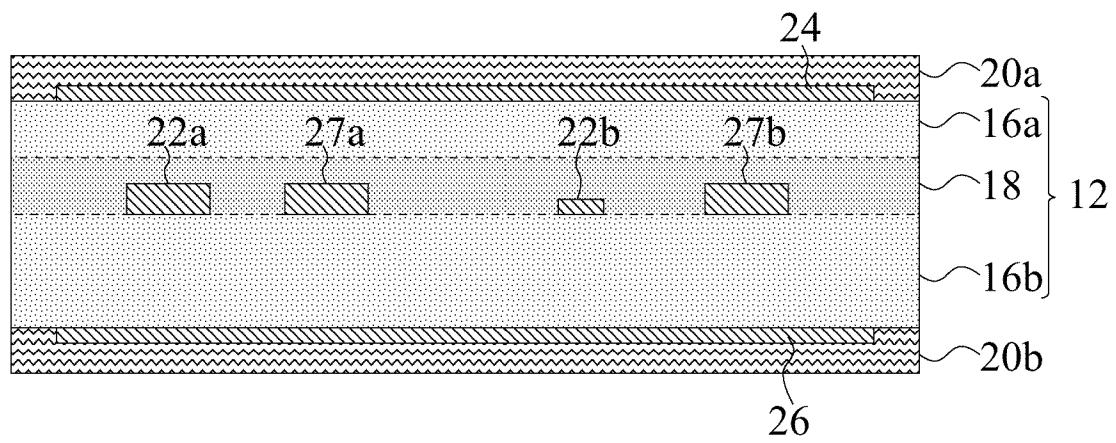
[図14]

Fig.14



[図15]

Fig.15

10e

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/046177

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01P 3/08</i> (2006.01)i; <i>H05K 1/02</i> (2006.01)i; <i>H05K 3/46</i> (2006.01)i FI: H05K1/02 J; H01P3/08 101; H01P3/08 200; H05K3/46 Z; H05K1/02 P		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01P3/08; H05K1/02; H05K3/46		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-133660 A (G-TECH CO., LTD.) 09 May 2003 (2003-05-09) paragraphs [0001], [0004], [0008]-[0011], [0014], fig. 1, 5	1, 6-12
Y		2-5, 13-15, 17, 18
A		16
Y	JP 2020-164870 A (TOAGOSEI CO., LTD.) 08 October 2020 (2020-10-08) paragraphs [0001], [0037], [0038], [0077], [0078], [0091], [0092], table 2	2-5, 13-15, 17, 18
A		16
Y	JP 2-109390 A (FURUKAWA ELECTRIC CO., LTD.) 23 April 1990 (1990-04-23) page 2, lower left column, line 20 to lower right column, line 4, page 3, lower right column, lines 1-16, fig. 1	15
A		16
Y	JP 9-199816 A (SUMITOMO WIRING SYSTEMS LTD.) 31 July 1997 (1997-07-31) paragraphs [0002], [0003], [0009], [0013], fig. 2	17
A		16
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 03 March 2022		Date of mailing of the international search report 15 March 2022
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2021/046177

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2003-133660	A 09 May 2003	(Family: none)	
JP 2020-164870	A 08 October 2020	US 2017/0297302 A1 paragraphs [0001], [0065], [0066], [0149]-[0152], [0169], [0170], table 2 WO 2016/047289 A1 TW 201617426 A KR 10-2017-0057257 A CN 107075335 A CN 111196066 A TW 202010813 A	
JP 2-109390	A 23 April 1990	(Family: none)	
JP 9-199816	A 31 July 1997	(Family: none)	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H01P 3/08(2006.01)i; H05K 1/02(2006.01)i; H05K 3/46(2006.01)i FI: H05K1/02 J; H01P3/08 101; H01P3/08 200; H05K3/46 Z; H05K1/02 P</p>																							
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））</p> <p>H01P3/08; H05K1/02; H05K3/46</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2022年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2022年	日本国実用新案登録公報	1996 - 2022年	日本国登録実用新案公報	1994 - 2022年													
日本国実用新案公報	1922 - 1996年																						
日本国公開実用新案公報	1971 - 2022年																						
日本国実用新案登録公報	1996 - 2022年																						
日本国登録実用新案公報	1994 - 2022年																						
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2003-133660 A (株式会社ジー・テック) 09.05.2003 (2003 - 05 - 09) 段落[0001], [0004], [0008]-[0011], [0014], 図1, 5</td> <td>1, 6-12</td> </tr> <tr> <td>Y</td> <td rowspan="2">JP 2020-164870 A (東亜合成株式会社) 08.10.2020 (2020 - 10 - 08) 段落[0001], [0037]-[0038], [0077]-[0078], [0091]-[0092], 表2</td> <td>2-5, 13-15, 17, 18</td> </tr> <tr> <td>A</td> <td>16</td> </tr> <tr> <td>Y</td> <td rowspan="2">JP 2-109390 A (古河電気工業株式会社) 23.04.1990 (1990 - 04 - 23) 第2ページ左下欄第20行-同ページ右下欄第4行, 第3ページ右下欄第1行-同欄第16 行, 第1図</td> <td>2-5, 13-15, 17, 18</td> </tr> <tr> <td>A</td> <td>16</td> </tr> <tr> <td>Y</td> <td rowspan="2">JP 9-199816 A (住友電装株式会社) 31.07.1997 (1997 - 07 - 31) 段落[0002]-[0003], [0009], [0013], 図2</td> <td>17</td> </tr> <tr> <td>A</td> <td>16</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2003-133660 A (株式会社ジー・テック) 09.05.2003 (2003 - 05 - 09) 段落[0001], [0004], [0008]-[0011], [0014], 図1, 5	1, 6-12	Y	JP 2020-164870 A (東亜合成株式会社) 08.10.2020 (2020 - 10 - 08) 段落[0001], [0037]-[0038], [0077]-[0078], [0091]-[0092], 表2	2-5, 13-15, 17, 18	A	16	Y	JP 2-109390 A (古河電気工業株式会社) 23.04.1990 (1990 - 04 - 23) 第2ページ左下欄第20行-同ページ右下欄第4行, 第3ページ右下欄第1行-同欄第16 行, 第1図	2-5, 13-15, 17, 18	A	16	Y	JP 9-199816 A (住友電装株式会社) 31.07.1997 (1997 - 07 - 31) 段落[0002]-[0003], [0009], [0013], 図2	17	A	16
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																					
X	JP 2003-133660 A (株式会社ジー・テック) 09.05.2003 (2003 - 05 - 09) 段落[0001], [0004], [0008]-[0011], [0014], 図1, 5	1, 6-12																					
Y	JP 2020-164870 A (東亜合成株式会社) 08.10.2020 (2020 - 10 - 08) 段落[0001], [0037]-[0038], [0077]-[0078], [0091]-[0092], 表2	2-5, 13-15, 17, 18																					
A		16																					
Y	JP 2-109390 A (古河電気工業株式会社) 23.04.1990 (1990 - 04 - 23) 第2ページ左下欄第20行-同ページ右下欄第4行, 第3ページ右下欄第1行-同欄第16 行, 第1図	2-5, 13-15, 17, 18																					
A		16																					
Y	JP 9-199816 A (住友電装株式会社) 31.07.1997 (1997 - 07 - 31) 段落[0002]-[0003], [0009], [0013], 図2	17																					
A		16																					
<p><input type="checkbox"/> C欄の続きにも文献が列挙されている。</p> <p><input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p>																							
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献										
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの																						
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの																						
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの																						
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献																						
“O” 口頭による開示、使用、展示等に言及する文献																							
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献																							
<p>国際調査を完了した日</p> <p>03.03.2022</p>	<p>国際調査報告の発送日</p> <p>15.03.2022</p>																						
<p>名称及びあて先</p> <p>日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>鹿野 博司 5D 8392</p> <p>電話番号 03-3581-1101 内線 3551</p>																						

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/046177

引用文献	公表日	パテントファミリー文献	公表日
JP 2003-133660 A	09.05.2003	(ファミリーなし)	
JP 2020-164870 A	08.10.2020	US 2017/0297302 A1 段落[0001], [0065]- [0066], [0149]-[0152], [0169]-[0170], 表2 WO 2016/047289 A1 TW 201617426 A KR 10-2017-0057257 A CN 107075335 A CN 111196066 A TW 202010813 A	
JP 2-109390 A	23.04.1990	(ファミリーなし)	
JP 9-199816 A	31.07.1997	(ファミリーなし)	