(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
H01L 21/027

(11) 공개번호 특2001-0076292
(43) 공개일자 2001년08월11일

(21) 출원번호 10-2001-0002546
(22) 출원일자 2001년01월17일

(30) 우선권주장 09/488,355 2000년01월20일 미국(US)

(71) 출원인 루센트 테크놀러지스 인크
미합중국 뉴저지 머레이 힐 마운틴 애비뉴 600 (우편번호 : 07974-0636)

(72) 발명자 진펭
미국펜실바니아주10103알렌타운트리라인드라이브1050

(74) 대리인 김창세
장성구

심사청구 : 없음

(54) 위상 쉬프트 마스크를 이용하는 리소그래피 방법 및반도체 장치 제조 방법

요약

실질적으로 복수의 투명한 영역과 복수의 불투명한 영역을 포함하는 패턴을 갖는 위상 쉬프트 마스크를 이용하는 리소그래피 방법이 개시되어 있는데, 여기서 마스크 패턴은 입사 방사선의 적어도 일부를 위상 쉬프트하고 위상은 실질적으로 동일한 간격이어서, 주어진 리소그래피 시스템의 해상도를 증가시킨다. 또한 위상 쉬프트 마스크를 이용하여 반도체 장치를 제조하는 방법이 개시되어 있다.

대표도
도 4

명세서

도면의 간단한 설명

도 1은 본 발명을 실시하는데 유용한 종래의 리소그래피 시스템을 도시하는 도면,

도 2(a) 내지 도 2(d)는 종래의 이원 마스크를 도시하는 도면,

도 3(a) 내지 도 3(e)는 종래의 π라디언 위상 쉬프트 마스크를 도시하는 도면,

도 4(a) 내지 도 4(e)는 본 발명의 세 개의 위상 쉬프트 마스크를 도시하는 도면,

도 5는 세 개의 위상 쉬프트 마스크, π라디언 위상 쉬프트 마스크 및 이원 마스크의 푸리에 스펙트럼을 도시하는 도면,

도 6은 마스크 패턴을 도시하는 도면,

도 7은 종래의 반도체 장치를 도시하는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 장치를 제조하는데 사용되는 리소그래피(lithography)에 관한 것이다. 구체적으로, 본 발명은 위상 쉬프트 리소그래피 마스크(phase-shifting lithographic masks)로 패턴(pattern)하는 것에 관한 것이다.

리소그래피는 집적 회로 제조를 위해 반도체 소재 층(workpiece layers)상에 피쳐를 패턴하는 반도체 장치 제조에 사용된다.

도 1은 종래 기술에 따라서 소재(120)에서 피쳐를 규정하기 위한 리소그래피 제조 시스템(100)을 도시한다. 전형적으로, 소재(120)는 소재(120)의 표면에 부착된 레지스트 층(resist layer : 101) 및 실리콘 이산화물 같은 하나 이상의 물질 층(도시되지 않음) 및 반도체 기판을 포함한다.

전형적으로, 파장(λ)의 방사선이 수은 램프(mercury lamp) 또는 레이저 같은 광 소스(106)에서 방출된다. 방사선은 광 조준 렌즈(optical collimating lens) 또는 렌즈 시스템(104), 불투명하고 투명한(opaque and transparent) 피쳐의 패턴을 갖는 패턴화된 리소그래피 마스크(103) 및 광 투사 렌즈 또는 렌즈 시스템(102)을 통해 전달된다. 마스크(103)를 통해 전달된 방사선은 렌즈(102)에 의해 레지스트 층(101)상에 이미지화되어, 마스크 패턴에 대응하는 패턴화된 영역을 노출시킨다. 레지스트 층(101)이 양이면 노출된 영역은 현상 후에 제거될 것이고, 레지스트 층(101)이 음이면 노출된 영역은 그대로 남을 것이다. 따라서, 마스크(103)의 패턴이 레지스트 층(101)에 전달된다(" 인쇄된다"). 본 명세서에서 사용되는 " 마스크" 는 " 마스크" 및/또는 " 레티클(reticle)" 을 의미한다.

종래 기술로 알려진 바와 같이, 표시된 길이(L_1 및 L_2)는 단일 렌즈(simple lens : 102)인 경우에 $1/L_1 + 1/L_2 = 1/F$를" 만족하는데, 여기서 F는 렌즈(102)의 초점 길이(focal length)이다. 마스크(103)가 레지스트 층(103)상에 발생시킨 패턴은 레지스트 층(101)이 투사 렌즈(102)로부터 길이가 L_2라면 실질적으로 초점이 맞을 것이다. 이 결론은 광 경로가 직선이라고 가정하는 기하학적 광 분석에 근거한 것이다. 그러나, 피쳐 사이즈가 λ/NA에 유사할 때는 광의 파동 특성을 포함하는 물리적 광 분석이 고려되어야 하는데, 여기서 λ는 조도 파장(illumination wavelength)이고 NA는 투사 렌즈의 개구수이다. 이 분석 하에서 길이 L_2에서도 이미지 해상도를 감소시키는 회절 효과(diffraction effect)가 발생될 가능성이 있어서, 소자 피쳐의 해상도를 감소시킨다. 반도체 장치에 있어서, 소자 사이즈를 최소화하여 단위 영역마다의 회로 소자의 수를 최대화하는 것이 바람직하다. 소자 사이즈가 감소함에 따라서, 회절 효과는 더 중요해져서, 소자 사이즈가 감소하는 것을 제한한다. 회절 효과로 인한 마스크 이미지의 감소된 선명도는 수율(product yield)을 감소시키고 장치 오작동(failure) 비율을 증가시킬 수도 있다.

회절 효과는 종래의 마스크와 이원(binary) 마스크에서 심각할 수도 있다. 도 2(a)는 종래의 이원 마스크(10)의 단면도를 도시한다. 이원 마스크(10)는 전형적으로 패턴화된 크롬 층(40)을 부착한 유리 또는 석영 층(12)을 포함한다. 패턴화된 크롬 층은 실질적으로 복수의 투명한 영역(14, 15 및 16)과 복수의 감쇠 영역(18, 19, 20 및 21)을 포함한다. 영역(14, 15 및 16)을 통해 전달되는 전자기 방사선은 연관되는 전기장을 갖는다. 마스크 수준에서 전기장의 크기

는 도 2(b)에서 마스크의 단면에 관해서 표시되는데, 여기서 단(step)(36, 37 및 38)은 제각각 개구(14, 15 및 16)를 통해 전달되는 방사선으로부터의 전기장에 대응한다. 방사선의 파동 특성 때문에, 방사선은 전달되면서 확산한다. 따라서, 전기장이 마스크 수준에서는 서로 분리되어 있다 하더라도, 소재 표면과 같은 마스크로부터 떨어진 거리에서 서로 간섭할 수도 있다. 이것이 도 2(c)에 도시되어 있다. 회절 효과 때문에, 소재 표면에서의 전기장이 마스크 수준에서의 전기장에 비해 넓게 확산할 것이라는 것은 명백하다. 투명한 영역(14, 15 및 16)에 의해 나타내지는 바와 같이, 피쳐 사이즈가 작을수록 더 넓게 확산한다.

도 2(c)에서 실선(22 및 24)은 제각각 개구(14 및 16)로부터의 전기장을 나타내고, 점선(26)은 개구(15)로부터의 전기장을 나타낸다. 인접한 개구(예를 들어, 14 및 15)로부터의 전기장의 크기는 빗금(cross-hatch) 영역(30 및 32)에서 오버랩한다. 도 2(d)에 도시된 바와 같이, 이 간섭 또는 전기장 크기의 구조적인 부가는 결과적으로 전기장(34)이 마스크 수준에서 보다 소재 표면에서 둘러싸인 영역에 비해 영역(30 및 32)에서 더 높은 강도를 갖게 한다. 따라서, 마스크 수준에서 보다 소재 표면에서 광 강도 분포가 덜 대비되어, 툴의 해상 능력(resolution capability of the tool)을 감소시킨다.

바람직하지 않은 회절 효과는 작은 치수의 패턴 피쳐에서 더욱 심각해진다. 본 명세서에서 사용되는 " 작은 치수" 는 λ/NA에 비해 투명한 영역 사이가 작은 공간과 사이즈를 의미하는데, 여기서 λ는 광 소스의 파장이고 NA는 투사 시스템의 개구수이다.

위상 쉬프트 마스크를 사용하여 시스템 해상도를 개선하는 것이 종래 기술에서 알려져 있다. 마스크는 입사 방사선을 전형적으로 π라디언 만큼 위상 쉬프트한다. 위상 쉬프트 마스크는 일반적으로 입사 방사선 파장(λ)에서 거의 1.0에 가까운 광 강도 전달 계수(optical intensity transmission coefficient : T)를 갖는 투명한 영역, λ에서 대략 0.05에서 0.15의 범위의 T를 갖는 부분적으로 투명한 영역 또는 감쇠 영역, 및 대략 0.01 이하의 T를 갖는 광학적으로 불투명한 영역을 포함한다.

도 3(a)는 종래의 π라디언 위상 쉬프트 마스크(300)의 단면도를 도시한다. 마스크(300)는 투명한 영역(14 및 16)상에 위상 쉬프터(shifter) 층(310)을 포함하는 것을 제외하면 실질적으로 이원 마스크(10)와 유사하다. 위상 쉬프터 층(310)은 도 3(b)에 도시된 바와 같이 참조 부호(320), 참조 부호(322) 및 참조 부호(330)에서 개구(15)에 비해 개구(14 및 16)에서 전기장 벡터의 방향을 역으로 한다. π라디언 위상 쉬프트는 d ="λ/2(n-1)의" 두께를 갖는 위상 쉬프터 층(310)의 사용에 의해 발생되는데, 여기서 λ는 광 소스의 파장이고 n은 λ에서 층(310)의 굴절률(refractive index)이다. 위상 쉬프터 층은 입사 방사선 경로의 광학 거리를 수정하여, 위상 쉬프트를 발생시킨다. 도 3(c)에 도시된 바와 같이, 참조 부호(340), 참조 부호(345) 및 참조 부호(350)의 최대치로 인해, 인접한 전기장의 오버랩 영역은 반대의 크기를 가져서, 상쇄 간섭(destructive interference)이 발생한다. 그러한 위치에서 전기장의 상쇄는 도 3(d)에 도시된 바와 같이 전기장 강도의 대비를 개선한다. 도 3(e)는 π라디언 위상 쉬프트 마스크를 통해 전달되는 방사선에 의해 발생된 소재 수준에서의 전기장의 벡터도를 도시한다. 벡터(380)는 개구(15)를 뚫고 지나가는 것과 같은 쉬프트되지 않은 방사선으로부터의 전기장을 나타낸다. 벡터(390)는 개구(14)와 위상 쉬프터(310)를 통해 전달되는 것과 같은 위상이 쉬프트된 방사선에 대응한다. 벡터(390)의 크기는 벡터(380) 크기와 크기는 같고 방향이 반대이어서, 간섭에 의해 상쇄된다.

π라디언 쉬프트를 발생시킨 위상 쉬프트 마스크는 이원 마스크에 비해 개선되었다. 그러나, 위상 쉬프트 마스크는 일반적으로 위상 전달을 피할 수 없는 피쳐를 구성할 때 위상 충돌(phase conflict)이 발생할 수 있는 것과 같이 모든 해상도 문제를 완전히 해결하지는 못한다. 위상 전이가 발생하면 흑선(dark line)이 나타날 것이다.

전기장 간섭은 π/2 라디언 쉬프트 및 3/2π라디언 쉬프트를 갖는 마스크를 사용하여 해결해왔다. 리만(Liebmann)등의 " Alternating Phase Shifted Mask for Logic Gate Levels, Design and Mask Manufacturing" , SPIE vol. 3679 p. 27(1999)를 참조하기 바란다. 또한 π: 2/3π: 1/3π: 0 라디언 쉬프트 마스크를 사용하는 것이 종래 기술에서 알려져 있다.

발명이 이루고자 하는 기술적 과제

따라서, 위상 충돌을 감소시켜서 실질적으로 바람직하지 않은 선을 제거하여, 피쳐 사이즈 감소를 용이하게 하고 수율과 신뢰성을 개선하는 것이 바람직하다.

본 발명은 실질적으로 동일한 간격의 위상을 갖는 위상 쉬프트 마스크를 이용하여 패턴을 소재에 전달하기 위한 리소그래피 방법에 관한 것으로, 실질적으로 0차 주파수를 제거하고 제 1 차 회절 주파수를 감소시킨다.

본 발명의 한가지 실시예는 실질적으로 투명한 영역과 불투명한 영역으로 구성되는 패턴을 갖는 세 개의 위상 쉬프트 마스크(three - phase - shifting mask)를 이용하는데, 여기서 마스크 패턴은 0, 2/3π 및 4/3π라디언 만큼 입사 방사선을 위상 쉬프트한다.

본 발명은 또한 위상 쉬프트 마스크를 이용하는 반도체 장치를 제조하기 위한 방법에 관한 것이다. 그러한 응용에 있어서, 본 발명은 소자 사이즈를 감소시키고 장치 신뢰성을 개선하는 것을 용이하게 한다.

발명의 구성 및 작용

이하의 설명이 예시를 위해 선택된 본 발명의 특정한 실시예를 언급하려는 것이지 첨부한 청구범위 외에 본 발명을 규정하거나 제한하려는 것이 아니라는 것을 이해해야 할 것이다.

본 발명은 위상 쉬프트되지 않는 마스크 또는 동일하지 않는 간격의 위상을 갖는 마스크에 비해 0차 회절 주파수가 실질적으로 상쇄되고 제 1 차 회절 주파수가 감소되도록 실질적으로 동일한 간격의 위상을 갖는 위상 쉬프트 마스크를 이용하는 리소그래피 방법을 포함한다. 본 발명의 사상과 범주내인 많은 동일한 간격의 위상은 실질적으로 유사한 패턴 전달 결과를 제공할 수도 있다. 그러나, 위상 쉬프트 마스크는 제조를 단순화하기 위해 세 개의 동일한 간격의 위상을 갖는 것이 바람직하다. 1/3π라디언의 위상 쉬프트를 갖는 위상 쉬프트 마스크는 이용가능한 1/3π라디언 위상 쉬프트 소자를 쉽게 적층함으로써 대량 제조될 수 있다.

도 4(a)는 세 개의 위상 쉬프트 마스크(400)의 단면도를 도시한다. 세 개의 위상 쉬프트 마스크(400)는 실질적으로 복수의 투명한 영역(402, 404 및 406)과 복수의 불투명한 영역(410, 412, 414 및 416)을 갖는다. 위상 쉬프터(420 및 422) 각각은 개구(402 및 404)를 통해 연장된다. 위상 쉬프터(420)는 2/3π라디언 쉬프트를 발생시키고 위상 쉬프터(422)는 4/3π라디언 쉬프트를 발생시킨다. 도 4(b)는 마스크 수준에서의 전기장의 크기를 도시하는데, 여기서 개구(402 및 404)로부터의 전기장 영역은 제각각 음단(negative step : 430 및 432)으로 표시되고 개구(406)로부터의 전기장 영역은 양단(positive step : 434)으로 표시된다. 전기장은 본질적으로 벡터이기 때문에, 도 4(b)는 시간에 따라 지속적으로 변하는 전기장을 특정한 순간에 포착(snapshot)한 것으로 이해되어야 한다. 도 4(c)는 소재에서 각각의 개구(402, 404 및 406)로부터의 전기장(440, 442 및 444)을 표시한다. 이원 마스크와 달리, 오버랩 영역에서 전기장은 상쇄적으로 부가된다. 따라서, 개구(402, 404 및 406)로부터의 소재 표면상의 이미지가 일치한다면, 강도는 도 4(d)에 도시된 바와 같이 참조 부호(450 및 452)에서 실질적으로 0이다.

이 현상이 또한 도 4(e)에 도시되어 있다. 도 4(e)는 마스크(400)에 관한 소재 수준에서의 전기장에 대응하는 전기장 벡터를 도시한다. 전기장의 크기는 도면에 도시된 벡터의 수직 축으로의 투사라는 것에 유의해야 한다. 벡터(460)는

쉬프트 되지 않은 방사선이 전달되는 개구(406)에 의해 발생된 전기장에 대응한다. 벡터(462)는 개구(402)를 통해 전달되는 방사선에 의해 발생된 소재 수준에서의 전기장을 나타내는데, 이 전기장은 위상 쉬프터(420)에 의해 2/3π라디언 만큼 위상이 쉬프트되어 있다. 벡터(464)는 개구(404)와 4/3π라디언 위상 쉬프터(422)를 통해 전달되는 방사선의 소재 수준에서의 전기장을 규정한다. 벡터(462 및 464)의 크기는 도 4(e)에 도시된 바와 같이 벡터(460)가 최대 크기일 때 실질적으로 동일하다. 벡터 배열은 입사 방사선의 주파수에 의해 결정되는 주파수에서 시간에 따라 시계방향으로 회전한다. 벡터(460)가 회전함에 따라서, 크기는 감소할 것이다. 벡터(460)의 크기가 감소함에 따라서, 벡터(462)의 크기는 더욱 음이 될 것이고 벡터(464)의 크기는 덜 음이 될 것이다. 그러나, 벡터(460, 462 및 464)의 크기의 합은 일반적으로 0일 것이어서, 전기장이 오버랩하는 위치에서 광 강도를 실질적으로 제거한다. 많은 수의 실질적으로 동일한 간격의 위상을 갖는 마스크에 있어서, 대응하는 전기장 벡터는 일반적으로 합이 0일 것이다.

유리하게도, 세 개의 위상 쉬프트 마스크(400)의 주파수 요소는 이원 마스크(10) 또는 π라디언 위상 쉬프트 마스크(300)보다 낮다. 이것은 방사선이 투사 렌즈의 제한된 수의 개구를 뚫고 지나가는 것을 가능하게 하여, 주어진 시스템이 높은 해상도를 달성하게 한다. 이 현상은 또한 다른 많은 동일한 간격의 위상을 갖는 마스크에서도 일어날 것이다.

도 5는 이원 마스크, π라디언 위상 쉬프트 마스크 및 동일한 간격의 세 개의 위상 쉬프트 마스크의 푸리에 스펙트럼을 도시한다. 이원 마스크와 π라디언 위상 쉬프트 마스크에 비해 세 개의 위상 쉬프트 마스크에서 제 1 차 회절 주파수는 감소되고 0차 회절 주파수는 실질적으로 제거된다. 이원 마스크 스펙트럼(510)은 C에 중심을 둔 제 1 차 회절 주파수를 나타낸다. π라디언 위상 쉬프트 마스크 스펙트럼(520)은 더 낮은 주파수를 나타내는 B에 중심을 둔 제 1 차 회절 주파수를 갖는다. 유리하게도, 세 개의 위상 쉬프트 마스크 스펙트럼(530)은 제 1 차 회절 주파수의 중심이 π라디언 위상 쉬프트 마스크의 중심보다 더욱 낮은 주파수를 나타내는 A에 있다는 것을 보인다. 더 낮은 회절 주파수는 개선된 해상도에 대응한다. 따라서, 세 개의 위상 쉬프트 마스크의 해상도는 이원 또는 π라디언 위상 쉬프트 마스크의 해상도보다 개선되어서, 작은 피쳐의 형성을 용이하게 한다. 다른 동일한 간격의 위상 쉬프트 마스크는 세 개의 위상 쉬프트 마스크에서 달성된 결과와 유사한 결과를 발생시킬 것이다.

도 6은 π라디언 쉬프트와 위상 충돌이 일어날 수 있는 마스크 패턴의 하나의 예를 도시한다. 도 6은 투명한 영역(640, 650, 660, 670 및 680)에 의해 둘러싸인 세 개의 불투명 마스크 피쳐(610, 620 및 630)를 도시한다. π위상 쉬프트 마스크가 투명한 영역(640 및 660)을 통해 전달되는 방사선을 π라디언 만큼 쉬프트하는데 사용되고, 영역(650 및 670)을 통해 전달되는 방사선이 좌측으로 쉬프트되지 않거나 0이라면, 투명한 영역(640, 650 및 660)을 통해 전달되는 방사선의 회절에 의해 발생된 전기장 간섭은 최소화될 것이다. 그러나, 투명한 영역(680)은 투명한 영역(640, 650 및 660)에 인접한 부분을 가져서 참조 부호(680)와 참조 부호(650) 사이 또는 참조 부호(680)와 참조 부호(640 또는660) 사이의 어느 하나에서 위상 전이를 피할 수 없다. 위상 전이가 발생한다면, 바람직하지 않는 흑선(dark line)이 대개 발생될 것이다. 이 현상은 " 위상 충돌" 로 지칭된다.

유리하게도, 실질적으로 동일한 간격의 위상 쉬프트 마스크는 위상 충돌을 감소시킨다. 예를 들어, 도 6에 도시된 마스크 패턴에 있어서, 제 3 위상을 삽입하고 동일한 간격의 위상을 갖도록 함으로써, 피쳐(650, 660 및 680)는 서로 상이한 위상을 가질 수 있어서, 실질적으로 위상 충돌을 제거한다. 더욱이, 투명한 영역(640)은 위상 충돌을 발생시키지 않고 투명한 영역(660)과 동일한 위상을 가질 수 있다. 세 개의 피쳐로부터의 전기장의 간섭이 실질적으로 제거되기 때문에, 원하지 않는 흑선은 일반적으로 제거될 것이다.

바람직한 마스크 두께는 마스크의 응용과 마스크 물질에 의존할 것이다. 예를 들어, 반도체 장치의 제조에서 사용되는 포토리소그래피 프로세스에 있어서, 마스크 두께는 대략 0.22cm에서 0.64cm의 범위가 바람직하다. 당업자라면 방사선의 전달이 마스크 패턴을 소재에 충분히 전달하고 이를 사용하는 프로세스를 견디는데 필요한 구조적 무결성을 갖는 어느 마스크 두께라도 적합하다는 것을 이해할 것이다.

바람직한 마스크 물질은 또한 마스크가 사용되는 응용에 의존할 것이다. 예를 들어, 마스크는 전형적으로 반도체 장치의 제조시 포토리소그래피 프로세스에서 사용될 때 유리 또는 석영(glass or quartz)을 포함한다. 충분한 방사선이 마스크 패턴을 소재에 전달하기 위해 전송될 수 있으며 사용되는 특정한 리소그래피 프로세스를 견디기에 충분한 임의의 물질이 이용될 수 있다. 마스크 물질의 추가적인 예는 실리콘 이산화 불화물(silicon dioxide fluorides), 알칼리성 금속 불화물(alkaline metals fluorides) 및 알칼리성 토류 불화물(alkaline earth fluorides)을 포함하나, 이 물질에 제한되지는 않는다. 칼슘 불화물 및 마그네슘 불화물이 마스크 물질로 꽤 적당하다.

리소그래피 프로세스에 있어서, 방사선은 마스크를 통해 전달되고 렌즈에 의해 레지스트로 코팅된 소재상으로 초점이 맞춰진다. 음 레지스트가 사용된다면, 노출된 영역은 그대로 남을 것이다. 양 레지스트가 사용된다면, 노출된 영역은 제거될 것이다. 이 프로세스에 의해서, 마스크의 패턴이 소재에 전달될 것이다. 레지스트가 제거되어진 영역은 그 후 에칭 및 플레이팅(etching and plating) 같은 추가적인 프로세스를 경험하여 피쳐를 원하는 패턴으로 소재상에 형성할 수 있다.

본 발명은 또한 주로 해상도를 개선하여 종래의 방법에 비해 더 나은 피쳐 선명도(definition)를 제공하는 반도체 장치를 제조하기 위한 방법을 포함한다. 도 7은 본 발명의 실시예를 사용하여 형성될 수 있는 반도체 장치(200)의 개략도를 도시한다. 당업자라면 도 7이 오직 예시적인 목적으로 반도체 장치(200)의 단순화된 도면을 도시한다는 것을 이해할 것이다. 실제 장치는 가변 두께의 층을 가지고 다른 요소를 포함할 수도 있다. 반도체 기판(202)은 제 1 유전체 층(204)으로 피복된다. 제 1 유전체 층(204)의 윗 부분은 제 1 금속 층(206)이다. 비아(vias) 또는 상호연결(208, 210, 212 및 214)은 층(204)을 관통하여 도전적으로 제 1 금속 층(206)을 반도체 기판(202)과 연결한다. 제 1 금속 층(206)은 제 1 금속 층(206)을 제 2 금속 층(224)에 연결하는 비아(218, 220 및 222)를 포함하는 제 2 유전체 층(216)에 의해 피복된다. 이 적층 순서는 층(226 및 228)과 상호연결(232, 234 및 236)에서 필요한 만큼 도시된대로 차례로 반복될 수 있다. 맨 위 패시베이션 층(top passivation layer : 230)은 장치(200)를 악 영향의 전기적, 화학적 또는 다른 조건으로부터 보호하고 전기적인 안정성을 제공하기 위해 도포될 수도 있다.

반도체 기판(202)은 실리콘 같은 것을 포함할 수도 있다. 종래의 유전체는 테트라에틸로스실리케이트(tetraethylorthosilicate : TEOS) 및 실리콘 이산화물 (SiO_2)로부터 발생되는 실리케이트 유리로 도핑된 붕소 3인산(Boron Phosphorous doped Silicate Glass: BPSG) 같은 실리콘 산화물을 포함하지만, 이것에 제한되지는 않는다. 종래의 금속은 알루미늄, 구리 및 텅스텐 같은 것을 포함한다. 또한, 금속과 유전체 층 사이의 접착력을 개선하기 위해, 얇은 층이 그들 사이에 삽입될 수도 있다. 티타늄이 통상적으로 이 목적을 위해 사용된다. 전자 회로는 리소그래피 기술에 의해 층으로 규정된다.

장치(200)에서 회로를 형성하기 위해 사용되는 리소그래피 프로세스에 있어서, 레지스트는 유전체 층상에 증착된다. 레지스트는 실질적으로 동일한 간격의 위상 쉬프트 마스크를 통해 방사선을 유전체 층 표면상에 전달함으로써 노출되는데, 이것은 원하는 회로를 규정하고 실질적으로 위상 충돌을 제거한다. 사용되는 방사선의 형태는 레지스트의 형태와 다른 제조 파라미터에 의존한다. 악 영향없이 레지스트를 소재에 노출시킬 수 있는 어떤 형태의 방사선이라도 사용될 수 있다. 종래의 예는 자외선 방사선, 전자 빔 방사선 및 X-레이를 포함한다. 양 레지스트가 사용된다면, 노출된 영역은 제거되어서 아래의 유전체 층을 드러낼 것이다. 그 후 유전체 층은 에칭 같은 것에 의해 제거될 수 있다. 레지스트 피복 부분을 그대로 두면서 노출된 유전체 층을 제거하는 임의의 기술이 또한 사용될 수 있다. 음 레지스트가 사용될 수 있는데, 여기서 노출 후에 노출된 레지스트 영역은 그대로 남고 비노출된 영역은 제거된다. 음 레지스트 프로세스에 있어서, 회로 자신보다는 회로 소자 사이의 간격을 규정하는 마스크가 사용된다. 실질적으로 동일한 간격의 위상 쉬프트 마스크를 사용하는 리소그래피 프로세스가 또한 유전체 층으로 상호연결하는 것과 같이 다른 장치 피쳐를 형성하기 위해 사용될 수도 있다.

본 발명의 사상과 범주내에서 본 명세서에서 설명한 방법은 반도체 장치의 제조에 제한되지 않으며 패턴을 소재에 용이하게 전달하게 하는 임의의 리소그래피 프로세스에 적용될 수도 있다.

발명의 효과

본 발명은 실질적으로 동일한 간격의 위상 쉬프트 마스크를 이용하여 패턴을 소재에 전달하는 리소그래피 방법 및 반도체 장치 제조 방법으로서 위상 충돌을 감소시켜서 피쳐 사이즈 감소를 용이하게 하고 수율과 신뢰성을 개선하는 효과가 있다.

(57) 청구의 범위

청구항 1.

패턴(a pattern)을 소재(a workpiece)에 전달하기 위한 리소그래피(a lithographic) 방법에 있어서,

위상 쉬프트 마스크(a phase-shifting mask)를 통해 방사선을 전달하는 단계와,

렌즈로 레지스트 층(a resist layer)상으로 상기 방사선의 초점을 맞추어 상기 레지스트를 노출하는 단계를 포함하되,

상기 위상 쉬프트 마스크는 실질적으로 복수의 투명한(transparent) 영역과 복수의 불투명한(opaque) 영역을 구비하는 패턴을 포함하고 상기 마스크 패턴은 상기 방사선의 적어도 일부를 위상 쉬프트하고 상기 위상은 실질적으로 동일한 간격(equally spaced)이어서, 해상도를 증가시키는

리소그래피 방법.

청구항 2.

제 1 항에 있어서,

상기 방사선은 대략 0, 2/3π및 4/3π라디언 만큼 쉬프트되는 리소그래피 방법.

청구항 3.

제 1 항에 있어서,

상기 방사선은 자외선인 리소그래피 방법.

청구항 4.

제 1 항에 있어서.

상기 마스크는 포토리소그래피 마스크인 리소그래피 방법.

청구항 5.

제 1 항에 있어서,

상기 마스크는 대략 0.22cm에서 0.64cm의 범위의 두께를 갖는 리소그래피 방법.

청구항 6.

제 1 항에 있어서,

상기 마스크는 유리(glass), 석영(quartz), 실리콘 이산화 불화물(silicon dioxide fluoride), 알칼리성 토류 불화물(alkaline earth fluorides) 및 알칼리성 금속 불화물(alkaline metal fluorides)로 구성되는 그룹에서 선택된 물질로 제조되는 리소그래피 방법.

청구항 7.

반도체 장치를 제조하는 방법에 있어서,

상기 반도체 장치는 하나 이상의 층 - 상기 층(들)은 층내에 증착된 집적 회로를 구비함 - 을 포함하되,

상기 방법은 상기 집적 회로의 패턴을 리소그래피 프로세스에 의해 상기 하나 이상의 층의 적어도 하나에 전달하는 단계를 포함하고, 상기 리소그래피 프로세스는 위상 쉬프트 마스크를 통해 방사선을 전달하는 단계를 포함하고, 상기 위상 쉬프트 마스크는 실질적으로 복수의 투명한 영역과 복수의 불투명한 영역을 포함하는 패턴을 구비하고, 상기 마스크 패턴은 상기 방사선의 적어도 일부를 위상 쉬프트하며, 및 상기 위상은 실질적으로 동일한 간격이어서, 해상도를 증가시키는

반도체 장치 제조 방법.

청구항 8.

제 7 항에 있어서,

상기 방사선은 대략 0, 2/3π및 4/3π라디언 만큼 쉬프트되는 반도체 장치 제조 방법.

청구항 9.

제 7 항에 있어서,

상기 방사선은 자외선인 반도체 장치 제조 방법.

청구항 10.

제 7 항에 있어서,

상기 마스크는 포토리소그래피 마스크인 반도체 장치 제조 방법.

청구항 11.

제 7 항에 있어서,

상기 마스크는 대략 0.22cm에서 0.64cm의 범위의 두께를 갖는 반도체 장치 제조 방법.

청구항 12.

제 7 항에 있어서,

상기 마스크는 유리, 석영, 실리콘 이산화 불화물, 알칼리성 토류 불화물 및 알칼리성 금속 불화물로 구성되는 그룹에서 선택된 물질로 제조되는 반도체 장치 제조 방법.

청구항 13.

패턴을 소재에 전달하기 위한 리소그래피 방법에 있어서,

세 개의 위상 쉬프트 마스크를 통해 방사선을 전달하는 단계와,

렌즈로 레지스트 층상으로 상기 방사선의 초점을 맞추어 상기 레지스트를 노출하는 단계를 포함하되,

상기 세 개의 위상 쉬프트 마스크는 실질적으로 복수의 투명한 영역과 복수의 불투명한 영역을 구비하는 패턴을 포함하고, 상기 마스크 패턴은 입사 방사선의 적어도 일부를 대략 2/3π및 4/3π라디언 만큼 위상 쉬프트하고 상기 방사선의 적어도 일부가 실질적으로 쉬프트되지 않은 상기 마스크를 뚫고 지나가게 하여, 해상도를 증가시키는

리소그래피 방법.

청구항 14.

반도체 장치를 제조하는 방법에 있어서,

상기 반도체 장치는 하나 이상의 층 - 상기 층(들)은 층내에 증착된 집적 회로를 구비함 - 을 포함하되,

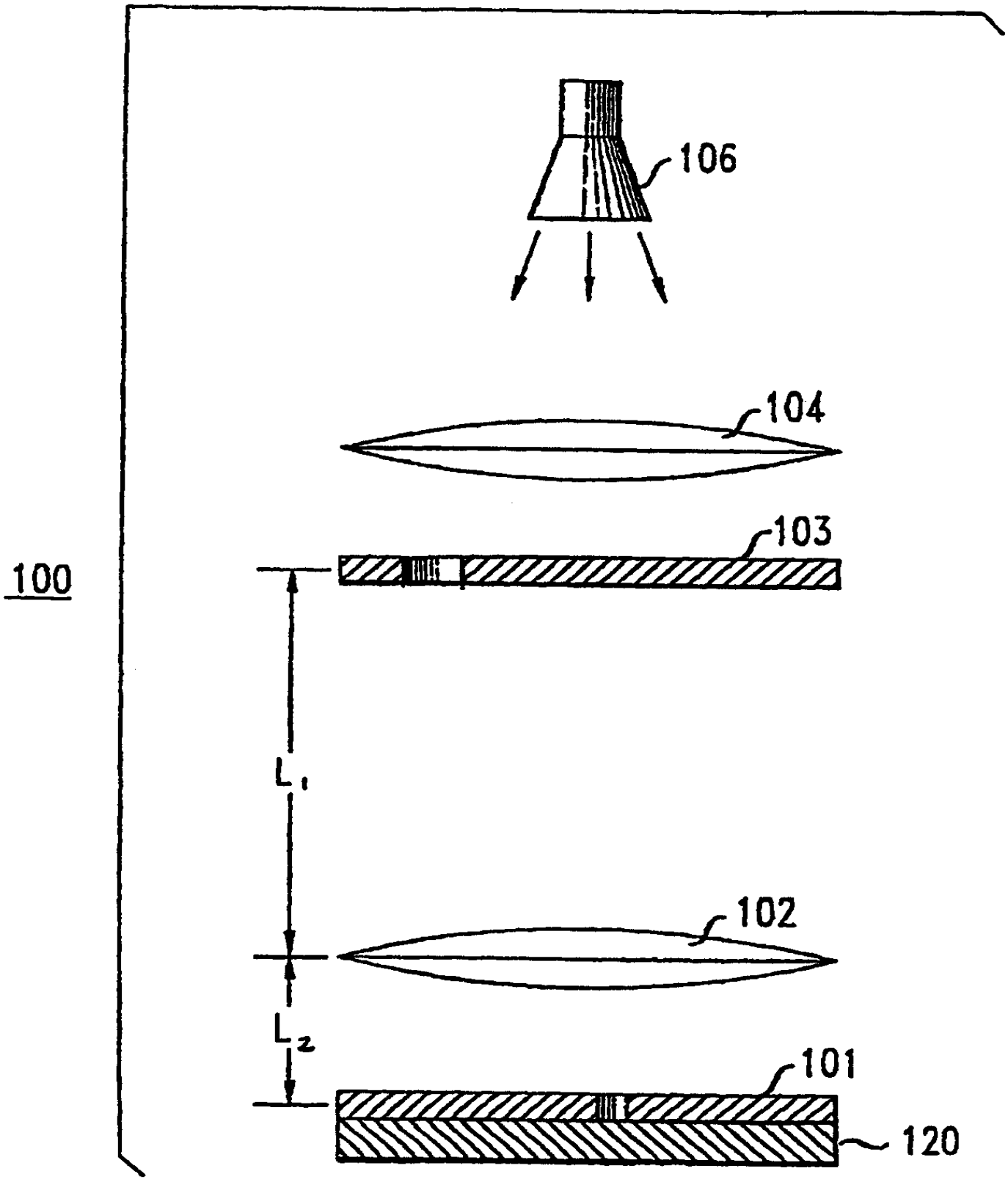
상기 방법은 상기 집적 회로의 패턴을 리소그래피 프로세스에 의해 상기 하나 이상의 층의 적어도 하나에 전달하는 단계를 포함하고, 상기 리소그래피 프로세스는 실질적으로 복수의 투명한 영역과 복수의 불투명한 영역을 포함하는 패턴을 구비한 세 개의 위상 쉬프트 마스크를 통해 방사선을 전달하는 단계를 포함하고, 상기 마스크 패턴은 상기 방사선의 적어도 일부를 대략 2/3π및 4/3π라디언 만큼 위상 쉬프트하고 상기 방사선의 적어도 일부가 실질적으로 쉬프트되지 않은 상기 마스크를 뚫고 지나가게 하여, 해상도를 증가시키는

반도체 장치 제조 방법.

도면

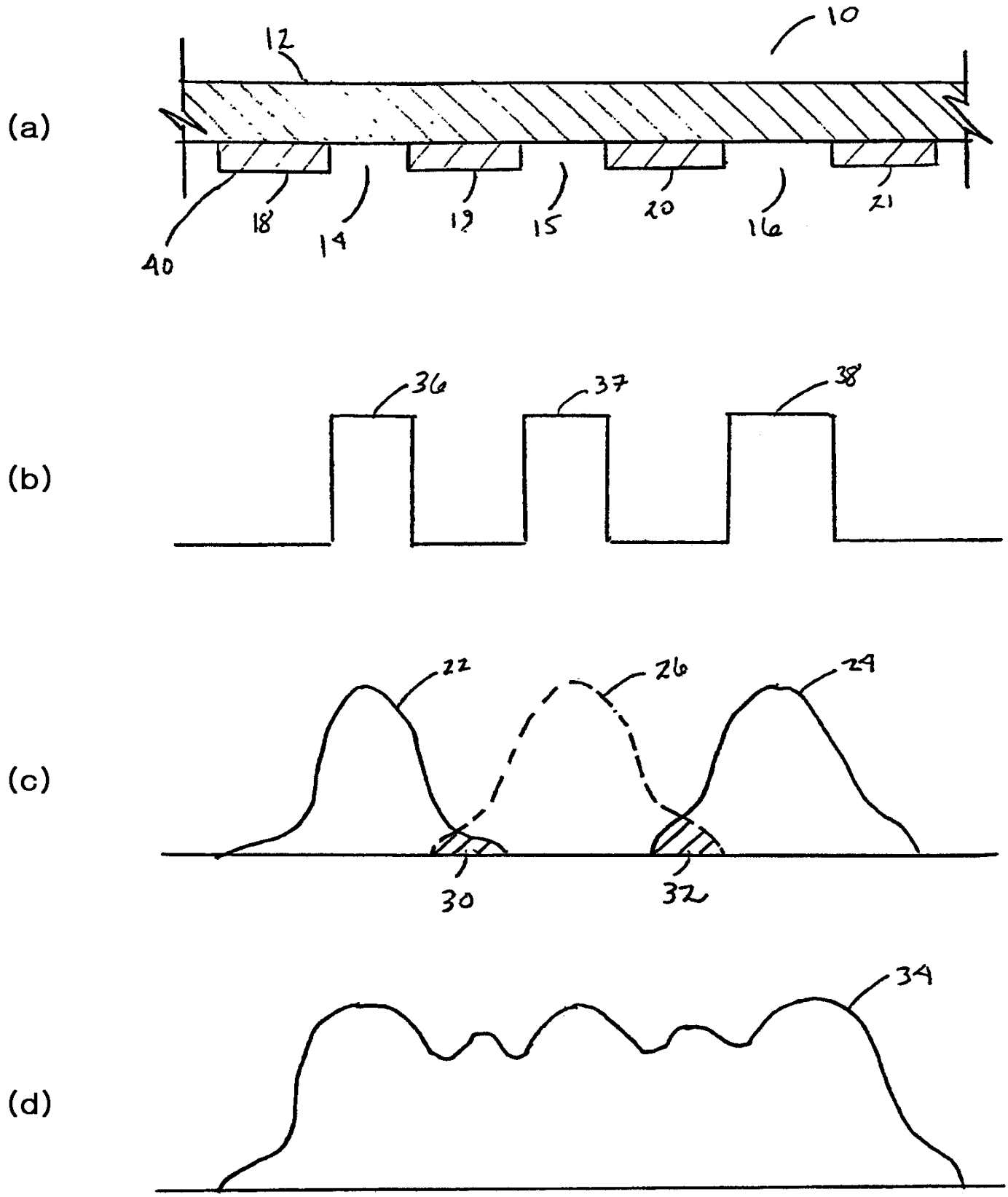
도면 1

(종래기술)



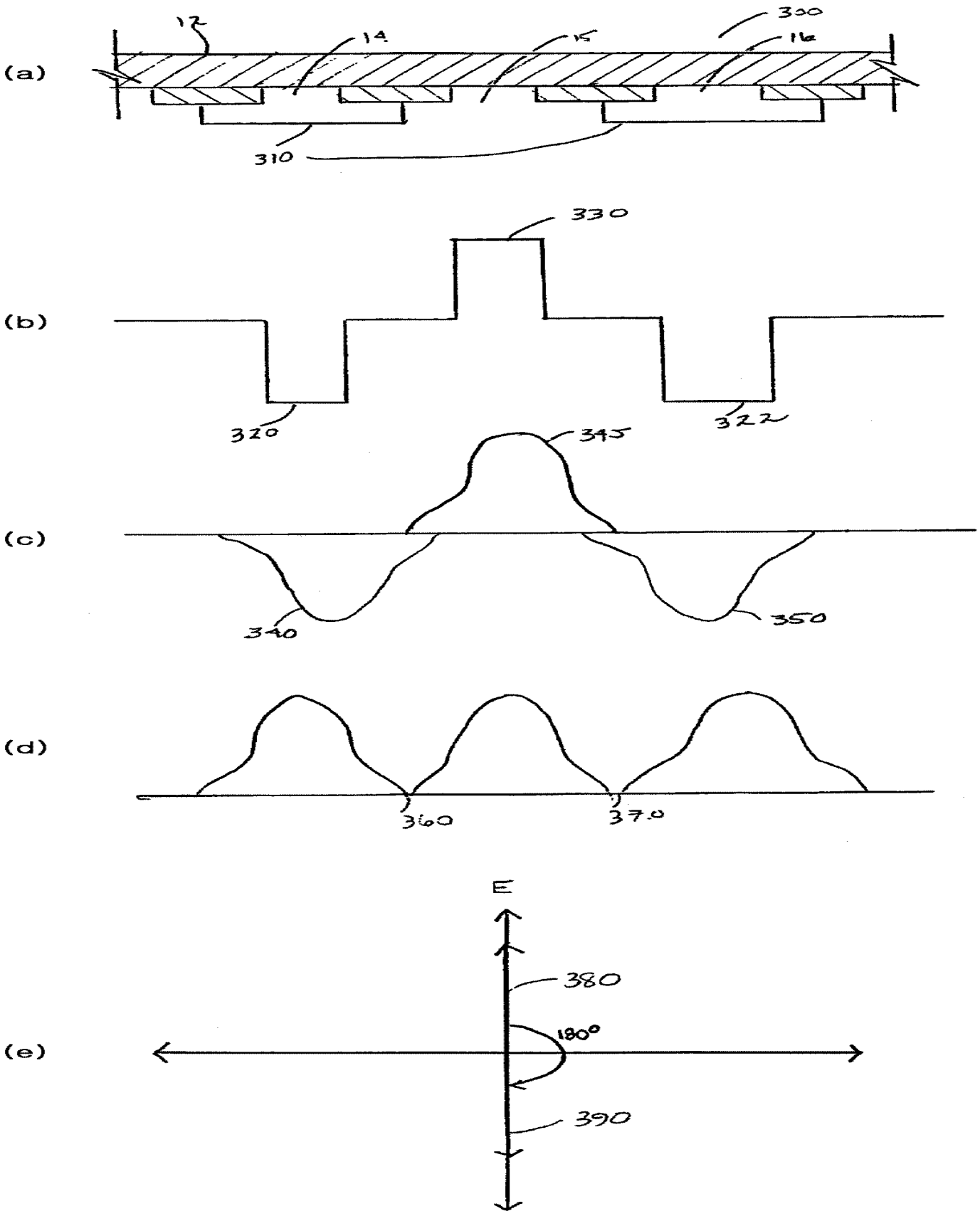
도면 2

(종래기술)

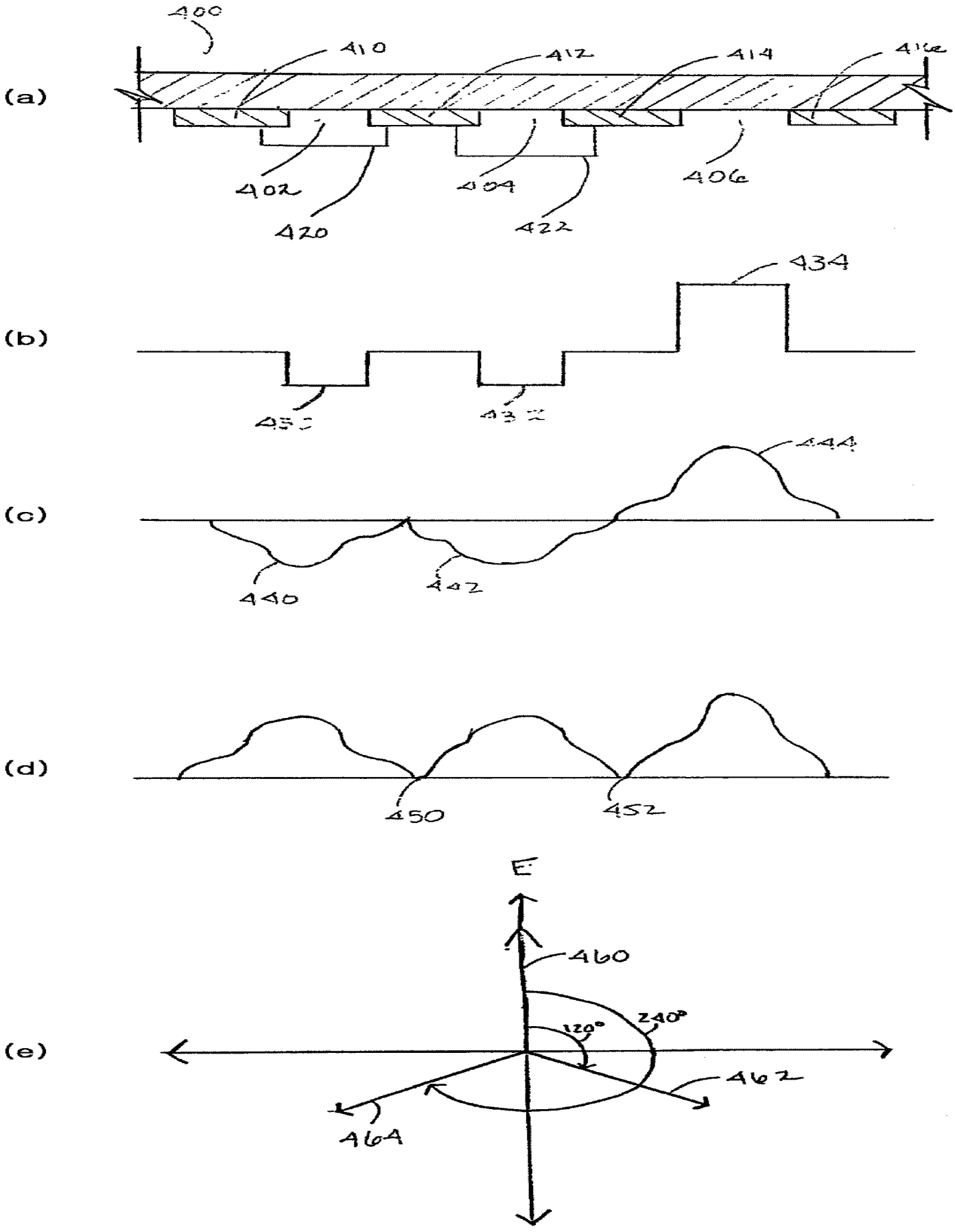


도면 3

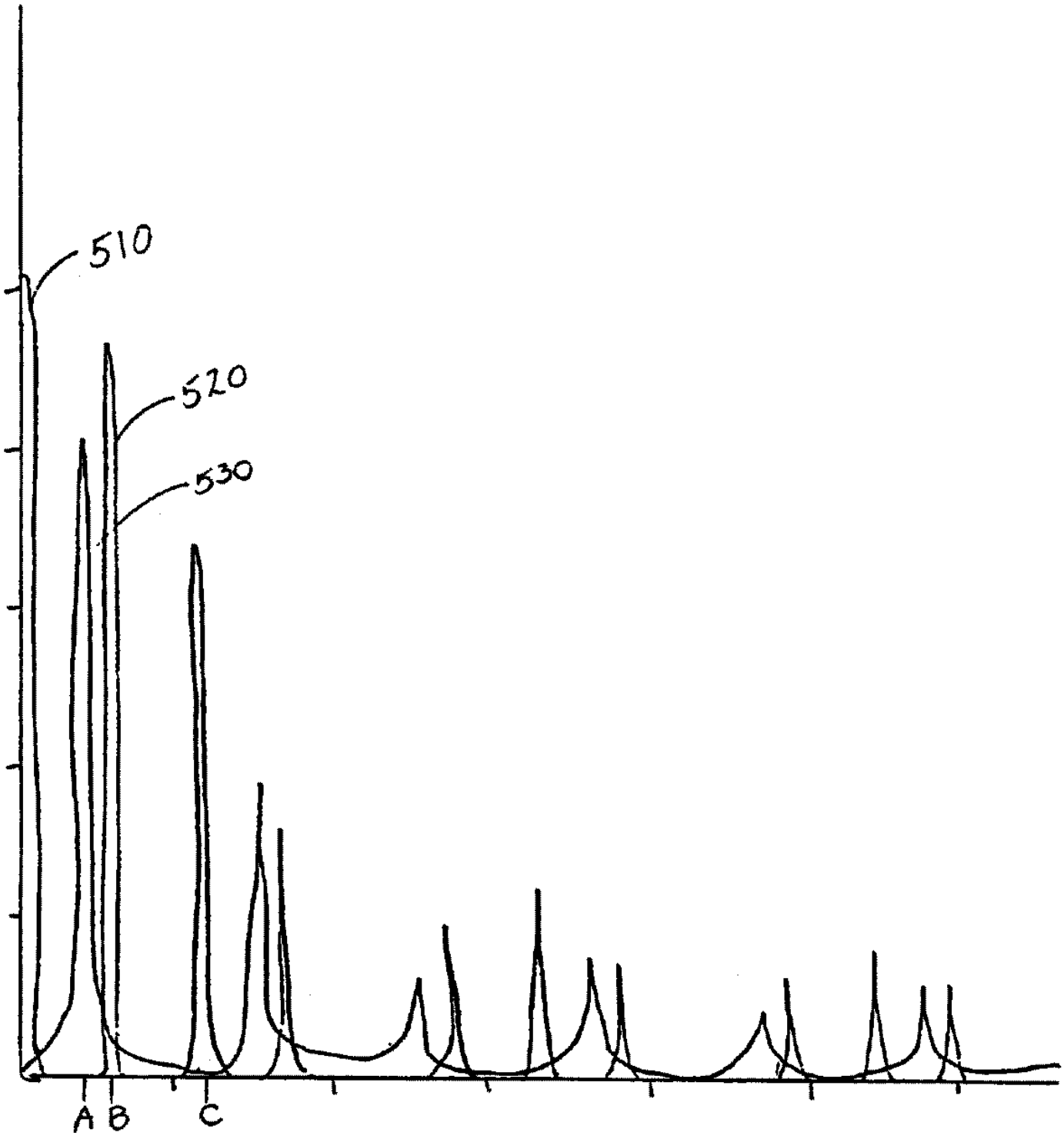
(종래기술)


(a)
12
14
15
16
300
310
(b)
330
320
322
(c)
345
340
350
(d)
360
370
(e)
E
380
180°
390

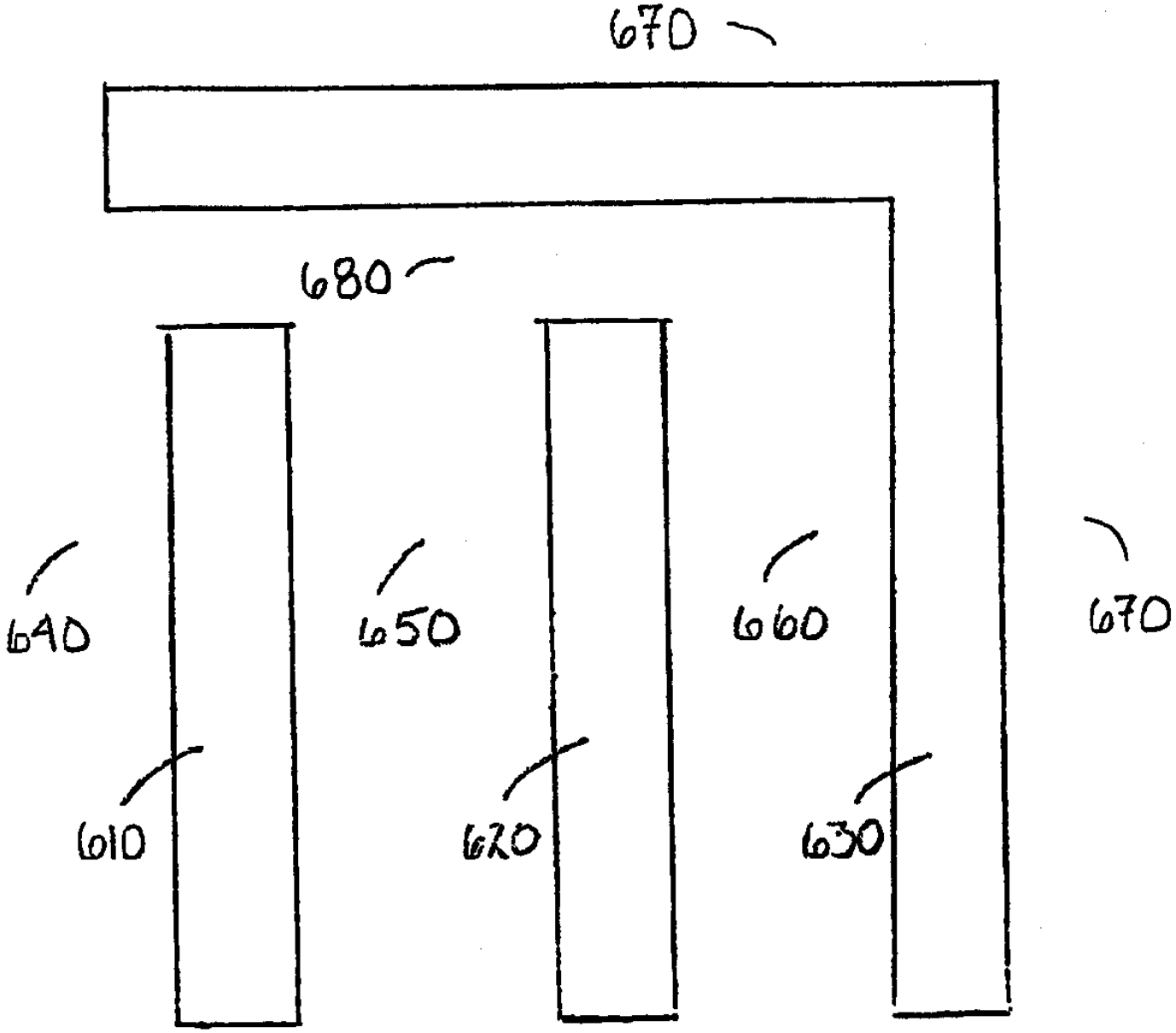
도면 4


(a)
400
410
412
414
416
402
420
404
422
406
(b)
434
432
(c)
444
440
442
(d)
450
452
(e)
E
460
240°
120°
462
464

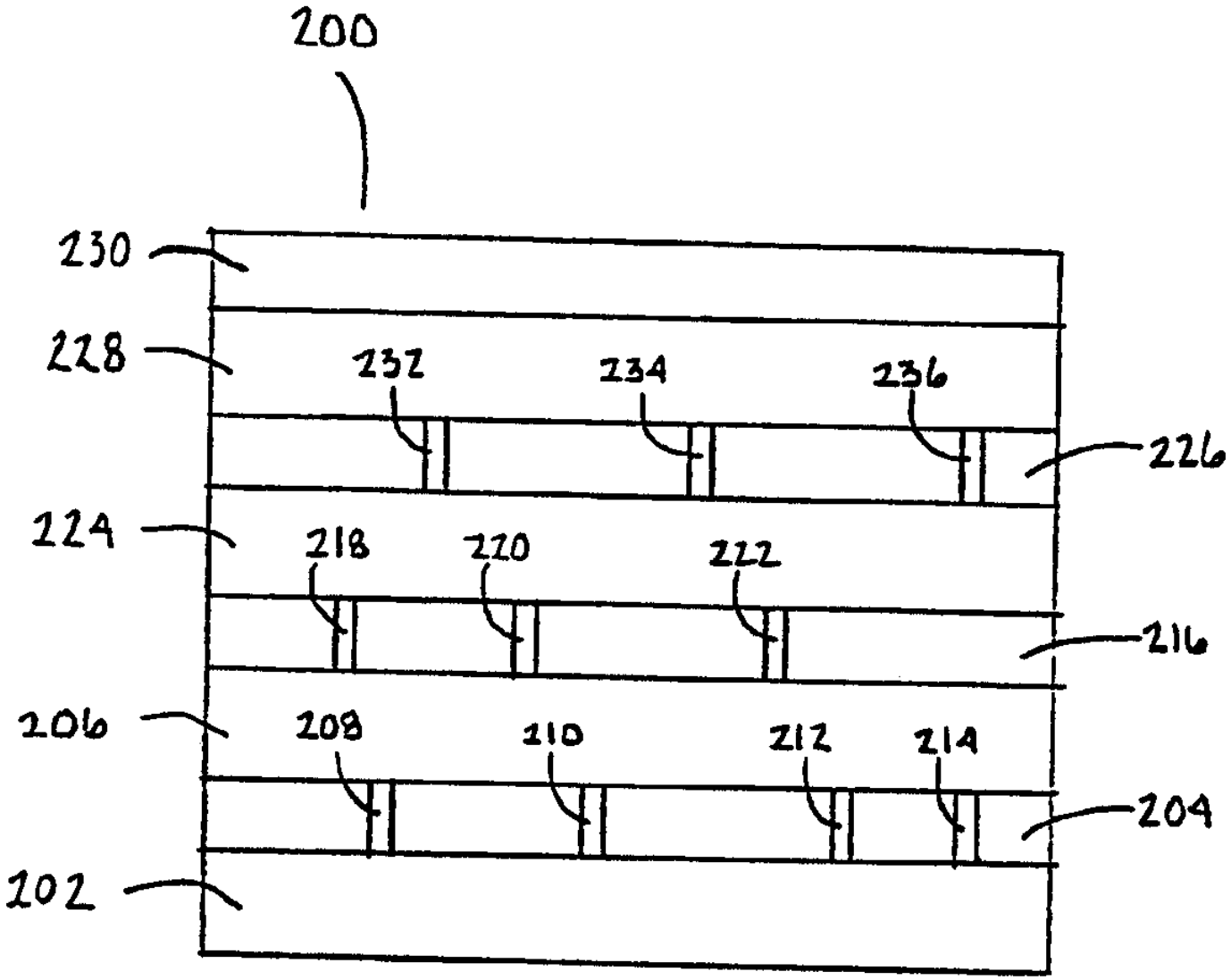
도면 5



도면 6



도면 7


200
230
228
232
234
236
226
224
218
220
222
216
206
208
210
212
214
204
202