

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 1 月 2 日 (02.01.2025)



(10) 国际公布号
WO 2025/001644 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01)

(21) 国际申请号: PCT/CN2024/094819

(22) 国际申请日: 2024 年 5 月 23 日 (23.05.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310812831.8 2023年6月30日 (30.06.2023) CN

(71) 申请人: 京东方科技集团股份有限公司(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。合肥鑫晟光电科技有限公司(HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省合肥市新站区工业园内, Anhui 230012 (CN)。北京京东方技术开发有限公司(BEIJING BOE TECHNOLOGY DEVELOPMENT CO., LTD.) [CN/CN]; 中国北京市大兴区北

京经济技术开发区地泽路 9 号 1 幢 407 室, Beijing 100176 (CN)。

(72) 发明人: 谢勇贤(XIE, Yongxian); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。马小叶(MA, Xiaoye); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。王永灿(WANG, Yongcan); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。张然(ZHANG, Ran); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。王章涛(WANG, Zhangtao); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。郭晖(GUO, Hui); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京银龙知识产权代理有限公司(DRAGON INTELLECTUAL PROPERTY LAW FIRM); 中国北京市海淀区西直门北大街 32 号院枫蓝国际中心 2 号楼 10 层, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: MULTIPLEXING CIRCUIT, MULTIPLEXING MODULE, DISPLAY DEVICE, AND DRIVING METHOD

(54) 发明名称: 多路复用电路、复用模组、显示装置和驱动方法

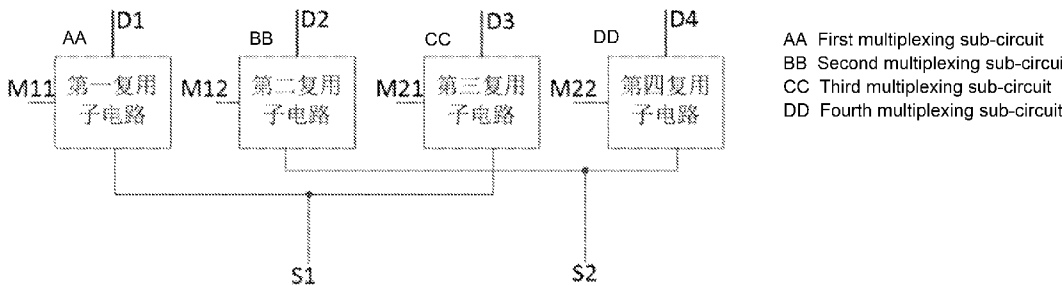


图 1

(57) Abstract: The present disclosure provides a multiplexing circuit, a multiplexing module, a display device, and a driving method. The multiplexing circuit is electrically connected to M data voltage supply terminals and multiple columns of data lines, respectively, the multiplexing circuit comprises N multiplexing control lines and N multiplexing circuits, and the n-th multiplexing circuit comprises M multiplexing sub-circuits; the n-th multiplexing control line comprises M control lines; the m-th multiplexing sub-circuit comprised in the n-th multiplexing circuit is electrically connected to the m-th control line comprised in the n-th multiplexing control line, the m-th data voltage supply terminal and the corresponding data line, respectively, and is used for, under the control of a control signal supplied by the m-th control line, writing a data voltage supplied by the m-th data voltage supply terminal into the corresponding data line; N and M are both integers greater than 1, n is a positive integer less than or equal to N, and m is a positive integer less than or equal to M. The present disclosure can reduce the use quantity of data drivers while ensuring that the resolution of a display product remains unchanged.

CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本公开提供一种多路复用电路、复用模组、显示装置和驱动方法。多路复用电路分别与M个数据电压提供端和多列数据线电连接, 多路复用电路包括N个复用控制线和N个复用电路, 第n复用电路包括M个复用子电路; 第n复用控制线包括M条控制线; 第n复用电路包括的第m复用子电路分别与第n复用控制线包括的第m条控制线、第m数据电压提供端和相应的数据线电连接, 用于在第m条控制线提供的控制信号的控制下, 将第m数据电压提供端提供的的数据电压写入所述相应的数据线; N和M都为大于1的整数, n为小于或等于N的正整数, m为小于或等于M的正整数。本公开能够在保证显示产品分辨率不变的情况下, 使得数据驱动器的使用数量减少。

多路复用电路、复用模组、显示装置和驱动方法

相关申请的交叉引用

本申请主张在 2023 年 6 月 30 日在中国提交的中国专利申请号 No. 202310812831.8 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及显示技术领域，尤其涉及一种多路复用电路、复用模组、显示装置和驱动方法。

背景技术

在相关技术中，在显示产品中，数据驱动器的数量较多，而数据驱动器的价格较高，导致目前的显示产品的成本较高。

发明内容

在一个方面中，本公开实施例提供一种多路复用电路，分别与 M 个数据电压提供端和多列数据线电连接，所述多路复用电路包括 N 个复用控制线和 N 个复用电路，第 n 复用电路包括 M 个复用子电路；第 n 复用控制线包括 M 条控制线；

第 n 复用电路包括的第 m 复用子电路分别与第 n 复用控制线包括的第 m 条控制线、第 m 数据电压提供端和相应的数据线电连接，用于在所述第 m 条控制线提供的控制信号的控制下，将所述第 m 数据电压提供端提供的数据电压写入所述相应的数据线；

N 和 M 都为大于 1 的整数， n 为小于或等于 N 的正整数， m 为小于或等于 M 的正整数。

可选的，所述多路复用电路包括第一复用控制线、第二复用控制线、第一复用电路和第二复用电路；

所述第一复用控制线包括第一控制线和第二控制线；所述第二复用控制线包括第三控制线和第四控制线；

所述第一复用电路包括第一复用于电路和第二复用于电路；所述第二复用电路包括第三复用于电路和第四复用于电路；

所述第一复用于电路分别与所述第一控制线、第一数据电压提供端和第一列数据线电连接，用于在所述第一控制线提供的第一控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第一列数据线；

所述第二复用于电路分别与所述第二控制线、第二数据电压提供端和第二列数据线电连接，用于在所述第二控制线提供的第二控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第二列数据线；

所述第三复用于电路分别与所述第三控制线、所述第一数据电压提供端和第三列数据线电连接，用于在所述第三控制线提供的第三控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第三列数据线；

所述第四复用于电路分别与所述第四控制线、所述第二数据电压提供端和第四列数据线电连接，用于在所述第四控制线提供的第四控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第四列数据线。

可选的，所述第一复用于电路包括第一晶体管，所述第二复用于电路包括第二晶体管；

所述第一晶体管的栅极与所述第一控制线电连接，所述第一晶体管的第一极与所述第一数据电压提供端电连接，所述第一晶体管的第二极与所述第一列数据线电连接；

所述第二晶体管的栅极与所述第二控制线电连接，所述第二晶体管的第一极与所述第二数据电压提供端电连接，所述第二晶体管的第二极与所述第二列数据线电连接。

可选的，所述第一晶体管 and 所述第二晶体管都为 n 型晶体管；或者，所述第一晶体管 and 所述第二晶体管都为 p 型晶体管。

可选的，所述第三复用于电路包括第三晶体管，所述第四复用于电路包括第四晶体管；

所述第三晶体管的栅极与所述第三控制线电连接，所述第三晶体管的第一极与所述第一数据电压提供端电连接，所述第三晶体管的第二极与所述第三列数据线电连接；

所述第四晶体管的栅极与所述第四控制线电连接，所述第四晶体管的第一极与所述第二数据电压提供端电连接，所述第四晶体管的第二极与所述第四列数据线电连接。

可选的，所述第三晶体管和所述第四晶体管都为 n 型晶体管；或者，所述第三晶体管和所述第四晶体管都为 p 型晶体管。

本公开实施例还提供了一种复用模组，包括多个上述的多路复用电路。

本公开实施例还提供了一种显示装置，包括数据驱动器、多列数据线和上述的复用模组；

所述数据驱动器用于通过数据电压提供端为所述复用模组提供数据电压；

所述数据线用于接收复用模组提供的数据电压。

可选的，所述数据驱动器通过相应的至少一个输出通道为每一控制线提供控制信号。

可选的，所述显示装置包括显示面板、一个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

可选的，所述控制线包括第一端部和第二端部；

所述数据驱动器的第一输出通道与所述第一端部电连接，所述数据驱动器的第二输出通道与所述第二端部电连接，所述数据驱动器用于通过所述第一输出通道向所述第一端部提供控制信号，通过所述第二输出通道向所述第二端部提供控制信号。

可选的，所述显示装置包括显示面板、至少两个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

可选的，所述控制线通过至少三个接入点与所述至少两个数据驱动器电连接，用于接收所述数据驱动器提供的控制信号。

可选的，所述显示装置包括第一数据驱动器和第二数据驱动器；

所述第一数据驱动器的第一输出通道与所述控制线的第一端部电连接，
所述第二数据驱动器的第一输出通道与所述控制线的第二端部电连接；

所述第一数据驱动器的第二输出通道和所述第二数据驱动器的第二输出通道都与所述控制线的中间节点电连接；

所述第一数据驱动器用于通过其第一输出通道和其第二输出通道为所述控制线提供控制信号；

所述第二数据驱动器用于通过其第一输出通道和其第二输出通道为所述控制线提供控制信号。

可选的，本公开至少一实施例所述的显示装置，还包括多行栅线和多行多列像素电路；

所述像素电路分别与相应行栅线和相应列数据线电连接，用于在所述相应行栅线提供的栅极驱动信号的控制下，控制接收所述相应列数据线提供的数据电压。

本公开实施例还提供了一种驱动方法，应用于上述的显示装置，所述驱动方法包括：

数据驱动器通过数据电压提供端为复用模组提供数据电压；

数据线接收复用模组提供的数据电压。

可选的，所述显示装置还包括多行栅线和两个复用控制线； a 为正整数；

当第 $2a-1$ 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开；

当第 $2a$ 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开。

可选的，所述显示装置还包括多行栅线和两个复用控制线； a 为正整数；

当第 $2a-1$ 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开；

当第 $2a$ 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开。

附图说明

图 1 是本公开至少一实施例所述的多路复用电路的结构图；

图 2 是本公开至少一实施例所述的多路复用电路的电路图；

图 3A 是本公开至少一实施例所述的复用模组包括的部分晶体管的示意图；

图 3B 是在本公开至少一实施例中，M11 提供的第一控制信号的波形图；

图 3C 是在相关技术中，复用控制线提供的复用控制信号的波形图；

图 4 是图 3A 所示的至少一实施例的布局图；

图 5 是图 4 中的栅金属层的布局图；

图 6 是图 4 中的半导体层的布局图；

图 7 是图 4 中的源漏金属层的布局图；

图 8 是图 4 中的第二导电层的布局图；

图 9 是本公开至少一实施例所述的显示装置的结构图；

图 10 是本公开至少一实施例所述的显示装置的结构图；

图 11 是图 10 所示的至少一实施例中的中间部分的布局图；

图 12 是图 11 中的栅金属层的布局图；

图 13 是图 11 中的源漏金属层的布局图；

图 14 是图 11 中的第二导电层的布局图；

图 15 是本公开至少一实施例所述的显示装置包括的部分像素电路与部分复用晶体管的连接关系示意图；

图 16 是图 15 所示的至少一实施例的工作时序图；

图 17 是图 15 所示的至少一实施例的工作时序图；

图 18 是图 15 所示的至少一实施例的工作时序图。

具体实施方式

下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

本公开所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其

他特性相同的器件。在本公开实施例中，为区分晶体管除栅极之外的两极，将其中一极称为第一极，另一极称为第二极。

在实际操作时，当所述晶体管为薄膜晶体管或场效应管时，所述第一极可以为漏极，所述第二极可以为源极；或者，所述第一极可以为源极，所述第二极可以为漏极。

本公开实施例所述的多路复用电路，分别与 M 个数据电压提供端和多列数据线电连接，所述多路复用电路包括 N 个复用控制线和 N 个复用电路，第 n 复用电路包括 M 个复用子电路；第 n 复用控制线包括 M 条控制线；

第 n 复用电路包括的第 m 复用子电路分别与第 n 复用控制线包括的第 m 条控制线、第 m 数据电压提供端和相应的数据线电连接，用于在所述第 m 条控制线提供的控制信号的控制下，将所述第 m 数据电压提供端提供的数据电压写入所述相应的数据线；

N 和 M 都为大于 1 的整数， n 为小于或等于 N 的正整数， m 为小于或等于 M 的正整数。

在相关技术中，在 TDDI (Touch and Display Driver Integration, 触控与显示驱动器集成) 产品中，数据驱动器的数量较多，而数据驱动器的价格较高，导致目前的 TDDI 产品的成本较高。基于此，本公开实施例提出了一种数据信号多路复用电路，使用至少两个复用控制线和一个数据电压提供端驱动至少两列数据线，使得采用的数据电压提供端的数目少，能够在保证显示产品分辨率不变的情况下，使得数据驱动器的使用数量减少。同时，为了减少复用控制线的负载，将复用控制线设置为包括至少两条控制线，所述至少两条控制线由数据驱动器的不同通道驱动，每条控制线驱动的晶体管的数目比起相关的复用控制线驱动的晶体管的数目减小，所述控制线的负载减小，能够有效减小所述控制线上的控制信号的上升时间和下降时间，极大程度提升了控制线的充电能力。

在本公开至少一实施例中，以 N 和 M 都等于 2 为例说明，但不以此为限，在实际操作时， N 和 M 可以为大于 1 的整数。

本公开至少一实施例所述的多路复用电路包括第一复用控制线、第二复用控制线、第一复用电路和第二复用电路；

所述第一复用控制线包括第一控制线 and 第二控制线；所述第二复用控制线包括第三控制线和第四控制线；

所述第一复用电路包括第一复用于电路和第二复用于电路；所述第二复用电路包括第三复用于电路和第四复用于电路；

所述第一复用于电路分别与所述第一控制线、第一数据电压提供端和第一列数据线电连接，用于在所述第一控制线提供的第一控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第一列数据线；

所述第二复用于电路分别与所述第二控制线、第二数据电压提供端和第二列数据线电连接，用于在所述第二控制线提供的第二控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第二列数据线；

所述第三复用于电路分别与所述第三控制线、所述第一数据电压提供端和第三列数据线电连接，用于在所述第三控制线提供的第三控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第三列数据线；

所述第四复用于电路分别与所述第四控制线、所述第二数据电压提供端和第四列数据线电连接，用于在所述第四控制线提供的第四控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第四列数据线。

在具体实施时，所述多路复用电路可以包括第一复用控制线、第二复用控制线、第一复用电路和第二复用电路，第一复用控制线可以包括第一控制线和第二控制线，所述第二复用控制线可以包括第三控制线和第四控制线，第一复用于电路在第一控制信号的控制下，将第一数据电压提供端提供的数据电压写入所述第一列数据线，第二复用于电路在第二控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第二列数据线，第三复用于电路在第三控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第三列数据线；第四复用于电路在第四控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第四列数据线。

如图 1 所示，本公开至少一实施例所述的多路复用电路分别与第一数据电压提供端 S1、第二数据电压提供端 S2、第一列数据线 D1、第二列数据线 D2、第三列数据线 D3 和第四列数据线 D4 电连接，所述多路复用电路包括第一复用控制线、第二复用控制线、第一复用电路和第二复用电路；

所述第一复用控制线包括第一控制线 M11 和第二控制线 M12, 所述第二复用控制线包括第三控制线 M21 和第四控制线 M22;

第一复用电路包括第一复用于电路 11 和第二复用于电路 12, 第二复用电路包括第三复用于电路 13 和第四复用于电路 14;

所述第一复用于电路 11 分别与第一控制线 M11、第一数据电压提供端 S1 和第一列数据线 D1 电连接, 用于在所述第一控制线 M11 提供的第一控制信号的控制下, 将所述第一数据电压提供端 S1 提供的数据电压写入第一列数据线 D1;

所述第二复用于电路 12 分别与第二控制线 M12、第二数据电压提供端 S2 和第二列数据线 D2 电连接, 用于在所述第二控制线 M12 提供的第二控制信号的控制下, 将所述第二数据电压提供端 S2 提供的数据电压写入第二列数据线 D2;

所述第三复用于电路 13 分别与第三控制线 M13、第一数据电压提供端 S1 和第三列数据线 D3 电连接, 用于在所述第三控制线 M13 提供的第三控制信号的控制下, 将所述第一数据电压提供端 S1 提供的数据电压写入所述第三列数据线 D3;

所述第四复用于电路 14 分别与第四控制线 M14、第二数据电压提供端 S2 和第四列数据线 D4 电连接, 用于在所述第四控制线 M14 提供的第四控制信号的控制下, 将所述第二数据电压提供端 S2 提供的数据电压写入所述第四列数据线 D4。

本公开图 1 所示的多路复用电路的至少一实施例在工作时, 第一控制线 M11 提供的第一控制信号和第二控制线 M12 提供的第二控制信号可以相同, 第三控制线 M13 提供的第三控制信号和第四控制线 M14 提供的第四控制信号可以相同, 第一控制线 M11、第二控制线 M12、第三控制线 M13、第四控制线 M14 分别与数据驱动器的第一输出通道、所述数据驱动器的第二输出通道、所述数据驱动器的第三输出通道、所述数据驱动器的第四输出通道电连接, 由数据驱动器的相应的输出通道分别为各控制线提供控制信号, 每条控制线驱动的晶体管的数目比起相关的复用控制线驱动的晶体管的数目减半, 所述控制线的负载减小, 能够有效减小所述控制线上的控制信号的上升时间

和下降时间，提升了各控制线的充电能力。

在本公开图 1 所示的多路复用电路的至少一实施例中，各控制线也可以与所述数据驱动器的至少两个输出通道电连接，以提升控制线的驱动能力。

可选的，所述第一复用子电路包括第一晶体管，所述第二复用子电路包括第二晶体管；

所述第一晶体管的栅极与所述第一控制线电连接，所述第一晶体管的第一极与所述第一数据电压提供端电连接，所述第一晶体管的第二极与所述第一列数据线电连接；

所述第二晶体管的栅极与所述第二控制线电连接，所述第二晶体管的第一极与所述第二数据电压提供端电连接，所述第二晶体管的第二极与所述第二列数据线电连接。

可选的，所述第一晶体管和所述第二晶体管都为 n 型晶体管；或者，所述第一晶体管和所述第二晶体管都为 p 型晶体管。

可选的，所述第三复用子电路包括第三晶体管，所述第四复用子电路包括第四晶体管；

所述第三晶体管的栅极与所述第三控制线电连接，所述第三晶体管的第一极与所述第一数据电压提供端电连接，所述第三晶体管的第二极与所述第三列数据线电连接；

所述第四晶体管的栅极与所述第四控制线电连接，所述第四晶体管的第一极与所述第二数据电压提供端电连接，所述第四晶体管的第二极与所述第四列数据线电连接。

可选的，所述第三晶体管和所述第四晶体管都为 n 型晶体管；或者，所述第三晶体管和所述第四晶体管都为 p 型晶体管。

如图 2 所示，在图 1 所示的多路复用电路的至少一实施例的基础上，所述第一复用子电路包括第一晶体管 T1，所述第二复用子电路包括第二晶体管 T2；

所述第一晶体管 T1 的栅极与所述第一控制线 M11 电连接，所述第一晶体管 T1 的源极与所述第一数据电压提供端 S1 电连接，所述第一晶体管 T1 的漏极与所述第一列数据线 D1 电连接；

所述第二晶体管 T2 的栅极与所述第二控制线 M12 电连接, 所述第二晶体管 T2 的源极与所述第二数据电压提供端 S2 电连接, 所述第二晶体管 T2 的漏极与所述第二列数据线 D2 电连接;

所述第三复用子电路包括第三晶体管 T3, 所述第四复用子电路包括第四晶体管 T4;

所述第三晶体管 T3 的栅极与所述第三控制线 M13 电连接, 所述第三晶体管 T3 的源极与所述第一数据电压提供端 S1 电连接, 所述第三晶体管 T3 的漏极与所述第三列数据线 D3 电连接;

所述第四晶体管 T4 的栅极与所述第四控制线 M14 电连接, 所述第四晶体管 T4 的源极与所述第二数据电压提供端 S2 电连接, 所述第四晶体管 T4 的漏极与所述第四列数据线 D4 电连接。

在图 2 所示的多路复用电路的至少一实施例中, 所有晶体管都为 n 型晶体管, 但不以此为限。

图 2 所示的多路复用电路的至少一实施例在工作时, 数据提供周期可以包括第一复用阶段和第二复用阶段;

在第一复用阶段, M11 和 M12 都提供高电压信号, T1 和 T2 都打开, S1 与 D1 之间连通, S2 与 D2 之间连通, 通过 S1 为 D1 提供数据电压, 通过 S2 为 D2 提供数据电压;

在第二复用阶段, M13 和 M14 都提供高电压信号, T3 和 T4 都打开, S1 与 D3 之间连通, S2 与 D4 之间连通, 通过 S1 为 D3 提供数据电压, 通过 S2 为 D4 提供数据电压。

本公开实施例所述的复用模组包括多个上述的多路复用电路。

图 3A 示出了本公开至少一实施例所述的复用模组包括的部分晶体管的示意图。

如图 3A 所示, 本公开至少一实施例所述的复用模组包括第一多路复用电路和第二多路复用电路;

所述第一多路复用电路包括第一晶体管 T1、第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4;

所述第二多路复用电路包括第五晶体管 T5、第六晶体管 T6、第七晶体管

T7 和第八晶体管 T8;

所述第一晶体管 T1 的栅极与所述第一控制线 M11 电连接, 所述第一晶体管 T1 的源极与所述第一数据电压提供端 S1 电连接, 所述第一晶体管 T1 的漏极与所述第一列数据线 D1 电连接;

所述第二晶体管 T2 的栅极与所述第二控制线 M12 电连接, 所述第二晶体管 T2 的源极与所述第二数据电压提供端 S2 电连接, 所述第二晶体管 T2 的漏极与所述第二列数据线 D2 电连接;

所述第三晶体管 T3 的栅极与所述第三控制线 M13 电连接, 所述第三晶体管 T3 的源极与所述第一数据电压提供端 S1 电连接, 所述第三晶体管 T3 的漏极与所述第三列数据线 D3 电连接;

所述第四晶体管 T4 的栅极与所述第四控制线 M14 电连接, 所述第四晶体管 T4 的源极与所述第二数据电压提供端 S2 电连接, 所述第四晶体管 T4 的漏极与所述第四列数据线 D4 电连接;

所述第五晶体管 T5 的栅极与所述第一控制线 M11 电连接, 所述第五晶体管 T5 的源极与第三数据电压提供端 S3 电连接, 所述第五晶体管 T5 的漏极与所述第五列数据线 D5 电连接;

所述第六晶体管 T6 的栅极与所述第二控制线 M12 电连接, 所述第六晶体管 T6 的源极与所述第四数据电压提供端 S4 电连接, 所述第六晶体管 T6 的漏极与所述第六列数据线 D6 电连接;

所述第七晶体管 T7 的栅极与所述第三控制线 M13 电连接, 所述第七晶体管 T7 的源极与所述第三数据电压提供端 S3 电连接, 所述第七晶体管 T7 的漏极与所述第七数据线 D7 电连接;

所述第八晶体管 T8 的栅极与所述第四控制线 M14 电连接, 所述第八晶体管 T8 的源极与所述第四数据电压提供端 S4 电连接, 所述第八晶体管 T8 的漏极与所述第八数据线 D8 电连接

在图 3A 所示的至少一实施例中, T1、T2、T3、T4、T5、T6、T7 和 T8 都为 n 型晶体管, 但不以此为限。

本公开图 3A 所示的至少一实施例在工作时, 数据提供周期可以包括第一复用阶段和第二复用阶段;

在第一复用阶段，M11 和 M12 都提供高电压信号，T1、T2、T5 和 T6 都打开，S1 与 D1 之间连通，S2 与 D2 之间连通，通过 S1 为 D1 提供数据电压，通过 S2 为 D2 提供数据电压；S3 与 D5 之间连通，S4 与 D6 之间连通，通过 S3 为 D5 提供数据电压，通过 S4 为 D6 提供数据电压；

在第二复用阶段，M13 和 M14 都提供高电压信号，T3、T4、T7 和 T8 都打开，S1 与 D3 之间连通，S2 与 D4 之间连通，通过 S1 为 D3 提供数据电压，通过 S2 为 D4 提供数据电压；S3 与 D7 之间连通，S4 与 D8 之间连通，通过 S3 为 D7 提供数据电压，通过 S4 为 D8 提供数据电压。

本公开图 3A 所示的至少一实施例采用的晶体管的数目减半，并且，S1 驱动 D1 和 D3，S2 驱动 D2 和 D4，当 S1 提供正极性数据电压时，D1 和 D3 提供正极性数据电压，当 S2 提供负极性数据电压时，D2 和 D4 提供负极性数据电压，从而实现像素区相邻的数据线上的数据电压极性相反的目的。

图 3B 是在本公开至少一实施例中，M11 提供的第一控制信号的波形图；

图 3C 是在相关技术中，复用控制线提供的复用控制信号的波形图。

对比图 3B 和图 3C，M11 提供的第一控制信号的上升时间和下降时间较短，而在相关技术中，复用控制线提供的复用控制信号 M1 的上升时间和下降时间较长。

在本公开至少一实施例中，M11 提供的第一控制信号的上升时间可以为 $0.26\ \mu\text{s}$ ，M11 提供的第一控制信号的下降时间可以为 $0.25\ \mu\text{s}$ ，在相关技术中，所述复用控制信号 M1 的上升时间为 $0.46\ \mu\text{s}$ ，所述复用控制信号 M1 的下降时间为 $0.45\ \mu\text{s}$ ；由上可知，在本公开至少一实施例中，控制信号对充电更有利。

图 4 是图 3A 所示的至少一实施例的布局图。

图 5 是图 4 中的栅金属层的布局图。

在图 5 中，标号为 G1 的为 T1 的栅极，标号为 G2 的为 T2 的栅极，标号为 G3 的为 T3 的栅极，标号为 G4 的为 T4 的栅极，标号为 G5 的为 T5 的栅极，标号为 G6 的为 T6 的栅极，标号为 G7 的为 T7 的栅极，标号为 G8 的为 T8 的栅极。

图 6 是图 4 中的半导体层的布局图。

在图 6 中，标号为 A1 的为 T1 的有源图形，标号为 A2 的为 T2 的有源图形，标号为 A3 的为 T3 的有源图形，标号为 A4 的为 T4 的有源图形，标号为 A5 的为 T5 的有源图形，标号为 A6 的为 T6 的有源图形，标号为 A7 的为 T7 的有源图形，标号为 A8 的为 T8 的有源图形。

图 7 是图 4 中的源漏金属层的布局图。

在图 7 中，标号为 SD1 的为 T1 的源漏极图形，标号为 SD2 的为 T2 的源漏极图形，标号为 SD3 的为 T3 的源漏极图形，标号为 SD4 的为 T4 的源漏极图形，标号为 SD5 的为 T5 的源漏极图形，标号为 SD6 的为 T6 的源漏极图形，标号为 SD7 的为 T7 的源漏极图形，标号为 SD8 的为 T8 的源漏极图形。

图 8 是图 4 中的第二导电层的布局图。

在图 4 中，栅金属层、半导体层、源漏金属层和第二导电层可以沿着远离基底的方向依次排列，在源漏金属层与第二导电层之间可以设置有第一导电层，所述第一导电层可以为整层的公共电极层；所述第二导电层可以为像素电极层，在显示区域，所述第二导电层可以包括像素电极；所述第一导电层和所述第二导电层可以都由 ITO（氧化铟锡）制成，但不以此为限。

在本公开至少一实施例中，在源漏金属层和第一导电层之间还可以设置有触控电极层，但不以此为限。

本公开实施例所述的显示装置包括数据驱动器、多列数据线和上述的复用模组；

所述数据驱动器用于通过数据电压提供端为所述复用模组提供数据电压；
所述数据线用于接收复用模组提供的数据电压。

在本公开实施例中，所述显示装置可以包括数据驱动器和上述的复用模组，数据驱动器通过数据电压提供端为复用电阻提供数据电压至相应的数据线。

可选的，所述数据驱动器通过相应的至少一输出通道为每一所述控制线提供控制信号，以提升各控制线的驱动能力。

在本公开至少一实施例中，所述显示装置包括显示面板、一个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

在具体实施时，所述显示装置可以仅包括一个数据驱动器，控制线可以设置于数据驱动器和显示面板的有效显示区域之间，所述数据驱动器向所述控制线提供控制信号。

可选的，所述控制线包括第一端部和第二端部；

所述数据驱动器的第一输出通道与所述第一端部电连接，所述数据驱动器的第二输出通道与所述第二端部电连接，所述数据驱动器用于通过所述第一输出通道向所述第一端部提供控制信号，通过所述第二输出通道向所述第二端部提供控制信号。

在具体实施时，当所述显示装置包括一个数据驱动器时，所述数据驱动器可以通过一输出通道与所述控制线的第一端部电连接，通过另一输出通道与所述控制线的第二端部电连接，分别通过第一端部和第二端部向所述控制线提供控制信号，以提升所述控制线的驱动能力。

在本公开一实施例中，当显示面板为分辨率为 1200×2000 的显示产品，显示面板包括 2000 行像素电路，所述显示面板包括的数据线的数量为 3600 列，若数据驱动器的一个数据电压提供端驱动两列数据线，则需要采用一颗数据驱动器；此时，所述数据驱动器可以通过一输出通道与控制线的第一端部电连接，通过另一输出通道与所述控制线的第二端部电连接，以提升控制线的驱动能力。

如图 9 所示，标号为 A0 的为有效显示区域，标号为 SI 的为数据驱动器；

标号为 M11 的为第一控制线；

数据驱动器 SI 设置于 A0 下方，第一控制线 M11 设置于数据驱动器 SI 和有效显示区域 A0 之间；

所述数据驱动器 SI 通过位于其左侧的第一输出通道 CH1 与第一控制线 M11 的第一端部电连接；

所述数据驱动器 SI 通过位于其右侧的第二输出通道 CH2 与第一控制线 M11 的第二端部电连接；

从所述第一控制线 M11 的两端同时驱动。

在本公开至少一实施例中，第二控制线 M12、第三控制线 M13 和第四控制线 M14 的驱动方式可以与第一控制线 M11 的驱动方式相同，均从走线的两端同时驱动。

在本公开至少一实施例中，所述显示装置包括显示面板、至少两个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

在具体实施时，当所述显示装置包括至少两个数据驱动器时，所述控制线可以设置于数据驱动器与显示面板的有效显示区域之间，由数据驱动器提供输入至控制线的控制信号。

在本公开至少一实施例中，所述控制线通过至少三个接入点与所述至少两个数据驱动器电连接，用于接收所述数据驱动器提供的控制信号。

在具体实施时，所述控制线可以通过至少三个接入点与所述至少两个数据驱动器电连接，以接收控制信号，能进一步提升控制线的驱动能力。

可选的，所述显示装置包括第一数据驱动器和第二数据驱动器；

所述第一数据驱动器的第一输出通道与所述控制线的第一端部电连接，所述第二数据驱动器的第一输出通道与所述控制线的第二端部电连接；

所述第一数据驱动器的第二输出通道和所述第二数据驱动器的第二输出通道都与所述控制线的中间节点电连接；

所述第一数据驱动器用于通过其第一输出通道和其第二输出通道为所述控制线提供控制信号；

所述第二数据驱动器用于通过其第一输出通道和其第二输出通道为所述控制线提供控制信号。

在具体实施时，对于分辨率为 1840×2944 的显示面板，显示面板包括的像素电路的行数为 1840 行，显示面板包括的数据线的数量为 8832 列，使用一个数据电压提供端驱动两列数据线的驱动架构，需要的数据电压提供端的数目为 4416；每一颗数据驱动器的通道数为 2400 个，则需要采用两颗数据

驱动器。

如图 10 所示，标号为 A0 的为有效显示区域，标号为 SI1 的为第一数据驱动器，标号为 SI2 的为第二数据驱动器；标号为 M11 的为第一控制线；

第一控制线 M11 设置于数据驱动器与有效显示区域 A0 之间；

第一数据驱动器 SI1 的第一输出通道 CH11 与所述第一控制线 M11 的第一端部电连接，所述第二数据驱动器 SI2 的第一输出通道 CH21 与所述第一控制线 M11 的第二端部电连接；

第一数据驱动器 SI1 的第二输出通道 CH12 和第二数据驱动器 SI2 的第二输出通道 CH22 都与所述控制线的中间节点 N0 电连接；

所述第一数据驱动器 SI1 通过 CH11 和 CH12 为所述第一控制线 M11 提供控制信号；

所述第二数据驱动器 SI2 通过 CH21 和 CH22 为所述第一控制线 M11 提供控制信号。

在具体实施时，第二控制线 M12 的驱动方式、第三控制线 M13 的驱动方式和第四控制线 M14 的驱动方式与第一控制线 M11 的驱动方法相同，每根走线均为三个位置接入驱动信号，以能够进一步增强各控制信号的驱动能力。

图 11 是图 10 所示的至少一实施例中的中间部分的布局图，示出了两个数据驱动器之间的连接线与各控制线的中间节点之间的连接关系。

在图 11 中，标号为 M01 的为第一源极驱动器和第二源极驱动器之间的第一连接线，标号为 M02 的为第一源极驱动器和第二源极驱动器之间的第二连接线，标号为 M03 的为第一源极驱动器和第二源极驱动器之间的第三连接线，标号为 M04 的为第一源极驱动器和第二源极驱动器之间的第四连接线；

M01 通过第一连接部 L1 与 M11 电连接，M02 通过第二连接部 L2 与 M12 电连接，M03 通过第三连接部 L3 与 M13 电连接，M04 通过第四连接部 L4 与 M14 电连接。

图 12 是图 11 中的栅金属层的布局图，M01、M02、M03、M04、M11、M12、M13 和 M14 可以都形成于栅金属层。

图 13 是图 11 中的源漏金属层的布局图。

图 14 是图 11 中的第二导电层的布局图，L1、L2、L3 和 L4 可以形成于第二导电层。

本公开至少一实施例所述的显示装置还包括多行栅线和多行多列像素电路；

所述像素电路分别与相应行栅线和相应列数据线电连接，用于在所述相应行栅线提供的栅极驱动信号的控制下，控制接收所述相应列数据线提供的的数据电压。

在具体实施时，所述显示装置可以包括多行栅线和多行多列像素电路，像素电路在栅极驱动信号的控制下，接收数据线提供的的数据电压。

本公开实施例所述的显示装置可以为 TDDI 产品，但不以此为限。在实际操作时，所述显示装置也可以为其他类型的显示产品。

本公开实施例所述的驱动方法，应用于上述的显示装置，所述驱动方法包括：

数据驱动器通过数据电压提供端为复用模组提供数据电压；

数据线接收复用模组提供的的数据电压。

在本公开至少一实施例中，所述显示装置还包括多行栅线和两个复用控制线； a 为正整数；

当第 $2a-1$ 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开；

当第 $2a$ 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开。

其中，第一复用控制线可以包括第一控制线和第二控制线，第二复用控制线可以包括第三控制线和第四控制线，第一控制线和第二控制线分别控制相应的复用晶体管，第三控制线和第四控制线分别控制相应的复用晶体管。

在具体实施时，可以在奇数行栅线打开时，通过第一复用控制线控制相应的复用晶体管打开，再通过第二复用控制线控制相应的复用晶体管打开；在偶数行栅线打开后，通过第二复用控制线控制相应的复用晶体管打开，再由第一复用控制线控制相应的复用晶体管打开，这样，各复用控制线上的控制信号的频率较低，功耗小。

在本公开至少一实施例中，所述显示装置还包括多行栅线和两个复用控制线；a 为正整数；

当第 2a-1 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开；

当第 2a 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开。

其中，第一复用控制线可以包括第一控制线和第二控制线，第二复用控制线可以包括第三控制线和第四控制线，第一控制线和第二控制线分别控制相应的复用晶体管，第三控制线和第四控制线分别控制相应的复用晶体管。

在具体实施时，可以在奇数行栅线打开时，通过第二复用控制线控制相应的复用晶体管打开，再通过第一复用控制线控制相应的复用晶体管打开；在偶数行栅线打开后，通过第一复用控制线控制相应的复用晶体管打开，再由第二复用控制线控制相应的复用晶体管打开，这样，各复用控制线上的控制信号的频率较低，功耗小。

如图 15 所示，第一复用控制线包括的第一控制线 M11 控制第一晶体管 T1，第二复用控制线包括的第三控制线 M13 控制第三晶体管 T3；

标号为 S1 的为第一数据电压提供端；

标号为 P11 的为第一行第一列像素电路，标号为 P13 的为第一行第三列像素电路；

P11 和 P13 都与第一行栅线 GT1 电连接，P11 与第一列数据线 D1 电连接，P13 与第三列数据线 D3 电连接；

标号为 P21 的为第二行第一列像素电路，标号为 P23 的为第二行第三列像素电路；

P21 和 P23 都与第二行栅线 GT2 电连接，P21 与第一列数据线 D1 电连接，P23 与第三列数据线 D3 电连接；

标号为 P31 的为第三行第一列像素电路，标号为 P33 的为第三行第三列像素电路；

P31 和 P33 都与第三行栅线 GT3 电连接，P31 与第一列数据线 D1 电连接，P33 与第三列数据线 D3 电连接。

图 15 所示的至少一实施例在工作时，在驱动第一行像素电路时，

如图 16 所示，GT1 输出的第一栅极驱动信号的电位先从低电压上升为高电压，之后，M11 输出的控制信号由低电压上升为高电压，T1 打开，以将 S1 提供的数据电压写入第一列数据线 D1，当第一栅极驱动信号的电位为高电压时，P11 接收 D1 提供的数据电压；

如图 17 所示，GT1 输出的第一栅极驱动信号的电位先从低电压上升为高电压，之后，M13 输出的控制信号由低电压上升为高电压，T3 打开，以将 S1 提供的数据电压写入第三列数据线 D3，当第一栅极驱动信号的电位为高电压时，P13 接收 D3 提供的数据电压；

T1 和 T3 为 n 型晶体管。

在具体实施时，如图 15 所示的至少一实施例在工作时，可以进行弓字形驱动，也即，如图 18 所示，

GT1 先打开，之后，在第一时间段 P1，M11 输出高电压信号，M11 先控制 T1 打开，将数据电压写入 P11，之后，在第二时间段 P2，M13 输出高电压信号，M13 再控制 T3 打开，将数据电压写入 P13；

之后，GT2 打开，然后在第三时间段 P3，M13 输出高电压信号，M13 先控制 T3 打开，将数据电压写入 P23，之后在第四时间段 P4，M11 输出高电压信号，M11 再控制 T1 打开，将数据电压写入 P21；

之后，GT3 打开，然后在第五时间段 P5，M11 输出高电压信号，M11 先控制 T1 打开，将数据电压写入 P31，之后在第六时间段 P6，M13 输出高电压信号，M13 再控制 T3 打开，将数据电压写入 P33。

图 18 是图 15 所示的至少一实施例的工作时序图。

如图 18 所示，M11 提供的控制信号和 M13 提供的控制信号的频率较低，有利于降低功耗。

在本公开至少一实施例中，各复用晶体管的宽长比可以大于或等于 50 而小于或等于 100，但不以为为限。

以上所述是本公开的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本公开所述原理的前提下，还可以作出若干改进和润饰，这些改进和润饰也应视为本公开的保护范围。

权 利 要 求 书

1、一种多路复用电路，分别与 M 个数据电压提供端和多列数据线电连接，所述多路复用电路包括 N 个复用控制线和 N 个复用电路，第 n 复用电路包括 M 个复用于电路；第 n 复用控制线包括 M 条控制线；

第 n 复用电路包括的第 m 复用于电路分别与第 n 复用控制线包括的第 m 条控制线、第 m 数据电压提供端和相应的数据线电连接，用于在所述第 m 条控制线提供的控制信号的控制下，将所述第 m 数据电压提供端提供的数据电压写入所述相应的数据线；

N 和 M 都为大于 1 的整数， n 为小于或等于 N 的正整数， m 为小于或等于 M 的正整数。

2、如权利要求 1 所述的多路复用电路，其中，所述多路复用电路包括第一复用控制线、第二复用控制线、第一复用电路和第二复用电路；

所述第一复用控制线包括第一控制线和第二控制线；所述第二复用控制线包括第三控制线和第四控制线；

所述第一复用电路包括第一复用于电路和第二复用于电路；所述第二复用电路包括第三复用于电路和第四复用于电路；

所述第一复用于电路分别与所述第一控制线、第一数据电压提供端和第一列数据线电连接，用于在所述第一控制线提供的第一控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第一列数据线；

所述第二复用于电路分别与所述第二控制线、第二数据电压提供端和第二列数据线电连接，用于在所述第二控制线提供的第二控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第二列数据线；

所述第三复用于电路分别与所述第三控制线、所述第一数据电压提供端和第三列数据线电连接，用于在所述第三控制线提供的第三控制信号的控制下，将所述第一数据电压提供端提供的数据电压写入所述第三列数据线；

所述第四复用于电路分别与所述第四控制线、所述第二数据电压提供端和第四列数据线电连接，用于在所述第四控制线提供的第四控制信号的控制下，将所述第二数据电压提供端提供的数据电压写入所述第四列数据线。

3、如权利要求 2 所述的多路复用电路，其中，所述第一复用子电路包括第一晶体管，所述第二复用子电路包括第二晶体管；

所述第一晶体管的栅极与所述第一控制线电连接，所述第一晶体管的第一极与所述第一数据电压提供端电连接，所述第一晶体管的第二极与所述第一列数据线电连接；

所述第二晶体管的栅极与所述第二控制线电连接，所述第二晶体管的第一极与所述第二数据电压提供端电连接，所述第二晶体管的第二极与所述第二列数据线电连接。

4、如权利要求 3 所述的多路复用电路，其中，所述第一晶体管和所述第二晶体管都为 n 型晶体管；或者，所述第一晶体管和所述第二晶体管都为 p 型晶体管。

5、如权利要求 2 所述的多路复用电路，其中，所述第三复用子电路包括第三晶体管，所述第四复用子电路包括第四晶体管；

所述第三晶体管的栅极与所述第三控制线电连接，所述第三晶体管的第一极与所述第一数据电压提供端电连接，所述第三晶体管的第二极与所述第三列数据线电连接；

所述第四晶体管的栅极与所述第四控制线电连接，所述第四晶体管的第一极与所述第二数据电压提供端电连接，所述第四晶体管的第二极与所述第四列数据线电连接。

6、如权利要求 5 所述的多路复用电路，其中，所述第三晶体管和所述第四晶体管都为 n 型晶体管；或者，所述第三晶体管和所述第四晶体管都为 p 型晶体管。

7、一种复用模组，包括多个如权利要求 1 至 6 中任一权利要求所述的多路复用电路。

8、一种显示装置，包括数据驱动器、多列数据线和如权利要求 7 所述的复用模组；

所述数据驱动器用于通过数据电压提供端为所述复用模组提供数据电压；
所述数据线用于接收复用模组提供的数据电压。

9、如权利要求 8 所述的显示装置，其中，所述数据驱动器通过相应的至

少一个输出通道为每一控制线提供控制信号。

10、如权利要求 8 所述的显示装置，其中，所述显示装置包括显示面板、一个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

11、如权利要求 10 所述的显示装置，其中，所述控制线包括第一端部和第二端部；

所述数据驱动器的第一输出通道与所述第一端部电连接，所述数据驱动器的第二输出通道与所述第二端部电连接，所述数据驱动器用于通过所述第一输出通道向所述第一端部提供控制信号，通过所述第二输出通道向所述第二端部提供控制信号。

12、如权利要求 9 所述的显示装置，其中，所述显示装置包括显示面板、至少两个数据驱动器和多条控制线；

所述数据驱动器通过设置于所述显示面板的第一侧边，所述多条控制线设置于所述数据驱动器与所述显示面板的有效显示区域之间；

所述数据驱动器还用于提供输入至所述控制线的控制信号。

13、如权利要求 12 所述的显示装置，其中，所述控制线通过至少三个接入点与所述至少两个数据驱动器电连接，用于接收所述数据驱动器提供的控制信号。

14、如权利要求 13 所述的显示装置，其中，所述显示装置包括第一数据驱动器和第二数据驱动器；

所述第一数据驱动器的第一输出通道与所述控制线的第一端部电连接，所述第二数据驱动器的第一输出通道与所述控制线的第二端部电连接；

所述第一数据驱动器的第二输出通道和所述第二数据驱动器的第二输出通道都与所述控制线的中间节点电连接；

所述第一数据驱动器用于通过其第一输出通道和其第二输出通道为所述控制线提供控制信号；

所述第二数据驱动器用于通过其第一输出通道和其第二输出通道为所述

控制线提供控制信号。

15、如权利要求 8 至 14 中任一权利要求所述的显示装置，其中，还包括多行栅线和多行多列像素电路；

所述像素电路分别与相应行栅线和相应列数据线电连接，用于在所述相应行栅线提供的栅极驱动信号的控制下，控制接收所述相应列数据线提供的数据电压。

16、一种驱动方法，应用于如权利要求 8 至 15 中任一权利要求所述的显示装置，所述驱动方法包括：

数据驱动器通过数据电压提供端为复用模组提供数据电压；

数据线接收复用模组提供的数据电压。

17、权利要求 16 所述的驱动方法，其中，所述显示装置还包括多行栅线和两个复用控制线； a 为正整数；

当第 $2a-1$ 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开；

当第 $2a$ 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开。

18、如权利要求 16 所述的驱动方法，其中，所述显示装置还包括多行栅线和两个复用控制线； a 为正整数；

当第 $2a-1$ 行栅线打开时，第二复用控制线先控制相应的复用晶体管打开，之后，第一复用控制线控制相应的复用晶体管打开；

当第 $2a$ 行栅线打开时，第一复用控制线先控制相应的复用晶体管打开，之后，第二复用控制线控制相应的复用晶体管打开。

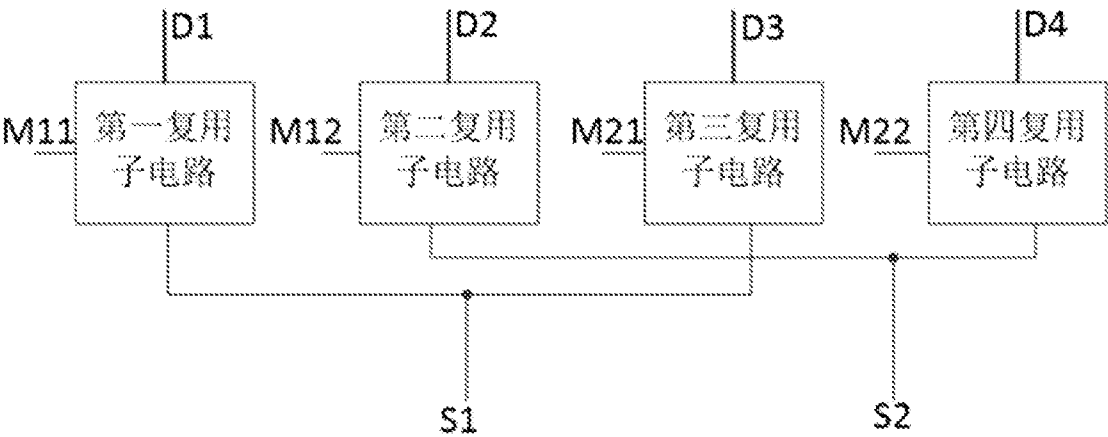


图 1

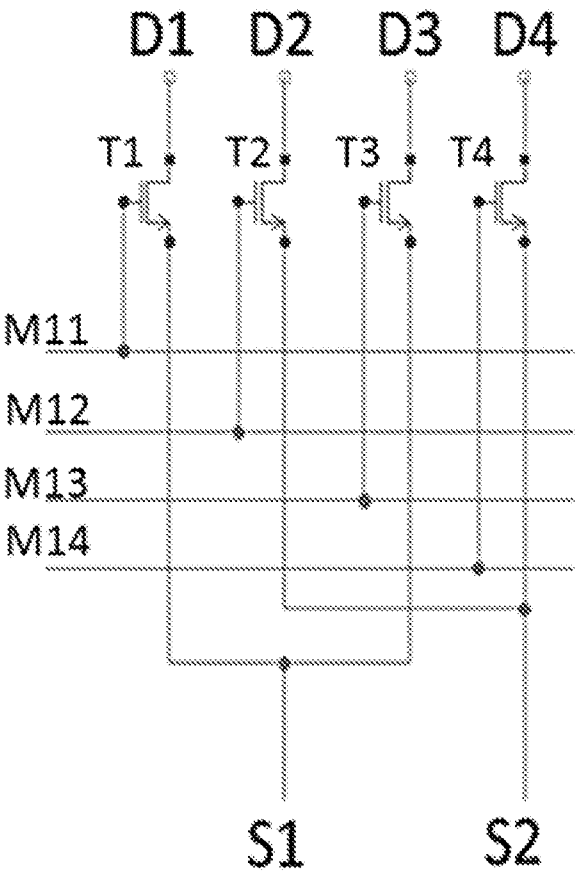


图 2

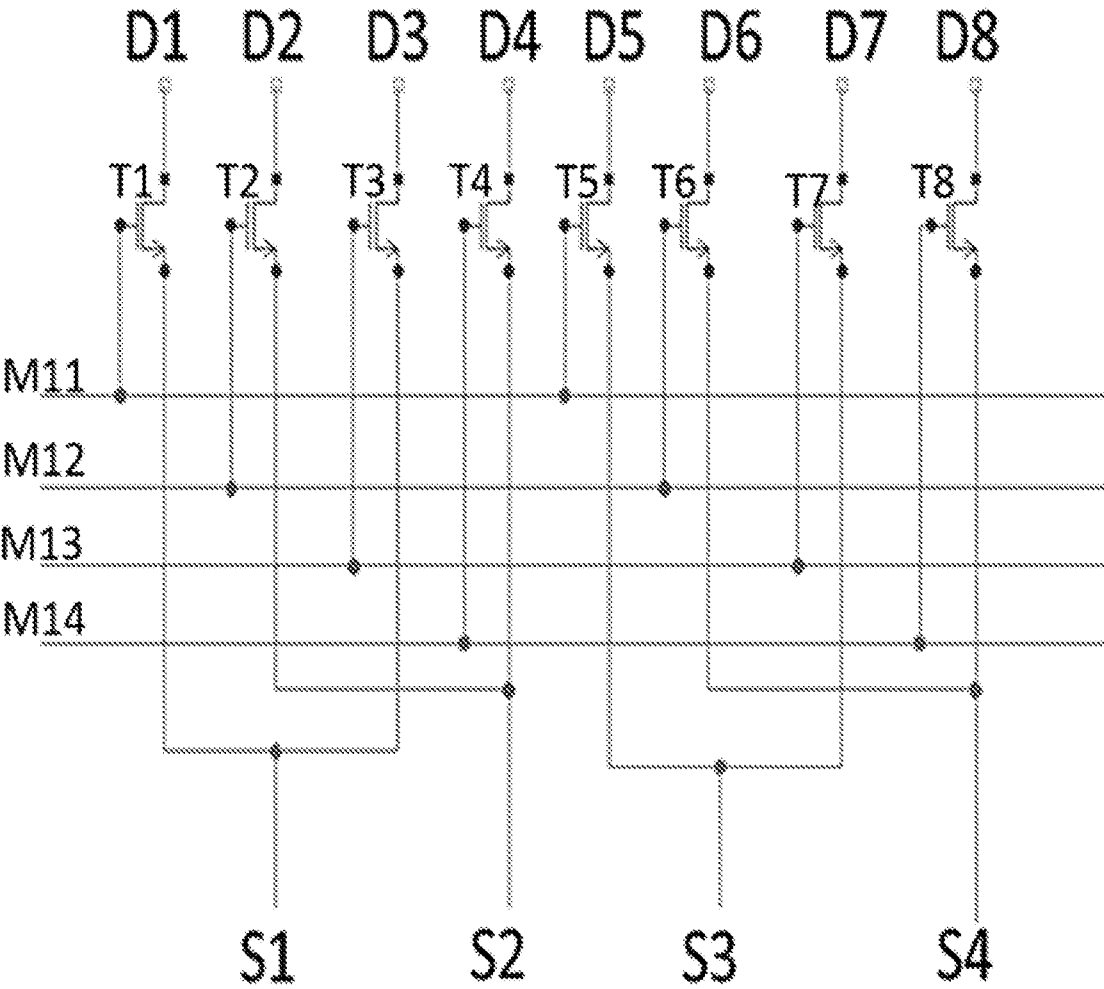


图 3A

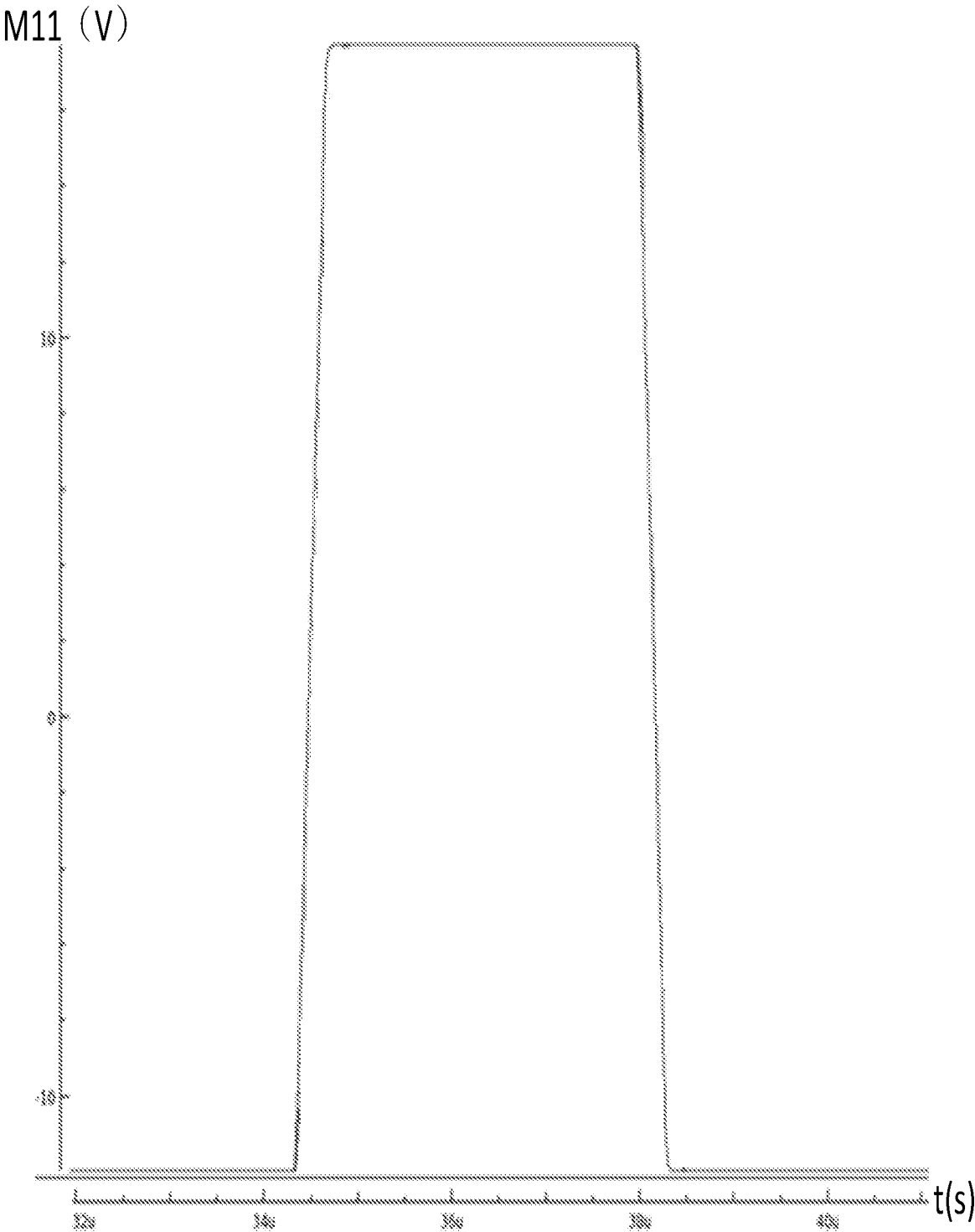


图 3B

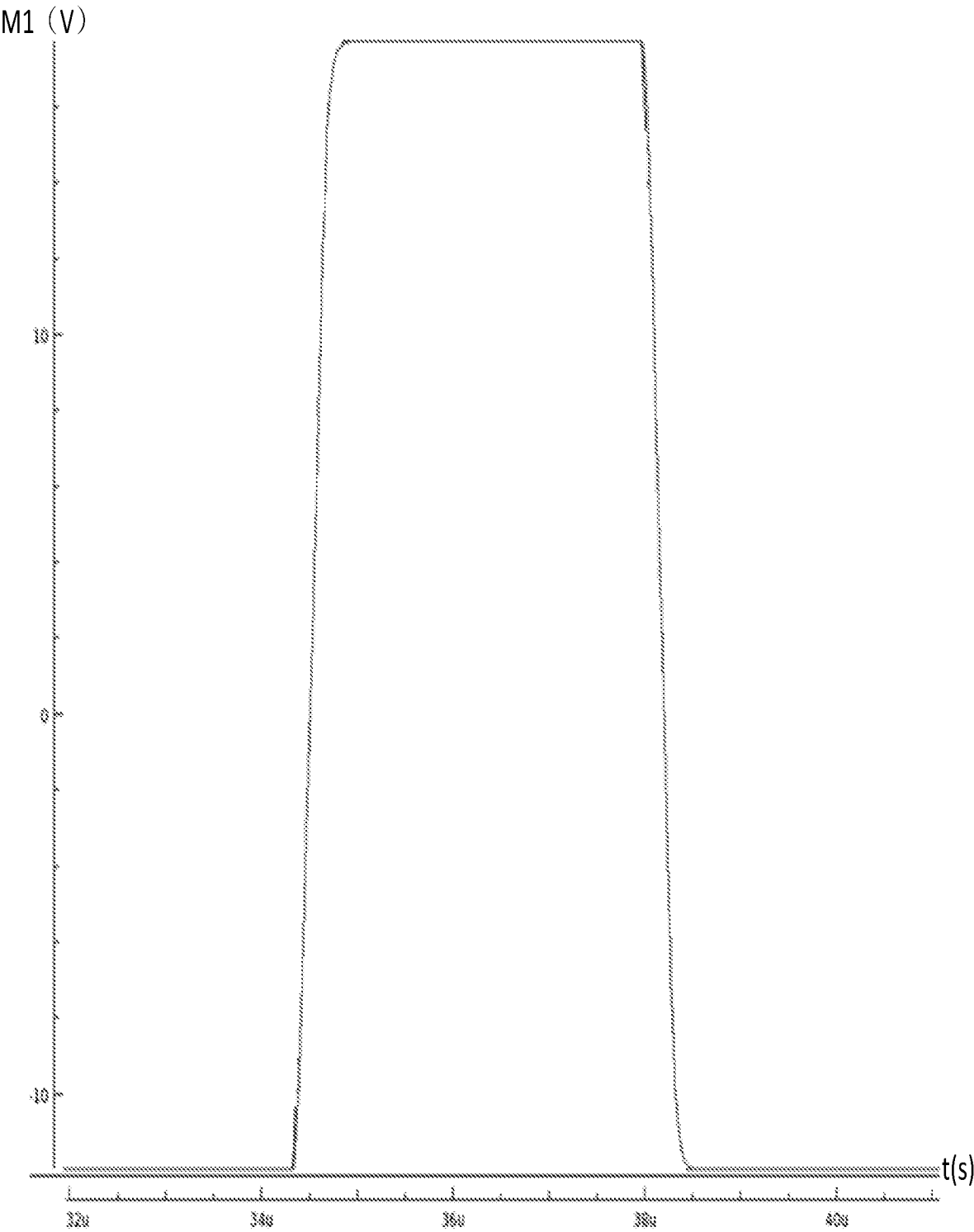


图 3C

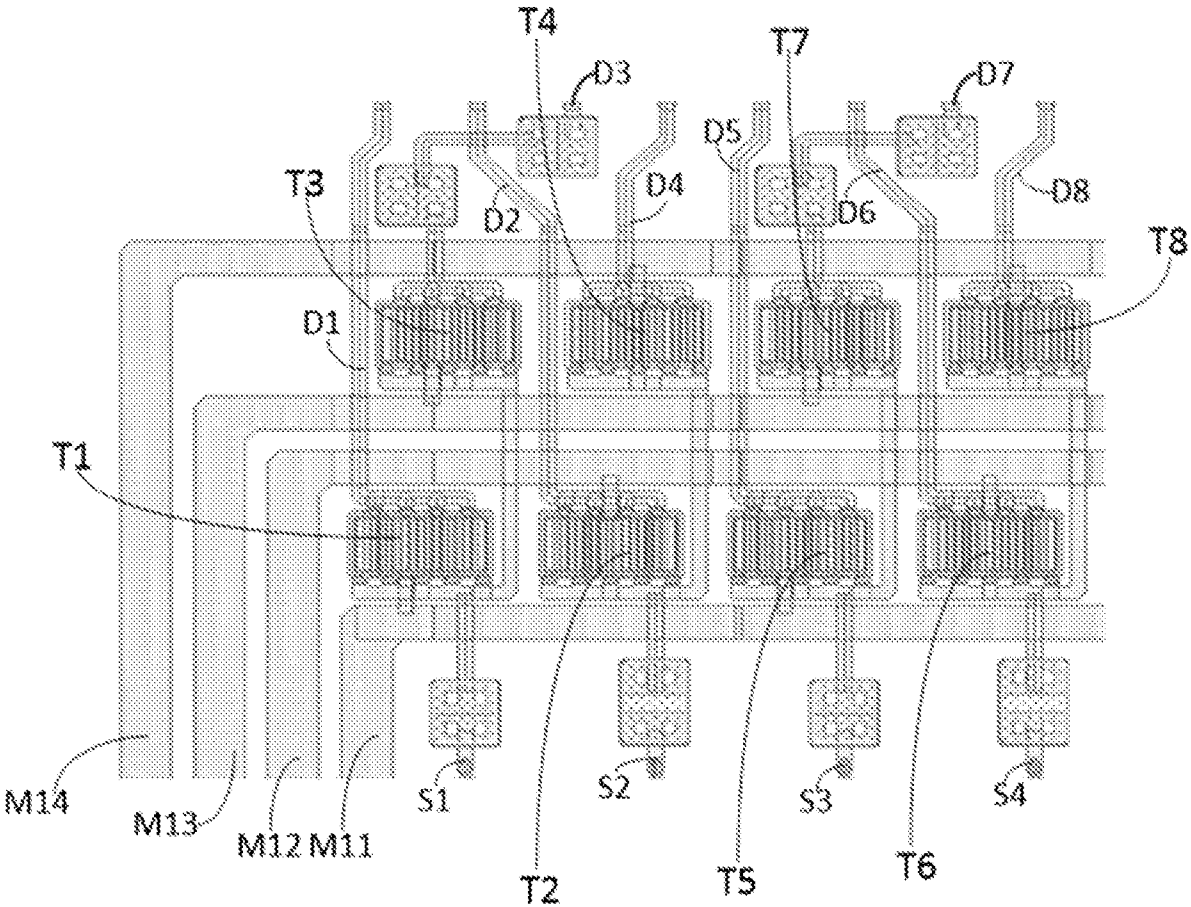


图 4

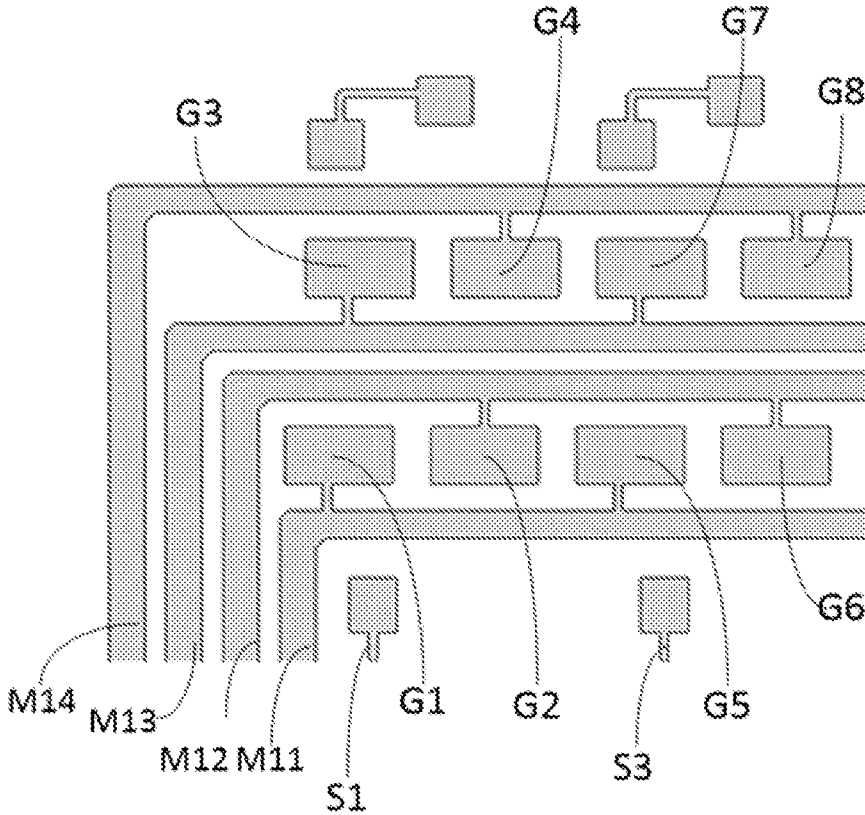


图 5

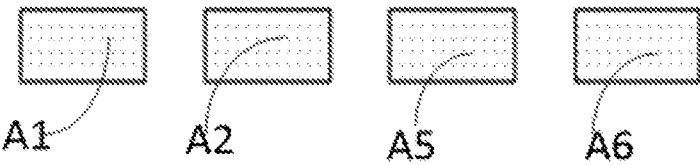
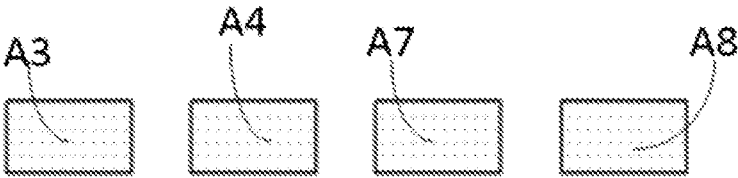


图 6

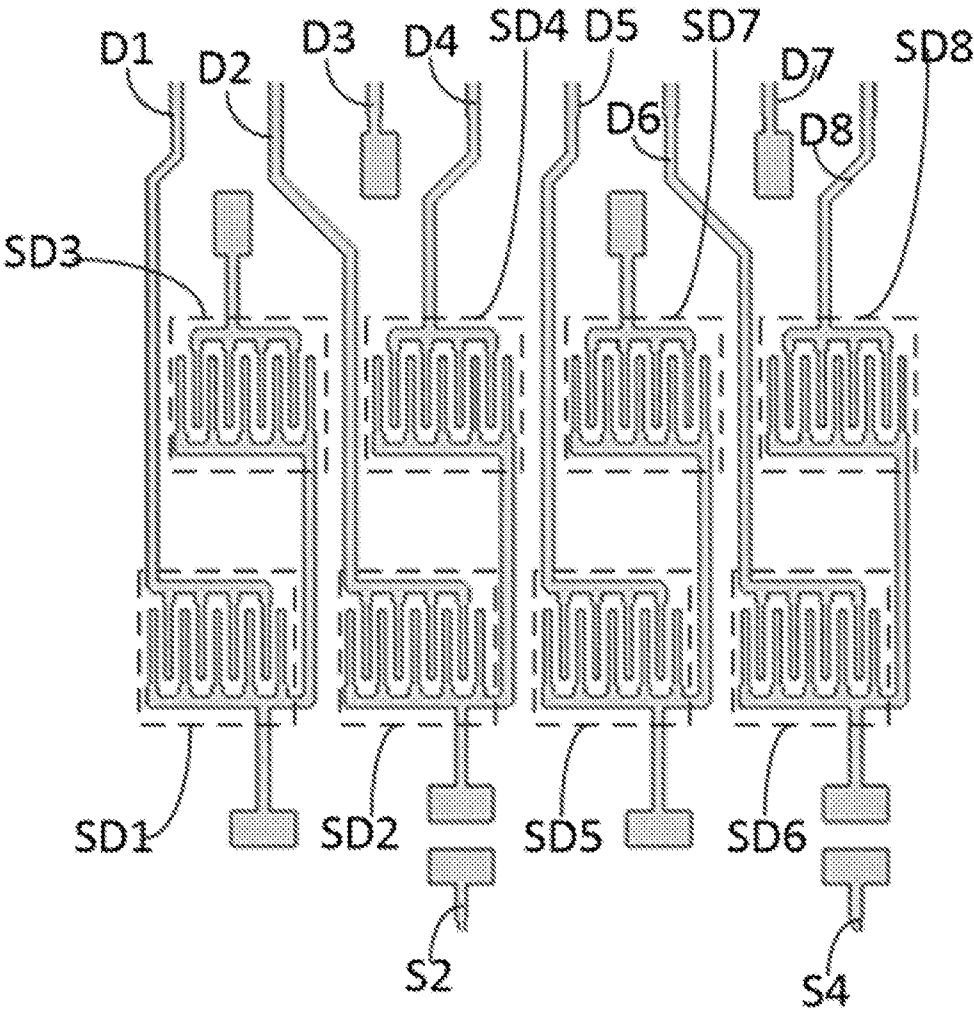


图 7

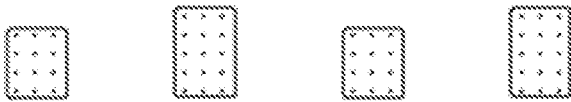
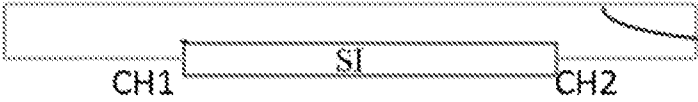
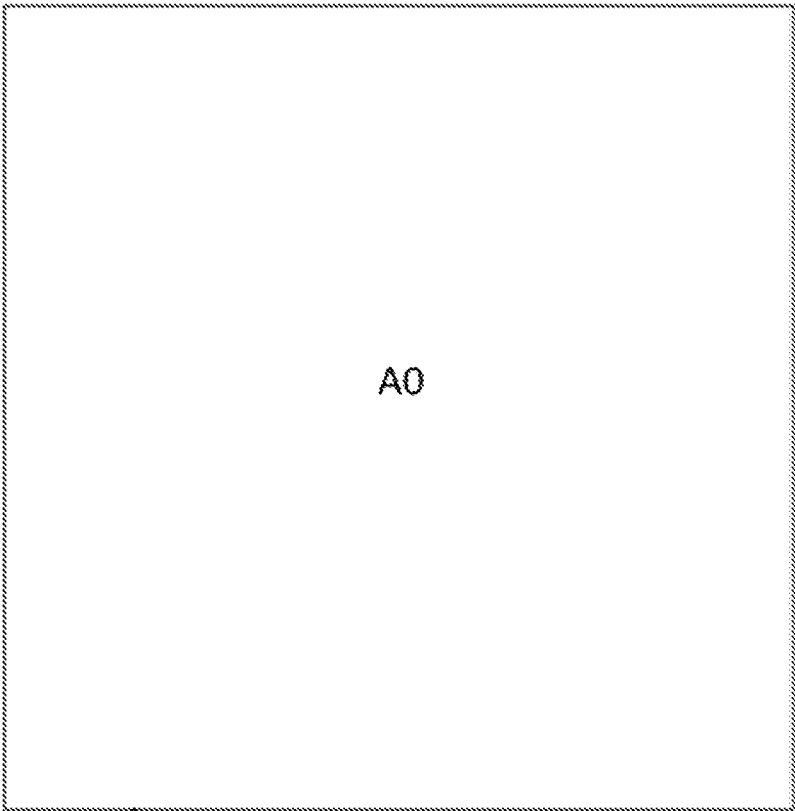


图 8



M11

图 9

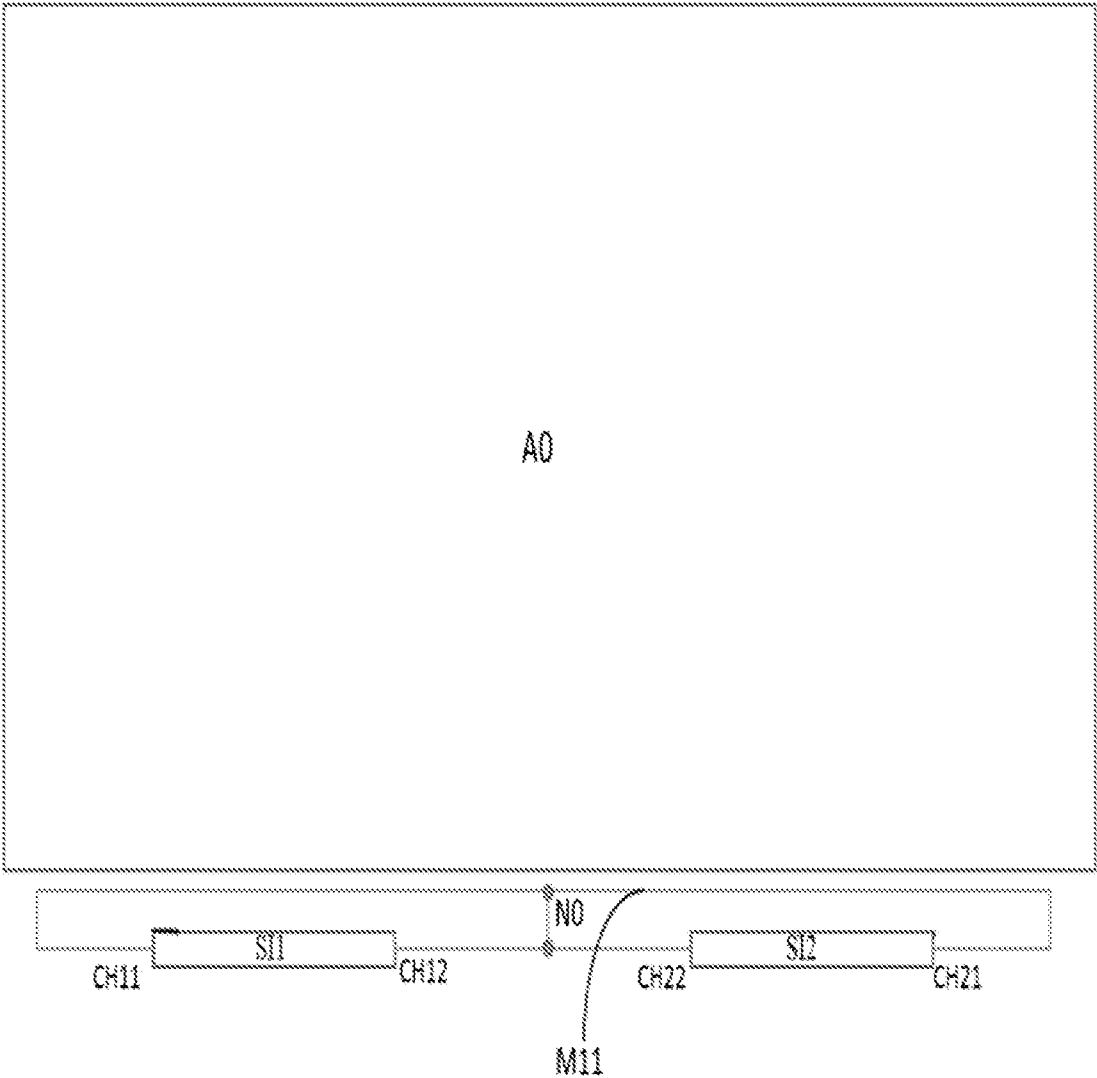


图 10

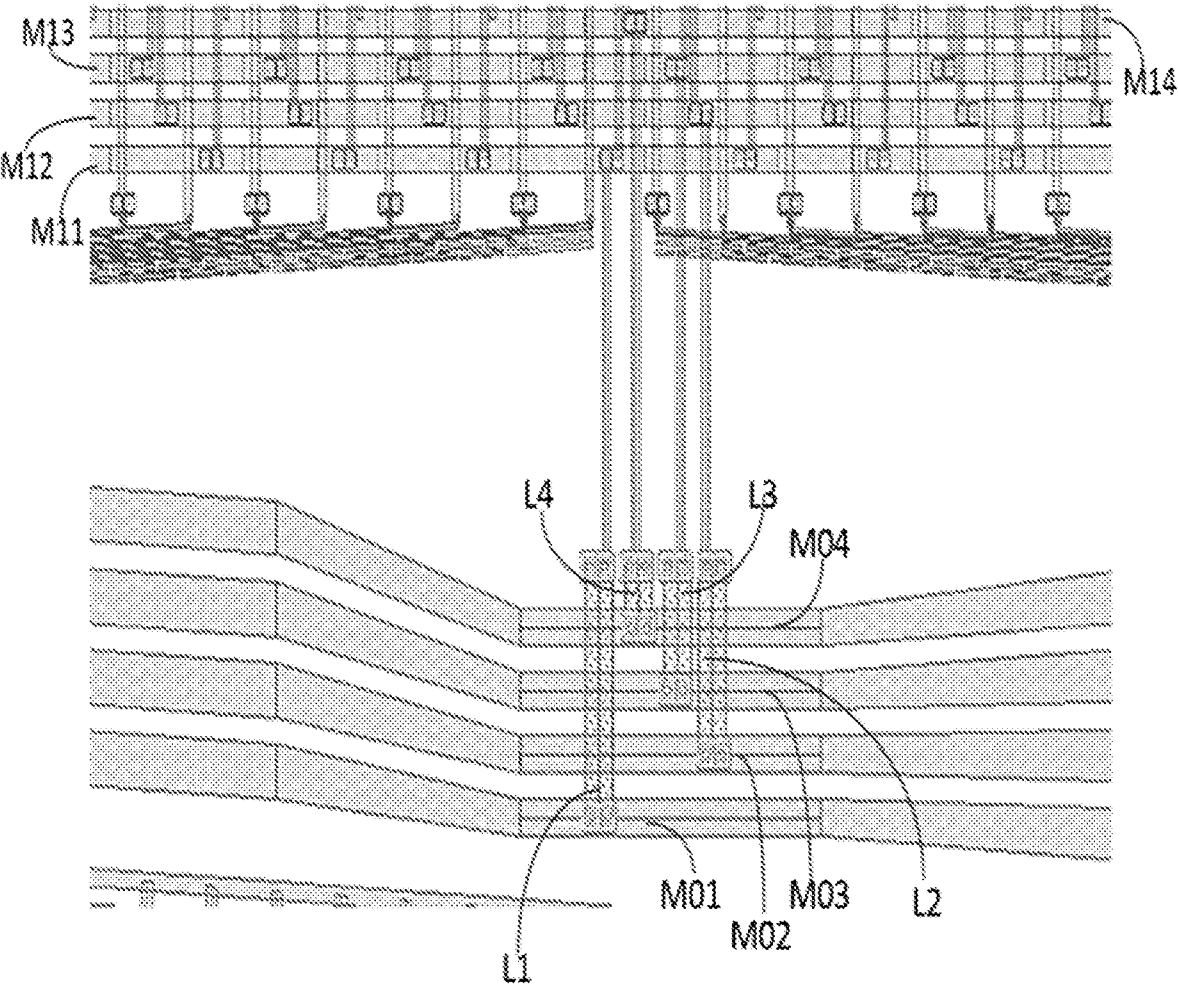


图 11

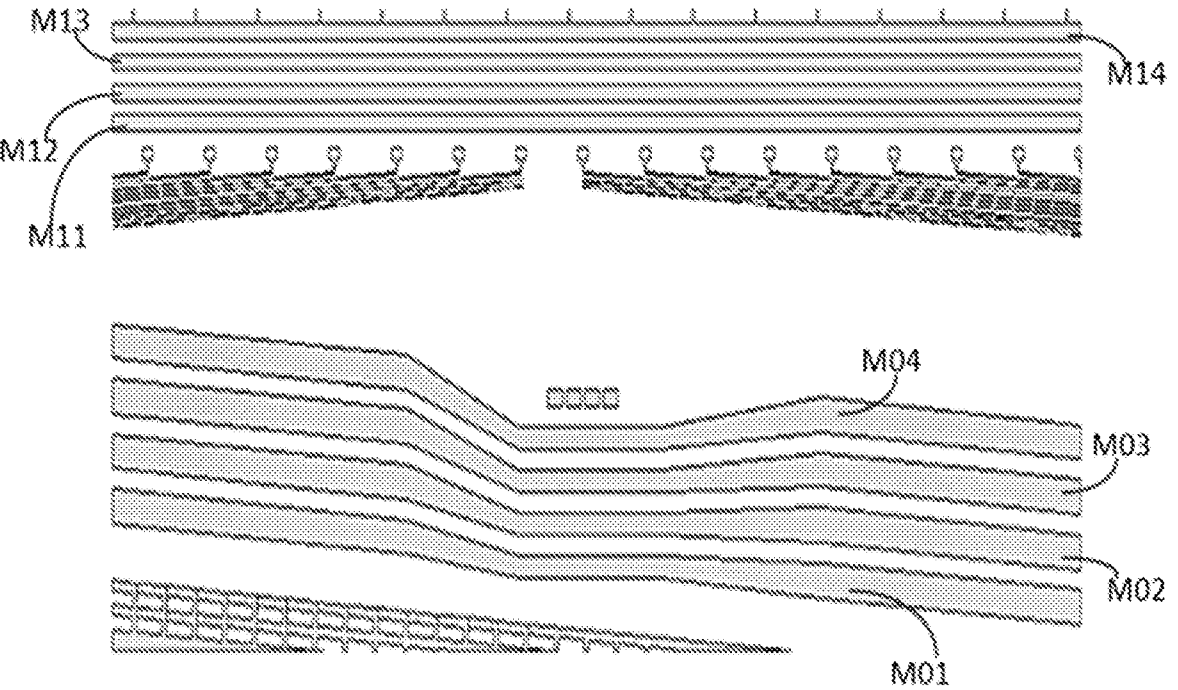


图 12

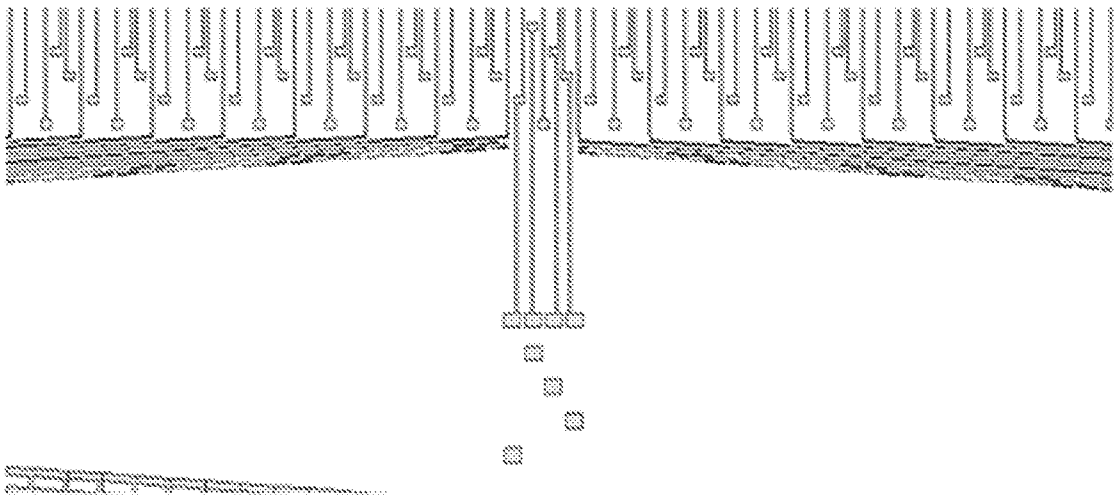


图 13

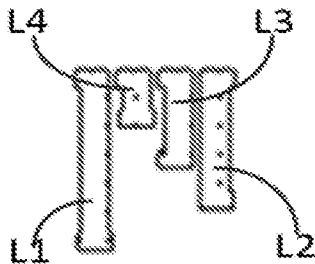


图 14

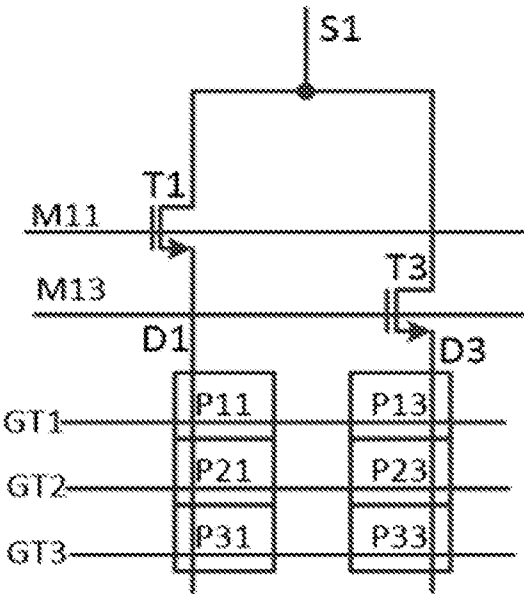


图 15

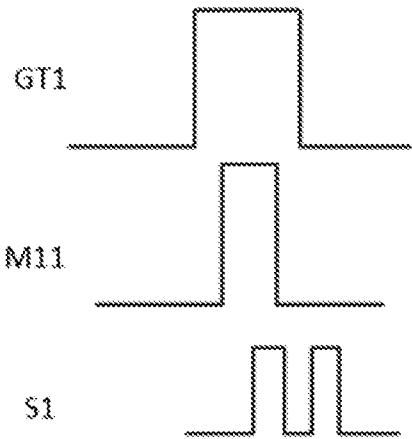


图 16

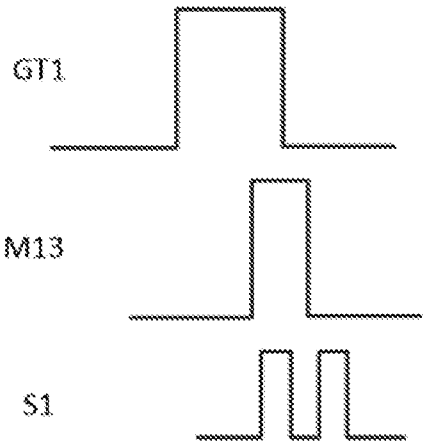


图 17

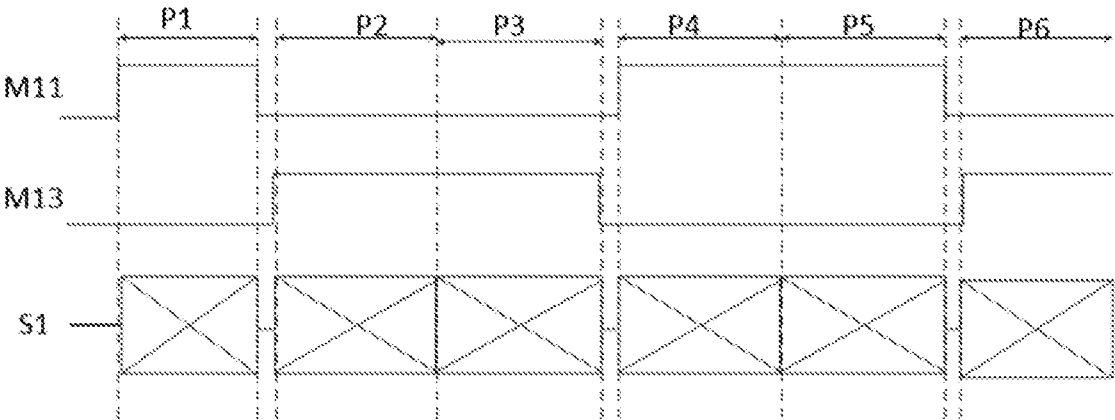


图 18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/094819

A. CLASSIFICATION OF SUBJECT MATTER G09G3/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC:G09G Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CNTXT: 多路复用, 复用, 多工, MUX, 数据驱动, 源极驱动, 数据线, 控制信号, 输出通道; VEN, USTXT, EPTXT, WOTXT: multiplexing, multiplexer, MUX, data driver, source driver, data line, control signal, output channel		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 105679272 A (AU OPTRONICS CORP.) 15 June 2016 (2016-06-15) description, paragraphs 50-93, and figures 1-6	1-8, 15-18
Y	CN 105679272 A (AU OPTRONICS CORP.) 15 June 2016 (2016-06-15) description, paragraphs 50-93, and figures 1-6	9-14
Y	CN 111028759 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 17 April 2020 (2020-04-17) description, paragraphs 26-43, and figures 1-5	9-14
X	CN 111968588 A (NANJING CEC PANDA FPD TECHNOLOGY CO., LTD.) 20 November 2020 (2020-11-20) description, paragraphs 31-38, and figures 6 and 7	1-8, 15-18
A	CN 114170891 A (BOE TECHNOLOGY GROUP CO., LTD.) 11 March 2022 (2022-03-11) entire document	1-18
A	KR 20210085504 A (LG DISPLAY CO., LTD.) 08 July 2021 (2021-07-08) entire document	1-18
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 12 August 2024		Date of mailing of the international search report 13 August 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2024/094819

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	105679272	A	15 June 2016	TW	201730869	A	01 September 2017
				TW	I579823	B	21 April 2017
				CN	105679272	B	22 December 2017
CN	111028759	A	17 April 2020	None			
CN	111968588	A	20 November 2020	CN	111968588	B	03 May 2022
CN	114170891	A	11 March 2022	WO	2022052759	A1	17 March 2022
				US	2023040448	A1	09 February 2023
				CN	114170891	B	10 March 2023
				US	11900862	B2	13 February 2024
				US	2024105112	A1	28 March 2024
KR	20210085504	A	08 July 2021	None			

A. 主题的分类

G09G3/20(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS,CNTEXT:多路复用, 复用, 多工, MUX, 数据驱动, 源极驱动, 数据线, 控制信号, 输出通道; VEN, USTXT,EPTXT,WOTXT:multiplexing, multiplexer, MUX, data driver, source driver, data line, control signal, output channel

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 105679272 A (友达光电股份有限公司) 2016年6月15日 (2016 - 06 - 15) 说明书第50-93段, 图1-6	1-8,15-18
Y	CN 105679272 A (友达光电股份有限公司) 2016年6月15日 (2016 - 06 - 15) 说明书第50-93段, 图1-6	9-14
Y	CN 111028759 A (厦门天马微电子有限公司) 2020年4月17日 (2020 - 04 - 17) 说明书第26-43段, 图1-5	9-14
X	CN 111968588 A (南京中电熊猫平板显示科技有限公司) 2020年11月20日 (2020 - 11 - 20) 说明书第31-38段, 图6、7	1-8,15-18
A	CN 114170891 A (京东方科技集团股份有限公司) 2022年3月11日 (2022 - 03 - 11) 全文	1-18
A	KR 20210085504 A (LG DISPLAY CO LTD) 2021年7月8日 (2021 - 07 - 08) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年8月12日

国际检索报告邮寄日期

2024年8月13日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

杨欢欢

电话号码 (+86) 020-28950546

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/094819

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105679272	A	2016年6月15日	TW	201730869	A	2017年9月1日
				TW	1579823	B	2017年4月21日
				CN	105679272	B	2017年12月22日
CN	111028759	A	2020年4月17日	无			
CN	111968588	A	2020年11月20日	CN	111968588	B	2022年5月3日
CN	114170891	A	2022年3月11日	WO	2022052759	A1	2022年3月17日
				US	2023040448	A1	2023年2月9日
				CN	114170891	B	2023年3月10日
				US	11900862	B2	2024年2月13日
				US	2024105112	A1	2024年3月28日
KR	20210085504	A	2021年7月8日	无			