

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年7月17日 (17.07.2003)

PCT

(10) 国際公開番号
WO 03/058262 A1

(51) 国際特許分類: G01R 31/26, H01L 21/68

(21) 国際出願番号: PCT/JP01/11661

(22) 国際出願日: 2001年12月28日 (28.12.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人(米国を除く全ての指定国について): 株式会社アドバンテスト (ADVANTEST CORPORATION) [JP/JP]; 〒179-0071 東京都練馬区旭町1丁目32番1号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 齊藤 登

(SAITO,Noboru) [JP/JP]; 〒179-0071 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト内 Tokyo (JP). 篠部 明浩 (OSAKABE,Akihiro) [JP/JP]; 〒179-0071 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト Tokyo (JP).

(74) 代理人: 早川 裕司, 外(HAYAKAWA,Yuzi et al.); 〒104-0061 東京都中央区銀座六丁目10番16号パレ銀座ビル10F アーケイディア特許事務所 Tokyo (JP).

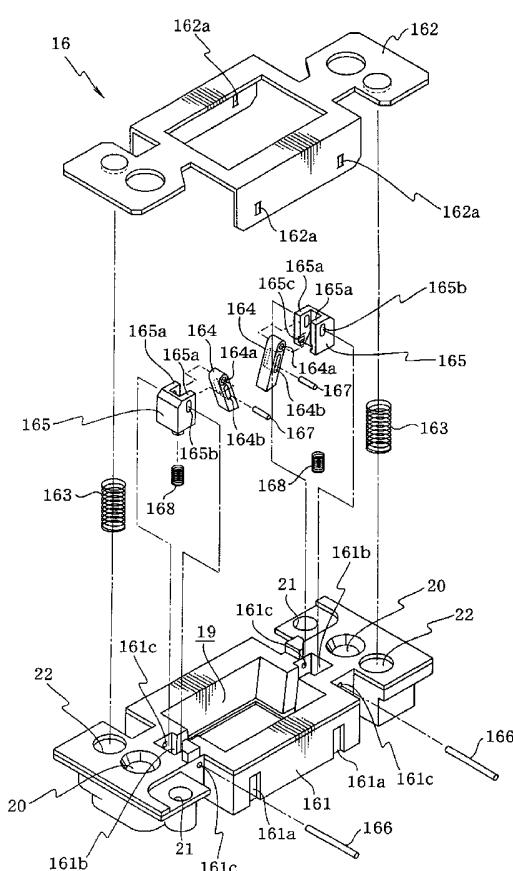
(81) 指定国(国内): CN, DE, JP, KR, SG, US.

添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: INSERT FOR ELECTRONIC COMPONENT HANDLER, TRAY AND ELECTRONIC COMPONENT HANDLER

(54) 発明の名称: 電子部品ハンドリング装置用インサート、トレイおよび電子部品ハンドリング装置



(57) Abstract: A latch (164) can oscillate about a shaft pin (166) provided on the upper side of an IC device (2) under test contained in an IC containing section (19) to face the IC containing section (19) when a driver (165) moves upward and to retreat from the IC containing section (19) when the driver (165) moves downward. When the latch (164) faces the containing section (19), the containing section (19) side of the latch (164) inclines downward to gradually enter at the lower portion thereof the inside of the containing section (19) and the lower surface of the latch (164) can retain the upper surface of the IC device (2) under test contained in the IC containing section (19). High frequency test can be dealt with using such an insert (16) and even if the IC device (2) under test is mislaid in the IC containing section (19), the IC device (2) under test and the latch (164) are protected against being damaged by a pusher (30) and the IC device (2) under test can be prevented from sticking to the pusher (30).

WO 03/058262 A1

[続葉有]



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

ラッチ164は、IC収納部19に収納された被試験ICデバイス2よりも上側に設けられた軸ピン166を支点として、駆動体165が上方に移動したときにIC収納部19に臨出し、駆動体165が下方に移動したときにIC収納部19から待避するように揺動可能となっており、ラッチ164がIC収納部19に臨出したときに、ラッチ164の収納部19側の面は、下方にかけてIC収納部19の内方に漸次入り込むように傾斜しており、ラッチ164の下面は、IC収納部19に収納された被試験ICデバイス2の上面を抑え得るようになっている。

このようなインサート16により、高周波試験に対応することができ、被試験ICデバイス2のIC収納部19への置きミスが生じた場合であっても、プッシャ30による被試験ICデバイス2およびラッチ164の破損を防止するとともに、被試験ICデバイス2のプッシャ30への張り付き上昇を防止することができる。

明 細 書

電子部品ハンドリング装置用インサート、 トレイおよび電子部品ハンドリング装置

技術分野

本発明は、I Cデバイスなどの電子部品を試験するために被試験電子部品を取り廻すことのできる電子部品ハンドリング装置ならびにこれに用いられるトレイおよびインサートに関し、特に、被試験電子部品の置きミス時またはプッシャへの張り付き時に被試験電子部品の破損等を防止することのできるインサート、トレイおよび電子部品ハンドリング装置に関するものである。

背景技術

I Cデバイス等の電子部品の製造課程においては、最終的に製造された電子部品を試験する試験装置が必要となる。このような試験装置では、ハンドラと称される電子部品ハンドリング装置により、多数のI Cデバイスをトレイに収納して搬送し、各I Cデバイスをテストヘッドに電気的に接触させ、試験用メイン装置（テスタ）に試験を行わせる。このとき、試験に供される各I Cデバイスは、テストトレイに搭載された状態でテストヘッドに押し付けられる。そして、試験が終了すると、電子部品ハンドリング装置により、各I Cデバイスをテストヘッドから搬出し、試験結果に応じたトレイに載せ替えることで、良品や不良品といったカテゴリへの仕分けを行う。

上記テストトレイには、インサートと呼ばれるI Cデバイスの搭載具が例えば32個または64個装着されており、I Cデバイスはこのインサートに収納されるとともに、インサートから飛び出さないようにラッ

チにより保持されるようになっている。

ここで、従来のインサートにおける I C デバイスの保持方法について説明する。図 15 に示す第 1 の例（特開平 8 - 213794 号公報）では、インサート 16 P は、I C 収納部 19 P を有するインサート本体 161 P と、インサート本体 161 P をカバーする駆動プレート 162 P と、インサート本体 161 P において上下動可能な駆動体 165 P と、駆動体 165 P の上下動に伴って回動可能なラッチ 164 P とを備えている。

ラッチ 164 P の下端部には、I C 収納部 19 P の両側部下側に設けられた軸ピン 166 P が貫通しており、ラッチ 164 P はこの軸ピン 166 P を支点として回動可能となっている。ラッチ 164 P の先端部 I C 収納部 19 P 側には、抑え片 164 Pa が設けられており、ラッチ 164 P の先端部 I C 収納部 19 P 反対側には、円柱状突部 164 Pb が設けられている。

駆動体 165 P には、ラッチ 164 P の円柱状突部 164 Pb が挿入係合される係合穴 165 Pa が形成されており、係合穴 165 Pa は I C 収納部 19 P から離れるに従ってわずかに下に下がるように斜めに形成されている。この駆動体 165 P は、その下側に設けられたコイルバネ 168 P によって上方にバネ付勢されている。

このようなインサート 16 P においては、無負荷の状態では、図 15 (a) に示すように、駆動プレート 162 P および駆動体 165 P は上側に位置しており、ラッチ 164 P の円柱状突部 164 Pb は駆動体 165 P の係合穴 165 Pa における I C 収納部 19 P 側端部に位置しており、ラッチ 164 P の抑え片 164 Pa は I C 収納部 19 P に臨出している。

図 15 (b) に示すように、インサート 16 P の駆動プレート 162

Pを押圧し、駆動体165Pを下側に移動させると、ラッチ164Pの円柱状突部164Pbは駆動体165Pの係合穴165Paを下がるよう移动し、係合穴165PaにおけるIC収納部19P反対側端部に位置する。それに伴ってラッチ164Pは开く方向に回動し、ラッチ164Pの抑え片164PaはIC収納部19Pから退避する。

この状态でICデバイス2をIC収納部19Pに収納した后、駆動プレート162Pの押圧を解除すると、図15(c)に示すように、駆動体165Pが上側に移動し、ラッチ164Pが閉じる方向に回動して、ラッチ164Pの抑え片164PaがIC収納部19Pに臨出する。このとき、ラッチ164Pの抑え片164PaはICデバイス2の上面を被うため、ICデバイス2のIC収納部19Pからの飛び出しが防止される。

ここで、ICデバイス2をインサート16PのIC収納部19Pに収納するとき、ICデバイス2の寸法外れや吸着パッドの位置決め装置の調整狂い等に起因して、ICデバイス2が適正な姿势でIC収納部19Pに収納されない場合がある。例えば、図15(d)に示すように、ICデバイス2の一端がラッチ164Pの抑え片164Paの上に乗り上げてしまうようなICデバイス2の収納ミス(置きミス)が発生することがある。

このような状态でプッシュによりICデバイス2を押圧した場合、ラッチ164Pが开く方向に回動するには、ラッチ164Pの抑え片164PaとICデバイス2との接点は、ラッチ164Pが开く方向に沿つて上向きに移動しなければならないが、その移動はICデバイス2の下方への押圧によって妨げられる。その結果、ラッチ164Pは开く方向に回動せず、プッシュの押圧によってICデバイス2が、場合によってはラッチ164Pも破損することとなる。

また、ICデバイス2の外部端子の一部が折曲不足により規定寸法より外側に膨らんだ状態等にあると、ICデバイス2はプッシュアームに噛み込まれ、試験終了後、プッシュアームとともに上昇しようとすることがある。このようにICデバイス2が上昇しようとすると、ICデバイス2の上面がラッチ164Pの抑え片164Paの下面に当接し、それによってラッチ164Pは開く方向に簡単に回動するため、ICデバイス2はそのままプッシュアームとともに上昇してしまう。この現象が発生すると、プッシュアームは、次の試験を行うときに、試験済みICデバイス2を噛み込んだまま次の被試験ICデバイス2を押圧することとなるため、その被試験ICデバイス2を破壊してしまうという問題が生じる。

上記問題を解決するために、図16に示す第2の例（特開11-105969号公報）が提案されている。この例におけるインサート16Qも、IC収納部19Qを有するインサート本体161Qと、インサート本体161Qをカバーする駆動プレート162Qと、インサート本体161Qにおいて上下動可能な駆動体165Qと、駆動体165Qの上下動に伴って回動可能なラッチ164Qとを備えている。

ラッチ164Qの下端部には、IC収納部19Qの両端部下側に設けられた軸ピン166Qが貫通しており、ラッチ164Qはこの軸ピン166Qを支点として回動可能となっている。ラッチ164Qの先端部IC収納部19Q側には、抑え片164Qaが設けられており、ラッチ164Qの先端部IC収納部19Q反対側には、ピン167Qが摺動可能に貫通する長穴164Qbが形成されている。その抑え片164Qaの上面は、下方にかけて抑え片164Qa相互の間隔が漸次狭くなるようテープ面となっている。ここで、軸ピン166Qの位置は、ラッチ164Qの抑え片164Qaとそれに乗り上げたICデバイス2との接点よりもICデバイス2の中心側になるように設定されている。

駆動体 165Q には、ラッチ 164Q の先端部が収容される収容部 165Qa が形成されているとともに、上記ピン 167Q が保持されている。この駆動体 165Q は、その下側に設けられたコイルバネ 168Q によって上方にバネ付勢されている。

このようなインサート 16Qにおいては、無負荷の状態では、図 16 (a) に示すように、駆動プレート 162Q および駆動体 165Q は上側に位置しており、ピン 167Q はラッチ 164Q の長穴 164Qb における IC 収納部 19Q 反対側端部に位置しており、ラッチ 164Q の抑え片 164Qa は IC 収納部 19Q に臨出している。このとき、ラッチ 164Q の長穴 164Qb は、IC 収納部 19Q から離れるに従って上に上がるよう斜めになっている。

図 16 (b) に示すように、インサート 16Q の駆動プレート 162Q を押圧し、駆動体 165Q を下側に移動させると、ピン 167Q はラッチ 164Q の長穴 164Qb を下がるように移動し、長穴 164Qb の IC 収納部 19Q 側端部に位置する。それに伴ってラッチ 164Q は開く方向に回動し、ラッチ 164Q の抑え片 164Qa は、IC 収納部 19Q から退避して駆動体 165Q の収容部 165Qa に収容される。

この状態で IC デバイス 2 を IC 収納部 19Q に収納した後、駆動プレート 162Q の押圧を解除すると、図 16 (c) に示すように、駆動体 165Q が上側に移動し、ラッチ 164Q が閉じる方向に回動して、ラッチ 164Q の抑え片 164Qa が IC 収納部 19Q に臨出する。このとき、ラッチ 164Q の抑え片 164Qa は IC デバイス 2 の上面を被うため、IC デバイス 2 の IC 収納部 19Q からの飛び出しが防止される。

ここで、図 16 (d) に示すような IC デバイス 2 の置きミスが発生したとする。このような状態でプッシュにより IC デバイス 2 を押圧し

た場合、抑え片 164Qa の上面はテープ面となっており、また軸ピン 166Q の位置は抑え片 164Qa と IC デバイス 2 との接点よりも IC デバイス 2 の中心側になるように設定されているため、IC デバイス 2 は、ラッチ 164Q を開く方向に回動させることができ、図 16 (b) に示すような適正な位置に移ることができる。

また、IC デバイス 2 がプッシャに噛み込まれ、プッシャとともに上昇しようとする場合には、IC デバイス 2 はラッチ 164Q の抑え片 164Qa の下面に当接し、ラッチ 164Q に回転モーメントを発生させるが、その回転モーメントはラッチ 164Q が閉じる方向に働くものであるため、上昇しようとする IC デバイス 2 は、閉じたままのラッチ 164Q によってプッシャから引き外される。

以上説明した第 1 の例および第 2 の例はいずれも S O P (Small Outline Package) タイプ、Q F P (Quad Flat Package) タイプ等の表面実装型ペリフェラルタイプの IC デバイスの試験を前提とするものであり、高周波試験を特に必要としないものである。したがって、インサート 16P, Q における IC 収納部 19P, Q の下側に軸ピン 166P, Q 等のラッチ回動機構が設けられ、IC デバイス 2 の外部端子とテストヘッドとの距離が大きくなつたとしても、重大な問題は生じない。

ところが、C S P (Chip Size Package) タイプ等の動作周波数の高い IC デバイスでは高周波試験が必要であり、IC デバイス 2 の外部端子に接触させる接続端子が長くなつて IC デバイス 2 の外部端子とテストヘッドとの距離が大きくなると、その試験を正確に行うことが困難となる。そのためには、インサートにおける IC 収納部の下には何らの機構も設けないことが必要である。

このような C S P タイプの IC デバイス用のインサートとしては、図 17 に示す第 3 の例が知られている。この例におけるインサート 16R

も、IC収納部19Rを有するインサート本体161Rと、インサート本体161Rをカバーする駆動プレート162Rと、インサート本体161Rにおいて上下動可能な駆動体165Rと、駆動体165Rの上下動に伴って回動可能なラッチ164Rとを備えている。

ラッチ164Rの下端部には、IC収納部19Rの両側に設けられた軸ピン166Rが貫通しており、ラッチ164Rはこの軸ピン166Rを支点として回動可能となっている。ラッチ164Rの先端部IC収納部19R側には、抑え片164Raが設けられており、ラッチ164Rの先端部IC収納部19R反対側には、ピン167Rが摺動可能に貫通する長穴164Rbが形成されている。

駆動体165Rは、その下端部において上記ピン167Rを保持しており、インサート本体161Rとの間に設けられたコイルバネ168Rによって上方にバネ付勢されている。

このようなインサート16Rにおいては、無負荷の状態では、図17(a)に示すように、駆動プレート162Rおよび駆動体165Rは上側に位置しており、ピン167Rはラッチ164Rの長穴164RbにおけるIC収納部19R反対側端部に位置しており、ラッチ164Rの抑え片164RaはIC収納部19Rに臨出している。このとき、ラッチ164Rの長穴164Rbは、IC収納部19Rから離れるに従って上に上がるよう斜めになっている。

図17(b)に示すように、インサート16Rの駆動プレート162Rを押圧し、駆動体165Rを下側に移動させると、ピン167Rはラッチ164Rの長穴164Rbを下がるように移動し、長穴164RbのIC収納部19R側端部に位置する。それに伴ってラッチ164Rは開く方向に回動し、ラッチ164Rの抑え片164RaはIC収納部19Rから退避する。

この状態で I C デバイス 2 を I C 収納部 1 9 R に収納した後、駆動プロート 1 6 2 R の押圧を解除すると、図 1 7 (c) に示すように、駆動体 1 6 5 R が上側に移動し、ラッチ 1 6 4 R が閉じる方向に回動して、ラッチ 1 6 4 R の抑え片 1 6 4 R a が I C 収納部 1 9 R に臨出する。このとき、ラッチ 1 6 4 R の抑え片 1 6 4 R a は I C デバイス 2 の上面を被うため、I C デバイス 2 の I C 収納部 1 9 R からの飛び出しが防止される。

ここで、図 1 7 (d) に示すような I C デバイス 2 の置きミスが発生したとする。このような状態でプッシュにより I C デバイス 2 を押圧した場合、ラッチ 1 6 4 R が開く方向に回動するには、ラッチ 1 6 4 R の抑え片 1 6 4 R a と I C デバイス 2 との接点は、ラッチ 1 6 4 R が開く方向に沿って上向きに移動しなければならないが、その移動は I C デバイス 2 の下方への押圧によって妨げられる。その結果、ラッチ 1 6 4 R は開く方向に回動せず、プッシュの押圧によって I C デバイス 2 が、場合によってはラッチ 1 6 4 R も破損することとなる。

また、C S P タイプの I C デバイス 2 においては、そのパッケージ本体に印刷された印刷部が熱で溶融すると、I C デバイス 2 はプッシュに張り付き易くなり、試験終了後、I C デバイス 2 はプッシュとともに上昇しようとする。このように I C デバイス 2 が上昇しようとすると、I C デバイス 2 の上面はラッチ 1 6 4 R の抑え片 1 6 4 R a の下面に当接し、それによってラッチ 1 6 4 R は開く方向に簡単に回動するため、I C デバイス 2 はそのままプッシュとともに上昇してしまう。

発明の開示

本発明は、このような実状に鑑みてなされたものであり、電子部品のインサートへの置きミスが生じた場合であっても、プッシュによる電子

部品およびラッチの破損を防止するとともに、電子部品のプッシャへの張り付き上昇を防止し、さらには高周波試験にも対応することができるインサートならびにそのようなインサートを備えたトレイおよび電子部品ハンドリング装置を提供することを目的とする。

上記目的を達成するために、第1に本発明は、電子部品ハンドリング装置において被試験電子部品を収納・保持するインサートであって、電子部品収納部を有するインサート本体と、前記インサート本体に揺動自在に取り付けられ、前記電子部品収納部に収納された被試験電子部品の上面に被さって被試験電子部品を保持することのできるラッチと、前記インサート本体に上下動自在に取り付けられ、前記ラッチを揺動させる駆動体とを備えており、前記ラッチは、前記電子部品収納部に収納された被試験電子部品よりも上側に設けられた軸を支点として、前記駆動体が上方に移動したときに前記電子部品収納部に臨出し、前記駆動体が下方に移動したときに前記電子部品収納部から退避するように揺動可能となっており、前記ラッチが前記電子部品収納部に臨出したときに、前記ラッチの前記電子部品収納部側の面は、下方にかけて前記電子部品収納部の内方に漸次入り込むように傾斜しており、前記ラッチの下面是、前記電子部品収納部に収納された被試験電子部品の上面を抑え得るようになっていることを特徴とするインサートを提供する（請求項1）。

上記インサート（請求項1）においては、ラッチは電子部品収納部に収納された被試験電子部品よりも上側に設けられた軸を支点として揺動するため、電子部品収納部の下側に電子部品を保持する機構を設ける必要がない。したがって、上記インサート（請求項1）によれば、電子部品の端子とテストヘッドとの距離を小さくすることができ、CSPタイプのICデバイス等について高周波試験を行うことが可能となる。

また、上記インサート（請求項1）においては、電子部品の電子部品

収納部への置きミスが生じ、電子部品の一端がラッチの上に乗り上げてしまった場合、ラッチの電子部品収納部側の面は、下方にかけて電子部品収納部の内方に漸次入り込むように傾斜しており、またラッチの揺動支点は被試験電子部品よりも上側に設けられているため、この状態でプッシャが電子部品を押圧したとしても、電子部品は、ラッチの電子部品収納部側の面を摺動降下しながらラッチを揺動させて電子部品収納部から退避させ、適正な位置に移ることができる。このように、上記インサート（請求項1）によれば、電子部品の置きミスが発生した場合であっても、プッシャによる電子部品およびラッチへの負荷はほとんどなく、電子部品およびラッチの破損を防止することができる。

さらに、上記インサート（請求項1）において、試験時に電子部品がプッシャに張り付き、プッシャとともに電子部品が上昇しようとした場合であっても、電子部品はラッチの下面に当接し、ラッチに対してラッチが電子部品収納部に臨出するように働くため、電子部品の上昇はラッチによって妨げられ、その結果、電子部品はプッシャから引き離される。このように、上記インサート（請求項1）によれば、電子部品がプッシャに張り付いた場合であっても、その電子部品がプッシャとともに上昇することを阻止することができ、したがって被試験電子部品が次々と破壊されることを防止することができる。なお、本発明において、プッシャへの「張り付き」には「噛み込み」の概念も含まれるものとする。

上記発明（請求項1）において、前記ラッチには、下方にかけて前記電子部品収納部に漸次近接する長穴が形成されており、前記駆動体には、前記ラッチの長穴に摺動可能に挿入されるピンが設けられているか、あるいは、前記駆動体には、下方にかけて前記電子部品収納部に漸次近接する長穴が形成されており、前記ラッチには、前記駆動体の長穴に摺動可能に挿入されるピンが設けられているのが好ましい（請求項2，3

)。

前者の構成においては、駆動体が下方に移動するときに、ピンはラッチの長穴を摺動しながら下方に移動し、それによりラッチは電子部品収納部から退避するように揺動する。また、駆動体が上方に移動するときに、ピンはラッチの長穴を摺動しながら上方に移動し、それによりラッチは電子部品収納部に臨出するように揺動する。

後者の構成においては、駆動体が下方に移動するときに、ピンは駆動体の長穴を摺動しながらその長穴の上部に移動し、それによりラッチは電子部品収納部から退避するように揺動する。また、駆動体が上方に移動するときに、ピンは駆動体の長穴を摺動しながらその長穴の下部に移動し、それによりラッチは電子部品収納部に臨出するように揺動する。

このような構成を有するラッチおよび駆動体は、低コストで製造することが可能である。ただし、本発明のインサートは、かかる構成に限定されるものではない。

また、上記発明（請求項1～3）において、前記駆動体には、前記ラッチの揺動支点となる軸ピンが貫通し、前記軸ピンに対して摺動する長穴が上下方向に形成されているのが好ましい（請求項4）。

このような構成においては、駆動体の上下動をラッチの揺動支点である軸ピンにより規制することができ、駆動体の上下動を規制する部材を別途設ける必要がないため、駆動体およびインサート本体を簡単な構造とし、製造コストを低くすることができる。ただし、本発明のインサートは、かかる構成に限定されるものではない。

さらに、上記発明（請求項1～4）において、前記駆動体の下側には、前記駆動体を上方に付勢する弾性体が設けられているのが好ましい（請求項5）。弾性体としては、コイルバネ、トーションバネ、板バネ等のバネの他、ゴム、熱可塑性エラストマー、発泡プラスチック等の成型

体や、密閉した液体または気体等を例示することができる。

上記インサート（請求項 1～4）においては、駆動体の下側にラッチの退避スペースやラッチの揺動支点である軸ピンを設ける必要がないため、このような簡単な構造が可能となる。ただし、本発明のインサートは、かかる構成に限定されるものではない。

第 2 に本発明は、電子部品ハンドリング装置におけるテストヘッドのコンタクト部に被試験電子部品を搬送するトレイであって、前記インサート（請求項 1～5）を備えたことを特徴とするトレイを提供する（請求項 6）。

第 3 に本発明は、電子部品の試験を行うために、被試験電子部品を取り廻すとともに被試験電子部品の端子をテストヘッドのコンタクト部に押し付けることのできる電子部品ハンドリング装置であって、前記インサート（請求項 1～5）を備えたことを特徴とする電子部品ハンドリング装置を提供する（請求項 7）。

第 4 に本発明は、電子部品の試験を行うために、被試験電子部品を取り廻すとともに被試験電子部品の端子をテストヘッドのコンタクト部に押し付けることのできる電子部品ハンドリング装置であって、前記トレイ（請求項 6）を備えたことを特徴とする電子部品ハンドリング装置を提供する（請求項 8）。

図面の簡単な説明

図 1 は、本発明の一実施形態に係るハンドラを含む I C デバイス試験装置の全体側面図である。

図 2 は、図 1 に示すハンドラの斜視図である。

図 3 は、被試験 I C デバイスの取り廻し方法を示すトレイのフローチャート図である。

図4は、同ハンドラのICストッカの構造を示す斜視図である。

図5は、同ハンドラで用いられるカスタマトレイを示す斜視図である。

。

図6は、同ハンドラのテストチャンバ内の要部断面図である。

図7は、同ハンドラで用いられるテストトレイを示す一部分解斜視図である。

図8は、同ハンドラで用いられるインサートの分解斜視図である。

図9(a), (b)は、同ハンドラで用いられる吸着パッドおよびインサートの動作を説明する断面図である。

図10(c), (d)は、同ハンドラで用いられる吸着パッドおよびインサートの動作を説明する断面図である。

図11は、ICデバイスが置きミスされたインサートの断面図である。

図12(a), (b)は、同ハンドラで用いられるプッシュア、インサート、ソケットガイドおよびソケットの側面図および断面図である。

図13は、本発明の他の実施形態に係るインサートの分解斜視図である。

図14(a)～(c)は、同実施形態に係るインサートの動作を説明する断面図である。

図15(a)～(d)は、従来のインサートの動作を説明する断面図である。

図16(a)～(d)は、従来のインサートの動作を説明する断面図である。

図17(a)～(d)は、従来のインサートの動作を説明する断面図である。

発明を実施するための最良の形態

以下、本発明の実施形態を図面に基づいて説明する。

まず、本実施形態に係る電子部品ハンドリング装置（以下「ハンドラ」という。）を備えたICデバイス試験装置の全体構成について説明する。図1に示すように、ICデバイス試験装置10は、ハンドラ1と、テストヘッド5と、試験用メイン装置6とを有する。ハンドラ1は、試験すべきICデバイス（電子部品の一例）をテストヘッド5に設けたソケットに順次搬送し、試験が終了したICデバイスをテスト結果に従って分類して所定のトレイに格納する動作を実行する。なお、本実施形態では、CSPタイプのICデバイスを試験するものとする。

テストヘッド5に設けたソケットは、ケーブル7を通じて試験用メイン装置6に電気的に接続しており、ソケットに脱着可能に装着されたICデバイスを、ケーブル7を通じて試験用メイン装置6に接続し、試験用メイン装置6からの試験用電気信号によりICデバイスをテストする。

ハンドラ1の下部には、主としてハンドラ1を制御する制御装置が内蔵してあるが、一部に空間部分8が設けてある。この空間部分8に、テストヘッド5が交換自在に配置しており、ハンドラ1に形成した貫通孔を通してICデバイスをテストヘッド5上のソケットに装着することが可能になっている。

このハンドラ1は、試験すべき電子部品としてのICデバイスを、常温よりも高い温度状態（高温）または低い温度状態（低温）で試験するための装置であり、ハンドラ1は、図2および図3に示すように、恒温槽101とテストチャンバ102と除熱槽103とで構成されるチャンバ100を有する。図1に示すテストヘッド5の上部は、図6に示すようにテストチャンバ102の内部に挿入され、そこでICデバイス2

の試験が行われるようになっている。

なお、図3は本実施形態のハンドラにおける試験用ICデバイスの取り廻し方法を理解するための図であって、実際には上下方向に並んで配置されている部材を平面的に示した部分もある。したがって、その機械的（三次元的）構造は、主として図2を参照して理解することができる。

図2および図3に示すように、本実施形態のハンドラ1は、これから試験を行うICデバイスを格納し、また試験済のICデバイスを分類して格納するIC格納部200と、IC格納部200から送られる被試験ICデバイスをチャンバ部100に送り込むローダ部300と、テストヘッドを含むチャンバ部100と、チャンバ部100で試験が行われた試験済のICデバイスを取り出して分類するアンローダ部400とから構成されている。ハンドラ1の内部では、ICデバイスは、テストトレイTST（図7参照）に収納されて搬送される。

ハンドラ1にセットされる前のICデバイスは、図5に示すカスタマトレイKST内に多数収納しており、その状態で、図2および図3に示すハンドラ1のIC収納部200へ供給され、そして、カスタマトレイKSTから、ハンドラ1内で搬送されるテストトレイTSTにICデバイス2が載せ替えられる。ハンドラ1の内部では、図3に示すように、ICデバイス2は、テストトレイTSTに載せられた状態で移動し、高温または低温の温度ストレスが与えられ、適切に動作するかどうか試験（検査）され、当該試験結果に応じて分類される。以下、ハンドラ1の内部について、個別に詳細に説明する。

第1に、IC格納部200に関連する部分について説明する。

図2に示すように、IC格納部200には、試験前のICデバイスを格納する試験前ICストッカ201と、試験の結果に応じて分類された

ICデバイスを格納する試験済ICストッカ202とが設けてある。

これらの試験前ICストッカ201および試験済ICストッカ202は、図4に示すように、枠状のトレイ支持枠203と、このトレイ支持枠203の下部から侵入して上部に向かって昇降可能とするエレベータ204とを具備している。トレイ支持枠203には、カスタマトレイKSTが複数積み重ねられて支持され、この積み重ねられたカスタマトレイKSTのみがエレベータ204によって上下に移動される。なお、本実施形態におけるカスタマトレイKSTは、図5に示すように、10行×6列のICデバイス収納部を有するものとなっている。

図2に示す試験前ICストッカ201には、これから試験が行われるICデバイスが収納されたカスタマトレイKSTが積層されて保持してある。また、試験済ICストッカ202には、試験を終えて分類されたICデバイスが収納されたカスタマトレイKSTが積層されて保持してある。

なお、これら試験前ICストッカ201と試験済ICストッカ202とは、略同じ構造にしてあるので、試験前ICストッカ201の部分を、試験済ICストッカ202として使用することや、その逆も可能である。したがって、試験前ICストッカ201の数と試験済ICストッカ202の数とは、必要に応じて容易に変更することができる。

図2および図3に示すように、本実施形態では、試験前ストッカ201として、2個のストッカSTK-Bが設けてある。ストッカSTK-Bの隣には、試験済ICストッカ202として、アンローダ部400へ送られる空ストッカSTK-Eを2個設けてある。また、その隣には、試験済ICストッカ202として、8個のストッカSTK-1, STK-2, …, STK-8を設けてあり、試験結果に応じて最大8つの分類に仕分けして格納できるように構成してある。つまり、良品と不良品の

別の外に、良品の中でも動作速度が高速のもの、中速のもの、低速のもの、あるいは不良の中でも再試験が必要なもの等に仕分けできるようになっている。

第2に、ローダ部300に関連する部分について説明する。

図4に示す試験前ICストッカ201のトレイ支持枠203に格納してあるカスタマトレイKSTは、図2に示すように、IC格納部200と装置基板105との間に設けられたトレイ移送アーム205によってローダ部300の窓部306に装置基板105の下側から運ばれる。そして、このローダ部300において、カスタマトレイKSTに積み込まれた被試験ICデバイスを、X-Y搬送装置304によって一旦プリサイサ(preciser)305に移送し、ここで被試験ICデバイスの相互の位置を修正したのち、さらにこのプリサイサ305に移送された被試験ICデバイスを再びX-Y搬送装置304を用いて、ローダ部300に停止しているテストトレイTSTに積み替える。

カスタマトレイKSTからテストトレイTSTへ被試験ICデバイスを積み替えるX-Y搬送装置304は、図2に示すように、装置基板105の上部に架設された2本のレール301と、この2本のレール301によってテストトレイTSTとカスタマトレイKSTとの間を往復する(この方向をY方向とする)ことができる可動アーム302と、この可動アーム302によって支持され、可動アーム302に沿ってX方向に移動できる可動ヘッド303とを備えている。

このX-Y搬送装置304の可動ヘッド303には、図9に示すような吸着パッド33が下向に装着されており、この吸着パッド33が空気を吸引しながら移動することで、カスタマトレイKSTから被試験ICデバイスを吸着し、その被試験ICデバイスをテストトレイTSTに積み替える。こうした吸着パッド33は、可動ヘッド303に対して例え

ば 8 本程度装着されており、一度に 8 個の被試験 IC デバイスをテストトレイ T S T に積み替えることができる。なお、この積み替えのとき、後述するように、被試験 IC デバイスの置きミスが生じることがある。

図 9 に示すように、吸着パッド 3 3 の近傍には、吸着パッド 3 3 を囲繞するように、吸着パッド 3 3 とテストトレイ T S T (インサート 1 6)との水平面内の相対位置を合わせるための位置決め装置 3 4 が設けられており、位置決め装置 3 4 には位置決めピン 3 4 1 が下向に設けられている。

第 3 に、チャンバ 1 0 0 に関する部分について説明する。

上述したテストトレイ T S T は、ローダ部 3 0 0 で被試験 IC デバイスが積み込まれたのちチャンバ 1 0 0 に送り込まれ、当該テストトレイ T S T に搭載された状態で各被試験 IC デバイスがテストされる。

図 2 および図 3 に示すように、チャンバ 1 0 0 は、テストトレイ T S T に積み込まれた被試験 IC デバイスに目的とする高温または低温の熱ストレスを与える恒温槽 1 0 1 と、この恒温槽 1 0 1 で熱ストレスが与えられた状態にある被試験 IC デバイスがテストヘッド上のソケットに装着されるテストチャンバ 1 0 2 と、テストチャンバ 1 0 2 で試験された被試験 IC デバイスから、与えられた熱ストレスを除去する除熱槽 1 0 3 とで構成されている。

除熱槽 1 0 3 では、恒温槽 1 0 1 で高温を印加した場合は、被試験 IC デバイスを送風により冷却して室温に戻し、また恒温槽 1 0 1 で低温を印加した場合は、被試験 IC デバイスを温風またはヒータ等で加熱して結露が生じない程度の温度まで戻す。そして、この除熱された被試験 IC デバイスをアンローダ部 4 0 0 に搬出する。

図 2 に示すように、チャンバ 1 0 0 の恒温槽 1 0 1 および除熱槽 1 0 3 は、テストチャンバ 1 0 2 より上方に突出するように配置されている

。また、恒温槽 101 には、図 3 に概念的に示すように、垂直搬送装置が設けられており、テストチャンバ 102 が空くまでの間、複数枚のテストトレイ TST がこの垂直搬送装置に支持されながら待機する。主として、この待機中において、被試験 IC デバイスに高温または低温の熱ストレスが印加される。

図 6 に示すように、テストチャンバ 102 には、その中央下部にテストヘッド 5 が配置され、テストヘッド 5 の上にテストトレイ TST が運ばれる。そこでは、図 7 に示すテストトレイ TST により保持された全ての IC デバイス 2 を順次テストヘッド 5 に電気的に接触させ、テストトレイ TST 内の全ての IC デバイス 2 について試験を行う。一方、試験が終了したテストトレイ TST は、除熱槽 103 で除熱され、IC デバイス 2 の温度を室温に戻したのち、図 2 および図 3 に示すアンローダ部 400 に排出される。

また、図 2 に示すように、恒温槽 101 と除熱槽 103 の上部には、装置基板 105 からテストトレイ TST を送り込むための入口用開口部と、装置基板 105 へテストトレイ TST を送り出すための出口用開口部とがそれぞれ形成してある。装置基板 105 には、これら開口部からテストトレイ TST を出し入れするためのテストトレイ搬送装置 108 が装着してある。これら搬送装置 108 は、例えば回転ローラなどで構成してある。この装置基板 105 上に設けられたテストトレイ搬送装置 108 によって、除熱槽 103 から排出されたテストトレイ TST は、アンローダ部 400 に搬送される。

図 7 は本実施形態で用いられるテストトレイ TST の構造を示す分解斜視図である。このテストトレイ TST は、矩形フレーム 12 を有し、そのフレーム 12 に複数の棧（さん）13 が平行かつ等間隔に設けてある。これら棧 13 の両側と、これら棧 13 と平行なフレーム 12 の辺

12aの内側とには、それぞれ複数の取付け片14が長手方向に等間隔に突出して形成してある。これら棧13の間、および棧13と辺12aとの間に設けられた複数の取付け片14の内の向かい合う2つの取付け片14によって、各インサート収納部15が構成されている。

各インサート収納部15には、それぞれ1個のインサート16が収納されるようになっており、このインサート16はファスナ17を用いて2つの取付け片14にフローティング状態で取り付けられている。本実施形態において、インサート16は、1つのテストトレイTSTに4×16個取り付けられるようになっている。すなわち、本実施形態におけるテストトレイTSTは、4行×16列のICデバイス収納部を有するものとなっている。このインサート16に被試験ICデバイス2を収納することで、テストトレイTSTに被試験ICデバイス2が積み込まれることになる。

インサート16は、図8～図10に示すように、インサート本体161とインサート本体161をカバーする駆動プレート162とを備えている。インサート本体161の中央部には、被試験ICデバイス2を収納するIC収納部19が形成されている。また、インサート本体161の両端中央部には、プッシャ30のガイドピン32が挿入されるガイド孔20が形成されており、インサート本体161の両端角部には、テストトレイTSTの取付け片14への取付け用孔21と、駆動プレート162を上方にバネ付勢する駆動プレート用コイルバネ163を収容するバネ収容孔22とが形成されている。

インサート本体161のIC収納部19とガイド孔20との間には、凹部161bが形成されており、この凹部161bにラッチ164および駆動体165が収容されるようになっている。インサート本体161における凹部161bの両側上部には、凹部161bを介して連通する

2つの貫通穴161cが形成されている。

ラッチ164は、側面視略細長平行四辺形（ただし上端部側は角がない）となっており、ラッチ164の上端部には、ラッチ164の揺動支点となる軸ピン166が貫通する軸穴164aが形成されており、ラッチ164の略中央部には、ピン167が摺動可能に貫通する長穴164bがラッチ164の長手方向に沿って形成されている。

駆動体165は、平面視略コの字状になるように2つの側壁部165aを有しており、それら側壁部165aの間にはラッチ164が摺動可能に収められる空隙が形成されている。各側壁部165aの上部には、軸ピン166に対し摺動可能な長穴165bが上下方向に形成されており、各側壁部165aの内側下部には、ピン167の端部が収められる凹部165cが形成されている。

ラッチ164の略上半分は、その長穴164bにピン167が貫通した状態で駆動体165の2つの側壁部165aの間の空隙に収められ、ピン167の両端部は、各側壁部165aの凹部165cに収められる。ラッチ164および駆動体165は、この状態でインサート本体161の凹部161bに収容されるが、このとき駆動体165の下側には、駆動体165を上方にバネ付勢する駆動体用コイルバネ168が介在せしめられる。そして、インサート本体161の貫通穴161c、駆動体165の長穴165bおよびラッチ164の軸穴164aを貫通するように、軸ピン166がそれらに挿入される。

図9(a), (b)および図10(c), (d)に示すように、駆動体165はコイルバネ168により弾性的に上下動可能となっており、その上下動の規制は、駆動体165の長穴165bの両端が軸ピン166に当接することにより行われる。このような駆動体165の上下動に連動して、ラッチ164は軸ピン166を揺動支点として揺動する。すな

わち、駆動体 165 が上側に移動したときにラッチ 164 は凹部 161c から IC 収納部 19 に臨出し（図 9 (a) , 図 10 (d) ）、駆動体 165 が下側に移動したときにラッチ 164 は IC 収納部 19 から凹部 161c に退避する（図 9 (b) , 図 10 (c) ）。

ラッチ 164 が IC 収納部 19 に臨出したとき、ラッチ 164 の IC 収納部 19 側の面は、下方にかけて IC 収納部 19 の内方に漸次入り込むように傾斜しており、一方、ラッチ 164 の下面是、IC 収納部 19 に収納した IC デバイス 2 の上面を抑え得るように略水平になっている（図 10 (d) ）。

駆動プレート 162 は、インサート本体 161 のバネ収容孔 22 に収容されたコイルバネ 163 によって上方にバネ付勢された状態でインサート本体 161 に取り付けられ（図 8 参照）、駆動プレート 162 に形成された凸部 162a と、インサート本体 161 に形成された凹部 161a とが係合することで、駆動プレート 162 の上限の位置が規定されている。このようにして、駆動プレート 162 は、インサート本体 161 に対して弾性的に近接・離反し、この駆動プレート 162 により駆動体 165 は押圧されるようになっている。

テストヘッド 5 の上には、図 12 (a) , (b) に示すように、プローブピン 51 を有するソケット 50 が配置されている。プローブピン 51 は、IC デバイス 2 の外部端子に対応する数およびピッチで設けられており、図外のスプリングによって上方向にバネ付勢されている。

また、ソケット 50 の周囲には、図 12 (a) , (b) に示すように、ソケットガイド 40 が固定されている。ソケットガイド 40 の両側部には、プッシャ 30 に形成してある 2 つのガイドピン 32 が挿入されて、これら 2 つのガイドピン 32 との間で位置決めを行うためのガイドブッシュ 41 が設けられている。

図6および図12(a), (b)に示すように、テストヘッド5の上側には、ソケット50の数に対応してプッシャ30が設けてある。プッシャ30の下側中央には、被試験ICデバイス2を押し付けるための押圧子31が下方に向かって設けられており、プッシャ30の下側両端部には、インサート16のガイド孔20およびソケットガイド40のガイドブッシュ41に挿入されるガイドピン32が設けられている。また、押圧子31とガイドピン32との間には、プッシャ30がZ軸駆動装置70にて下降移動する際に、ソケットガイド40のストップ面42に当接して下限を規定することのできるストップピン33が設けられている。

図6に示すように、各プッシャ30は、アダプタ62の下端に固定しており、各アダプタ62は、マッチプレート60に弾性保持してある。マッチプレート60は、テストヘッド5の上部に位置するように、かつプッシャ30とソケット50との間にテストトレイTSTが挿入可能となるように装着してある。このマッチプレート60に保持されたプッシャ30は、テストヘッド5またはZ軸駆動装置70の駆動プレート(駆動体)72に対して、Z軸方向に移動自在である。なお、テストトレイTSTは、図6において紙面に垂直方向(X軸)から、プッシャ30とソケット50との間に搬送されてくる。チャンバ100内部でのテストトレイTSTの搬送手段としては、搬送用ローラなどが用いられる。テストトレイTSTの搬送移動に際しては、Z軸駆動装置70の駆動プレートは、Z軸方向に沿って上昇しており、プッシャ30とソケット50との間には、テストトレイTSTが挿入される十分な隙間が形成している。

図6に示すように、駆動プレート72の下面には、押圧部74が固定しており、マッチプレート60に保持してあるアダプタ62の上面を押

圧可能にしてある。駆動プレート 7 2 には駆動軸 7 8 が固定しており、駆動軸 7 8 にはモータ等の駆動源（図示せず）が連結しており、駆動軸 7 8 を Z 軸方向に沿って上下移動させ、アダプタ 6 2 を押圧可能となっている。

なお、マッチプレート 6 0 は、試験すべき I C デバイス 2 の形状や、テストヘッド 5 のソケット数（同時に測定する I C デバイス 2 の数）などに合わせて、アダプタ 6 2 およびプッシャ 3 0 とともに、交換自在な構造になっている。このようにマッチプレート 6 0 を交換自在にしておくことにより、Z 軸駆動装置 7 0 を汎用のものとすることができます。

本実施形態では、上述したように構成されたチャンバ 1 0 0において、図 6 に示すように、テストチャンバ 1 0 2 を構成する密閉されたケーシング 8 0 の内部に、温度調節用送風装置 9 0 が装着してある。温度調節用送風装置 9 0 は、ファン 9 2 と、熱交換部 9 4 とを有し、ファン 9 2 によりケーシング内部の空気を吸い込み、熱交換部 9 4 を通してケーシング 8 0 の内部に吐き出して循環することで、ケーシング 8 0 の内部を、所定の温度条件（高温または低温）にする。

温度調節用送風装置 9 0 の熱交換部 9 4 は、ケーシング内部を高温にする場合には、加熱媒体が流通する放熱用熱交換器または電熱ヒータなどで構成され、ケーシング内部を、たとえば室温～160℃程度の高温に維持するために十分な熱量を提供することが可能になっている。また、ケーシング内部を低温にする場合には、熱交換部 9 4 は、液体窒素などの冷媒が循環する吸熱用熱交換器などで構成され、ケーシング内部を、たとえば−60℃～室温程度の低温に維持するために十分な熱量を吸熱することが可能になっている。ケーシング 8 0 の内部温度は、たとえば温度センサ 8 2 により検出され、ケーシング 8 0 の内部が所定温度に維持されるように、ファン 9 2 の風量および熱交換部 9 4 の熱量などが

制御される。

温度調節用送風装置 90 の熱交換部 94 を通して発生した温風または冷風（エア）は、ケーシング 80 の上部を Y 軸方向に沿って流れ、装置 90 と反対側のケーシング側壁に沿って下降し、マッチプレート 60 とテストヘッド 5 との間の隙間を通して、装置 90 へと戻り、ケーシング内部を循環するようになっている。

第 4 に、アンローダ部 400 に関する部分について説明する。

図 2 および図 3 に示すアンローダ部 400 にも、ローダ部 300 に設けられた X-Y 搬送装置 304 と同一構造の X-Y 搬送装置 404, 404 が設けられ、この X-Y 搬送装置 404, 404 によって、アンローダ部 400 に運び出されたテストトレイ TST から試験済の IC デバイスがカスタマトレイ KST に積み替えられる。

図 2 に示すように、アンローダ部 400 の装置基板 105 には、当該アンローダ部 400 へ運ばれたカスタマトレイ KST が装置基板 105 の上面に臨むように配置される一対の窓部 406, 406 が二対開設してある。

それぞれの窓部 406 の下側には、カスタマトレイ KST を昇降させるためのエレベータ 204 が設けられており（図 4 参照）、ここでは試験済の被試験 IC デバイスが積み替えられて満杯になったカスタマトレイ KST を載せて下降し、この満杯トレイをトレイ移送アーム 205 に受け渡す。

次に、上記 IC デバイス試験装置 10 において、IC デバイス 2 をインサート 16 に収納する方法および IC デバイス 2 を試験する方法について説明する。

ハンドラ 1 のローダ部 300 において、カスタマトレイ KST に搭載された被試験 IC デバイス 2 は、図 9 (a) に示すように、X-Y 搬送

装置 304 の可動ヘッド 303 に装着された吸着パッド 33 に吸着され、テストトレイ TST に取り付けられたインサート 16 の IC 収納部 19 上に搬送される。

この状態（無負荷の状態）において、インサート 16 における駆動プレート 162 はインサート本体 161 から離反しており、駆動体 165 は上側に位置しており、ラッチ 164 は IC 収納部 19 に露出している。このとき、ラッチ 164 の長穴 164b を貫通しているピン 167 は、その長穴 164b の上端部に位置している。

次に、図 9 (b) に示すように、吸着パッド 33 に先立って位置決め装置 34 が降下し、位置決め装置 34 に設けられた位置決めピン 341 がインサート 16 のガイド孔 20 に挿入され、吸着パッド 33 の IC 収納部 19 に対する位置決めがなされる。このとき、位置決め装置 34 は、インサート 16 をカバーしている駆動プレート 162 を下方に押し下げ、インサート本体 161 に近接・接触させる。

駆動プレート 162 は駆動体 165 を押圧し、それにより駆動体 165 は下側に移動するが、この駆動体 165 とともに駆動体 165 の側壁部 165a の凹部 165c に収容されたピン 167 も下方に移動する。ピン 167 は、ラッチ 164 の長穴 164b を貫通しているため、その長穴 164b を摺動しながら下方に移動する。このピン 167 の下方移動によって、ラッチ 164 は軸ピン 166 を支点として揺動し、IC 収納部 19 から退避する。

ラッチ 164 が IC 収納部 19 から退避したら、図 10 (c) に示すように、IC デバイス 2 を吸着した吸着パッド 33 が降下し、IC デバイス 2 を IC 収納部 19 に載置するとともに、IC デバイス 2 に対する吸着を停止する。

このようにして IC デバイス 2 がインサート 16 の IC 収納部 19

に収納されたら、図 10 (d) に示すように、吸着パッド 33 および位置決め装置 34 は上昇する。

位置決め装置 34 が上昇すると、駆動プレート用コイルバネ 163 に付勢された駆動プレート 162 がインサート本体 161 から離反し、それに伴って駆動体用コイルバネ 168 に付勢された駆動体 165 が上側に移動する。この駆動体 165 とともに、ピン 167 もラッチ 164 の長穴 164b を摺動しながら上方に移動する。このピン 167 の上方移動によって、ラッチ 164 は軸ピン 166 を支点として揺動し、図 10 (d) に示すように、IC 収納部 19 に臨出する。このとき、ラッチ 164 は IC デバイス 2 の上面に被さるため、IC デバイス 2 を搭載したテストトレイ TST を搬送する際に、IC デバイス 2 が IC 収納部 19 から飛び出すことを防止することができる。

IC デバイス 2 は、インサート 16 の IC 収納部 19 に収納された状態で、恒温槽 101 にて所定の設定温度に加熱された後、テストチャンバー 102 内に搬送されてくる。

図 6 に示すように、IC デバイス 2 を搭載したテストトレイ TST がテストヘッド 5 上で停止すると、Z 軸駆動装置 70 が駆動し、駆動プレート 72 に固定された押圧部 74 が、アダプタ 62 を介してプッシャ 30 を押圧し降下させる。そうすると、図 12 (b) に示すように、プッシャ 30 のガイドピン 32 がインサート本体 161 のガイド孔 20 に挿入され、プッシャ 30 、インサート 16 およびソケット 50 の位置決めがなされる。

このとき、プッシャ 30 は、駆動プレート 162 、ひいては駆動体 165 を下側に押し下げ、これにより、ラッチ 164 は上記と同様の動作で IC 収納部 19 から退避する。また、プッシャ 30 の押圧子 31 は、IC デバイス 2 のパッケージ本体をソケット 50 側に押し付け、その結

果、ICデバイス2の外部端子がソケット50のプロープピン51に接続される。

この状態で、試験用メイン装置6からソケット50のプロープピン51を介して被試験ICデバイス2に対して試験用電気信号を送信し試験を行う。本実施形態におけるインサート16では、IC収納部19の下側に何らの機構も設けられていないため、テストヘッド5上におけるソケット50のプロープピン51を短くして被試験ICデバイス2の外部端子とテストヘッド5との距離を小さくことができ、したがって高周波試験を問題なく行うことが可能である。

被試験ICデバイス2の試験が終了したら、Z軸駆動装置70が駆動して駆動プレート72、マッチプレート60およびプッシャ30が上昇し、それに伴い、駆動プレート162および駆動体165が上方に移動する。これにより、ラッチ164は上記と同様の動作でIC収納部19に臨出する（図12（a）参照）。

ここで、ICデバイス2を吸着パッド33によりインサート16のIC収納部19に収納するとき、ICデバイス2の寸法外れや位置決め装置34の調整狂い等に起因して、ICデバイス2が適正な姿勢でIC収納部19に収納されない場合がある。例えば、図11に示すように、ICデバイス2の一端がラッチ164の上に乗り上げてしまうようなICデバイス2の置きミスが発生する場合がある。

しかしながら、本実施形態におけるインサート16では、ラッチ164がIC収納部19に臨出したとき、ラッチ164のIC収納部19側の面は、下方にかけてIC収納部19の内方に漸次入り込むように傾斜しているため、そのラッチ164のIC収納部19側の面を下方に押圧すれば、ラッチ164は長穴164bにてピン167を摺動させながら駆動体165を降下させ、IC収納部19から退避することができる。

したがって、ICデバイス2が図11に示すような状態にあり、そこにプッシュアーム30が降下し、押圧子31がICデバイス2を押圧したとしても、ICデバイス2（ラッチ164に乗り上げている部分）はラッチ164のIC収納部19側の面を下方に押圧し、ラッチ164を揺動させてIC収納部19から退避させることができる。その結果、ICデバイス2は、図12（b）に示すような適正な位置に移ることができる。

このように、本実施形態におけるインサート16では、ICデバイス2の置きミスが発生した場合であっても、プッシュアーム30によるICデバイス2およびラッチ164への負荷はほとんどなく、ICデバイス2およびラッチ164の破損を防止することができる。

また、プッシュアーム30の押圧子31がICデバイス2のパッケージ本体をソケット50側に押し付けるとき、ICデバイス2が押圧子31に張り付いてしまうことがある。この状態でプッシュアーム30が上昇し、そのままICデバイス2が押圧子31に張り付いていたとすると、次の試験を行うときに、押圧子31はICデバイス2を張り付けたまま次の被試験ICデバイス2を押圧し、その被試験ICデバイス2を破壊してしまうという問題が生じる。

しかしながら、本実施形態におけるインサート16では、プッシュアーム30の上昇に伴って駆動体165が上側に移動し、ラッチ164がIC収納部19に臨出するように揺動する。IC収納部19に臨出したラッチ164の下面は略水平になっており、その状態からラッチ164は上側に動かないため、プッシュアーム30とともに上昇しようとするICデバイス2はラッチ164の下面に当接して上昇が妨げられ、押圧子31から引き離される。

このように、本実施形態におけるインサート16では、ICデバイス2がプッシュアーム30に張り付いた場合であっても、ICデバイス2がプッ

シャ 3 0 とともに上昇することを阻止し、被試験 I C デバイス 2 が次々と破壊されることを防止することができる。

以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するため記載されたものではない。したがって、上記実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

例えば、上記実施形態においては、ラッチ 1 6 4 に長穴 1 6 4 b が形成されており、駆動体 1 6 5 にその長穴 1 6 4 b を貫通するピン 1 6 7 が取り付けられるようになっているが、逆に、図 1 3 に示すように、駆動体 1 6 5 A の長穴 1 6 5 A b の下側に、下方にかけて I C 収納部 1 9 に漸次近接するように傾斜している傾斜長穴 1 6 5 A d が形成されており、ラッチ 1 6 4 A の軸穴 1 6 4 A a の下側に形成された貫通穴 1 6 4 A c に、駆動体 1 6 5 A の傾斜長穴 1 6 5 A d に摺動可能に挿入されるピン 1 6 7 A が取り付けられてもよい。

このような構造においては、図 1 4 (a) ~ (c) に示すように、駆動体 1 6 5 A が下方に移動するときに、ピン 1 6 7 A は駆動体 1 6 5 A の傾斜長穴 1 6 5 A d を摺動しながらその傾斜長穴 1 6 5 A d の上部に移動し、それによりラッチ 1 6 4 A は I C 収納部 1 9 から退避するよう揺動する。また、図 1 4 (c) ~ (a) に示すように、駆動体 1 6 5 A が上方に移動するときに、ピン 1 6 7 A は駆動体 1 6 5 A の傾斜長穴 1 6 5 A d を摺動しながらその傾斜長穴 1 6 5 A d の下部に移動し、それによりラッチ 1 6 4 A は I C 収納部 1 9 に臨出するよう揺動する。

このような構造によれば、上記実施形態と同様に、I C デバイス 2 の置きミスが発生した場合であっても、プッシュ 3 0 による I C デバイス 2 およびラッチ 1 6 4 A への負荷はほとんどなく、I C デバイス 2 およ

びラッチ 164 A の破損を防止することができ、また、IC デバイス 2 がプッシュヤ 30 に張り付いた場合であっても、IC デバイス 2 がプッシュヤ 30 とともに上昇することを阻止し、被試験 IC デバイス 2 が次々と破壊されることを防止することができる。

産業上の利用の可能性

以上説明したように、本発明のインサート、トレイまたは電子部品ハンドリング装置によれば、高周波試験に対応することができ、電子部品のインサートへの置きミスが生じた場合であっても、プッシュヤによる電子部品およびラッチの破損を防止するとともに、電子部品のプッシュヤへの張り付き上昇を防止することができる。すなわち、本発明のインサート、トレイまたは電子部品ハンドリング装置は、高周波試験を必要とする電子部品の試験を、電子部品やインサートのラッチを破損することなく行うのに有用である。

請求の範囲

1. 電子部品ハンドリング装置において被試験電子部品を収納・保持するインサートであって、

電子部品収納部を有するインサート本体と、

前記インサート本体に搖動自在に取り付けられ、前記電子部品収納部に収納された被試験電子部品の上面に被さって被試験電子部品を保持することのできるラッチと、

前記インサート本体に上下動自在に取り付けられ、前記ラッチを搖動させる駆動体とを備えており、

前記ラッチは、前記電子部品収納部に収納された被試験電子部品よりも上側に設けられた軸を支点として、前記駆動体が上方に移動したときに前記電子部品収納部に臨出し、前記駆動体が下方に移動したときに前記電子部品収納部から退避するように搖動可能となっており、

前記ラッチが前記電子部品収納部に臨出したときに、前記ラッチの前記電子部品収納部側の面は、下方にかけて前記電子部品収納部の内方に漸次入り込むように傾斜しており、前記ラッチの下面是、前記電子部品収納部に収納された被試験電子部品の上面を抑え得るようになっている

ことを特徴とするインサート。

2. 前記ラッチには、下方にかけて前記電子部品収納部に漸次近接する長穴が形成されており、前記駆動体には、前記ラッチの長穴に摺動可能に挿入されるピンが設けられていることを特徴とする請求項1に記載のインサート。

3. 前記駆動体には、下方にかけて前記電子部品収納部に漸次近接する長穴が形成されており、前記ラッチには、前記駆動体の長穴に摺動可能

に挿入されるピンが設けられていることを特徴とする請求項 1 に記載のインサート。

4. 前記駆動体には、前記ラッチの揺動支点となる軸ピンが貫通し、前記軸ピンに対して摺動する長穴が上下方向に形成されていることを特徴とする請求項 1～3 のいずれかに記載のインサート。

5. 前記駆動体の下側には、前記駆動体を上方に付勢する弾性体が設けられていることを特徴とする請求項 1～4 のいずれかに記載のインサート。

6. 電子部品ハンドリング装置におけるテストヘッドのコンタクト部に被試験電子部品を搬送するトレイであって、請求項 1 に記載のインサートを備えたことを特徴とするトレイ。

7. 電子部品の試験を行うために、被試験電子部品を取り廻すとともに被試験電子部品の端子をテストヘッドのコンタクト部に押し付けることのできる電子部品ハンドリング装置であって、請求項 1 に記載のインサートを備えたことを特徴とする電子部品ハンドリング装置。

8. 電子部品の試験を行うために、被試験電子部品を取り廻すとともに被試験電子部品の端子をテストヘッドのコンタクト部に押し付けることのできる電子部品ハンドリング装置であって、請求項 6 に記載のトレイを備えたことを特徴とする電子部品ハンドリング装置。

図 1

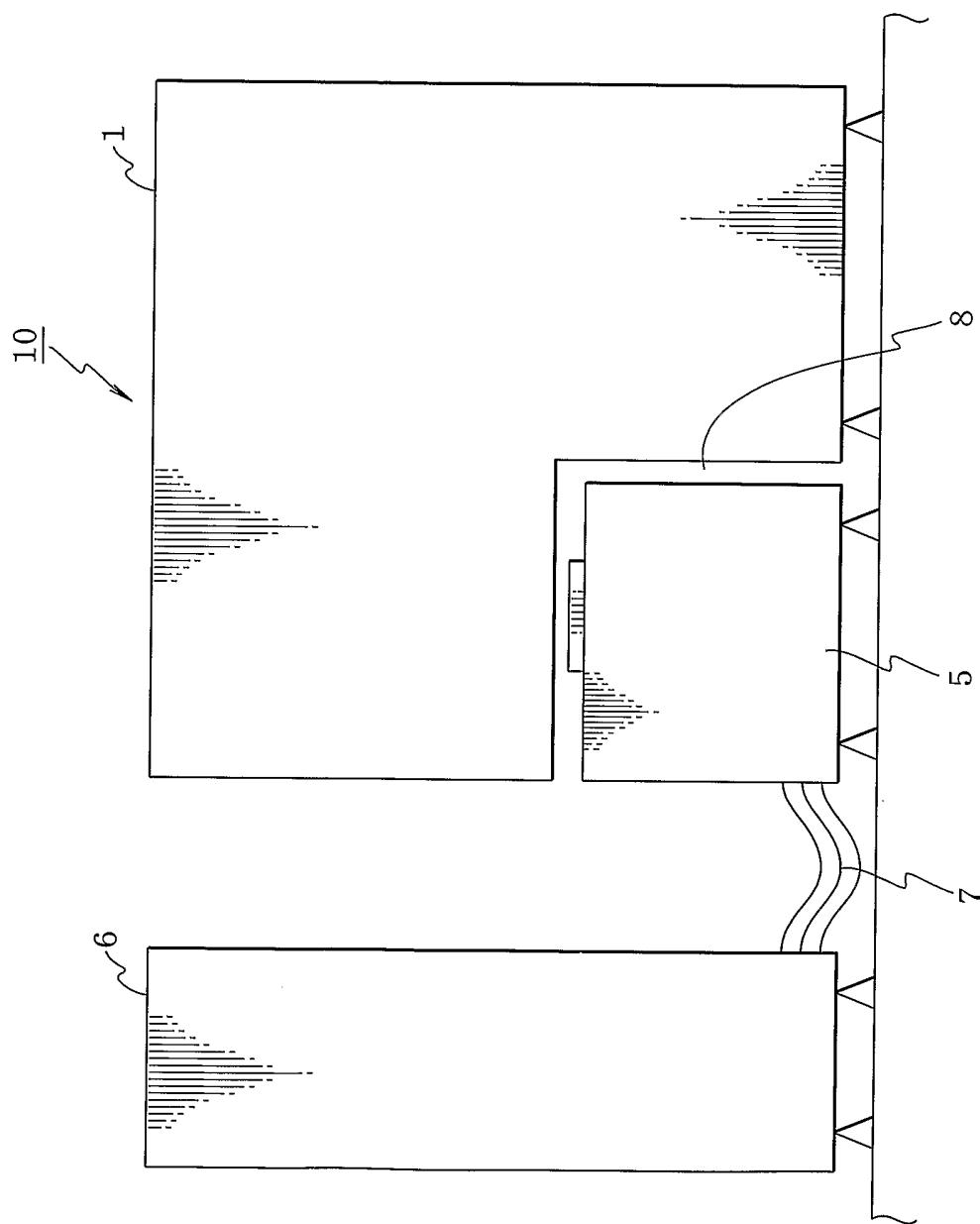


図 2

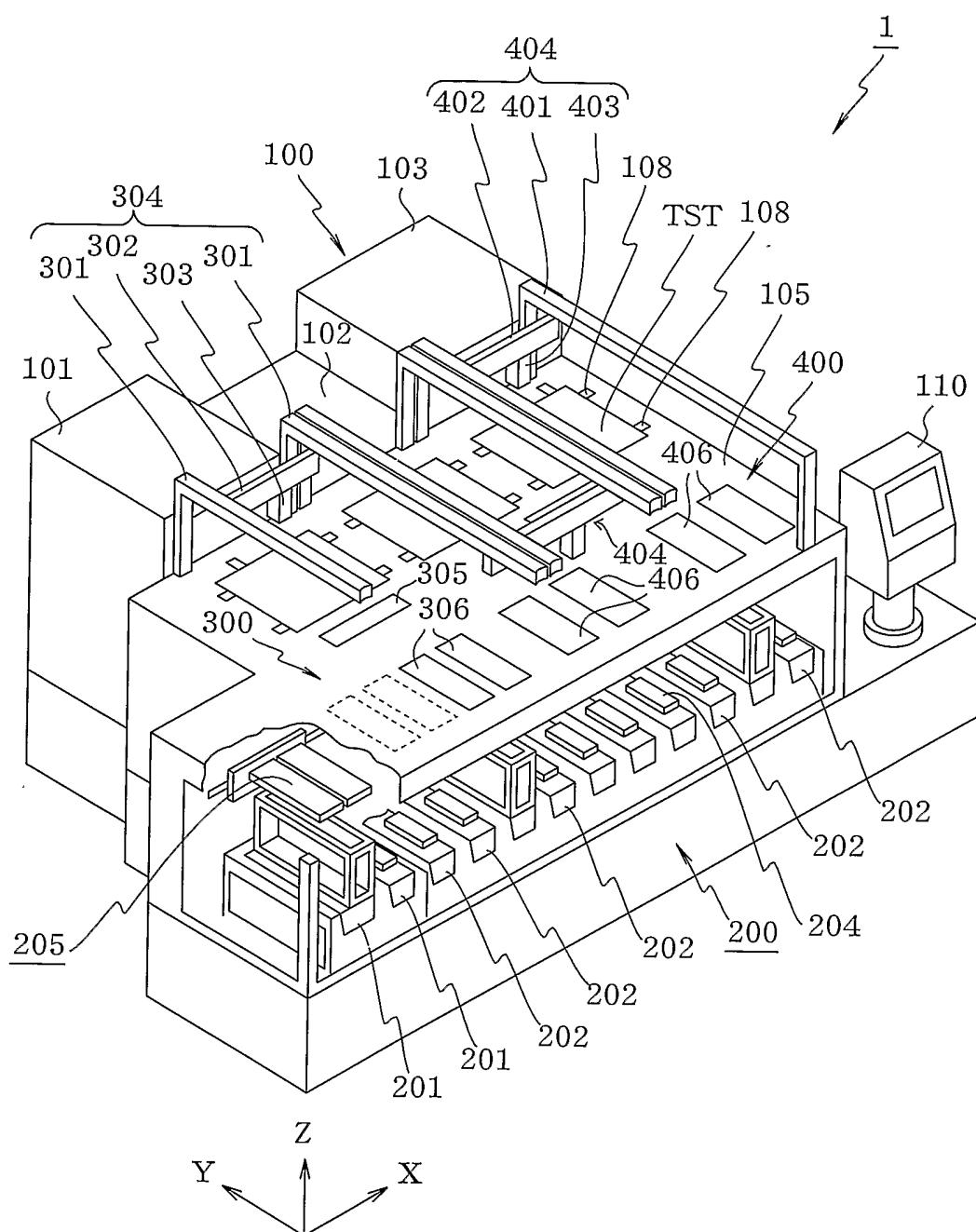


図 3

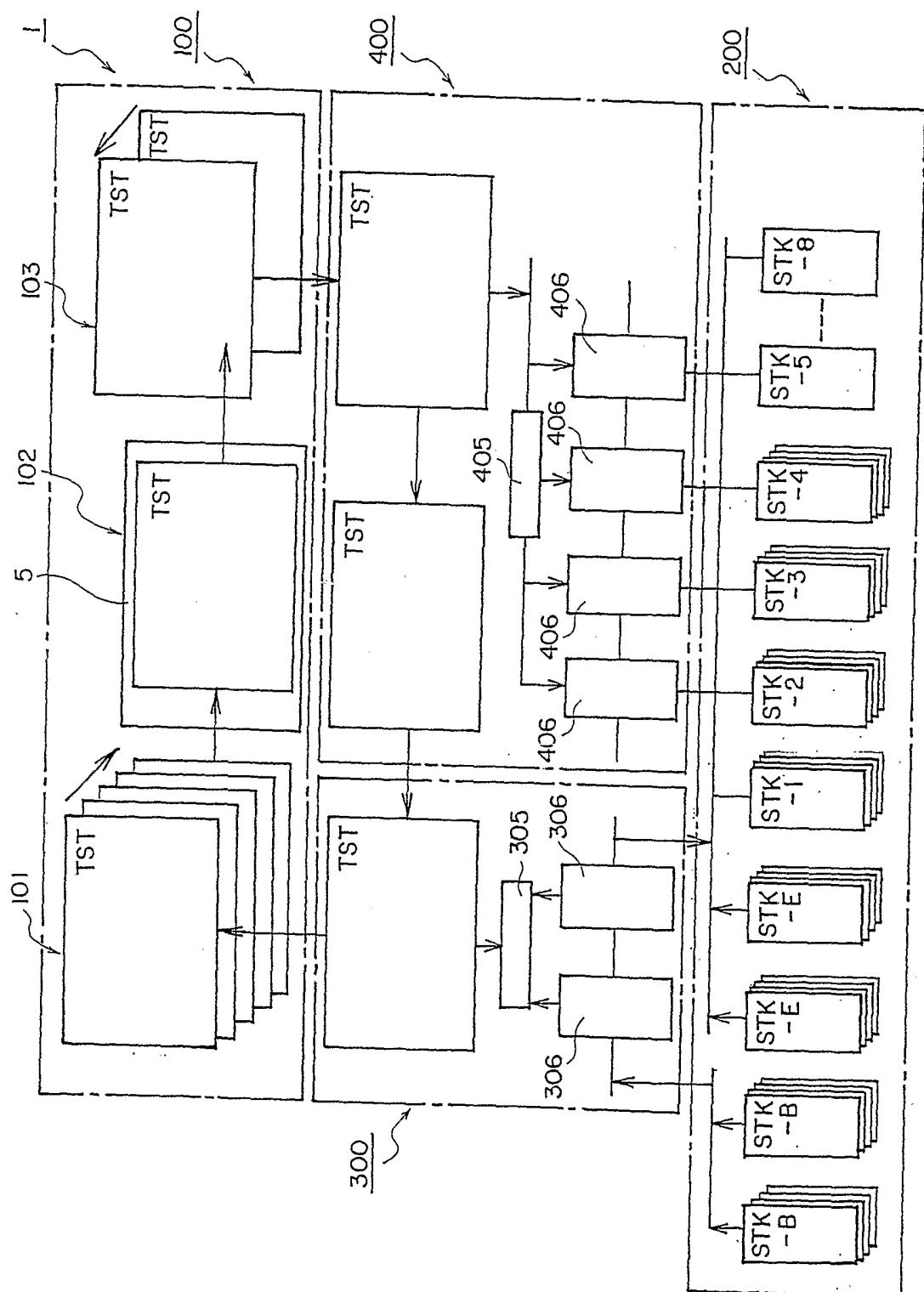


図 4

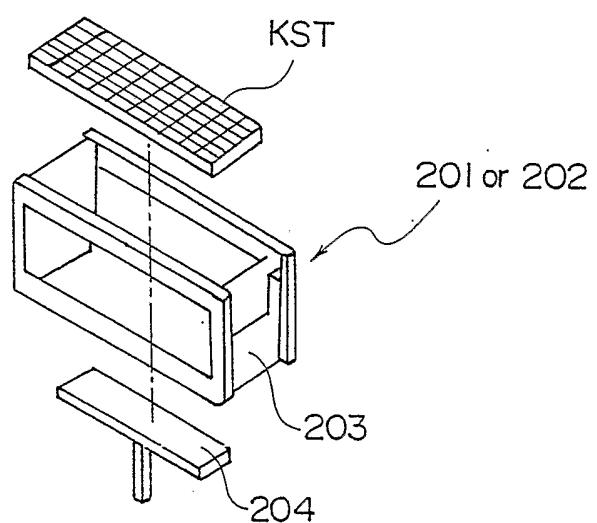


図 5

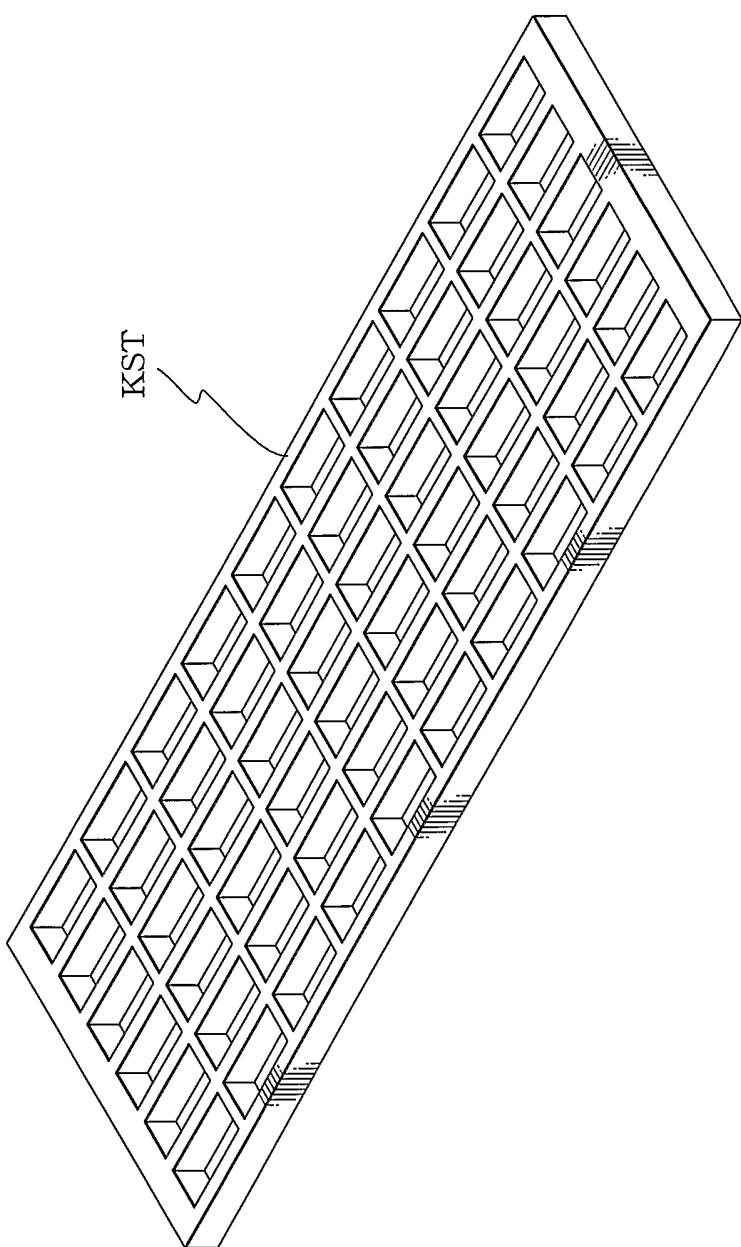


図 6

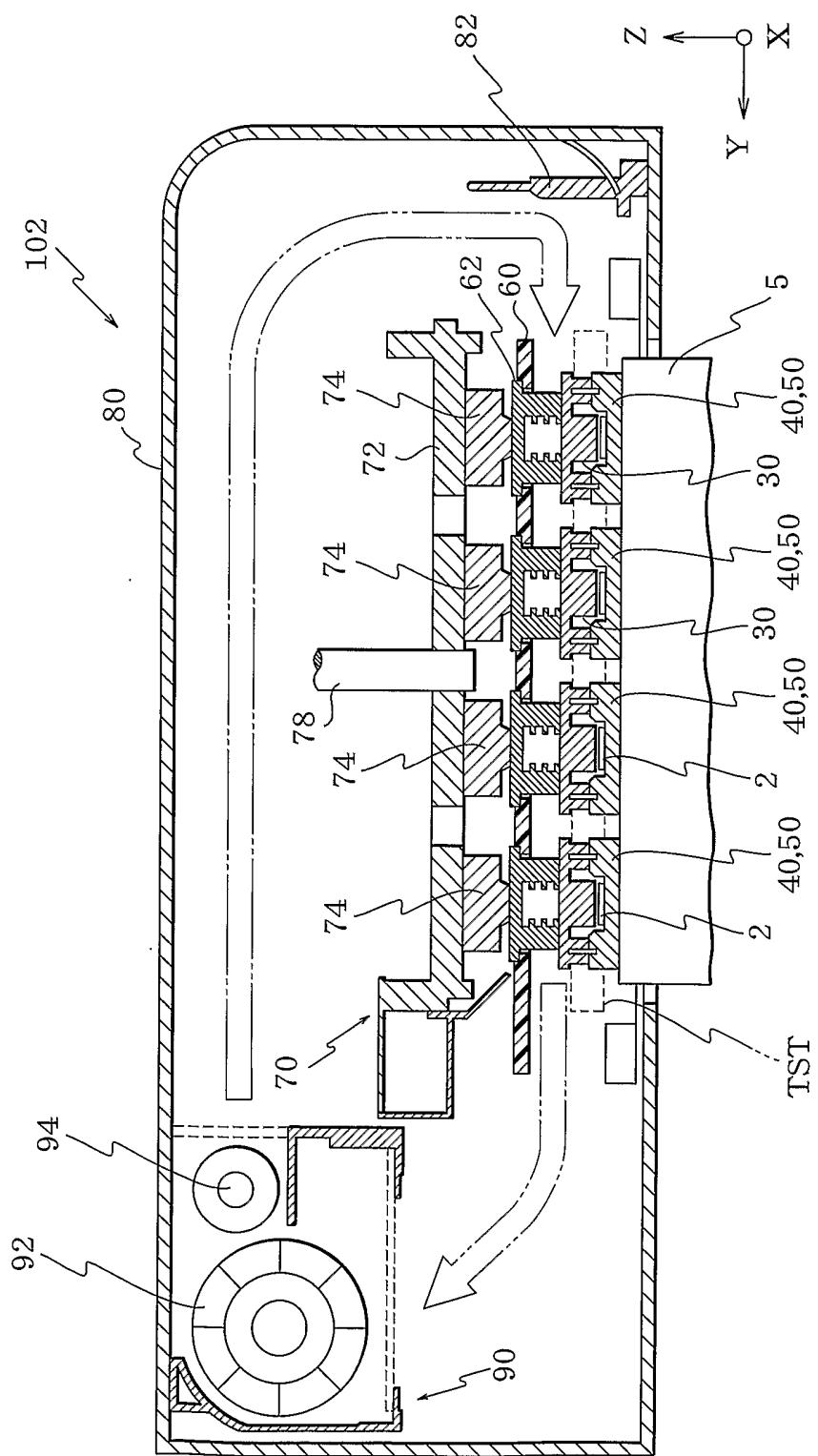


図 7

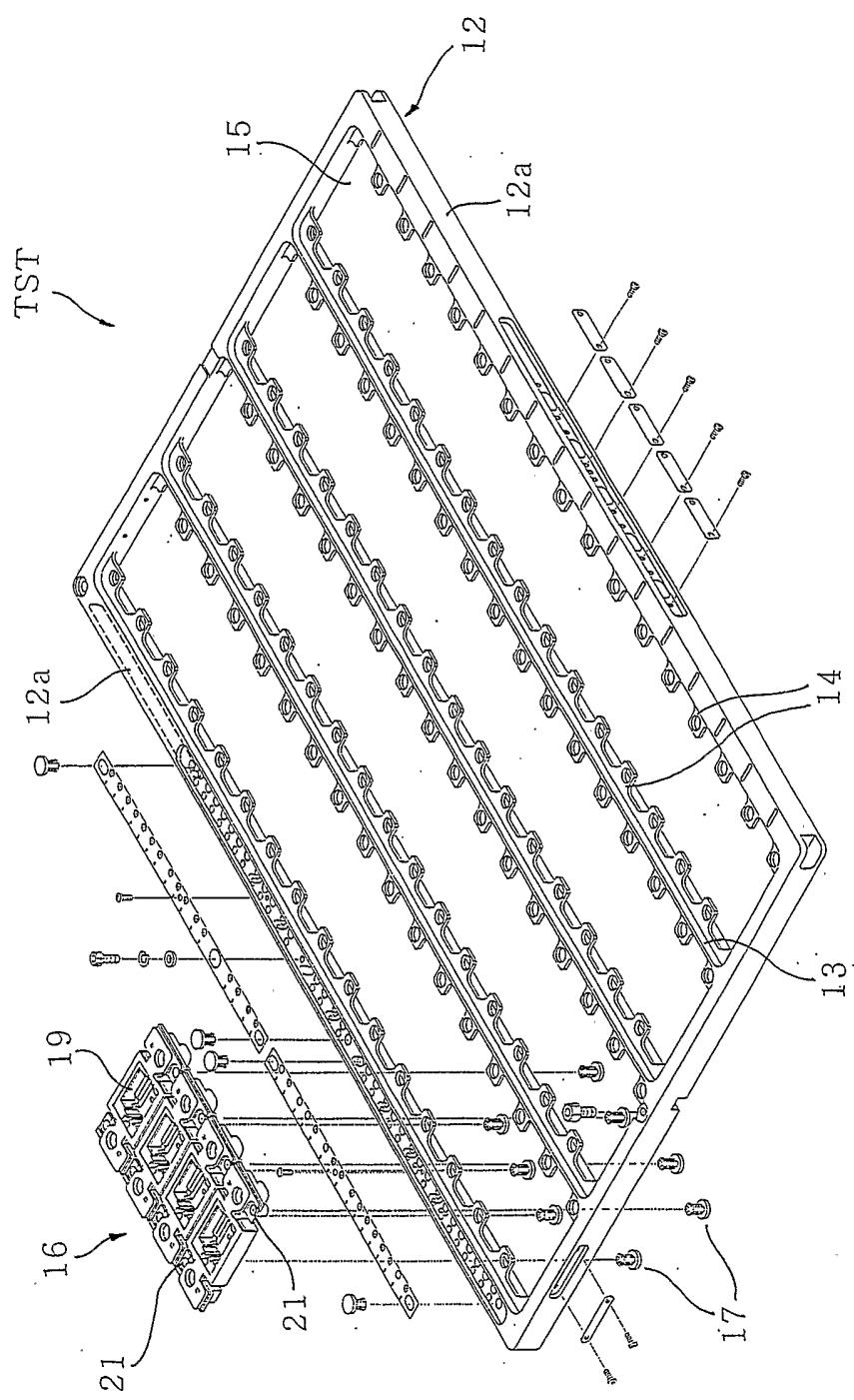


図 8

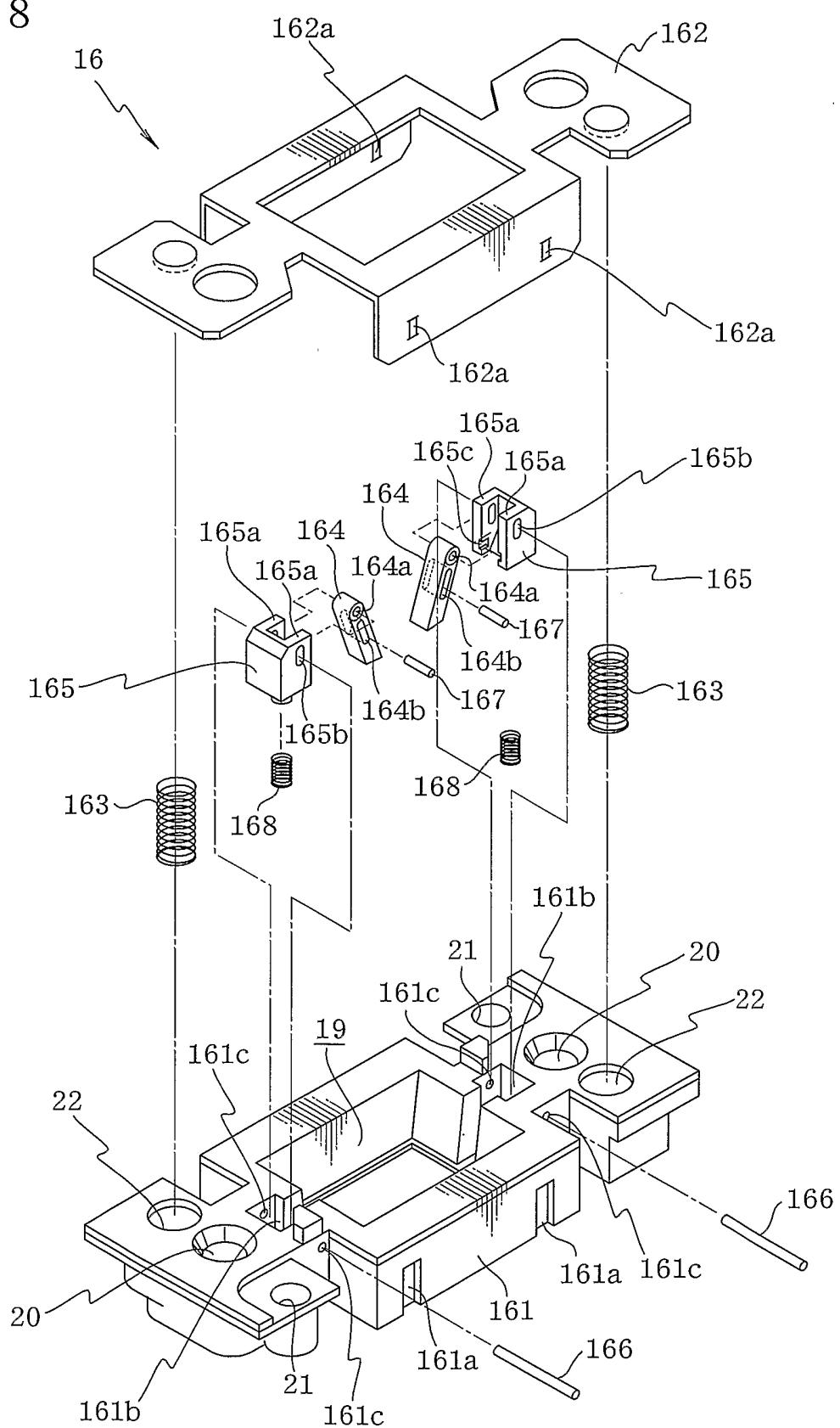


図 9

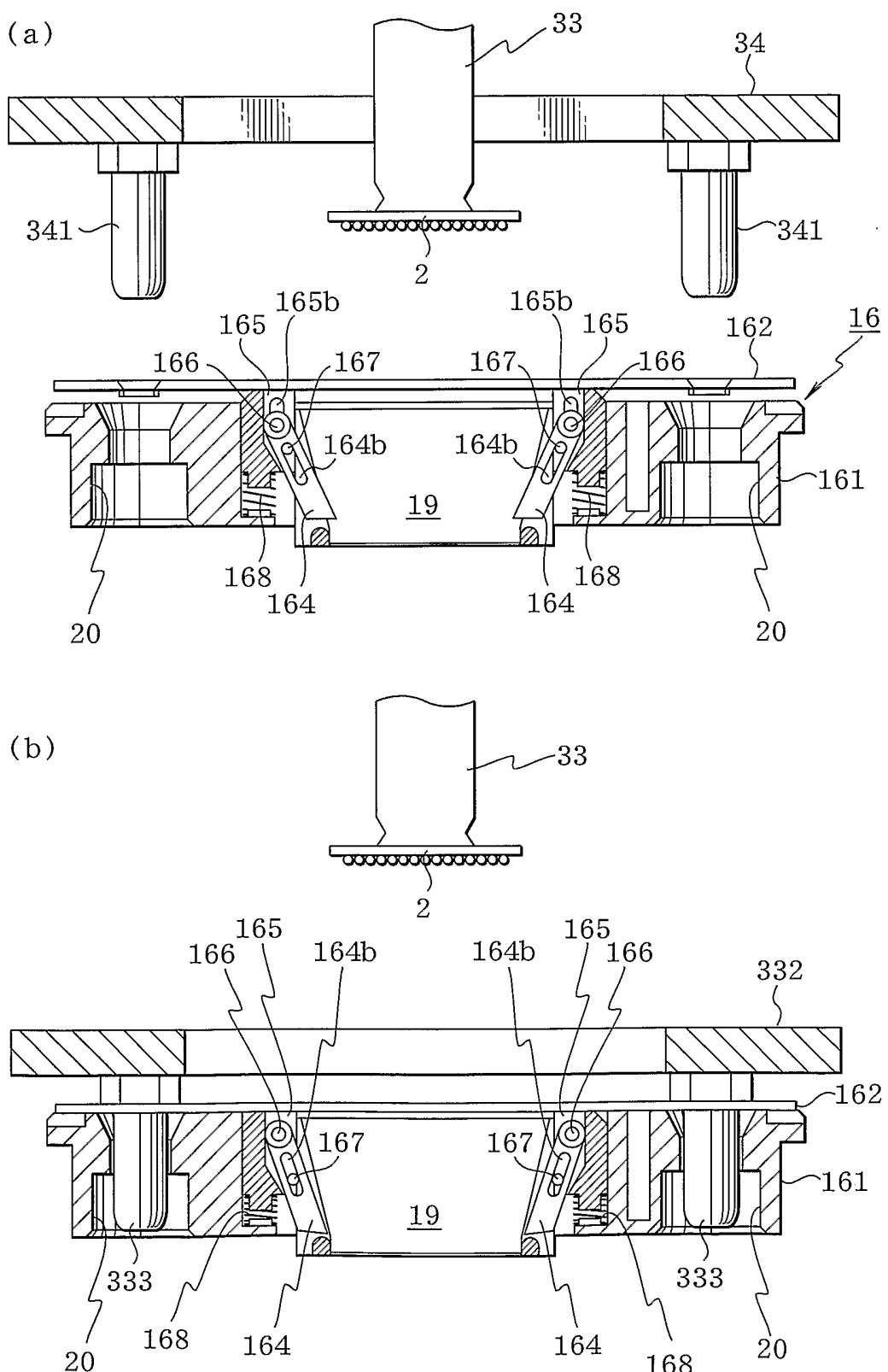


図 10

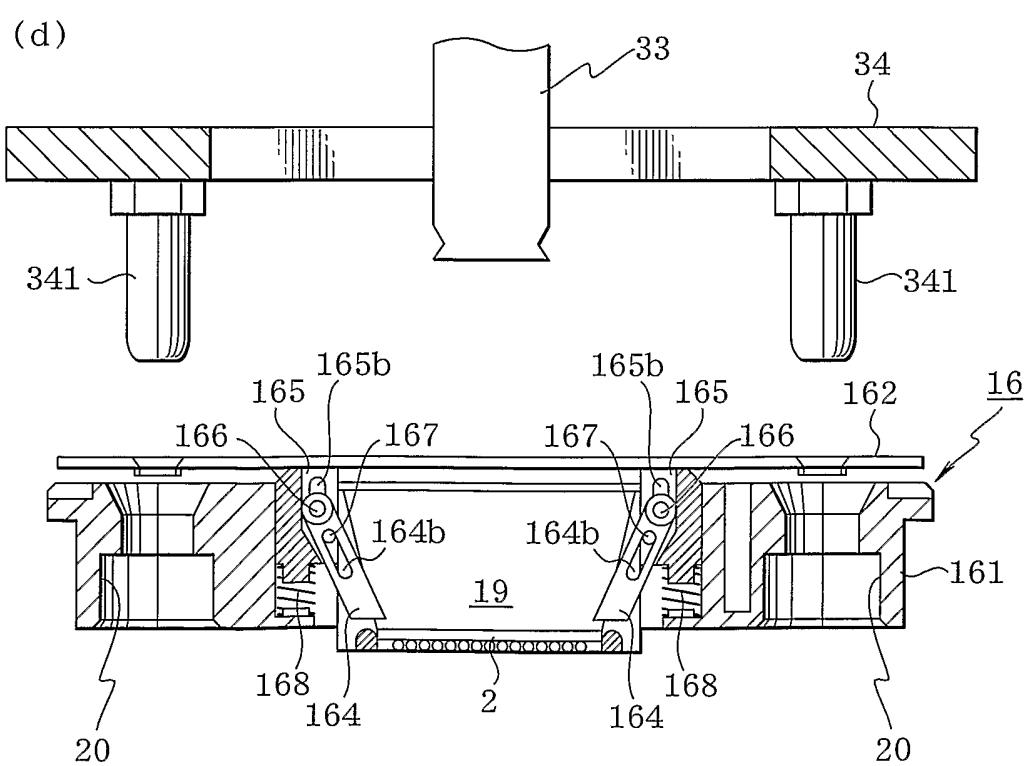
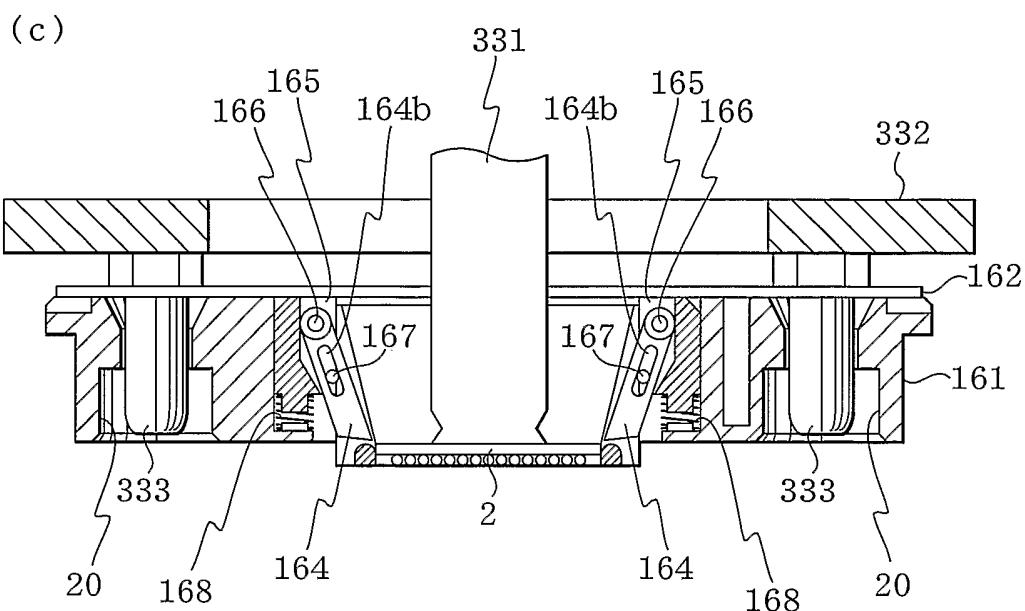


図 1 1

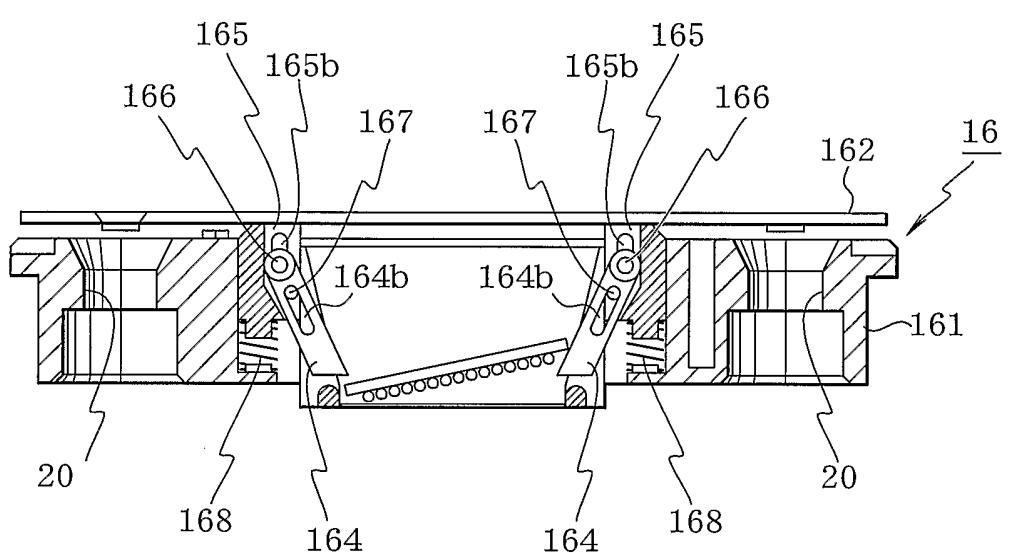


図 1 2

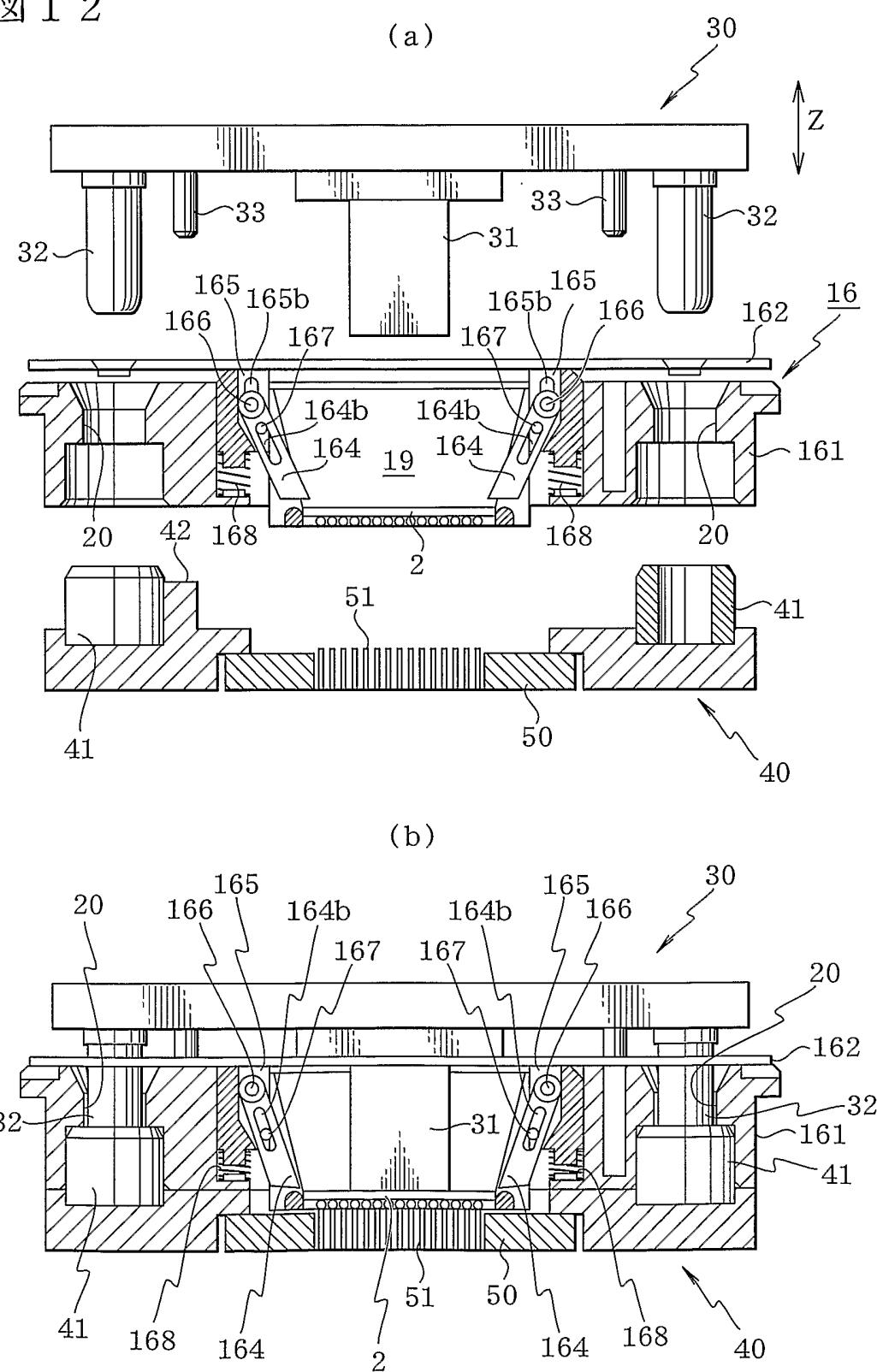


図 1 3

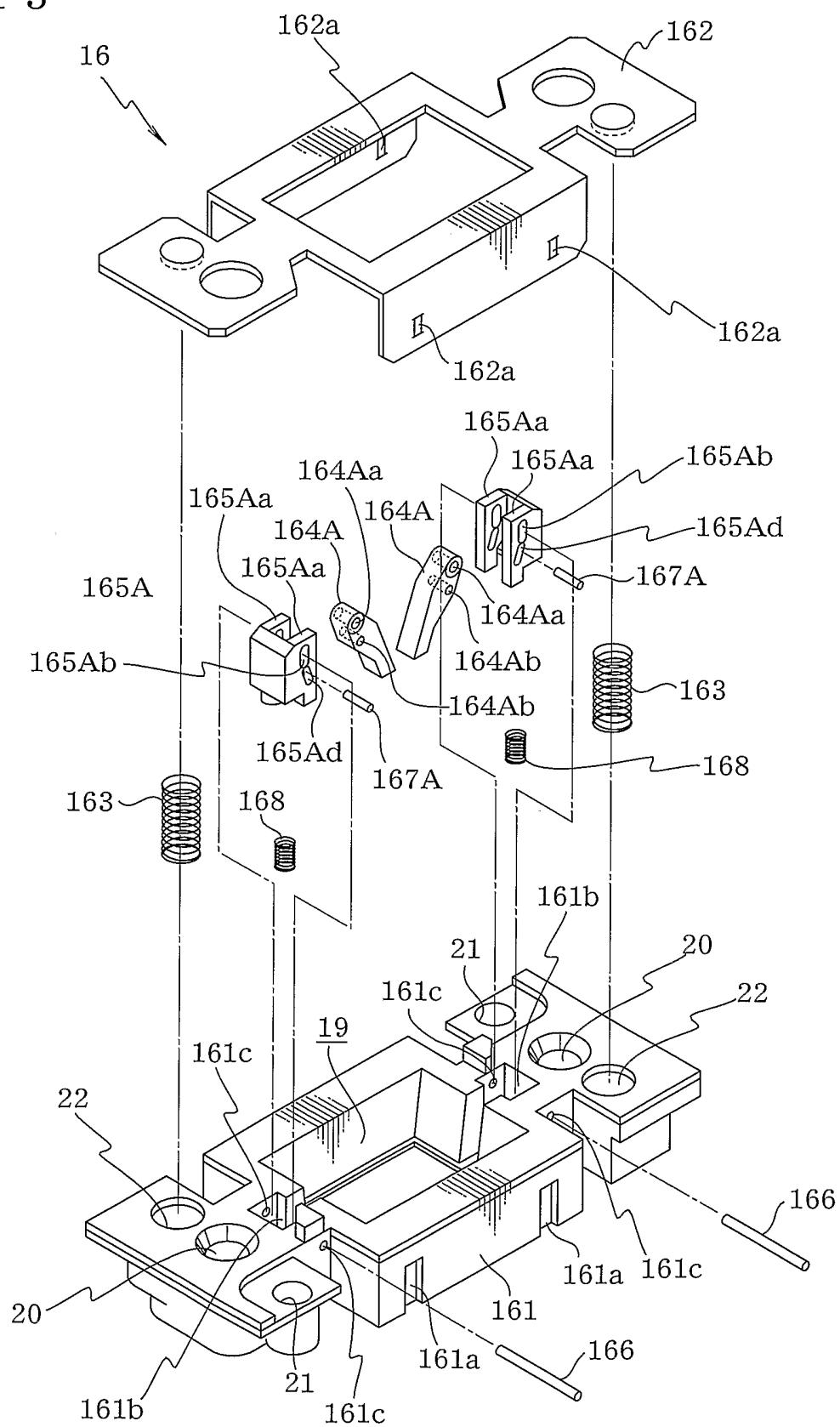


図 14

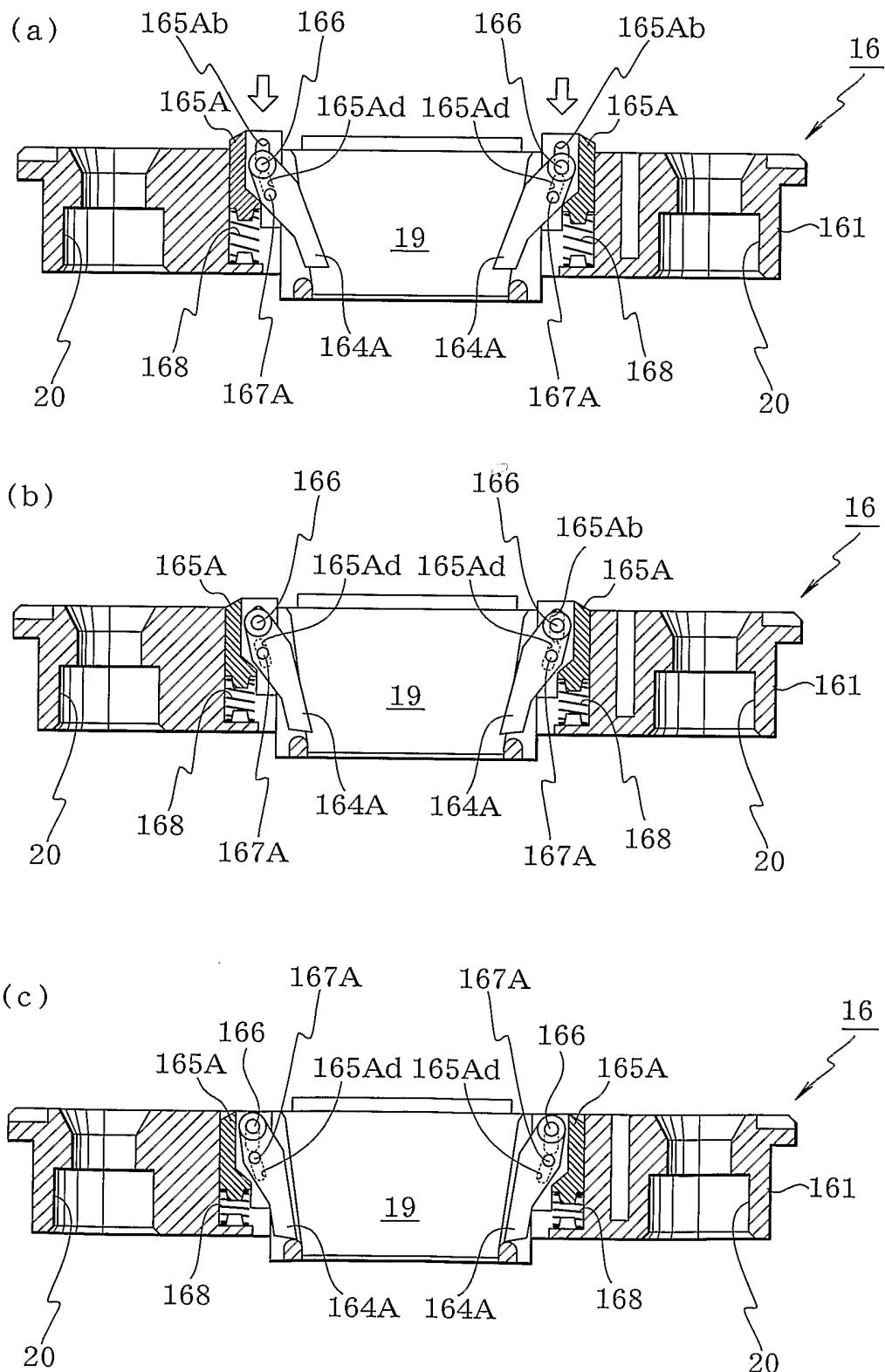


図 15

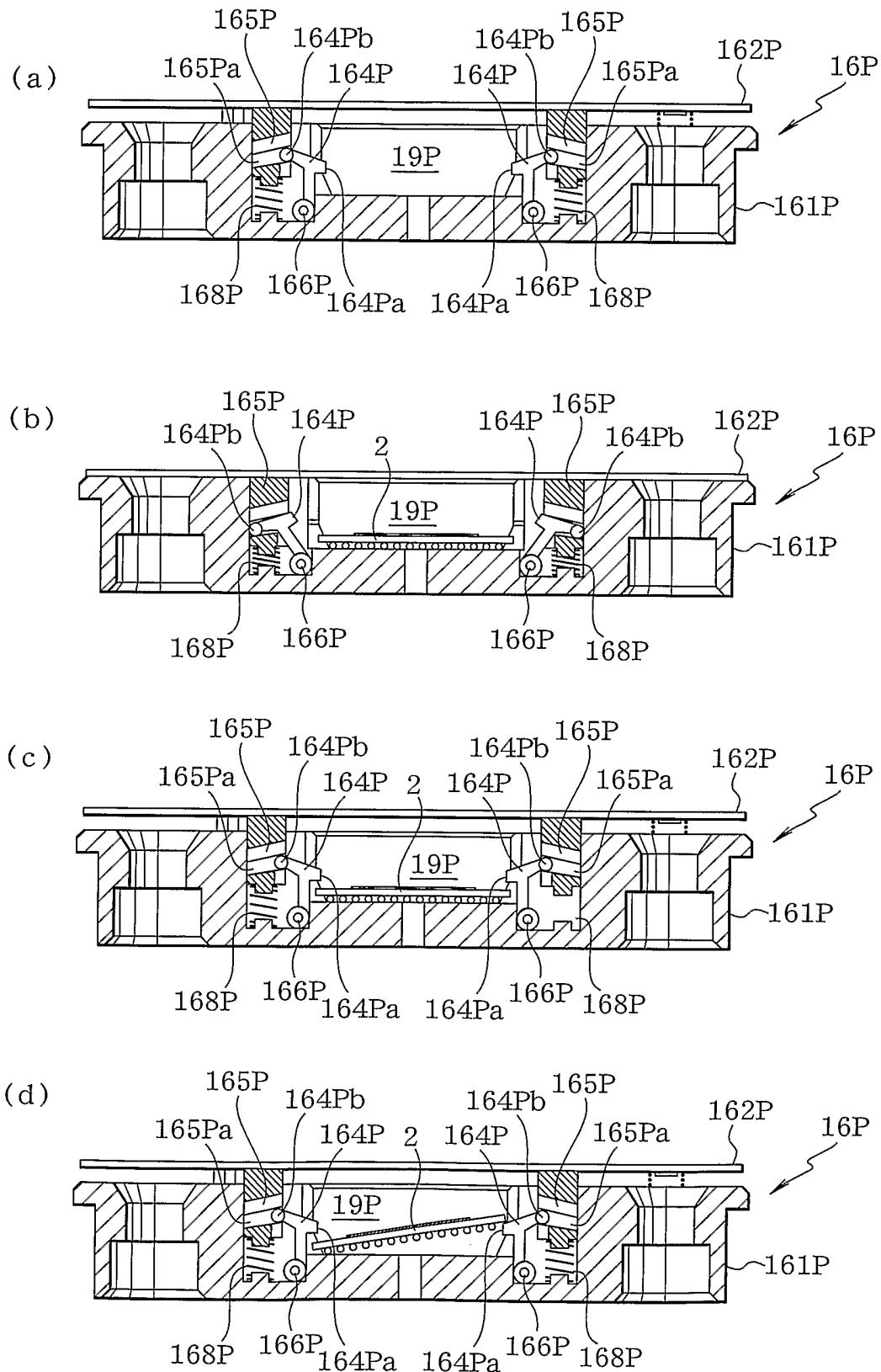


図 1 6

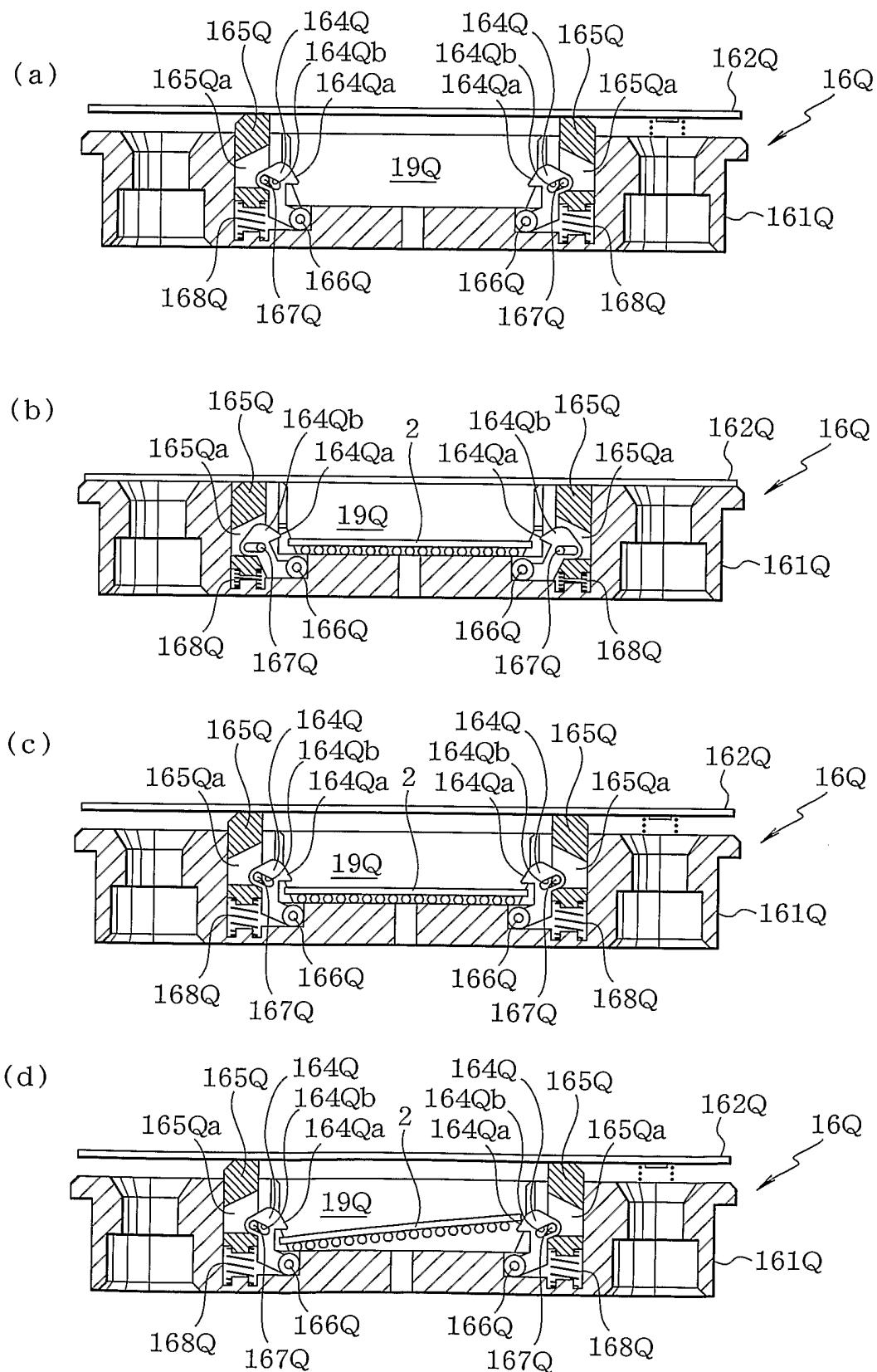
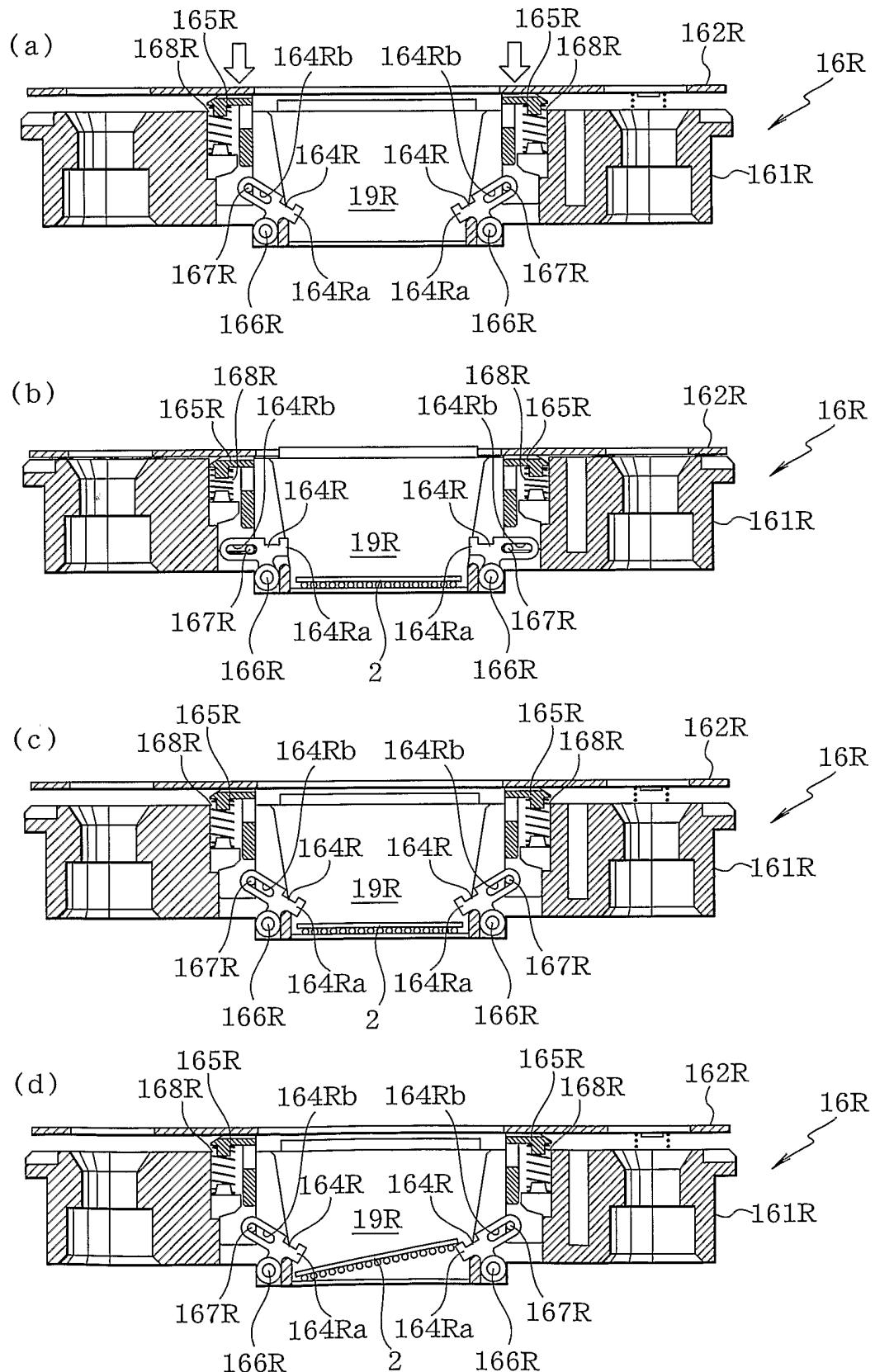


図 17



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/11661

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G01R31/26, H01L21/68

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G01R31/26, H01L21/66-21/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Jitsuyo Shinan Toroku Koho	1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-33518 A (Advantest Corp.), 09 February, 2001 (09.02.01), Full text; Figs. 1 to 16 (Family: none)	1-8
A	US 5227717 A (Sym-Tek Systems, Inc.), 13 July, 1993 (13.07.93), Full text; Fig. 1-12B & JP 6-27192 A	1-8

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 April, 2002 (02.04.02)

Date of mailing of the international search report
16 April, 2002 (16.04.02)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

国際調査報告

国際出願番号 PCT/JP01/11661

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C17 G01R31/26, H01L21/68

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C17 G01R31/26, H01L21/66-21/68

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2002年
日本国登録実用新案公報	1994-2002年
日本国実用新案登録公報	1996-2002年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2001-33518 A (株式会社アドバンテスト) 2001. 02. 09 全文、図1-16 (ファミリーなし)	1-8
A	US 5227717 A (Sym-Tek Systems, Inc.) 1993. 07. 13 全文、Fig. 1-12B &JP 6-27192 A	1-8

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日 02.04.02	国際調査報告の発送日 16.04.02
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 中村直行 2S 9214 電話番号 03-3581-1101 内線 6745