發明專利說明書 200416989

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號： 92128309

※ 申請日期： 92-10-13 ※IPC 分類： H01L 33/495

壹、發明名稱：（中文/英文）

半導體裝置及其方法

SEMICONDUCTOR DEVICE AND METHOD THEREFOR

貳、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

美商摩托羅拉公司

MOTOROLA INC.

代表人：（中文/英文）

派翠西亞 S. 高達

PATRICIA S. GODDARD

住居所或營業所地址：（中文/英文）

美國伊利諾州史堪伯市東阿崗崑路 1303 號

1303 E. ALGONQUIN ROAD, SCHAUMBURG, IL 60196, U.S.A.

國　籍：（中文/英文）

美國　U.S.A.

參、發明人：（共 4 人）

姓　名：（中文/英文）

1.馬克 A. 傑伯

MARK A. GERBER

2.班奈 A. 喬納

BENNETT A. JOINER

3.荷西 安東尼歐 蒙提 迪 歐卡

JOSE ANTONIO MONTES DE OCA

4.村特 A. 湯普森

TRENT A. THOMPSON

住居所地址：（中文/英文）

1.美國德州奧斯汀市西多曼大道 15808 號

15808 WEST DORMAN DRIVE, AUSTIN, TEXAS 78717, U.S.A.

2.美國德州奧斯汀市卡巴納路 12219 號

12219 CABANA LANE, AUSTIN, TEXAS 78727, U.S.A.

3.美國德州新布朗斐市德斯汀卡德大道 1555 號

1555 DUSTIN CADE DRIVE, NEW BRAUNFELS, TEXAS 78130, U.S.A.

4.美國德州奧斯汀市松雞彎 13005 號

13005 PARTRIDGE BEND, AUSTIN, TEXAS 78729, U.S.A.

國　籍：（中文/英文）

1.~4.皆美國　　U.S.A.

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☑ **本案申請前已向下列國家（地區）申請專利：**

1.美國 ；2002 年 11 月 08 日 ；10/290,959

2.

3.

4.

5.

☑ **主張國際優先權(專利法第二十四條)：**

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.美國 ；2002 年 11 月 08 日 ；10/290,959

2.

3.

4.

5.

☐ **主張國內優先權(專利法第二十五條之一)：**

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ **主張專利法第二十六條微生物：**

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明在美國已作為專利申請案第本申請案已在2002年11月8日於美國提出，其專利申請案號為第10/290,959號。

本發明大體上係關於一種半導體裝置，更特定言之，係關於一種具有改良熱消散之封裝半導體裝置。

【先前技術】

在封裝積體電路時，提供「允許使由於該積體電路晶粒之運行而產生的熱量得以消散」之封裝極為重要。為將熱量移除，通常將一散熱器連接至該積體電路之表面以使熱量移除。該散熱器可為通常連接至該積體電路晶粒之底部、或非主動表面的該封裝之傳導部分。然而，將散熱器添加至該晶粒底部可增加該封裝之厚度。在一些應用中，例如，在行動電話中，要求較低側面之封裝以減小電話之尺寸。因此，要求具有低側面且同時仍具有良好熱消散之封裝的積體電路。

【發明內容】

大體上，本發明提供一種具有改良之熱消散之低側面半導體裝置，其中將在一表面上具有主動電路系統之半導體晶粒安置於一封裝基板的空腔內。該封裝基板具有一第一表面及與該第一表面相對之第二表面。該空腔形成於該第一表面內並延伸入該封裝基板。該空腔具有一大體上垂直於該第一及第二表面之空腔壁。該積體電路晶粒具有一第一表面及一與該第一表面相對之第二表面。該晶粒之外壁

或邊緣大體上垂直於該空腔之第一及第二表面。可使用膠帶或其它臨時支架將該晶粒臨時固定。將傳導材料分散於晶粒與空腔壁之間的空間中。該傳導材料將該晶粒之外壁熱耦合至該空腔壁。在一具體實施例中，當將臨時支架移除時，即暴露出該晶粒之後側。在另一具體實施例中，該封裝基板空腔包括一散熱器，以在製造過程中，至少部份充作支架之用。

藉由在晶粒與空腔壁之間嵌入傳導黏著劑，該封裝基板即可充當散熱器，同時提供一低側面封裝。

【實施方式】

圖1-5包括對根據本發明第一具體實施例形成的封裝裝置之連續橫截面圖之說明。

圖1說明根據本發明之一具體實施例之半導體裝置10。半導體裝置10包括一封裝基板12及一半導體晶粒20。該封裝基板包括一具有複數個引線接頭焊墊14之頂面及一空腔22。基板12之底面包括多個焊墊16。焊墊16具有傳導性且可用於各種目的。例如，焊墊16可用來安裝分立的裝置，可用來接收用於測試目的之測試探針，或可用來接收傳導互連(例如焊球)。圖1亦說明了施用於基板12底部之臨時支架18。在該所說明之具體實施例中，臨時支架18為在一側塗覆有黏著劑之膠帶，其將臨時支架18連接至該基板。在本發明之另一具體實施例中，基板12包含電導體，例如可用於將一個或多個晶粒互連至外部接點(未圖示)之軌跡線及通路。此外，基板12可包括多個內部金屬層(未圖示)。

藉由將晶粒20之底面固定至臨時支架18，將晶粒20安置於位於空腔22中心的臨時支架18之頂部。臨時支架18作為支撐構件，以在隨後的製造步驟中將晶粒20固定在空腔22之內。應注意：可將晶粒連接材料施加於晶粒20之底部，但此在圖1中並未顯示。臨時支架18可延伸或可不延伸至基板12之整個底面。應注意：在該所說明的具體實施例中，晶粒20之頂面延伸出空腔22，並高出基板12之表面。然而，在其它具體實施例中，晶粒20可完全位於空腔22之內。

圖2說明了將傳導材料24分散於空腔22之壁與晶粒20之間的空間之後的半導體裝置10。在該說明之具體實施例中，傳導材料24為基於環氧樹脂之傳導性黏著劑。例如，傳導材料24可為填充有銀之環氧樹脂。如圖2所說明，傳導材料24完全填充空腔22，並視情況可覆蓋基板12之頂面。然而，若僅大體上填充該空腔，即可獲得合理的熱效能。

圖3說明了在將引線接頭26連接在焊墊14與晶粒20上的焊墊(未圖示)之間後的半導體裝置10。應注意，可在連接引線接頭26之前或在下文所述的圖4之封裝步驟後將臨時支架18移除。

圖4說明了封裝之後的半導體裝置10。可藉由傳遞模塑法、覆頂式分配法(glob top dispensing)或其它密封方法中的一種來施用密封材料28。應注意：傳導材料24之導熱性應大於密封材料28之導熱性。

圖5說明了連接至一印刷電路板(PCB) 30之半導體裝置10。可以多種方式在半導體裝置10與PCB 30之間建立電連接

。圖5說明一種基板柵格陣列(land grid array)，其使用絲網印刷焊料(screen printed solder)36以將PCB 30中的焊墊32連接至基板12上的焊墊16。使用絲網印刷焊料38以將晶粒20之曝露的後側連接至焊墊34。熟悉此項技術者將瞭解：晶粒20之後側將需要一可焊接表面來以此方式連接晶粒20之曝露的後側。或者，若晶粒20之後側不具有可焊接表面或在一特定應用中焊料之使用非吾人所樂見，則可使用導熱底層填料或介面材料。在圖5之具體實施例中，在晶粒20之運行中生成的熱量將經由連接38及經由傳導材料24導出。藉由傳導材料24擴散至封裝基板12之熱量將藉由連接36傳導至PCB 30。經由傳導材料24傳導至基板12之熱量亦將自該封裝積體電路裝置之頂部消散。將熱量經由傳導材料24擴散至封裝基板，可大幅提升僅藉由連接38之傳導而獲得的熱效能。在另一具體實施例中，連接38可略之，且藉由傳導材料24將熱量傳導至基板12及PCB 30，可實現改良之導熱性、更簡易之印刷電路板總成、減低之成本及與目前可獲得之低側面封裝相比而言更低側面之裝置。

圖6-10包括對根據本發明第二具體實施例形成的封裝裝置之連續橫截面圖之說明。

圖6說明了根據本發明另一具體實施例之半導體裝置50。半導體裝置50包括一封裝基板52及一半導體晶粒60。該封裝基板包括一具有複數個引線接頭焊墊54之頂面及一空腔70。基板52之底面包括多個焊墊56。焊墊56具有傳導性且可用於各種目的。例如，焊墊56可用來安裝分立的裝置

，可用來接收用於測試目的之測試探針，或可用來接收傳導互連(例如焊球)。圖6亦說明了具有延伸跨越空腔70之底面的積體晶粒連接焊墊的基板52。在空腔壁之頂部邊緣形成一焊料遮罩隆脊58。在該說明之具體實施例中，自傳導材料(例如銅)形成該積體晶粒連接焊墊。在本發明之一具體實施例中，基板52包含電導體，例如可用於將一個或多個晶粒互連至外部接點(未圖示)之軌跡線及通路。此外，基板52可包括多個內部金屬層(未圖示)。

藉由以晶粒連接材料64將晶粒60之底面固定至積體晶粒連接焊墊，將晶粒60安置於位於空腔70中心。積體電路晶粒60具有一頂面(或主動表面)及一與該頂面相對之底面。該晶粒之外壁或邊緣大體上垂直於該空腔之第一及第二表面。在一具體實施例中，該積體電路晶粒之底面大體上與該封裝基板之底面共面。晶粒60包括切入該主動表面之頂部邊緣的突出部分62。在一具體實施例中，可在將晶圓鋸成多個晶粒時形成突出部分62。自兩步驟鋸割加工獲得該突出部分62。在第一步驟中，使用一較寬鋸條以製作一第一、部分切口。在第二步驟中，使用一較窄鋸條自該第一部分切口鋸割第二切口，完成將該晶圓分割成多個晶粒之程序。應注意：在其它具體實施例中，可以其它方式形成該突出部分62。

基板52包括一沿空腔70週邊之焊料遮罩隆脊58。沈積該焊料遮罩隆脊以防止所分配的傳導材料72覆蓋焊墊54。

圖7說明了在將傳導材料72分散於空腔70之壁與晶粒60

之間的空間之後的半導體裝置50。在該說明之具體實施例中，傳導材料72為基於環氧樹脂之傳導性黏著劑且將晶粒60之邊緣、或外壁傳導結合至空腔70之壁。例如，傳導材料72可為填充有銀之環氧樹脂。如圖7所說明，傳導材料72將空腔70填充至晶粒60上的突出部分62及基板52上的焊料遮罩隆脊58。焊料遮罩隆脊58之功能為防止傳導材料72意外覆蓋引線接頭焊墊54。同樣地，突出部分62之功能為防止傳導材料72覆蓋晶粒60之主動表面。

圖8說明了在將引線接頭74連接於焊墊54與晶粒60上的焊墊(未圖示)之間後的半導體裝置50。

圖9說明了密封之後的半導體裝置50。可以傳遞模塑法、覆頂式分配法(glob top dispensing)或其它密封方法中的一種來施用密封材料78。應注意：傳導材料72之導熱性應大於密封層之導熱性。

圖10說明了連接至一印刷電路板(PCB) 80之半導體裝置50。可以多種方式在半導體裝置50與PCB 80之間建立電連接。圖10說明一基板柵格陣列，其使用絲網印刷焊料86以將PCB 80中的焊墊82連接至基板52上的焊墊56。視情況，將絲網印刷焊料88用於將基板52之底部連接至焊墊84。或者，若基板52之底部不具有可焊接表面或在一特定應用中焊料之使用非吾人所樂見，則可使用導熱底層填料或介面材料。

在圖10之具體實施例中，在晶粒60運行期間生成的熱量主要經由連接88及經由傳導材料72傳導出。亦可藉由積體

晶粒焊墊將熱量傳遞至傳導材料72。藉由傳導材料72擴散至封裝基板52之熱量將經由連接86傳導至PCB 80。經由傳導材料72傳導至基板52之熱量亦將自封裝積體電路裝置之頂部消散。將熱量經由傳導材料72擴散至封裝基板，可大幅提升僅藉由連接88傳導而獲得之熱效能。在另一具體實施例中，連接88可略之，且將藉由傳導材料72將熱量傳導至基板52及PCB 80，可在具有改良之熱效能的較低側面裝置中實現更簡易的印刷電路板總成及降低之成本。

圖11說明意欲用於本發明第一及第二具體實施例之封裝基板90之頂視圖。例如，基板90可替代在圖1-圖5中所說明的具體實施例中的基板12，或在圖6-圖10所說明的具體實施例中的基板52。封裝基板90包括用於接收晶粒94之空腔91。空腔91之壁可具有複數個電鍍切斷部分92。在一具體實施例中，藉由沿界定空腔壁之線以間隔方式鑽孔而形成該電鍍切斷部分92。其後，以傳導材料(例如鎳或銅)將該等孔電鍍。在其它具體實施例中，可以其它導熱材料電鍍該等孔。如圖所示，可將該空腔佈線，以保留一半的電鍍通路。分散於空腔中的傳導材料在晶粒與電鍍切斷部分之間形成傳導連接。因為在電鍍通路與內部平面之間建立了一直接金屬連接，基板90為基板90之傳導內部平面(未圖示)提供增強之熱耦合。或者，可不使用通路而電鍍該等空腔壁以提供相似之結果。

應注意：可使用基板90內的軌跡線及通路(未圖示)以將基板90各個部分選擇性地互連。

應注意：晶粒連接材料可為任意種類的適宜之材料，例如黏性膠帶或非固態黏著劑(例如膠水、環氧樹脂)。晶粒20與60可為任何類型之積體電路、半導體裝置或其它類型之電氣主動基板。本發明之替代具體實施例可具有任何數量的封裝於封裝裝置內之晶粒20或60。例如，替代具體實施例可在封裝裝置內封裝多於一個的晶粒。

在上述說明書中，參照特定具體實施例對本發明進行了描述。然而，普通熟悉此項技術者將瞭解，可不悖離以下申請專利範圍所提出的本發明之範圍對其進行各種修改。例如，在所說明具體實施例之形成中，可使用任意適宜之晶粒連接程序、引線接頭程序及膠帶黏著程序，其中諸多程序在此項技術中均為已知。並且，可以引線框架(lead frame)替代該基板。因此，應將該等說明看作說明性意義而非限制性意義，且本發明之範圍意欲包含所有該等修改。已就特定具體實施例描述了多種益處、其它優勢及多個問題之解決。然而，該等益處、優勢、問題之解決及可導致任何益處、優勢或解決之發生或使其變得更為顯著之任何要素並非為該等申請專利範圍之關鍵、必要或基本的特點或要素。

【圖式簡單說明】

經由實例來說明本發明，且並非侷限於其附圖，其中相同的參考符號表示同樣的元件，且其中：

圖1-5包括對根據本發明第一具體實施例形成的封裝裝置之連續橫截面圖之說明；及

圖6-10包括對根據本發明第二具體實施例形成的封裝裝

置之連續橫截面圖之說明。

圖11說明用於本發明第一及第二具體實施例之封裝基板之頂視圖。

熟悉此項技術者將理解：為簡單清晰起見，並未按照比例繪製圖中的元件。例如，相對於其它元件而言，圖中的某些元件之尺寸可誇大，以有助於改良對本發明各種具體實施例之理解。

【圖式代表符號說明】

10, 50	半導體裝置
12, 52, 90	封裝基板
14, 54	引線接頭焊墊
16, 34, 56	焊墊
18	臨時支架
20, 60	半導體晶粒
22, 70, 91	空腔
24, 72	傳導材料
26	引線接頭
28	密封材料
30, 80	印刷電路板
36, 38, 88	連接
62	突出部分
64	晶粒連接材料
86	焊料
92	電鍍

伍、中文發明摘要：

一種封裝基板(12, 52)具有：一第一表面；與一第一表面相對之第二表面；及形成於該第一表面的延伸入該封裝基板中之空腔(22, 70)。該空腔具有一大體上與該第一及第二表面垂直之空腔壁。一積體電路晶粒(integrated circuit die)(20, 60)安置於該空腔內，且一傳導材料(24, 72) 安置於該空腔內，以將該積體電路之外壁熱耦合至該空腔壁。該傳導材料改良了該積體電路晶粒與封裝基板之間的熱消散路徑。該空腔可穿過該封裝基板延伸至該第二表面，使得該封裝基板之第二表面大體上與該積體電路晶粒的一個表面共面。可在傳導材料、積體電路晶粒及該封裝基板之第一表面之至少一部分上形成一密封層(28, 78)。

陸、英文發明摘要：

A package substrate (12, 52) has a first surface, a second surface opposite a first surface, and a cavity (22, 70) formed in the first surface that extends into the package substrate. The cavity has a cavity wall substantially perpendicular to the first and second surfaces. An integrated circuit die (20, 60) is placed in the cavity, and a conductive material (24, 72) is placed in the cavity to thermally couple an outer wall of the integrated circuit to the cavity wall. The conductive material improves the heat dissipation path between the integrated circuit die and the package substrate. The cavity may extend through the package substrate to the second surface such that the second surface of the package substrate is substantially coplanar to a surface of the integrated circuit die. An encapsulation layer (28, 78) may be formed over the conductive material, integrated circuit die, and at least a portion of the first surface of the package substrate.

拾、申請專利範圍：

1. 一種半導體裝置，其包含：

一封裝基板，其具有一第一表面及一與該第一表面相對之第二表面、及一形成於該第一表面內並延伸入該封裝基板之空腔，該空腔具有一大體上垂直於該第一及第二表面之空腔壁；

一積體電路晶粒，其中該積體電路晶粒之至少一部分位於該空腔內，且其中該積體電路晶粒具有一第一表面、一與該第一表面相對之第二表面、及一大體上垂直於該第一及第二表面之外壁，其中該外壁之至少一部分大體上面向該空腔壁；及

一位於該空腔中之傳導材料，其中該傳導材料將該積體電路晶粒之該外壁熱耦合至該空腔壁。

2. 一種用於形成一半導體裝置之方法，其包含：

提供一封裝基板，其具有一第一表面、一與該第一表面相對之第二表面、及一形成於該第一表面內並延伸入該封裝基板之空腔，該空腔具有一大體上垂直於該第一及第二表面之空腔壁；

將一積體電路晶粒安置於該空腔內，該積體電路晶粒具有一第一表面、一與該第一表面相對之第二表面、及一大體上垂直於該第一及第二表面之外壁，其中該外壁之至少一部分大體上面向該空腔壁；及

將一傳導材料安置於該空腔內，其中該傳導材料將該積體電路晶粒之該外壁熱耦合至該空腔壁。

3. 一種半導體封裝基板，其具有一第一表面、一與該第一表面相對之第二表面、及一形成於該第一表面內並延伸入該封裝基板之空腔，該空腔具有一大體上垂直於該第一及第二表面之空腔壁，該空腔壁具有複數個切斷部分。

拾壹、圖式：

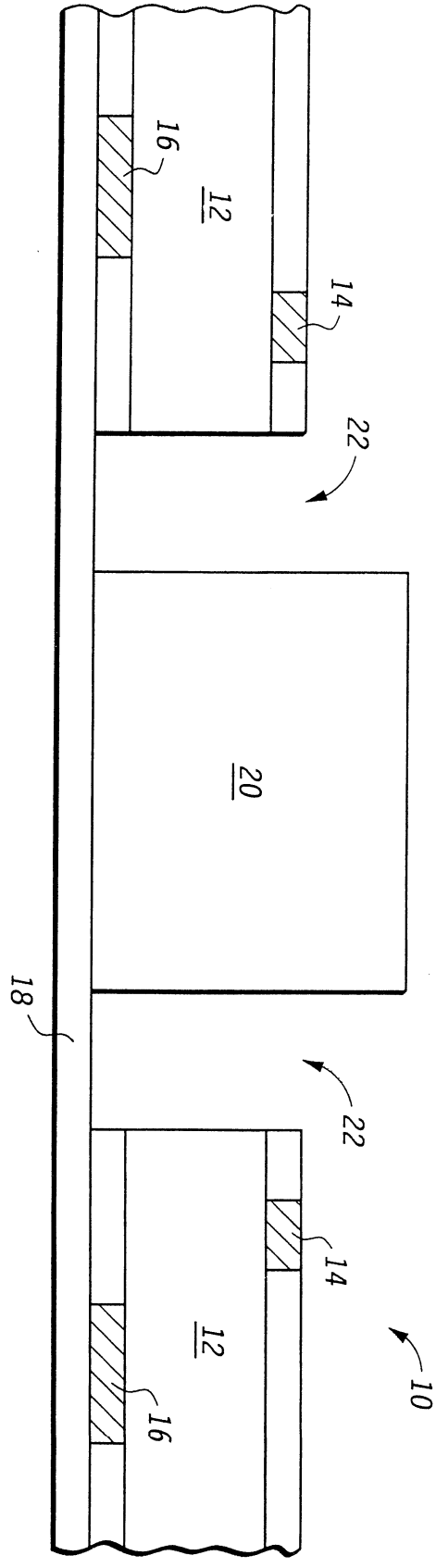


圖 1

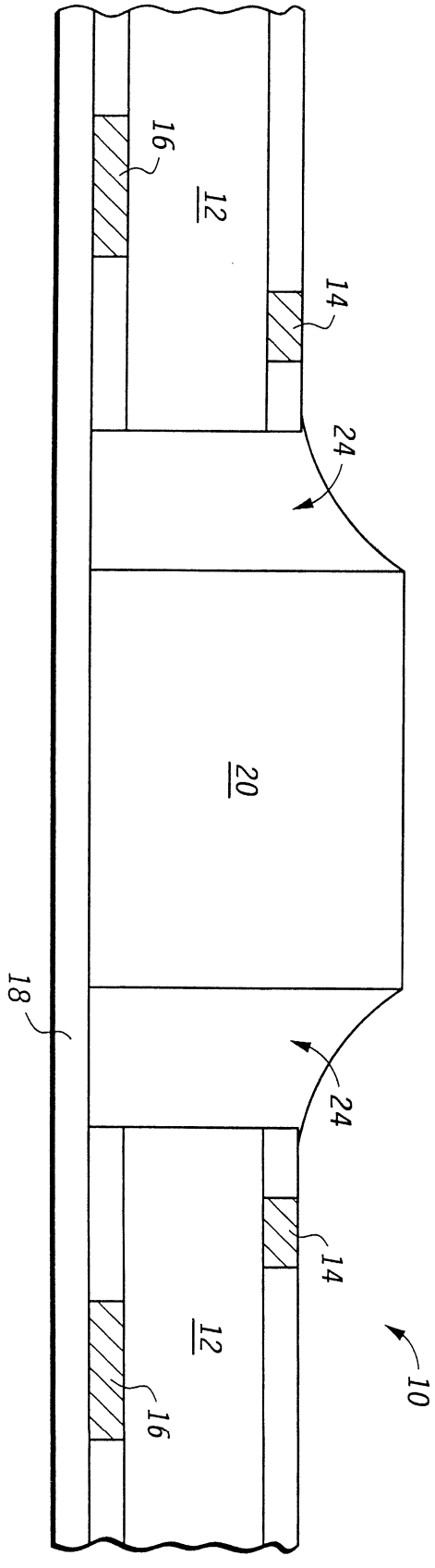


圖 2

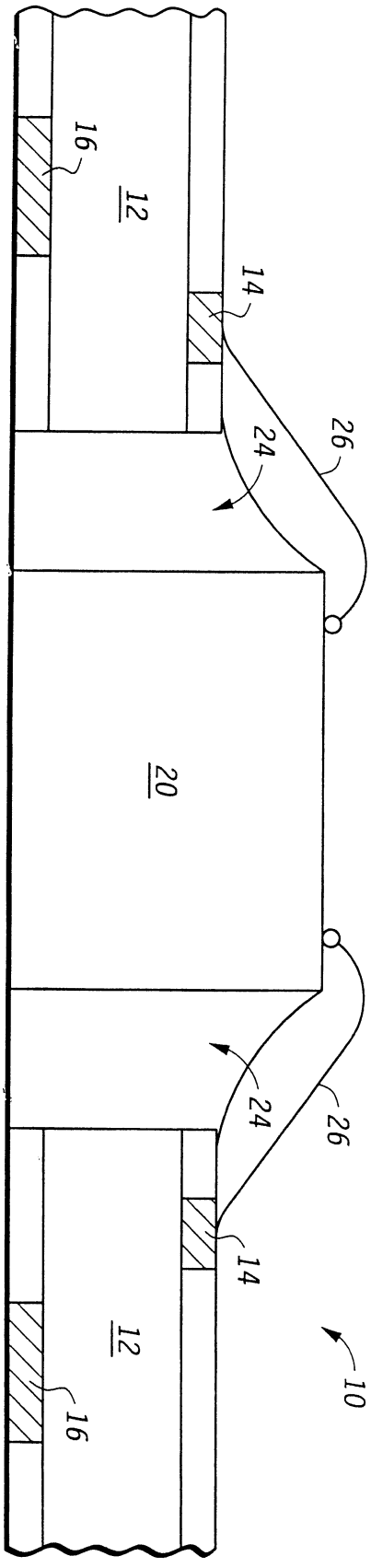

16
12
14
26
24
20
24
26
14
12
16
10

圖 3

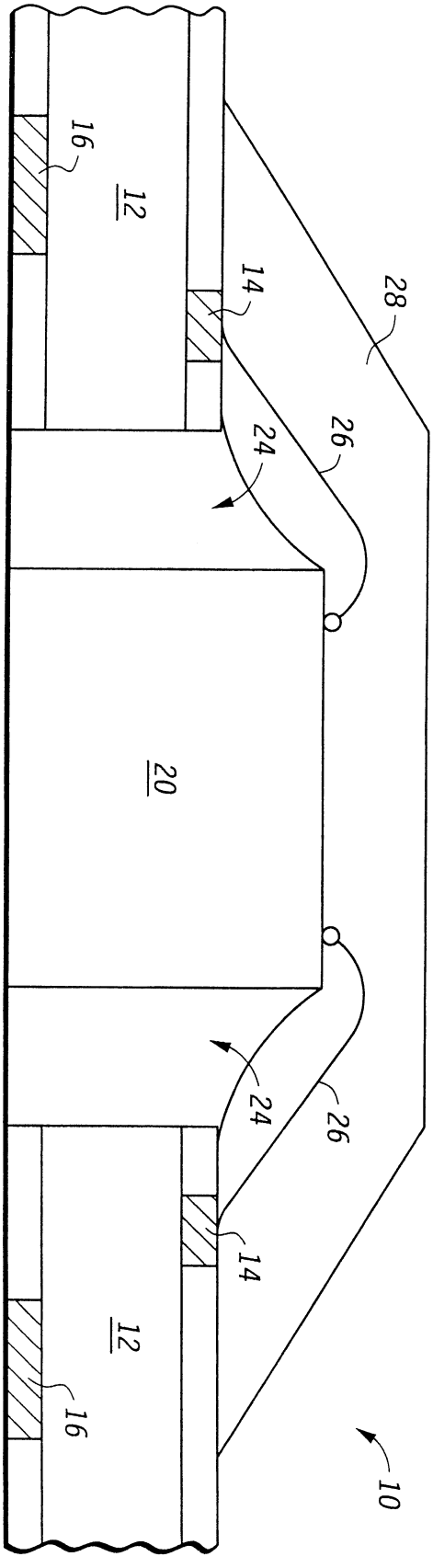

16
12
14
28
26
24
20
24
26
14
12
16
10

圖 4

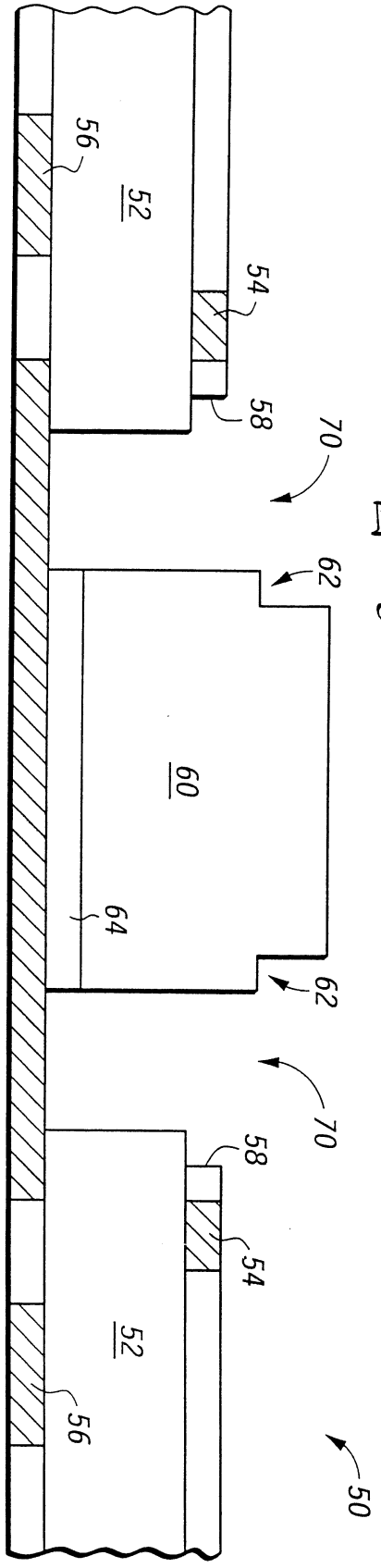

56
52
54
58
70
62
60
64
62
70
58
54
52
56
50

圖 6

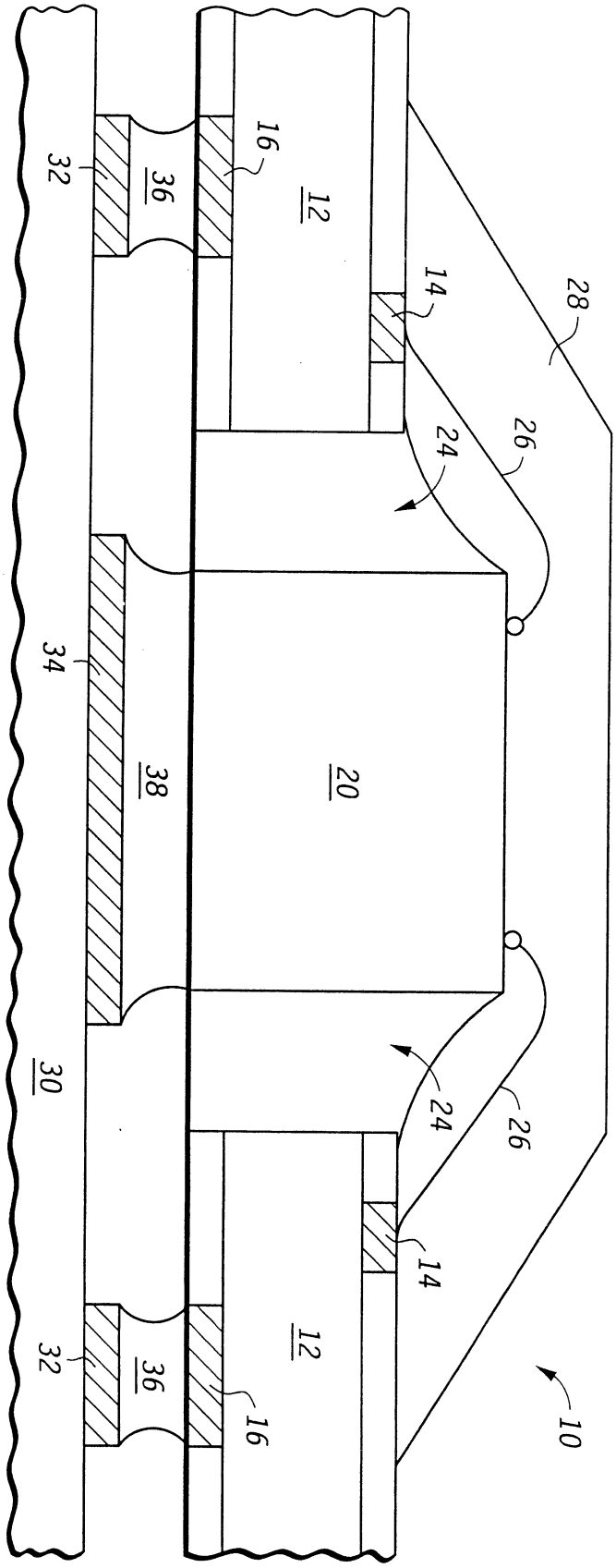

16
12
14
28
32
36
26
24
34
38
20
30
24
26
14
12
32
36
16
10

圖 5

圖 7

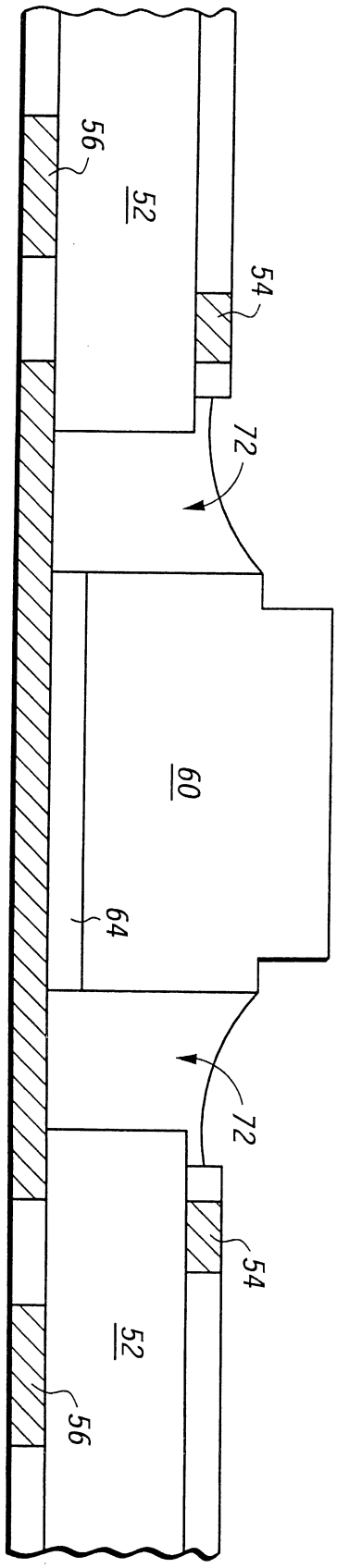


圖 8

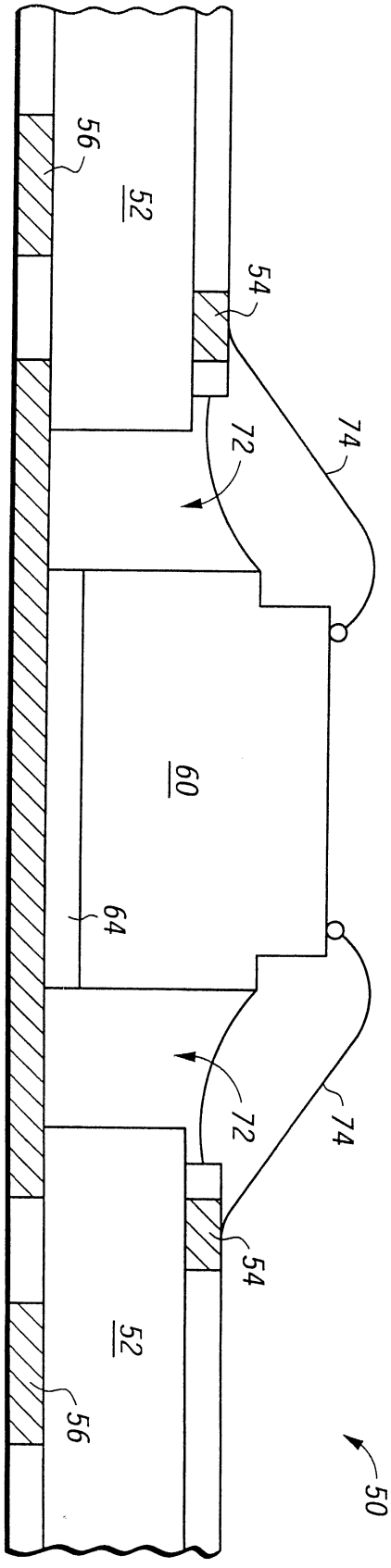


圖 9

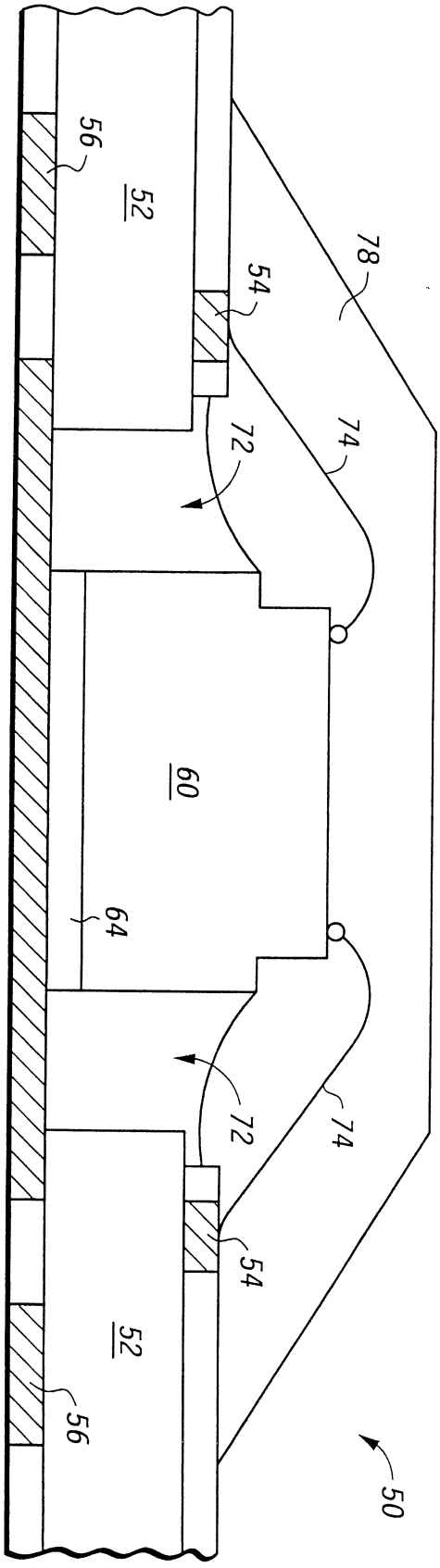
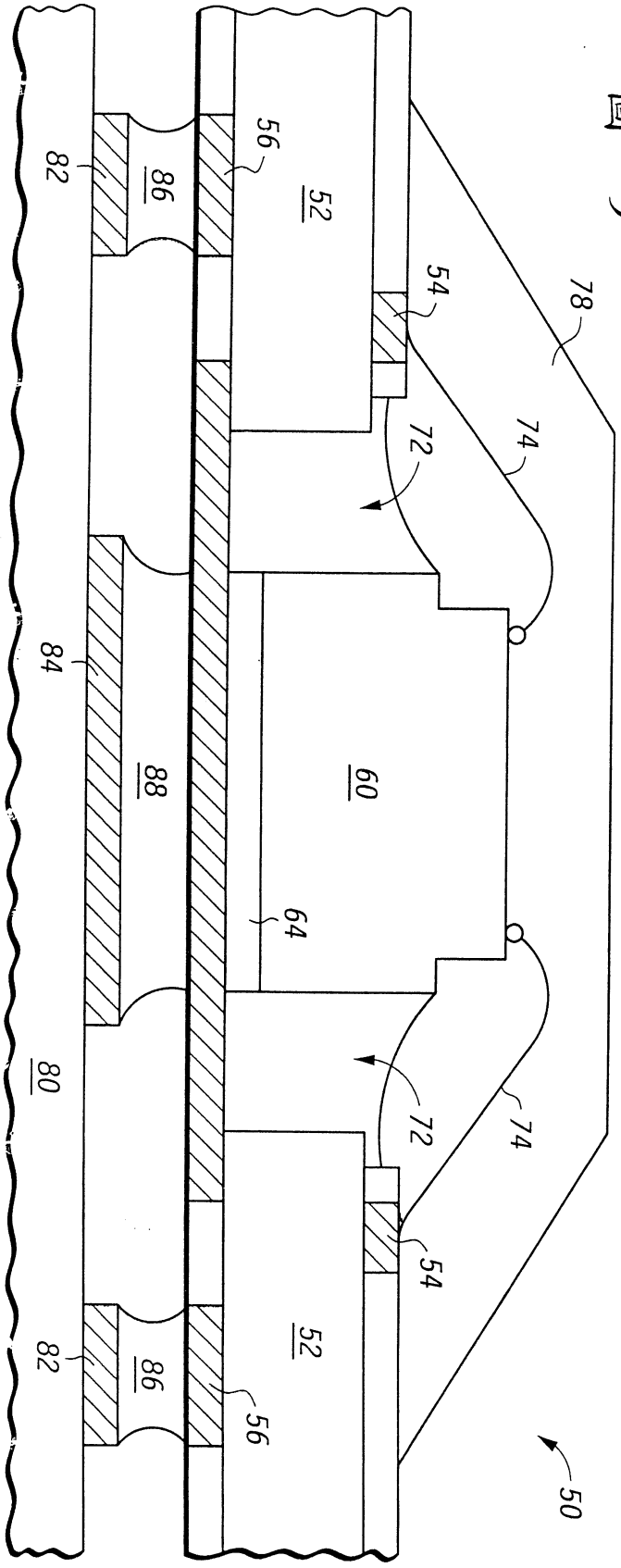

78
54
56
52
72
74
60
64
72
74
54
52
56
50

圖 10


82
86
56
52
54
78
72
74
84
88
60
64
72
74
80
54
52
82
86
56
50

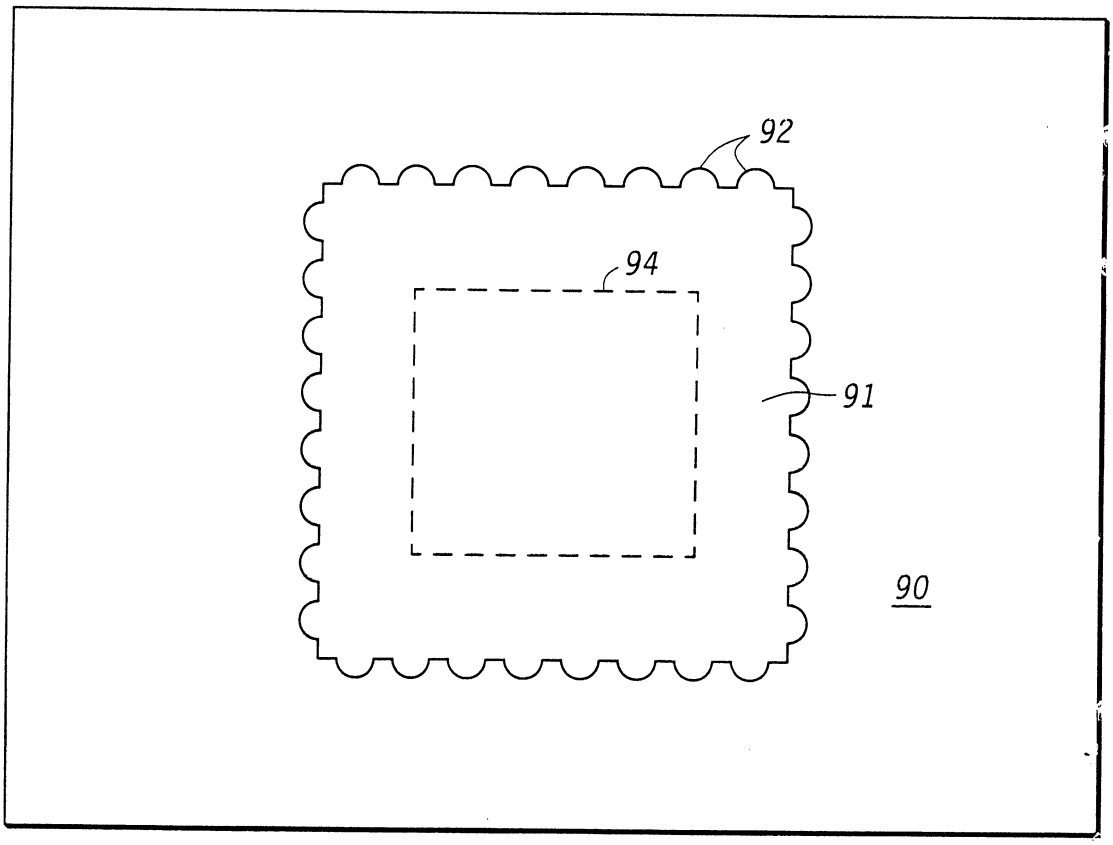


圖 11

柒、指定代表圖：

(一)本案指定代表圖為：第（ 5 ）圖。

(二)本代表圖之元件代表符號簡單說明：

10	半導體裝置
12	封裝基板
14	引線接頭焊墊
16, 34	焊墊
18	臨時支架
20	半導體晶粒
22	空腔
24	傳導材料
26	引線接頭
28	密封材料
30	印刷電路板
36, 38	連接

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

（無）