

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】令和6年8月21日(2024.8.21)

【国際公開番号】WO2024/057441

【出願番号】特願2023-505465(P2023-505465)

【国際特許分類】

H02M 7/49(2007.01)

H02M 7/48(2007.01)

【F I】

10

H 0 2 M 7 / 4 9

H 0 2 M 7 / 4 8 M

【手続補正書】

【提出日】令和5年1月25日(2023.1.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

力スケード接続された複数の変換器セルを含むアーム回路を備える電力変換器と、
前記電力変換器を制御する制御装置とを備え、

前記複数の変換器セルの各々は、

高電位側の第1の入出力端子および低電位側の第2の入出力端子と、

複数の半導体スイッチング素子を含むブリッジ回路と、

前記ブリッジ回路を介して前記第1の入出力端子および前記第2の入出力端子に接続される蓄電素子とを含み、

前記複数の変換器セルのうちの1つ以上は、フルブリッジ型の変換器セルであり、

30

前記フルブリッジ型の変換器セルの各々の前記ブリッジ回路は、

前記蓄電素子の高電位側ノードと前記第1の入出力端子との間を接続する第1アームと

、前記蓄電素子の低電位側ノードと前記第1の入出力端子との間を接続する第2アームと

、前記蓄電素子の前記高電位側ノードと前記第2の入出力端子との間を接続する第3アームと、

前記蓄電素子の前記低電位側ノードと前記第2の入出力端子との間を接続する第4アームとを含み、

前記第1アーム、前記第2アーム、前記第3アーム、および前記第4アームの各々に半導体スイッチング素子が設けられ、

前記第2アームまたは前記第3アームは、前記半導体スイッチング素子と直列に接続された抵抗素子を含む、電力変換装置。

【請求項2】

前記第2アームまたは前記第3アームは、前記抵抗素子と並列かつ逆バイアス方向が順方向となるように接続された整流素子をさらに含む、請求項1に記載の電力変換装置。

【請求項3】

前記第2アームまたは前記第3アームは、前記抵抗素子および前記半導体スイッチング素子の全体と並列かつ逆バイアス方向が順方向となるように接続された整流素子をさらに含む、請求項1に記載の電力変換装置。

40

50

【請求項 4】

前記第2アームに前記抵抗素子が設けられている場合、前記制御装置は、第1の動作モードにおいて、

前記第2アームの前記半導体スイッチング素子を常時オフにし、

前記第1アームの半導体スイッチング素子を常時オンにし、

前記第3アームおよび前記第4アームの半導体スイッチング素子を、相補的に繰り返しオンオフさせ、

前記第3アームに前記抵抗素子が設けられている場合、前記制御装置は、第1の動作モードにおいて、

前記第3アームの前記半導体スイッチング素子を常時オフにし、

10

前記第4アームの半導体スイッチング素子を常時オンにし、

前記第1アームおよび前記第2アームの半導体スイッチング素子を、相補的に繰り返しオンオフさせる、請求項1～3のいずれか1項に記載の電力変換装置。

【請求項 5】

前記第2アームに前記抵抗素子が設けられている場合、前記制御装置は、第2の動作モードにおいて、

前記第2アームの前記半導体スイッチング素子を断続的にオンオフさせ、

20

前記第1アームの前記半導体スイッチング素子を常時オンにし、

前記第3アームおよび前記第4アームの前記半導体スイッチング素子を、相補的に繰り返しオンオフさせ、

前記第3アームに前記抵抗素子が設けられている場合、前記制御装置は、第2の動作モードにおいて、

前記第3アームの前記半導体スイッチング素子を断続的にオンオフさせ、

前記第4アームの前記半導体スイッチング素子を常時オンにし、

前記第1アームおよび前記第2アームの前記半導体スイッチング素子を、相補的に繰り返しオンオフさせる、請求項4に記載の電力変換装置。

【請求項 6】

前記制御装置は、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第1の動作モードで制御しているときに、前記電力変換器に含まれる変換器セル全体での前記蓄電素子の電圧の大きさの程度を表す評価値が第1の閾値を超えた場合に、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第2の動作モードで制御する、請求項5に記載の電力変換装置。

30

【請求項 7】

前記制御装置は、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第1の動作モードで制御しているときに、前記電力変換器に含まれるいずれか1つのフルブリッジ型の変換器セルの前記蓄電素子の電圧値が第2の閾値を超えた場合に、当該変換器セルを前記第2の動作モードで制御する、請求項5に記載の電力変換装置。

40

【請求項 8】

前記制御装置は、前記第2の動作モードにおいて、前記第1アームの前記抵抗素子の温度の実測値または推定値に基づいて、前記第1アームの前記半導体スイッチング素子のオンオフの回数、オン時間、およびオフ時間を制御する、請求項5に記載の電力変換装置。

【請求項 9】

前記制御装置は、第3の動作モードにおいて、

前記第1アーム、前記第2アーム、前記第3アーム、および前記第4アームのそれぞれの前記半導体スイッチング素子を常時オフにする、請求項5に記載の電力変換装置。

【請求項 10】

前記電力変換器は、直流回路と交流回路との間に接続され、

前記制御装置は、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第1の動作モードで制御しているときに、前記直流回路または前記交流回路において事故が生じた場合に、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第3の動作

50

モードで制御する、請求項 9 に記載の電力変換装置。

【請求項 1 1】

前記第 1 アーム、前記第 2 アーム、前記第 3 アーム、および前記第 4 アームの各々には、前記半導体スイッチング素子と並列にかつ逆バイアス方向が順方向となるように整流素子が接続されており、

前記第 2 アームに前記抵抗素子が設けられている場合、前記制御装置は、第 4 の動作モードにおいて、前記第 2 アームの前記半導体スイッチング素子を常時オンにし、前記第 1 アーム、前記第 3 アーム、および前記第 4 アームのそれぞれの前記半導体スイッチング素子を常時オフにし、

前記第 3 アームに前記抵抗素子が設けられている場合、前記制御装置は、第 4 の動作モードにおいて、前記第 3 アームの前記半導体スイッチング素子を常時オンにし、前記第 1 アーム、前記第 2 アーム、および前記第 4 アームのそれぞれの前記半導体スイッチング素子を常時オフにする、請求項 9 に記載の電力変換装置。 10

【請求項 1 2】

前記制御装置は、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第 3 の動作モードで制御しているときに、前記電力変換器に含まれる変換器セル全体での前記蓄電素子の電圧の大きさの程度を表す評価値が第 3 の閾値を超えた場合に、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第 4 の動作モードで制御する、請求項 1 1 に記載の電力変換装置。 20

【請求項 1 3】

前記制御装置は、前記電力変換器に含まれるフルブリッジ型の各変換器セルを前記第 3 の動作モードで制御しているときに、前記電力変換器に含まれるいずれか 1 つのフルブリッジ型の変換器セルの前記蓄電素子の電圧値が第 4 の閾値を超えた場合に、当該変換器セルを前記第 4 の動作モードで制御する、請求項 1 1 に記載の電力変換装置。 30

【請求項 1 4】

前記第 2 アームに前記抵抗素子が設けられている場合、前記制御装置は、前記第 2 の動作モードにおいて、前記カスケード接続された複数の変換器セルの高電位側から低電位側の第 1 方向にアーム電流が流れている場合に、前記第 4 アームに設けられた前記半導体スイッチング素子のオン時間を前記第 1 の動作モードの場合よりも長くし、

前記第 2 アームに前記抵抗素子が設けられている場合、前記制御装置は、前記第 2 の動作モードにおいて、前記第 1 方向と逆の第 2 方向にアーム電流が流れている場合、前記第 4 アームに設けられた前記半導体スイッチング素子のオン時間を前記第 1 の動作モードの場合よりも短くし、 30

前記第 3 アームに前記抵抗素子が設けられている場合、前記制御装置は、前記第 2 の動作モードにおいて、前記第 1 方向にアーム電流が流れている場合に、前記第 1 アームに設けられた前記半導体スイッチング素子のオン時間を前記第 1 の動作モードの場合よりも長くし、

前記第 3 アームに前記抵抗素子が設けられている場合、前記制御装置は、前記第 2 の動作モードにおいて、前記第 2 方向にアーム電流が流れている場合、前記第 1 アームに設けられた前記半導体スイッチング素子のオン時間を前記第 1 の動作モードの場合よりも短くする、請求項 5 に記載の電力変換装置。 40

【請求項 1 5】

前記カスケード接続された複数の変換器セルのうちの 1 つ以上は、ハーフブリッジ型の変換器セルであり、

前記ハーフブリッジ型の変換器セルの各々は、

前記第 1 の入出力端子と前記第 2 の入出力端子との間に接続された第 1 の半導体スイッチング素子と、

前記第 1 の入出力端子と前記蓄電素子の第 1 端との間に接続された第 2 の半導体スイッチング素子とを含み、

前記制御装置は、前記第 1 の動作モードおよび前記第 2 の動作モードにおいて、前記第 50

1の半導体スイッチング素子および前記第2の半導体スイッチング素子を、相補的に繰り返しオンオフさせ、

前記制御装置は、前記第2の動作モードにおいて前記第1方向に前記アーム電流が流れている場合に、前記第2の半導体スイッチング素子のオン時間を前記第1の動作モードの場合よりも短くし、

前記制御装置は、前記第2の動作モードにおいて前記第2方向に前記アーム電流が流れている場合に、前記第2の半導体スイッチング素子のオン時間を前記第1の動作モードの場合よりも長くする、請求項1～4に記載の電力変換装置。

【請求項16】

前記第2アームに前記抵抗素子が設けられている場合、前記第1アームおよび前記第2アームに設けられた前記半導体スイッチング素子の各々は、シリコン基板に形成され、前記第3アームおよび前記第4アームに設けられた前記半導体スイッチング素子の各々は、炭化シリコン基板に形成され、

前記第3アームに前記抵抗素子が設けられている場合、前記第3アームおよび前記第4アームに設けられた前記半導体スイッチング素子の各々は、シリコン基板に形成され、前記第1アームおよび前記第2アームに設けられた前記半導体スイッチング素子の各々は、炭化シリコン基板に形成される、請求項4に記載の電力変換装置。

【請求項17】

前記カスケード接続された複数の変換器セルは、互いに隣接する1つ以上のブロックに分割され、

前記1つ以上のブロックの各々は、少なくとも1つの前記フルブリッジ型の変換器セルを含み、

前記1つ以上のブロックにそれぞれ対応し、各々が対応するブロックに並列に接続された1つ以上のバイパス回路をさらに備える、請求項1～3のいずれか1項に記載の電力変換装置。

【請求項18】

前記カスケード接続された複数の変換器セルのうちの1つ以上は、ハーフブリッジ型の変換器セルであり、

前記ハーフブリッジ型の変換器セルの各々の前記蓄電素子の容量は、前記フルブリッジ型の変換器セルの各々の前記蓄電素子の容量よりも大きい、請求項1～3のいずれか1項に記載の電力変換装置。

【請求項19】

前記電力変換器は、直流回路と交流回路との間に接続され、

前記電力変換装置は、さらに、

前記電力変換器と前記交流回路との間の交流線路に接続された交流遮断器と、

前記電力変換器と前記直流回路との間の直流線路に接続された直流遮断器と、

前記直流遮断器と前記電力変換器との間の前記直流線路に開閉器を介して第1端が接続され、第2端が接地極に接続された放電抵抗器とをさらに備え、

前記制御装置は、前記電力変換装置を停止する場合に、

前記カスケード接続された複数の変換器セルの各々に含まれる前記複数の半導体スイッチング素子を全てオフ状態にし、

前記交流遮断器および前記直流遮断器を開放し、

その後、前記開閉器を閉状態にした状態で、前記カスケード接続された複数の変換器セルの一部である複数の変換器セルからなるグループの単位で順次、各記グループに含まれる前記複数の変換器セルの各々について、前記蓄電素子の電圧が前記第1の入出力端子および前記第2の入出力端子の間から出力されるように、前記複数の半導体スイッチング素子を切り替える、請求項1～3のいずれか1項に記載の電力変換装置。

【請求項20】

複数の風力発電装置と、

前記複数の風力発電装置と交流集電線を介して接続され、交流電力を直流電力に変換す

10

20

30

40

50

る洋上変換所と、

前記洋上変換所と直流送電線を介して接続され、直流電力を交流電力に変換して陸上の交流電力系統に供給する陸上変換所とを備え、

前記複数の風力発電装置、前記洋上変換所、および前記陸上変換所は、互いに通信することにより、前記複数の風力発電装置における発電ならびに前記洋上変換所および前記陸上変換所における電力変換を協調制御し、

前記洋上変換所および前記陸上変換所の各々は、請求項1～3のいずれか1項に記載の電力変換装置を含む、洋上風力発電システム。

10

20

30

40

50