(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2015 年 12 月 3 日 (03.12.2015)

WIPO | PCT

(10) 国际公布号
WO 2015/180064 A1

(51) 国际专利分类号:
H03F 1/07 (2006.01)

(21) 国际申请号: PCT/CN2014/078630

(22) 国际申请日: 2014 年 5 月 28 日 (28.05.2014)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: **华为技术有限公司 (HUAWEI TECHNOLOGIES CO.,LTD.)** [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: **苏永革 (SU, Yongge)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **杨磊 (YANG, Lei)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **王昆 (WANG, Kun)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: **北京龙双利达知识产权代理有限公司 (LONGSUN LEAD IP LTD.)**; 中国北京市海淀区丹棱街 16 号海兴大厦 C 座 1108, Beijing 100080 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: DOHERTY POWER AMPLIFIER AND TRANSMITTER

(54) 发明名称 : 多赫蒂功率放大器和发射机

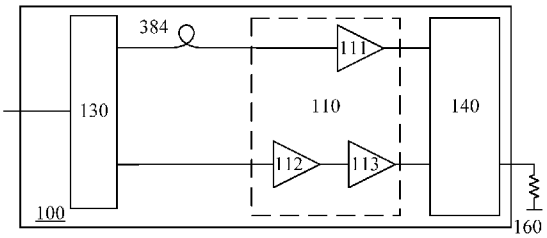

图 1A / Fig. 1A

(57) Abstract: A Doherty power amplifier (100), comprising: a first amplifier circuit (110), which comprises a main power amplifier branch and at least one auxiliary power amplifier branch, wherein the main power amplifier branch comprises a first main amplifier (111), and each auxiliary power amplifier branch of the at least one auxiliary power amplifier branch comprises multi-stage auxiliary amplifiers (112, 113); a delayer (383), which is connected in the main power amplifier branch for compensating the delay skew between the main power amplifier branch and the at least one auxiliary power amplifier branch; a combination network (140) for performing impedance conversion on the first amplifier circuit (110), and coupling the output of the main power amplifier branch and the output of the at least one auxiliary power amplifier branch to a load (160); a first power distributor (130), which connects the input of the main power amplifier branch and the input of the at least one auxiliary power amplifier branch for distributing the input signal of the first power distributor (130) to the main power amplifier branch and the at least one auxiliary power amplifier branch. The technical solution may improve the efficiency of the Doherty power amplifier (100).

(57) 摘要: 一种多赫蒂功率放大器（100），包括：第一放大电路（110），包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器（111），至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器（112,113）；延迟器件（383），连接在主功放支路中，用于补偿主功放支路与至少一个辅助功放支路之间的时延差；合路网络（140），用于对第一放大电路（110）进行阻抗变换，并将主功放支路的输出端与所述至少一个辅助功放支路的输出端耦合到负载（160）；第一功率分配器（130），连接主功放支路的输入端和至少一个辅助功放支路的输入端，用于将第一功率分配器（130）的输入信号分配到所述主功放支路和所述至少一个辅助功放支路。该技术方案能够提高多赫蒂功率放大器（100）的效率。

WO 2015/180064 A1

多赫蒂功率放大器和发射机

技术领域

本发明涉及无线通信领域，尤其是涉及一种多赫蒂（Doherty）功率放大器和发射机。

背景技术

在通信系统中，射频功率放大器和微波功率放大器用来放大射频调制信号和微波调制信号。为了提高频谱利用效率，很多制式的调制信号同时携带相位和幅度信息。例如，码分多址（Code Division Multiple Access，CDMA）信号和正交频分复用（Orthogonal Frequency Division Multiplexing，OFDM 信号等等属于高峰均比的非恒包络信号，这类信号要求功率放大器既要满足峰值功率输出时具有较好的线性度，同时还要在平均功率输出时具有较高的效率。传统的 AB 类（Class AB）线性功率放大器只有在峰值输出功率下才具有高效率，对于高峰均比的非恒包络信号，在平均功率下效率很低。

为了提高线性功率放大器在回退功率时的效率，提出了 Doherty 功率放大器。常规 Doherty 功率放大器可以包含两个以上功率放大器，一个功率放大器为主功率放大器（Main Amplifier），也称为载波功率放大器（Carrier Amplifier），偏置在 AB 类工作状态，还有一个或多个辅助功率放大器（Auxiliary Amplifier），也称为峰值功率放大器（Peak Amplifier），偏置在 B 类或 C 类工作状态。辅助功率放大器在输入信号小于设定门限情况下对信号没有放大作用，由于 Doherty 的合路网络的作用，主功率放大器在辅助功率放大器没有起放大作用时输出阻抗是高阻状态，这样，主功率放大器可以在较小输出功率下达到饱和，提高了低输出功率下的效率。在理想状态下，在高于设定门限时辅助功率放大器的输出随输入增加而增加，对主功率放大器起到有源负载牵引作用，主功率放大器的输出阻抗随输入功率增加而下降，功率输出随输入功率增加而增加，而主功率放大器的工作状态始终处于饱和状态，直到主功率放大器和辅助功率放大器最终同时达到饱和输出，从而提高了整个功放的在回退功率时的效率。

然而，由于偏置在 C 类工作状态的功率放大器的增益特性是缓慢开启的，这样，在主功率放大器的输入信号的功率达到设定门限之前，辅助功率

放大器已经开始对主功率放大器进行有源负载牵引，使得主功率放大器在输入信号达到设定门限时并没有达到饱和状态，从而影响了功率放大器的效率。

发明内容

本发明的实施例提供了一种 Doherty 功率放大器和发射机，能够避免辅助功率放大器在主功率放大器达到饱和前产生有源负载牵引，从而能够提高功率放大器的效率。

第一方面，提供了一种多赫蒂功率放大器，包括：第一放大电路，包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器，至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器，主功放支路用于向主功放支路的输出端输出放大信号，至少一个辅助功放支路设置成在第一主功率放大器的输出功率达到第一门限时向至少一个辅助功放支路的输出端输出放大信号；延迟器件，连接在主功放支路中，用于补偿主功放支路与至少一个辅助功放支路之间的时延差；合路网络，用于对第一放大电路进行阻抗变换，并将主功放支路的输出端与至少一个辅助功放支路的输出端耦合到负载；第一功率分配器，连接主功放支路的输入端和至少一个辅助功放支路的输入端，用于将第一功率分配器的输入信号分配到主功放支路和至少一个辅助功放支路。

在第一种可能的实现方式下，多赫蒂功率放大器还包括：第二放大电路，包括并联连接的第二主功放支路和第二辅助功放支路，第二主功放支路包括第二主功率放大器，第二辅助功放支路包括至少一级第二辅助功率放大器，其中主功放支路用于向第二放大电路的输出端输出放大信号，以驱动第一主功率放大器，第二辅助功放支路设置成在第二主功率放大器的输出功率达到第二门限时向第二放大电路的输出端输出放大信号；第二功率分配器，连接第二主功放支路的输入端和第二辅助功放支路的输入端，用于将多赫蒂功率放大器的输入信号分配到第二主功放支路和第二辅助功放支路；其中，第一功率分配器耦合在第一放大电路与第二放大电路之间，用于将第二放大电路输出的放大信号分配到主功放支路的和至少一个辅助功放支路。

结合第一种可能的实现方式，在第二种可能的实现方式下，多赫蒂功率放大器还包括：第一阻抗变换元件和第二阻抗变换元件，用于对第二放大电

路进行阻抗变换，其中第一阻抗变换元件与第二主功率放大器串联连接，第二阻抗变换元件连接在第一功率分配器与第一阻抗变换元件之间。

结合第一种可能的实现方式，在第三种可能的实现方式下，多赫蒂功率放大器还包括：第一阻抗变换元件，其中第一阻抗变换元件与第二主功率放大器串联连接，其中第一功率分配器包括第二阻抗变换元件和耦合传输线，第二阻抗变换元件连接在第二放大电路的输出端与主功放支路的输入端之间，用于对第二放大电路进行阻抗变换，耦合传输线的一端与至少一个辅助功放支路的输入端连接，耦合传输线的另一端接地，第一阻抗变换元件和第二阻抗变换元件用于对第二放大电路进行阻抗变换。

结合第一至第三种可能的实现方式中的任何一种，在第四种可能的实现方式下，多赫蒂功率放大器还包括：至少一个第二相位补偿传输线，设置在第二主功放支路和/或第二辅助功放支路中，用于调整第二主功放支路与第二辅助功放支路之间的相位差。

结合第一至第四种可能的实现方式中的任何一种，在第五种可能的实现方式下，至少一级第二辅助功率放大器偏置在 B 类或 C 类，第二主功率放大器偏置在 AB 类。

结合第一种或第二种可能的实现方式，在第六种可能的实现方式下，第一功率分配器为耦合器。

结合第一方面或第一至第六种可能的实现方式中的任何一种，在第七种可能的实现方式下，至少一个辅助功放支路包括：一个辅助功放支路，辅助功放支路的多级辅助功率放大器串联连接在辅助功放支路的输入端与辅助功放支路的输出端之间。

结合第一方面或第一至第六种可能的实现方式中的任何一种，在第八种可能的实现方式下，多赫蒂功率放大器还包括：第三功率分配器，至少一个辅助功放支路包括：多个辅助功放支路，其中第三功率分配器的输入端通过第一功率分配器与第一主功率放大器的输入端耦合，第三功率分配器用于将第一功率分配器输出的信号分配到多个辅助功放支路。

结合第一方面或第一至第六种可能的实现方式中的任何一种，在第九种可能的实现方式下，至少一个辅助功放支路包括：第三功率分配器、一个第一级辅助功率放大器和多个第二级辅助功率放大器，第一级辅助功率放大器的输入端通过第一功率分配器与第一主功率放大器的输入端耦合，第三功率

分配器的输入端与第一级辅助功率放大器的输出端相连接，第三功率分配器用于将第一级辅助功率放大器输出的放大信号分配到多个第二级辅助功率放大器。

结合第一方面或第一至第六种可能的实现方式中的任何一种，在第十种可能的实现方式下，多赫蒂功率放大器还包括：至少一个第一相位补偿传输线，设置在主功放支路和/或少一个辅助功放支路中，用于调整主功放支路与至少一个辅助功放支路之间的相位差。

结合第一方面或第一至第十种可能的实现方式中的任何一种，在第十一种可能的实现方式下，多级辅助功率放大器偏置在 B 类或 C 类、第一主功率放大器偏置在 AB 类。

结合第一方面或第一至第十一种可能的实现方式中的任何一种，在第十二种可能的实现方式下，合路网络包括：至少一个阻抗变换器，延迟器件为延迟线。

第二方面，提供了一种多赫蒂功率放大器，包括：第一放大电路，包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器，至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器，主功放支路用于向主功放支路的输出端输出放大信号，至少一个辅助功放支路设置成在第一主功率放大器的输出功率达到第一门限时向至少一个辅助功放支路的输出端输出放大信号；合路网络，用于对第一放大电路进行阻抗变换，并将主功放支路的输出端与至少一个辅助功放支路的输出端耦合到负载；第二放大电路，包括并联连接的第二主功放支路和第二辅助功放支路，第二主功放支路包括第二主功率放大器，第二辅助功放支路包括至少一级第二辅助功率放大器，其中第二主功放支路用于向第二放大电路的输出端输出放大信号，以驱动第一主功率放大器，第二辅助功放支路设置成在第二主功率放大器的输出功率达到第二门限时向第二放大电路的输出端输出放大信号；第一功率分配器，耦合在第一放大电路与第二放大电路之间，用于将第一功率分配器的输入信号分配到主功放支路和至少一个辅助功放支路；第二功率分配器，连接第二主功放支路的输入端和第二辅助功放支路的输入端，用于将多赫蒂功率放大器的输入信号分配到第二主功放支路和第二辅助功放支路。

结合第二方面的第一种可能的实现方式，在第一种可能的实现方式下，

多赫蒂功率放大器还包括：第一阻抗变换元件和第二阻抗变换元件，用于对第二放大电路进行阻抗变换，其中第一阻抗变换元件与第二主功率放大器串联连接，第二阻抗变换元件连接在第一功率分配器与第一阻抗变换元件之间。

结合第二方面的第一种可能的实现方式，在第二种可能的实现方式下，多赫蒂功率放大器还包括：第一阻抗变换元件，其中第一阻抗变换元件与第二主功率放大器串联连接，其中第一功率分配器包括第二阻抗变换元件和耦合传输线，第二阻抗变换元件连接在第二放大电路的输出端与主功放支路的输入端之间，用于对第二放大电路进行阻抗变换，耦合传输线的一端与至少一个辅助功放支路的输入端连接，耦合传输线的另一端接地，第一阻抗变换元件和第二阻抗变换元件用于对第二放大电路进行阻抗变换。

结合第二方面的第一种或第二种可能的实现方式，在第三种可能的实现方式下，至少一级第二辅助功率放大器偏置在 B 类或 C 类，第二主功率放大器偏置在 AB 类。

结合第二方面，在第四种可能的实现方式下，第一功率分配器为耦合器。

结合第二方面或第二方面的第一种至第四种可能的实现方式，在第五种可能的实现方式下，多级辅助功率放大器偏置在 B 类或 C 类、第一主功率放大器偏置在 AB 类。

第三方面、提供了一种发射机，包括：信号处理器，用于处理待发射的信号；信号放大器，信号放大器为第一方面或第二方面所述的多赫蒂功率放大器，用于放大经信号处理器处理的信号；信号发射器，用于发射经信号放大模块放大后的信号。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高主功率放大器的效率。同时，本发明的实施例还在主功放支路中设置延迟器件，补偿了主功放支路和辅助功放支路之间的群时延差，减轻了群时延差对 Doherty 功率放大器的宽带性能产生的不利影响。

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对本发明实施例中

所需要使用的附图作简单地介绍，显而易见地，下面所描述的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1A 示出了根据本发明的一个实施例的 Doherty 功率放大器的电路框图。

图 1B 示出了根据本发明的另一实施例的 Doherty 功率放大器的电路框图。

图 1C 示出了根据本发明的又一实施例的 Doherty 功率放大器的电路框图。

图 1D 示出了根据本发明的再一实施例的 Doherty 功率放大器的电路框图。

图 2 示出了根据本发明的另一实施例的 Doherty 功率放大器的电路框图。

图 3 是根据本发明的又一实施例的 Doherty 功率放大器的示意性电路图。

图 4 是根据本发明的再一实施例的 Doherty 功率放大器的示意性电路图。

图 5 是根据本发明的另一实施例的 Doherty 功率放大器的示意性电路图。

图 6 是根据本发明的又一实施例的 Doherty 功率放大器的示意性电路图。

图 7 是根据本发明的再一实施例的 Doherty 功率放大器的示意性电路图。

图 8 是根据本发明的另一实施例的 Doherty 功率放大器的示意性电路图。

图 9 是根据本发明的又一实施例的 Doherty 功率放大器的示意性电路图。

图 10 是根据本发明的一个实施例的发射器的示意性框图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

为了解决上述技术问题，可以在 Doherty 功率放大器的辅助功率放大器之前级联驱动放大器，即采用多级辅助功率放大器。辅助功率放大器的驱动放大器也偏置在 C 类或接近 C 类，使得辅助功率放大器的输出增益特性更陡峭，从而使得辅助功率放大器在设定门限上更接近理想关断，主功率放大器在设定门限上更接近饱和。然而，这种 Doherty 功率放大器的辅助功放支

路包括多级辅助功率放大器，每级辅助功率放大器会产生相应的群时延，群时延是指信号通过线性系统传输或网络传播时，系统或网络对信号整体产生的时延。由于主功放支路和辅助功放支路之间存在群时延差，因此，会对 Doherty 功率放大器的宽带性能产生不利的影响。

本发明的实施例提出了一种 Doherty 功率放大器和发射机，能够在提高功率放大器的效率的同时减少群时延对 Doherty 功率放大器的宽带性能产生的不利影响。

图 1A 出了根据本发明的一个实施例的 Doherty 功率放大器 100 的电路框图。Doherty 功率放大器 100 包括：第一放大电路 110、第一功率分配器 130、合路网络 140 和延迟器件 384。

第一放大电路 110 包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器 111，上述至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器 112 和 113，主功放支路用于向主功放支路的输出端输出放大信号，至少一个辅助功放支路设置成在第一主功率放大器 111 的输出功率达到第一门限时向至少一个辅助功放支路的输出端输出放大信号。

换句话说，主功放支路和至少一个辅助功放支路并联连接。上述至少一个辅助功放支路中的一个辅助功放支路对主功放支路起到有源负载牵引作用，例如，在第一主功率放大器 111 的输出功率达到第一门限时，该辅助功放支路输出放大信号，第一主功率放大器 111 的输出阻抗随输入功率增加而下降，第一主功率放大器 111 的输出功率随输入功率增加而增加，使得第一主功率放大器 111 的工作状态始终处于饱和状态，直到第一主功率放大器 111 和该辅助功放支路的多级辅助功率放大器最终同时达到饱和输出，从而能够提高整个功放在回退功率时的效率。另外，在存在两个以上的辅助功放支路时，辅助功放支路可以对已经开始工作的主功放和辅助功放支路起到有源负载牵引作用。每个辅助功放支路中的多级辅助功率放大器包括第一级辅助功率放大器 112 和第二级辅助功率放大器 113，其中第一级辅助功率放大器 112 用于驱动第二级辅助功率放大器 113。

延迟器件 384 连接在主功放支路中，例如，延迟器件 384 与第一主功率放大器 111 串联连接，用于补偿主功放支路与至少一个辅助功放支路之间的时延差。

合路网络 140 用于对第一放大电路 110 进行阻抗变换，并将主功放支路的输出端与至少一个辅助功放支路的输出端耦合到负载 160，以实现辅助功放支路对主功放支路的有源负载牵引。

第一功率分配器 130，连接主功放支路的输入端和至少一个辅助功放支路的输入端，用于将第一功率分配器 130 的输入信号分配到主功放支路和至少一个辅助功放支路。

具体而言，延迟器件可以是在电路中将电信号延迟一定时间再输出的器件。对于模拟信号，延迟器件可以采用电感和电容组成或直接用同轴电缆和螺旋线；对于数字信号，延迟器件还可以采用电荷耦合器件或声表面波器件。延迟器件可以提供群时延。

在本发明的实施例中，由于辅助功放支路中设置了多级辅助功率放大器，每级辅助功率放大器会产生相应的群时延（例如，2ns）。主功放支路和辅助功放支路之间的群时延差过大会对功放宽带性能产生不利的影响。虽然可以通过调整主功放支路或辅助功放支路中的相位补偿线来使两个支路的中心频点的相位对齐，然而，偏离中心频点，在其它频点，两个支路的相位差会越来越大。而本发明的实施例在主功放支路中设置延迟器件，能够补偿上述两个支路的群时延差。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率。同时，本发明的实施例还在主功放支路中设置延迟器件，补偿了主功放支路和辅助功放支路之间的群时延差，减轻了群时延差对 Doherty 功率放大器的宽带性能产生的不利影响。

根据本发明的实施例，第一功率分配器 130 为耦合器。

第一功率分配器 130 可以采用威尔金森分路器、Hybrid bridge、环形电桥或定向耦合器等多种分路器形式。

根据本发明的实施例的多赫蒂功率放大器还可以包括：至少一个第一相位补偿传输线，设置在主功放支路和/或至少一个辅助功放支路中，用于调整主功放支路与至少一个辅助功放支路之间的相位差。

根据本发前的实施例，为了使得主功放支路和辅助功放支路的相位在合路点一致，以减小功率损失，还可以在主功放支路和/或至少一个辅助功放支

路中设置相位补偿传输线（也称为 Offset 传输线）。相位补偿传输线可以设置在主功放支路中，也可以设置在辅助功放支路中，本发明的实施例对此不作限定。

根据本发明的实施例，上述多级辅助功率放大器偏置在 B 类或 C 类、第一主功率放大器偏置在 AB 类。

功率放大器的工作状态通常可以分为 A 类（也称为甲类）、B 类（也称为乙类）、C 类（丙类）以及 AB 类（也称为甲乙类）等，其中 A 类功率放大器为线性功率放大器；B 类功率放大器也为线性功率放大器，但在工作原理上不同于 A 类功率放大器；AB 类功率放大器介于 A 类和 B 类功率放大器之间，兼顾两者的优点；C 类功率放大器为非线性功率放大器。

根据本发明的实施例，合路网络包括至少一个阻抗变换器。例如，合路网络可以为阻抗变器网络（Impedance Inverter Network，INN）。阻抗变换器可以为 1/4 波长传输线。阻抗变换器可以设置在主功放支路中，例如，设置在第一主功率放大器的输出端，本发明的实施例并不限于此，例如，在反 Doherty 设计中，1/4 波长传输线可以设置在辅助功放输出端。可替代地，本发明的实施例还可以采用能够起到有源负载牵引作用的混合式电桥实现合路网络，本发明的实施例对合路网络的形式不作限定。

根据本发明的实施例，上述至少一个辅助功放支路包括：一个辅助功放支路，该辅助功放支路的多级辅助功率放大器（例如，第一级辅助功率放大器 112 和第二级辅助功率放大器 113）可以串联连接在辅助功放支路的输入端与辅助功放支路的输出端之间。

为了方便说明，图 1A 是以两级辅助功率放大器 112 和 113 为例进行说明，本领域技术人员应理解的是，上述至少一个辅助功放支路可以包括多个辅助功放支路，每个辅助功放支路可以包括多级辅助功率放大器。

下面参照图 1B 至图 1D 对包括多个辅助功放支路的 Doherty 功率放大器进行描述。图 1B 至图 1D 的实施例是图 1A 的例子，在此适当省略详细的描述。

图 1B 示出了根据本发明的另一实施例的 Doherty 功率放大器的电路框图。例如，第一功率分配器 130 可以包括 N 路输出，其中一路输出连接主功放支路，N-1 路输出连接辅助功放支路。

根据本发前的实施例，为了使得 N 个支路的相位在合路点一致，以减小功率损失，还可以在 N 个支路中的最多 N-1 个支路中设置相位补偿传输线（也称为 Offset 传输线）。例如，在第一级辅助功率放大器 112 的输入端设置 Offset 134，在第二级辅助功率放大器 113 的输入端设置 Offset 135。辅助功放支路减少 Offset 传输线与主功放支路增加 Offset 传输线是等效的，所以对于 N-way 的 Doherty 功率放大器，最多在 N-1 个支路上设置 Offset 传输线就能够将所有支路的相位调成一致。

另外，因为延迟线的足够长，补偿一级功放约 2ns（相当于多个载波周期），而 Offset 传输线补偿不超过一个载波周期。因此，可以不在辅助功放支路上设置 offset 传输线，而是稍微增加或减少延迟线的长度。这样，Offset 传输线可以作为传输线的一部分，同时实现布线和相位补偿，且无需设置明显的物理器件。

可替代地，延迟器件还可以采用滤波器网络来实现。由于滤波器网络不能随意调整相移，因此可以通过增加 Offset 传输线的方式来调整。

另外，还可以在上述功率放大器的输出端设置 Offset 传输线，该 Offset 传输线的作用是补偿功率放大器功率管的匹配网络和封装的寄生参数的相移，使得合路网络端口的纯电阻性负载变换到功率管内部仍然为纯电阻性负载。例如，在主功率放大器 111 的输出端设置 Offset 136，在多个辅助功放支路的辅助功率放大器 113 的输出端设置 Offset 137 和 Offset 138。

图 1C 示出了根据本发明的又一实施例的 Doherty 功率放大器的电路框图。图 1C 的 Doherty 功率放大器还包括：第三功率分配器 133，上述至少一个辅助功放支路包括多个辅助功放支路，其中第三功率分配器 133 的输入端通过第一功率分配器 130 与第一主功率放大器 111 的输入端耦合，第三功率分配器 133 用于将第一功率分配器 130 输出的信号分配到多个辅助功放支路。

同样，为了使得 N 个支路的相位在合路点一致，可以在最多 N-1 个支路中设置相位补偿线（也称为 Offset）。图 1C 的 Offset 134 至 Offset 138 与图 1B 的 Offset 134 至 Offset 138 类似，在此不赘述。

图 1D 示出了根据本发明的再一实施例的 Doherty 功率放大器的电路框图。至少一个辅助功放支路包括：第三功率分配器 133、一个第一级辅助功率放大器 112 和多个第二级辅助功率放大器 113，第一级辅助功率放大器 112

的输入端通过第一功率分配器 130 与第一主功率放大器 111 的输入端耦合，第三功率分配器 133 的输入端与第一级辅助功率放大器 112 的输出端相连接，第三功率分配器 133 用于将第一级辅助功率放大器 112 输出的放大信号分配到多个第二级辅助功率放大器 113。

同样，为了使得 N 个支路的相位在合路点一致，可以在图 1D 的最多 N-1 个支路中设置相位补偿线（也称为 Offset）（图 1D 中未示出）。

图 2 示出了根据本发明的另一实施例的 Doherty 功率放大器 200 的电路框图。图 2 的 Doherty 功率放大器 200 为图 1A 的实施例的例子。Doherty 功率放大器 200 包括：第一放大电路 110、第二放大电路 120 和第一功率分配器 130、合路网络 140 和第二功率分配器 150 以及延迟器件 384。第一放大电路 110 也称为末级放大电路，第二放大电路 120 也称为驱动级放大电路。

第一放大电路 110 包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器 111，上述至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器，主功放支路用于向主功放支路的输出端输出放大信号，至少一个辅助功放支路设置成在第一主功率放大器 111 的输出功率达到第一门限时向至少一个辅助功放支路的输出端输出放大信号。

延迟器件 384 连接在主功放支路中，例如，延迟器件 384 与第一主功率放大器 112 串联连接，用于补偿主功放支路与至少一个辅助功放支路之间的时延差。

合路网络 140 用于对第一放大电路 110 进行阻抗变换，并将主功放支路的输出端与至少一个辅助功放支路的输出端耦合到负载 160。合路网络 140 可以包括阻抗变换元件，例如，1/4 波长线。

第二放大电路 120，包括并联连接的第二主功放支路和第二辅助功放支路，第二主功放支路包括第二主功率放大器 121，第二辅助功放支路包括至少一级第二辅助功率放大器 122，其中第二主功放支路用于向第二放大电路 120 的输出端输出放大信号，以驱动第一主功率放大器 111，第二辅助功放支路设置成在第二主功率放大器 121 的输出功率达到第二门限时向第二放大电路 120 的输出端输出放大信号。

具体而言，第二主功率放大器 121 用于驱动第一主功率放大器 111，而第二辅助功率放大器 122 对第二主功率放大器 121 起到有源负载牵引作用。

第一主功率放大器的负载阻抗在辅助支路未开启前是高阻状态，在此高

阻状态下第一主功率放大器在输出较小功率时即提前达到饱和工作状态，从而在回退（Back off）功率点上达到峰值效率。以两路（2Way）Doherty 为例，如果第一主功率放大器的峰值输出功率为 Pa_max（单位 W），辅助功率放大器峰值输出功率为 Pp_max（单位 W），那么提前饱和功率点回退量为 $Pp_max/(Pp_max+Pa_max)$（单位 dB），而辅助功放支路的设计应该以这个回退功率点作为开启点，即第一阈值可以根据该开启点的功率来确定，例如，可以将该开启点的功率作为第一阈值。辅助功放支路具有开启（turn-on）特性由辅助功放支路的多级辅助功率放大器的偏置条件联合确定。

第一功率分配器 130 耦合在第一放大电路 110 与第二放大电路 120 之间，用于将第二放大电路 120 输出的放大信号分配到主功放支路的输入端和至少一个辅助功放支路的输入端。

第二功率分配器 150 连接第二主功放支路的输入端和第二辅助功放支路的输入端，用于将多赫蒂功率放大器的输入信号分配到第二主功放支路和第二辅助功放支路，其中，第一功率分配器 130 耦合在第一放大电路 110 与第二放大电路 120 之间，用于将第二放大电路 120 输出的放大信号分配到主功放支路的和至少一个辅助功放支路。第一功率分配器 130 也可以采用威尔金森分路器、Hybrid bridge、环形电桥或定向耦合器等多种分路器形式。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率。同时，本发明的实施例还在主功放支路中设置延迟器件，补偿了主功放支路和辅助功放支路之间的群时延差，减轻了群时延差对 Doherty 功率放大器的宽带性能产生的不利影响。

另外，通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。

由于本发明的实施例的辅助支路采用了多级辅助功率放大器，使得辅助支路的增益较高。因此，第一功率分配器可以采用相互耦合的传输线的形式来实现。由于本发明的实施例可以采用耦合系数较低的耦合器，因此可以采用耦合的传输线来代替传统的分路器，这样耦合器比较容易实现，而且对传输线阻抗影响可以忽略。另外，由于辅助功率放大器通常采用 C 类功率放大

器，而 C 类功率放大器的输入驻波会随输入功率变化，所以 Doherty 功放输入端一般都需要添加隔离器。本发明的实施例可以采用耦合系数很低的耦合器代替传统的分路器，辅助功放支路的驻波影响较小，因此可以取消隔离器，降低物料成本。

图 3 是根据本发明的又一实施例的 Doherty 功率放大器 300 的示意性电路图。图 3 的 Doherty 功率放大器 300 是图 2 的 Doherty 功率放大器 200 的例子。在此适当省略详细的描述。

图 3 的 Doherty 功率放大器 300 包括：第一放大电路 210、第二放大电路 120 和第一功率分配器 230、合路网络 240 和第二功率分配器 150 以及延迟器件 384。第一放大电路 210 包括第一主功率放大器 211、第一级辅助功率放大器 212 和第二级辅助功率放大器 213。合路网络 240 包括：第六阻抗变换元件 241 和第七阻抗变换元件 242。第一功率分配器 230 可以为耦合器。阻抗变换元件可以为阻抗变换器。

Doherty 功率放大器 300 还包括：至少一个第一相位补偿传输线 280，设置在主功放支路和/或至少一个辅助功放支路中，用于调整主功放支路与至少一个辅助功放支路之间的相位差；至少一个第二相位补偿传输线 281，设置在第二主功放支路和/或第二辅助功放支路中，用于调整第二主功放支路与第二辅助功放支路之间的相位差；第一阻抗变换元件 282 和第二阻抗变换元件 283，用于对第二放大电路 120 进行阻抗变换，其中第一阻抗变换元件 282 与第二主功率放大器 121 串联连接，第二阻抗变换元件 283 连接在第一功率分配器 230 与第一阻抗变换元件 282 之间。

具体而言，第二功率分配器 150 的第一输出端与第二主功率放大器 121 的输入端连接。第二功率分配器 150 的第二输出端与第二相位补偿传输线 281 的第一端连接。第二主功率放大器 121 的输出端与第一阻抗变换元件 282 的第一端连接。第一阻抗变换元件 282 的第二端与第二阻抗变换元件 283 的第一端连接。第二相位补偿传输线 281 的第二端与第二辅助功率放大器 122 的输入端连接。第二辅助功率放大器 122 的输出端与第二阻抗变换元件 283 的第一端连接，第二阻抗变换元件 283 的第二端与耦合器 230 的输入端连接。例如，第一阻抗变换元件 282 和第二阻抗变换元件 283 可以为 1/4 波长线。

可替代地，第二相位补偿传输线 281 也可以设置在主功放支路上。

第二相位补偿传输线 281 用于补偿第一阻抗变换元件 282 的 90° 相位

差，如果第一辅助功率放大器 121 和第二辅助功率放大器 122 不同，第二相位补偿传输线 281 还可以补偿二者的相位差异。

耦合器 230 的直通端与第一主功率放大器 211 的输入端连接。耦合器 230 的耦合端与第一相位补偿传输线 280 的第一端连接，耦合器 230 的隔离端通过阻抗 270 接地。第一相位补偿传输线 280 的第二端与第一级辅助功率放大器 212 的输入端连接。第一主功率放大器 211 的输出端与第六阻抗变换元件 241 的第一端连接。第一相位补偿传输线 280 的第二端与第一级辅助功率放大器 212 的输入端连接，第一级辅助功率放大器 212 的输出端与第二级辅助功率放大器 213 的输入端连接。第二级辅助功率放大器 213 的输出端与第六阻抗变换元件 241 的第二端连接，并且与第七阻抗变换元件 242 的第一端连接，第七阻抗变换元件 242 的第二端连接负载 160。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。同时，本发明的实施例还在主功放支路中设置延迟器件，补偿了主功放支路和辅助功放支路之间的群时延差，减轻了群时延差对 Doherty 功率放大器的宽带性能产生的不利影响。

另外，本发明的实施例在主功放支路中设置了用于补偿群时延的延迟器件，从而减轻或避免了主功放支路和辅助功放支路之间的群时延差对功放宽带性能产生的不利影响。

图 4 是根据本发明的再一实施例的 Doherty 功率放大器 400 的示意性电路图。图 4 的 Doherty 功率放大器 400 是图 3 的 Doherty 功率放大器 100 的例子，在此适当省略详细的描述。

Doherty 功率放大器 400 包括：第一放大电路 210、第二放大电路 120、第一功率分配器 430、合路网络 240、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281 和第一阻抗变换元件 282 以及延迟器件 384。除第一功率分配器 430 之外，上述电路元件的与图 3 的 Doherty 功率放大器 300 类似，在此不再赘述。

与图 3 的 Doherty 功率放大器 300 不同的是，第一功率分配器 430 可以

包括第二阻抗变换元件 283 和第二传输线 432。第二阻抗变换元件 283 的第一端与第一阻抗变换元件 282 的第二端连接，第二阻抗变换元件 283 的第二端与第一功率放大器 211 的输入端连接，第二传输线 432 的第一端与第一相位补偿传输线 280 的第一端连接，第二传输线 432 的第二端通过阻抗 270 接地。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。同时，本发明的实施例还在主功放支路中设置延迟器件，补偿了主功放支路和辅助功放支路之间的群时延差，减轻了群时延差对 Doherty 功率放大器的宽带性能产生的不利影响。

另外，本发明的实施例在主功放支路中设置了用于补偿群时延的延迟器件，从而减轻或避免了主功放支路和辅助功放支路之间的群时延差对功放宽带性能产生的不利影响。

另外，由于可以直接利用第一放大电路的输出端的阻抗变换元件实现耦合器功能，因此减少了物料成本和电路拓扑的面积。

图 5 是根据本发明的另一实施例的 Doherty 功率放大器 500 的示意性电路图。图 5 的 Doherty 功率放大器 500 是图 3 的 Doherty 功率放大器 100 的例子，在此适当省略详细的描述。

Doherty 功率放大器 500 包括：第一放大电路 510、第二放大电路 120、第一功率分配器 430、合路网络 540、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281 和第一阻抗变换元件 282 以及延迟器件 384。Doherty 功率放大器 500 的第二放大电路 120、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384 与图 3 的 Doherty 功率放大器 300 的相应电路元件类似，在此不再赘述。

与图 3 的 Doherty 功率放大器 300 不同的是，第一功率分配器 430 可以包括第二阻抗变换元件 283 和第二传输线 432。

Doherty 功率放大器 500 还包括：第三功率分配器 512。至少一个辅助功

放支路包括：多个辅助功放支路，其中第三功率分配器 512 的输入端通过第一功率分配器 430 与第一主功率放大器 511 的输入端耦合，第三功率分配器 512 用于将第一功率分配器 430 分配到多个辅助功放支路的信号分配到多个辅助功放支路。

图 5 的实施例以两个辅助功放支路为例进行说明。第一辅助功放支路包括相位补偿传输线 513、第一级辅助功率放大器 514 和第二级辅助功率放大器 515；第二辅助功放支路包括相位补偿传输线 516、第一级辅助功率放大器 517 和第二级辅助功率放大器 518。

相应地，合路网络 540 包括：第六阻抗变换元件 541、第七阻抗变换元件 542 以及第三阻抗变换元件 543。第六阻抗变换元件 541 的第一端连接主功放支路的输出端，第六阻抗变换元件 541 的第二端连接第一辅助放大支路的输出端；第七阻抗变换元件 542 的第一端连接第二辅助功放支路的输出端，第七阻抗变换元件 542 的第二端连接负载；第三阻抗变换元件 543 连接在第一辅助功放支路的输出端与第二辅助功放支路的输出端之间。

具体而言，第二阻抗变换元件 283 的第一端与第一阻抗变换元件 282 的第二端连接，第二阻抗变换元件 283 的第二端与第一主功率放大器 511 的输入端连接。第二传输线 432 的第一端与第三功率分配器 512 的输入端，第二传输线 432 的第二端通过阻抗 270 接地。第一主功率放大器 511 的输出端与第六阻抗变换元件 541 的第一端连接。第三功率分配器 512 的第一输出端与相位补偿传输线 513 的第一端连接，相位补偿传输线 513 的第二端与第一级辅助功率放大器 514 的输入端连接，第一级辅助功率放大器 514 的输出端与第二级辅助功率放大器 515 的输入端连接。第三功率分配器 512 的第二输出端与相位补偿传输线 516 的第一端连接，相位补偿传输线 516 的第二端与第一级辅助功率放大器 517 的输入端连接，第一级辅助功率放大器 517 的输出端与第二级辅助功率放大器 518 的输入端连接。第二级辅助功率放大器 515 的输出端与第六阻抗变换元件 541 的第二端连接，并且与第三阻抗变换元件 543 的第一端连接，第二级辅助功率放大器 518 的输出端与第三阻抗变换元件 543 的第二端连接，并且与第七阻抗变换元件 542 的第一端连接，第七阻抗变换元件 542 的第二端连接负载 160。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并

使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。

另外，在采用多个辅助功放支路的情况下，辅助功放支路的辅助功率放大器可以均偏置在 C 类，并且多个辅助功放支路分别在不同输入功率门限开启。以 3Way Doherty（3 路 Doherty）功率放大器为例，当输入信号的功率低于门限 1 时，只有主功放支路对输入信号有放大作用，并且在门限 1 达到饱和；当输入信号的功率高于门限 1 时，第一辅助功放支路启动，对主功放支路提供有源负载牵引，并且在门限 2 时，第一辅助功放支路达到饱和，在从门限 1 到门限 2 之间，第一主功率放大器始终处于饱和状态；高于门限 2 时，第二辅助功放支路启动，对主功放支路和第一辅助功放支路提供有源负载牵引，直到最终 3 个支路同时达到饱和输出，在输入信号的功率高于门限 2 的过程中，主功放支路和第一辅助功放支路始终处于饱和。相比 2Way Doherty 多了一个峰值效率点，可以在更大回退范围提供高效率，适合更大峰均比信号高效放大。本领域技术人员应理解的是，这种工作方式可以扩展到 N Way Doherty。

图 6 是根据本发明的又一实施例的 Doherty 功率放大器 600 的示意性电路图。图 6 的 Doherty 功率放大器 600 是图 3 和图 5 的 Doherty 功率放大器 100 的例子，在此适当省略详细的描述。

Doherty 功率放大器 600 包括：第一放大电路 510、第二放大电路 120、第一功率分配器 430、合路网络 640、第二功率分配器 150、第二相位补偿传输线 281、第一阻抗变换元件 282 和第二阻抗变换元件 283 以及延迟器件 384。Doherty 功率放大器 500 的第一放大电路 510、第二放大电路 120、第一功率分配器 430、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384 与图 5 的 Doherty 功率放大器 500 的相应电路元件类似，在此不再赘述。

与图 5 的 Doherty 功率放大器 500 不同的是，合路网络 640 包括：第六阻抗变换元件 641、第七阻抗变换元件 642、第四阻抗变换元件 644 和第五阻抗变换元件 643。

第六阻抗变换元件 641 的第一端连接主功放支路的输出端；第七阻抗变

换元件 642 的第一端连接第六阻抗变换元件的第二端，第七阻抗变换元件的第二端连接负载 160；第四阻抗变换元件 644 的第一端连接第一辅助功放支路的输出端，第四阻抗变换元件的第二端连接第二辅助功放支路的输出端；第五阻抗变换元件 643 的第一端连接第二辅助功放支路的输出端，第五阻抗变换元件 643 的第二端连接第六阻抗变换元件的第二端。

具体而言，第一辅助功放支路的第二级辅助功率放大器 515 的输出端与第四阻抗变换元件 644 的第一端连接，第二辅助功放支路的第二级辅助功率放大器 518 的输出端与第四阻抗变换元件 644 的第二端连接，并与第五阻抗变换元件 643 的第一端连接。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。

图 7 是根据本发明的再一实施例的 Doherty 功率放大器 700 的示意性电路图。图 7 的 Doherty 功率放大器 700 是图 3 的 Doherty 功率放大器 100 的例子，在此适当省略详细的描述。

Doherty 功率放大器 700 包括：第一放大电路 710、第二放大电路 120、第一功率分配器 430、合路网络 540、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384。Doherty 功率放大器 700 的第二放大电路 120、第一功率分配器 430、合路网络 540、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384 与图 5 的 Doherty 功率放大器 500 的相应电路元件类似，在此不再赘述。

Doherty 功率放大器 700 与图 5 的 Doherty 功率放大器 500 不同的是，第一放大电路 710 包括：第一主功率放大器 711、第一级辅助功率放大器 712、第三功率分配器 713 和多个第二级辅助功率放大器，例如，第一辅助支路的第二级辅助功率放大器 714 和第二辅助支路的第二级辅助功率放大器 716，第一级辅助功率放大器 712 的输入端通过第一功率分配器 430 与第一主功率放大器 711 的输入端耦合，第三功率分配器 713 的输入端与第一级辅助功率

放大器 712 的输出端相连接，第三功率分配器 713 用于将第一级辅助功率放大器 712 输出的放大信号分配到多个第二级辅助功率放大器 714 和 716。

具体而言，第二阻抗变换元件 283 的第一端与相位补偿传输线 282 的第二端连接，第二阻抗变换元件 283 的第二端与第一主功率放大器 711 的输入端连接。第二传输线 432 的第一端与第一相位补偿传输线 280 的第一端连接，第二传输线 432 的第二端通过阻抗 270 接地。第一主功率放大器 711 的输出端与第六阻抗变换元件 541 的第一端连接。第一相位补偿传输线 280 的第二端与第一级辅助功率放大器 712 的输入端连接。第一级辅助功率放大器 712 的输出端与第三功率分配器 713 的输入端连接。第三功率分配器 713 的第一输出端与第二级辅助功率放大器 714 的输入端连接，第二级辅助功率放大器 714 的输出端与第六阻抗变换元件 541 的第二端连接，并且与第三阻抗变换元件 543 的第一端连接。第三功率分配器 713 的第二输出端与相位补偿传输线 715 的第一端连接，相位补偿传输线 715 的第二端与第二级辅助功率放大器 716 的输入端连接，第二级辅助功率放大器 716 的输出端与第三阻抗变换元件 543 的第二端连接，并且与第七阻抗变换元件 542 的第一端连接，第七阻抗变换元件 542 的第二端连接负载 160。

根据本发明的实施例，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。

另外，本发明的实施例可以采用一个辅助功率放大器作为驱动放大器来驱动两个或多个辅助功放大器，通过调整作为驱动放大器的辅助功率放大器和两个辅助功率放大器的偏置，可以达到与前述实施例相同或类似的效果，而且电路拓扑更简洁，并且降低了制造难度和成本。

图 8 是根据本发明的另一实施例的 Doherty 功率放大器 800 的示意性电路图。Doherty 功率放大器 800 是图 3 的 Doherty 功率放大器 100 的例子，在此适当省略详细的描述。

Doherty 功率放大器 800 包括：第一放大电路 710、第二放大电路 120、第一功率分配器 430、合路网络 640、第二功率分配器 150、第一相位补偿传

输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384。Doherty 功率放大器 800 的第一放大电路 710、第二放大电路 120、第一功率分配器 430、第二功率分配器 150、第一相位补偿传输线 280、第二相位补偿传输线 281、第一阻抗变换元件 282 以及延迟器件 384 与图 7 的 Doherty 功率放大器 700 的相应电路元件类似，合路网络 640 与图 6 的相应电路元件类似，在此不再赘述。第一功率分配器 430 包括第二阻抗变换元件 283 和第二传输线 432。

具体而言，第二阻抗变换元件 283 的第一端与第一相位补偿传输线 282 的第二端连接，第二阻抗变换元件 283 的第二端与第一主功率放大器 711 的输入端连接。第二传输线 432 的第一端与第一相位补偿传输线 280 的第一端连接，第二传输线 432 的第二端通过阻抗 270 接地。第一主功率放大器 711 的输出端与第六阻抗变换元件 641 的第一端连接。第一相位补偿传输线 280 的第二端与第一级辅助功率放大器 712 的输入端连接。第一级辅助功率放大器 712 的输出端与第三功率分配器 713 的输入端连接。第三功率分配器 713 的第一输出端与第二级辅助功率放大器 714 的输入端连接，第二级辅助功率放大器 714 的输出端与第四阻抗变换元件 644 的第一端连接，第四阻抗变换元件 644 的第二端与第五阻抗变换元件 643 的第一端连接。第三功率分配器 713 的第二输出端与相位补偿传输线 715 的第一端连接，相位补偿传输线 715 的第二端与第二级辅助功率放大器 716 的输入端连接，第二级辅助功率放大器 716 的输出端与第四阻抗变换元件 644 的第二端连接，并且与第五阻抗变换元件 643 的第一端连接，第五阻抗变换元件 643 的第二端与第七阻抗变换元件 642 的第一端连接，并且与第六阻抗变换元件 641 的第二端连接，第七阻抗变换元件 642 的第二端连接负载 160。

另外，采用一个辅助功率放大器作为驱动放大器来驱动两个或多个辅助功放大器，通过调整作为驱动放大器的辅助功率放大器和两个辅助功率放大器的偏置，可以达到与前述实施例相同或类似的效果，而且电路拓扑更简洁，并且降低了制造难度和成本。

为了解决上述技术问题，还可以在 Doherty 功率放大器的辅助功率放大器之前级联辅助功率放大器的驱动放大器，并且在主功率放大器前级联主功率放大器的驱动放大器，辅助功率放大器的驱动放大器也偏置在 C 类或接近 C 类，使得辅助功率放大器的输出增益特性更陡峭，从而使得辅助功率放大

器在设定门限上更接近理想关断，主功率放大器在设定门限上更接近饱和。然而，在该技术方案中，由于主功率放大器的驱动放大器得不到有源负载牵引作用，在回退功率时的效率远低于饱和效率，从而拉低了功率放大器的整体效率。

本发明的实施例提出了一种 Doherty 功率放大器，能够提高功率放大器的整体效率。

图 9 示出了根据本发明的一个实施例的 Doherty 功率放大器 900 的电路框图。Doherty 功率放大器 900 包括：第一放大电路 110、第二放大电路 120 和第一功率分配器 130、合路网络 140 和第二功率分配器 150。

第一放大电路 110 包括主功放支路和至少一个辅助功放支路，其中主功放支路包括第一主功率放大器 111，至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器 112 和 113，主功放支路用于向主功放支路的输出端输出放大信号，至少一个辅助功放支路设置成在第一主功率放大器 111 的输出功率达到第一门限时向至少一个辅助功放支路的输出端输出放大信号。

合路网络 140 用于对第一放大电路 110 进行阻抗变换，并将主功放支路的输出端与至少一个辅助功放支路的输出端耦合到负载 160。

第二放大电路 120 包括并联连接的第二主功放支路和第二辅助功放支路，第二主功放支路包括第二主功率放大器 121，第二辅助功放支路包括至少一级第二辅助功率放大器 122，其中第二主功放支路用于向第二放大电路 120 的输出端输出放大信号，以驱动第一主功率放大器 111，第二辅助功放支路设置成在第二主功率放大器 121 的输出功率达到第二门限时向第二放大电路 120 的输出端输出放大信号。

第一功率分配器 130，耦合在第一放大电路 110 与第二放大电路 120 之间，用于将第一功率分配器 130 的输入信号分配到主功放支路和至少一个辅助功放支路。

第二功率分配器 150，连接第二主功放支路的输入端和第二辅助功放支路的输入端，用于将多赫蒂功率放大器的输入信号分配到第二主功放支路和第二辅助功放支路。

根据本发明的实施列，可以通过级联的多级辅助功率放大器，使得 Doherty 功率放大器中的辅助功率放大器在设定门限上更接近理想关断，并

使得主功率放大器在设定门限上更接近饱和，从而能够提高了主功率放大器的效率，并通过与主功率放大器的驱动放大器并联的辅助功率放大器对驱动放大器起到有源负载牵引作用，使得该驱动放大器在回退功率时的效率接近于饱和效率，从而提高了功率放大器的整体效率。

可选地，作为另一实施例，Doherty 功率放大器 900 还包括：第一阻抗变换元件和第二阻抗变换元件，用于对第二放大电路进行阻抗变换，其中第一阻抗变换元件与第二主功率放大器串联连接，第二阻抗变换元件连接在第一功率分配器与第一阻抗变换元件之间。

可选地，作为另一实施例，Doherty 功率放大器 900 还包括：第一阻抗变换元件，其中第一阻抗变换元件与第二主功率放大器串联连接，其中第一功率分配器包括第二阻抗变换元件和耦合传输线，第二阻抗变换元件连接在第二放大电路的输出端与主功放支路的输入端之间，用于对第二放大电路进行阻抗变换，耦合传输线的一端与至少一个辅助功放支路的输入端连接，耦合传输线的另一端接地，第一阻抗变换元件和第二阻抗变换元件用于对第二放大电路进行阻抗变换。

根据本发明的实施例，至少一级第二辅助功率放大器偏置在 B 类或 C 类，第二主功率放大器偏置在 AB 类。

根据本发明的实施例，第一功率分配器为耦合器。

根据本发明的实施例，多级辅助功率放大器偏置在 B 类或 C 类、第一主功率放大器偏置在 AB 类。

根据本发明的实施例，第一功率分配器为耦合器。

应理解，图 2 至图 8 的实施例省略延迟器件 384 之后可以作为图 9 的实施例的 Doherty 功率放大器 900 的例子，在此不再赘述。例如，在图 2 至图 4 的实施例中省略延迟器件 384 之后，第二阻抗变换元件 283 的第二端与第一主功率放大器 211 的输入端直接连接。在图 5 和图 6 的实施例中，省略延迟器件 384 之后，第二阻抗变换元件 283 的第二端与第一主功率放大器 511 的输入端直接连接。在图 7 和图 8 的实施例中，省略延迟器件 384 之后，第二阻抗变换元件 283 的第二端与第一主功率放大器 711 的输入端直接连接。

图 10 是根据本发明的一个实施例的发射器 1000 的结构示意图。

发射机 1000 包括信号处理器 1010、信号放大器 1020 和信号发射器 1030。信号处理器 1010 用于处理待发射的信号。信号放大器 1020 为如图 1A 至图

9 的实施例的 Doherty 功率放大器，用于放大经信号处理器处理的信号。信号发射器 1030 用于发射经信号放大器放大后的信号。

例如，发射机 1000 可以为通信系统中的基站的发射机。本发明的实施例不限于此，发射机 1000 也可以是通信系统中其它通信设备的发射机。

本发明的实施例通过级联辅助功率放大器来提高辅助功放支路增益，并为主功放支路分配较多的功率，从而提升了末级放大电路增益。另外，本发明方案中设置了位于末级放大电路之前的驱动级放大电路，用于驱动末级放大电路，并且在驱动级放大电路中为驱动放大器设置并联的辅助功率放大器，从而为驱动放大器提供了有源负载牵引，提升了驱动级放大电路的效率，从而提升了发射机的 Doherty 功率放大器的整体效率，相应地，提高了发射机的效率。

本领域普通技术人员可以意识到，结合本文中所公开的实施例描述的各示例的单元及算法步骤，能够以电子硬件、计算机软件或者二者的结合来实现，为了清楚地说明硬件和软件的可互换性，在上述说明中已经按照功能一般性地描述了各示例的组成及步骤。这些功能究竟以硬件还是软件方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本发明的范围。

所属领域的技术人员可以清楚地了解到，为描述的方便和简洁，上述描述的系统、装置和单元的具体工作过程，可以参考前述方法实施例中的对应过程，在此不再赘述。

在本申请所提供的几个实施例中，应该理解到，所揭露的系统、装置和方法，可以通过其它的方式实现。例如，以上所描述的装置实施例仅仅是示意性的，例如，所述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个单元或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另一点，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口，装置或单元的间接耦合或通信连接，可以是电性，机械或其它的形式。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的，作为单元显示的部件可以是或者也可以不是物理单元，即可以位于一个地方，或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或

者全部单元来实现本实施例方案的目的。

另外，在本发明各个实施例中的各功能单元可以集成在一个处理单元中，也可以是各个单元单独物理存在，也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现，也可以采用软件功能单元的形式实现。

所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用时，可以存储在一个计算机可读取存储介质中。基于这样的理解，本发明的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例所述方法的全部或部分步骤。而前述的存储介质包括：U 盘、移动硬盘、只读存储器（ROM，Read-Only Memory）、随机存取存储器（RAM，Random Access Memory）、磁碟或者光盘等各种可以存储程序代码的介质。

以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准

权利要求

1、一种多赫蒂功率放大器，其特征在于，包括:

第一放大电路，包括主功放支路和至少一个辅助功放支路，其中所述主功放支路包括第一主功率放大器，所述至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器，所述主功放支路用于向所述主功放支路的输出端输出放大信号，所述至少一个辅助功放支路设置成在所述第一主功率放大器的输出功率达到第一门限时向所述至少一个辅助功放支路的输出端输出放大信号;

延迟器件，连接在所述主功放支路中，用于补偿所述主功放支路与所述至少一个辅助功放支路之间的时延差;

合路网络，用于对所述第一放大电路进行阻抗变换，并将所述主功放支路的输出端与所述至少一个辅助功放支路的输出端耦合到负载;

第一功率分配器，连接所述主功放支路的输入端和所述至少一个辅助功放支路的输入端，用于将所述第一功率分配器的输入信号分配到所述主功放支路和所述至少一个辅助功放支路。

2、根据权利要求 1 所述的多赫蒂功率放大器，其特征在于，还包括:

第二放大电路，包括并联连接的第二主功放支路和第二辅助功放支路，所述第二主功放支路包括第二主功率放大器，所述第二辅助功放支路包括至少一级第二辅助功率放大器，其中所述主功放支路用于向所述第二放大电路的输出端输出放大信号，以驱动所述第一主功率放大器，所述第二辅助功放支路设置成在所述第二主功率放大器的输出功率达到第二门限时向所述第二放大电路的输出端输出放大信号;

第二功率分配器，连接所述第二主功放支路的输入端和所述第二辅助功放支路的输入端，用于将所述多赫蒂功率放大器的输入信号分配到所述第二主功放支路和所述第二辅助功放支路;

其中，所述第一功率分配器耦合在所述第一放大电路与所述第二放大电路之间，用于将所述第二放大电路输出的放大信号分配到所述主功放支路的和所述至少一个辅助功放支路。

3、根据权利要求 2 所述的多赫蒂功率放大器，其特征在于，还包括:

第一阻抗变换元件和第二阻抗变换元件，用于对所述第二放大电路进行阻抗变换，其中所述第一阻抗变换元件与所述第二主功率放大器串联连接，所述

第二阻抗变换元件连接在所述第一功率分配器与所述第一阻抗变换元件之间。

4、根据权利要求 2 任一项所述的多赫蒂功率放大器，其特征在于，还包括：第一阻抗变换元件，其中所述第一阻抗变换元件与所述第二主功率放大器串联连接，其中所述第一功率分配器包括第二阻抗变换元件和耦合传输线，所述第二阻抗变换元件连接在所述第二放大电路的输出端与所述主功放支路的输入端之间，用于对所述第二放大电路进行阻抗变换，所述耦合传输线的一端与所述至少一个辅助功放支路的输入端连接，所述耦合传输线的另一端接地，所述第一阻抗变换元件和所述第二阻抗变换元件用于对所述第二放大电路进行阻抗变换。

5、根据权利要求 2 至 4 中的任一项所述的多赫蒂功率放大器，其特征在于，还包括：至少一个第二相位补偿传输线，设置在所述第二主功放支路和/或所述第二辅助功放支路中，用于调整所述第二主功放支路与所述第二辅助功放支路之间的相位差。

6、根据权利要求 2 至 5 中的任一项所述的多赫蒂功率放大器，其特征在于，所述至少一级第二辅助功率放大器偏置在 B 类或 C 类，所述第二主功率放大器偏置在 AB 类。

7、根据权利要求 1 至 3 中的任一项所述的多赫蒂功率放大器，其特征在于，所述第一功率分配器为耦合器。

8、根据权利要求 1 至 7 中的任一项所述的多赫蒂功率放大器，其特征在于，所述至少一个辅助功放支路包括：一个辅助功放支路，所述辅助功放支路的多级辅助功率放大器串联连接在所述辅助功放支路的输入端与所述辅助功放支路的输出端之间。

9、根据权利要求 1 至 7 中的任一项所述的多赫蒂功率放大器，其特征在于，还包括：第三功率分配器，所述至少一个辅助功放支路包括：多个辅助功放支路，其中所述第三功率分配器的输入端通过所述第一功率分配器与所述第一主功率放大器的输入端耦合，所述第三功率分配器用于将所述第一功率分配器输出的信号分配到所述多个辅助功放支路。

10、根据权利要求 1 至 7 中的任一项所述的多赫蒂功率放大器，其特征在于，所述至少一个辅助功放支路包括：第三功率分配器、一个第一级辅助功率放大器和多个第二级辅助功率放大器，所述第一级辅助功率放大器的输

入端通过所述第一功率分配器与所述第一主功率放大器的输入端耦合，所述第三功率分配器的输入端与所述第一级辅助功率放大器的输出端相连接，所述第三功率分配器用于将所述第一级辅助功率放大器输出的放大信号分配到所述多个第二级辅助功率放大器。

11、根据权利要求 1 至 10 中的任一项所述的多赫蒂功率放大器，其特征在于，还包括：至少一个第一相位补偿传输线，设置在所述主功放支路和/或所述少一个辅助功放支路中，用于调整所述主功放支路与所述至少一个辅助功放支路之间的相位差。

12、根据权利要求 1 至 11 中的任一项所述的多赫蒂功率放大器，其特征在于，所述多级辅助功率放大器偏置在 B 类或 C 类、所述第一主功率放大器偏置在 AB 类。

13、根据权利要求 1 至 12 中的任一项所述的多赫蒂功率放大器，其特征在于，所述合路网络包括：至少一个阻抗变换器，所述延迟器件为延迟线。

14、一种多赫蒂功率放大器，其特征在于，包括：

第一放大电路，包括主功放支路和至少一个辅助功放支路，其中所述主功放支路包括第一主功率放大器，所述至少一个辅助功放支路中的每个辅助功放支路包括多级辅助功率放大器，所述主功放支路用于向所述主功放支路的输出端输出放大信号，所述至少一个辅助功放支路设置成在所述第一主功率放大器的输出功率达到第一门限时向所述至少一个辅助功放支路的输出端输出放大信号；

合路网络，用于对所述第一放大电路进行阻抗变换，并将所述主功放支路的输出端与所述至少一个辅助功放支路的输出端耦合到负载；

第二放大电路，包括并联连接的第二主功放支路和第二辅助功放支路，所述第二主功放支路包括第二主功率放大器，所述第二辅助功放支路包括至少一级第二辅助功率放大器，其中所述第二主功放支路用于向所述第二放大电路的输出端输出放大信号，以驱动所述第一主功率放大器，所述第二辅助功放支路设置成在所述第二主功率放大器的输出功率达到第二门限时向所述第二放大电路的输出端输出放大信号；

第一功率分配器，耦合在所述第一放大电路与所述第二放大电路之间，用于将所述第一功率分配器的输入信号分配到所述主功放支路和所述至少一个辅助功放支路；

第二功率分配器，连接所述第二主功放支路的输入端和所述第二辅助功放支路的输入端，用于将所述多赫蒂功率放大器的输入信号分配到所述第二主功放支路和所述第二辅助功放支路。

15、根据权利要求 14 所述的多赫蒂功率放大器，其特征在于，还包括：第一阻抗变换元件和第二阻抗变换元件，用于对所述第二放大电路进行阻抗变换，其中所述第一阻抗变换元件与所述第二主功率放大器串联连接，所述第二阻抗变换元件连接在所述第一功率分配器与所述第一阻抗变换元件之间。

16、根据权利要求 14 任一项所述的多赫蒂功率放大器，其特征在于，还包括：第一阻抗变换元件，其中所述第一阻抗变换元件与所述第二主功率放大器串联连接，其中所述第一功率分配器包括第二阻抗变换元件和耦合传输线，所述第二阻抗变换元件连接在所述第二放大电路的输出端与所述主功放支路的输入端之间，用于对所述第二放大电路进行阻抗变换，所述耦合传输线的一端与所述至少一个辅助功放支路的输入端连接，所述耦合传输线的另一端接地，所述第一阻抗变换元件和所述第二阻抗变换元件用于对所述第二放大电路进行阻抗变换。

17、根据权利要求 15 或 16 所述的多赫蒂功率放大器，其特征在于，所述至少一级第二辅助功率放大器偏置在 B 类或 C 类，所述第二主功率放大器偏置在 AB 类。

18、根据权利要求 14 所述多赫蒂功率放大器，其特征在于，所述第一功率分配器为耦合器。

19、根据权利要求 14 至 18 中的任一项所述的多赫蒂功率放大器，其特征在于，所述多级辅助功率放大器偏置在 B 类或 C 类、所述第一主功率放大器偏置在 AB 类。

20、一种发射机，其特征在于，包括：

信号处理器，用于处理待发射的信号；

信号放大器，所述信号放大器为如权利要求 1 至 19 中的任一项所述的多赫蒂功率放大器，用于放大经所述信号处理器处理的信号；

信号发射器，用于发射经所述信号放大模块放大后的信号。

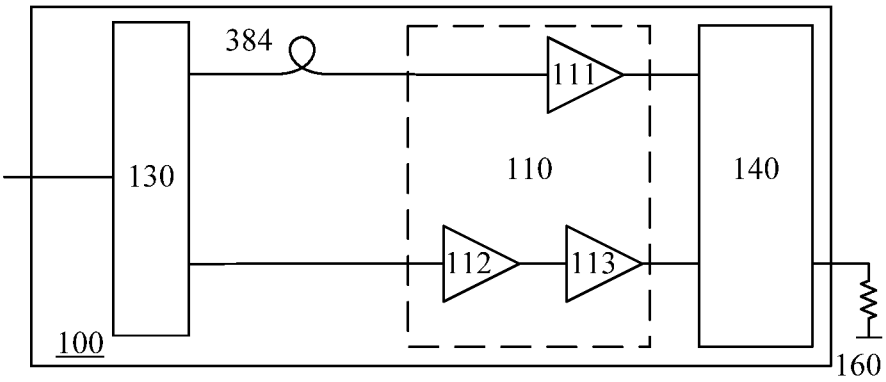
384
111
130
110
140
112
113
100
160

图 1A

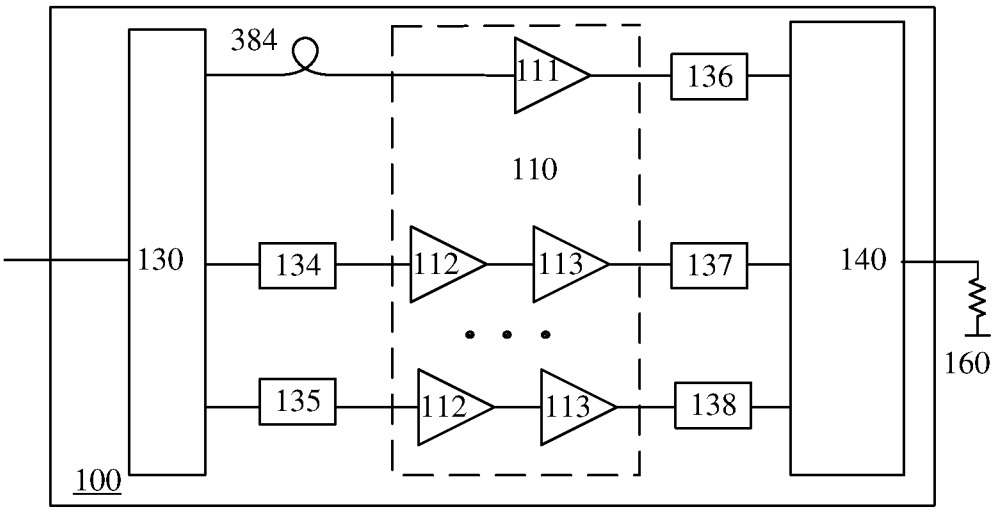
384
111
136
110
130
134
112
113
137
140
160
135
112
113
138
100

图 1B

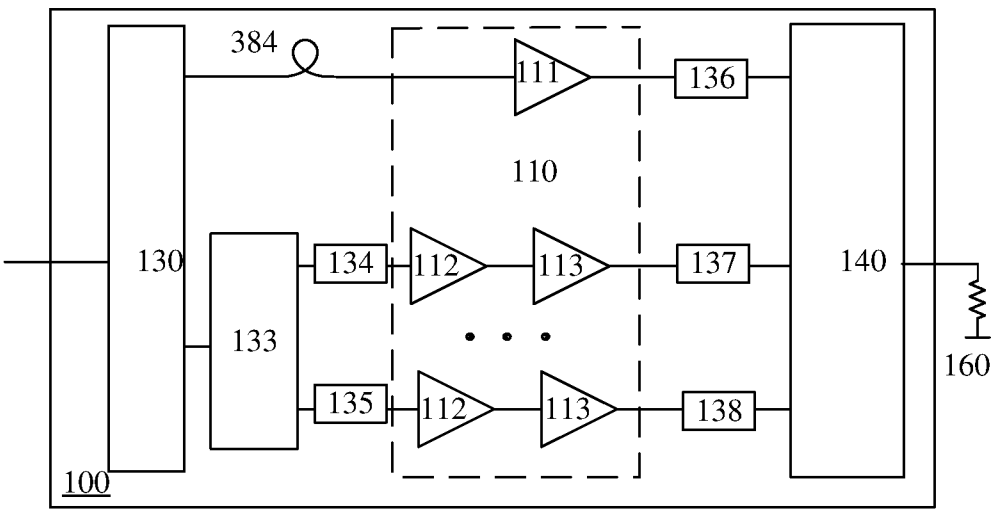
384
111
136
110
130
134
112
113
137
140
133
160
135
112
113
138
100

图 1C

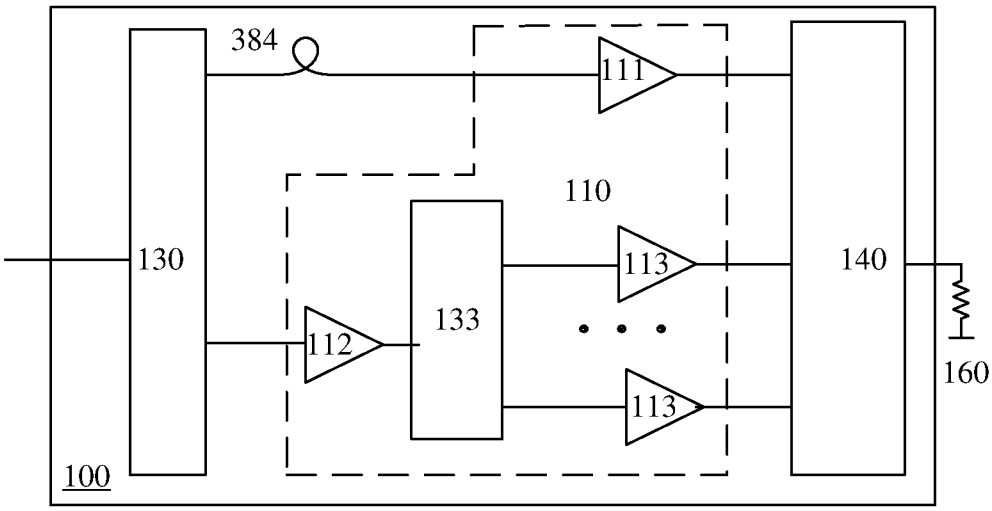
384
111
110
130
113
140
133
112
160
113
100

图 1D

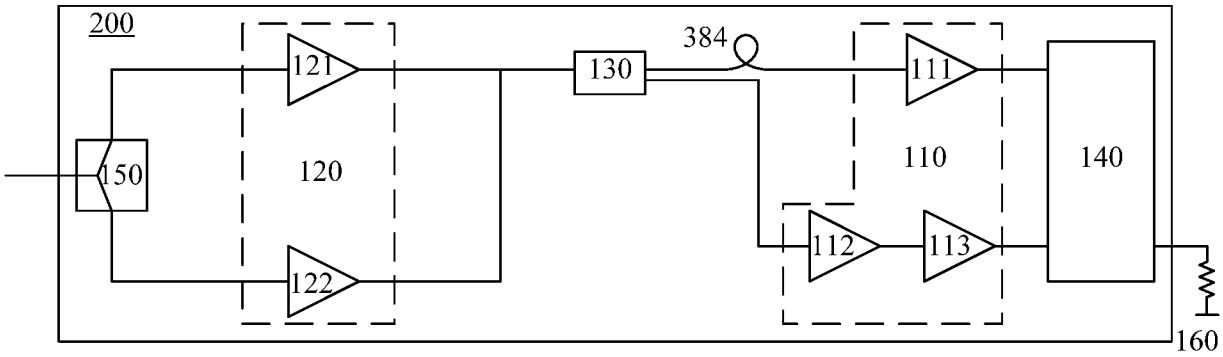
200
121
384
130
111
150
120
110
140
112
113
122
160

图 2

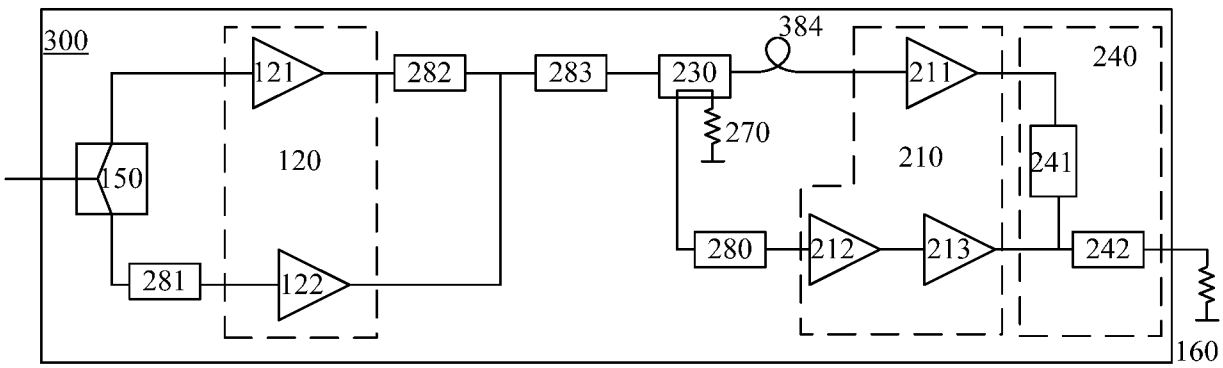
300
384
121
282
283
230
211
240
270
150
120
210
241
281
122
280
212
213
242
160

图 3

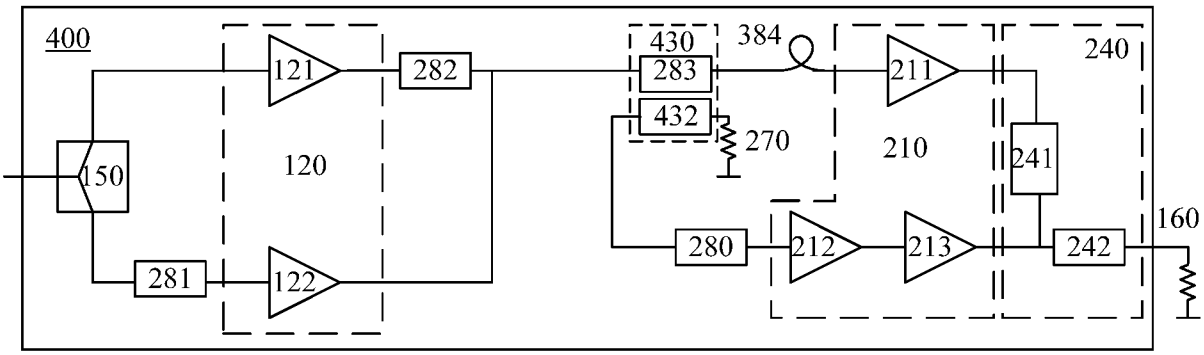
400
121
282
430
384
283
211
240
432
270
210
150
120
241
160
281
122
280
212
213
242

图 4

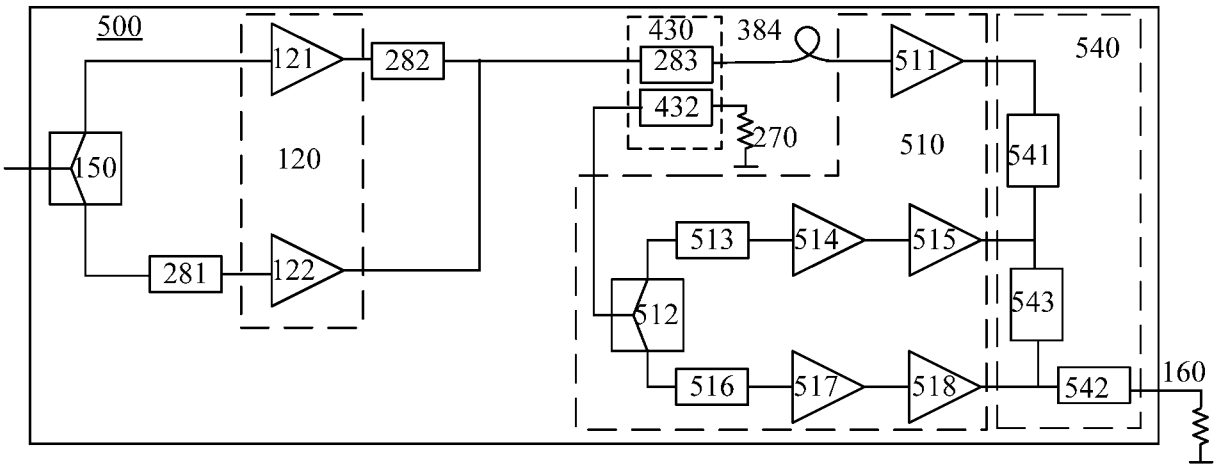
500
121
282
430
384
283
511
540
432
270
510
150
120
541
513
514
515
281
122
512
543
516
517
518
542
160

图 5

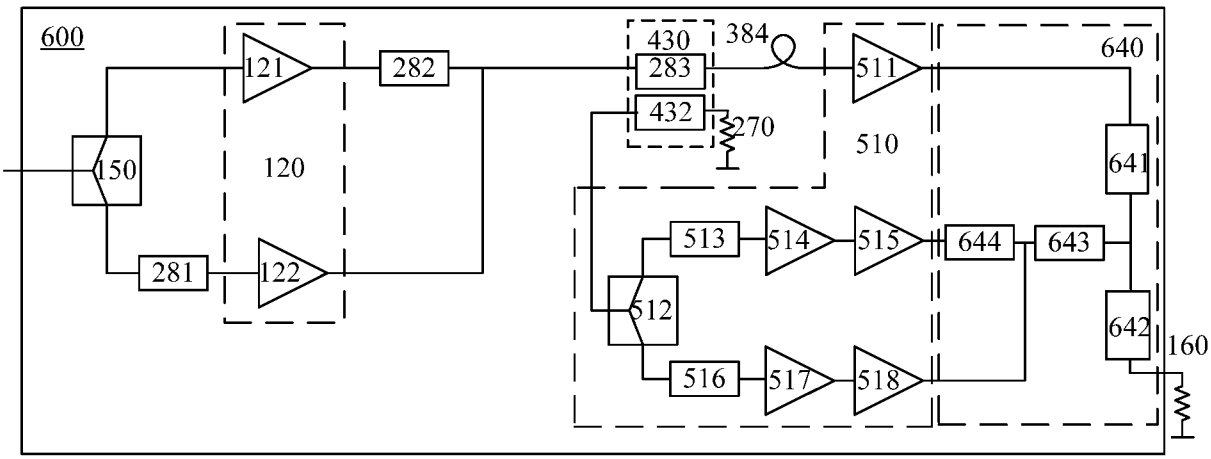
600
121
282
430
384
283
511
640
432
270
510
150
120
641
513
514
515
644
643
281
122
512
642
160
516
517
518

图 6

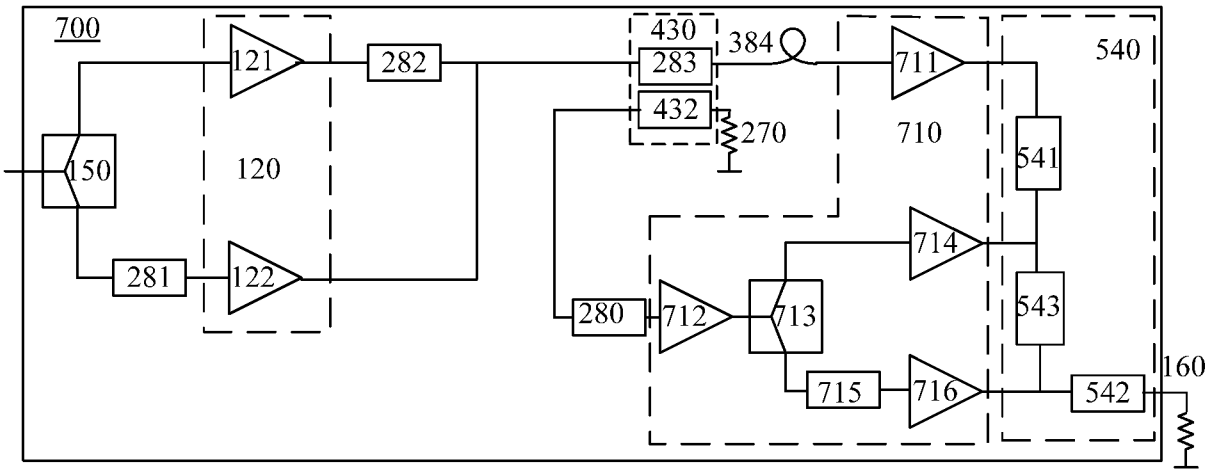
700
121
282
430
283
384
711
540
432
270
710
150
120
541
714
281
122
543
280
712
713
160
715
716
542

图 7

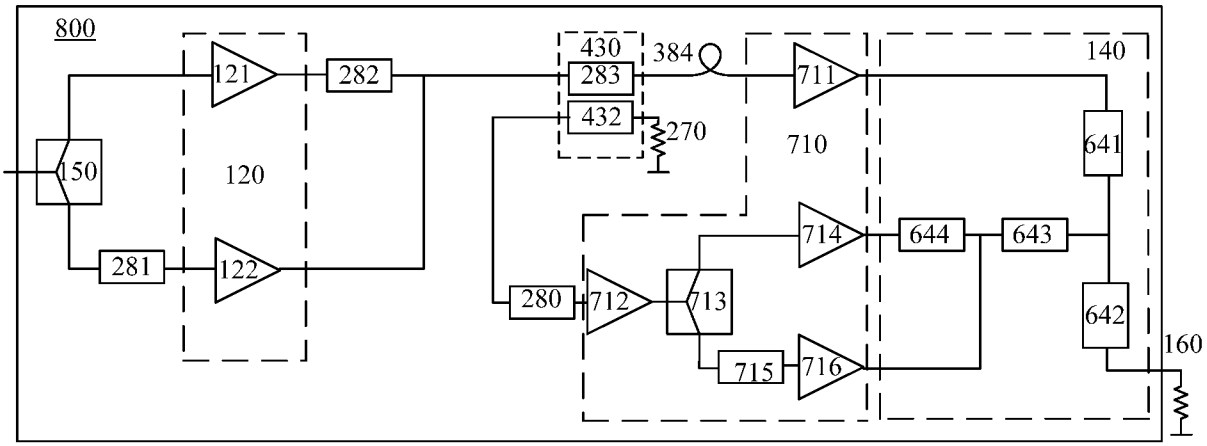
800
121
282
430
283
384
711
140
432
270
710
150
120
641
714
644
643
281
122
280
712
713
642
160
715
716

图 8

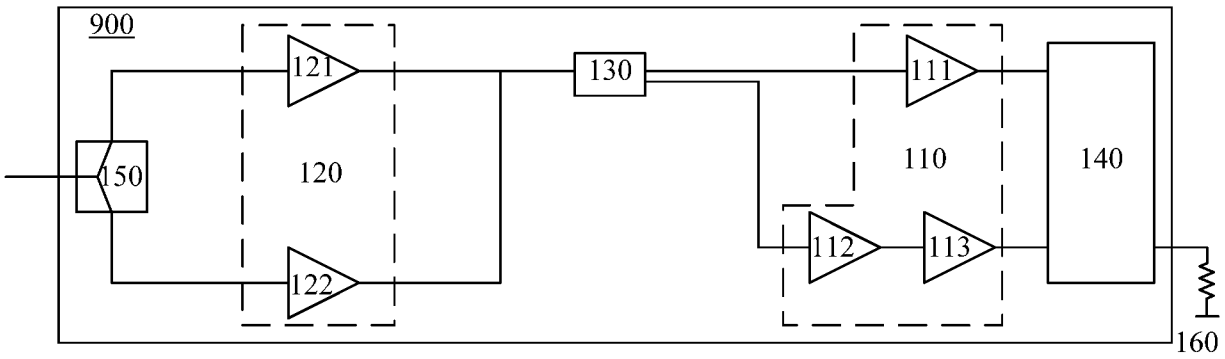
900
121
130
111
150
120
110
140
112
113
122
160

图 9

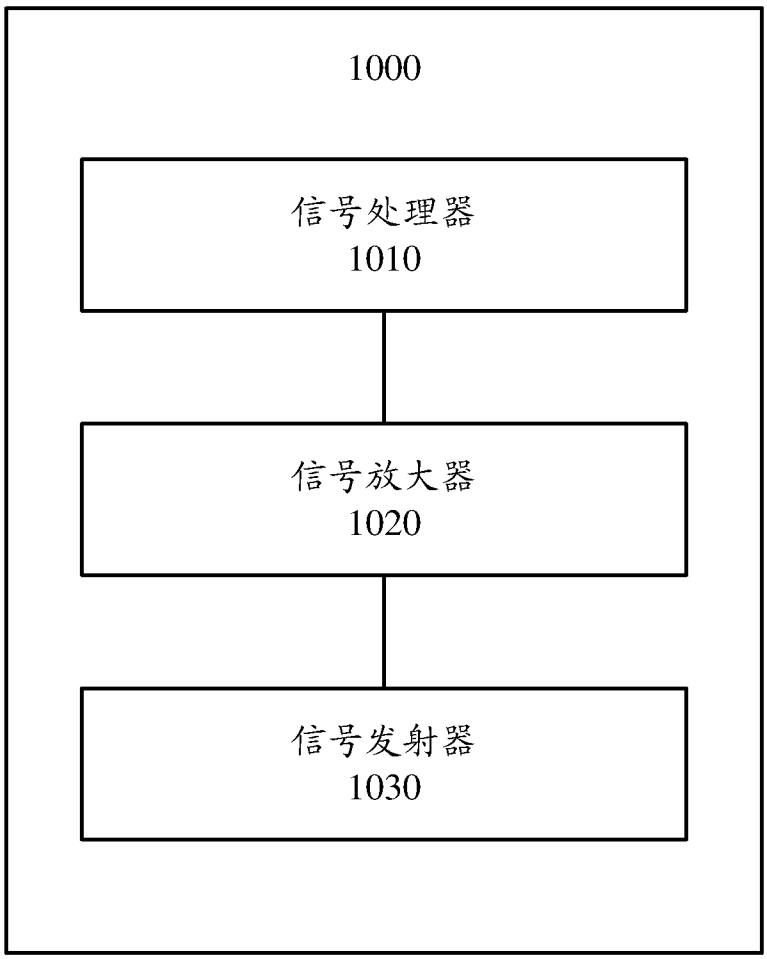

图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/078630

A. CLASSIFICATION OF SUBJECT MATTER

H03F 1/07 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE, GOOGLE: goxro, power divider, delay, multilevel, multiple, impedance, turn-off, active load, transmitter, phase compensation, doherty, amplifier?, main, auxiliary, offset, threshold, cut+, branch+, distributor, predetermined, preset, synthetic, adjust+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102594265 A (INSTITUTE OF MICROELECTRONICS OF CHINESE ACADEMY OF SCIENCES), 18 July 2012 (18.07.2012), claims 1-10, description, paragraphs [0022]-[0024] and [0031]-[0033], and figures 1-3	1-20
A	CN 103208978 A (TRANSCOM INSTRUMENTS CO., LTD.), 17 July 2013 (17.07.2013), the whole document	1-20
A	CN 101488790 A (HUAWEI TECHNOLOGIES CO., LTD.), 22 July 2009 (22.07.2009), the whole document	1-20
A	CN 201699655 U (FUJIAN SUNNADA COMMUNICATION CO., LTD.), 05 January 2011 (05.01.2011), the whole document	1-20
A	WO 2011137832 A2 (HUAWEI TECHNOLOGIES CO., LTD.), 10 November 2011 (10.11.2011), the whole document	1-20

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
14 February 2015 (14.02.2015)	**27 February 2015 (27.02.2015)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **LI, Min** Telephone No.: (86-10) **62413700**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/078630

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102594265 A	18 July 2012	None	
CN 103208978 A	17 July 2013	None	
CN 101488790 A	22 July 2009	None	
CN 201699655 U	05 January 2011	None	
WO 2011137832 A2	10 November 2011	CN 102265506 A	30 November 2011

国际检索报告

国际申请号
PCT/CN2014/078630

A. 主题的分类

H03F 1/07 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

WPI, EPODOC, CNPAT, CNKI, IEEE, GOOGLE: 支路，多赫蒂，合路，功率分配器，延迟，延时，放大器，门限，阈值，功分器，多级，多个，阻抗，关断，偏置，有源负载，发射机，辅助，主，相位补偿，时延，调节，doherty, amplifier?, main, auxiliary, offset, threshold, cut+, branch+, distributor, predetermined, preset, synthetic, adjust+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 102594265 A (中国科学院微电子研究所) 2012年 7月 18日 (2012-07-18) 权利要求1-10，说明书第[0022]-[0024]和[0031]-[0033]段，附图1-3	1-20
A	CN 103208978 A (上海创远仪器技术股份有限公司) 2013年 7月 17日 (2013-07-17) 全文	1-20
A	CN 101488790 A (华为技术有限公司) 2009年 7月 22日 (2009-07-22) 全文	1-20
A	CN 201699655 U (福建三元达通讯股份有限公司) 2011年 1月 5日 (2011-01-05) 全文	1-20
A	WO 2011137832 A2 (HUAWEI TECHNOLOGIES CO., LTD.) 2011年 11月 10日 (2011-11-10) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2015年 2月 14日	2015年 2月 27日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国	李敏
传真号 (86-10)62019451	电话号码 (86-10)62413700

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/078630

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 102594265 A	2012年 7月 18日	无	
CN 103208978 A	2013年 7月 17日	无	
CN 101488790 A	2009年 7月 22日	无	
CN 201699655 U	2011年 1月 5日	无	
WO 2011137832 A2	2011年 11月 10日	CN 102265506 A	2011年 11月 30日