



(12) 发明专利申请

(10) 申请公布号 CN 101858941 A

(43) 申请公布日 2010.10.13

(21) 申请号 201010149226.X

(22) 申请日 2010.03.30

(71) 申请人 矽创电子股份有限公司

地址 中国台湾新竹县竹北市台元街 20 号 6 楼之 2

(72) 发明人 张育诚 陈锺沅

(74) 专利代理机构 北京中原华和知识产权代理有限公司 11019

代理人 寿宁 张华辉

(51) Int. Cl.

G01R 27/26(2006.01)

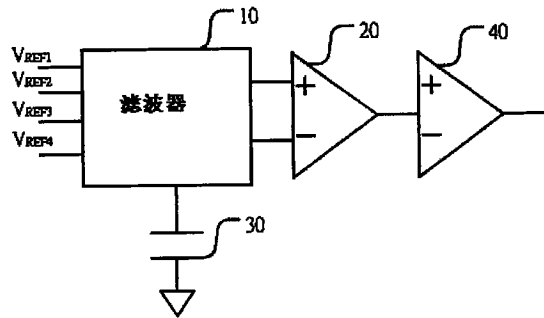
权利要求书 2 页 说明书 6 页 附图 5 页

(54) 发明名称

具抗电磁干扰能力的电容感测电路

(57) 摘要

本发明是有关于一种具阻抗电磁干扰能力的电容感测电路,其由一滤波器耦接一待测电容,并接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号,并由一差分电路接收第一滤波讯号与第二滤波讯号,并消除第一滤波讯号第二滤波讯号的共模噪声而产生一差分讯号,差分讯号的大小相关于待测电容的大小,而达到待测电容侦测的目的。并通过差分电路消除共模噪声,以达到抗电磁干扰的能力,且差分电路可动态范围调整滤波器的输出,使电容感测电路具低耗费频率周期数的特性。



1. 一种具抗电磁干扰能力的电容感测电路,其特征在于,其包含:
 - 一滤波器,耦接一待测电容,并接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号;以及
 - 一差分电路,接收该第一滤波讯号与该第二滤波讯号,并消除该第一滤波讯号该第二滤波讯号的共模噪声而产生一差分讯号,该差分讯号的大小相关于该待测电容的大小。
2. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其更包括:
 - 一放大器,接收并放大该差分讯号。
3. 如权利要求 2 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该放大器为一可调式增益放大器。
4. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该滤波器包含:
 - 一开关模块,耦接该待测电容,并接收该些参考讯号;
 - 一第一输出电容,耦接该开关模块的一第一输出端;
 - 一第一输出开关,耦接该第一输出电容与该参考讯号之间,而产生该第一滤波讯号;
 - 一第二输出电容,耦接该开关模块的一第二输出端;以及
 - 一第二输出开关,耦接该第二输出电容与该参考讯号之间,而产生该第二滤波讯号。
5. 如权利要求 4 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该开关模块包括:
 - 一第一开关,其一端耦接该参考讯号,该第一开关的另一端耦接该待测电容;
 - 一第二开关,其一端耦接该待测电容与该第一开关,该第二开关的另一端耦接该第一输出电容;
 - 一第三开关,其一端耦接该参考讯号,该第三开关的另一端耦接该待测电容;以及
 - 一第四开关,其一端耦接该待测电容与该第三开关,该第四开关的另一端耦接该第二输出电容。
6. 如权利要求 5 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该第一输出电容与该第二输出电容为一积分电容。
7. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该滤波器包含:
 - 一开关模块,耦接该待测电容,并接收该些参考讯号;
 - 一放大器,具有一第一输入端、一第二输入端、一第一输出端与一第二输出端,该第一输入端与该第二输入端系耦接该开关模块,该第一输出端与该第二输出端系用以输出该第一滤波讯号与该第二滤波讯号;
 - 一第一输出电容,耦接该放大器的该第一输入端与该第一输出端之间;
 - 一第二输出电容,耦接该放大器的该第二输入端与该第二输出端之间;
 - 一第一输出开关,其一端耦接该开关模块与该放大器,该第一输出开关的另一端耦接该参考讯号;以及
 - 一第二输出开关,其一端耦接该开关模块与该放大器,该第二输出开关的另一端耦接该参考讯号。
8. 如权利要求 7 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该开关

模块包括：

- 一第一开关,其一端耦接该参考讯号,该第一开关的另一端耦接该待测电容；
- 一第二开关,其一端耦接该待测电容与该第一开关,该第二开关的另一端耦接该第一输出电容与该放大器；
- 一第三开关,其一端耦接该参考讯号,该第三开关的另一端耦接该待测电容；以及
- 一第四开关,其一端耦接该参考讯号与该第三开关,该第四开关的另一端耦接该第二输出电容与该放大器。

9. 如权利要求 7 所述的具抗电磁干扰能力的电容感测电路,其特征在于,该放大器为一运算放大器。

10. 如权利要求 7 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该第一输出电容与该第二输出电容为一积分电容。

11. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该差分电路为一差分放大器。

12. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其中该滤波器为一有限脉冲响应滤波器。

13. 如权利要求 1 所述的具抗电磁干扰能力的电容感测电路,其特征在于,其应用于指纹辨识、加速传感器与触控面板。

具抗电磁干扰能力的电容感测电路

技术领域

[0001] 本发明是有关于一种电容感应电路,其系尤指一种具抗电磁干扰能力的电容感测电路。

背景技术

[0002] 由于现今计算机科技的发展对于电容感应侦测的应用日驱广泛,例如指纹辨识、微机电加速传感器以及电容式触控面板,而在传统电容感应侦测技术上普遍使用电容对频率转换的电路,请一并参阅图1,为现有技术的电容感测装置的方块图。如图所示,此现有技术系透过一第一比较器100'、一第二比较器102'、一控制电路104'以及一电阻106'形成一振荡电路,该振荡电路耦接一待测电容108',并利用该待测电容108'的电容值大小差异而产生不同的振荡频率,且依据不同的振荡频率而得知该待测电容108'的电容值大小,以达到电容侦测的目的。

[0003] 再者,请一并参阅图2,为现有技术的另一电容感测装置的方块图。如图所示,此现有技术系透过一定电流源200'、一第一控制开关201'、一第二控制开关202'、一积分电容203'以及一比较器204'以形成一固定斜率产生电路,该固定斜率产生电路耦接一待测电容205',并利用待测电容205'的电容值的不同而起始电压不同,使比较器204'的致能时间不同,以达到电容侦测的目的。

[0004] 另,请一并参阅图3,为现有技术的另一电容感测装置的方块图。如图所示,此现有技术系透过复数缓冲器300'、一频率相位侦测器301'、一控制单元302'、与一可控制缓冲器303'形成一生成时间对数字转换器。该生成时间对数字转换器耦接一待测电容304',并生成时间对数字转换器系利用待测电容304'的电容值大小的不同而导致控制单元302'输出的控制讯号的时间差异,以达到电容侦测的目的。

[0005] 上述图1至图3的技术并无对电磁干扰有免疫能力,尤其是电容传感器的应用普遍需结合微处理器等周边电路进行运用,当电磁噪声从电容耦合至比较器,振荡频率将出现失真,抑或是导致起始电压失准,以致对电容的侦测产生错误,上述电路并对电容的侦测较耗费频率周期等缺点。

[0006] 因此,如何针对上述问题而提出一种新颖具抗电磁干扰能力的电容感应电路,其可避免因电磁噪声而影响电容感应电路的效能,使可解决上述的问题。。

发明内容

[0007] 本发明的目的之一,在于提供一种具抗电磁干扰能力的电容感测电路,其通过一差分电路消除共模噪声,以达到抗电磁干扰的能力。

[0008] 本发明的目的之一,在于提供一种具抗电磁干扰能力的电容感测电路,其藉由动态范围调整一滤波器的输出,使电容感测电路具低耗费频率周期数的特性。

[0009] 为了达到上述的目的,本发明是一种具抗电磁干扰能力的电容感测电路,其包含:

[0010] 一滤波器,耦接一待测电容,并接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号;以及

[0011] 一差分电路,接收该第一滤波讯号与该第二滤波讯号,并消除该第一滤波讯号该第二滤波讯号的共模噪声而产生一差分讯号,该差分讯号的大小相关于该待测电容的大小。

[0012] 本发明中,其更包括:

[0013] 一放大器,接收并放大该差分讯号。

[0014] 本发明中,其中该放大器为一可调式增益放大器。

[0015] 本发明中,其中该滤波器包含:

[0016] 一开关模块,耦接该待测电容,并接收该些参考讯号;

[0017] 一第一输出电容,耦接该开关模块的一第一输出端;

[0018] 一第一输出开关,耦接该第一输出电容与该参考讯号之间,而产生该第一滤波讯号;

[0019] 一第二输出电容,耦接该开关模块的一第二输出端;以及

[0020] 一第二输出开关,耦接该第二输出电容与该参考讯号之间,而产生该第二滤波讯号。

[0021] 本发明中,其中该开关模块包括:

[0022] 一第一开关,其一端耦接该参考讯号,该第一开关的另一端耦接该待测电容;

[0023] 一第二开关,其一端耦接该待测电容与该第一开关,该第二开关的另一端耦接该第一输出电容;

[0024] 一第三开关,其一端耦接该参考讯号,该第三开关的另一端耦接该待测电容;以及

[0025] 一第四开关,其一端耦接该待测电容与该第三开关,该第四开关的另一端耦接该第二输出电容。

[0026] 本发明中,其中该第一输出电容与该第二输出电容为一积分电容。

[0027] 本发明中,其中该滤波器包含:

[0028] 一开关模块,耦接该待测电容,并接收该些参考讯号;

[0029] 一放大器,具有一第一输入端、一第二输入端、一第一输出端与一第二输出端,该第一输入端与该第二输入端系耦接该开关模块,该第一输出端与该第二输出端系用以输出该第一滤波讯号与该第二滤波讯号;

[0030] 一第一输出电容,耦接该放大器的该第一输入端与该第一输出端之间;

[0031] 一第二输出电容,耦接该放大器的该第二输入端与该第二输出端之间;

[0032] 一第一输出开关,其一端耦接该开关模块与该放大器,该第一输出开关的另一端耦接该参考讯号;以及

[0033] 一第二输出开关,其一端耦接该开关模块与该放大器,该第二输出开关的另一端耦接该参考讯号。

[0034] 本发明中,其中该开关模块包括:

[0035] 一第一开关,其一端耦接该参考讯号,该第一开关的另一端耦接该待测电容;

[0036] 一第二开关,其一端耦接该待测电容与该第一开关,该第二开关的另一端耦接该第一输出电容与该放大器;

- [0037] 一第三开关,其一端耦接该参考讯号,该第三开关的另一端耦接该待测电容;以及
- [0038] 一第四开关,其一端耦接该参考讯号与该第三开关,该第四开关的另一端耦接该第二输出电容与该放大器。
- [0039] 本发明中,该放大器为一运算放大器。
- [0040] 本发明中,其中该第一输出电容与该第二输出电容为一积分电容。
- [0041] 本发明中,其中该差分电路为一差分放大器。
- [0042] 本发明中,其中该滤波器为一有限脉冲响应滤波器。
- [0043] 本发明中,其应用于指纹辨识、加速传感器与触控面板
- [0044] 本发明具有的有益效果:本发明提供的本发明的具抗电磁干扰能力的电容感测电路,由于滤波器耦接一待测电容,并接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号,以及差分电路接收第一滤波讯号与第二滤波讯号,并消除第一滤波讯号第二滤波讯号的共模噪声而产生一差分讯号,差分讯号的大小相关于待测电容的大小,而达到待测电容侦测的目的。并通过差分电路消除共模噪声,以达到抗电磁干扰的能力,且差分电路可动态范围调整滤波器的输出,使电容感测电路具低耗费频率周期数的特性。

附图说明

- [0045] 图 1 为现有技术的电容感测装置的方块图;
- [0046] 图 2 为现有技术的另一电容感测装置的方块图;
- [0047] 图 3 为现有技术的另一电容感测装置的方块图;
- [0048] 图 4 为本发明的一较佳实施例的电容感测电路的方块图;
- [0049] 图 5 为图 4 的一较佳实施例的滤波器的电路图;
- [0050] 图 6 为本发明的一较佳实施例的电容感测电路的输出波形图;
- [0051] 图 7A 为本发明的一较佳实施例的开关控制的时序图;
- [0052] 图 7B 为本发明的另一较佳实施例的开关控制的时序图;以及
- [0053] 图 8 为本发明的另一较佳实施例的滤波器的电路图。

【图号简单说明】

- [0055] 现有技术:
- | | |
|---------------------|-------------|
| [0056] 100' 第一比较器 | 102' 第二比较器 |
| [0057] 104' 控制电路 | 106' 电阻 |
| [0058] 108' 待测电容 | 200' 定电流源 |
| [0059] 201' 第一控制开关 | 202' 第二控制开关 |
| [0060] 203' 积分电容 | 204' 比较器 |
| [0061] 205' 待测电容 | 300' 复数缓冲器 |
| [0062] 301' 频率相位侦测器 | 302' 控制单元 |
| [0063] 303' 可控制缓冲器 | 304' 待测电容 |
- [0064] 本发明:
- | | |
|-----------------|----------|
| [0065] 10 滤波器 | |
| [0066] 11 开关模块 | 120 第一开关 |
| [0067] 122 第二开关 | 124 第三开关 |

[0068]	126 第四开关	14 第一输出电容
[0069]	16 第一输出开关	18 第二输出电容
[0070]	19 第二输出开关	20 差分电路
[0071]	30 待测电容	
[0072]	40 放大器	50 放大器

具体实施方式

[0073] 为使对本发明的结构特征及所达成的功效有更进一步的了解与认识,用以较佳的实施例及附图配合详细的说明,说明如下:

[0074] 请参阅图 4,为本发明的一较佳实施例的电容感测电路的方块图。如图所示,本发明的具抗电磁干扰能力的电容感测电路系可应用于指纹辨识、加速传感器与触控面板等。该电容感测电路包含一滤波器 10 与一差分电路 20。滤波器 10 耦接一待测电容 30,并滤波器 10 接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号,即滤波器 10 接收一第一参考讯号 V_{REF1} 、一第二参考讯号 V_{REF2} 、一第三参考讯号 V_{REF3} 与一第四参考讯号 V_{REF4} ,而产生第一滤波讯号与第二滤波讯号,其中,本发明的滤波器 10 的一较佳实施例为一有限脉冲响应滤波器 (Finite ImpulseResponse, FIR)。

[0075] 差分电路 20 系接收第一滤波讯号与第二滤波讯号,并差分电路 20 可消除第一滤波讯号第二滤波讯号的共模噪声而产生一差分讯号,其中,差分讯号的大小相关于待测电容 30 的大小,即差分电路 20 可运算出第一滤波讯号与第二滤波讯号的差值,而产生差分讯号,由于差分讯号相关于待测电容 30,也就是待测电容 30 的电容值大小将会影响第一滤波讯号与第二滤波讯号的大小,而使差分电路 20 所产生的差分讯号的大小依据待测电容 30 的电容值大小而不同,所以,后续电路(图中未示)可依据差分讯号而得知待测电容 30 的电容值。由于本发明系利用差分电路 20 相减第一滤波讯号与第二滤波讯号而得知差分讯号,所以,当有一电磁干扰噪声产生于第一滤波讯号与第二滤波讯号时,差分电路 20 即可在相减第一滤波讯号与第二滤波讯号的同时,消除电磁干扰噪声,也就是消除共模噪声,以达到抗电磁干扰的能力。其中,本发明的差分电路 20 的一较佳实施例为一差分放大器。

[0076] 此外,本发明的具抗电磁干扰能例的电容感测电路更包含一放大器 40。放大器 40 系耦接于差分电路 20,并放大器系接收并放大差分讯号,本发明系藉由差分电路 20 与放大器 40 而形成一动态范围调整电路,此动态范围调整电路可有效降低侦测待测电容 30 的侦测频率周期,进而减少功率的消耗,以达到省电的目的。其中,放大器 40 为一可调式增益放大器 (Variable GainAmplifier, VGA)。

[0077] 请一并参阅图 5,为为图 4 的一较佳实施例的滤波器的电路图。如图所示,本发明的具抗电磁干扰能力的电容感测电路的滤波器 10 包含一开关模块 12、一第一输出电容 14、一第一输出开关 16、一第二输出电容 18 与一第二输出开关 19。开关模块 12 系耦接待测电容 30,并接收该些参考讯号,即开关模块 12 接收第一参考讯号 V_{REF1} 与第二参考讯号 V_{REF2} ,第一输出电容 14 耦接开关模块 12 的一第一输出端,第一输出开关 16 耦接第一输出电容 14 与参考讯号之间,而产生第一滤波讯号,即第一输出开关 16 系第一输出电容 14 与第三参考讯号 V_{REF3} 之间而输出第一滤波讯号,第二输出电容 18 耦接开关模块 12 的第二输出端,第二输出开关 19 系耦接第二输出电容 18 与参考讯号之间,而产生第二滤波讯号,即第二输出开

关 19 系耦接第二输出电容 18 与第四参考讯号 V_{REF4} 之间而输出第二滤波讯号。

[0078] 此外,开关模块 12 包含一第一开关 120、一第二开关 122、一第三开关 124 与一第四开关 126。第一开关 120 的一端耦接第一参考讯号 V_{REF1} ,第一开关 120 的另一端耦接待测电容 30,第二开关 122 的一端耦接待测电容 30 与第一开关 120,第二开关 122 的另一端耦接第一输出电容 14,第三开关 124 的一端耦接第二参考讯号 V_{REF2} ,第三开关 124 的另一端耦接待测电容 30,第四开关 126 的一端耦接待测电容 30 与第三开关 124,第四开关 126 的另一端耦接第二输出电容 18。如此,本发明系藉由控制开关模块 12、第一输出开关 16 第二输出开关 19 的导通 / 截止的顺序,而产生第一滤波讯号与第二滤波讯号。

[0079] 请一并参阅图 6 与图 7A,为本发明的一较佳实施例的电流感测电路的输出波形图与开关控制的时序图。如图所示,本发明的电流感测电路系先导通与截止第一输出开关 16 与第二输出开关 19 之后,依序导通与截止第一开关 120、第二开关 122、第三开关 124 与第四开关 126,而使在第一输出电容 14 产生第一滤波讯号 V_1 的电压斜率变化,并且第一输出电容 14 耦接第三参考讯号 V_{REF3} ,所以,使第一滤波讯号 V_1 以第三参考讯号 V_{REF3} 为一起始电压而电压讯号的斜率变化;同理,在第二输出电容 18 产生第二滤波讯号 V_2 的电压斜率变化,即第二输出电容 18 耦接第四参考讯号 V_{REF4} ,所以,使第二滤波讯号 V_2 以第四参考讯号 V_{REF4} 为一起始电压而电压讯号的斜率变化,由于第一滤波讯号 V_1 的电压斜率与第二滤波讯号 V_2 的电压斜率为相反,因此,差分电路 20 可藉由第一滤波讯号 V_1 与第二滤波讯号 V_2 的差异值而产生差分讯号。其中,第一输出电容 14 与第二输出电容 18 为一积分电容。

[0080] 请复参阅图 5 与图 7A,若有一电磁干扰讯号由待测电容 30 进入,将切换开关频率比电磁干扰讯号频率高,由第一开关 120 导通后,将电磁干扰讯号储存于待测电容 30,于第二开关 122 导通之后,第一输出电容 14 的端点会得到第一开关 120 及第二开关 122 的电磁干扰讯号差异值,因切换开关频率比电磁干扰讯号频率高,所以该差异值几乎等于该电磁干扰讯号的斜率;再者,由第三开关 124 导通后,将电磁干扰讯号储存于待测电容 30,于第四开关 126 导通之后,第二输出电容 18 的端点会得到第三开关 124 及第四开关 126 的电磁干扰讯号差异值,因为切换开关频率比电磁干扰讯号频率高,所以该差异值几乎等于该电磁干扰讯号的斜率,透过差分电路 20 可将两讯号的共模电磁干扰讯号的斜率消除。

[0081] 此外,请一并参阅图 7B,为本发明的另一较佳实施例的开关控制的时序图。如图所示,本实施例与图 7A 的实施例不同之处,在于本实施例的开关控制的顺序系第一输出开关 14、第二输出开关 19 与第一开关 120 同时导通 / 截止之后,再依序导通 / 截止第二开关 122、第三开关 124 与第四开关 126,如此,本实施例的滤波器亦可产生如图 6 的波形。

[0082] 请参阅图 8,为本发明的另一较佳实施例的滤波器的电路图。如图所示,本实施例与图 5 的实施例不同之处,在于本实施例增加一放大器 50。放大器 50 具有一第一输入端、一第二输入端、一第一输出端与一第二输出端,第一输入端与第二输入端系耦接开关模块 12,第一输出端与第二输出端系用以输出第一滤波讯号与第二滤波讯号,第一输出电容 14 耦接放大器 50 的第一输入端与第一输出端之间,第二输出电容 18 耦接放大器 50 的第二输入端与第二输出端之间,第一输出开关 16 的一端耦接开关模块 12 与放大器 50,第一输出开关 16 的另一端耦接第三参考讯号 V_{REF3} ,第二输出开关 19 的一端耦接开关模块 12 与放大器 50,第二输出开关 19 的另一端耦接第四参考讯号 V_{REF4} 。如此,由于本发明增加放大器 50 以增加电压增益,以增加放大第一滤波讯号与第二滤波讯号,而可使用较小电容值的第一输

出电容 14 与第二输出电容 18, 进而达到省成本的目的。其中, 本发明的放大器 50 一较佳实施例为一运算放大器 (Operational Amplifier, OPA)

[0083] 综上所述, 本发明的具阻抗电磁干扰能力的电容感测电路, 其由一滤波器耦接一待测电容, 并接收复数参考讯号而产生一第一滤波讯号与一第二滤波讯号, 并由一差分电路接收第一滤波讯号与第二滤波讯号, 并消除第一滤波讯号第二滤波讯号的共模噪声而产生一差分讯号, 差分讯号的大小相关于待测电容的大小, 而达到待测电容侦测的目的。并藉由差分电路消除共模噪声, 以达到抗电磁干扰的能力, 且差分电路可动态范围调整滤波器的输出, 使电容感测电路具低耗费频率周期数的特性。

[0084] 综上所述, 仅为本发明的一较佳实施例而已, 并非用来限定本发明实施的范围, 凡依本发明权利要求范围所述的形状、构造、特征及精神所为的均等变化与修饰, 均应包括于本发明的权利要求范围内。

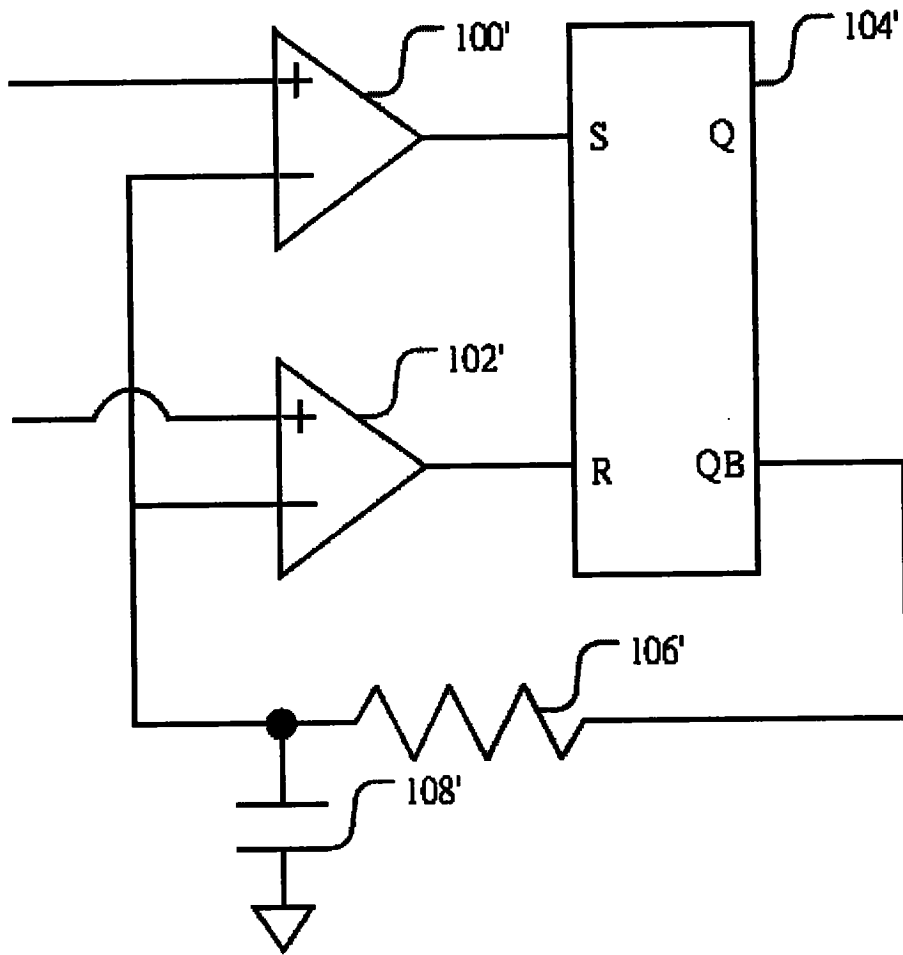


图 1

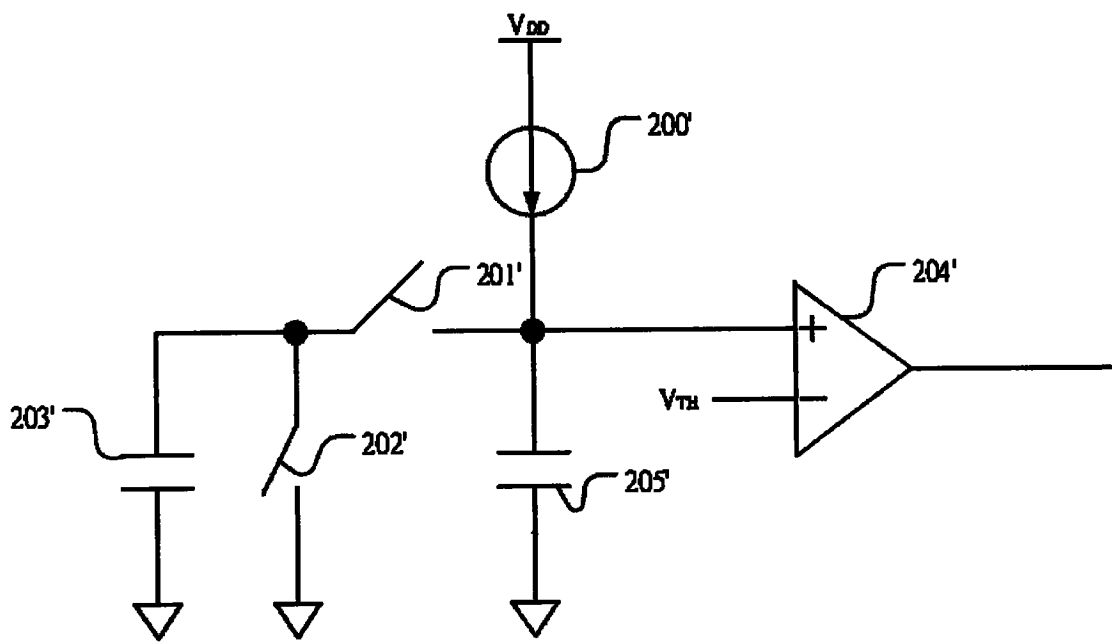


图 2

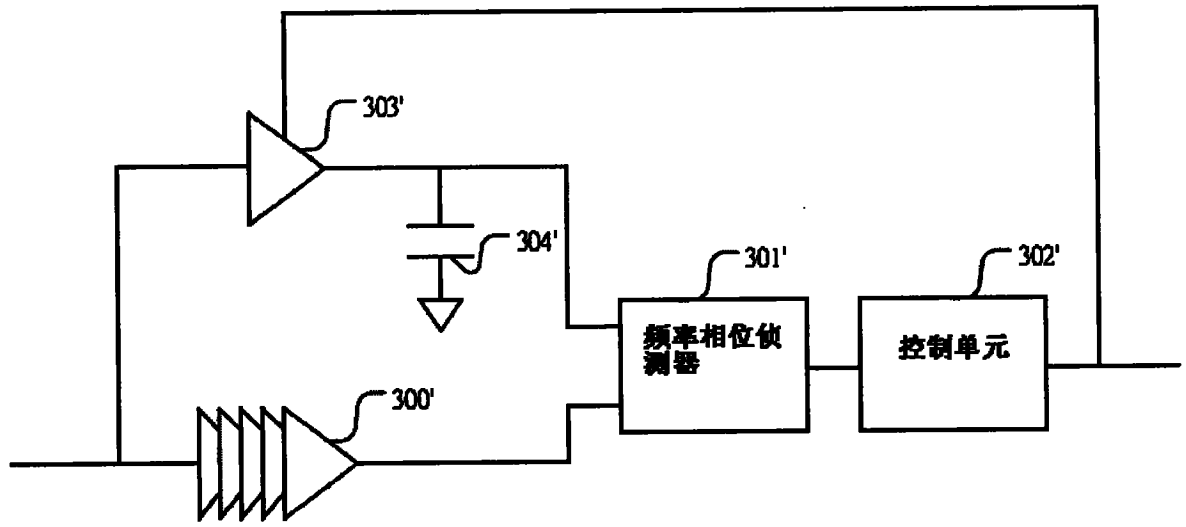


图 3

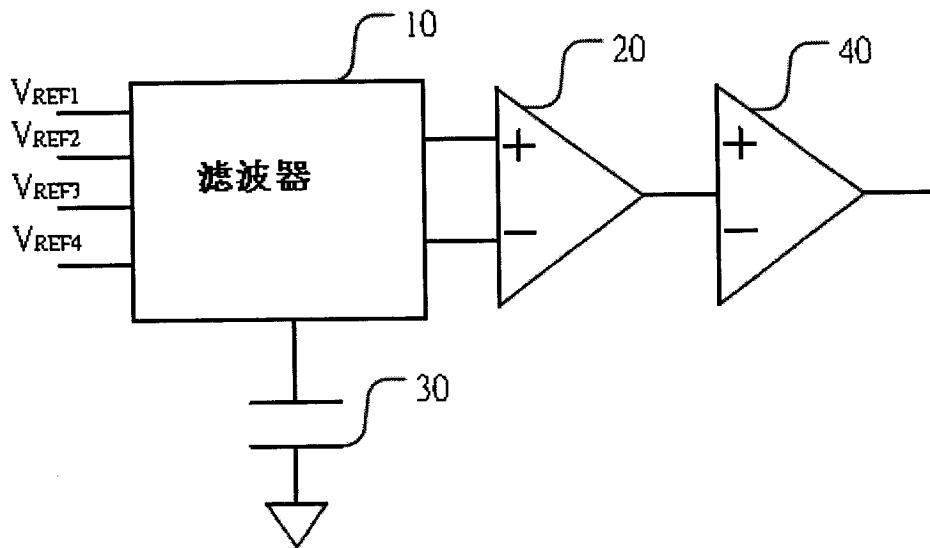


图 4

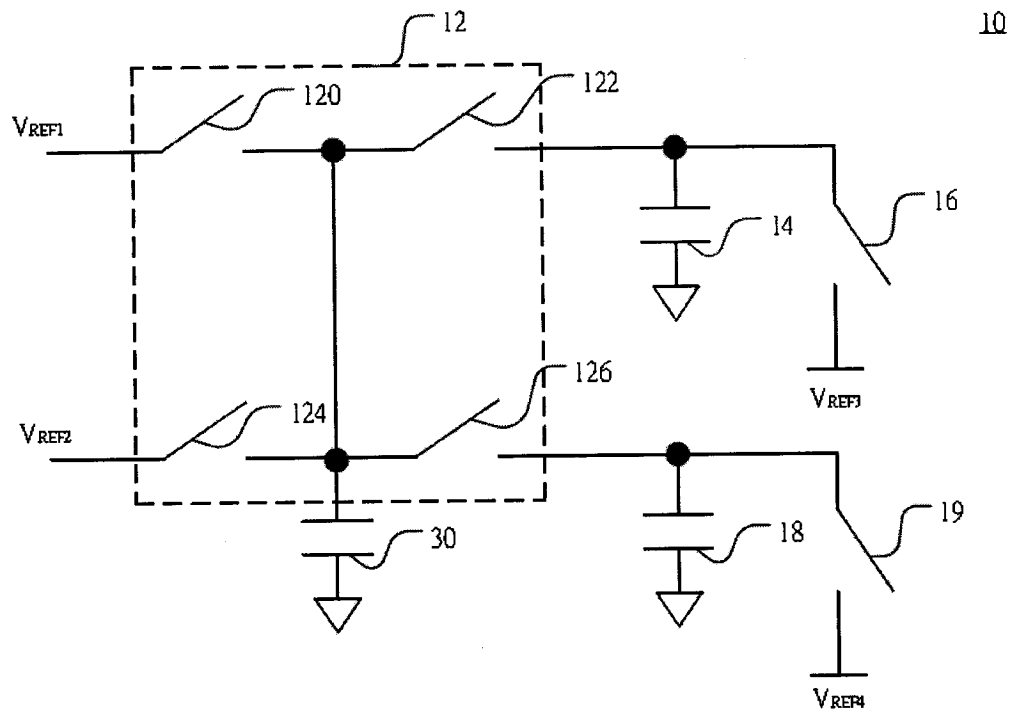


图 5

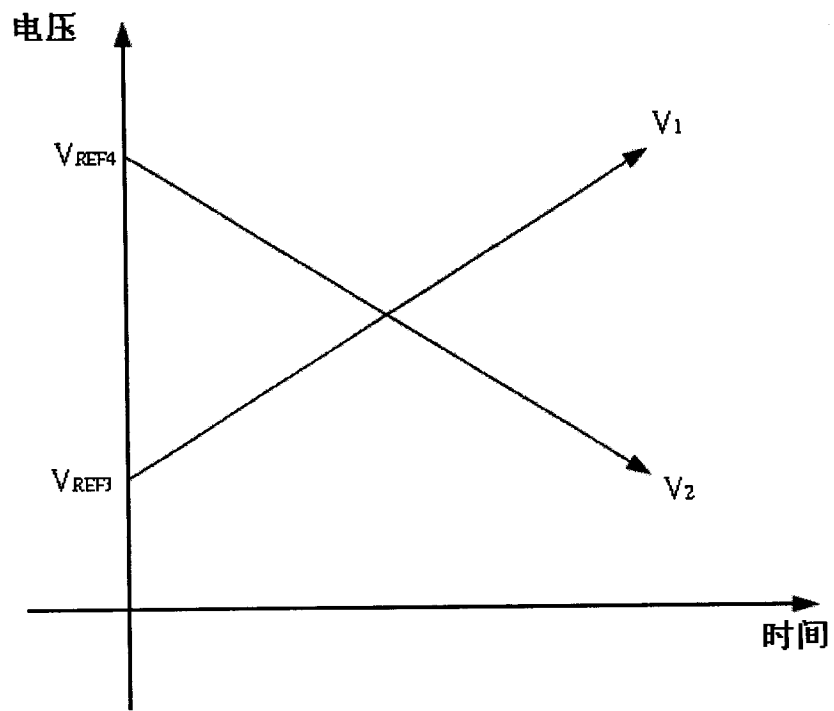


图 6

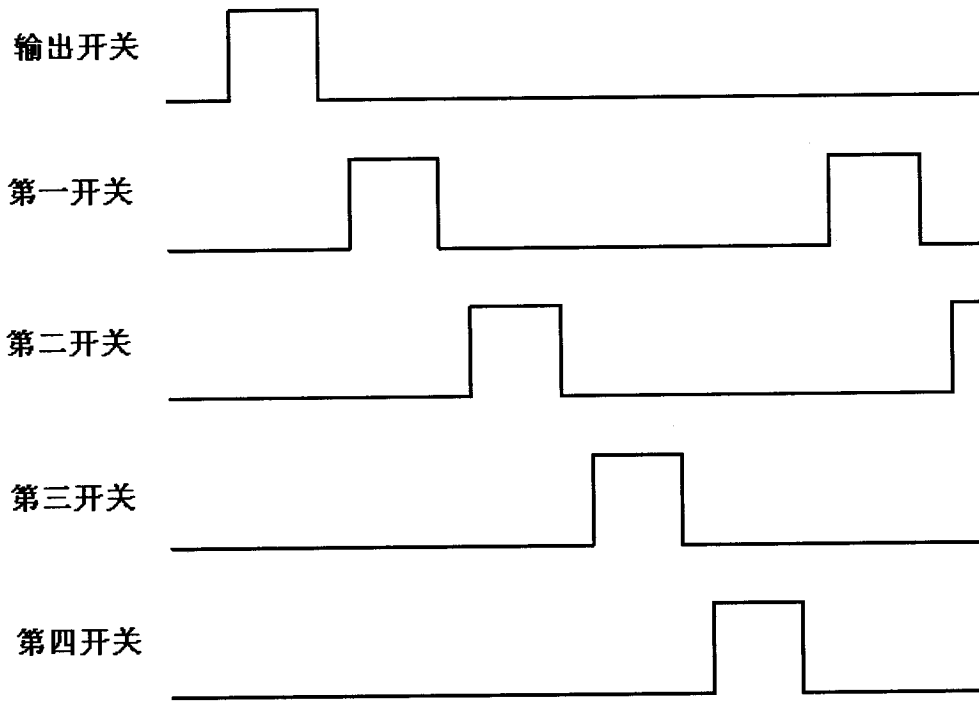


图 7A

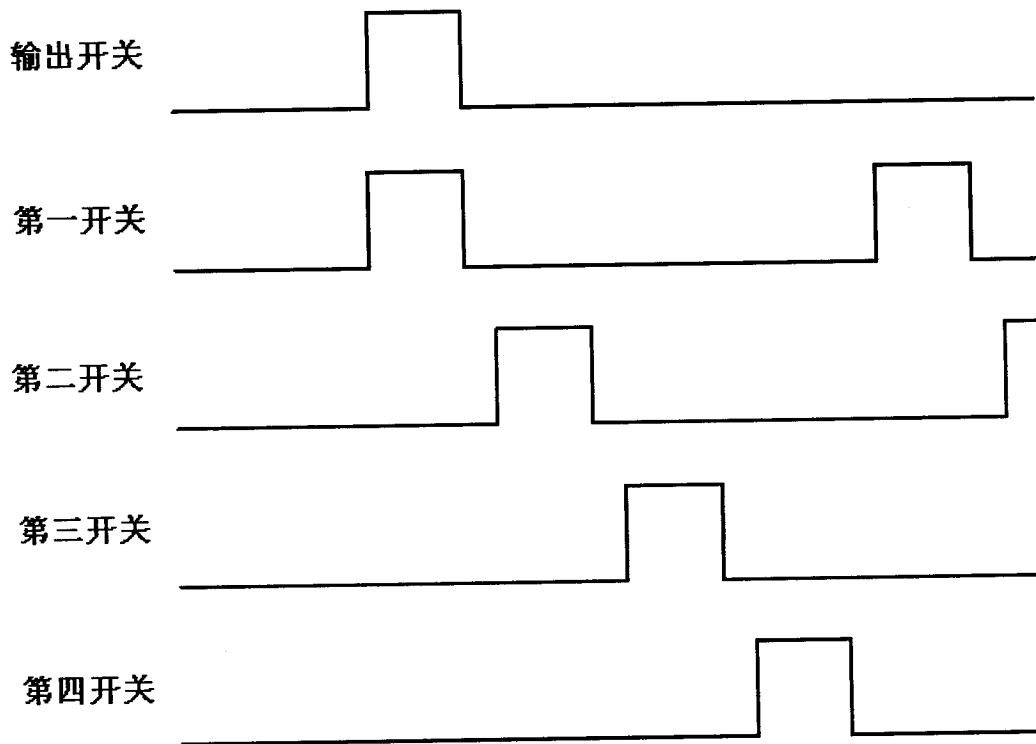


图 7B

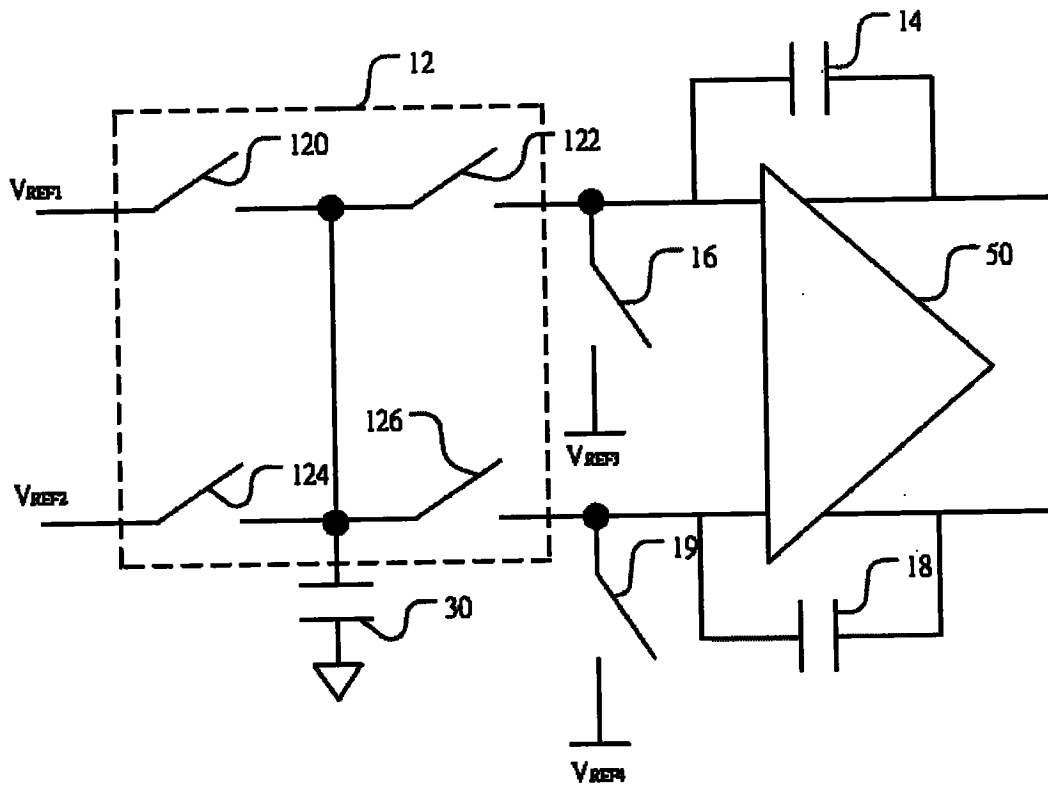


图 8