

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4079658号
(P4079658)

(45) 発行日 平成20年4月23日 (2008. 4. 23)

(24) 登録日 平成20年2月15日 (2008. 2. 15)

(51) Int. Cl.

F I

G 1 1 B 20/10 (2006. 01)

G 1 1 B 20/10 3 1 1

G 1 1 B 7/005 (2006. 01)

G 1 1 B 7/005 Z

G 1 1 B 7/007 (2006. 01)

G 1 1 B 7/007

G 1 1 B 20/14 (2006. 01)

G 1 1 B 20/14 3 5 1 A

請求項の数 14 (全 17 頁)

(21) 出願番号 特願2002-58517 (P2002-58517)
 (22) 出願日 平成14年3月5日 (2002. 3. 5)
 (65) 公開番号 特開2003-257122 (P2003-257122A)
 (43) 公開日 平成15年9月12日 (2003. 9. 12)
 審査請求日 平成16年11月15日 (2004. 11. 15)

(73) 特許権者 000006747
 株式会社リコー
 東京都大田区中馬込 1 丁目 3 番 6 号
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 前川 博史
 東京都大田区中馬込 1 丁目 3 番 6 号 株式
 会社リコー内

審査官 松平 英

最終頁に続く

(54) 【発明の名称】 2値化ウォブル信号を生成する回路、ライトクロック生成回路、2値化ウォブル信号を生成する方法、ライトクロック生成方法及び光ディスク装置

(57) 【特許請求の範囲】

【請求項 1】

メディア上に形成されたトラックの蛇行に基づくウォブル信号を生成する回路において

、
 少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する 2 つの可変ゲインアンプと、

記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、

2 つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る減算器と、
 を備えることを特徴とするウォブル信号を生成する回路。

10

【請求項 2】

メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成回路において、

少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する 2 つの可変ゲインアンプと、

記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、

2 つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る減算器と、

20

この減算器から出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定 A G C 回路と、

このウォブル振幅一定 A G C 回路から出力される信号をデジタル化して 2 値化ウォブル信号を得る 2 値化回路と、

この 2 値化回路から出力される 2 値化ウォブル信号を基準にライトクロックを生成する P L L 回路と、
を備えることを特徴とするライトクロック生成回路。

【請求項 3】

メディア上に形成されたトラックの蛇行に基づく 2 値化ウォブル信号を生成する回路において、

少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る減算器と、

この減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する可変ゲインアンプと、

記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、

前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定 A G C 回路と、

このウォブル振幅一定 A G C 回路から出力される信号をデジタル化して 2 値化ウォブル信号を得る 2 値化回路と、
を備えることを特徴とする 2 値化ウォブル信号を生成する回路。

【請求項 4】

メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成回路において、

少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る減算器と、

この減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する可変ゲインアンプと、

記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、

前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定 A G C 回路と、

このウォブル振幅一定 A G C 回路から出力される信号をデジタル化して 2 値化ウォブル信号を得る 2 値化回路と、

この 2 値化回路から出力される 2 値化ウォブル信号を基準にライトクロックを生成する P L L 回路と、
を備えることを特徴とするライトクロック生成回路。

【請求項 5】

前記ゲインコントロール回路は、記録開始直後の一定期間中には前記ウォブル振幅一定 A G C 回路が追従可能な範囲で前記可変ゲインアンプのゲインステップとその時間間隔とを段階的に可変させることを特徴とする請求項 2 又は 4 記載のライトクロック生成回路。

【請求項 6】

前記ゲインコントロール回路は、記録開始直前のウォブル信号の振幅と記録開始直後のウォブル信号の振幅とが同等となるように、記録開始位置直前が未記録領域か既記録領域かに応じて記録開始前の前記可変ゲインアンプのゲインを切換えることを特徴とする請求項 2 , 4 又は 5 記載のライトクロック生成回路。

【請求項 7】

記録開始直後の一定期間中には前記 P L L 回路のループゲインを上げるようにして前記

10

20

30

40

50

PLL回路のループゲインを決定するPLLゲインコントロール回路を備えることを特徴とする請求項2, 4, 5又は6記載のライトクロック生成回路。

【請求項8】

前記PLLゲインコントロール回路は、記録開始直後の一定期間中には前記PLL回路のループゲインを一旦高いゲインに設定し、その後、低いゲインに切換えるように可変させることを特徴とする請求項7記載のライトクロック生成回路。

【請求項9】

前記PLLゲインコントロール回路は、前記PLL回路のループゲインを高いゲインから低いゲインに段階的に可変させることを特徴とする請求項8記載のライトクロック生成回路。

【請求項10】

メディア上に形成されたトラックの蛇行に基づくウォブル信号を生成する方法において

、
2つの可変ゲインアンプによって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する工程と、

ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、

減算器によって、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る工程と、

を備えることを特徴とするウォブル信号を生成する方法。

【請求項11】

メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成方法において、

2つの可変ゲインアンプによって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する工程と、

ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、

減算器によって、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る工程と、

ウォブル振幅一定AGC回路によって、この減算器から出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、

2値化回路によって、前記ウォブル振幅一定AGC回路から出力される信号をデジタル化して2値化ウォブル信号を得る工程と、

PLL回路によって、前記2値化回路から出力される2値化ウォブル信号を基準にライトクロックを生成する工程と、

を備えることを特徴とするライトクロック生成方法。

【請求項12】

メディア上に形成されたトラックの蛇行に基づく2値化ウォブル信号を生成する方法において、

減算器によって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る工程と、

可変ゲインアンプによって、前記減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する工程と、

ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプ

10

20

30

40

50

プのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、

ウォブル振幅一定 A G C 回路によって、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、

2 値化回路によって、前記ウォブル振幅一定 A G C 回路から出力される信号をデジタル化して 2 値化ウォブル信号を得る工程と、

を備えることを特徴とする 2 値化ウォブル信号を生成する方法。

【請求項 13】

メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成方法において、

減算器によって、少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る工程と、

可変ゲインアンプによって、前記減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する工程と、

ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、

ウォブル振幅一定 A G C 回路によって、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、

2 値化回路によって、前記ウォブル振幅一定 A G C 回路から出力される信号をデジタル化して 2 値化ウォブル信号を得る工程と、

P L L 回路によって、前記 2 値化回路から出力される 2 値化ウォブル信号を基準にライトクロックを生成する工程と、

を備えることを特徴とするライトクロック生成方法。

【請求項 14】

記録面に蛇行させたトラックが形成されたメディアを回転させる回転駆動機構と、

少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子、及び、前記メディアに対してレーザ光を照射するレーザ光源を有する光ピックアップと、

前記光源の発光動作を制御する光源駆動回路と、

前記分割受光素子から出力される信号が入力されて前記光源駆動回路側に対してライトクロックを出力する請求項 2 , 4 , 5 , 6 , 7 , 8 又は 9 記載のライトクロック生成回路と、

を備える光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、2 値化ウォブル信号を生成する回路、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成回路、2 値化ウォブル信号を生成する方法、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成方法及びライトクロック生成回路を備える光ディスク装置に関する。

【0002】

【従来の技術】

光ピックアップから出力されるレーザ光を用いて、光ディスクに情報を記録したり、光ディスクに記録されている情報を再生したりする情報記録再生装置（光ディスク装置）が実用化されている。

【0003】

10

20

30

40

50

ここに、近年、パーソナルコンピュータ（ＰＣ）は、その機能が向上するに伴い、音楽や映像といったＡＶ（Audio-Visual）情報を取り扱うことが可能となってきた。これらのＡＶ情報の情報量は非常に大きいために、情報の記録媒体として光ディスクが注目されるようになり、その低価格化とともに、光ディスク装置がＰＣの周辺機器の一つとして普及するようになってきている。

【０００４】

一般に、ＣＤ－Ｒ／ＲＷ（Compact Disc－Recordable／Rewritable）、ＤＶＤ（Digital Versatile Disc）－Ｒ／ＲＷ、ＤＶＤ＋Ｒ／ＲＷ等の記録可能な記録系メディアでは、各半径位置における線速度を正確に検出するために、線速度一定（Constant Linear Velocity）方式で回転制御を行った時にメディア上に刻まれたトラックの蛇行（ウォブル）から検出されるウォブル信号の周波数が一定になるようなフォーマットを採用している。

10

【０００５】

このようなウォブル信号は、再生／記録の動作に関わらず常に検出する必要があるが、メディアに記録されたデータや記録のためのレーザ変調成分がノイズとなり、ウォブル品質を低下させる不具合がある。即ち、ウォブル信号はトラックからの反射光に含まれているが、光ディスクに記録されている記録データやレーザ光の出力変動などにより、反射光には、ウォブル信号に対してノイズとなる成分が複雑に含まれている。

【０００６】

そこで、このようなウォブル信号は、一般に、例えばトラックからの反射光をトラック接線方向に関して２分割された分割受光素子で受光し、各分割受光素子の出力信号（光電変換信号）の差を求めることによりノイズ成分を除去し、ウォブル信号を抽出するようにしている。

20

【０００７】

ところが、現実には、分割受光素子が出荷前にはトラックからの反射光が分割受光素子の受光面の中央に位置するように位置調整されていても、稼働中の温度変化や振動などによる経時変化等によって、反射光の受光位置が受光面の中央からずれるようなケースもある。このようなケースでは、各受光素子の出力信号に含まれるノイズ成分が異なるため、受光素子間の出力信号の差を求めてもノイズ成分が残ってしまう等の不具合がある。

【０００８】

このような不具合を改善するため、例えば、特開平８－１９４９６９号公報によれば、トラック接線方向に分割された分割受光素子の出力信号の各々に対して、信号の振幅を正規化する、いわゆる振幅一定ＡＧＣ（自動ゲイン制御）を行ない、その差分によってウォブル信号を生成することで、データ信号成分がきれいに除去されたウォブル信号の検出方法が公開されている。また、同公報によれば、未記録時にはデータ信号成分を除去する必要がないため、振幅一定ＡＧＣ回路を使用しない系も備えており、データの既記録／未記録に応じて使い分けるようにしている。

30

【０００９】

【発明が解決しようとする課題】

このような特開平８－１９４９６９号公報に示されるウォブル検出方法の場合、再生時には高品質なウォブル信号を得ることはできるが、記録中は対象外でありウォブル信号品質は低下してしまう。

40

【００１０】

特に、再生から記録への動作切換えに伴う記録開始時に関しては、何ら考慮されておらず、このような記録開始時にも良好なウォブル信号を得ることはできず、このウォブル信号に基づくライトクロックの生成も適正に行えない。即ち、再生時と記録時とでは、元々、レーザパワーが異なり、検出されるウォブル成分のレベルも異なるので、動作切換え時の制御を適正に行わないと、後述するように、２値化ウォブル信号のスライス電圧のずれ（例えば、ヒステリシス）などにより、ジッタ（時間軸方向の振れ）を生じ、ＰＬＬ回路におけるライトクロックのロック外れや不安定動作などを生じてしまう。

50

【 0 0 1 1 】

本発明は、再生動作から記録動作への切換え時においてもウォブル信号を高精度に検出することができ、ジッタの少ない適正なライトクロックを生成することができるライトクロック生成回路及び光ディスク装置を提供することを目的とする。

【 0 0 1 2 】

本発明は、上記目的を実現する上で、回路規模をより小さくすることができるライトクロック生成回路を提供する。

【 0 0 1 3 】

本発明は、上記目的を実現する上で、メディアの記録状態（未記録 / 既記録）に左右されないライトクロック生成回路を提供する。

【 0 0 1 4 】

本発明は、上記目的を実現する上で、PLL回路のロック外れを確実に防止し、かつ、ジッタが小さくて良好なライトクロックを生成することができるライトクロック生成回路を提供する。

【 0 0 1 5 】

【課題を解決するための手段】

請求項1記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号を生成する回路において、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する2つの可変ゲインアンプと、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る減算器と、を備える。

請求項10記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号を生成する方法において、2つの可変ゲインアンプによって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する工程と、ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、減算器によって、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る工程と、を備える。

請求項2記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成回路において、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する2つの可変ゲインアンプと、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る減算器と、この減算器から出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定AGC回路と、このウォブル振幅一定AGC回路から出力される信号をデジタル化して2値化ウォブル信号を得る2値化回路と、この2値化回路から出力される2値化ウォブル信号を基準にライトクロックを生成するPLL回路と、を備える。

請求項11記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成方法において、2つの可変ゲインアンプによって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号を決定されたゲインに応じて増幅する工程と、ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大き

10

20

30

40

50

くなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、減算器によって、2つの前記可変ゲインアンプ間の出力差を演算してウォブル信号を得る工程と、ウォブル振幅一定AGC回路によって、この減算器から出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、2値化回路によって、前記ウォブル振幅一定AGC回路から出力される信号をデジタル化して2値化ウォブル信号を得る工程と、PLL回路によって、前記2値化回路から出力される2値化ウォブル信号を基準にライトクロックを生成する工程と、を備える。

【0016】

従って、請求項2，11記載の発明によれば、記録開始直後の一定期間に、分割受光素子後段の可変ゲインアンプのゲインをゲインコントロール回路により再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように変化させて得られたウォブル信号よりライトクロックを生成しているので、記録開始直前から記録開始直後へのウォブル信号の変化を抑えて、ウォブル信号振幅一定AGCのゲイン変動を緩やかすることができ、よって、再生/記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成でき、また、可変ゲインアンプのゲインの段階的な変化の最終変更後は記録中に適正な信号レベルを維持できるので、安定したライトクロック生成が行なえる。

【0017】

請求項3記載の発明は、メディア上に形成されたトラックの蛇行に基づく2値化ウォブル信号を生成する回路において、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る減算器と、この減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する可変ゲインアンプと、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定AGC回路と、このウォブル振幅一定AGC回路から出力される信号をデジタル化して2値化ウォブル信号を得る2値化回路と、を備える。

請求項12記載の発明は、メディア上に形成されたトラックの蛇行に基づく2値化ウォブル信号を生成する方法において、減算器によって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る工程と、可変ゲインアンプによって、前記減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する工程と、ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、ウォブル振幅一定AGC回路によって、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、2値化回路によって、前記ウォブル振幅一定AGC回路から出力される信号をデジタル化して2値化ウォブル信号を得る工程と、を備える。

請求項4記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成回路において、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る減算器と、この減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する可変ゲインアンプと、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定するゲインコントロール回路と、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインが自動調整されるウォブル振幅一定A

10

20

30

40

50

G C回路と、このウォブル振幅一定A G C回路から出力される信号をデジタル化して2値化ウォブル信号を得る2値化回路と、この2値化回路から出力される2値化ウォブル信号を基準にライトクロックを生成するP L L回路と、を備える。

請求項1_3記載の発明は、メディア上に形成されたトラックの蛇行に基づくウォブル信号よりライトクロックを生成するライトクロック生成方法において、減算器によって、少なくともトラック接線方向に対応する方向の分割線で2つに分けられた分割受光素子の各々の出力信号の間の差を演算してウォブル信号を得る工程と、可変ゲインアンプによって、前記減算器から出力されるウォブル信号を決定されたゲインに応じて増幅する工程と、ゲインコントロール回路によって、記録開始直後の一定期間中には前記可変ゲインアンプのゲインを再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように可変させるようにして前記可変ゲインアンプのゲインを決定する工程と、ウォブル振幅一定A G C回路によって、前記可変ゲインアンプから出力されるウォブル信号の振幅を一定に保持させるようにゲインを自動調整する工程と、2値化回路によって、前記ウォブル振幅一定A G C回路から出力される信号をデジタル化して2値化ウォブル信号を得る工程と、P L L回路によって、前記2値化回路から出力される2値化ウォブル信号を基準にライトクロックを生成する工程と、を備える。

10

【0018】

従って、請求項4、1_3記載の発明によれば、記録開始直後の一定期間中に、減算器後段の可変ゲインアンプのゲインをゲインコントロール回路により再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように変化させて得られたウォブル信号よりライトクロックを生成しているので、請求項2、1_1記載の発明より回路規模が小さいながら同様の作用・効果が得られる。

20

【0020】

従って、記録開始直後は可変ゲインアンプに入力されるウォブル信号が大きいいため、一旦ゲインを再生時のゲインレベルよりも小さく設定しておくことにより、再生動作中と変わらないウォブル信号を得ることができる一方、定常状態後の記録動作中にはノイズ成分も大きいことから可変ゲインアンプのゲインは大きいことが好ましいことから、再生時のゲインレベルまで段階的にゲインを大きくすることにより、確実にウォブル信号を得ることができ、適正なライトクロックの生成が可能となる。

【0021】

30

請求項5記載の発明は、請求項2又は4記載のライトクロック生成回路において、前記ゲインコントロール回路は、記録開始直後の一定期間中には前記ウォブル振幅一定A G C回路が追従可能な範囲で前記可変ゲインアンプのゲインステップとその時間間隔とを段階的に可変させる。

【0022】

従って、可変ゲインアンプのゲインの段階的な可変に対してウォブル振幅一定A G C回路の追従が確実となり、ライトクロック生成動作を適正に行わせることができる。

【0023】

請求項6記載の発明は、請求項2、4又は5記載のライトクロック生成回路において、前記ゲインコントロール回路は、記録開始直前のウォブル信号の振幅と記録開始直後のウォブル信号の振幅とが同等となるように、記録開始位置直前が未記録領域か既記録領域かに応じて記録開始前の前記可変ゲインアンプのゲインを切換える。

40

【0024】

従って、記録開始位置直前の領域が未記録領域か既記録領域かによって記録開始前の可変ゲインアンプのゲインを切換え、記録開始直前のウォブル信号の振幅と記録開始直後のウォブル信号の振幅とが同等となるようにしているので、メディアの記録状態（未記録／既記録）に関わらず、記録直前から記録開始直後へのウォブル信号の変化を抑えて、ウォブル信号振幅一定A G Cのゲイン変動を緩やかすることができ、よって、再生／記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成できる。

50

【 0 0 2 5 】

請求項 7 記載の発明は、請求項 2 , 4 , 5 又は 6 記載のライトクロック生成回路において、記録開始直後の一定期間中には前記 P L L 回路のループゲインを上げるようにして前記 P L L 回路のループゲインを決定する P L L ゲインコントロール回路を備える。

【 0 0 2 6 】

従って、記録開始直後の一定期間中には P L L 回路のループゲインを上げるようにしているので、ウォブル信号の変化が大きいと予想される期間のみ P L L 回路の引込み能力を高めてロック外れを防ぐと共に、ウォブル信号が安定した段階ではジッタが小さくて良好なライトクロックを生成することができる。

【 0 0 2 7 】

請求項 8 記載の発明は、請求項 7 記載のライトクロック生成回路において、前記 P L L ゲインコントロール回路は、記録開始直後の一定期間中には前記 P L L 回路のループゲインを一旦高いゲインに設定し、その後、低いゲインに切換えるように可変させる。

【 0 0 2 8 】

従って、記録開始直後は P L L 回路のループゲインを一旦高いゲインに設定することにより、再生から記録への切換え時にウォブル信号の品質や振幅の変化に起因して 2 値化ウォブル信号に高域周波数変動が発生してもウォブル信号のロック外れを確実に防止でき、ウォブル信号が安定した段階では低いゲインに切換えることによりジッタが小さくて良好なライトクロックを生成することができる。

【 0 0 2 9 】

請求項 9 記載の発明は、請求項 8 記載のライトクロック生成回路において、前記 P L L ゲインコントロール回路は、前記 P L L 回路のループゲインを高いゲインから低いゲインに段階的に可変させる。

【 0 0 3 0 】

従って、記録開始直後は P L L 回路のループゲインを高いゲインに設定することにより、再生から記録への切換え時にウォブル信号の品質や振幅の変化に起因して 2 値化ウォブル信号に高域周波数変動が発生してもウォブル信号のロック外れを確実に防止でき、ウォブル信号が安定する段階に向けて段階的に低いゲインに切換えることによりジッタが小さくて良好なライトクロックを生成することができる。

【 0 0 3 1 】

請求項 1 4 記載の発明の光ディスク装置は、記録面に蛇行させたトラックが形成されたメディアを回転させる回転駆動機構と、少なくともトラック接線方向に対応する方向の分割線で 2 つに分けられた分割受光素子、及び、前記メディアに対してレーザ光を照射するレーザ光源を有する光ピックアップと、前記光源の発光動作を制御する光源駆動回路と、前記分割受光素子から出力される信号が入力されて前記光源駆動回路側に対してライトクロックを出力する請求項 2 , 4 , 5 , 6 , 7 , 8 又は 9 記載のライトクロック生成回路と、を備える。

【 0 0 3 2 】

従って、請求項 2 , 4 , 5 , 6 , 7 , 8 又は 9 記載のライトクロック生成回路を用いているので、P L L 回路のロック外れによる記録失敗を生ずることがなく、かつ、記録開始時の記録品質が低下することのない光ディスク装置を提供できる。

【 0 0 3 3 】

【発明の実施の形態】

本発明の第一の実施の形態を図 1 ないし図 6 に基づいて説明する。まず、図 1 に基づいて本発明が適用される光ディスク装置の構成・作用の概略を説明する。

【 0 0 3 4 】

まず、C D - R / R W , D V D ± R / R W 等の記録可能なメディア 1 を回転させる回転駆動機構の主要部を構成するスピンドルモータ 2 が設けられている。また、回転駆動されるメディア 1 に対してレーザ光源（図示せず）からのレーザ光のスポットを照射し、メディア 1 からの反射光を後述する分割受光素子で検出する光ピックアップ 3 が設けられてい

10

20

30

40

50

る。

【 0 0 3 5 】

この光ピックアップ3には、検出された再生信号のフィルタリングやデジタル化を行う再生回路4と、この再生回路4で生成されたユーザデータ成分のデータフォーマットを変換するデコーダ5とが順に接続されており、CPU6を介して外部ホスト（図示せず）に転送可能とされている。一方、記録すべき情報は外部ホストからCPU6を介してエンコーダ7に転送され、このエンコーダ7でデータフォーマットを変換し、光源駆動回路であるレーザ制御回路8で情報ビットに応じて光ピックアップ3中のレーザ光源の発光制御を行うことでメディア1上に書込みを行うように構成されている。

【 0 0 3 6 】

一方、光ピックアップ3中の分割受光素子から得られる出力信号に基づきサーボ信号を生成する演算回路9が設けられ、このサーボ信号をサーボ回路10に出力することにより光ピックアップ3の対物レンズ（図示せず）の位置制御を行うように構成されている。また、このサーボ回路10では、PLL回路11から得られるライトクロック信号に基づきスピンドルモータ2の回転制御も行う。

【 0 0 3 7 】

さらに、演算回路9で演算された分割受光素子出力が入力されてウォブル信号を抽出するウォブル検出回路12が設けられている。このウォブル検出回路12から出力されるウォブル信号はPLL回路11に入力されており、ウォブル信号に基づきライトクロック信号が生成される。これにより、基本的に、メディア1の回転に追従した正確なライトクロックの生成が可能とされている。ここに、PLL回路11とウォブル検出回路12とにより本発明のライトクロック生成回路が構成されている。

【 0 0 3 8 】

また、物理アドレス情報を含んだウォブル信号はアドレス検出回路13に送られ、アドレスデコーダ14でアドレス情報に変換され、アクセス位置のアドレス情報を再生するように構成されている。

【 0 0 3 9 】

ここで、本実施の形態で用いられるメディア1及び分割受光素子の構成例について図2を参照して説明する。まず、メディア1上には図2（a）に示すように蛇行したトラックが螺旋状又は同心円状に刻まれている。分割受光素子15は図2（b）に示すようにメディア1上に照射されたスポットSからの反射信号に対し、トラック接線方向に対応した分割線16で2つに分けられた受光領域A、Bが形成されたものである。最も簡易なウォブル信号演算としては、図2（c）に示すように分割受光素子15の各受光領域A、Bの受光量の差分（ $A - B$ ）から検出する例が挙げられる。もちろん光ピックアップ3上の分割受光素子は2分割構造に限らず、4分割構造等の多分割構造であっても構わないが、分割線16で分けられた受光領域毎にまとめて演算処理するようにすればよい。

【 0 0 4 0 】

このような前提的な構成の下、本実施の形態のライトクロック生成回路21の構成例を図3に示す。このライトクロック生成回路21は前述したようにウォブル検出回路12とPLL回路11とにより構成されている。ウォブル検出回路12では、まず、光ピックアップ3中の分割受光素子15の各受光領域A、Bから演算回路9を経た出力信号が入力される2つの可変ゲインアンプVGA22a、22bが設けられている。これらの可変ゲインアンプVGA22a、22bは所望ゲインで各受光領域A、Bからの出力信号の増幅又は減衰が可能なもので、そのゲインを可変設定するVGAゲインコントロール回路23が設けられている。VGAゲインコントロール回路23としては、装置の動作状態（記録／再生など）によって自動的に処理できる機能を持たせたものでも良いが、本実施の形態では、CPU6からの指示に基づきゲインを変更できる構成とされている。

【 0 0 4 1 】

また、これらの可変ゲインアンプVGA22a、22bの出力側には両者の出力信号の差を演算することによりウォブル信号を出力する減算器24が接続されている。この減算器

10

20

30

40

50

24の後段にはフィルタ回路25が接続されている。このフィルタ回路25は、メディア1上のデータ信号の洩れ込みや光ピックアップ3の位置ずれによるDCオフセットなど、本来のウォブル信号成分以外のノイズ成分が含まれており、必要な周波数成分のみ抽出するためのものである。具体的にはローパスフィルタLPFとハイパスフィルタHPFとの組合せ、又は、バンドパスフィルタBPFが良い。フィルタ回路25で周波数分離されたウォブル信号は、2値化に十分な振幅にするためウォブル信号振幅を一定電圧に調整制御するウォブル(WBL)振幅一定AGC(自動ゲイン制御)回路26に入力される。このWBL振幅一定AGC回路26の後段にはウォブル信号を2値化ウォブル信号にデジタル化する2値化回路27が接続されている。PLL回路1はこの2値化回路27から得られる2値化ウォブル信号に基づきライトクロックを生成する。なお、フィルタ回路25はWBL振幅一定AGC回路26の後に配置しても良い。

10

【0042】

このような構成において、まず、定常状態(再生/記録の切換え時ではなく、切換え後、安定した状態)の信号波形について図4を参照して説明する。未記録再生定常状態の分割受光素子15の出力信号はレーザパワーが小さいため、図4(a)中に示すように、そのDCレベルは小さい。減算器24による減算後のフィルタ回路25の出力ではDC成分は除去され、ウォブル成分が抽出される。その後、2値化に必要な、若しくは、アドレス検出(フォーマットによってはウォブル信号にアドレスが重畳されている)に必要な目標ウォブル信号振幅にするようにWBL振幅一定AGC回路26により増幅される(点線状態から実線状態まで増幅される)。この時のAGCゲインは大きくなっている。

20

【0043】

一方、記録中定常状態では、図4(b)に示すように、レーザ光源の発光成分が分割受光素子15の出力信号に重畳されており、レーザパワーも大きいのでウォブル成分も大きい。減算器24及びフィルタ回路25によりレーザ発光成分とDC成分とを除去することで、未記録再生定常状態の場合より大きなウォブル信号が得られる。従って、この場合に点線状態から実線状態(目標振幅)まで増幅するよう制御している時のWBL振幅一定AGC回路26のゲインは小さくなっている。

【0044】

このような事情を踏まえ、可変ゲインアンプVGA22a, 22bのゲインを固定したまま、再生から記録への動作切換え時の信号の様子を図5を参照して説明する。この場合、図4(a)に示した未記録再生定常状態と図4(b)に示した記録中定常状態とを繋ぎ合わせた形になるが、未記録再生時の大きいAGCゲインのまま記録動作に移ると振幅が大きいウォブル信号が入力されるため、記録開始直後のWBL振幅一定AGC回路26の出力は振幅が非常に大きくなる。この結果、後段の2値化ウォブル信号のスライス電圧のずれ(例えばヒステリシス)などにより、ジッタ(時間軸方向の振れ)を生じライトクロックのロック外れや、不安定動作を生じさせてしまう。

30

【0045】

このような点を考慮し、本実施の形態では、再生から記録への動作切換え時における記録開始直後の一定期間は、VGAゲインコントロール回路23によって可変ゲインアンプVGA22a, 22bのゲインを段階的に変化させるようにしたものである。図6にゲインアンプVGA22a, 22bのゲインを記録開始直後に段階的に変化させた場合の動作例を示す。

40

【0046】

即ち、記録開始直後はWBL振幅一定AGC回路26に入力されるウォブル信号が大きいので、ゲインアンプVGA22a, 22bのゲインを一旦小さく設定しておくことで再生中と変わらないウォブル信号が得られる。しかし、記録中はレーザ発光の変調などノイズ成分も大きいことから、記録定常状態に移行した段階ではゲインアンプVGA22a, 22bのゲインは大きい方がよいことから、ゲインアンプVGA22a, 22bのゲインを段階的に大きくしていく。この場合のゲインステップと時間間隔は後段のWBL振幅一定AGC回路26の追従が十分可能で、かつ、大きな出力変化にならないように設定される

50

。

【0047】

従って、本実施の形態によれば、記録開始直後の一定期間は、可変ゲインアンプVGA22a, 22bのゲインをVGAゲインコントロール回路23により段階的に変化させて得られたウォブル信号を用いてライトクロックを生成するようにしているので、記録開始直前から記録開始直後へのウォブル信号の変化を抑えて、WBL振幅一定AGC回路26のゲイン変動を緩やかにすることができ、よって、再生/記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成できる。また、可変ゲインアンプVGA22a, 22bのゲインの段階的な変化の最終変更後は記録中に適正な信号レベルを維持できるので、安定したライトクロック生成を行わせることができる。また、可変ゲインアンプVGA22a, 22bのゲインの段階的な可変に対してWBL振幅一定AGC回路26の追従が確実となり、ライトクロック生成動作を適正に行わせることができる。さらには、繊細な特性が必要とされるWBL振幅一定AGC回路26に対しては特殊な切換え機能等の付加を必要とせず、かつ、外付け部品等による制約もなく、当該ライトクロック生成回路をLSIに内蔵させて作製することもできる。

10

【0048】

本発明の第二の実施の形態を図7に基づいて説明する。第一の実施の形態で示した部分と同一部分は同一符号を用いて示し、説明も省略する。本実施の形態では、可変ゲインアンプと減算器との順序を入替えたもので、分割受光素子15からの出力信号の差を減算器24により演算してウォブル信号とした後、このウォブル信号を可変ゲインアンプVGA22に入力させてゲインに応じて増幅又は減衰させるようにしたものである。

20

【0049】

動作的には、第一の実施の形態の場合と同様である。本実施の形態によれば、可変ゲインアンプVGAが1個でよいので、第一の実施の形態の場合よりも回路規模が小さいながら同様の作用・効果が得られる。

【0050】

本発明の第三の実施の形態を図8に基づいて説明する。本実施の形態では、記録開始位置直前が未記録領域か既記録領域かに応じて記録開始前の可変ゲインアンプVGA22a, 22b(又は、22)のゲインを切換えることで、記録開始直前のウォブル信号の振幅と記録開始直後のウォブル信号の振幅とが同等となるようにしたものである。

30

【0051】

この点について、図8に示す信号状態を参照して説明する。図8(a)は未記録再生定常状態、図8(b)は既記録再生定常状態の信号波形を示す。既記録領域の再生では分割受光素子15の出力信号にデータ信号成分が重畳されるため、未記録領域と比べると平均信号レベルとしては小さくなる。このため、ウォブル信号も小さく検出される。そこで、記録開始直後のウォブル信号の振幅と記録直前のウォブル信号の振幅とをほぼ同じにするためには、記録開始直前の領域が未記録か、既記録かに応じて可変ゲインアンプVGA22a, 22b(又は、22)のゲインを変更しておく必要がある。通常、メディア1の既記録位置は分かっているので、その情報に対応してCPU6などでVGAゲインコントロール回路23の設定を切換えるようにすればよい。

40

【0052】

従って、本実施の形態によれば、メディア1の記録状態(未記録/既記録)に関わらず、記録直前から記録開始直後へのウォブル信号の変化を抑えて、WBL振幅一定AGC回路26のゲイン変動を緩やかにすることができ、よって、再生/記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成することができる。

。

【0053】

本発明の第四の実施の形態を図9に基づいて説明する。本実施の形態は、ライトクロック生成回路21で特にPLL回路11の構成に関するものである。PLL回路11は、基本的には、周知のように、PD(位相比較器)31とフィルタ32とVCO(電圧制御発振

50

器) 33と1/n分周器34とによるループ回路として構成されるが、本実施の形態では、ループゲインを切換え可能とするために特性の異なる複数、例えば2個のフィルタ32a, 32bが用意され、PLLゲインコントロール回路35によりゲイン切換え可能に構成されている。

【0054】

一般に、定常時のPLL特性はメディア1の回転で発生する低域の周波数変動に追従すればよく、ライトクロックのジッタを小さくすることを重視してループゲインは比較的小さめに設計される。しかし、再生と記録との切換え時には前述したようにウォブル信号の品質や振幅が変化するため、2値化回路27により得られる2値化ウォブル信号に高域の周波数変動が発生し、そのままのループゲインではPLL回路11のロックが外れやすくなる。そこで、本実施の形態では、上述の如く、PLLゲインコントロール回路35を備えることでループゲイン切換え機能を付加しているものである。

【0055】

まず、VCO(電圧制御発振器)33の出力信号がライトクロックとなるが、ライトクロックの1/n分周器34によるn分周(n:ウォブル信号と同じ周波数になる分周比)信号と2値化回路27からの2値化ウォブル信号との位相をPD(位相比較器)31で比較する。その比較結果を特性の異なる複数種類のフィルタ32a, 32bに供給し、その出力をVCO33の発振周波数を決定する入力信号とする。複数のフィルタ32a, 32bはPLLゲインコントロール回路35で切換え、若しくは、ON/OFF制御することでPLL回路11のループゲインを変更する。具体的には、記録開始直後に一旦高いループゲインにし、ウォブル信号の変動が収まった時点で低いループゲインに切換える。この他、PLLゲインも複数種類用意しておき、可変ゲインアンプVGA22a, 22bの場合と同様に記録開始直後から段階的にループゲインを小さくしていてもよい。

【0056】

このように、本実施の形態によれば、記録開始直後の一定期間中にはPLL回路11のループゲインを上げるようにしているので、ウォブル信号の変化が大きいと予想される期間のみPLL回路11の引込み能力を高めてロック外れを防ぐと共に、ウォブル信号が安定した段階ではジッタが小さくて良好なライトクロックを生成することができる。

【0057】

【発明の効果】

請求項2、1_1記載の発明のライトクロック生成回路によれば、記録開始直後の一定期間に、分割受光素子後段の可変ゲインアンプのゲインをゲインコントロール回路により再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように変化させて得られたウォブル信号よりライトクロックを生成するようにしたので、記録開始直前から記録開始直後へのウォブル信号の変化を抑えて、ウォブル信号振幅一定AGCのゲイン変動を緩やかにすることができ、よって、再生/記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成でき、また、可変ゲインアンプのゲインの段階的な変化の最終変更後は記録中に適正な信号レベルを維持できるので、安定したライトクロック生成を行わせることができる。

又、記録開始直後は可変ゲインアンプに入力されるウォブル信号が大きいので、一旦ゲインを再生時のゲインレベルよりも小さく設定しておくことにより、再生動作中と変わらないウォブル信号を得ることができる一方、定常状態後の記録動作中にはノイズ成分も大きいことから可変ゲインアンプのゲインは大きいことが好ましいことから、再生時のゲインレベルまで段階的にゲインを大きくすることにより、確実にウォブル信号を得ることができ、適正なライトクロックの生成が可能となる。

【0058】

請求項4、1_3記載の発明のライトクロック生成回路によれば、記録開始直後の一定期間中に、減算器後段の可変ゲインアンプのゲインをゲインコントロール回路により再生時のゲインレベルよりも一旦小さくした後、再生時のゲインレベルまで段階的に大きくなるように変化させて得られたウォブル信号よりライトクロックを生成しているので、請求項

10

20

30

40

50

1 記載の発明より回路規模が小さいながら同様の効果を得ることができる。

【0059】

又、請求項2，11記載の発明と同様に、記録開始直後は可変ゲインアンプに入力されるウォブル信号が大きいと、一旦ゲインを再生時のゲインレベルよりも小さく設定しておくことにより、再生動作中と変わらないウォブル信号を得ることができる一方、定常状態後の記録動作中にはノイズ成分も大きいことから可変ゲインアンプのゲインは大きいことが好ましいことから、再生時のゲインレベルまで段階的にゲインを大きくすることにより、確実にウォブル信号を得ることができ、適正なライトクロックの生成が可能となる。

【0060】

請求項5記載の発明によれば、請求項2又は4記載のライトクロック生成回路において、可変ゲインアンプのゲインの段階的な可変に対してウォブル振幅一定AGC回路の追従が確実となり、ライトクロック生成動作を適正に行わせることができる。

10

【0061】

請求項6記載の発明によれば、請求項2，4又は5記載のライトクロック生成回路において、記録開始位置直前の領域が未記録領域か既記録領域かによって記録開始前の可変ゲインアンプのゲインを切換え、記録開始直前のウォブル信号の振幅と記録開始直後のウォブル信号の振幅とが同等となるようにしたので、メディアの記録状態（未記録／既記録）に関わらず、記録直前から記録開始直後へのウォブル信号の変化を抑えて、ウォブル信号振幅一定AGCのゲイン変動を緩やかにすることができ、よって、再生／記録の切換え時でもウォブル周波数の高域的振れを抑制してジッタの少ないライトクロックを生成することができ。

20

【0062】

請求項7記載の発明によれば、請求項2，4，5又は6記載のライトクロック生成回路において、記録開始直後の一定期間中にはPLL回路のループゲインを上げるようにしたので、ウォブル信号の変化が大きいと予想される期間のみPLL回路の引込み能力を高めてロック外れを防ぐと共に、ウォブル信号が安定した段階ではジッタが小さくて良好なライトクロックを生成することができる。

【0063】

請求項8記載の発明によれば、請求項7記載のライトクロック生成回路において、記録開始直後はPLL回路のループゲインを一旦高いゲインに設定することにより、再生から記録への切換え時にウォブル信号の品質や振幅の変化に起因して2値化ウォブル信号に高域周波数変動が発生してもウォブル信号のロック外れを確実に防止でき、ウォブル信号が安定した段階では低いゲインに切換えることによりジッタが小さくて良好なライトクロックを生成することができる。

30

【0064】

請求項9記載の発明によれば、請求項8記載のライトクロック生成回路において、記録開始直後はPLL回路のループゲインを高いゲインに設定することにより、再生から記録への切換え時にウォブル信号の品質や振幅の変化に起因して2値化ウォブル信号に高域周波数変動が発生してもウォブル信号のロック外れを確実に防止でき、ウォブル信号が安定する段階に向けて段階的に低いゲインに切換えることによりジッタが小さくて良好なライトクロックを生成することができる。

40

【0065】

請求項14記載の発明の光ディスク装置によれば、請求項2，4，5，6，7，8又は9記載のライトクロック生成回路を用いているので、PLL回路のロック外れによる記録失敗を生ずることがなく、かつ、記録開始時の記録品質が低下することのない光ディスク装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第一の実施の形態の光ディスク装置の構成を示す概略ブロック図である。

【図2】メディア、分割受光素子等に関する説明図である。

50

【図 3】ライトクロック生成回路を示すブロック図である。

【図 4】定常状態の信号波形を示す波形図である。

【図 5】VGA ゲイン固定時の信号波形を示す波形図である。

【図 6】 V G A ゲインを段階的に変化させた場合の信号波形を示す波形図である。

【図 7】本発明の第二の実施の形態を示すライトクロック生成回路のブロック図である。

【図 8】本発明の第三の実施の形態を示す記録状態毎の信号波形を示す波形図である。

【図 9】本発明の第四の実施の形態を示す PLL 回路のブロック図である。

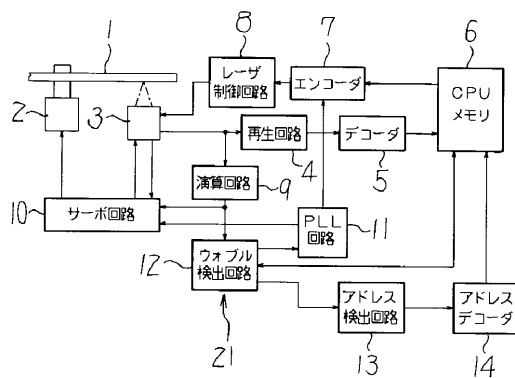
【符号の説明】

- | | |
|---------------------|-------------------|
| 1 | メディア |
| 2 | 回転駆動機構 |
| 3 | 光ピックアップ |
| 1 1 | P L L 回路 |
| 1 5 | 分割受光素子 |
| 1 6 | 分割線 |
| 2 1 | ライトクロック生成回路 |
| 2 2 , 2 2 a , 2 2 b | 可変ゲインアンプ |
| 2 3 | ゲインコントロール回路 |
| 2 4 | 減算器 |
| 2 6 | ウォブル信号振幅一定 A G C |
| 2 7 | 2 値化回路 |
| 3 5 | P L L ゲインコントロール回路 |

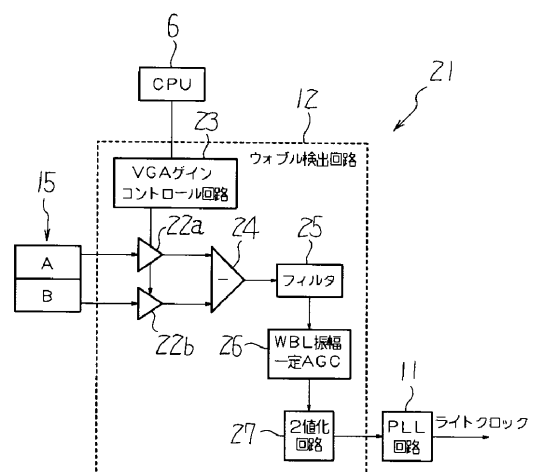
10

20

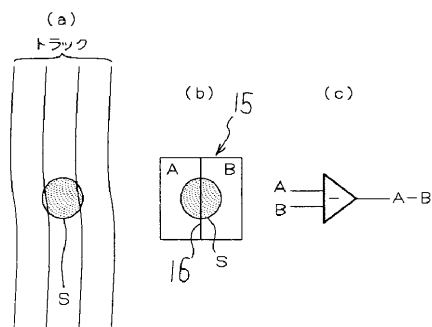
【圖 1】



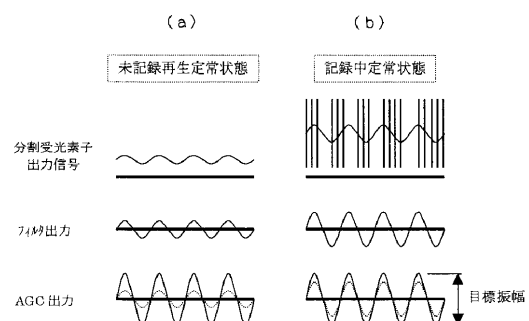
【圖 3】



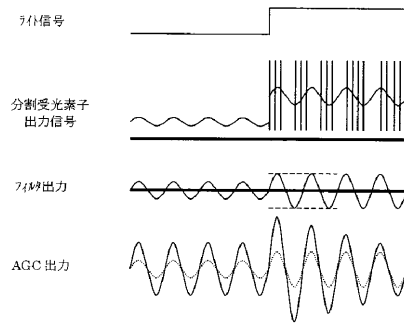
【 図 2 】



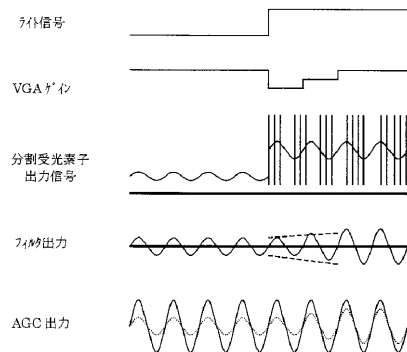
【圖 4】



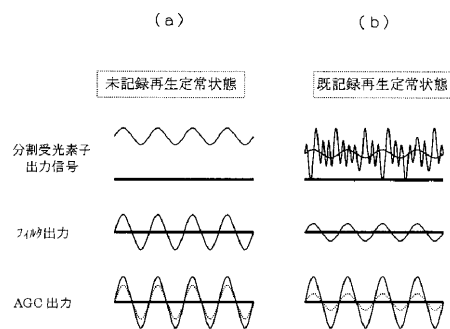
【図 5】



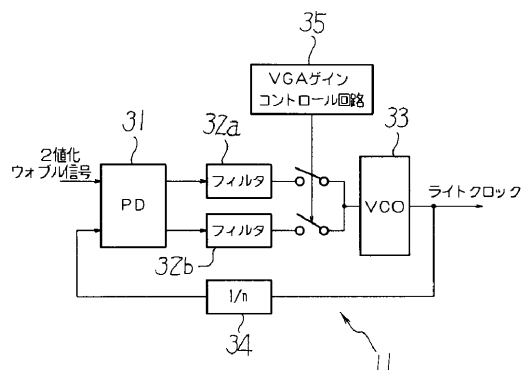
【図 6】



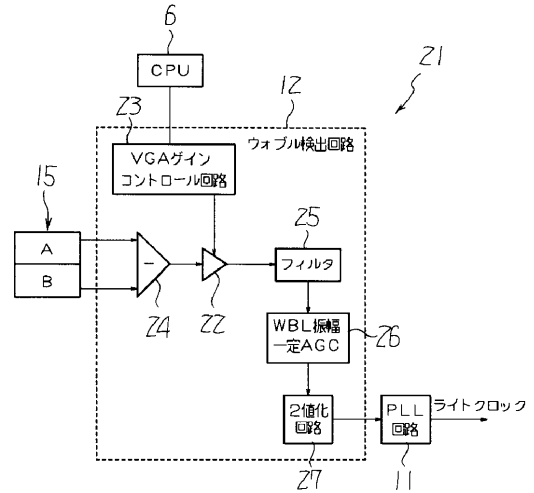
【図 8】



【図 9】



【図 7】



フロントページの続き

- (56)参考文献 特開平06-139573(JP,A)
特開平06-187649(JP,A)
特開平11-161982(JP,A)
特開平11-238245(JP,A)
特開平11-306686(JP,A)
特開2000-113597(JP,A)
特開2000-331412(JP,A)
特開2001-126250(JP,A)
特開2001-266486(JP,A)
特開2002-050041(JP,A)
特開2002-352440(JP,A)

(58)調査した分野(Int.Cl., DB名)

G11B 20/10

G11B 7/00