



(12) 实用新型专利

(10) 授权公告号 CN 202749667 U

(45) 授权公告日 2013. 02. 20

(21) 申请号 201220278620. 8

(22) 申请日 2012. 06. 13

(73) 专利权人 东莞市坚诺电子有限公司

地址 523000 广东省东莞市长安镇沙头靖海
东路 43 号一楼

(72) 发明人 杨栗峰

(51) Int. Cl.

H01R 43/16 (2006. 01)

H01R 43/20 (2006. 01)

H01R 13/02 (2006. 01)

H01R 13/405 (2006. 01)

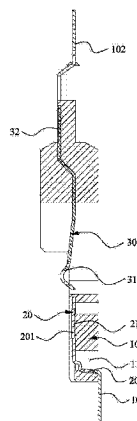
权利要求书 1 页 说明书 4 页 附图 17 页

(54) 实用新型名称

USB3.0 插头电连接器

(57) 摘要

本实用新型公开一种 USB3.0 插头电连接器, 包括绝缘本体、低速端子组、高速端子组和屏蔽外壳, 该低速端子组和高速端子组由同一金属片通过一套模具上下错位形成, 且该两端子组的接触部通过折弯分列成上下两排, 该两端子组的焊接部通过撕开分成上下两排, 该低速端子组和高速端子组均与绝缘本体镶嵌成型; 藉此, 通过由同一金属片通过一套模具上下错位形成低速端子组和高速端子组, 配合低速端子组和高速端子组均于绝缘本体镶嵌成型, 取代传统之插装并通过两套模具成型低速端子组和高速端子组的方式或两组端子直接插装入绝缘体的方式, 不但保证产品的高频性, 提供良好焊接性, 并简化组装工序, 降低产品的组装成本, 同时也提升了产品的品质。



1. 一种 USB3.0 插头电连接器,包括有绝缘本体、设置于绝缘本体上的低速端子组和高速端子组以及包覆住该绝缘本体的屏蔽外壳,其特征在于:该低速端子组和高速端子组由同一金属片通过一套模具上下错位形成,该低速端子组和高速端子组间隔平行设置,且该两端子组的接触部通过折弯分列成上下两排,该两端子组的焊接部通过撕开分成上下两排,以及,该低速端子组和高速端子组均与绝缘本体镶嵌成型。

2. 根据权利要求 1 所述的 USB3.0 插头电连接器,其特征在于:所述低速端子组的前端向下折弯形成有嵌入部,对应的该绝缘本体上设置有避空槽,该嵌入部位于该避空槽中。

3. 根据权利要求 1 所述的 USB3.0 插头电连接器,其特征在于:所述屏蔽外壳包括有上壳体 and 下壳体,该上壳体和下壳体通过扣部和扣孔配合扣装固定。

4. 根据权利要求 3 所述的 USB3.0 插头电连接器,其特征在于:所述扣部于上壳体的侧面向外凸伸出,对应的该扣孔设置于下壳体的侧面上。

5. 根据权利要求 1 所述的 USB3.0 插头电连接器,其特征在于:所述低速端子的接触部表面上设置有提升电连接性能避免接触不良的凸起。

USB3.0 插头电连接器

技术领域

[0001] 本实用新型涉及电连接器领域技术,尤其是指一种 USB3.0 插头电连接器。

背景技术

[0002] 众所周知,USB 电连接器(通用串行总线 Universal Serial Bus)是一种可与对接连接器插接并电性连接到主电路板上以提供两电子装置间电性连接的设备,USB 电连接器具有携带方便、标准统一、可以热插拔、可连接多个设备等优点,已广泛应用于笔记本电脑、台式电脑主机、手机、移动硬盘、传真机、打印机、机顶盒和游戏机等各种电子装置中。

[0003] USB 电连接器技术发展迅猛,从 1996 年出现速度只有 1.5Mb/s 的 USB1.0,到 2005 年即推出了传输速率达到 480Mbps 的 USB2.0;虽然当前的 USB2.0 接口已经在计算机业界泛滥成灾,但是由 Intel、微软、惠普、德州仪器、NEC、ST-NXP 等业界巨头组成的 USB 3.0 Promoter Group 最近宣布,该组织负责制定的新一代 USB 3.0 标准已经正式完成并公开发布,新规范在 USB2.0 四个触点的基础上新增了 5 个触点,两条为数据输出,两条数据输入,采用发送列表区段来进行数据发包;提供了十倍于 USB 2.0 的传输速度和更高的节能效率,可广泛用于 PC 外围设备和消费电子产品。

[0004] 如图 1 至图 5 所示,现有 USB3.0 电连接器的产品结构一般包括绝缘本体 10'、设置于绝缘本体 10' 上的低速端子组 20' 和高速端子组 30' 以及包覆于绝缘本体 10' 外的屏蔽外壳(图中未示);在现有技术中,该低速端子组 20' 和高速端子组 30' 分别通过两套端子模子冲制形成,再将各端子组通过机械插入或镶嵌成型(Insert Molding)方式组装于绝缘本体 10' 上,再组装屏蔽外壳即可完成,然而,该低速端子组 20' 和高速端子组 30' 分别通过两套端子模子冲制形成,并且采用机械插装方式时,如图 1 所示,绝缘本体 10' 由上下两层组装形成,因其组装工序较多,降低了组装后产品的品质;并且,如图 4 和图 5 所示,料带 101' 方向与端子平行,若采用镶嵌成型方式,镶嵌成型折料后,该低速端子组 20' 的头部 201' 外露于绝缘本体 10',容易造成短路,并影响产品外观。

实用新型内容

[0005] 有鉴于此,本实用新型针对现有技术存在之缺失,其主要目的是提供一种 USB3.0 插头电连接器,其能有效解决现有之 USB3.0 插头电连接器组装工序多导致组装后产品品质降低的问题。

[0006] 本实用新型的另一目的是提供一种 USB3.0 插头电连接器,其能有效解决现有之 USB3.0 插头电连接器低速端子的头部外露绝缘本体导致容易造成短路并影响产品外观的问题。

[0007] 为实现上述目的,本实用新型采用如下之技术方案:

[0008] 一种 USB3.0 插头电连接器,包括有绝缘本体、设置于绝缘本体上的低速端子组和高速端子组以及包覆住该绝缘本体的屏蔽外壳,该低速端子组和高速端子组由同一金属片通过一套模具上下错位形成,该低速端子组和高速端子组间隔平行设置,且该两端子组的

接触部通过折弯分列成上下两排,该两端子组的焊接部通过撕开分成上下两排,以及,该低速端子组和高速端子组均与绝缘本体镶嵌成型。

[0009] 作为一种优选方案,所述低速端子组的前端向下折弯形成有嵌入部,对应的该绝缘本体上设置有避空槽,该嵌入部位于该避空槽中。

[0010] 作为一种优选方案,所述屏蔽外壳包括有上壳体 and 下壳体,该上壳体和下壳体通过扣部和扣孔配合扣装固定。

[0011] 作为一种优选方案,所述扣部于上壳体的侧面向外凸伸出,对应的该扣孔设置于下壳体的侧面上。

[0012] 作为一种优选方案,所述低速端子的接触部表面上设置有提升电连接性能避免接触不良的凸起。

[0013] 本实用新型与现有技术相比具有明显的优点和有益效果,具体而言,由上述技术方案可知:

[0014] 一、通过由同一金属片通过一套模具上下错位形成低速端子组和高速端子组,配合低速端子组和高速端子组均于绝缘本体镶嵌成型,取代传统之插装并通过两套模具成型低速端子组和高速端子组的方式或两组端子直接插装入绝缘体的方式,不但保证产品的高频性,提供良好焊接性,并简化组装工序,降低产品的组装成本,同时也提升了产品的品质。

[0015] 二、通过将低速端子组的前端向下折弯形成有嵌入部,利用嵌入部避空成型而位于避空槽中没有露出绝缘本体,取代了传统之端子头部外露的方式,从而减少短路发生的可能性,并有效改善产品的外观,使得产品的外观更加美观。

[0016] 为更清楚地阐述本实用新型的结构特征和功效,下面结合附图与具体实施例来对本实用新型进行详细说明。

附图说明

[0017] 图 1 是传统之 USB3.0 插头电连接器的局部分解图;

[0018] 图 2 是传统之 USB3.0 插头电连接器的局部组装图;

[0019] 图 3 是传统之 USB3.0 插头电连接器的端子组放大示意图;

[0020] 图 4 是传统之 USB3.0 插头电连接器的端子组与绝缘本体镶嵌成型的示意图;

[0021] 图 5 是图 4 中料带折断后的示意图;

[0022] 图 6 是本实用新型之较佳实施例的组装立体示意图;

[0023] 图 7 是本实用新型之较佳实施例的分解图;

[0024] 图 8 是本实用新型之较佳实施例各端子组成型后的放大示意图;

[0025] 图 9 是图 8 的正面视图;

[0026] 图 10 是图 9 的侧面视图;

[0027] 图 11 是本实用新型之较佳实施例中各端子组与绝缘本体镶嵌成型后的立体示意图;

[0028] 图 12 是图 11 的截面图;

[0029] 图 13 是图 11 的另一状态示意图;

[0030] 图 14 是图 13 的正面示意图;

[0031] 图 15 是图 13 的截面图;

[0032] 图 16 是图 13 中料带折断后的立体示意图；

[0033] 图 17 是图 16 的截面图。

[0034] 附图标识说明：

[0035]	10'、绝缘本体	20'、低速端子组
[0036]	201'、头部	30'、高速端子组
[0037]	101'、料带	10、绝缘本体
[0038]	11、避空槽	101、第一料带
[0039]	102、第二料带	20、低速端子组
[0040]	21、第一接触部	22、第一焊接部
[0041]	201、凸起	202、嵌入部
[0042]	30、高速端子组	31、第二接触部
[0043]	32、第二焊接部	40、屏蔽外壳
[0044]	41、上壳体	42、下壳体
[0045]	401、扣部	402、扣孔

具体实施方式

[0046] 请参照图 6 至图 17 所示，其显示出了本实用新型之较佳实施例的具体结构，包括有绝缘本体 10、设置于绝缘本体 10 上的低速端子组 20 和高速端子组 30 以及包覆住该绝缘本体 10 的屏蔽外壳 40。

[0047] 其中，该低速端子组 20 和高速端子组 30 由同一金属片通过一套模具上下错位形成，如图 10 所示，该低速端子组 20 和高速端子组 30 间隔平行设置，该低速端子组 20 具有第一接触部 21 和第一焊接部 22，该高速端子组 30 具有第二接触部 31 和第二焊接部 32，该第一接触部 21 和第二接触部 31 通过折弯分列成上下两排，该第一焊接部 22 和第二焊接部 32 通过撕开分成上下两排；以及，该低速端子组 20 和高速端子组 30 均与绝缘本体 10 镶嵌成型 (Insert Molding)；以及，该第一接触部 21 表面上设置有提升电连接性能避免接触不良的凸起 201；另外，该低速端子组 20 的前端向下折弯形成有嵌入部 202，对应的该绝缘本体 10 上设置有避空槽 11，该嵌入部 202 位于该避空槽 11 中没有露出绝缘本体 10 外 (如图 15 和图 17 所示)。

[0048] 该屏蔽外壳 40 包括有上壳体 41 和下壳体 42，该上壳体 41 和下壳体 42 通过扣部 401 和扣孔 402 配合扣装固定；在本实施例中，该扣部 401 于上壳体 41 的侧面向外凸伸出，对应的该扣孔 402 设置于下壳体 42 的侧面上。

[0049] 详述本实施例的制作组装过程如下：

[0050] 首先，由一套模具在同一金属片上同时冲制出低速端子组 20 和高速端子组 30，如图 8 所示，该低速端子组 20 的第一接触部 21 与第一料带 101 连接，该低速端子组 20 的第一焊接部 22 和高速端子组 30 的第二焊接部 32 均连接第二料带 102，并且，该第一接触部 21 与第一料带 101 之间连接形成有嵌入部 202，该嵌入部 202 相对于第一接触部 21 向下折弯，并且该嵌入部 202 与第一料带 101 的平面垂直；接着，如图 11 所示，使低速端子组 20 和高速端子组 30 均与绝缘本体 10 镶嵌成型 (Insert Molding)，镶嵌成型后，该嵌入部 202 避空成型而位于避空槽 11 中没有露出绝缘本体 10；然后，如图 13 所示，将第一料带 101 和第

二料带 102 上下来回折而折断去掉,即可完成低速端子组 20、高速端子组 30 与绝缘本体 10 的成型组装;最后,如图 7 所示,将绝缘本体 10 连同低速端子组 20 和高速端子组 30 插入下壳体 42 内,并使上壳体 41 与下壳体 42 卡扣连接而组装成屏蔽外壳 40,实现了将屏蔽外壳 40 套装于绝缘本体 10 外,组装完毕(如图 6 所示)。

[0051] 本实用新型的设计重点在于:首先,通过由同一金属片通过一套模具上下错位形成低速端子组和高速端子组,配合低速端子组和高速端子组均于绝缘本体镶嵌成型,取代传统之插装并通过两套模具成型低速端子组和高速端子组的方式或两组端子直接插装入绝缘体的方式,不但保证产品的高频性,提供良好焊接性,并简化组装工序,降低产品的组装成本,同时也提升了产品的品质。其次,通过将低速端子组的前端向下折弯形成有嵌入部,利用嵌入部避空成型而位于避空槽中没有露出绝缘本体,取代了传统之端子头部外露的方式,从而减少短路发生的可能性,并有效改善产品的外观,使得产品的外观更加美观。

[0052] 以上所述,仅是本实用新型的较佳实施例而已,并非对本实用新型的技术范围作任何限制,故凡是依据本实用新型的技术实质对以上实施例所作的任何细微修改、等同变化与修饰,均仍属于本实用新型技术方案的范围内。

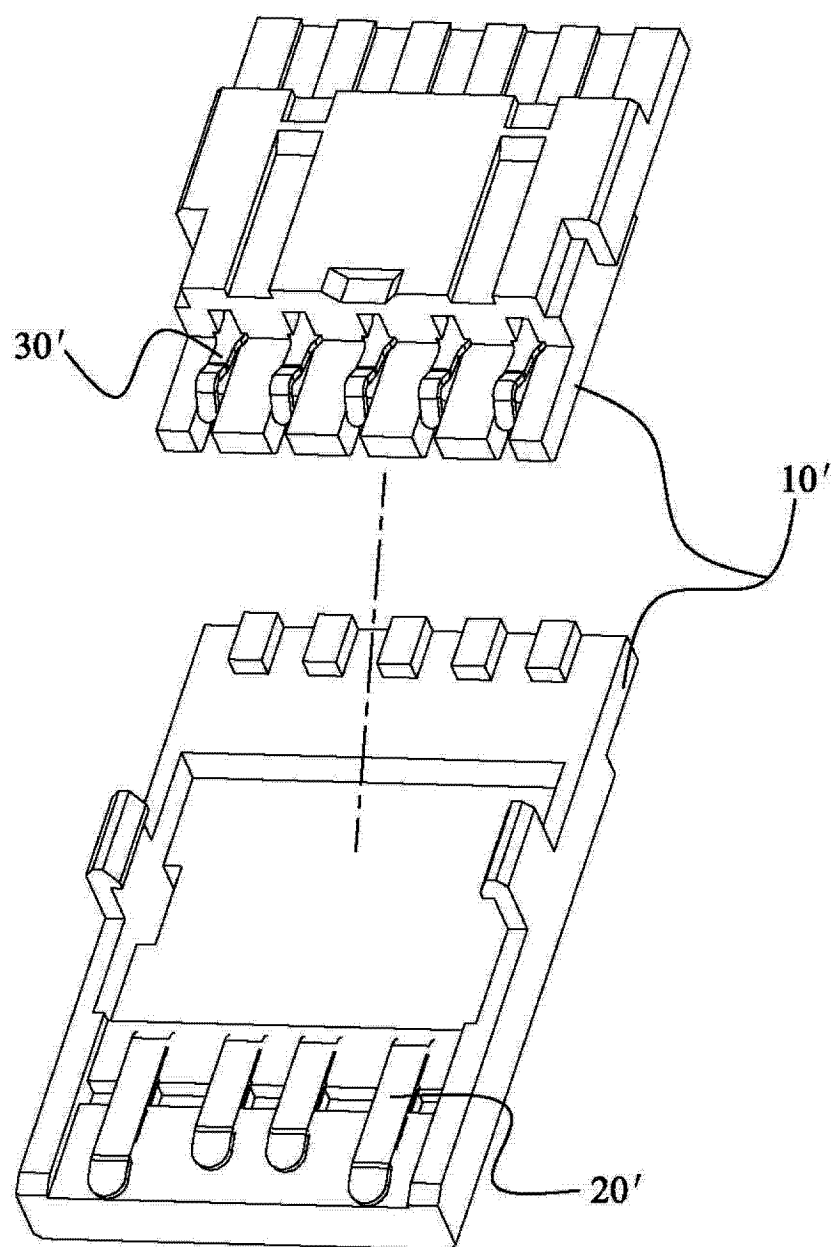


图 1

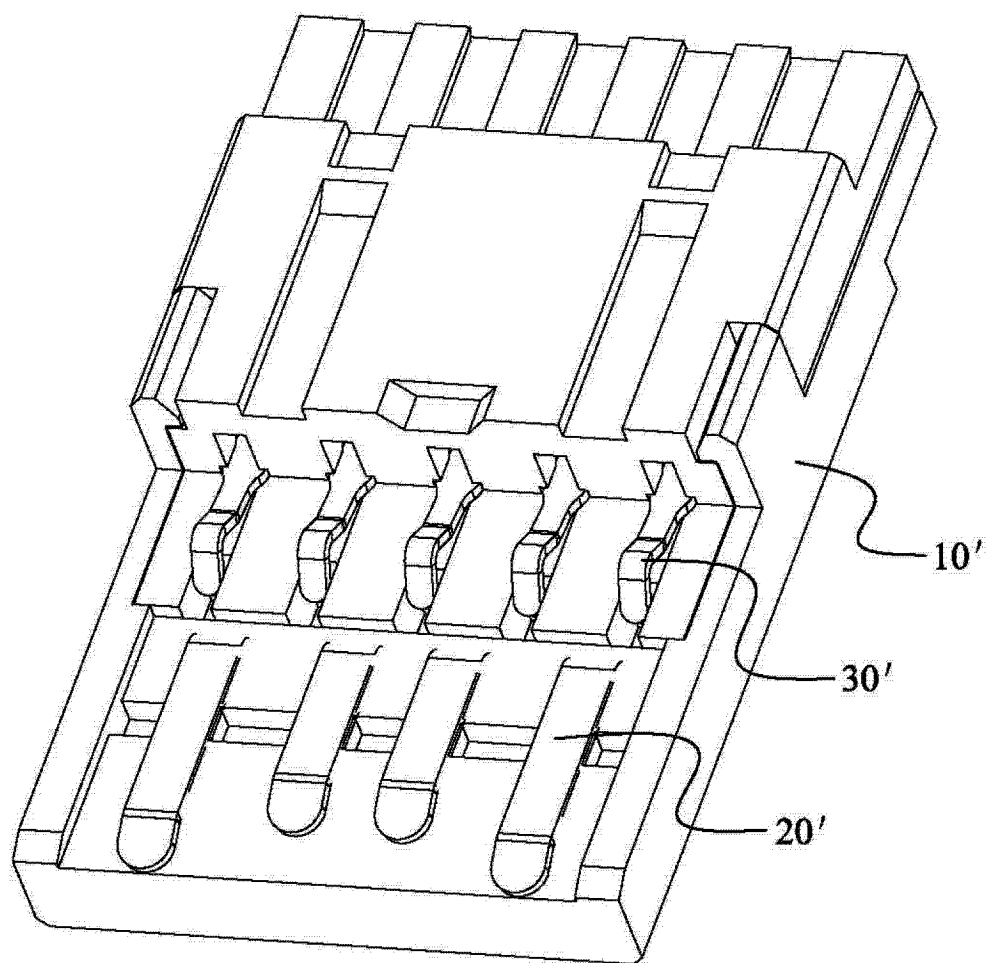


图 2

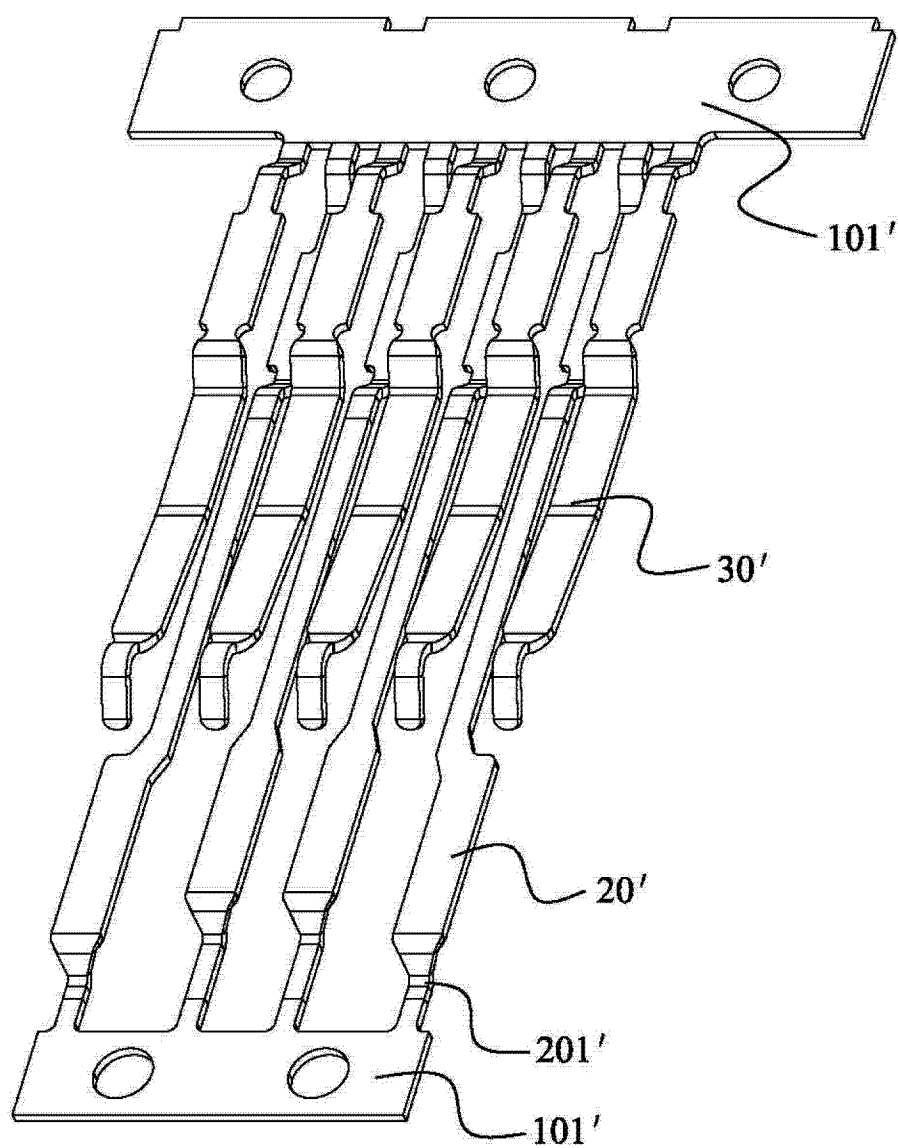


图 3

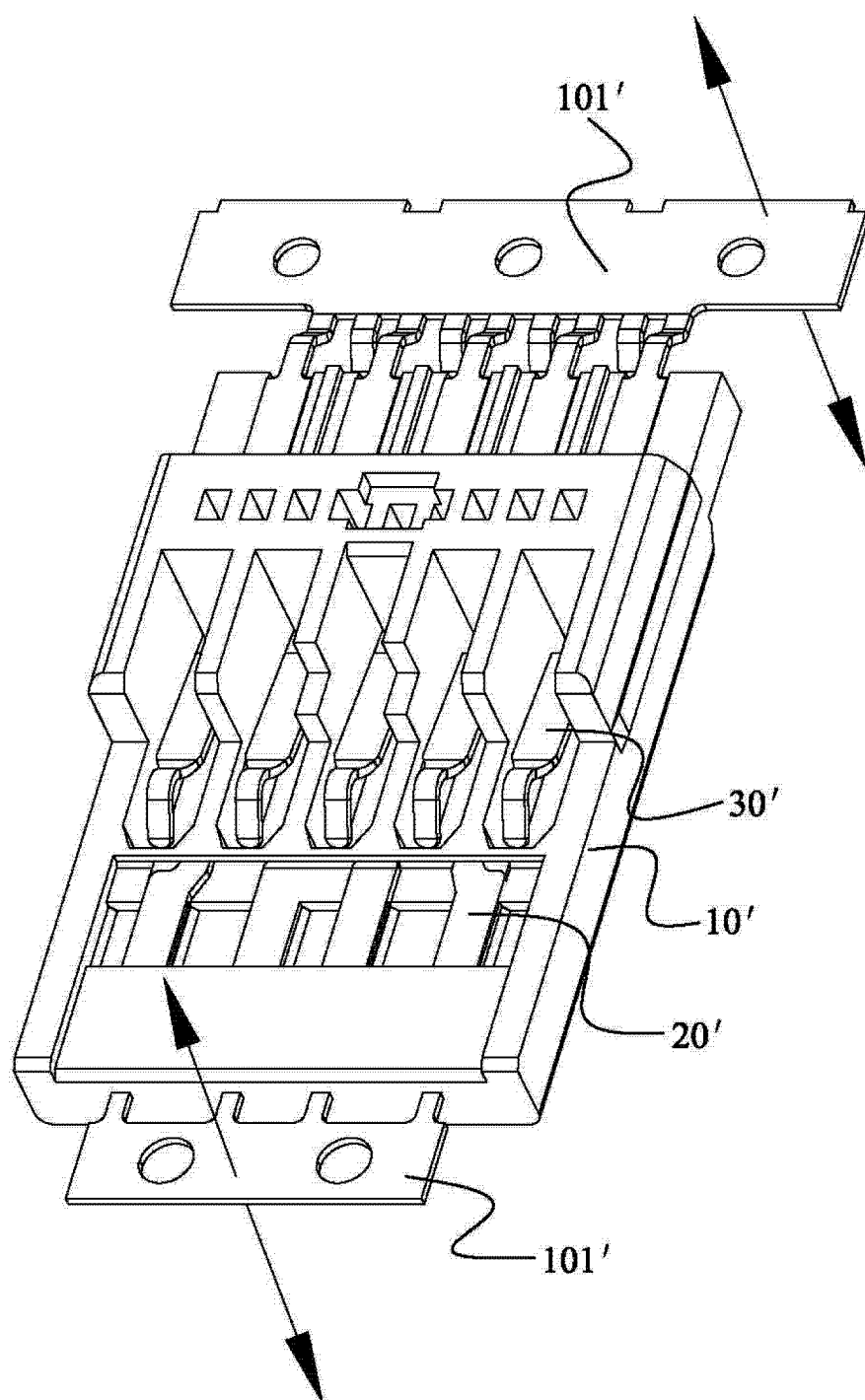


图 4

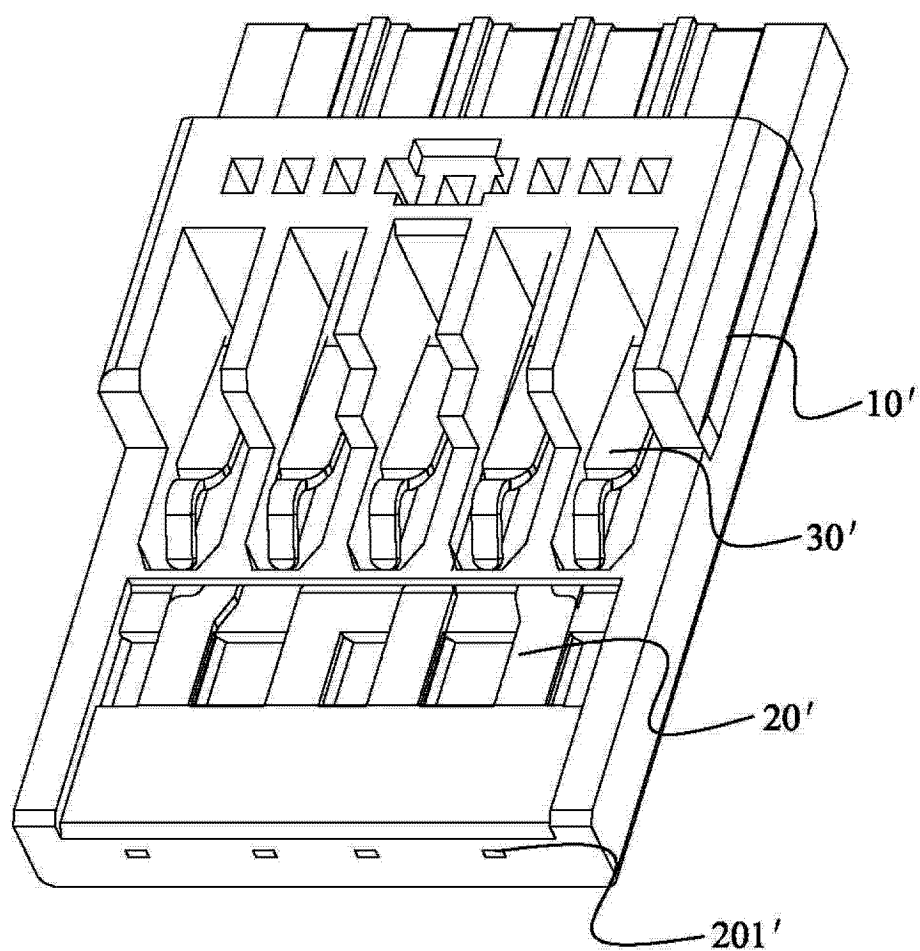


图 5

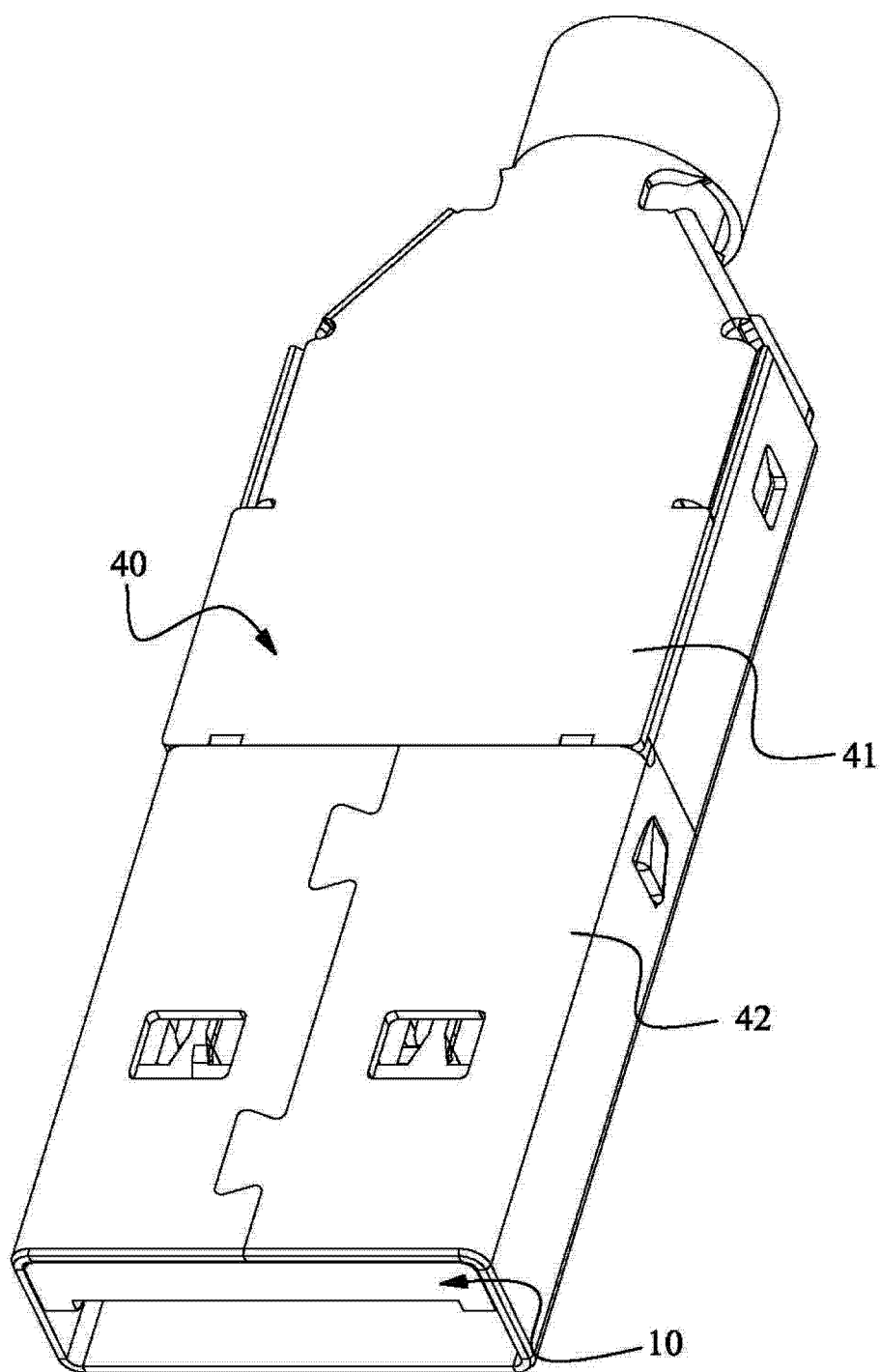


图 6

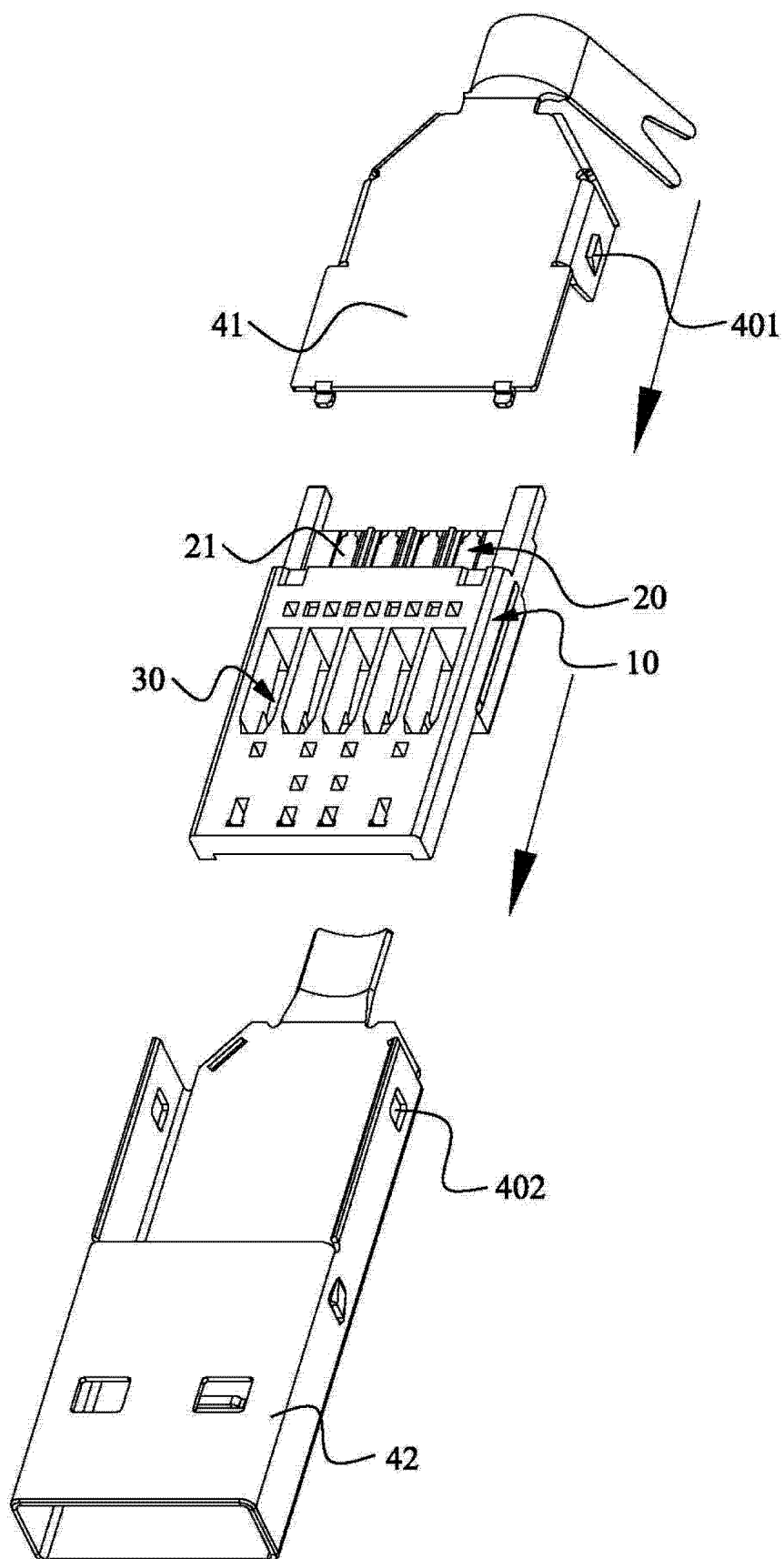


图 7

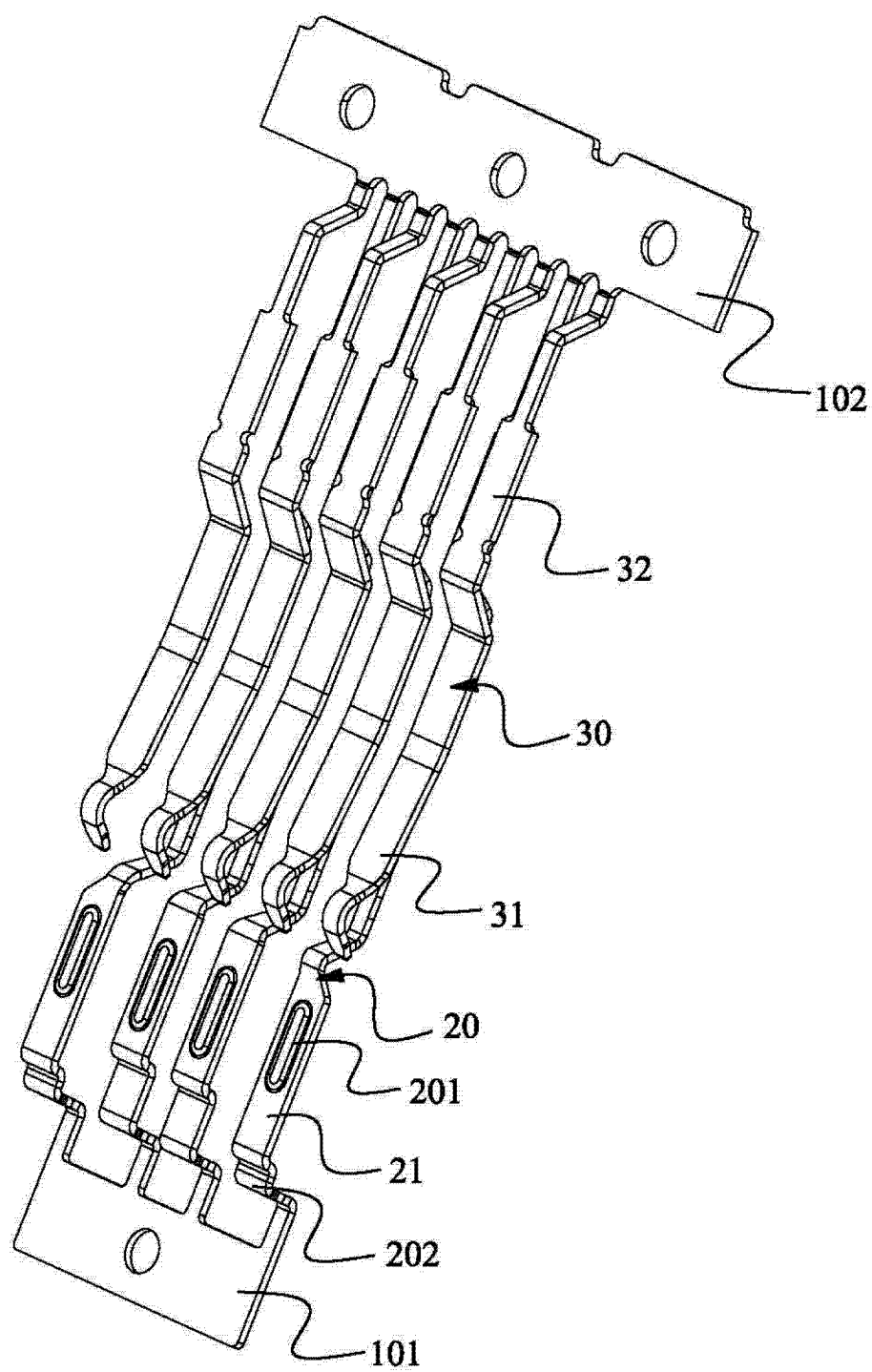


图 8

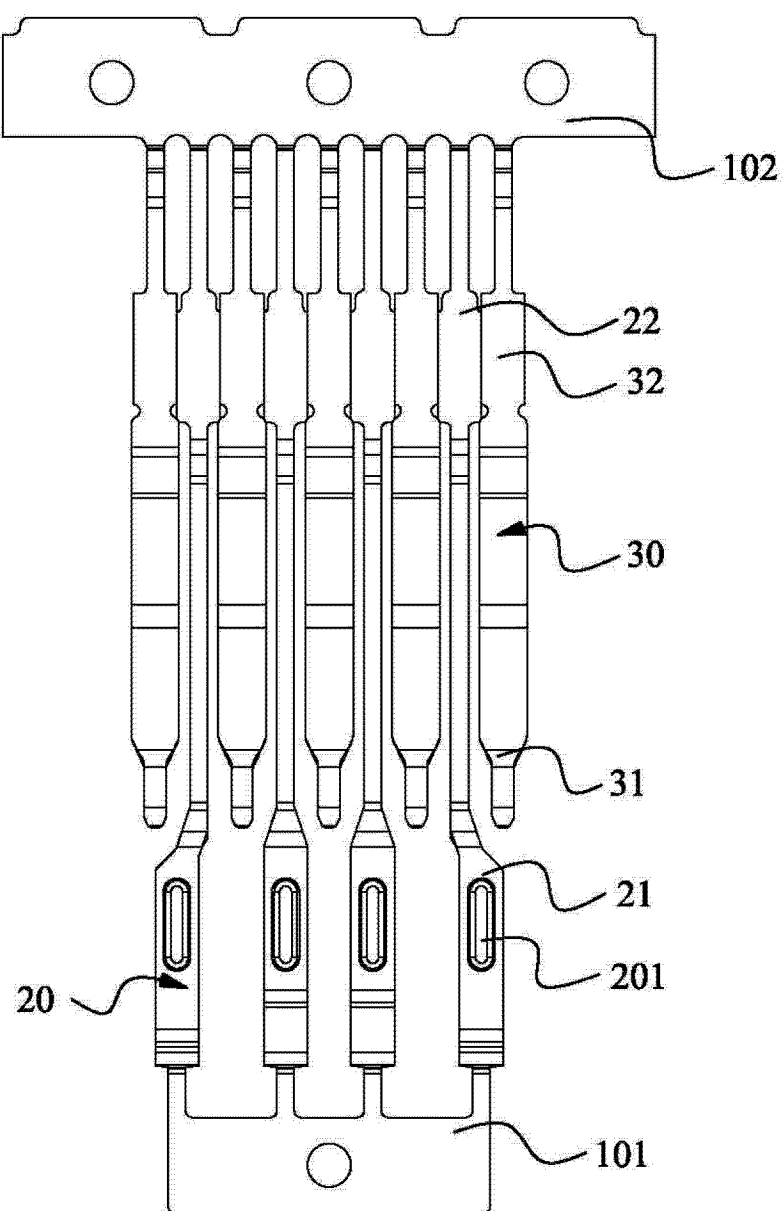


图 9

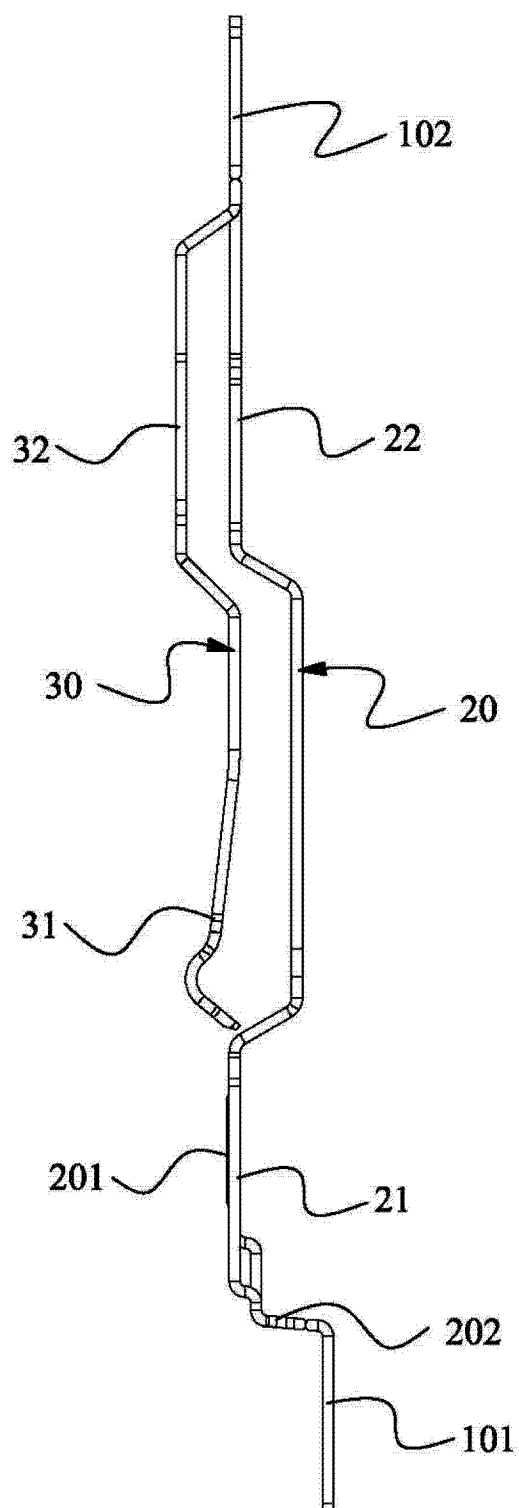


图 10

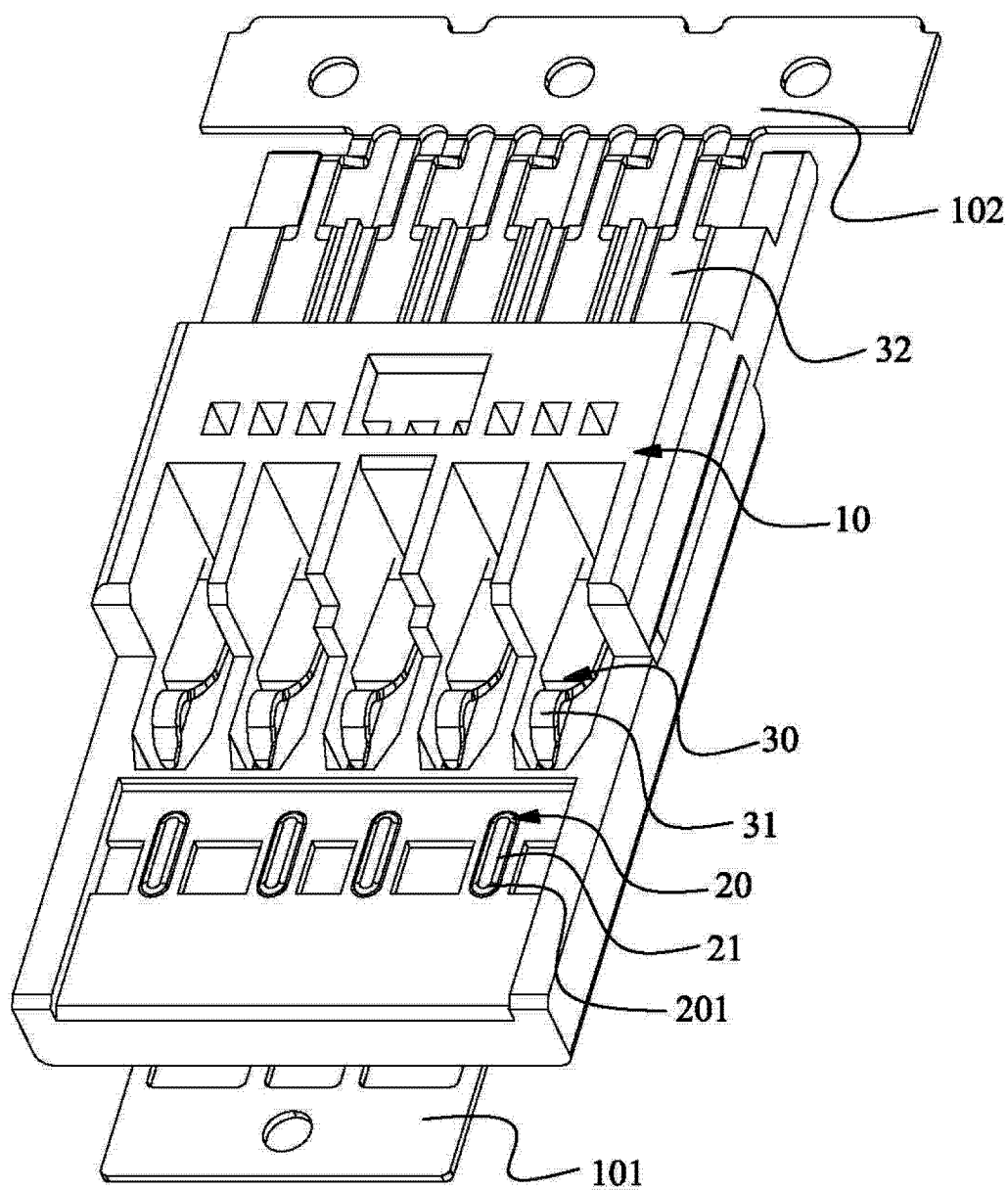


图 11

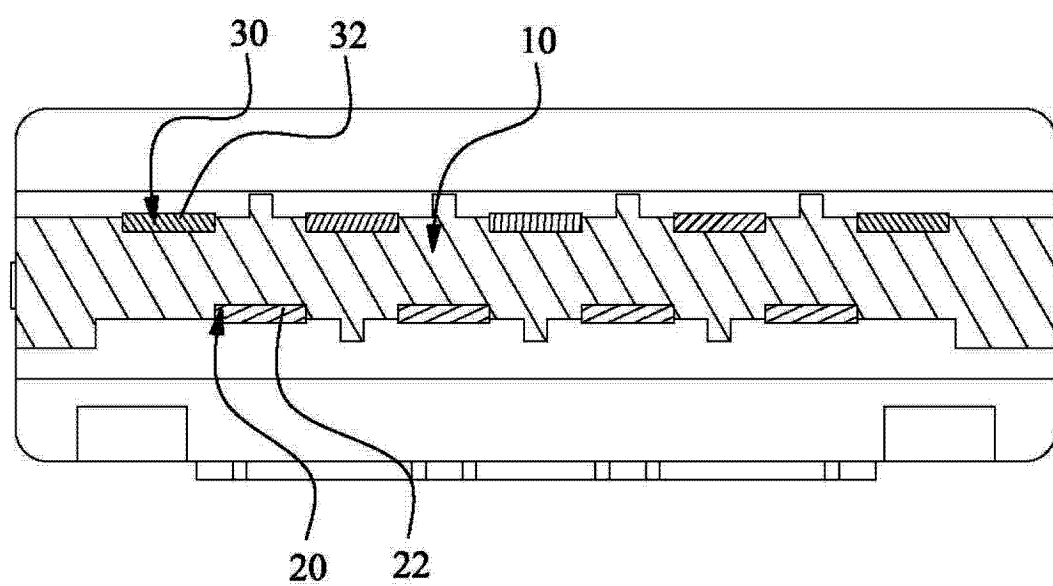


图 12

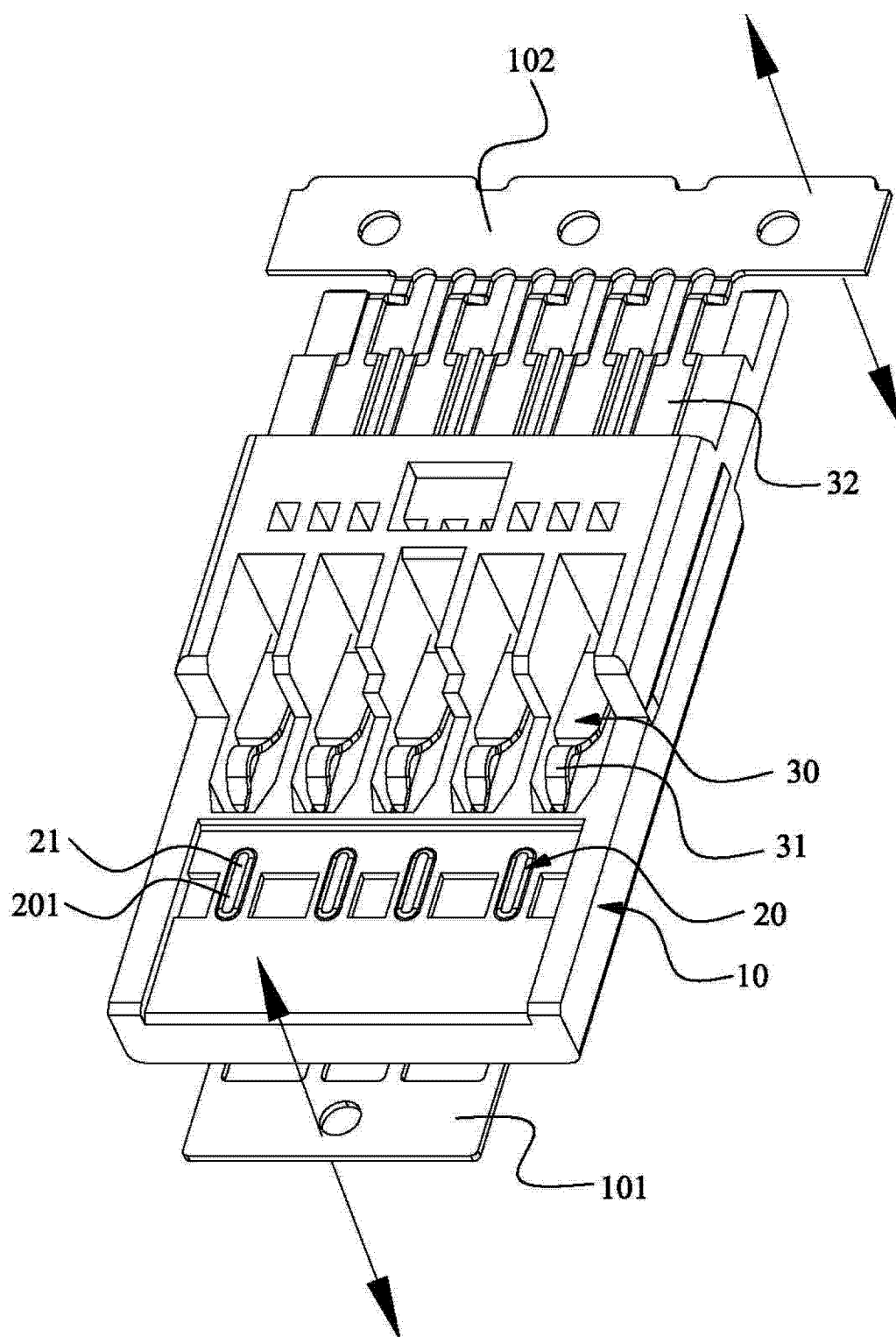


图 13

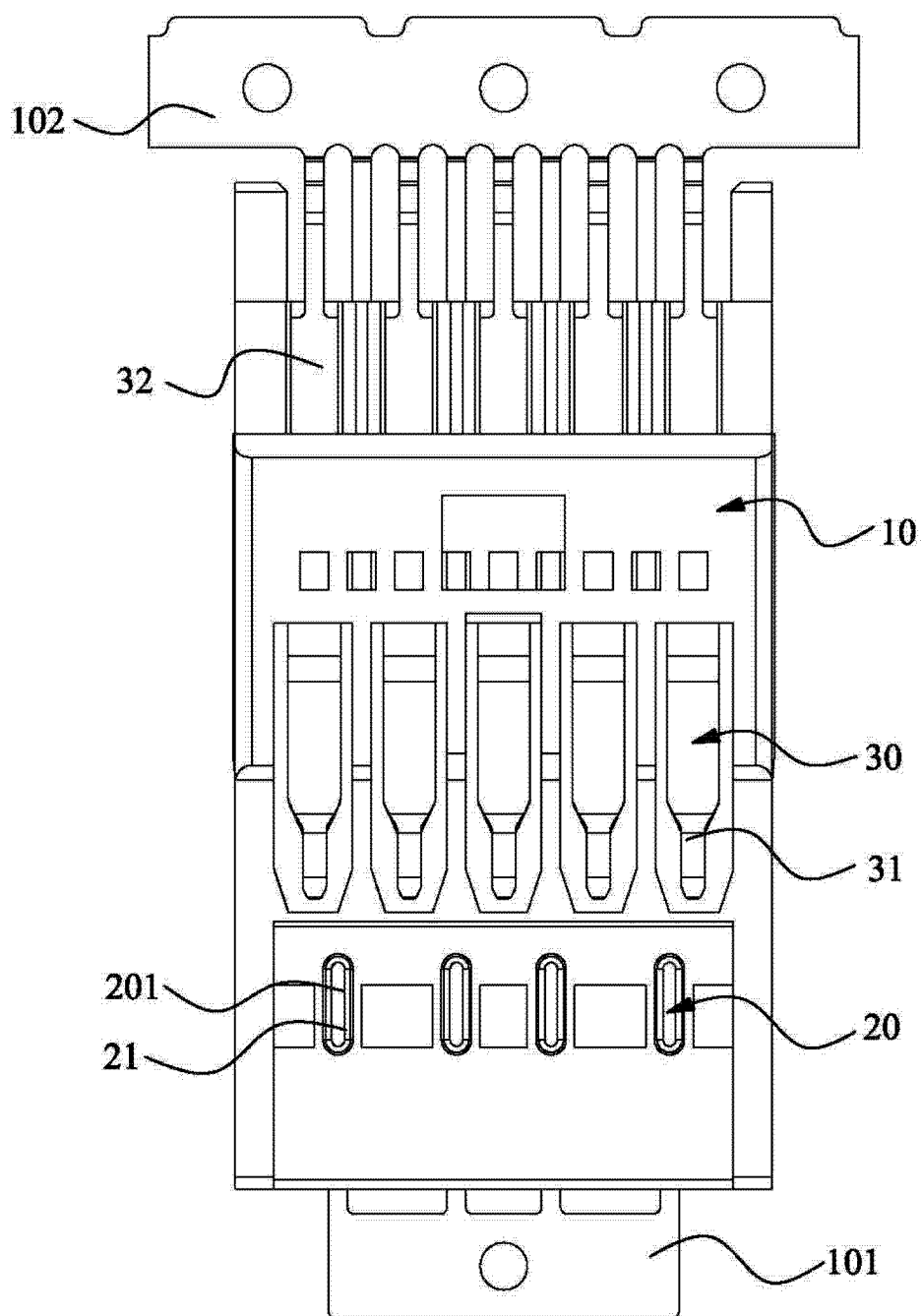


图 14

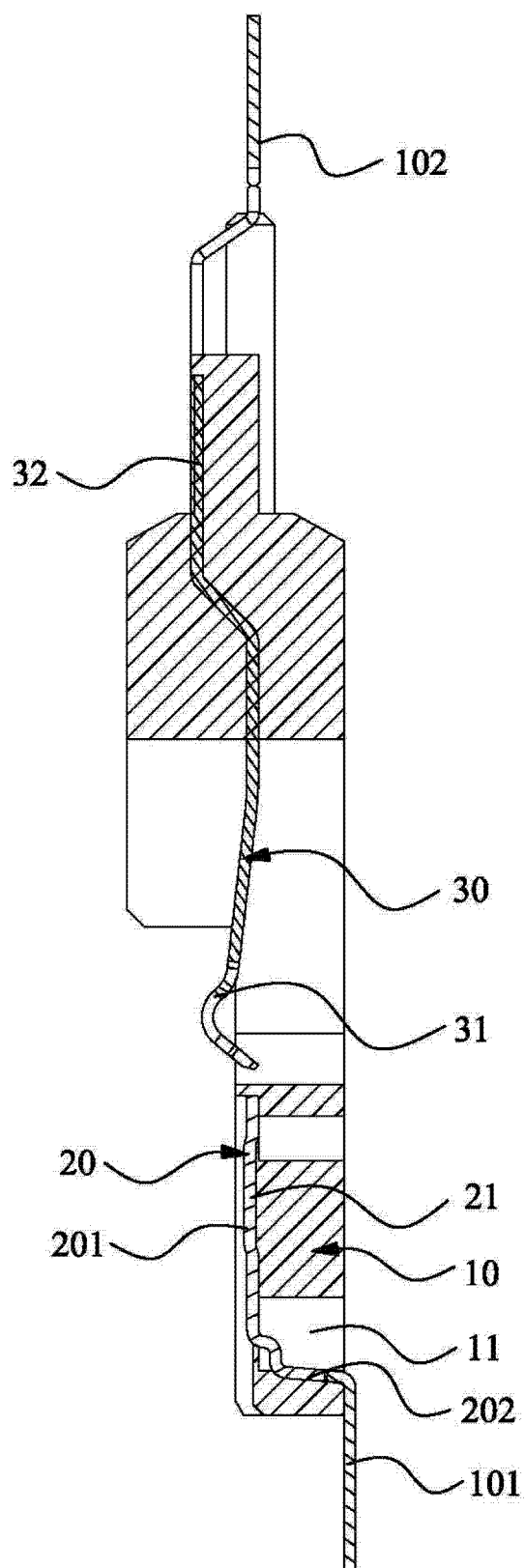


图 15

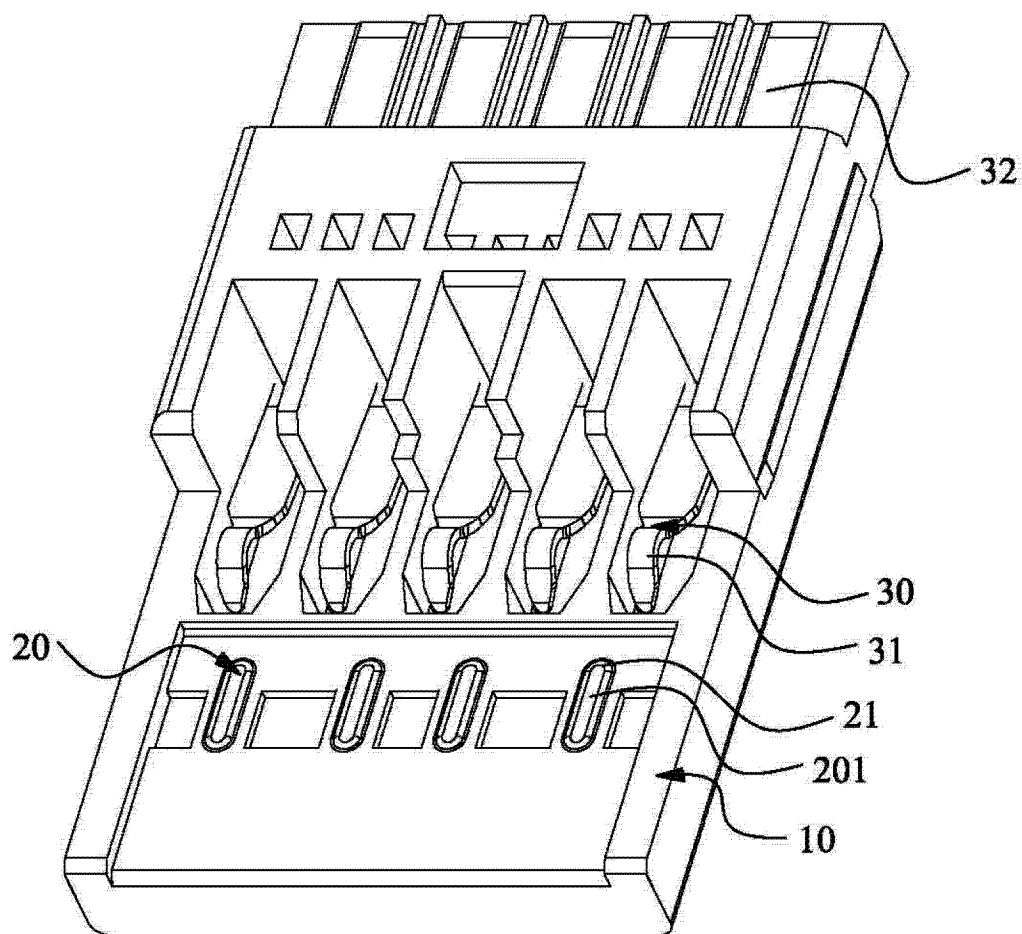


图 16

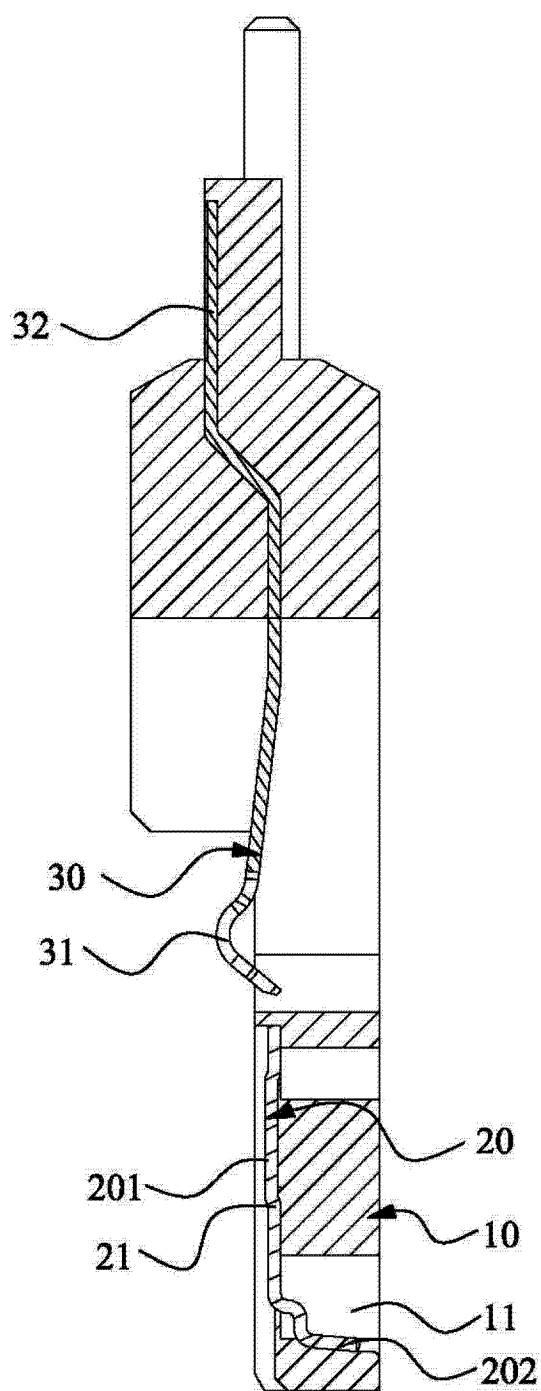


图 17