



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년02월28일
(11) 등록번호 10-1237612
(24) 등록일자 2013년02월20일

(51) 국제특허분류(Int. Cl.)
H01G 9/042 (2006.01) H01G 9/15 (2006.01)
H01G 9/052 (2006.01)
(21) 출원번호 10-2011-7007704
(22) 출원일자(국제) 2009년09월03일
심사청구일자 2011년04월06일
(85) 번역문제출일자 2011년04월01일
(65) 공개번호 10-2011-0118610
(43) 공개일자 2011년10월31일
(86) 국제출원번호 PCT/US2009/055874
(87) 국제공개번호 WO 2010/028138
국제공개일자 2010년03월11일
(30) 우선권주장
61/094,317 2008년09월04일 미국(US)
(56) 선행기술조사문헌
KR100740021 B1*
KR1020060125747 A*
JP11097296 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
비웨이 스프라그, 인코포레이티드
미국 펜실베이니아 앨버튼 랭커스터 애브뉴 63 (우:
19355)
(72) 발명자
카트라로 루벤
이스라엘 리손 레지온 게바리아호 스트리트 4
코헨 니심
이스라엘 티본 36083 이갈 알론 스트리트 9
(뒷면에 계속)
(74) 대리인
신정건, 김태홍

전체 청구항 수 : 총 13 항

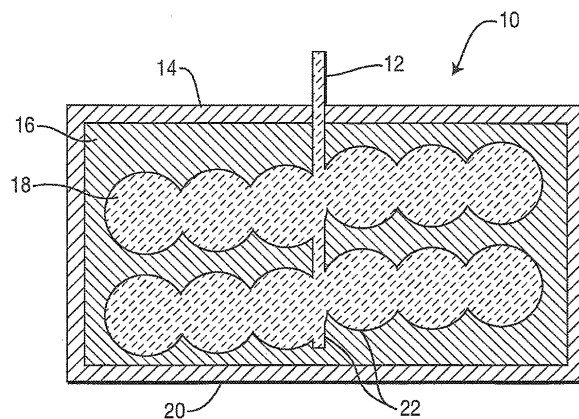
심사관 : 민병조

(54) 발명의 명칭 벌크 커패시터 및 방법

(57) 요약

벌크 커패시터는 금속 호일로 형성된 제1 전극과 상기 금속 호일 상에 형성된 반도체 다공성 세라믹 바디를 포함한다. 예를 들어 산화에 의해 상기 다공성 세라믹 바디 상에 유전체층이 형성된다. 도전성 매체가 다공성 세라믹 바디의 기공을 채움으로써 다공성 세라믹 바디 상에 형성되어 제2 전극을 형성한다. 그 다음, 커패시터는 다양한 층들로 밀봉되고 종래의 전기적 종단(termination)을 포함할 수 있다. 벌크 커패시터를 제조하는 방법은, 금속 호일로 형성된 제1 전극 상에 도전성 다공성 세라믹 바디를 형성하는 단계, 유전체층을 형성하기 위해 상기 다공성 세라믹 바디를 산화하는 단계, 및 제2 전극을 형성하기 위해 도전성 매체로 상기 다공성 세라믹 바디를 채우는 단계를 포함한다. 얇은 반도체 세라믹층은 금속 호일과 다공성 세라믹 바디 사이에 배치될 수 있다.

대표도 - 도1



(72) 발명자

크라브칙-볼프손 마리나

이스라엘 하이파 35706 아파트먼트 1 알레프 자우
레스 스트리트 14

베르샤드스키 엘리

이스라엘 하이파 32984 아파트먼트 5 엘리제 울트
스트리트 17

불티튜드 존

미국 사우스캐롤라이나주 29615 그린빌 폭스크로프
트 로드 508

특허청구의 범위

청구항 1

벌크 커패시터(bulk capacitor)에 있어서,
 금속 호일로 형성된 제1 전극;
 상기 금속 호일 상에 피착된 반도체 다공성 세라믹 바디(porous ceramic body);
 상기 다공성 세라믹 바디 상에 형성된 유전체층;
 상기 금속 호일과 상기 다공성 세라믹 바디 사이에 배치된 반도체 세라믹층; 및
 상기 다공성 세라믹 바디의 적어도 일부를 채워 제2 전극을 형성하는, 상기 유전체층 위에 놓인 도전성 매체를 포함하는, 벌크 커패시터.

청구항 2

제1항에 있어서, 상기 다공성 세라믹 바디를 밀봉하는 도전성 금속층을 더 포함하는, 벌크 커패시터.

청구항 3

삭제

청구항 4

제1항에 있어서, 상기 금속 호일은 기하학적 프로파일(geometric profile)을 갖는 것인, 벌크 커패시터.

청구항 5

제1항에 있어서, 상기 도전성 매체는 도전성 중합체(conductive polymer)를 포함하는 것인, 벌크 커패시터.

청구항 6

제1항에 있어서, 상기 다공성 세라믹 바디와 상기 유전체층의 조합은 500-50000 범위의 유전 상수(K)를 갖는 것인, 벌크 커패시터.

청구항 7

제1항에 있어서, 상기 유전체층은 상기 다공성 세라믹 바디 및 상기 금속 호일 상에 형성되는 것인, 벌크 커패시터.

청구항 8

벌크 커패시터를 제조하는 방법에 있어서,
 금속 호일을 포함하는 제1 전극 상에 반도체 다공성 세라믹 바디를 형성하는 단계;
 유전체층을 형성하기 위해 상기 다공성 세라믹 바디를 산화하는 단계;
 상기 금속 호일과 상기 다공성 세라믹 바디 사이에 반도체 세라믹층을 형성하는 단계; 및
 상기 유전체층 위에 도전성 매체를 가하고, 상기 다공성 세라믹 바디를 도전성 매체로 채워 제2 전극을 형성하는 단계
 를 포함하는, 벌크 커패시터 제조 방법.

청구항 9

제8항에 있어서, 상기 다공성 세라믹 바디를 도전성 금속층으로 밀봉하는 단계를 포함하는, 벌크 커패시터 제조 방법.

청구항 10

삭제

청구항 11

제8항에 있어서, 상기 금속 포일에 기하학적 프로파일을 형성하는 단계를 포함하는, 벌크 커패시터 제조 방법.

청구항 12

제8항에 있어서, 상기 산화하는 단계는 열적으로 수행되는 것인, 벌크 커패시터 제조 방법.

청구항 13

제8항에 있어서, 상기 산화하는 단계는 전기화학적으로 수행되는 것인, 벌크 커패시터 제조 방법.

청구항 14

제8항에 있어서, 상기 도전성 매체는 도전성 중합체를 포함하는 것인, 벌크 커패시터 제조 방법.

청구항 15

제8항에 있어서, 상기 다공성 세라믹 바디와 상기 유전체층의 조합은 500-50000 범위의 유전 상수(K)를 갖는 것인, 벌크 커패시터 제조 방법.

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

명세서

기술분야

본 발명은 커패시터에 관한 것으로, 더 구체적으로는, 높은 커패시턴스 밀도를 달성할 수 있는 커패시터에 관한 것이다.

[0001]

배경 기술

- [0002] (전해 커패시터 및 세라믹 커패시터를 포함한) 커패시터를 생성하기 위한 기술은 그들의 실용적 물리적 한계까지 강요되고 있다. 전통적으로, 높은 커패시턴스 밀도는 탄탈륨 전해 커패시터 또는 탄소 이중층 커패시터에서와 같은 높은 표면적에 의해 달성된다. 대안으로서, 높은 커패시턴스 밀도는 다중층 세라믹 커패시터에서 사용되는 것과 같은 얇은 높은 유전 상수(K) 유전 재료에 의해 달성될 수 있다.

발명의 내용

해결하려는 과제

- [0003] 이러한 진보에도 불구하고, 문제는 있다. 특히, 높은 커패시턴스 밀도에 대한 요구는 이와 같은 방법론과 연관된 한계를 넘어 계속 증가하고 있다. 높은 커패시턴스 밀도는 더 작은 전자 장치를 만들기 위해 대단히 바람직한 특징이다.
- [0004] 높은 커패시턴스 밀도가 달성되도록 허용하는 커패시터가 필요하다. 따라서, 본 명세서에서 개시되는 실시예들의 목적, 특징, 또는 잇점은 높은 커패시턴스 밀도가 달성되는 것을 허용하는 커패시터를 제조하는 방법과 커패시터를 제공하는 것이다.
- [0005] 이들 양태들 중 하나 이상은 이하의 상세한 설명 및 특허청구범위로부터 명백해질 것이다.

과제의 해결 수단

- [0006] 본 명세서에서 개시되는 실시예들의 한 양태에 따르면, 벌크 커패시터는 금속 호일, 상기 금속 호일 상의 반도체 다공성 세라믹 바디, 상기 다공성 바디 상의 (예를 들어, 산화에 의해 형성된) 유전체층, 상기 다공성 바디를 채우는 도전성 매체, 상기 다공성 바디를 밀봉하는 도전성 금속층을 포함한다. 본 발명의 또 다른 양태에 따르면, 벌크 커패시터를 제조하는 방법은, 금속 호일 상에 다공성 세라믹 바디를 형성하는 단계와, 상기 다공성 바디를 도전성 매체로 채우는 단계와, 상기 다공성 바디를 도전성 금속층으로 밀봉하는 단계를 포함한다.

발명의 효과

- [0007] 높은 커패시턴스 밀도가 달성되도록 허용하는 커패시터가 제공된다.

도면의 간단한 설명

- [0008] 도 1은 본 발명에 따른 커패시터의 한 실시예를 도시한다.
- 도 2는 본 발명의 한 양태에 따른 제1 전극, 제1 세라믹층, 및 다공성 세라믹 바디의 일부를 도시하는 단면도이다.
- 도 3은 본 발명에 따른 커패시터의 또 다른 실시예를 도시한다.
- 도 4는 본 발명에 따른 장착용 기판을 도시한다.
- 도 5는 본 발명에 따른 커패시터의 또 다른 실시예를 도시한다.
- 도 6은 본 발명의 한 양태에 따른 방법을 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0009] 본 발명은 높은 커패시턴스 밀도를 갖는 커패시터를 제공한다. 본 발명은 세라믹의 높은 유전 상수와 다공성 매트릭스의 높은 표면적의 혁신적 결합을 통해 높은 커패시턴스 밀도를 달성한다. 특히, 커패시터는 높은 표면적을 갖는 다공성 세라믹 바디와 조합하여 세라믹 물질의 높은 유전 상수를 이용한다.
- [0010] 다공성 세라믹 바디가 금속 호일 상에 형성된다. 일반적으로, 금속 호일은 제1 전극으로서 역할을 한다. 중간 세라믹층은 다공성 세라믹과 금속 호일 사이에 배치될 수도 있다. 후속해서 다공성 세라믹 바디가 산화된다. 산화는 열적 산화 또는 전기화학적 산화와 같은 다양한 기술에 의해 형성될 수 있다. 산화는 다공성 세라믹 바디의 자유 표면 상에 얇은 높은 K 유전체층을 형성한다. 그 다음, 다공성 세라믹 바디는 예를 들어 도전성 중합체와 같은 도전성 매체로 채워진다. 일반적으로, 도전성 매체는 제2 전극을 형성한다. 그 다음, 후속된 구조가 커패시터 구조를 밀봉하고 적절한 장착 구조 및/또는 전기적 종단(electrical termination)을 형성하도록

추가된다. 예를 들어, 다공성 세라믹 바디가 도전성 매체로 채워진 후에, 예를 들어, 은과 같은 도전성 금속층으로 밀봉될 수 있다.

[0011] 다공성 구조에 의해 제공되는 높은 표면적과 유전체에 의해 제공되는 높은 K 유전체 박층의 결과적 조합은 소형의 높은 커패시턴스 밀도를 갖는 커패시터의 제조를 허용한다.

[0012] 도 1은 커패시터(10)의 간략화된 실시예를 도시한다. 커패시터(10)는 금속 호일을 포함한 다양한 재료로 형성될 수 있는 제1 전극(12)을 포함한다. 다양한 금속 호일들이 사용될 수 있다. 금속 호일은 Ta, Ni, W, Nb, V, Mo, Fe 또는 이들의 합금을 포함한 원소들의 그룹으로부터 취해질 수 있다. Kovar 및 Invar 합금도 역시 선호되는데, 이것은 이들의 열팽창 계수(CTE)가 유전체층 및/또는 세라믹층(들)의 CTE와 정합하기 때문이다. 펜실베이니아주 Carpenter Technology Corporation of Wyomissing, 펜실베이니아주 Cabot Supermetals Inc., 및 메사추세츠주 HC Starck Inc.을 포함하지만 이들만으로 제한되지는 않는 다양한 소스로부터 적절한 호일을 이용할 수 있다. 앞서 언급한 바와 같이, 제1 전극(12)은 유전체 및/또는 세라믹 요소와 정합하도록 선택된 CTE를 가짐으로써 열적 스트레스를 최소화한다. 전형적인 실시예에서, 3-15 ppm의 CTE가 이용된다. 예를 들어 20-250 마이크로미터 범위의 다양한 호일 두께가 사용될 수 있다. 더 전형적인 범위는 100-150 마이크로미터 범위 내에 있다.

[0013] 반도체 다공성 세라믹 바디(18)가 제1 전극(12) 상에 형성된다. (주로 제1 전극(12)의 형상에 따라) 본 발명의 범위로부터 벗어나지 않고, 다양한 기하학적 프로파일이 이용될 수 있다는 것을 이해할 것이다. 또한, 다양한 세라믹층 및/또는 조성과 함께 다양한 프로세스를 이용하여 다공성 세라믹 바디가 형성 및/또는 피착될 수 있다는 것을 이해하여야 한다. 한 실시예에서, 도전성의 다공성 세라믹 바디(18)를 피착하기에 앞서 제1 전극(12) 상에 얇은 도전성의 반도체 세라믹층이 피착될 수 있다. 바륨, 스트론튬 티타네이트(BST)를 포함한 다양한 반도체 세라믹 물질이 사용될 수 있다. Nb_2O_5 , TiO_2 , $BaCO_3$, 및 $SrTiO_3$ 와 같은 요소들을 포함한 다른 적절한 화학적 조성물이 사용될 수 있다. 역시 다른 적절한 물질로는, 납 마그네슘 니오베이트(즉, $Pb_3MgNb_2O_9$), 납 티타네이트, 및 페르브스카이트 산화물이 포함될 수 있다.

[0014] 도 2는, 제1 전극(12), 반도체 제1 세라믹층(17), 반도체 다공성 세라믹 바디(18)를 갖는 실시예의 간략화된 단면도를 도시하고 있다. 두께는 축척비율대로 도시되지 않은 것은 물론이다. 제1 세라믹층(17)은 비교적 얇고 1-10 마이크로미터의 두께로 제1 전극(12) 상에 피착된다. 제1 세라믹층(17)은 전형적으로 환원 분위기하에서 가득찬 밀도(full density)로 소결된다(sinter). 환원 분위기는 다양한 개스로부터 선택될 수 있다. 예를 들어, 환원 분위기는, 전형적으로 1-10%의 수소 농도를 갖는 Ar 및 H_2 개스로부터 선택될 수 있다. N_2/H_2 와 같은 다른 개스들로 사용될 수 있다. 환원 온도는 전형적으로는 900-1400 °C이다. 피크 온도에서의 전형적 지속 시간은 전형적으로 5-60분이다. 다양한 온도 프로파일이 사용될 수 있음은 물론이다. 제1 세라믹층(17)은 양호하게는 환원 소결 처리 후 5 ohm-cm 보다 큰 도전성을 갖는다.

[0015] 다공성 세라믹 바디(18)는 제1 세라믹층(17) 상에 제2 세라믹층으로서 피착된다. 다공성 세라믹 바디(18)는 제1 전극(12) 상에 직접 피착될 수 있음은 물론이다. 제1 세라믹층(17) 및 다공성 세라믹 바디(18)는 스크린 프린팅, 닥터 블레이드(doctor blade), 라미네이션(lamination), 스프레이 또는 딥 코팅(dip coating)과 같은 종래의 세라믹 피착 기술을 이용하여 피착될 수 있다. 현재의 예에서, 제1 세라믹층(17) 및 다공성 세라믹 바디(18)는 EPD(Electrophoretic Deposition)를 이용하여 피착된다.

[0016] 제1 세라믹층(17)은 환원 소결 후 반도체성이기 때문에, 제2층(예를 들어, 다공성 세라믹 바디(18)의 형성)은 EPD 기술을 이용하여 피착될 수 있다. 일반적으로, EPD는 전계의 영향하에서 카운터 전극 상에 피착되는 전기적으로 대전된 입자를 이용한다. EPD는 화학적 조성에 거의 의존하지 않고 광범위한 입자성 물질을 피착할 수 있다. EPD는 독립된 바디와 층들을 형성할 수 있다. 층들은 마이크로미터 범위 내지 수 밀리미터 범위의 두께를 가질 수 있다. 현탁액으로 된 파우더의 고형 로딩(solod loading)과 전계 강도 및 시간은 EPD 프로세스에서 피착의 가중치를 제어하는 주요 파라미터들이다.

[0017] 다공성 세라믹 바디(18)는, 높은 표면적, 예를 들어 0.5 - 5 m²/g 파우더의 BET(Brunauer, Emmett, Teller)으로부터 생성된다. 다공성 세라믹 바디(18)는 전형적으로, 제1 세라믹층과 연계하여 전술된 환원 분위기와 같은 환원 분위기하에서 소결된다. 다양한 환원 온도가 이용될 수 있다. 환원 온도는, 전형적으로, 개방 기공 구조(open pore structure)를 유지하고 과중한 치밀화(massive densification)를 피하도록 선택된다. 환원 후 다공성 세라믹 바디(18)의 두께는 전형적으로 10-250 마이크로미터의 범위에 있다.

[0018] 결과적인 세라믹 바디는 체적의 75%에 이르는 기공을 갖는 개방형 기공 구조를 가진다. 기공 구조는 0.1-6 마이크로미터의 광범위한 기공 크기를 포함할 수 있다. 양호하게는, 기공 크기는 0.3-3 마이크로미터 범위에 있다. 다공

성 세라믹 바디(18)는, 전형적으로는 제1 전극(12)의 형상에 의존하는 다양한 기하학적 형상을 가질 수 있다. 예를 들어, 제1 전극(12)은 약 100 마이크로미터의 두께를 갖는 사각형일 수 있다. 다공성 세라믹 바디(18)는 복수의 각도로부터(예를 들어, 2개 측으로부터) 제1 전극(12) 상에 피착될 수 있다. 제1 전극은 빗(comb) 형상, 및/또는 하나 이상의 다각형을 포함한 단순 또는 복합 형상과 같은 기타의 기하학적 프로파일을 가질 수 있다.

[0019] 도 1로 되돌아가면, 유전체층(22)은 다공성 세라믹 바디(18)(및 존재한다면 제1 세라믹층(17)) 상에 형성된다. 주목할 점은, 도면에 도시된 참조번호(22 및 18)는 동일한 구조를 가리킨다는 것이다. 이것은 도면에서 다양한 얇은 층들을 예시하는데 있어서의 어려움 때문이다. 유전체층(17)은 대체로 다공성 세라믹 바디(18)의 자유 표면적 위에 놓인다는 것을 이해할 것이다. 다공성 세라믹 바디의 결과적 형상은 유전체층의 피착후에 (두께에서의 매우 작은 증가를 제외하고는) 본질적으로 변하지 않고 유지된다. 유전체층(22)은 열적 산화 또는 전기화학적 산화를 포함한 다양한 프로세스를 통해 형성될 수 있다. 열적 산화를 이용하는 한 실시예에서, 다공성 세라믹 바디(18)는 산소를 포함하는 분위기에서 5-120 분간 500-1400℃ 사이의 온도까지 가열된다. 이것은 반도체 다공성 세라믹 바디(18)(및 존재한다면 제1 세라믹층(17)) 상에서의 얇은 유전체층의 형성으로 이어진다. 다공성 세라믹 바디(18)의 기공들 내에서 산소의 존재를 보장하기 위해 처리 동안 및/또는 펌프 온도에서 펌프 및 퍼지 사이클(pump and purge cycle)이 사용될 수 있다.

[0020] 전기화학적 산화를 이용하는 한 실시예에서, 다공성 세라믹 바디(18)(및, 존재한다면 제1 세라믹층(17))는 하나 이상의 고 염기 용액, 알칼라인, (pH > 10)에 삽입된다. 이것은 유전체층의 형성으로 이어진다. 예를 들어, 용액은 선택사항으로서 Br, St8(OH)₂와 조합한, 암모늄 계열의, St, BaOH₂(바륨, 스트로튬 수산화물)일 수 있다. 다공성 세라믹 바디(18)는 40-130℃의 온도로 가열되는 용액 내에 침지된다. 해리-환원(dissolution-reduction)이 다공성 세라믹 바디(18)에서 발생하도록 전형적으로 양극산화(anodizing) 전계가 인가된다. 전형적인 인가 전압은 1-12시간 동안 2-20V 사이에 있다. 일단 유전체층이 형성되고 나면, 유전체층(22)을 안정화시키기 위해 후처리가 이용될 수 있다(예를 들어, 산소 분위기에서 250-1200℃로 가열).

[0021] 유전체층의 속성은 Mn, Nb, Mg, Si, Zr, Ti, Bi, Cu, Ag와 같은 원소들을 용액에 용해시킴으로써 추가로 수정될 수 있다. 이들 원소들은 전기화학적으로 포매팅된 산화된층에 참여한다.

[0022] 1200℃까지의 후처리가 역시 적용될 수 있다. 예를 들어, 산화와 후열처리에 의해 망간층(MnxOy, x>2, y>3)으로 이루어진 고도로 안정화된 유전체층이 형성될 수 있다. 유전체층(22)은 전형적으로 0.1-1 마이크로미터 범위의 두께로 형성되며 10⁶ - 10¹¹ 옴(ohm) 범위의 높은 절연 저항(IR; Insulation Resistance)을 가진다. 일단 산화되고 나면, 다공성 세라믹 바디(18)(및, 존재한다면 제1 세라믹층(17))는 500-50000 범위의 높은 유전 상수(K)를 특징으로 한다.

[0023] 도전성 매체(16)는 다공성 세라믹 바디(18)를 채우기 위해 사용된다. 도전성 중합체들: PEDT (poly(3,4-ethylenedioxythiophene), poly(acetylene)s, poly(pyrrole)s, poly(thiophene)s, polyanilines, polythiophenes, poly(p-phenylene sulfide), 및 poly(para-phenylene vinylene)s (PPV) 및 그 용해가능한 유도체, poly(3-alkylthiophenes), polyindole, polypyrene, polycarbazole, polyazulene, polyazepine, poly(fluorene)s, 및 poly naphthalene를 포함한 다양한 조성이 도전성 매체로서 사용될 수 있다.

[0024] 한 실시예에서, 시판중인 PEDT 조성(메사추세츠주 뉴턴의 HC Starck Inc로부터 구할 수 있는 Clevios(PEDT))이 사용된다. 일반적으로, 도전성 매체는 100 시멘츠/cm 보다 큰 도전성을 가져야 하고, 양호하게는 1000s/cm보다 크거나 같은 도전성을 가져야 한다. 도전성 매체는 딥 코팅 함침(dip coating impregnation)을 포함한 다양한 프로세스에 의해 적용될 수 있다. 일반적으로, 다공성 세라믹 바디(18)는 도전성 매체의 미세 분산된 입자(예를 들어, 나노 크기)를 포함하는 묽은 혼합물로 함침된다.

[0025] 일반적으로, 도전성 매체(16)는 제2 전극을 형성한다. 그 다음, 커패시터를 밀봉하고 적절한 장착 구조 및/또는 전기적 종단을 형성하기 위해 후속된 구조가 추가될 수 있다. 이 예에서, 도전성 금속층(20)은 (이제 유전체층(22)과 도전성 매체(16)로 코팅된) 다공성 세라믹 구조(18)를 밀봉하고 제2 전극을 위한 전기적 종단으로서 기능한다. 다양한 금속이 사용될 수 있다. 한 실시예에서 고도로 도전성의 은 페이스트가 사용된다. 브러싱 또는 딥핑을 포함한 다양한 기술에 의해 금속층이 인가될 수 있다. Lord Corporation of Cary, NC, Emerson 및 Cumming of Irvine CA, 및 Du-Pont를 포함한 다양한 소스들로부터 적절한 금속들이 시판된다.

[0026] 도 3은 본 발명에 따른 또 다른 실시예를 도시한다. 도 3에 도시된 개개의 층들은 도 1과 연계하여 논의된 재료들 및 프로세스들을 이용하여 형성될 수 있다. 이 실시예에서, 커패시터(100)는 이 예에서는 금속 호일을 포함하는 제1 전극(212)을 가진다. 제1 세라믹층(217)은 금속 호일(212) 상에 배치된다. 다공성 세라믹 바디

(218)는 제1 세라믹층(217) 상에 형성된다. 다공성 세라믹 바디(218)는 제1 전극(212) 상에 직접 형성될 수 있음은 물론이다. 유전체층(222)은 다공성 세라믹 바디(218) 상에 형성된다. 도전성 매체(216)는 다공성 세라믹 바디(218)를 밀봉한다. 도전성 매체(216)는 본질적으로 제2 전극을 형성한다. 적절한 도전성 매체는 도 1과 연계하여 전술된 도전성 중합체를 포함할 수 있다.

[0027] 주목할 점은, 도면에 도시된 참조번호(222, 218 및 216)는 동일한 구조를 가리킨다는 것이다. 이것은 도면에서 다양한 얇은 층들을 도시하는데 따른 어려움 때문이다. 유전체층(22)은 대체로 다공성 세라믹 바디(218)의 자유 표면적 위에 놓인다는 것을 이해할 것이다. 다공성 세라믹 바디의 결과적 형상은 유전체층의 피착 이후에 (두께에서의 매우 작은 증가를 제외하고는) 본질적으로 변하지 않고 유지된다. 그 다음, 도전성 매체(216)는 다공성 세라믹 바디를 밀봉하고 결과적으로 도 3에 도시된 대체로 직사각형 형상이 된다.

[0028] 나머지 구조는 주로 전기 종단을 형성하고 그 결과적 구조를 밀봉하는 것에 관한 것이다. 이 예에서, 도전성 중합체층의 적어도 일부는 고도로 도전성의 은 페이스트층(260)으로 피복된다. 제1 전기 단자(270)는 제1 전극(212)에 전기적으로 결합되고 제2 전기 단자(280)는 은 페이스트 층(260)에 결합된다. 구조는 또한 예폭시, 수지, 파릴렌과 같은 다양한 재료를 포함할 수 있는 층(290)에 의해 밀봉되거나 다양한 공지된 몰딩 기술에 의해 밀봉된다. 전체 커패시터 어셈블리는 이하에서 더 상세히 논의되는 바와 같이 장착용 기관(295)에 부착될 수 있다.

[0029] 도 4는 전형적인 인쇄 회로(PC) 기관과 같은 장착용 기관(295)의 상세한 도면을 도시한다. 장착용 기관은 종래의 PC 보드 기술을 이용하여 제조될 수 있는 베이스부(300)를 포함한다. 기관(300) 상에 제1 및 제2 금속피복(metallization)(302, 304)이 형성된다. 제1 및 제2 금속피복(302, 304)은 일반적으로 도 3에 도시된 바와 같은 제1 및 제2 전기 단자(270, 280)와 정렬하도록 서로 이격되어 있다. 제1 및 제2 금속피복은 하나 이상의 회로 트레이스(미도시)에 결합될 수 있다. 도전성 글루(306)는 제1 및 제2 단자(270, 280)를 제1 및 제2 금속피복(302, 304)에 전기적으로 결합하기 위해 사용된다. 비도전성 글루(308)는 제1 및 제2 금속피복(302, 304) 사이에 배치된 영역에서 사용될 수 있다. 일단 커패시터(100)가 기관에 장착되고 나면, 종래 기술을 이용하여 땀납 작업이 후속할 수 있다. 본 발명의 범위를 벗어나지 않고 다양한 장착 기술이 사용될 수 있다는 것은 물론이다.

[0030] 도 5는 본 발명에 따른 또 다른 실시예를 도시한다. 이 실시예에서, 제1 전극(512)은 도 4에 개시된 중앙에 배치된 제1 전극(212)과는 대조적으로 구조의 가장자리에 배치된다. 도 5에 도시된 개개의 층들은 도 1과 연계하여 전술된 재료와 프로세스를 이용하여 형성될 수 있다. 이 실시예에서, 커패시터(400)는 제1 전극(512)을 가진다. 제1 세라믹 층(517)은 금속 호일(512) 상에 배치된다. 제1 세라믹층(517)은 금속 호일(512) 상에 배치된다. 다공성 세라믹 바디(518)는 제1 세라믹층(517) 상에 형성된다. 다공성 세라믹 바디(518)는 제1 전극(512)상에 직접 형성될 수 있음 당연하다.

[0031] 유전체층(522)은 다공성 세라믹 바디(518)의 자유 표면 상에 형성된다. 도전성 매체(516)(예를 들어, 도전성 중합체)는 다공성 바디(518)의 기공 내에 함침된다.

[0032] 주목할 점은, 도면에 도시된 참조 번호(522, 518 및 516)는 동일한 구조를 가리킨다는 것이다. 이것은 도면 내에 다양한 얇은 층들을 도시하는데 있어서의 어려움 때문이다. 유전체층(522)은 일반적으로 다공성 세라믹 바디(518)의 자유 표면 영역위에 놓인다는 것을 이해할 것이다. 다공성 세라믹 바디의 결과적 형상은, 유전체층의 피착 후에 (두께에서의 매우 작은 증가를 제외하고는) 본질적으로 변하지 않는다. 그 다음, 도전성 매체(522)는 다공성 세라믹 바디를 밀봉하여 도 5에 도시된 대체로 직사각형을 만들어 낸다.

[0033] 층(516)의 전형적인 두께는 1-10 마이크로미터이다. 다공성 세라믹 바디(518) 내의 모든 개방된 기공의 완전한 함침은 최대 커패시턴스를 제공하기 때문에 바람직하다. 도전성 중합체는 양호하게는 유전체층(522)에 양호하게 접촉되어 양호한 전기적 성능을 보장한다. 절연층(513)은, 제1 전극과, 제2 전극에 결합된 나머지 층들 사이에 배치되어 2개 전극들 사이에서 전기적 절연을 제공한다. 이 목적을 위해 다양한 절연 재료들이 사용될 수 있다.

[0034] 나머지 구조는, 주로, 제2 전극을 위한 전기적 종단(termination)을 형성하는 것과 결과적 구조물을 밀봉하는 것에 관한 것이다. 도전성 금속 페이스트 층(560)(예를 들어, 은 페이스트)이 도전성 매체(516)의 일부에 가해진다. 제1 전기 단자(570)는 제1 전극(512)에 전기적으로 결합되고 제2 전기 단자(580)는 도전성 금속 페이스트 층(560)에 결합된다. 구조는 또한, 다양한 공지된 기술들 중 하나에 의해 인가되는 예폭시, 수지, 파릴렌(parylene)과 같은 다양한 재료를 포함할 수 있는 층(590)에 의해 밀봉된다. 본 발명의 범위로부터 벗어나지

않고 다양한 전기적 중단 및 밀봉 기술이 이용될 수 있다는 것을 당연하다. 또한, 본 발명의 범위로부터 벗어나지 않고 추가층들이 부가될 수 있다는 것도 당연하다.

[0035] 도 6은 본 발명의 벌크 커패시터를 제조하는 방법의 한 실시예를 도시한다. 도 6에 개시된 다양한 프로세스 단계들이 앞서 논의된 바와 같이 실행된다. 단계(600)에서, 적절한 세라믹 재료가 준비된다. 그 다음, 세라믹 입자들이 블럭(602)에 도시된 바와 같이 피착(예를 들어, EPD)에 적합한 현탁액(suspension)으로 놓인다. 제1 전극(예를 들어, Kovar 호일)이 블럭(604)에 도시된 바와 같이 종래의 방법을 이용하여 원하는 기하학적 형상으로 성형된다.

[0036] 그 다음, 제1 (얇은) 세라믹 전극이 블럭(606)에 도시된 바와 같이 제1 전극 상에 피착된다. 그 다음, 제1 세라믹층이 블럭(608)에 도시된 바와 같이 환원 분위기(예를 들어, Ar/H₂) 하에서 가득찬 밀도로 소결된다. 환원 온도는 전형적으로 900-1400 °C이다. 피크 온도에서의 전형적인 지속 기간은 5-60 분이다. 그 다음, 다공성 세라믹 바디가 블럭(610)에 도시된 바와 같이 제1 세라믹 층 상에 피착된다. 그 다음, 세라믹 바디가 블럭(612)에 도시되고 앞서 일반적으로 논의된 바와 같이 환원 분위기에서 소결된다. 다양한 환원 온도가 이용될 수 있다. 환원 온도는 전형적으로 개방형 기공 구조를 유지하고 과중한 치밀화(densification)를 피하도록 선택된다.

[0037] 그 다음, 다공성 세라믹 바디가 산화되어 블럭(614)에 도시된 바와 같이 얇은 유전체층을 형성한다. 예를 들어, 다공성 세라믹 바디는 산소를 포함하는 분위기에서 대략 5-120분간 900°C의 온도까지 가열될 수 있다. 이것은 유전체층의 형성으로 이어진다. 다공성 세라믹 바디의 기공들 내에 산소의 존재를 보장하기 위해 프로세스 동안에 펌프 및 퍼지 사이클이 사용될 수 있다.

[0038] (이제는 얇은 유전체층으로 피복된) 다공성 세라믹 바디가 블럭(616)에 도시된 바와 같이 도전성 매체(예를 들어, 전술된 바와 같은 도전성 중합체)에 함침된다. 이 예에서, 다공성 세라믹 바디의 적어도 일부가 블럭(618)에 도시된 바와 같이 적절한 은 합성물(예를 들어, 은 페이스트)로 코팅된다. 애노드 및 캐소드를 형성하는 전기 단자가 부착되고 블럭(620)에 도시된 바와 같이 밀봉된다.

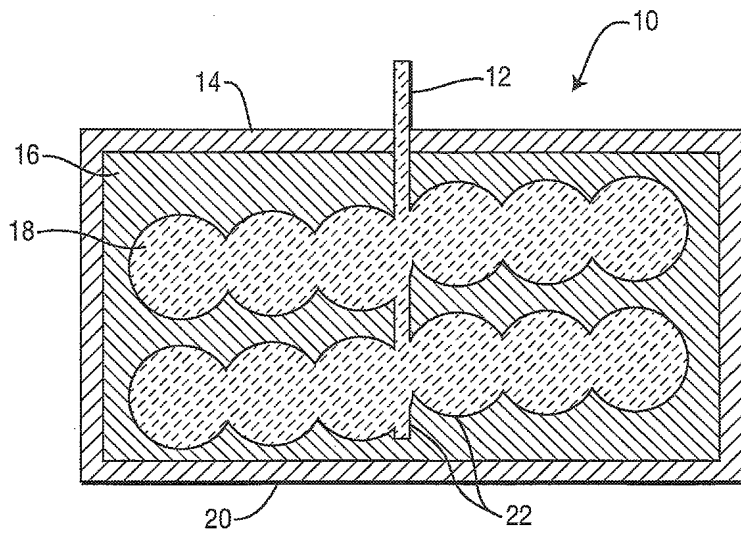
[0039] 벌크 커패시터 및 그 제조 방법이 개시되었다. 개시된 내용은 예시적인 것이다. 본 발명은, 본 발명의 사상과 범위 내에 해당하는 수많은 변형, 옵션, 및 대안들을 고려하고 있다. 당업자라면, 본 발명의 사상과 범위로부터 벗어나지 않고 전술된 실시예들에 관하여 다양한 범위의 수정, 변경, 및 조합이 이루어질 수 있다는 것을 이해할 것이며, 이와 같은 수정, 변경 및 조합은 본 발명의 개념의 범위 내에 있는 것을 간주될 수 있다. 첨부된 특허청구범위는 본 발명의 사상과 범위 내에 해당하는 이러한 모든 변경과 수정을 포함하도록 의도되었다.

부호의 설명

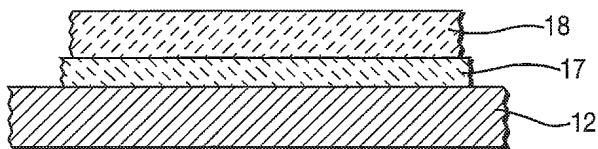
- [0040]
- 10: 커패시터
 - 12: 제1 전극
 - 16: 도전성 매체
 - 18: 반도체 다공성 세라믹 바디
 - 20: 도전성 금속층
 - 22: 유전체층

도면

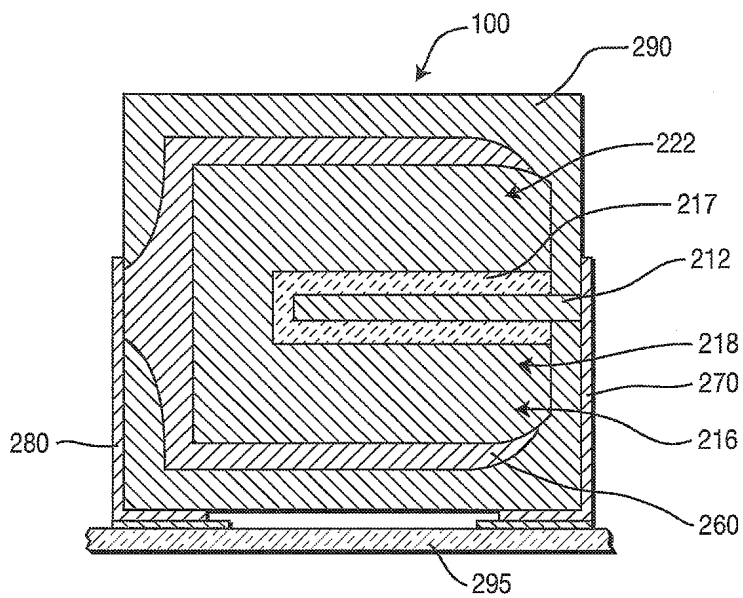
도면1



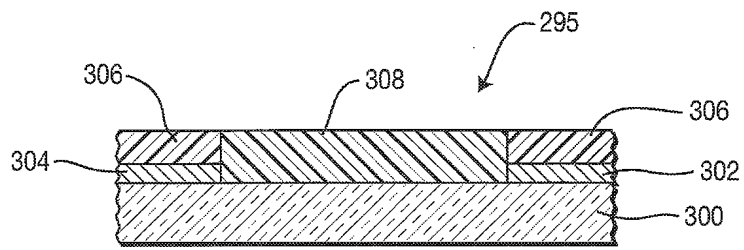
도면2



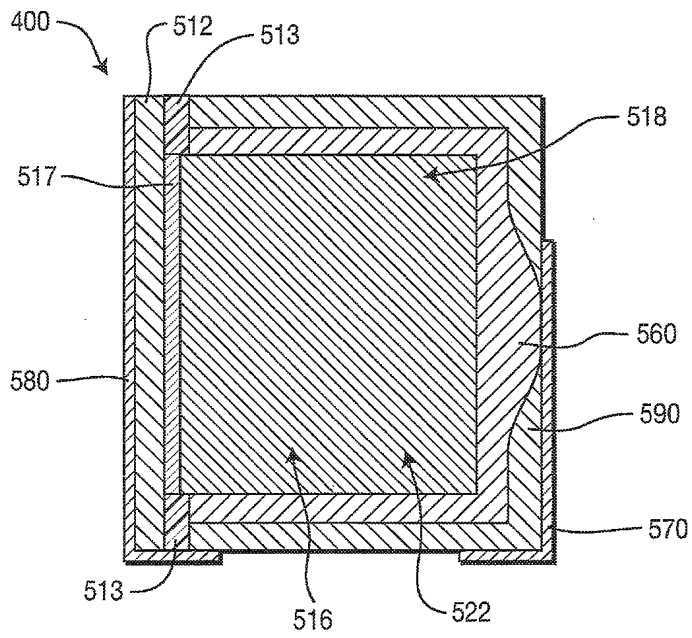
도면3



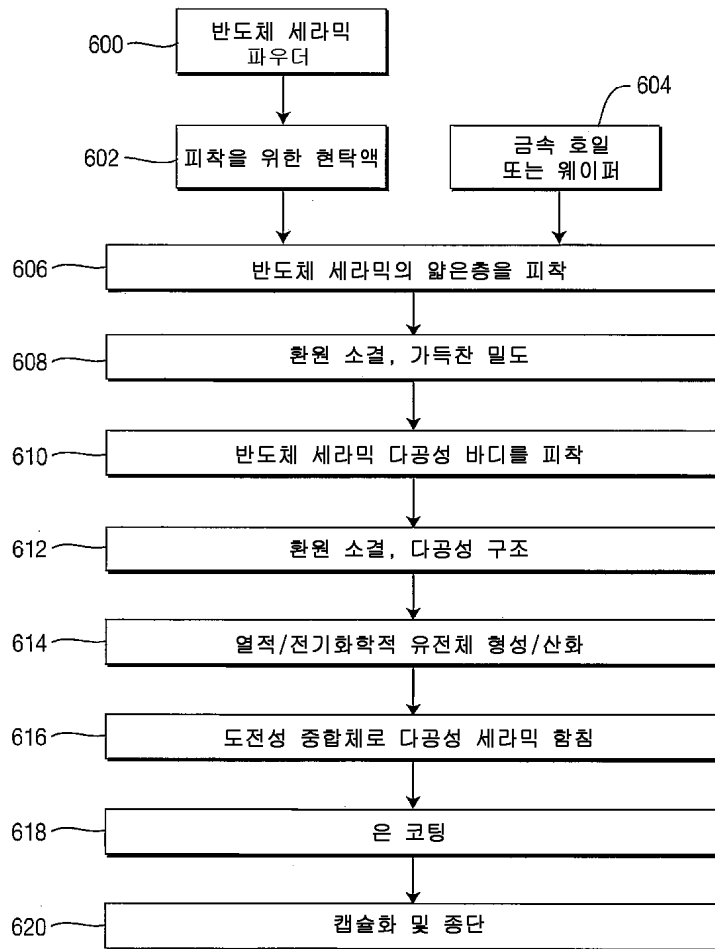
도면4



도면5



도면6



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 7

【변경전】

상기 다공성 세라믹 바디 상에 및 상기 금속 호일 상에

【변경후】

상기 다공성 세라믹 바디 및 상기 금속 호일 상에