

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5892014号
(P5892014)

(45) 発行日 平成28年3月23日(2016.3.23)

(24) 登録日 平成28年3月4日(2016.3.4)

(51) Int.Cl.		F I		
HO 1 L 21/205	(2006.01)	HO 1 L	21/205	
HO 1 L 21/338	(2006.01)	HO 1 L	29/80	H
HO 1 L 29/778	(2006.01)	HO 1 L	33/00	1 8 6
HO 1 L 29/812	(2006.01)	HO 1 S	5/323	6 1 0
HO 1 L 33/32	(2010.01)			

請求項の数 8 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2012-202300 (P2012-202300)
 (22) 出願日 平成24年9月14日 (2012.9.14)
 (65) 公開番号 特開2014-57020 (P2014-57020A)
 (43) 公開日 平成26年3月27日 (2014.3.27)
 審査請求日 平成27年5月15日 (2015.5.15)

(73) 特許権者 000000295
 沖電気工業株式会社
 東京都港区虎ノ門一丁目7番12号
 (74) 代理人 100132001
 弁理士 伊藤 政幸
 (74) 代理人 100064414
 弁理士 磯野 道造
 (72) 発明者 戸田 典彦
 東京都港区虎ノ門一丁目7番12号 沖電気工業株式会社内

審査官 正山 旭

最終頁に続く

(54) 【発明の名称】 窒化物半導体装置及びその作製条件特定方法

(57) 【特許請求の範囲】

【請求項1】

結晶面方位が(111)であるシリコン単結晶基板と、前記シリコン単結晶基板上に積層されるバッファ層と、前記バッファ層上に積層される窒化物半導体層とを有して成り、前記バッファ層は、AlNから成る第1の層と、 $Al_xGa_{1-x}N$ (0.1 < x < 0.4) から成る第2の層とが、交互に所定のターン数で積層された超格子バッファ層が複数積層されて形成され、

それぞれの前記超格子バッファ層を構成する前記第1の層の膜厚は、GaN基板上にAlN薄膜をエピタキシャル成長させる場合の臨界膜厚未満であって、前記シリコン単結晶基板から離れるにつれて薄くなっていることを特徴とする窒化物半導体装置。

【請求項2】

請求項1に記載の窒化物半導体装置において、前記第1の層の膜厚は、0.5nm以上6nm未満であり、前記第2の層の膜厚は、1nm以上15nm以下であることを特徴とする窒化物半導体装置。

【請求項3】

請求項1または請求項2に記載の窒化物半導体装置において、前記複数積層される前記超格子バッファ層の数Kは、3以上5以下であり、前記第1の層の膜厚は、前記シリコン単結晶基板から離れるにつれて1/Kの比率で薄

くなっている

ことを特徴とする窒化物半導体装置。

【請求項 4】

請求項 1 から請求項 3 のいずれか一項に記載の窒化物半導体装置において、

前記シリコン単結晶基板と前記バッファ層との間に、

膜厚が 0.5 nm 以上 6 nm 未満であって AlN から成る第 1 の層の上に、膜厚が 1 nm 以上 15 nm 以下であって $Al_xGa_{1-x}N$ (0.1 < x < 0.4) から成る第 2 の層が積層された、下地バッファ層が積層される

ことを特徴とする窒化物半導体装置。

【請求項 5】

シリコン基板上に搭載すべき窒化物半導体層の目標厚さが与えられた場合の窒化物半導体装置の作製条件特定方法であって、

前記窒化物半導体装置は、結晶面方位が (111) であるシリコン単結晶基板と、前記シリコン単結晶基板上に積層されるバッファ層と、前記バッファ層上に積層される前記目標厚さの窒化物半導体層とを有して成り、

前記バッファ層は、AlN から成る第 1 の層と、 $Al_xGa_{1-x}N$ (0.1 < x < 0.4) から成る第 2 の層とが、交互に所定のターン数で積層された超格子バッファ層が複数積層されて形成され、

それぞれの前記超格子バッファ層を構成する前記第 1 の層の膜厚は、GaN 基板上に AlN 薄膜をエピタキシャル成長させる場合の臨界膜厚未満であって、前記シリコン単結晶

基板から離れるにつれて薄くなっており、

前記シリコン単結晶基板の主面上に、前記所定のターン数を変化させて前記バッファ層が積層される工程と、
前記バッファ層上に前記窒化物半導体層が前記目標厚さにまで成長される工程と、
前記窒化物半導体層の成長により作製された試料の表面に生じるクラックの発生状況に応じて前記所定のターン数に変更され、クラックフリーとなるまで前記 2 つの工程が繰り返されて、クラックフリーとなるターン数が特定される工程と、
を含むことを特徴とする窒化物半導体装置の作製条件特定方法。

【請求項 6】

請求項 5 に記載の窒化物半導体装置の作製条件特定方法において、

前記第 1 の層の膜厚を、0.5 nm 以上 6 nm 未満とし、

前記第 2 の層の膜厚を、1 nm 以上 15 nm 以下とする

ことを特徴とする窒化物半導体装置の作製条件特定方法。

【請求項 7】

請求項 5 または請求項 6 に記載の窒化物半導体装置の作製条件特定方法において、

前記複数積層される前記超格子バッファ層の数 K は、3 以上 5 以下であり、

前記第 1 の層の膜厚を、前記シリコン単結晶基板から離れるにつれて 1/K の比率で薄くする

ことを特徴とする窒化物半導体装置の作製条件特定方法。

【請求項 8】

請求項 5 から請求項 7 のいずれか一項に記載の窒化物半導体装置の作製条件特定方法において、

前記シリコン単結晶基板と前記バッファ層との間に、

膜厚が 0.5 nm 以上 6 nm 未満であって AlN から成る第 1 の層の上に、膜厚が 1 nm 以上 15 nm 以下であって $Al_xGa_{1-x}N$ (0.1 < x < 0.4) から成る第 2 の層が積層された、下地バッファ層が積層される

ことを特徴とする窒化物半導体装置の作製条件特定方法。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、窒化物半導体装置及びその作製条件特定方法に係り、特に、表面が鏡面で割れない窒化物半導体層をシリコン基板上に形成する技術に関する。

【背景技術】

【0002】

GaN系窒化物半導体装置は、高周波・高出力HEMT (High Electron Mobility Transistor) やLED (Light Emitting Diode)、LD (Laser Diode) への応用が成功して以来、盛んに研究されている。これらの装置は、通常、サファイヤやシリコン、シリコンカーバイド基板上に窒化物半導体層をエピタキシャル成長させた積層構造を有している。このうち、特に、シリコン基板は、大面積である、高品質である、熱伝導性がよい、ダイシングや薄層化が容易である、プロセス技術が完成して世界中に製造ラインが存在する、低価格である、など多くの魅力ある特長を備えている。

10

【0003】

しかし、シリコン基板とGaN系窒化物半導体とは、格子定数のみならず熱膨張係数も大きく異なるために、シリコン基板上にエピタキシャル成長させた窒化物半導体層には、内部応力によって反りや割れ(クラック)が生じたり、表面に貫通転位などの欠陥が発生したりするという問題があった。クラックが発生した窒化物半導体からは装置製造を行うことはできないし、多数の貫通転位が存在している場合は装置性能が劣化してしまう。そこで、クラックの発生を抑え、貫通転位を低減させる方法として、窒化物半導体層を成長させる前工程として、シリコン基板上に窒化物半導体との格子定数及び熱膨張係数の不整合を緩和するためのバッファ層を積層させることが通例となっている。

20

【0004】

例えば、特許文献1には、このようなバッファ層として、化学式 $Al_xGa_{1-x}N$ で示される材料から成る第1の層と、化学式 $Al_aGa_{1-a}N$ で示される材料から成る第2の層との複合層が複数積層された超格子バッファ層が提案されている。また、特許文献2には、多層構造バッファ層の形成において、窒化物半導体の多層構造の膜厚最適化により、積層する薄膜にかかる応力を調整して反りを低減する技術が記載されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2003-59948号公報

30

【特許文献2】特開2011-216823号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、特許文献1に記載の AlN 系超格子バッファ層において、 $Al_xGa_{1-x}N$ から成る第1の層と $Al_aGa_{1-a}N$ から成る第2の層との Al 組成比率 x と a とは、応力に大きな影響を及ぼすのにも関わらず、請求項における組成比率の範囲は広く規定されており、 x と a との値の組合せによっては、超格子バッファ層の界面や窒化物半導体層の表面が荒れたり、窒化物半導体層にクラックが発生したりしてしまうこともあるなど、その詳細が実施例において一部明らかになったもののみ再現可能であった。

40

【0007】

また、特許文献2に記載の技術では、反りの低減のためには膜厚を最適化する必要があるのにも関わらず、開示されている値の範囲が広く規定されている。しかし、特許文献2には、特に、最上層に成長させる窒化物半導体層を予め定められた厚さで作製したい場合に、多層構造バッファ層を構成する材料の組成比率に応じて膜厚を決定するための具体的な方法が提示されていない。

【0008】

一方で、シリコン基板上に窒化物半導体装置を形成する際に最も重要なクラック発生の有無に関しては、特許文献1及び2ともにクラックに係る記載はあるものの、クラックのない(クラックフリーの)試料を得るための具体的な手順や製造方法が明らかにされてお

50

らず、実施例に示された値そのものを用いるか、開示された値の範囲で試行錯誤を行うし
かないという問題があった。

【0009】

本発明は、前記の課題を解決するためになされたものであり、クラックフリーの窒化物
半導体層を有した安価で高品質な窒化物半導体装置、及び試行錯誤を低減する作製条件特
定方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

前記の課題を解決するために、本発明の窒化物半導体装置は、結晶面方位が(111)
であるシリコン単結晶基板と、前記基板上に積層されるバッファ層と、前記バッファ層上
に積層される窒化物半導体層とを有して成り、前記バッファ層は、AlNから成る第1の
層と、 $Al_xGa_{1-x}N$ (0.1 < x < 0.4) から成る第2の層とが交互に所定のター
ン数で積層された超格子バッファ層が複数積層されて形成され、それぞれの前記超格子
バッファ層を構成する前記第1の層の膜厚は、GaN基板上にAlN薄膜をエピタキシャル
成長させる場合の臨界膜厚未満であって前記シリコン単結晶基板から離れるにつれて薄
くなるものとした。

10

【0011】

また、本発明は、シリコン基板上に搭載すべき窒化物半導体層の目標厚さが与えられた
場合の窒化物半導体装置の作製条件特定方法であって、前記窒化物半導体装置は、結晶面
方位が(111)であるシリコン単結晶基板と、前記シリコン単結晶基板上に積層される
バッファ層と、前記バッファ層上に積層される前記目標厚さの窒化物半導体層とを有して
成り、前記バッファ層は、AlNから成る第1の層と、 $Al_xGa_{1-x}N$ (0.1 < x < 0.4)
から成る第2の層とが、交互に所定のターン数で積層された超格子バッファ層が複数積
層されて形成され、それぞれの前記超格子バッファ層を構成する前記第1の層の膜厚は、
GaN基板上にAlN薄膜をエピタキシャル成長させる場合の臨界膜厚未満であ
って、前記シリコン単結晶基板から離れるにつれて薄くなっており、前記シリコン単結
晶基板の主面上に、前記所定のターン数を変化させて前記バッファ層が積層される工程と、
前記バッファ層上に前記窒化物半導体層が前記目標厚さにまで成長される工程と、前記窒
化物半導体層の成長により作製された試料の表面に生じるクラックの発生状況に応じて前
記所定のターン数が変更され、クラックフリーとなるまで前記2つの工程が繰り返されて
、クラックフリーとなるターン数が特定される工程と、を含むものとした。

20

30

【発明の効果】

【0012】

本発明によれば、クラックフリーの窒化物半導体層を有した安価で高品質な窒化物半導
体装置、及び試行錯誤を低減する作製条件特定方法を提供することができる。

【図面の簡単な説明】

【0013】

【図1】本発明の実施形態に係る窒化物半導体装置の積層構造図である。

【図2】超格子バッファ層の積層構造を例示した断面図である。

【図3】GaN上のAlGaN層の臨界膜厚の計算結果を示すグラフである。

40

【図4】実施例1に係る窒化物半導体試料の積層構造図である。

【図5】実施例1に係る超格子バッファ層を形成する複合層の膜厚についての説明図であ
る。

【図6】実施例1に係る窒化物半導体試料の表面の微分干渉顕微鏡写真である。

【図7】実施例2に係る窒化物半導体試料の表面の微分干渉顕微鏡写真である。

【発明を実施するための形態】

【0014】

以下、本発明を実施するための形態について、適宜図面を参照して詳しく説明する。

図1は、本発明の実施形態に係る窒化物半導体装置の積層構造図である。図1に例示す
る窒化物半導体装置は、主面が(111)面であるシリコン単結晶基板11(図1では「

50

Si(111)基板」と表記。以下、適宜「Si基板」と略記。)の主面上に、基板側から順に、AlN下地バッファ層21、AlGaN下地バッファ層31、超格子バッファ層A~D(41~44)、窒化物半導体(例えばGaN半導体)51、が積層されて構成されている。

【0015】

Si基板11は、例えば直径3インチ、厚さ600 μ mの単結晶シリコンから成り、主面の結晶方位が(111)である支持基板である。AlN下地バッファ層21とAlGaN下地バッファ層31とから成る下地バッファ層は、Si基板11とその上方に形成される超格子バッファ層A(41)との間の格子定数及び熱膨張係数の差分を緩和するために積層される。

10

【0016】

格子定数(単位: 10^{-10} m)は、Si(111)基板が3.84であり、GaNが3.18であり、AlNが3.11である。Si(111)基板とAlNとのドメイン不整合は約1%と小さいので、良質なヘテロエピタキシャル成長が可能である。また、室温での熱膨張係数(単位: 10^{-6} /K)は、シリコンが3.59であり、GaNが5.59であり、AlNが4.15である。室温での熱膨張係数は、GaN>AlNであるが、結晶成長温度(1400K)では、GaNが5.396であり、AlNが6.942であるので、GaN<AlNとなる。結晶成長温度においては、格子定数の違いから成長層には総じて圧縮応力が働いてウェハを凹方向に変形させる。一方、降温過程において熱膨張係数の違いから生じる圧縮歪によってウェハを凸方向に変形させる引っ張り応力が働くように、超格子バッファ層の特性を設定する。このように、結晶成長時に生じる圧縮応力と降温過程において生じる引っ張り応力とを相殺することで、反りの発生を抑止する。

20

【0017】

AlGaN下地バッファ層31のAl組成比率は、超格子バッファ層A~D(41~44)のAlGaNと同じ値(例えば0.2)を用いることができる。AlN下地バッファ層21の膜厚は、その基板反対側表面に積層されるAlGaN下地バッファ層31との間で決まる臨界膜厚(GaN上のAlN薄膜の臨界膜厚である6nmよりも大きい値)未満でかつ厚いことが好ましいので、4~6nm(例えば5nm)とする。AlGaN下地バッファ層31の臨界膜厚は、AlN下地バッファ層21及び超格子バッファ層A(41)との間で決まる臨界膜厚(AlN上のGaNの臨界膜厚として知られている15nmよりも大きい値)未満でかつ厚いことが好ましいので、10~15nm(例えば15nm)とする。なお、この下地バッファ層は省略してもよく、その場合には、最下位の超格子バッファ層A(41)が下地バッファ層としての役割を担うことになる。

30

【0018】

超格子バッファ層A~D(41~44)は、全体として、Si基板11とその上方に形成される窒化物半導体(GaN系半導体)51との間の格子定数及び熱膨張係数の差分を緩和するためのバッファ層として機能する。

【0019】

図2は、超格子バッファ層の積層構造を例示した断面図であり、超格子バッファ層A(41)の断面構造を例示している。図2に示すように、超格子バッファ層A(41)は、AlNから成る第1の層41-1a, 41-2a, ...と、AlGaNから成る第2の層41-1b, 41-2b, ...とが、交互にN回繰り返して積層(Nターン)されている。これは、隣接するAlNから成る第1の層とAlGaNから成る第2の層との組を単位とする複合層が、N段積層されたものであるとも言える。図示は省略するが、超格子バッファ層B~D(42~44)の構造も図2と同様である。後記するように、超格子バッファ層A~D(41~44)の違いは、それぞれの複合層を構成する第1の層の膜厚が異なる点にある。

40

【0020】

ここで、超格子バッファ層A~D(41~44)を構成する各複合層の膜厚の決定方法を説明する。まず、超格子バッファ層A~D(41~44)を構成する第1の層(AlN

50

層)の臨界膜厚を求める。臨界膜厚とは、異種基板上の薄膜のエピタキシャル成長において、成長層内に蓄積された内部応力が格子不整合転位によって緩和される(格子緩和が発生する)最小の膜厚のことであり、それよりも薄い薄膜であれば格子不整合によって生じる内部応力は薄膜の弾性変形によってひずみとして蓄積され、コヒーレントな成長が可能となる。ここでは、よく知られたMatthews & Blakesleeらによる力学的平衡理論を用いて、Ga_{1-x}N上のAl_xGa_{1-x}N(0 ≤ x ≤ 1)から成る層の臨界膜厚を計算した。結晶に等方性を仮定し、Hookeの法則は考慮しないものとして計算した結果を図3に示す。

【0021】

図3において、横軸はAlGa_{1-x}N層中のAl濃度比率を百分率(%)で表したものであり、0%(x=0)はGa_{1-x}Nに相当し、100%(x=1.0)はAlNに相当する。縦軸は、Ga_{1-x}N基板上で成長するAlGa_{1-x}N層の臨界膜厚である。図3より、Al濃度が100%のAlGa_{1-x}N層、つまりAlN層の臨界膜厚は約6nmであることが分かる。第2の層のAlGa_{1-x}NのAl組成比率xは、格子不整合の緩和性能を確保するために0.5未満(好ましくは0.1~0.4の範囲)とする必要があり、xが0.5未満の範囲では、AlN層とSi基板との間のドメイン不整合(約1%)よりも、AlN層とAlGa_{1-x}N層との間の格子不整合(約1.1~2.2%)の方が大きいので、第1の層つまりAlN層の臨界膜厚は、第2の層つまりAlGa_{1-x}Nとの関係で決まる。Ga_{1-x}Nとの関係で決まるAlN層の臨界膜厚が6nmであることから、AlNとの格子不整合がGa_{1-x}Nよりも小さくなるAlGa_{1-x}N上のAlN層の臨界膜厚は、6nmよりも大きくなる。したがって、AlNから成る第1の層の膜厚を6nm未満に設定することで、超格子バッファ層A~D(41~44)を構成するいずれの第1の層においても格子緩和は発生しないものと考えられる。また、膜厚が0.5nm未満であると結晶性や界面の平坦性が悪化するので、第1の層の膜厚は0.5nm以上6nm未満に設定する。

【0022】

他方、超格子バッファ層A~D(41~44)を構成する第2の層(AlGa_{1-x}N層)の臨界膜厚は、AlN上のGa_{1-x}N層の臨界膜厚として知られている15nmよりも大きくなることから、AlGa_{1-x}Nから成る第2の層の膜厚は15nm未満に設定することで、格子緩和の発生を抑止できるものと考えられる。膜厚が1nm未満であると結晶性や界面の平坦性が悪化するので、第2の層の膜厚は1nm以上15nm未満に設定する。

【0023】

これに加えて、本実施形態においては、それぞれの超格子バッファ層A~D(41~44)を構成する複合層の第1の層の膜厚は下記のように設定される。詳しくは、Si基板11に最も近い最下位層(図1の例では超格子バッファ層A(41))を構成する第1の層の膜厚を100%とすると、超格子バッファ層B~D(42~44)を構成する第1の層の膜厚は、Si基板11から離れるにつれて一定の割合で順次減少していくようになっている。図1の例では、4つの超格子バッファ層が積層されているので、第1の層の膜厚は25%ずつ減じられ、超格子バッファ層B(42)が75%、超格子バッファ層C(43)が50%、超格子バッファ層D(44)が25%に減じられる。また、積層される超格子バッファ層の総数が3である場合は、第1の層の膜厚は約33%ずつ減じられて、100% 67% 33%という構成となり、積層される超格子バッファ層の総数が5である場合は、第1の層の膜厚は20%ずつ減じられて、100% 80% 60% 40% 20%という構成となる。積層する超格子バッファ層の総数は特に限定されるものではないが、製造する窒化物半導体装置の品質や作業工数を勘案した場合、3~5の範囲とすることが好ましい。

【0024】

このように、超格子バッファ層A~D(41~44)を構成する複合層の第1の層の膜厚を下側から順次減らしていくことにより、Si基板とGa_{1-x}N半導体層との格子不整合によって生じる内部応力を、バッファ層全体にほぼ均等になるように分散させることができるので、格子緩和によるクラックの発生や貫通転位の発生を抑止することが可能となる。

【実施例1】

【 0 0 2 5 】

以下、実施例 1 について説明する。実施例 1 においては、第 2 の層を成す A l G a N の A l 組成比率を 0 . 2 とし、膜厚は 7 . 3 n m とした。図 4 に、本実施例 1 に係る窒化物半導体装置の積層構成図を示す。この窒化物半導体装置においては、直径が 2 インチで主面の方位が (1 1 1) から $\pm 0 . 5$ 度以内である単結晶シリコン基板上に、まず A l N 系下地バッファ層が形成されている。この下地バッファ層は、膜厚が 5 n m の A l N 下地バッファ層 2 1 と、膜厚が 1 5 n m の A l _{0 . 2} G a _{0 . 8} N 下地バッファ層 3 1 とから構成されている。下地バッファ層の基板反対側表面には、基板側から順に、N ターン超格子バッファ層 A (4 1)、N ターン超格子バッファ層 B (4 2)、N ターン超格子バッファ層 C (4 3)、N ターン超格子バッファ層 D (4 4)、が積層され、最上位に窒化物半導体層として不純物が添加されていない U I D (Unintentionally Doped) - G a N 層 5 1 が積層されている。

10

【 0 0 2 6 】

図 5 は、超格子バッファ層 A ~ D (4 1 ~ 4 4) のそれぞれを構成する複合層の膜厚の説明図である。図 5 に示すように、それぞれの複合層を構成する第 2 の層 4 1 - i b ~ 4 4 - i b はいずれも A l _{0 . 2} G a _{0 . 8} N から成り、膜厚は 7 . 3 n m となっている。また、A l N から成る第 1 の層の膜厚は、超格子バッファ層 A (4 1) の 5 . 2 n m を 1 0 0 % として、S i 基板 1 1 から離れるにつれて 2 5 % ずつ減じられ、超格子バッファ層 B (4 2) が 3 . 9 n m (7 5 %)、超格子バッファ層 C (4 3) が 2 . 6 n m (5 0 %)、超格子バッファ層 D (4 4) が 1 . 3 n m (2 5 %) となっている。それにより、図 4 に示すように、N ターン超格子バッファ層 A ~ D (4 1 ~ 4 4) のそれぞれの厚さは、下から順に (1 2 . 5 x N) n m、(1 1 . 2 x N) n m、(9 . 9 x N) n m、(8 . 6 x N) n m となり、S i 基板 1 1 から離れた層ほど薄くなる。因みに、1 ターン当たりのバッファ層全体としての厚さの増分は、8 . 6 + 9 . 9 + 1 1 . 2 + 1 2 . 5 = 4 2 . 2 n m であるので、ターン数が 1 0 増えるとバッファ層の厚さは約 4 0 0 n m (0 . 4 μ m) 増大する。

20

【 0 0 2 7 】

本実施例 1 では、U I D - G a N 層 5 1 の膜厚を 2 4 0 0 n m (2 . 4 μ m) に固定してターン数を 3 0 , 4 0 , 5 0 , 6 0 回と変化させて G a N 試料を作製し、U I D - G a N 層 5 1 に発生するクラックを観察した。

30

【 0 0 2 8 】

G a N 試料を作製するにあたっては、作製者 (試作者) は、まず、洗浄した単結晶シリコン基板 (主面方位 (1 1 1)) を成長装置 (製造装置) に導入する。次に、成長装置は、内部を、常圧から 5 0 ~ 2 0 0 T o r r の範囲、好ましくは 1 0 0 T o r r に減圧したのちに、水素を 1 0 S L M 程度流しながら 1 0 0 0 で 1 分間基板を加熱する。ここから、成長装置は、さらに 1 分間かけて 1 1 0 0 まで昇温し、成長室雰囲気原料ガスを導入して A l N 層を成長させる。実際の A l N 層の成長においては、成長室雰囲気に、A l の原料であるトリメチルアルミニウム (T M A) を 5 μ m o l / m i n 導入し、減圧雰囲気 1 0 0 T o r r で成長させる。なお、キャリアガス流量条件は、有機金属のガス導入ラインを 1 2 S L M (有機金属プッシュライン 1 S L M + H ₂ キャリアガス 1 1 S L M)、アンモニアのガス導入ラインを 8 S L M (アンモニア 5 S L M + N ₂ キャリアガス 3 S L M) とした。このようにして、成長装置は、膜厚が 5 n m の A l N エピタキシャル層を形成した。

40

【 0 0 2 9 】

成長装置は、この A l N 層の成長に続けて、次に A l G a N 層を成長させる。具体的には、前記した A l N 層の成長条件にトリメチルガリウム (T M G) を加える。実際には、成長室雰囲気に、A l の原料である T M A 5 μ m o l / m i n に加えて T M G を 2 0 μ m o l / m i n 導入し、減圧雰囲気 1 0 0 T o r r で成長させる。キャリアガス流量条件は、有機金属のガス導入ラインを 1 2 S L M (有機金属プッシュライン 1 S L M + H ₂ キャリアガス 1 1 S L M) とし、アンモニアのガス導入ラインを 8 S L M (アンモニア 5 S L

50

M + N₂ キャリアガス 3 S L M) とした。このようにして、成長装置は、Al 濃度が 20 % で膜厚が 15 nm の Al Ga N エピタキシャル層を形成して、下地バッファ層を作製した。

【0030】

下地バッファ層の作製に続いて、成長装置は、超格子バッファ層を形成するために、Al N から成る第 1 の層と、Al Ga N から成る第 2 の層とを交互に繰り返して成長させることになる。これらの層は、前記した下地バッファ層としての Al N 層及び Al Ga N 層と同様な成長条件で成長させることが可能である。ただし、本実施例では、成長装置は、第 2 の層の膜厚が一定 (本実施例では 7.3 nm) に形成されるのに対して、第 1 の層の膜厚を、最初に積層する超格子バッファ層では 5.2 nm とし、交互に所定回数 (例えば 30 回) 成長させて最初の超格子バッファ層を形成したのち、次に積層する超格子バッファ層では第 1 の層の膜厚を 25 % 減じて 3.9 nm とし、同じ回数だけ交互に成長させて 2 番目の超格子バッファ層を形成する。以後同様に、成長装置は、第 1 の層の膜厚を 25 % ずつ減じてそれぞれ 2.6 nm、1.3 nm とした 3 番目及び 4 番目の超格子バッファ層を形成することで、シリコン基板 11 上のバッファ層の積層を完了した。

【0031】

次に、成長装置は、TMG を 44 μmol / min 導入し、Ga N エピタキシャル層を成長させる。この場合は、例えば水素を 0.63 リットル / 分、アンモニアを 0.63 リットル / 分、窒素を 2.53 リットル / 分に設定する。この条件であれば、成長装置は、1 時間当たり 2 μm 厚程度の成長速度で Ga N 薄膜を得ることができる。本実施例では、この条件により、2400 nm (2.4 μm) 厚まで Ga N 薄膜を成長させた。成長後の降温は、アンモニアを導入したまま水素を窒素に切り換え、400 でアンモニアの供給を停止し、200 以下で試料を取り出す。以上の手順をターン数を変化させてシリコン基板 11 上に搭載された Ga N 試料を作製した。

【0032】

図 6 は、実施例 1 で作製した Ga N 試料の最上面の微分干渉顕微鏡写真である。ターン数は、積層した全ての超格子バッファ層とも共通であり、例えば 30 ターンであれば、4 つの超格子バッファ層は、合計で 120 回の第 1 の層と第 2 の層との交互の積層が行われることになる。図 6 に示すように、30 ターン及び 40 ターンの場合は、相対的に大きなクラックが発生し、50 ターンの場合はクラックが発生せず、60 ターンの場合は微小クラックが高密度で発生している。このように、ターン数が少なすぎる場合には相対的に大きなクラックが発生し、ターン数が多すぎる場合には微小クラックが発生することから、作製者 (試作者) は、作製した Ga N 試料の最上面の観測結果に基づいてターン数を増減した Ga N 試料を再度作製してその最上面を観測する工程を繰り返すことにより、クラックフリーとなるターン数を特定することができる。したがって、窒化物半導体装置の製造者は、試作により特定されたターン数を実際の窒化物半導体基板の作製に使用することができる。さらに、作製者は、必要に応じて、クラックフリーとなったターン数の前後について、ターン数をもっと細かく変化させて試料を作製する工程を繰り返すものとしてもよい。これにより、クラックフリーとなるターン数の範囲が特定され、窒化物半導体装置の製造者は、その中心付近のターン数を実際の窒化物半導体基板の作製に使用することができる。

【実施例 2】

【0033】

実施例 2 では、UID - Ga N 層 51 の膜厚を 1600 nm (1.6 μm) に固定してターン数を 20 回及び 30 回に変化させた Ga N 試料を作製し、UID - Ga N 層 51 に発生するクラックを観察した。その他は全て実施例 1 と同一とした。

【0034】

図 7 は、実施例 2 で作製した Ga N 試料の最上面の微分干渉顕微鏡写真である。図 7 に示すように、Ga N 試料は、20 ターンの場合は、大きさが異なる多数のクラックが混在して発生し、30 ターンの場合はほぼクラックフリーとなっている。このように、Ga N

10

20

30

40

50

試料は、ターン数が少なすぎる場合には多数のクラックが発生し、ターン数が多くなるにつれてクラックの発生数が減少していく性質を有している。このことから、作製者は、作製した GaN 試料の最上面の観測結果に基づいてターン数を順次変化させて、発生するクラック数を観測する工程を繰り返すことにより、ほぼクラックフリーとなる最小のターン数を特定することができる。さらに、必要に応じて、作製者は、ほぼクラックフリーとなったターン数の前後について、ターン数をもっと細かく変化させて試料を作製する工程を繰り返し、クラックフリーとなるターン数の範囲を特定してもよい。これにより、窒化物半導体装置の製造者は、その中心付近のターン数を実際の窒化物半導体基板の作製に使用することができる。

【0035】

10

以上説明したように、本実施形態によれば、Si 基板上と窒化物半導体との間に積層されるバッファ層を構成する超格子バッファ層群の材料組成と積層構成とを固定したまま、作製者（試作者）は、積層する複合層のターン数だけを変化させて試料を作製する工程を繰り返すことによって、所望の厚さを有するクラックフリーの窒化物半導体層の作製条件を容易に特定することができる。したがって、クラックフリーで高品質な窒化物半導体基板の生産性を高めることができ、安価で高品質な窒化物半導体装置の提供を可能とすることができる。

【0036】

以上にて本発明を実施するための形態の説明を終えるが、本発明の実施の態様はこれに限られるものではなく、本発明の趣旨を逸脱しない範囲において各種の変形が可能である。

20

【産業上の利用可能性】

【0037】

本発明は、主に、特に高周波・高出力 HEMT や、白色 LED、青色 LD などに用いられる、一般式 $Al_x Ga_y In_z N$ で表される III 族窒化物半導体薄膜 (GaN、AlN、AlGaIn、InGaN など) に適用可能である。

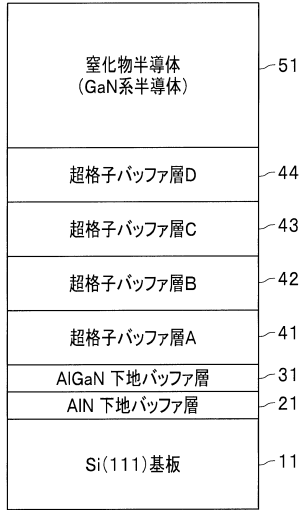
【符号の説明】

【0038】

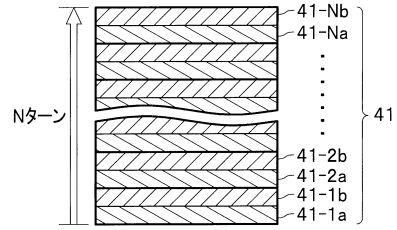
- 1 1 Si 基板 (単結晶シリコン基板)
- 2 1 AlN 下地バッファ層
- 3 1 AlGaIn 下地バッファ層
- 4 1, 4 2, 4 3, 4 4 超格子バッファ層
- 4 1 - i a, 4 2 - i a, 4 3 - i a, 4 4 - i a 第 1 の層 (AlN 層)
- 4 1 - i b, 4 2 - i b, 4 3 - i b, 4 4 - i b 第 2 の層 (AlGaIn 層)
- 5 1 窒化物半導体 (GaN 系半導体、UID-GaN 層)

30

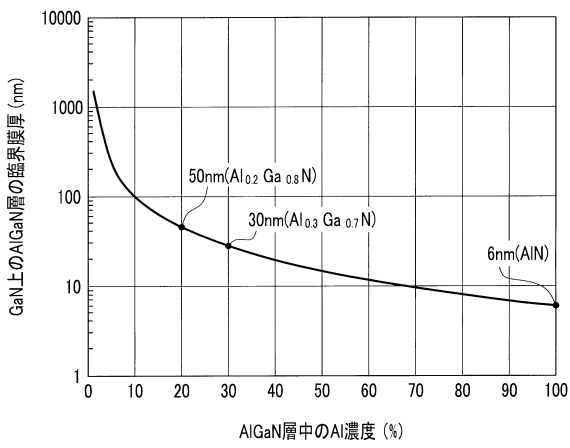
【 図 1 】



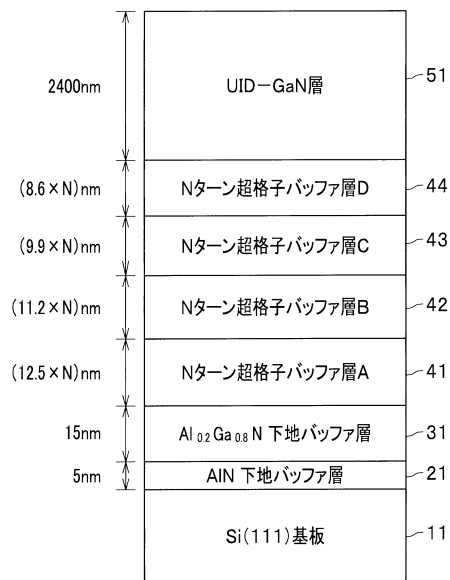
【 図 2 】



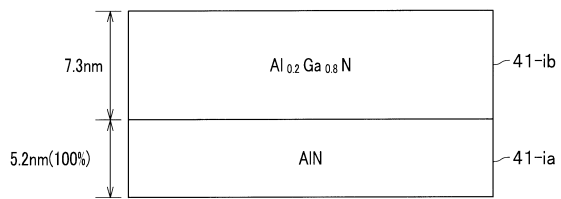
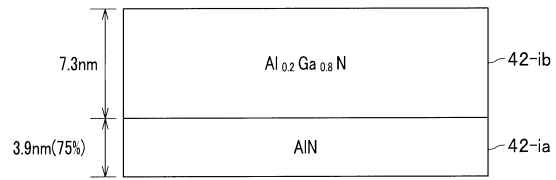
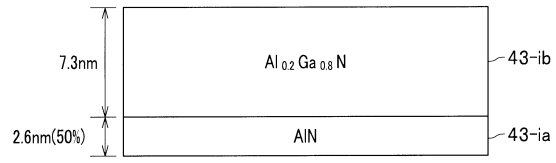
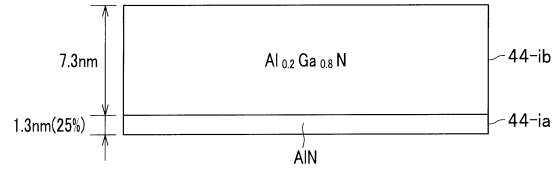
【 図 3 】



【 図 4 】

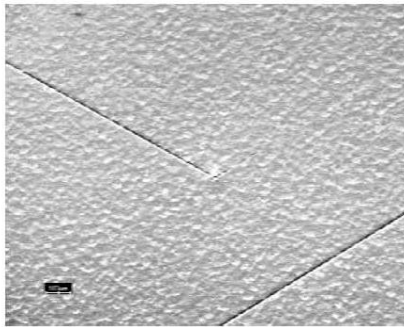


【 5 】

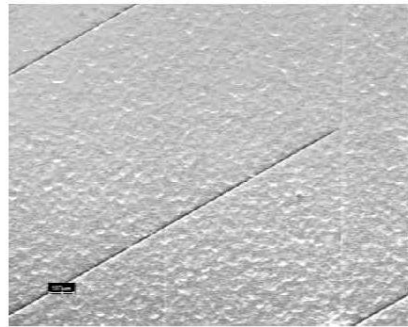


【図6】

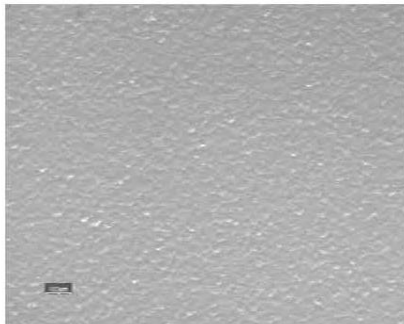
(a) 30ターン



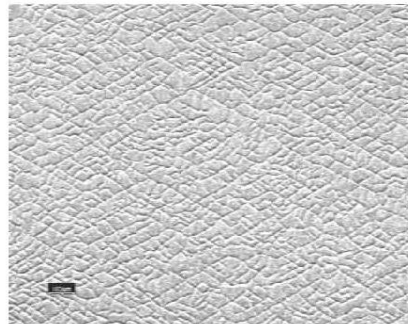
(b) 40ターン



(c) 50ターン



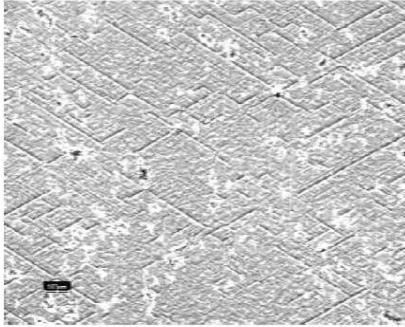
(d) 60ターン



【図7】

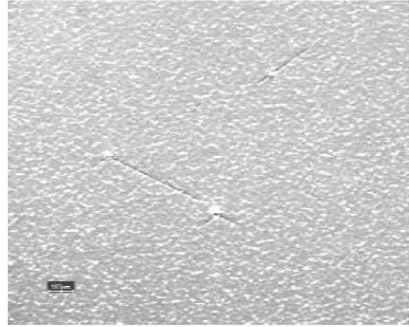
(a)

20ターン



(b)

30ターン



フロントページの続き

(51)Int.Cl. F I

H 0 1 S 5/323 (2006.01)

(56)参考文献 特開2011-238685(JP,A)
米国特許出願公開第2011/0272665(US,A1)
国際公開第2011/102044(WO,A1)
米国特許出願公開第2013/0032781(US,A1)
国際公開第2011/136052(WO,A1)
米国特許出願公開第2013/0043488(US,A1)
特開2003-059948(JP,A)
特開2012-151472(JP,A)
特開2008-066730(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 2 0 5
H 0 1 L 2 1 / 3 3 8
H 0 1 L 2 9 / 7 7 8
H 0 1 L 2 9 / 8 1 2
H 0 1 L 3 3 / 3 2
H 0 1 S 5 / 3 2 3