

(19)



(11)

EP 0 976 122 B1

(12)

FASCICULE DE BREVET EUROPEEN

(45) Date de publication et mention
de la délivrance du brevet:
04.03.2009 Bulletin 2009/10

(51) Int Cl.:
G09G 3/20 (2006.01)

(21) Numéro de dépôt: **96942417.5**

(86) Numéro de dépôt international:
PCT/FR1996/002013

(22) Date de dépôt: **18.12.1996**

(87) Numéro de publication internationale:
WO 1997/023861 (03.07.1997 Gazette 1997/29)

(54) **DISPOSITIF D'ADRESSAGE D'UN ECRAN MATRICIEL**

MATRIXANZEIGEADRESSIERUNGSVERFAHREN

MATRIX DISPLAY ADDRESSING DEVICE

(84) Etats contractants désignés:
DE FR GB

(30) Priorité: **22.12.1995 FR 9515405**

(43) Date de publication de la demande:
02.02.2000 Bulletin 2000/05

(73) Titulaire: **THOMSON multimedia**
92050 Paris La Défense 5 (FR)

(72) Inventeurs:
• **BOREL, Thierry**
F-92050 Paris-La Défense Cédex (FR)
• **GARNIER, Stéphane**
F-92050 Paris-La Défense Cédex (FR)

- **DUPONT, Antoine**
F-92050 Paris-La Défense Cédex (FR)
- **LE LUDEC, Benoît**
F-92050 Paris-La Défense Cédex (FR)
- **LEHUREAU, Jean-Claude**
F-92050 Paris-La Défense Cédex (FR)

(74) Mandataire: **Ruellan-Lemonnier, Brigitte et al**
Thomson multimedia
Patent Department
46 Quai A. Le Gallo
92648 Boulogne Cedex (FR)

(56) Documents cités:
EP-A- 0 368 572 **EP-A- 0 428 324**
DE-A- 3 634 092 **US-A- 4 985 698**
US-A- 5 444 497

EP 0 976 122 B1

Il est rappelé que: Dans un délai de neuf mois à compter de la publication de la mention de la délivrance du brevet européen au Bulletin européen des brevets, toute personne peut faire opposition à ce brevet auprès de l'Office européen des brevets, conformément au règlement d'exécution. L'opposition n'est réputée formée qu'après le paiement de la taxe d'opposition. (Art. 99(1) Convention sur le brevet européen).

Description

[0001] La présente invention concerne un dispositif d'adressage d'un écran matriciel tel qu'un écran du type LCD ou à plasma.

[0002] Les surfaces d'affichage de tels écrans comportent généralement une pluralité de sous-pixels P(i,j) représentant l'une des couleurs primaires R, V ou B et adressés à travers un réseau croisé de N lignes horizontales et de M colonnes verticales, chaque sous-pixel recevant à travers un interrupteur qui le relie à la colonne adjacente, pendant la phase d'adressage (temps ligne), un signal vidéo échantillonné.

[0003] La résolution spatiale de tels écrans dépend du nombre et du mode de combinaisons de sous-pixels adressables utilisées pour réaliser des pixels affichables dont les séquences successives constituent les lignes et les colonnes vidéo de l'image à afficher.

[0004] La figure 1 illustre un mode connu de combinaison de sous-pixels, appelé mode L, utilisé pour adresser un écran orthogonal et consistant à réaliser un pixel affichable par combinaison de trois sous-pixels R, V et B situés sur la même ligne. Dans ce cas, la résolution horizontale, notée Hr, est égale à M/3, et est réduite par rapport à la résolution verticale, notée Hv, dont la valeur est égale à N. En effet, la construction d'un écran VGA de 480 lignes et 640 colonnes utilisant le mode de combinaison L, nécessite un nombre de colonnes M égal à $640 \times 3 = 1920$, et un nombre de lignes N égal à 480. En outre, afin de respecter le format de l'image, ce mode de combinaison requiert un nombre élevé de sous-pixels ce qui accroît notablement le coût de l'écran.

[0005] Par ailleurs, dans la mesure où les écrans matriciels ne peuvent être adressés qu'en mode progressif, le mode de combinaison décrit à la figure 1 nécessite l'utilisation d'un algorithme permettant d'adapter l'écran à une source d'images entrelacées.

[0006] Les figures 2 et 3 illustrent respectivement une première variante et une deuxième variante d'un deuxième mode connu de combinaison de sous-pixels, appelé mode Delta, utilisé pour adresser un écran de type DELTA. A l'instar du mode L, un pixel affichable est obtenu par combinaison de trois sous-pixels R, V et B situés sur la même ligne horizontale. Cependant, dans la première variante du mode Delta, représentée à la figure 2, deux lignes successives sont décalées horizontalement l'une par rapport à l'autre d'un demi sous-pixel, tandis que dans la deuxième variante, représentée à la figure 3, deux lignes successives sont décalées horizontalement l'une par rapport à l'autre d'un sous-pixel et demi. Il en résulte que dans le premier cas, une colonne de pixels affichables a une largeur égale à trois fois et demi la largeur d'un sous-pixel tandis que dans le deuxième cas, une colonne de pixels affichables a une largeur égale à quatre fois et demi celle d'un sous-pixel. Dans le premier cas, la résolution horizontale est réduite dans une proportion de trois fois et demi par rapport à la résolution verticale, tandis que dans le deuxième cas la résolution horizontale

est réduite dans une proportion de quatre fois et demi par rapport à la résolution verticale.

Il est aussi décrit dans le brevet US 4,985,698 un dispositif d'adressage d'un écran matriciel constitué par un étage de mémorisation comprenant deux mémoires de lignes, cet étage étant placé entre un multiplexeur d'entrée et un multiplexeur de sortie. Les deux mémoires fonctionnent de manière connue dite « Ping-pong ».

Le but de l'invention est de réaliser un dispositif d'adressage d'un écran matriciel permettant d'améliorer la résolution horizontale sans trop dégrader la résolution verticale.

[0007] Le dispositif selon l'invention comporte un étage mémorisation 70 et 198 recevant, via un étage de démultiplexage 220, une pluralité de séquences de données numériques représentant les signaux vidéo de luminance préalablement numérisés et délivrant lesdits signaux vidéo de luminance à un étage de multiplexage 230 destiné à sélectionner une séquence de données numériques correspondant à une combinaison donnée de sous-pixels de l'image à afficher en utilisant, en fonction de ladite combinaison donnée, les données numériques préalablement stockées dans ledit étage de mémorisation 70 et 198.

[0008] Ainsi, le dispositif selon l'invention, permet de sélectionner une combinaison de sous-pixels permettant d'obtenir un meilleur compromis entre la résolution verticale et la résolution horizontale quel que soit le type d'écran utilisé.

[0009] D'autres caractéristiques et avantages de l'invention ressortiront de la description qui va suivre, prise à titre d'exemple non limitatif, en référence aux figures annexées dans lesquelles :

- la figure 1 illustre partiellement un premier mode de combinaison des sous-pixels R, V et B d'un écran matriciel du type orthogonal, utilisé dans l'art antérieur ;
- les figures 2 et 3 illustrent une application du mode de combinaison de sous-pixels de la figure 1 à un écran du type Delta ;
- la figure 4 illustre partiellement un premier mode de combinaison des sous-pixels R, V et B d'un écran matriciel réalisé par un dispositif d'adressage conforme à l'invention appliqué à un écran du type orthogonal ;
- la figure 5 illustre partiellement une première variante du mode de combinaison des sous-pixels R, V et B illustré à la figure 4 ;
- la figure 6 illustre une deuxième variante du mode de combinaison des sous-pixels R, V et B illustré à la figure 4 ;
- les figures 7a et 7b illustrent partiellement une troi-

sième et une quatrième variante du mode de combinaison des sous-pixels R, V et B illustré à la figure 4 appliqué à un écran matriciel du type Delta ;

- la figure 8 illustre partiellement un deuxième mode de combinaison des sous-pixels R, V et B réalisé par un dispositif d'adressage conforme à l'invention appliqué à un écran matriciel du type orthogonal ;
- la figure 9 illustre partiellement une cinquième variante du mode de combinaison des sous-pixels R, V et B illustré à la figure 4 appliqué à un écran matriciel du type Delta ;
- la figure 10 représente partiellement un premier mode de réalisation d'un dispositif d'adressage conforme à l'invention ;
- la figure 11 représente partiellement un deuxième mode de réalisation d'un dispositif d'adressage conforme à l'invention ;
- les figures 12 à 14 représentent des schémas explicatifs du fonctionnement du dispositif d'adressage de la figure 10 ;
- les figures 15 et 16 représentent des schémas explicatifs du fonctionnement du dispositif d'adressage de la figure 11.

[0010] La figure 10 illustre schématiquement un dispositif d'adressage d'un écran matriciel dont la surface comporte une pluralité de sous-pixels R, V et B recevant chacun un signal vidéo de luminance. Ces pixels sont répartis sur la surface de l'écran selon un réseau de N lignes physiques et M colonnes physiques aux intersections desquelles sont agencés des interrupteurs tels que des TFT (Thin Film Transistors en langue anglaise) dans le cas des écrans LCD. Ces interrupteurs permettent de relier, pendant la phase d'adressage, les pixels adressés aux colonnes physiques.

[0011] Selon l'invention, le dispositif d'adressage comporte un étage de mémorisation 70 et 198 recevant, via un étage de démultiplexage 220, une pluralité de séquences de données numériques représentant les signaux vidéo de luminance préalablement numérisés et délivrant lesdits signaux vidéo de luminance à un étage de multiplexage 230 destiné à sélectionner une séquence de données numériques correspondant à une combinaison donnée de sous-pixels parmi la pluralité de séquences de données numériques préalablement stockées dans ledit étage de mémorisation 70 et 198.

[0012] Selon un premier mode de réalisation du dispositif d'adressage conforme à l'invention, l'étage de mémorisation 70 comporte une première mémoire 80 dédiée au stockage des données numériques résultant de l'échantillonnage des signaux envoyés aux sous-pixels R, une deuxième mémoire 82 dédiée au stockage des

données numériques résultant de l'échantillonnage des signaux envoyés aux sous-pixels V et une troisième mémoire 84 dédiée au stockage des données numériques résultant de l'échantillonnage des signaux envoyés aux sous-pixels B. Dans ce mode de réalisation, l'étage de mémorisation 70 est relié, d'une part, à un moyen de commande d'écriture 72 des données numériques dans les mémoires 80, 82 et 84 et, d'autre part, à un moyen de commande de lecture 74 desdites données à partir des mémoires 80, 82 et 84, lesdits moyen de commande d'écriture 72 et de lecture 74 sont reliés à un premier moyen de synchronisation 76 des phases d'écriture et des phases de lecture.

Selon ce mode de réalisation chacune des mémoires 80, 82 et 84 comporte deux zones distinctes, soit une première zone 102 dans laquelle sont écrites les données numériques relatives aux sous-pixels R, V et B d'une ligne vidéo donnée pendant une phase d'écriture donnée, et une deuxième zone 104 à partir de laquelle sont lues, pendant ladite phase d'écriture, les données numériques relatives aux sous-pixels R, V et B d'une ligne vidéo écrite pendant la phase d'écriture précédente.

[0013] Selon un deuxième mode de réalisation du dispositif d'adressage conforme à l'invention, l'étage de mémorisation 198 comporte deux branches parallèles, soit une première branche dans laquelle est agencé un bloc 200 comportant au moins trois piles FIFO, soit une première pile du 202, une deuxième pile 204 et une troisième pile 206 destinées respectivement à contenir les données vidéo relatives aux sous-pixels R, V et B situés sur l'une des lignes physiques constituant une ligne vidéo paire, et une deuxième branche dans laquelle est agencé un bloc 210 comportant également au moins trois piles FIFO, soit une quatrième pile 212, une cinquième pile 214 et une sixième pile 216 destinées respectivement à contenir les données vidéo relatives aux sous-pixels R, V et B situés sur l'une des lignes physiques constituant une ligne vidéo impaire.

[0014] Dans ce mode de réalisation, l'étage de démultiplexage 220 aiguille, d'une part, les données relatives aux sous-pixels R, V et B appartenant aux colonnes vidéo impaires vers le bloc 200 de manière à écrire lesdites données, pendant une phase d'écriture d'une ligne vidéo de durée D, respectivement dans la première pile 202, la deuxième pile 204 et la troisième pile 206, et d'autre part, les données relatives aux sous-pixels R, V et B appartenant aux colonnes vidéo paires vers le bloc 210, de manière à écrire lesdites données, pendant la phase d'écriture, respectivement dans la quatrième pile 212, la cinquième pile 214 et la sixième pile 216.

[0015] Selon ce deuxième mode de réalisation, un deuxième moyen de synchronisation 240 est relié, d'une part, à l'étage de démultiplexage 220 et délivre à cet étage 220 un premier signal périodique OW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire respectivement dans la première pile 202, dans la deuxième pile 204 et dans la troisième pile 206, et un

deuxième signal périodique EW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire respectivement dans la quatrième pile 212, dans la cinquième pile 214 et dans la sixième pile 216. Ce deuxième moyen de synchronisation 240 est relié d'autre part, à l'étage de multiplexage 230, et délivre à cet étage 230 un troisième signal périodique RD de fréquence $2 \cdot F$ commandant la lecture des données vidéo relatives aux sous-pixels d'une ligne vidéo paire (respectivement impaire) sélectionnée par l'étage de multiplexage 230.

[0016] L'étage de multiplexage 230 sélectionne à une fréquence $1/D$, à partir d'une date coïncidant avec la moitié de la durée D, une séquence de données représentant les sous-pixels appartenant à une ligne vidéo à afficher préalablement stockées dans l'une des piles 202, 204, 206, 212, 214 ou 216.

[0017] La figure 12, illustre un exemple d'adressage d'un écran du type Delta, représenté partiellement, au moyen d'un dispositif conforme à l'invention. Les pixels successifs PX_k ($k = 1, 2, 3$, etc.) des lignes vidéo 35, 37 et 64 sont désignés en fonction de leurs positions spatiales respectives, indiquées par l'indice k. Chaque pixel est constitué par la combinaison de trois sous-pixels R_k , V_k et B_k . Les signaux SIG1, SIG2, SIG3 représentent les échantillons des signaux de luminance envoyés respectivement aux sous-pixels R_k , V_k et R_k , situés sur la même colonne vidéo. Ainsi les sous-pixels de la ligne physique L_i reçoivent respectivement trois séquences SIG1, SIG2, SIG3 comportant respectivement les échantillons R_1 , R_3 , R_5 , ..., V_1 , V_3 , V_5 , ..., et B_2 , B_4 , B_6 , ..., tandis que les sous-pixels de la ligne physique $L_i + 1$ reçoivent respectivement trois séquences SIG1, SIG2, SIG3 comportant respectivement les échantillons R_2 , R_4 , R_6 , ..., V_2 , V_4 , V_6 , ..., et B_3 , B_5 , B_7 .

[0018] La figure 14 illustre la phase pendant laquelle s'effectue, d'une part, l'écriture des données relatives aux sous-pixels R, V et B d'une ligne vidéo LV, et d'autre part, la lecture des données relatives aux sous-pixels R, V et B de la ligne vidéo précédente LV-1, puis la phase suivante, pendant laquelle s'effectue, d'une part, l'écriture des données relatives aux sous-pixels R, V et B d'une ligne vidéo LV + 1, et d'autre part, la lecture des données relatives aux sous-pixels R, V et B de la ligne vidéo LV écrite pendant la phase précédente.

[0019] Comme cela a été expliqué précédemment l'écriture de ladite ligne vidéo LV et la lecture de ladite ligne vidéo LV-1 se font simultanément et sont synchronisées par le premier moyen de synchronisation 76 qui envoie au moyen de commande d'écriture 72 et au moyen de commande de lecture 74 un signal W/R, représenté à la figure 14, permettant, d'une part, d'écrire de façon progressive les données vidéo relatives aux sous-pixels R, V ou B, et d'autre part, de lire lesdites données corrélativement aux positions spatiales respectives de chacun des sous-pixels R, V et B sur l'écran.

[0020] La phase d'écriture de la ligne LV est illustrée par les lignes RSTW, WAB, WDA, et W/R tandis que la

phase de lecture de la ligne LV-1 est illustrée par les lignes RSTR, RVAB, RVRDA, BDA, BRDA.

[0021] La ligne RSTW représente un signal d'initialisation de la phase d'écriture, la ligne WAB représente les adresses successives dans les mémoires 80, 82, 84 dans lesquelles vont être stockées successivement les données numériques représentant les échantillons R_k , V_k et B_k . La ligne WDA représente lesdites données numériques transportées respectivement par des bus de données 86, 88, 90. La ligne W/R représente le signal de synchronisation des phases d'écriture et de lecture successives envoyé par le premier moyen de synchronisation 76. La ligne RSTR représente un signal d'initialisation de la phase de lecture. La ligne RVAB représente les adresses successives dans les mémoires 80, 82 et 84 dans lesquelles sont déjà stockées les données numériques représentant les échantillons R_k , V_k . La ligne RVRDA représente les données R_k , V_k lues respectivement sur des bus de données 94 et 96. La ligne BAB représente les adresses successives dans les mémoires 80, 82 et 84 dans lesquelles sont déjà stockées les données numériques représentant les échantillons B_k , la ligne BRDA les données B_k lues sur le bus 92.

[0022] Les données R_k , V_k et B_k représentées sur la ligne WDA sont écrites progressivement, tandis que les données RVRDA et BRDA, préalablement écrites, sont lues corrélativement à leurs positions respectives sur la surface de l'écran.

[0023] La figure 15 illustre partiellement une pile 202 et une pile 210 et la figure 16 illustre la phase pendant laquelle s'effectue, d'une part, l'écriture des données relatives aux sous-pixels R, V et B d'une ligne vidéo LV, et d'autre part, la phase pendant laquelle s'effectue la lecture des données relatives aux sous-pixels R, V et B de ladite ligne vidéo LV précédemment écrites dans les piles 202 et 210, puis la phase, pendant laquelle s'effectue, d'une part, l'écriture des données relatives aux sous-pixels R, V et B de la ligne vidéo LV + 1, et d'autre part, la phase pendant laquelle s'effectue la lecture des données relatives aux sous-pixels R, V et B de ladite ligne vidéo LV + 1, précédemment écrites dans les piles 202 et 210. La synchronisation desdites phases d'écriture et de lecture est réalisée par l'intermédiaire d'un deuxième moyen de synchronisation 240 fournissant, d'une part, à l'étage de démultiplexage 220 un premier signal périodique OW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire respectivement dans les piles 202, 204 et 206, et un deuxième signal périodique EW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire respectivement dans les piles 212, 214 et 216, et, d'autre part, à l'étage de multiplexage 230 un troisième signal périodique RD de fréquence $2 \cdot F$ commandant la lecture des données vidéo relatives aux sous-pixels d'une colonne vidéo paire (respectivement impaire) sélectionnée par l'étage de multiplexage 230.

[0024] Sur la figure 16, la ligne IE représente un signal

d'initialisation de la phase d'écriture, la ligne OW représente le signal de commande de l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire, la ligne EW représente le signal de commande de l'écriture des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire, la ligne WDA représente les données numériques à écrire dans les piles 202 et 210, la ligne IL représente un signal d'initialisation de la phase de lecture, la ligne RDA représente les données lues, la ligne OEE représente un signal de sélection des données relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire, la ligne EOE représente un signal de sélection des données relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire. Comme on peut le voir sur les lignes OW, l'écriture dans la pile 202 des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire est synchronisée sur chaque front montant du signal OW. De même, l'écriture, dans la pile 210, des données vidéo relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire est synchronisée sur chaque front montant du signal EW. Le signal RD permettant la lecture des données numériques a une fréquence double de celle des signaux OW et EW. Par conséquent, afin de synchroniser, avec la fréquence d'une ligne vidéo, la durée totale des phases de lecture des données relatives aux sous-pixels R, V et B situés sur une colonne vidéo impaire et celles relatives aux sous-pixels R, V et B situés sur une colonne vidéo paire, lesdites phases de lecture démarrent lorsque les piles 202 et 212 sont à moitié pleines. Ainsi dans l'exemple de la figure 16, les données impaires sont lues à chaque front montant du signal RD à partir d'un instant coïncidant avec l'écriture, de la 321^{nième} donnée, située dans cet exemple à la moitié de la pile 202, et lorsque le signal OEE a un niveau logique Haut. Parallèlement les données paires sont lues à chaque front montant du signal RD à un instant coïncidant avec l'écriture, dans la pile 212, de la 321^{nième} donnée lorsque le signal EOE a un niveau logique Haut.

Les figures 4 à 9 illustrent une combinaison de sous-pixels dans laquelle deux lignes physiques Li et Li + 1 sont utilisées pour constituer une ligne vidéo de l'image à afficher, et ladite image est décomposée en une trame impaire 9, 11, 13, 15, 17, 19 et 20 comprenant des lignes vidéo impaires 21, 23, 25, 27, 29, 31, 33, 35, 37, 39, 41, 43, 45, 47 et 49, et une trame paire 40, 42, 44, 46, 48, 50 et 52 comprenant des lignes vidéo paires 54, 56, 58, 60, 62, 64, 65, 66, 67 et 68, lesdites trames impaires et paires étant décalées, l'une par rapport à l'autre d'une ligne physique, de manière à permettre un entrelacement des lignes vidéo impaires avec les lignes vidéo paires.

[0025] Comme on peut le voir sur chacune des figures 4 à 8, les lignes physiques Li utilisées pour constituer les lignes vidéo paires 54, 56, 58, 64, 65 et 67 sont également utilisées pour constituer les lignes physiques Li + 1 des lignes vidéo impaires respectives 21, 25, 29, 35, 39 et 43. Ceci permet de réaliser un entrelacement desdites lignes vidéo paires et desdites lignes vidéo impaires.

[0026] Selon un premier exemple d'application du dispositif d'adressage conforme à l'invention illustré par les figures 4 à 7b et 9, l'étage de multiplexage 220 sélectionne les séquences de signaux numériques relatives à deux sous-pixels contigus situés sur la ligne physique Li (respectivement Li + 1) et à un sous-pixel situé sur la ligne physique Li + 1 (respectivement Li), puis les séquences de signaux numériques relatives à un sous-pixel situé sur la ligne Li (respectivement Li + 1) et à deux sous-pixels situés sur la ligne Li + 1 (respectivement Li) pour adresser pixel d'une ligne vidéo de l'image à afficher.

[0027] Selon un deuxième exemple d'application du dispositif d'adressage conforme à l'invention illustré par la figure 8, l'étage de multiplexage 220 sélectionne les séquences de signaux numériques relatives à un premier sous-pixel situé sur la ligne physique Li et les séquences de signaux numériques relatives à un deuxième sous-pixel adjacent au premier sous-pixel, et situé sur la ligne physique Li + 1 pour adresser un pixel de la ligne vidéo 43 et 45 (respectivement 67).

[0028] Ce mode de combinaison est particulièrement adapté à des utilisations ne nécessitant pas une bonne colorimétrie mais requérant plutôt une bonne finesse de détail, dans la mesure où d'une part, il permet de tripler la résolution horizontale par rapport aux modes de combinaison de l'art antérieur décrit précédemment, et d'autre part, il provoque des repliements de spectre connus sous le terme anglais aliasing coloré produisant une irisation des détails de l'image affichée.

[0029] L'échantillonnage des signaux vidéo envoyés aux sous-pixels combinés est réalisé, soit simultanément, soit en mode spatial, c'est-à-dire à des instants différents correspondant aux positions respectives desdits sous-pixels sur la surface de l'écran.

[0030] Ainsi, en désignant par i et par j les positions relatives des sous-pixels respectivement sur les lignes et sur les colonnes physiques de l'écran matriciel, pour j variant périodiquement de 1 à M, et pour deux lignes physiques Li et Li + 1 données situées sur la trame impaire 19, dans un premier exemple d'adressage, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels p(i,j) et p(i + 1, j) représentant respectivement les couleurs primaires R et V pour constituer les premiers pixels affichables de la ligne vidéo impaire 43 et 45, puis les signaux vidéo envoyés aux sous-pixels p(i,j + 1) et p(i + 1,j + 1) représentant respectivement les couleurs primaires V et B pour constituer les deuxièmes pixels affichables desdites lignes vidéo impaires 43 et 45, et pour deux lignes physiques Li et Li + 1 données situées sur la trame paire 50, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels p(i, j) et p(i + 1, j) représentant respectivement les couleurs primaires V et R pour constituer le premier pixel affichable de la ligne vidéo paire 67,

puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires B et V pour constituer le deuxième pixel affichable de ladite ligne vidéo paire 67.

[0031] Dans un deuxième exemple d'adressage, appliqué à un écran du type orthogonal, illustré par la figure 4, pour j variant périodiquement de 1 à M par pas de 3, et pour deux lignes physiques Li et $Li + 1$ données situées sur la trame impaire 9, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i, j + 1)$ et $p(i + 1, j)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable de la ligne vidéo impaire 21 et 23, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 2)$, $p(i + 1, j + 1)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le pixel suivant de ladite ligne vidéo impaire 21 et 23, et pour deux lignes physiques Li et $Li + 1$ données situées sur la trame paire 40, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable de la ligne vidéo paire 54, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le pixel suivant de ladite ligne vidéo paire 54.

[0032] Dans un troisième exemple d'adressage, appliqué à un écran du type orthogonal, illustré par la figure 5, pour j variant périodiquement de 1 à M par pas de 3, et pour deux lignes physiques Li et $Li + 1$ données situées sur la trame impaire 11, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires V, B et R pour constituer le premier pixel affichable de la ligne vidéo impaire 25 et 27, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 2)$, $p(i, j + 3)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le pixel suivant de ladite ligne vidéo impaire 25 et 27, et pour deux lignes physiques Li et $Li + 1$ données situées sur la trame paire 42, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i, j + 1)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable de la ligne vidéo paire 56, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 2)$, $p(i + 1, j + 2)$ et

$p(i + 1, j + 3)$ représentant respectivement les couleurs primaires V, B et R pour constituer le pixel suivant de ladite ligne vidéo paire 56.

[0033] Dans un cinquième exemple d'adressage, appliqué à un écran du type orthogonal, illustré par la figure 6, pour j variant périodiquement de 1 à M par pas de 3, et pour six lignes physiques Li et $Li + 1$, $Li + 2$, $Li + 3$, $Li + 4$, $Li + 5$ données situées sur la trame impaire 13, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable de la ligne vidéo impaire 29, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires V, B et R pour constituer le deuxième pixel de ladite ligne vidéo impaire 29, puis les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel de la ligne vidéo impaire suivante 31, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le deuxième pixel affichable de la ligne vidéo impaire 31, puis les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires V, B et R pour constituer le premier pixel de ladite ligne vidéo impaire 33, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le deuxième pixel de ladite ligne vidéo impaire 33, et pour six lignes physiques Li et $Li + 1$, $Li + 2$, $Li + 3$, $Li + 4$, $Li + 5$ données situées sur la trame paire 44, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires V, B et R pour constituer le premier pixel affichable de la ligne vidéo paire 58, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le deuxième pixel de ladite ligne vidéo paire 58, puis les signaux vidéo envoyés aux sous-pixels $p(i, j)$, $p(i + 1, j)$ et $p(i + 1, j + 1)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel de la ligne vidéo paire suivante 60, puis les signaux vidéo envoyés aux sous-pixels $p(i, j + 1)$, $p(i, j + 2)$ et $p(i + 1, j + 2)$ représentant respectivement les couleurs primaires V, B et R pour constituer le deuxième pixel affichable de la ligne vidéo paire 60, puis les signaux vidéo envoyés aux sous-

pixels $p(i,j)$, $p(i+1,j)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel de ladite ligne vidéo paire 62, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+1)$, $p(i,j+2)$ et $p(i+1,j+2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le deuxième pixel de ladite ligne vidéo paire 62.

[0034] Dans un sixième exemple d'adressage, appliqué à un écran du type Delta représenté à la figure 7a, dans lequel les lignes physiques $Li+1$ sont décalées vers la droite d'un demi sous-pixel par rapport aux lignes physiques Li , pour j variant périodiquement de 1 à M par pas de 3, et pour deux lignes physiques Li et $Li+1$ données situées sur la trame impaire 15, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i,j+1)$ et $p(i+1,j)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable la ligne vidéo impaire 35 et 37, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+2)$, $p(i+1,j+1)$ et $p(i+1,j+2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le pixel suivant de ladite ligne vidéo impaire 35 et 37, et pour deux lignes physiques Li et $Li+1$ situées sur la trame paire 46, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i+1,j)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable la ligne vidéo paire 64, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+1)$, $p(i,j+2)$ et $p(i+1,j+2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le pixel suivant de ladite ligne vidéo paire 64.

[0035] Dans un septième exemple d'adressage, appliqué à un écran du type Delta représenté à la figure 7b, pour j variant périodiquement de 1 à M par pas de 3, pour deux lignes physiques Li et $Li+1$ situées sur la trame vidéo impaire 17, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i,j+1)$ et $p(i+1,j)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable la ligne vidéo impaire 39, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+2)$, $p(i+1,j+1)$ et $p(i+1,j+2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le deuxième pixel affichable la ligne vidéo impaire 39, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+1)$, $p(i+1,j)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires V, B et R pour constituer le premier pixel affichable la ligne vidéo impaire 41, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+2)$, $p(i,j+3)$ et $p(i+1,j+2)$ représentant res-

pectivement les couleurs primaires B, R et V pour constituer le deuxième pixel affichable la ligne vidéo impaire 41, et pour deux lignes physiques Li et $Li+1$ situées sur la trame vidéo paire 48, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i+1,j)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable la ligne vidéo impaire 65, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+1)$, $p(i,j+2)$ et $p(i+1,j+2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le deuxième pixel affichable la ligne vidéo impaire 65, puis les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i,j+1)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable la ligne vidéo impaire 66, puis les signaux vidéo envoyés aux sous-pixels $p(i,j+2)$, $p(i+1,j+2)$ et $p(i+1,j+3)$ représentant respectivement les couleurs primaires V, B et R pour constituer le deuxième pixel affichable de la ligne vidéo impaire 66.

[0036] Dans un huitième exemple d'adressage, appliqué à un écran du type Delta représenté à la figure 9, pour j variant périodiquement de 1 à M par pas de 3, pour quatre lignes physiques Li , $Li+1$, $Li+2$ et $Li+3$ situées sur la trame vidéo impaire 20, on échantillonne :

- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i,j+1)$ et $p(i+1,j)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable la ligne vidéo impaire 47, puis les signaux vidéo envoyés aux sous-pixels $p(i+1,j+1)$, $p(i+1,j+2)$ et $p(i+2,j+2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le deuxième pixel affichable commun à la ligne vidéo impaire 47, puis les signaux vidéo envoyés aux sous-pixels $p(i+2,j)$, $p(i+2,j+1)$ et $p(i+3,j)$ représentant respectivement les couleurs primaires R, V et B pour constituer le premier pixel affichable la ligne vidéo impaire 49, puis les signaux vidéo envoyés aux sous-pixels $p(i+3,j+1)$, $p(i+3,j+2)$ et $p(i+4,j+2)$ représentant respectivement les couleurs primaires R, V et B pour constituer le deuxième pixel affichable de la lignes vidéo impaire 49, et pour trois lignes physiques Li , $Li+1$ et $Li+2$ situées sur la trame vidéo paire 52, on échantillonne :
- les signaux vidéo envoyés aux sous-pixels $p(i,j)$, $p(i+1,j)$ et $p(i+1,j+1)$ représentant respectivement les couleurs primaires B, R et V pour constituer le premier pixel affichable la ligne vidéo paire 68, puis les signaux vidéo envoyés

aux sous-pixels $p(i + 1, j + 2)$, $p(i + 2, j + 1)$ et $p(i + 2, j + 2)$ représentant respectivement les couleurs primaires B, R et V pour constituer le deuxième pixel affichable la ligne vidéo impaire 68.

[0037] Grâce au dispositif selon l'invention, la résolution est améliorée, quel que soit le type d'écran adressé. En particulier, pour les écrans du type Delta, la résolution est égale à $M \cdot 2/3$ et donc double de la résolution obtenue par les modes d'adressage de ces écrans par des dispositifs de l'art antérieur et la résolution verticale est égale à $N/2$ pour des lignes strictement verticales et à N pour des lignes diagonales.

Revendications

1. Dispositif d'adressage d'un écran matriciel propre à afficher des images comportant une pluralité de lignes et de colonnes vidéo dont les pixels constitutifs sont obtenus par combinaison d'une pluralité de sous-pixels correspondant aux couleurs primaires (R, V et B) recevant chacun un signal vidéo de luminance et répartis selon un réseau de N lignes et M colonnes physiques, le dispositif comportant entre un étage de démultiplexage (220) et un étage de multiplexage (230) au moins un étage de mémorisation (70, 198), **caractérisé en ce que** l'étage de mémorisation (70, 198) est adapté pour recevoir, via l'étage de démultiplexage (220), et stocker une pluralité de séquences de données numériques représentant chacune un signal vidéo de luminance préalablement numérisé, et pour délivrer lesdits signaux vidéo de luminance à l'étage de multiplexage (230), ce dernier étant adapté pour sélectionner une séquence de données numériques correspondant à une combinaison donnée de sous-pixels de l'image à afficher en utilisant, en fonction de ladite combinaison donnée, les données numériques préalablement stockées dans l'étage de mémorisation (70, 198).
2. Dispositif selon la revendication 1, dans lequel l'étage de mémorisation (198) comporte deux branches parallèles, soit une première branche dans laquelle est agencé un premier bloc (200) comportant au moins trois piles FIFO, soit une première pile (202), une deuxième pile (204) et une troisième pile (206) destinées respectivement à contenir les données vidéo relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) situés sur l'une des lignes physiques constituant une ligne vidéo paire, et une deuxième branche dans laquelle est agencé un second bloc (210) comportant également au moins trois piles FIFO, soit une quatrième pile (212), une cinquième pile (214) et une sixième pile (216) destinées respectivement à contenir les données vi-

deo relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) situés sur l'une des lignes physiques constituant une ligne vidéo impaire.

3. Dispositif selon la revendication 1, comportant en outre un moyen de commande d'écriture (72) des données numériques dans des mémoires (80, 82, 84) de l'étage de mémorisation et un moyen de commande de lecture (74) desdites données à partir desdites mémoires (80, 82, 84), lesdits moyens de commande d'écriture (72) et de lecture (74) étant reliés à un premier moyen de synchronisation (76) des phases d'écriture et des phases de lecture.
4. Dispositif selon la revendication 3, dans lequel chacune desdites mémoires (80, 82 et 84) comporte deux zones distinctes, soit une première zone (102) dans laquelle sont écrites les données numériques relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) d'une ligne vidéo donnée pendant une phase d'écriture donnée, et une deuxième zone (104) à partir de laquelle sont lues, pendant ladite phase d'écriture, les données numériques relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) d'une ligne vidéo écrite pendant la phase d'écriture précédente.
5. Dispositif selon la revendication 2, dans lequel l'étage de démultiplexage (220) est adapté pour aiguiller d'une part, les données relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) appartenant aux colonnes vidéo impaires vers le premier bloc (200) de manière à écrire lesdites données, pendant une phase d'écriture d'une ligne vidéo de durée D , respectivement dans la première pile (202), dans la deuxième pile (204) et dans la troisième pile (206), et d'autre part, les données relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) appartenant aux colonnes vidéo paires vers le second bloc (210), de manière à écrire lesdites données, pendant la phase d'écriture, respectivement dans la quatrième pile (212), dans la cinquième pile (214) et dans la sixième pile (216).
6. Dispositif selon la revendication 2 ou selon la revendication 5, comportant en outre un moyen de synchronisation (240) relié, d'une part, à l'étage de démultiplexage (220) et délivrant à cet étage (220) un premier signal périodique OW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) situés sur une colonne vidéo impaire respectivement dans la première pile (202), dans la deuxième pile (204) et dans la troisième pile (206), et un deuxième signal périodique EW de fréquence F commandant l'écriture des données vidéo relatives aux sous-pixels correspondant aux couleurs primaires (R, V et B) situés sur une colonne vidéo paire

respectivement dans la quatrième pile (212), dans la cinquième pile (214) et dans la sixième pile (216), ce moyen de synchronisation (240) étant relié d'autre part, à l'étage de multiplexage (230), et délivrant à cet étage (230) un troisième signal périodique RD de fréquence $2 \cdot F$ commandant la lecture des données vidéo relatives aux sous-pixels d'une ligne vidéo paire ou respectivement impaire sélectionnée par l'étage de multiplexage (230).

Claims

1. Device for addressing a matrix screen suitable for displaying images having a plurality of video rows and columns whose constituent pixels are obtained by combining a plurality of subpixels corresponding to primary colors (R, G and B), each receiving a luminance video signal and distributed in a network of N physical rows and M physical columns, the device including between a demultiplexing stage (220) and a multiplexing stage (230) at least a memory stage (70, 198), **characterized in that** the memory stage (70, 198) is adapted to receive, via a demultiplexing stage (220), and to store a plurality of sequences of digital data, each representing a previously digitised luminance video signal and to deliver the said luminance video signals to a multiplexing stage (230), this one being designed to select a sequence of digital data corresponding to a given combination of subpixels of the image to display, using according to the said data combination, the digital data previously stored in the said memory stage (70, 198).
2. Device according to Claim 1, wherein the memory stage (198) includes two parallel branches, that is to say a first branch in which is arranged a first unit (200) having at least three FIFO cells, that is to say a first cell (202), a second cell (204) and a third cell (206) intended respectively to contain the video data relating to the subpixels corresponding to primary colors (R, G and B) situated on one of the physical rows constituting an even video row, and a second branch in which is arranged a second unit (210) also having at least three FIFO cells, that is to say a fourth cell (212), a fifth cell (214) and a sixth cell (216) intended respectively to contain the video data relating to the subpixels corresponding to primary colors (R, G and B) situated on one of the physical rows constituting an odd video row.
3. Device according to Claim 1, also comprising means (72) of controlling the writing of the digital data to the memories (80, 82, 84) of the memory stage and means (74) of controlling the reading of the said data from said memories (80, 82, 83), said write control means (72) and read control means (74) are connected to a first means (76) of synchronizing the writ-

ing and reading phases.

4. Device according to Claim 3, wherein each of said memories (80, 82 and 84) includes two distinct areas, that is to say a first area (102) in which there are written the digital data relating to the subpixels corresponding to the primary colors (R, G and B) of a given video row during a given writing phase, and a second area (104) from which there are read, during the said writing phase, the digital data relating to the subpixels corresponding to the primary colors (R, G and B) of a video row written during the previous writing phase.
5. Device according to Claim 2, wherein the demultiplexing stage (220) is adapted to switch on the one hand the data relating to the subpixels corresponding to the primary colors (R, G and B) belonging to the odd video columns to the first unit (200) so as to write the said data, during a phase of writing a video row of duration D, respectively to the first cell (202), the second cell (204) and the third cell (206), and on the other hand the data relating to the subpixels corresponding to the primary colors (R, G and B) belonging to the even video columns to the second unit (210), so as to write the said data, during the writing phase, respectively to the fourth cell (212), the fifth cell (214) and the sixth cell (216).
6. Device according to Claim 2 or to claim 5, also including a synchronization means (240) connected on the one hand to the demultiplexing stage (220) and delivering to this stage (220) a first periodic signal OW of frequency F controlling the writing of the video data relating to the subpixels corresponding to the primary colors (R, G and B) situated on an odd video column respectively to the first cell (202), the second cell (204) and the third cell (206), and a second periodic signal EW of frequency F controlling the writing of the video data relating to the subpixels corresponding to the primary colors (R, G and B) situated on an even video column respectively to the fourth cell (212), the fifth cell (214) and the sixth cell (216), this synchronization means (240) is connected moreover to the multiplexing stage (230), and delivering to this stage (230) a third periodic signal RD of frequency $2 \cdot F$ controlling the reading of the video data relating to the subpixels of an even (or respectively odd) video row selected by the multiplexing stage (230).

Patentansprüche

1. Vorrichtung zum Adressieren eines Matrixbildschirms, der geeignet ist, Bilder zu zeigen, mit einer Vielzahl von Videozeilen und -spalten, deren bildenden Pixel sich aus einer Kombination aus einer Viel-

zahl von Subpixeln ergeben, die den Primärfarben (R, V und B) entsprechen, die jeweils ein Luminanz-Videosignal empfangen und die gemäß einem Gitter mit N physikalischen Zeilen und M physikalischen Spalten verteilt sind, wobei die Vorrichtung zwischen einer Demultiplexstufe (220) und einer Multiplexstufe (230) mindestens eine Speicherstufe (70, 198) aufweist, **dadurch gekennzeichnet, dass** die Speicherstufe (70, 198) geeignet ist, um über die Demultiplexstufe (220) eine Vielzahl von Sequenzen digitaler Daten, die jeweils ein Luminanz-Videosignal darstellen, das zuvor digitalisiert wurde, zu empfangen und zu speichern, und um die Luminanz-Videosignale an die Multiplexstufe (230) abzugeben, wobei Letztere geeignet ist, um eine Sequenz digitaler Daten auszuwählen, die einer gegebenen Kombination von Subpixeln des anzuzeigenden Bildes entspricht, wobei in Abhängigkeit von der gegebenen Kombination die zuvor in der Speicherstufe (70, 198) gespeicherten digitalen Daten verwendet werden.

2. Vorrichtung nach Anspruch 1, bei der die Speicherstufe (198) zwei parallele Zweige aufweist - einen ersten Zweig, in dem ein erster Block (200) mit mindestens drei FIFO-Stacks, nämlich einem ersten Stack (202), einem zweiten Stack (204) und einem dritten Stack (206) angeordnet ist, die jeweils dazu bestimmt sind, die Videodaten zu den Subpixeln zu enthalten, die den Primärfarben (R, V und B) entsprechen und sich auf einer der physikalischen Zeilen, die eine gerade Videozeile bildet, befinden, und einen zweiten Zweig, in dem ein zweiter Block (200) mit ebenfalls mindestens drei FIFO-Stacks, nämlich einem vierten Stack (212), einem fünften Stack (214) und einem sechsten Stack (216) angeordnet ist, die jeweils dazu bestimmt sind, die Videodaten zu den Subpixeln zu enthalten, die den Primärfarben (R, V und B) entsprechen und sich auf einer der physikalischen Zeilen, die eine ungerade Videozeile bildet, befinden.
3. Vorrichtung nach Anspruch 1, ferner mit einem Mittel (72), um das Schreiben der digitalen Daten in Speicher (80, 82, 84) der Speicherstufe zu steuern und einem Mittel (74), um das Lesen der Daten aus den Speichern (80, 82, 84) zu steuern, wobei die Schreibsteuermittel (72) und Lesesteuermittel (74) mit einem ersten Mittel (76) zur Synchronisierung der Schreib- und Lesephasen verbunden sind.
4. Vorrichtung nach Anspruch 3, bei der jeder der Speicher (80, 82 und 84) zwei einzelne Bereiche aufweist - einen ersten Bereich (102), in dem die digitalen Daten zu den Subpixeln, die den Primärfarben (R, V und B) einer gegebenen Videozeile entsprechen, während einer gegebenen Schreibphase geschrieben werden, und einen zweiten Bereich (104), aus dem während der Schreibphase die digitalen Daten

zu den Subpixeln, die den Primärfarben (R, V und B) einer während der vorigen Schreibphase geschriebenen Videozeile entsprechen, gelesen werden.

5. Vorrichtung nach Anspruch 2, bei der die Demultiplexstufe (220) geeignet ist um abzuzweigen: zum einen die Daten zu den Subpixeln, die den Primärfarben (R, V und B) der ungeraden Videospalten entsprechen, zu dem ersten Block (200), so dass die Daten während einer Schreibphase einer Videozeile mit einer Dauer D in den ersten Stack (202) beziehungsweise in den zweiten Stack (204) beziehungsweise in den dritten Stack (206) geschrieben werden, und zum anderen die Daten zu den Subpixeln, die den Primärfarben (R, V und B) der geraden Videospalten entsprechen, zu dem zweiten Block (210) abzuzweigen, so dass die Daten während der Schreibphase in den vierten Stack (212) beziehungsweise in den fünften Stack (214) beziehungsweise in den sechsten Stack (216) geschrieben werden.
6. Vorrichtung nach Anspruch 2 oder nach Anspruch 5, ferner mit einem Synchronisationsmittel (240), das einerseits mit der Demultiplexstufe (220) verbunden ist und dieser Stufe (220) ein erstes periodisches Signal OW mit einer Frequenz F, das das Schreiben der Videodaten zu den Subpixeln, die den Primärfarben (R, V und B) entsprechen und sich in einer ungeraden Videospalte befinden, in den ersten Stack (202) beziehungsweise in den zweiten Stack (204) beziehungsweise in den dritten Stack (206) steuert, und ein zweites periodisches Signal EW mit einer Frequenz F, das das Schreiben der Videodaten zu den Subpixeln, die den Primärfarben (R, V und B) entsprechen und sich in einer geraden Videospalte befinden, in den vierten Stack (212) beziehungsweise in den fünften Stack (214) beziehungsweise in den sechsten Stack (216) steuert, abgibt, wobei dieses Synchronisationsmittel (240) andererseits mit der Multiplexstufe (230) verbunden ist und dieser Stufe (230) ein drittes periodisches Signal RD mit einer Frequenz $2 \cdot F$ abgibt, das das Lesen der Videodaten zu den Subpixeln einer geraden beziehungsweise ungeraden Videozeile, die durch die Multiplexstufe (230) ausgewählt wird, steuert.

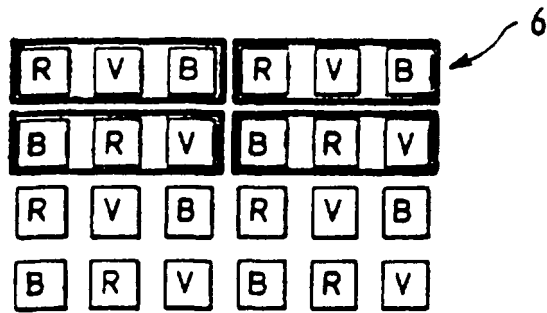


FIG.1

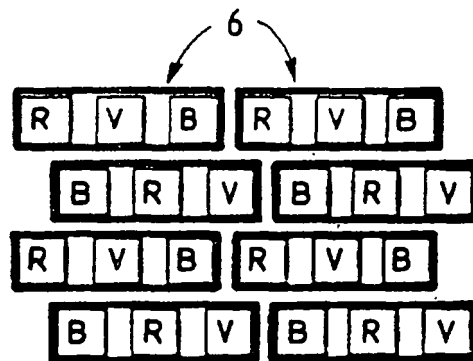


FIG.2

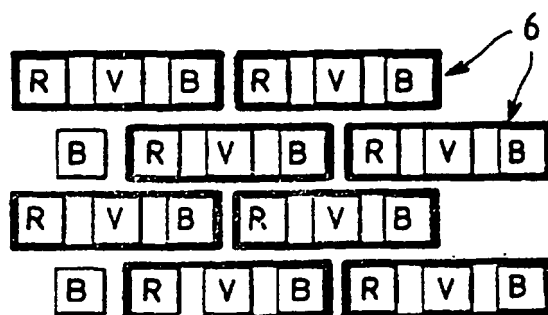


FIG.3

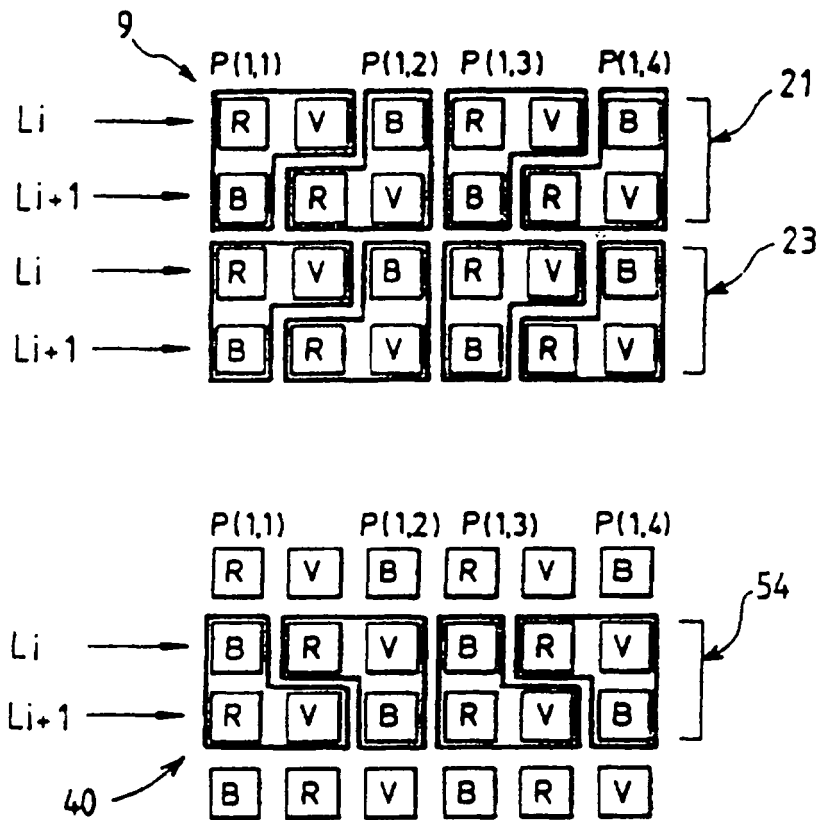


FIG.4

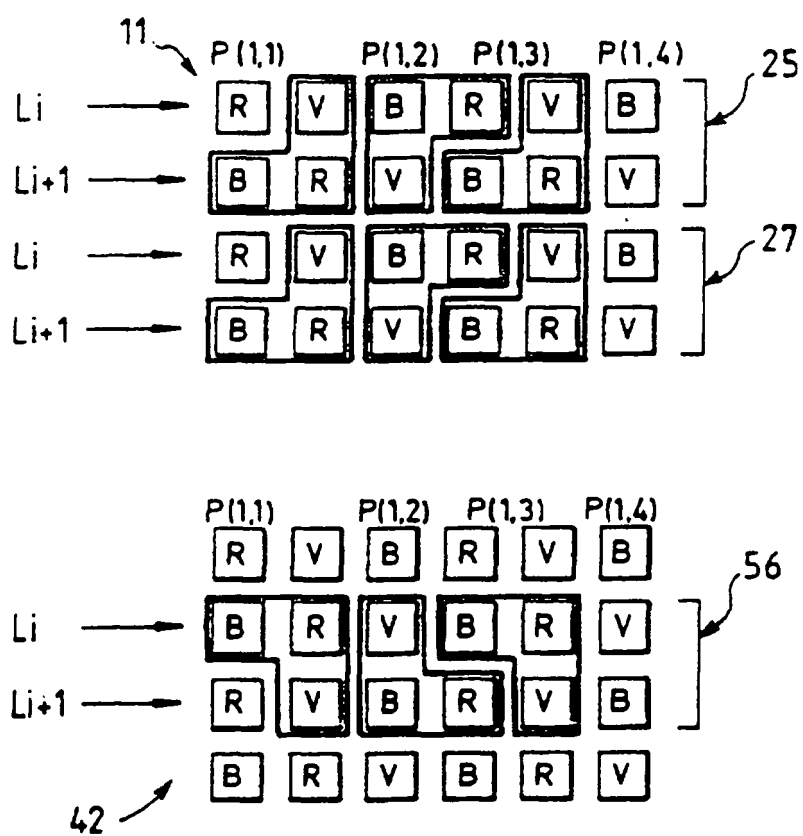


FIG. 5

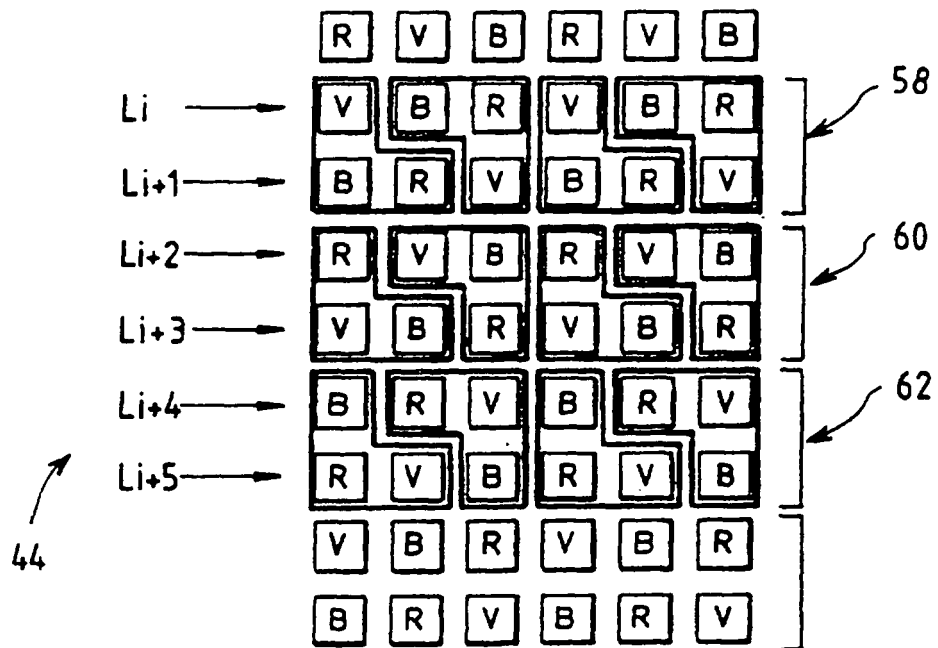
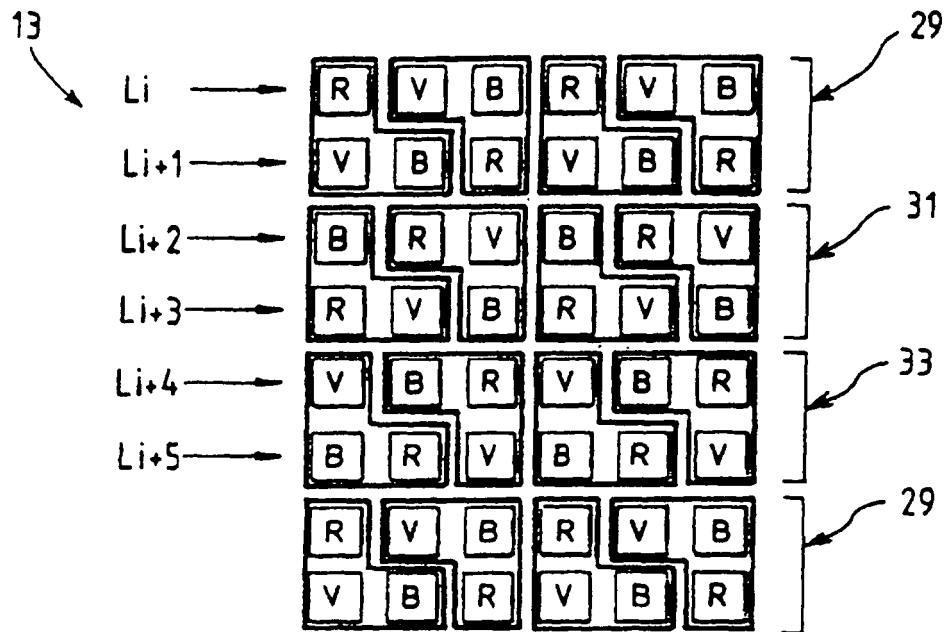


FIG. 6

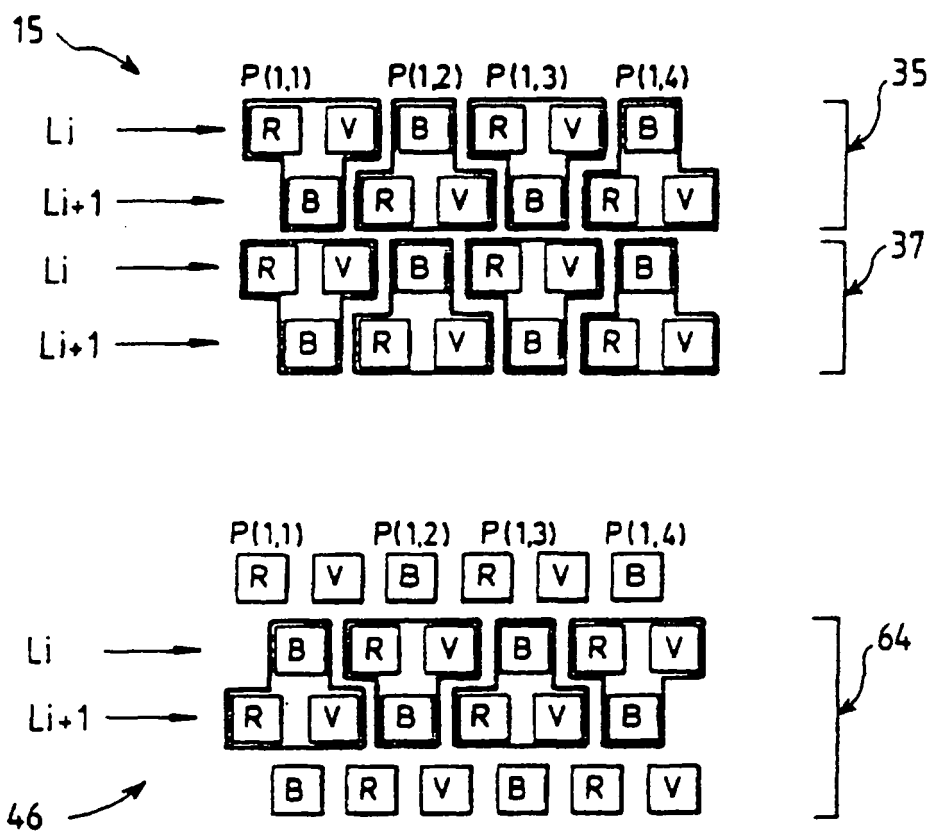


FIG. 7a

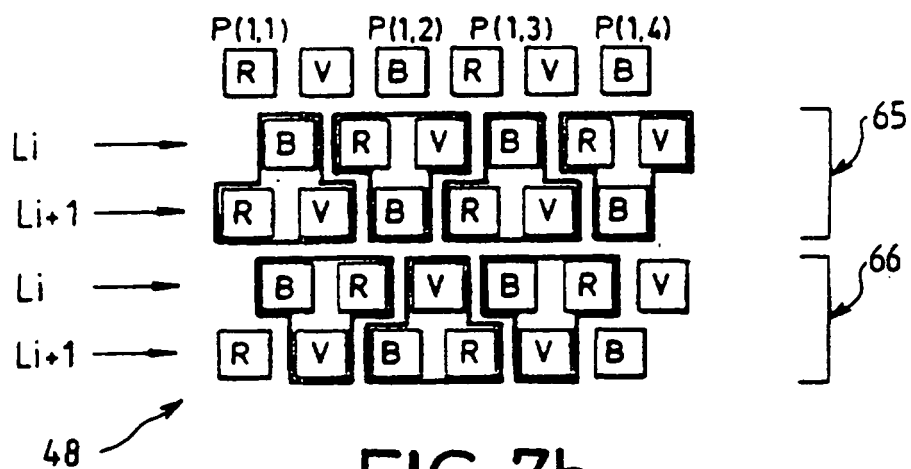
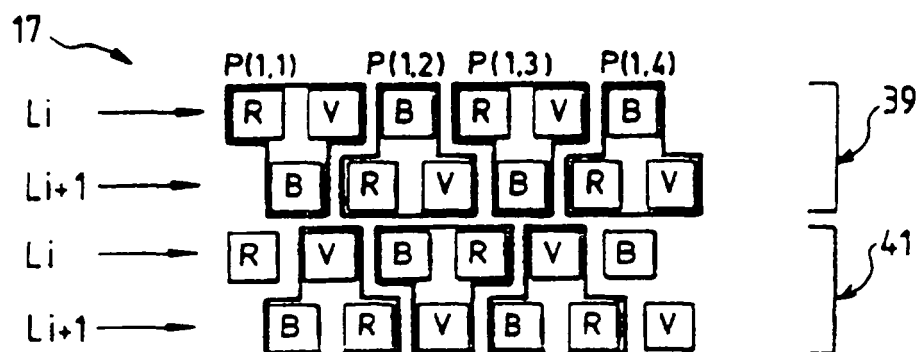


FIG. 7b

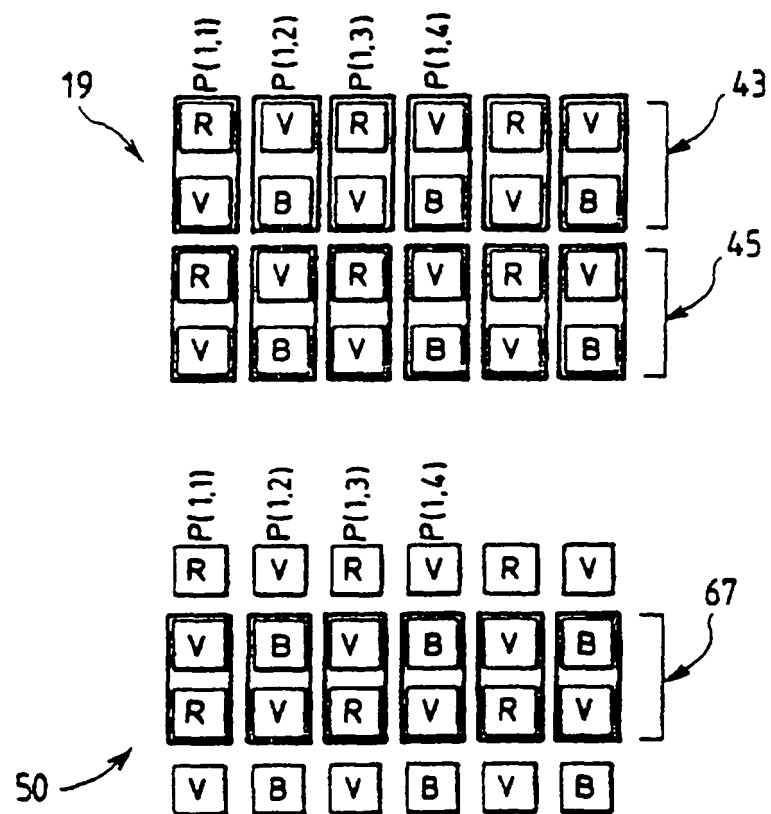


FIG. 8

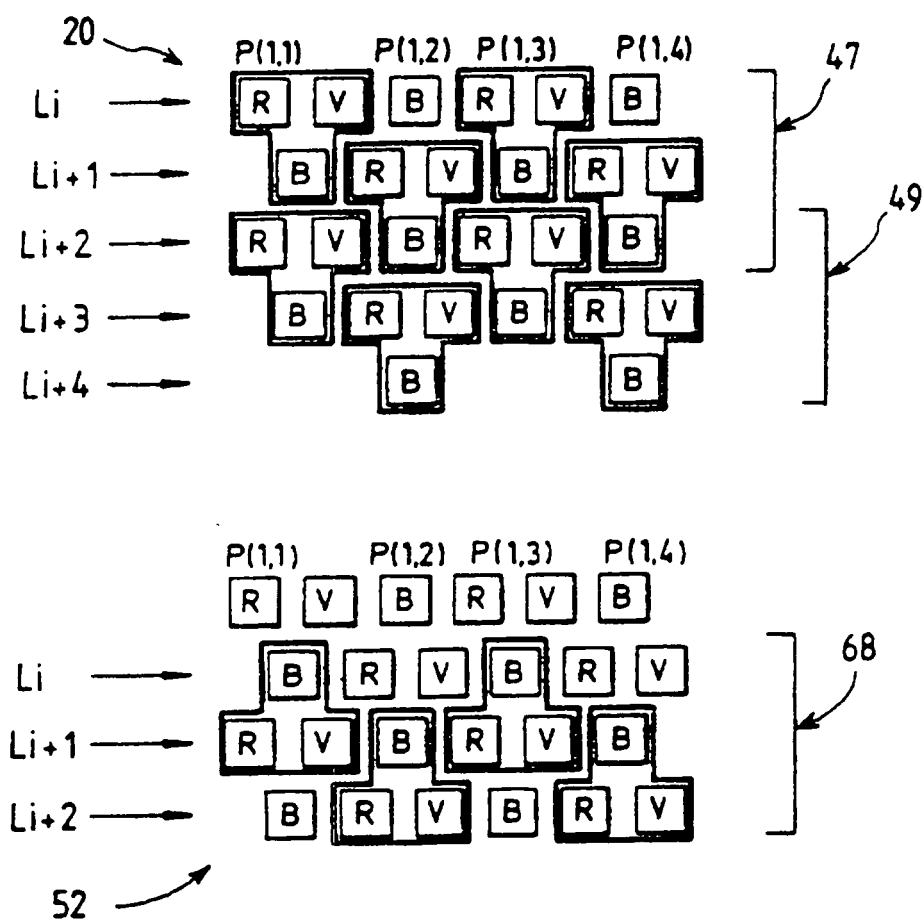


FIG. 9

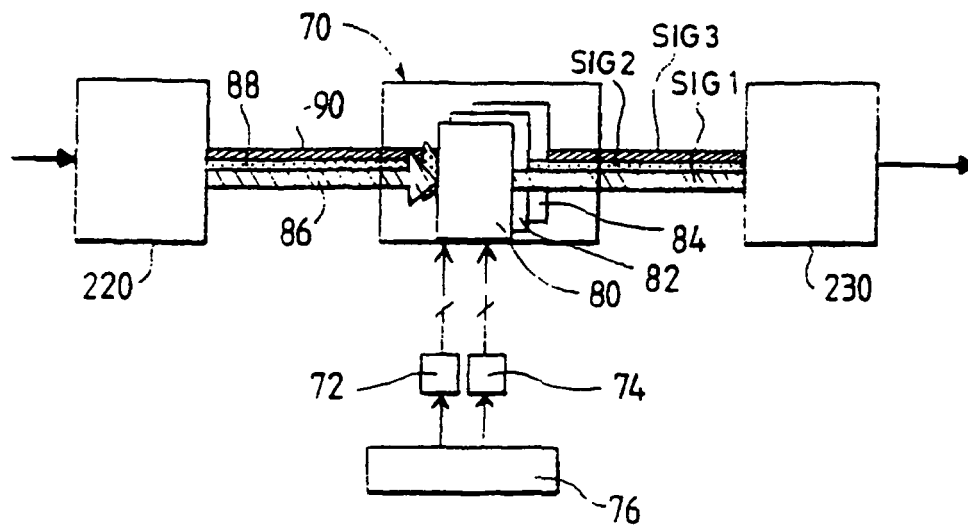


FIG. 10

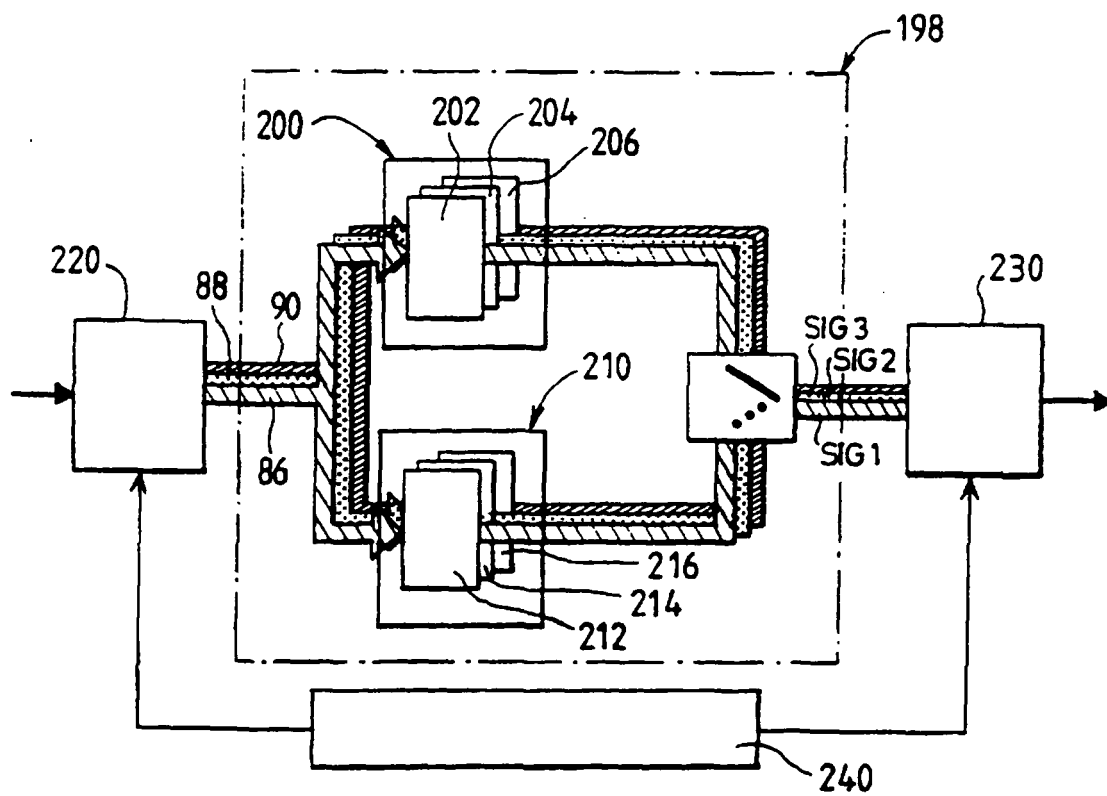


FIG. 11

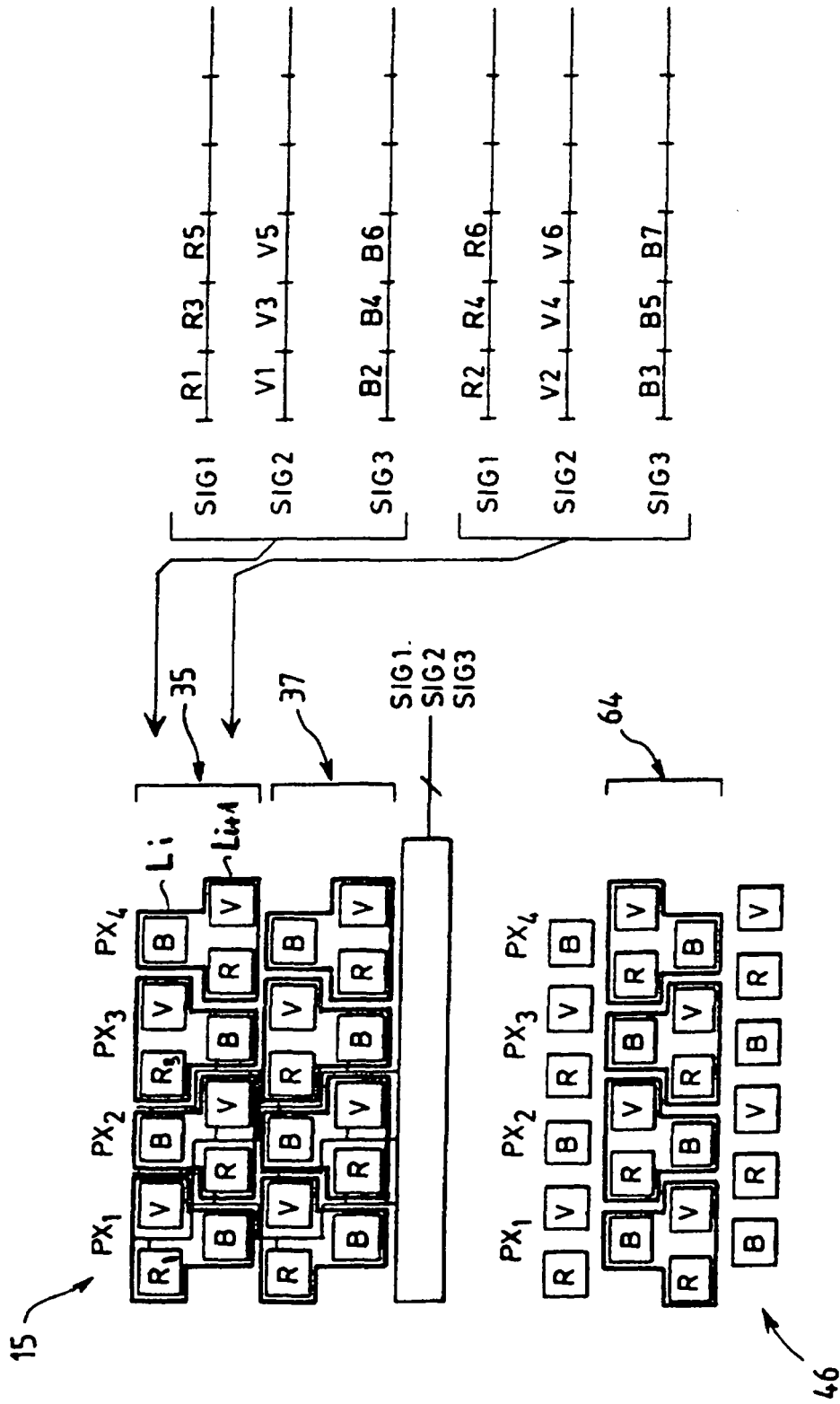


FIG. 12

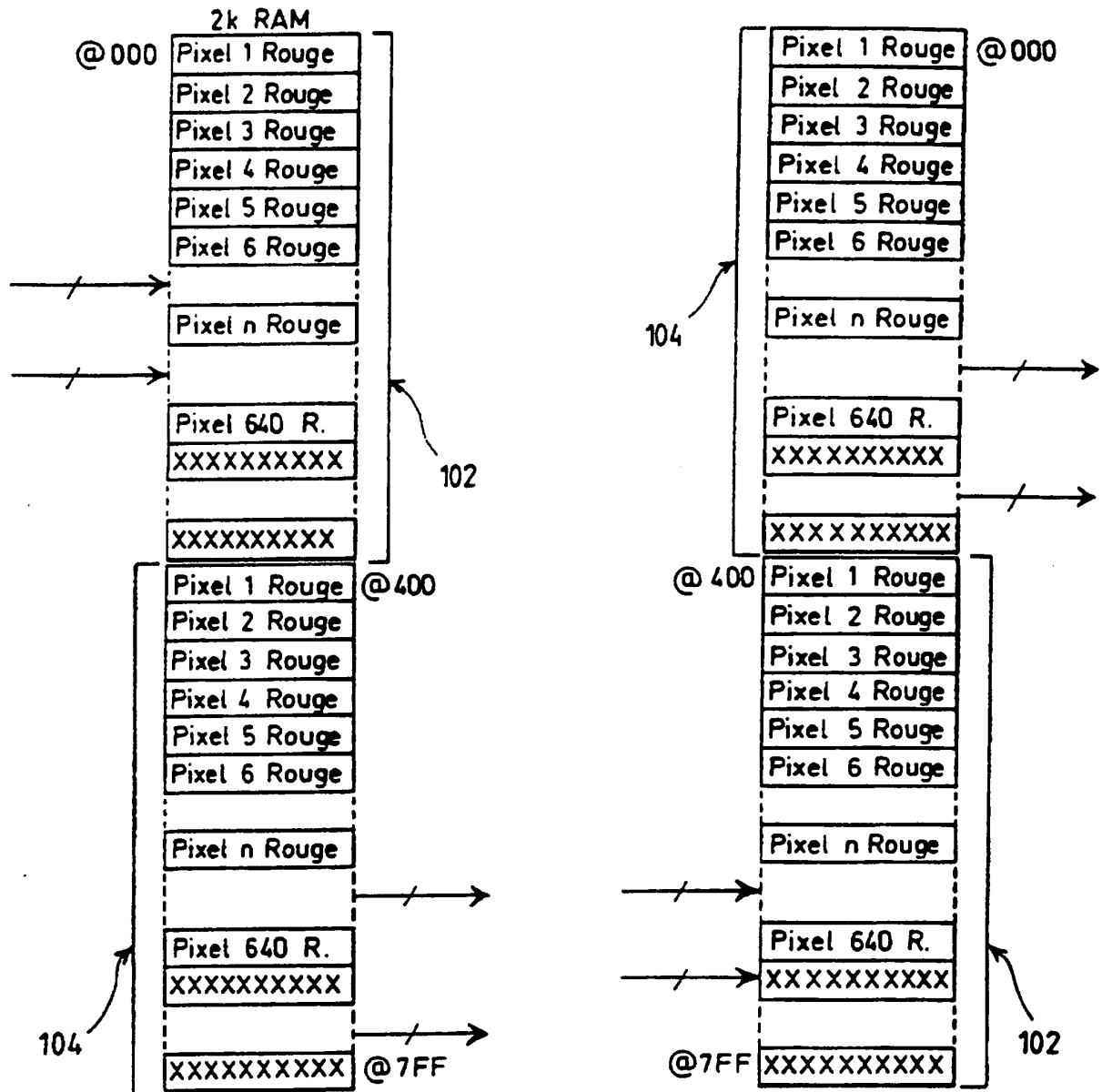


FIG.13

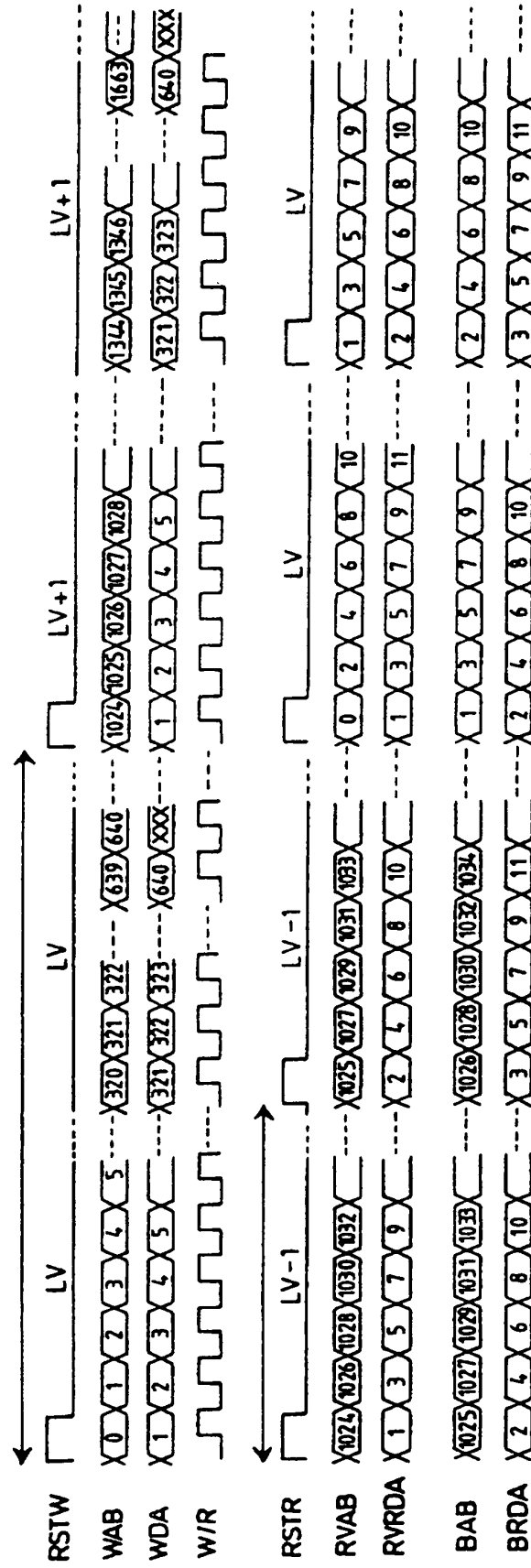


FIG. 14

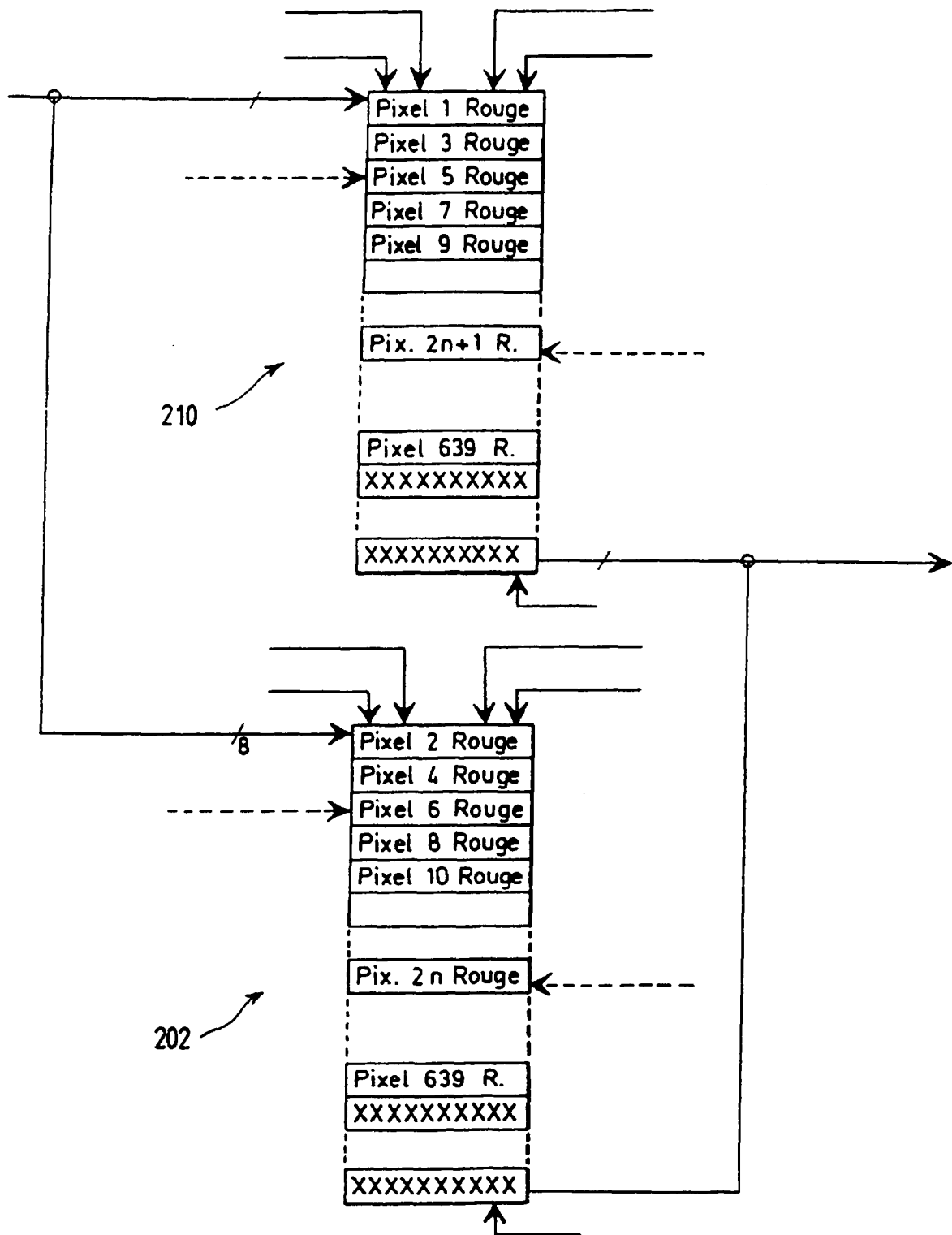


FIG.15

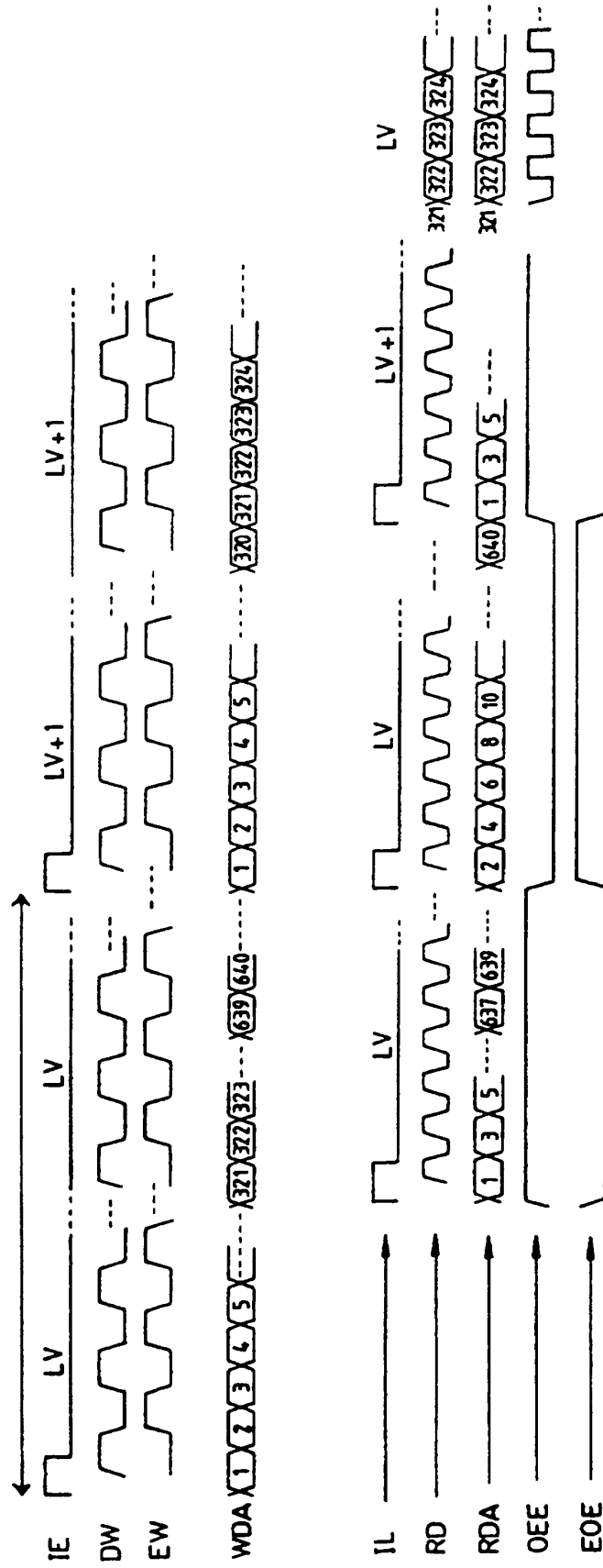


FIG. 16

RÉFÉRENCES CITÉES DANS LA DESCRIPTION

Cette liste de références citées par le demandeur vise uniquement à aider le lecteur et ne fait pas partie du document de brevet européen. Même si le plus grand soin a été accordé à sa conception, des erreurs ou des omissions ne peuvent être exclues et l'OEB décline toute responsabilité à cet égard.

Documents brevets cités dans la description

- US 4985698 A [0006]