[19]中华人民共和国专利局

[51]Int.Cl[6]
H01L 31/075
H01L 31/20 H01L 21/205
C23C 16/50

[12] 发明专利申请公开说明书

[21] 申请号 97122850.7

[43]公开日 1998 年 7 月 1 日

[11] 公开号 CN 1186347A

[22]申请日 97.9.5

[30]优先权

[32]96.9.5 [33]JP[31]255535/96

[71]申请人 佳能株式会社

地址 日本东京

[72]发明人 冈部正太郎 藤冈靖 金井正博 酒井明 泽山忠志 幸田勇藏 芳里直 矢岛孝博

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

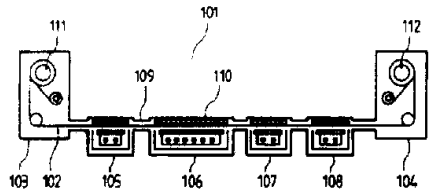
代理人 蒋世迅

权利要求书 3 页 说明书 49.0 页 附图页数/1 页

[54]发明名称 光生伏打元件及其制造法和制造设备

[57]摘要

由半导体结型元件组成的光生伏打元件，其特征是，该元件包括第 1 导电类型半导体层，非晶 i 型半导体层，微晶第 2 导电类型半导体层，这是 pin 结合的。制造光生伏打元件的方法和设备，其特征是，有效地而连续地大量生产光生伏打元件，它具有优良的电流电压特性，和优良的光电转换效率。光生伏打元件，在非晶 i 型层和微晶导电层之间有良好的晶格连续性，该方法和设备用于连续地大批量地生产光生伏打元件。



权 利 要 求 书

1、一种光生伏打元件，由半导体结元件组成，其特征是，所述的元件包括第1导电类型的半导体层，非晶i型半导体层，微晶i型半导体层，微晶第2导电类型的半导体层，它是pin结元件。

2、一种按照权利要求1的光生伏打元件，其特征是，所述半导体层主要包含硅。

3、一种按照权利要求1的光生伏打元件，其特征是，所述非晶i型半导体层包括锗。

4、一种按照权利要求1的光生伏打元件，其特征是，所述元件具有多个pin结。

5、一种按照权利要求1的光生伏打元件，其特征是，所述第2导电类型半导体层位于光入射一侧。

6、一种按照权利要求1的光生伏打元件，其特征是，所述第2导电类型半导体层是p型层。

7、一种按照权利要求1的光生伏打元件，其特征是，所述微晶i型半导体层的厚度是50到100埃。

8、一种按照权利要求6的光生伏打元件，其特征是，所述微晶p型半导体层的厚度是80到150埃。

9、一种按照权利要求6的光生伏打元件，其特征是，所述微晶p型半导体层在最外表面的杂质浓度是10^{21}原子/cm^3或更大，朝向所述微晶i型半导体层的杂质浓度减少。

10、一种按照权利要求1的光生伏打元件，其特征是，在所述微晶i型半导体层区域中，原子浓度是10^{18}原子/cm^3或更小，该层厚度至少为30埃。

11、一种制造光生伏打元件的方法，其特征是，在长的衬底上形成第1导电类型的半导体层，在其上形成非晶i型半导体层，利用高频等离子CVD方法在其上形成微晶i型半导体层，利用高频等离子CVD

方法在其上形成微晶第2导电类型半导体层。

12、一种按照权利要求11的方法，其特征是，利用SiH_4, H_2作为原料气体，用于形成所述微晶i型半导体层，输入H_2到SiH_4的量比是50倍以上，施加到原料气体的高频电功率值是0.2W/cm^{2}以上。

13、一种按照权利要求11的方法，其特征是，利用SiH_4，H_2和BF_3作为原料气体，用来形成所述微晶第2导电类型半导体层，使所述H_2对SiH_4的数量比是50倍以上，使BF_3对SiH_4的数量是10到50%，施加到所述原料气体的高频电功率的量是0.01到0.03W/cm^2。

14、一种按照权利要求11的方法，其特征是，所述微晶i型半导体层的形成温度是低于所述非晶i型半导体层的形成温度，所述微晶i型半导体形成温度是180℃到240℃。

15、一种按照权利要求11的方法，其特征是，所述非晶i型半导体层是利用微波等离子CVD法形成的。

16、一种按照权利要求11的方法，其特征是，所述非晶i型半导体层具有利用微波等离子CVD方法形成的i型层，和具有利用高频等离子CVD方法形成的i型层。

17、一种淀积膜形成设备，利用等离子CVD方法，在长的衬底上连续淀积多个半导体层，其特征是，至少第1淀积室具有使原材料气体沿着所述长衬底移动方向，从上部流入下部的装置，第2淀积室具有使原材料气体沿所述长衬底移动方向从下部流向上部的装置，所述第1淀积室和所述第2淀积室由分开的通路相互连接在一起。

18、一种按照权利要求17的淀积膜形成设备，其特征是，至少在第2淀积室中的用于等离子施加电功率的电极面积是大于在所述淀积室中的所述长衬底的面积。

19、一种按照权利要求18的淀积膜形成设备，其特征是，所述阴极是片形的。

20、一种按照权利要求18的淀积膜形成设备，其特征是，所述电极是盒形的。

21、一种按照权利要求18的淀积膜形成设备，其特征是，所述电

极的电位相对于所述长衬底为正。

22、一种按照权利要求17的淀积膜形成设备，其特征是，提供所述原材料气体进入所述淀积室的部分有一个保护所述长衬底防止所述原材料气体流动的屏蔽部件。

23、一种淀积膜形成设备，利用等离子CVD方法形成淀积膜，其特征是，为产生等离子，施加电功率的电极面积大于淀积室中衬底的面积。

24、一种按照权利要求23的淀积膜形成设备，其特征是，所述电极是片形的。

25、一种按照权利要求23的淀积膜形成设备，其特征是，所述电极是盒状的电极。

26、按照权利要求23的淀积膜形成设备，其特征是，所述电极的电位相对于所述衬底是正的。

27、一种按照权利要求23的淀积膜形成设备，其特征是，提供原材料气体进入所述淀积室的部分具有保护所述衬底防止所述原材料气体流动的屏蔽部件。

说 明 书

光生伏打元件及其制造法和制造设备

本发明涉及采用非单晶半导体的光生伏打元件和采用等离子 CVD 方法连续形成光生伏打元件的非单晶半导体层的方法及制造设备。特别是涉及采用滚动设备大量生产如太阳电池的光生伏打元件的方法和设备。

有许多利用非晶半导体改善光生伏打元件的光电转换效率的方法，例如，需要改善 P 型半导体层，I 型半导体层，n 型半导体层，透明电极，背面电极等特性，利用 pin 型半导体结构成光生伏打元件。

特别是，要求诸如 p 型半导体层或者 n 型半导体层那样的所谓掺杂层，首先，要求被激发的受主或施主浓度高，并且激活能量小。因此，形成 pin 结时的扩散电位（固有电位）变大，并且光生伏打元件的开路电压（Voc）变大，则提高了光电转换效率。

其次，基本上不构成产生光电流的掺杂层，因此，这层尽可能地不妨碍射到产生光电流的 i 型半导体层上的入射光，所以，为了减小掺杂层的吸收率，重要的是使光学带隙变宽和使掺杂层的膜厚变薄。

有如上所述特性的掺杂层材料，可用Ⅳ族半导体材料，例如，Si, SiC, SiN,或者 SiO 制成，并且研究了非晶或者微晶材料。

首先，认为有很大禁带宽度的Ⅳ族半导体合金材料是稳定的，因为它们具有小的吸收系数，并且认为微晶或者多晶半导体材料是稳定的，因为它们有小的吸收系数和小的激活能。

另一方面，要求在掺杂层和 i 型半导体层之间形成的均质结或异质结的结界面的界面态要小。

然而，在 i 型半导体层和微晶或多晶 p 型半导体层之间的晶格连续性不好，会产生结界面态。

因此，载流子移动特性和占空因数（FF）大大降低，这样，对其

改善便成为一项任务。

另一方面，在美国专利No. 4400409中公开了一种采用连续滚动系统的连续等离子CVD方法，显著地改进大批量生产率。

按照本方法，利用长带状部件作为衬底，在其纵方向连续地传送衬底，同时在许多辉光放电区淀积和形成所需要的导电类型半导体层，由此，能连续地形成具有半导体结的元件。

附图8是典型的连续滚动型等离子CVD设备的简图，用于依次叠成n、i和p型半导体层，由此，形成单电池型光生伏打元件。

标号801表示整个叠加膜形成设备。标号802表示长的导电磁性材料带状部件，标号803表示带状部件的送片室，标号804表示带状部件的卷片室，标号805到807表示叠加膜形成室，其中标号805表示n型层形成室，标号806表示i型层形成室，标号807表示p型层形成室。标号809表示放电空间，标号808表示气体阀门，标号810和811表示带轴。

下面参照图8叙述形成半导体膜的过程。

淀积膜形成设备801具有送片室803，用于发送带状部件802，位于相对端的卷片室804，用于卷取带状部件802，由等离子CVD方法形成多层半导体层的叠加膜形成室805，806，807，在送片室和卷片室之间通过气体阀门808相互串联。把诸如H_2的清洗气体输入气体阀门808，相对于位于相对端的淀积膜形成室形成气压隔离板，防止在各形成室之间进行气体扩散，于是具有连续滚动型膜形成设备的特征。把材料气体输入到每个叠加膜形成室，通过施加高频波或微波电功率，在放电空间进行放电。

并且，每个叠加膜形成室有排除装置，和气压调节阀，能使其保持在预定气压的减少的压力状态。

在膜形成过程中，长的带状部件802从送片室803送出，传送到卷片室804，在叠加膜形成室805、806、807的放电空间连续地淀积各半导体层，同时，使带状部件802连续地移动。

而且，利用分别设置n、i、p型形成室的形成室系统可能制造串

联型电池的光生伏打元件。

本发明的目的是提供光生伏打元件，采用能显著提高大批量生产效率的连续滚动设备，使非晶 i 型层和微晶电导型层之间的结型界面具有良好晶格连续性，该元件具有优良的电流电压特性，有优良的光电转换效率，本发明还提供连续大批量生产诸如光生伏打元件的方法和设备。

本发明的光生伏打元件是包括结型半导体元件的光生伏打元件，其特征是该元件包括第 1 导电类型的半导层，非晶 i 型半导体层，微晶 i 型半导体层，和包括微晶的第 2 导电类型的半导体层，并且是 pin 结型元件。

本发明的光生伏打元件的特征是，半导体层主要由硅和包括锗的非晶 i 型半导体层形成。并且，本发明的光生伏打元件的特征是，如此构成的元件，具有许多 pin 结。

本发明的光生伏打元件的特征是，第 2 导电类型半导体层构成为，使其位于光入射一侧。

并且，其特征是，第 2 导电类型半导体层是 p 型层。

还有，最好使微晶 i 型半导体层具有 50 到 100 埃的厚度。

还有，最好使微晶 p 型半导体层的厚度是 80 到 150 埃。

还有，其特征是，微晶 p 型半导体层在其外表面的杂质浓度是 10^{21} 原子/cm^3 以上，而且其杂质浓度朝向微晶 i 型半导体层减少。

还有，最好如此构成微晶 i 型半导体层，使其区域中的原子浓度为 10^{18} 原子/cm^3 以下，并且具有至少 30 埃的厚度。

其次，本发明制造光生伏打元件的方法的特征是，利用高频等离子 CVD 方法在长衬底上形成第 1 导电类型的半导体层，在其上形成非晶 i 型半导体层，在其上形成微晶 i 型半导体层，并且，利用高频等离子 CVD 方法，在其上形成包括微晶的第 2 导电类型的半导体层。

还有，最好，用 SiH_4 和 H_2 作为原材料气体，施加给 SiH_4 的 H_2 量是 SiH_4 量的 50 倍以上，对原材料气体施加高频功率的数量是 0.2W/cm^2 以上。

还有，用 SiH_4、H_2 和 BF_3 作为原材料气体，形成微晶 p 型半导体层，施加的 H_2 的量是 SiH_4 的量的 50 倍以上，并且对原材料气体施加的高频电功率的数量为 0.01 到 0.03W/cm^2。

还有，形成微晶 i 型半导体层的温度低于形成非晶 i 型半导体层的温度，而形成微晶 i 型半导体层的温度是 180 ℃到 240 ℃。

还有，其特征是利用微波等离子 CVD 方法形成非晶 i 型半导体层。

还有，其特征是非晶 i 型半导体层具有由微波等离子 CVD 方法形成的 i 型层和由高频等离子 CVD 方法形成的 i 型层。

此外，本发明制造光生伏打元件设备的一种形式是利用等离子 CVD 方法在长衬底上连续累积多层半导体层的叠加膜形成设备，其特征是，至少第 1 淀积室具有让原材料气体在长衬底移动方向从上部向下部流动的部件，第 2 淀积室具有让原材料气体在长衬底移动方向从下部向上部流动的部件，第 1 淀积室和第 2 淀积室通过隔离通路相互连接。

还有，其特征是，至少在第 2 淀积室用于为产生等离子而施加电功率的面积要大于淀积室中长衬底的面积。

还有，其特征是，该电极是片状或盒状的形状。

还有，电极的电位相对于长衬底是正的。

还有，其特征是，用于把原材料气体输入到淀积室的部分具有用于对原材料气流屏蔽长衬底的部件。

本发明制造光生伏打元件的另一种设备，是利用等离子 CVD 方法形成淀积膜的淀积膜形成设备，其特征是，用于施加电功率来产生等离子的电极的面积，大于淀积室中衬底的面积。

还有，其特征是，该电极是片状或盒状的形状。

还有，其特征是，电极的电位相对于长衬底是正的。

还有，其特征是，用于把原材料气体施加到淀积室的部分具有用于对原材料气流屏蔽长衬底的部件。

图 1 表示本发明形成硅单电池型光生伏打元件的设备。

图 2 表示本发明形成硅锗单电池型光生伏打元件的设备。

图 3 表示本发明形成 SiGe/SiGe/Si 三电池型光生伏打元件的设备。

图 4 表示本发明微晶 i 型半导体层形成室。

图 5 表示本发明微晶 p 型半导体形成室。

图 6 表示本发明微晶 p 型半导体层形成室中阴极电极的形状。

图 7 表示本发明微晶 i 型 SiGe 半导体层形成室。

图 8 表示利用典型的滚动系统形成单电池型光生伏打元件的设备。

图 9 表示利用本发明设备制作硅单电池型光生伏打元件的层状结构。

图 10 表示利用本发明设备制造硅锗单电池型光生伏打元件的层状结构。

图 11 表示利用本发明设备制造 SiGe/SiGe/Si 三电池型光生伏打元件的层状结构。

为了提高非晶 i 型半导体层和微晶第 2 导电类型的晶格连续性，在非晶 i 型半导体层和微晶第 2 导电类型之间设备微晶 i 型半导体层，由此，在层的厚度方向从非晶到微晶平滑地变化和逐渐地阶梯式变化晶格常数。

也就是，该微晶 i 型半导体层和非晶 i 型半导体层相比较，近似于微晶第 2 导电类型层的晶格常数，因此能作为用于形成微晶第 2 导电类型层的良好底层，能促进形成作为微晶的第 2 导电类型层，能形成良好和均匀的微晶膜，它几乎没有诸如隙、裂缝、针孔的结构缺陷。

而且，由较高杂质浓度含量，能证实其微晶特性。

因此，采用该微晶 i 型半导体层，可使第 2 导电类型层的层厚度更小，在光生伏打元件的光电转换特性方面，增加短路电流，改善填充系数。

此外，由于该微晶 i 型半导体层的存在，在制造元件期间，能抑制第 2 导电类型杂质从微晶第 2 导电类型层扩散到非晶 i 型层，在大批量生产或制造期间，提高元件性能的均匀性和重复性。

更具体地说，例如，在光电动势功率元件使用中，例如，在载流子

产生层中，采用非晶硅i型硅，在其上叠置作为非晶i型层的硅和作为第2导电类型层的p型硅，或者，当在载流子产生层中，采用非晶i型硅锗时，叠置非晶i型硅锗层，微晶i型硅层，和微晶p型硅层，由此，能构成该光电动势功率元件。

通过下述方法实现上述的结晶形式。

利用高频等离子CVD方法，形成微晶i型层。为了施加高频电功率，采用带状部件作为阴极，采用与其相对的导电平板作为阴极，把夹在两电极之间的区域变成放电空间。把原材料气体输入该放电空间，使其产生和维持放电。

本发明i型半导体层是Si。把包含诸如SiH_4或者Si_2H_6的含硅气体和H_2作为原材料气体输入到放电空间。

本发明的特征在于，原材料气体在微晶i型半导体形成室和微晶第2导电类型形成室中流动。

在微晶i型半导体层形成过程中，使沿着带状部件运动的方向传输的气体从上部流向下部（p型层侧），由此，在放电空间下部放电，相对于上部（通过增加H_2使稀释率增加）放电，使SiH_4浓度较低，这样，上部放电状态，对于下部、对于微晶化有利。

换句话说，在下部形成的淀积膜（和p型层接触的部分）的形成速度变成相对的小，则加速在非晶i型层上淀积膜的微结晶。

并且，在第2导电类型层（p型层）的形成过程中，例如，采用诸如SiH_4，或者Si_2H_6的含硅气体，诸如含掺杂物（p型杂质）的BF_3或B_2H_6气体和稀释气体作为材料气体。

由于氢气对含硅气体的稀释比率高和采用电功率（高频）产生高放电的膜形成条件，因而加速微结晶膜的淀积。

把材料气体按带状部件运动方向输入放电空间，从下部（下侧）流向上部（i型层侧）（i型层侧变成气体的下游），由此，使p型半导体层的淀积速度在靠近i型层的部分（下游）趋向减少（变干）（氢的稀释率是高的），因而相对地加速微晶淀积膜的形成。

采用高频等离子CVD方法，形成微结晶第2电导型层（p型半导

体层）。

由于在放电空间阴极面积大于阳极面积，能使辉光放电时期阴极电位（自偏压）相对于包括带状部件的阳极（接地）保持正电位。

阴极电位（自偏压）保持在正电位，按带正电荷的离子方向把偏压施加，到位于带状部件上的叠加膜上，因此，按朝向带状部件的方向有效地加速存在于等离子放电中的离子，通过所谓离子轰击，即使按相对高的淀积速度，也以促使膜结构平缓的形式有效地把能量加到淀积膜的表面，把掺杂物掺入到 4 维坐标的硅晶格中，提高膜的质量和完整性，使其获得高质量的 p 型半导体薄膜。

为了使阴极表面积增大，假定阴极为在常规平面电极上的片状结构或者盒状结构。

图 6 表示前述的片状阴极。片状阴极的许多部分垂直地放置在带状部件的传输方向，并且相互平行。在图 6 中，多个部分板 602 垂直于运输方向。

片状电极是由诸如不锈钢的导电材料构成。片状电极之间的空间足以使相邻的片状电极之间地产生和保持放电。使材料气体按带状部件的传输方向从下侧输入，流到片状电极的上部（在片状电极和带状部件之间）。

对于上述的片状电极，使制造大阴极表面的方法不受限制。

在微晶 i 型层和微晶第 2 导电型层的形成室中，输送到放电空间（输入的部分材料气体）位置周围的材料气体在等离子体中不分解，如果把这部分在等离子体中的激活气体淀积到带状部件上，将阻止加速微结晶化，并且淀积出低电导率的膜，减少短路电流和光生伏打元件的填充系数。

因此，相对于带状部件屏蔽位于输入材料气体正上方周围部分，使输入材料气体的周围部分的激活气体不淀积在带状部件上，因此，能形成高电导率（高载流子输送特性）的均匀微晶 i 型层和高电导率及小吸收系数均匀的微晶 i 型层，以便提高光生伏打元件的光电转换特性。

当然，为了使本发明的光生伏打元件更有效，必须保证各半导体层

的高质量和高重复性。因此，当利用连续滚动设备依次形成半导体层时，必须充分保证非晶i型层，微晶i型层和微晶第2电导型层的形成气氛相互无关。

因此，最好分别提供，形成非晶i型层，微晶i型层和微晶第2电导型层的放电空间。

并且，如果在分离的各形成室中形成放电空间，并且通气门相互连接相邻室，将会进一步改善各淀积室的气氛不相关性。

采用高频等离子CVD方法，形成微晶i型层。

放电加热器采用带状部件作为阳极，加高频的导电平板型阴极和带状部件的淀积膜形成表面相对设置，把两电极之间的空间作为放电空间。

把材料气体输入到放电空间，利用抽气装置能减少气压。

关于微晶i型层的形成条件的要点是提供原材料气体的数量，施加的电功率强度、和把材料气体加到放电空间的方法。

输入到放电空间的材料气体由氢化硅气体，例如，SiH_4, Si_2H_6 等制成。

利用氢（H_2）气稀释氢化硅气体，并向那里施加预定值的或更大的高频电功率，由此，促进微晶i型层的形成。

也就是说，使施加到放电空间的材料气体氢H_2的数量为SiH_4的50倍以上，相对于阴极表面施加的高频（13.56MHz）电功率强度为0.2W/cm^{2}以上。

适用作为底层的微晶i层的厚度为5nm到15nm，以便促进形成微晶p型层。

如果该层厚度小于5nm，将不能充分形成微晶层，如果层厚度大于15nm，在光到达产生载流子的非晶i型层之前，在i型微晶层中光吸收数量，不能忽略不计，微晶i型层将作为光生伏打元件光电转换特性的限制成分，并且不能忽略填充系数的减少。

把材料气体沿带状部件移动方向从上部输入放电空间，并使其流向下部方向（朝向p型层侧面），由此，在原料气由上部流向下部时，

在放电空间中分解主要用作淀积的SiH_4气体，并淀积在带状部件上，下部放电过程和下部由氢稀释率高的放电过程相比，含SiH_4或Si的活化物质或离子较低。因此，准备了形成良好微晶膜的条件，用于淀积膜并把它形成在下部（和第2导电型层接触的i型层部分（第2导电型层为p型层）），有利于形成具有良好质量的均匀微晶膜。

此外，在上部的放电，和下部的放电比较，是近似于形成底层非晶i型膜的放电状态，在上部通过放电在非晶i型层上形成的膜，具有改善非晶硅i型层晶格连续性的效果。

也利用高频晶格等离子CVD方法，形成微晶第2导电类型层（p型层）。

微晶第2导电类型层（p型层)形成条件的要点是输入材料气体的数量，施加的电功率强度，和输入材料气体到放电空间的方法。

在辉光放电期间，使阴极电位（自偏压）相对于包括带状部件的阳极（接地）保持在+30V以上的正电位时形成p型层，把偏压按带正电荷的离子的方向加到位于带状部件上的淀积膜上，存在于等离子放电中的离子朝带状部件被更有效地加速，通过所谓的离子轰击以更高的淀积速度，把能量有效地加到淀积膜的表面，促使结构平缓，并且把杂质掺入到四维坐标的硅晶格中，提高了膜的质量和完整性，由此，可能获得高质量的p型半导体薄膜。

为了使阴极的电位（自偏压）保持在正电位，则必须使放电空间中阴极表面积大于包括放电空间中的带状部件的表面积的整个阳极的表面积。

为了使阴极的表面积增大，可把阴极设置成，例如，片形结构。图6表示片形阴极结构。

片状阴极的许多部分设置成垂直于带状部件的传送方向，并使其相互平行。

片状电极由诸如不锈钢导电金属材料构成。

片状电极之间的空间足够在相邻片状电极之间产生和保持放电。

按带状部件输送方向从下部侧输入材料气体，并使材料气体输入到

片状电极的上部（在电极和带状部件之间）。

前述的电极不限制为片状，但是，可假定，例如，有下述的形状。

例如，可能采用使材料气体流到片状电极下面的结构。

并且，垂直交叉设置的片状电极（即，带状部件移动方向），使片状电极垂直于带状部件的传输方向，因此使阴极面积增大。不把阴极电极限制为片状形状，但可以是凸凹形状，或块状或者针状形状。

作为输入到放电空间的材料气体，利用含第2导电类型（p型）杂质（掺杂剂）的如 SiH_4，或 Si_2H_6, BF_3 或 B_2H_2 的氢硅化物制成和用氢（H_2）气稀释过的前述气体。

输入到放电空间的材料气体，使 H_2 气的输入量是 SiH_4 的输入量的50倍以上，向放电空间提供高频电功率，使阴极的自偏压成为正的（希望+100V以上）放电电压，由此，在 BF_3 的浓度相对于 SiH_4 气体的比例是0%到100%范围内，能形成高质量的微晶p型半导体膜。

然而，如果 BF_3 的浓度小于10%以下，则进入该膜的杂质绝对含量不足，导致开启电压减小。

可使该层的厚度增大，因此满足掺杂绝对量，但是，由于光被p型层吸收，将导致光量的减少，并且增加电阻分量（填充系数）。

还有，如果浓度超过50%，多余的杂质将进入3维坐标的硅晶格，由此，形成结构缺陷。显著地降低结晶特性，引起短路电流增加，FF减少。

希望薄膜厚度大于5nm和小于15nm，最好为10nm或10nm以下。

按带状部件输入放电空间的方向，把材料气体从下部（卷带的侧面）输入，使其流向上部（朝向i层侧）由此，p型半导体层的淀积速度变低，其接近i型层，因为 SiH_4 材料气体趋于减少（run dry），在p型层的上部变高，因为这部分靠近材料气体的输入部分。

在i型层上面，以较低的淀积速度形成p型层，因此，由于两层界面处晶格连续性的结构缺陷数量可能减少，在p型层的上部，可能以相对高的淀积速度，提供高生产率。

还有，在膜中，在p型层的最外表面，可能含有足够大的杂质（掺

杂剂）浓度。可能在串联型元件的光电转换特性中的电流—电压特性方面，使其获得良好的结特性。

图3是滚动型连续等离子CVD设备的简图，用来形成叠层电池（三层电池）型光生伏打元件。

采用如图2所示的分别设置的n、i、p型层形成室构处理室结构，制造电池。

为了通过改善晶格连续性来改善光电元件的电特性，和在制造期间保证元件特性的重复性。必须能重复地在该层的厚度方向控制包含在第2导电类型层中的杂质浓度，和在制造元件期间控制扩散和掺入杂质到相邻微晶i型层和非晶i型层半导体层的工艺。

当通过滚动系统形成上述半导体层时，必须充分保证非晶i型层，微晶i型层，微晶第2导电类型层的形成气氛相互无关、以便满足上述要求。

也就是，本发明提供相互分离的并且通过气门相互连接的形成非晶i型层，微晶i型层，微晶第2导电型层的膜形成室，由此满足上述的要求。

当微晶第2导电类型层位于入射光侧，如果该层厚度小，则入射光损耗少，在载流子产生层中可能产生较多的载流子。

在微晶第2导电类型层中包含的杂质量最小，需要产生足够大的内部电场和具有足够大的强度。

然而，如果薄层中包含高杂质浓度，则在其中形成缺陷，降低微晶特性，降低元件的电特性。

本发明的元件中，要求微晶第2导电类型层的厚度为80-150埃，要求该层杂质浓度最大为10^{21}原子/cm^3。

第2导电类型层的杂质浓度具有梯度，所以，在入射光侧最外而，浓度最高为10^{21}原子/cm^3以上，朝i型层减少，由此，进一步提高它和微晶i型层的连续性，并且进一步提高元件的电特性（光电转换特性）。

当例如由等离子CVD方法（假定连续滚动方法）形成时，通过使

含气体的杂质浓度造成（放电）立体分布，来制成杂质浓度梯度。

该浓度梯度大大地改善了串联电池的第2导电类型层和第1导电类型层的结特性。

本发明，对于微晶 i 型半导体层的厚度的适用范围是 50-100 埃。当该层厚度小于 50 埃时，对促进第 2 导电类型层的结晶没有效果，并且，对于微晶 i 型层和第 2 导电类型层的连续性没有效果。

当液晶 i 型层厚度超过 100 埃，该层作为载流子移动的阻止层，元件的电特性（光电转换特性）显示出填充系数减少。在第 2 导电类型层形成时，在高温下，或多或少地不可避免地有杂质扩散到微晶 i 型半导体层晶格内。

事实上，第 2 导电类型杂质扩散到产生载流子的非晶 i 型半导体层，则会使大批量制造或产生该元件时，不能获得电特性的重复性。

事实上，为了减小影响，选取微晶 i 型层的厚度为 50 埃以上。

图 1 是表示按照本发明制造 Si 单电池型光生伏打元件的整个半导体层形成设备的简图。

图 1 中，通常用标号 101 表示淀积膜形成设备。标号 102 表示长的导电带状部件，标号 103 表示带状部件发送室，标号 104 表示带状部件的卷片室，标号 105 表示 n 型半导层形成室，标号 106 表示非晶 i 型 Si 层形成室，标号 107 表示微晶 i 型硅层形成室，标号 108 表示微晶 p 型半导体层形成室。标号 110 表示放电空间。标号 109 表示气门。标号 111 和 112 表示带轴。

图 4 是表示微晶 i 型 Si 半导体层形成室的结构截面图。

这是采用高频等离子 CVD 方法的淀积膜形成室，并且图 1 中 n 型半导体层形成室 105 和 Si 非晶 i 型半导体形成室 106 有相似的结构。

在图 4 中，标号 401 表示淀积膜形成室，标号 402 表示带状部件，标号 403 表示气门，标号 404 表示门中气体输入部件，标号 405 表示放电器，标号 406 表示带状部件加热器（灯加热器），标号 407 表示材料气体输入部件，标号 408 表示高频电极（阴极），标号 409 表示排气装置，标号 410 表示放电区域。箭头 411 表示带状部件移动方向，

箭头 412 表示材料气体流动方向。

标号 4B 表示屏蔽装置。

下面叙述利用图 4 所示的微晶 i 型 Si 半导体层形成室 401，形成微晶 i 型层的工序。其中，延长带状部件 402 的淀积膜形成室 401，首先利用排气装置进行排气，以便降低气压，但没有表示。使门气体（如 H_2 和 He）从门气体输入装置 404 流到相邻室之间的气门 403，并使相邻室之间气氛相互隔离。

随后，把控制到预定量的材料气体，利用材料气体输入装置 407，沿带状部件传输方向 404，从上部传送到下部，通过气压调整装置（可变的传送阀，没表示），保持放电器的气压为常数。利用带状部件加热器 406 和材料气体及放电器部件加热装置 412，把带状部件 402 和放电器 405 控制到预定温度。

接着，把高频电功率加到阴极 410，引起放电，分解材料气体，在带状部件上形成微晶 i 型膜，同时，以预定速度移动带状部件 402。

利用图 4 所示的淀积膜形成室，在带状部件上用实验方法形成微晶 i 型 Si 半导体膜，该部件由不锈钢（SUS 430）构成，在其上形成 1000 埃的非晶 Si。

形成条件是材料气体 SiH_4 为 10sccm，H_2 为 1000sccm，13.56Mhz 高频电功率为 $0.5W/cm^2$（在电极上）形成温度为 280 ℃，气压为 1.3 毛。

当利用 RHEED 观察形成的膜时，发现它为微晶膜。

利用 TEM（透射型电子显微镜）观察淀积膜的剖面，也可以证实它是微晶层。

并且，利用激光 Raman 光谱方法，也能得出类似的结论。

图 5 是表示如图 1 所示的微晶 p 型半导体形成室的结构截面图。

这是利用高频等离子 CVD 方法的淀积膜形成室。

在图 5 中，标号 501 表示淀积膜形成室，标号 502 表示带状部件，标号 503 表示气门，标号 504 表示门气体输入部件，标号 505 表示放电器，标号 506 表示带状加热部件（灯加热器），标号 507 表示材料

气体输入部件，标号 508 表示片状高频电极（阴极），标号 509 表示排气部件，标号 510 表示放电区域。

箭头 511 表示带状部件移动方向，箭头 512 表示材料气体流动方向。标号 513 表示膜形成区域调整部件。

现在，将叙述利用图 5 所示的微晶 i 型 Si 半导体层形成室，形成微晶 p 型半导体层的工序。

首先，利用抽气装置（其中，抽气泵位于外部，没有表示）对其中延伸 带状部件 502 的淀积膜形成室进行抽气，以便降低气压。

使门气体（例如，H_2 和 He）从门气体输入部件 504 流到相邻处理室之间的气门 503，因此，使相邻淀积室气氛相互隔离。接着，利用材料气体输入部件 509，把预定量的材料气体，按带状部件移动方向从下部输入到上部侧，利用气压调整部件（传导调整阀，没有表示）使放电加压器的气压保持常数。利用带状部件加热装置 507、材料气体和放电器部件加热装置 512 把带状部件 502 和放电器 505 控制到预定的温度。

依次，把高频电功率施加到阴极 510，由此引起放电，分解材料气体，把微晶 p 型膜形成在带状部件上，同时以预定速度移动带状部件 502。

利用如图 5 所示的淀积膜形成室，按实验方法在带状部件上形成微晶 p 型 Si 半导体层，其中带状部件由不锈钢（SUS 430）制成，在不锈钢层上形成 1000 埃厚的非晶硅。

形成条件是，作为材料气体，SiH_4 为 10sccm，H_2 为 3000sccm，BF_3 为 10sccm，13.6MHz 高频电功率为 $0.5W/cm^2$，（每电极区域），形成温度是 200 ℃，气压为 1.2 乇。

当用 RHEED 观察形成膜时，发现膜已结晶、利用 TEM 观察淀积膜的横截面时，也获得类似的结果。而且，利用激光 Raman 光谱方法，也达到类似的结论。还有，按照 SIMS 分析，发现膜中含硼的浓度 $10^{21}atoms/cm^3$ 以上。

下面叙述，利用如图 1 所示的设备，采用滚压方法，制造 Si 单电

池型光生伏打元件的工序。

首先，按滚筒形式缠绕在带轴 111 的长的导电磁性材料带状部件 102，从发送室 103 通过淀积膜形成室 105-108 和气门 109，利用根据弯曲形式施加的拉力伸出到卷片室 104。

把磁滚（没表示）安装到气门和淀积膜形成室 105-108 中，用它牵引伸出的带状部件 102，由此，安置，带状部件沿着它移动的履带。

接着，利用抽气装置没有表示给设备 101 抽气使气压降低到 10^{-3}Torr 数量级，并且设置带状部件 102 的发送室 103 和带状部件 102 的卷片室 104，淀积膜形成室 105-108。为了使淀积膜形成室 105-108 的淀积膜形成条件保持相互无关，把作为门气体的的惰性气体和氢气，从门气体输入装置（没表示）输入到气门 109。

把形成淀积膜的材料气体从气体输入装置（没表示）输入到淀积膜形成室 105-108，利用装在排气管（未表示）的气压调节装置（没表示）控制淀积室的气压到预定数值。

利用安装在淀积室 3 ~ 7 的加热装置（没表示）控制带状部件 102 和放电加热器 110 中的部件到淀积膜形成的条件的温度。

把高频电功率加到每个淀积室的阴极电极，由此使放电空间产生放电。

其次，依次在带状部件上淀积 n 型半导体层，非晶 i 型半导体层，微晶 i 型半导体层和微晶 p 型半导体层，同时，从发送室 103 中的带轴 111 把带状部件 102 传送到卷片室 104，由此形成 Si 单电池型光生伏打元件。

还有，形成光生伏打元件的带状部件 102，连续地被卷到卷片室 104 中的带轴 112 上。

而且，下面将进一步结合某些实施例叙述本发明，但是本发明不限于下述实施例。

[实施例 1]

利用图 1 所示的设备，制造图 9 所示的具有多层结构的 Si 单电池类型光生伏打元件 1201。

利用依次在导电的带状部件（SUS 430）902上面形成的背面反射层903，反射增加层904，第1导电类型层（n型层）905，非晶i型Si半导体层906，微晶i型Si半导体907，微晶p型半导体层908，透光电导膜909和集电极910构成该光生伏打元件901。带状部件902的宽度为40 cm，厚度为0.14mm，并且在其上制成100m长的光生伏打元件。

下面叙述具体的制造工序。

首先，蒸发背反射层铝薄膜和反射增加层ZnO，其厚度分别为100nm和1μm，再用溅射方法在充分去油脂的和冲洗过的带状部件上形成下电极。

利用图1所示的连续滚动系统，采用连续形成设备，由类似的工序，在其上形成半导体层。

采用图6所示的形状的隔板式电极，作为微晶p型层形成室的阴极。带状部件和部分阴极的隔板式电极之间的最近距离是0.5cm，在18个隔板式电极的相邻电极之间的间隔是5cm（即阴极电极的长度是105cm）。在带状部件宽度方向隔板式电极的长度是50cm、阴极面积对接地的包括导电的带状部件的整个阳极的比率是3.0倍。其次，ITO（In_2O_3+SnO_2）通过溅射工艺被蒸镀在微晶p型半导体层上，厚度为80nm，作为透明电极，利用真空蒸发淀积Al，厚度为2μm，作为电流收集电极，由此，制成光生伏打元件（元件实施例1）。

上述光生伏打元件的半导体层形成条件（使用材料气体、RF电功率、气压，衬底温度）如下表1所示。

表 1

衬底SUS 430BA　厚度0.13mm

反射层：铝（Al）薄膜100nm

反射增加层：氧化锌（ZnO）薄膜1μm

门气体：700sccm来自各门

层名	各层厚度	使用气体和流速（sccm）	RF，MW电功率（W）	气压（Torr）	衬底温度（℃）
非晶n型Si层（第1导电类型层）	40	SiH_4 160 PH_3 4 H_2 2000	RF 200	1.2	300
非晶i型Si层	140	SiH_4 400 H_2 2000	RF 800	1.5	200
微晶i型Si层	10	SiH_4 10 H_2 1200	RF 1000	1.3	200
微晶P型Si层(第2导电类型层)	10	SiH_4 10 BF_3 1 B_2 2500	RF 1500	1.2	200

透明电极：$ITO(In_2O_3+SnO_2)$薄膜80μm

电流收集电极：铝(Al)薄膜2μm

通过下述的比较和分析来评价按实施例1所制的光生伏打元件的光电转换性能。

[比较例1]

为了比较，制造没有微晶i型半导体层的Si单电池。

[元件A]

除了在图1所示设备中不在微晶i型Si半导体形成室107中产生放电外，按照制造实施例1的工序，制造元件A。

并且，制造光生伏打元件，只是把加有等效厚度（10nm）的非晶i型半导体层代替元件实施例1的光生伏打元件中的微晶i型半导体层。

[元件B]

除了在图1中所示的设备中不在微晶i型半导体层形成室107中产生放电外，按照元件实施例1制造元件B，在非晶i型半导体层形成

室 106 中，形成的非晶 i 型 Si 半导体层的厚度加 10nm 的。

下面评价按照实施例 1 和比较实施例 1 制造的三种光生伏打元件。采用带状部件横向方向的中心部分，评价电流—电压特性，从端部（离末端 5cm ）切下边长为 5cm 的正方形，放置在下午 1 点半钟（ 1000mV/cm^2 ）的阳光下，测定光电转换效率。其结果如表 2 所示。

表 2

元件名	转换效率（%）	开路电压（V）	短路电流（mA/cm^2）	占空因数
元件实施例 1	1.07	1	1.02	1.05
元件 A	1	1	1	1
元件 B	1	1	1.05	0.95

当比较例 1 的元件各特性是 1 时，则各数值是任意值。用按照本发明的设备制成的实施例 1 的元件中的微晶 i 型层 1，和没有制备上述层的元件-A 和元件-B 相比较，结果发现，改善了占空因数，把转换效率提高到 1.07 倍。

[比较例 2]

检验形成作为微晶的微晶 i 型层的形成条件。

由于采用类似于实施例 1 的工序，形成非晶 i 型层，然后按照下表 3 所示的形成条件，形成淀积膜，以便在其上形成微晶 i 型层而不形成 p 型层，并取出该淀积膜，利用 TEM（透射电子显微镜）照片，来评价淀积膜的结晶特性。

表 4 表示微晶 i 型层的形成条件和结晶特性。

结果证实按下述条件制成的厚度为 5 nm 以上的淀积膜已经结晶，所述条件是，加到放电空间的 H_2 气量是加入 SiH_4 数量的 50 倍以上，施加在电极上的高频电功率的密度是 0.2 （ W/cm^2 ）。

表 3

微晶i型半导体层形成条件			
H_2/SiH_4气体流量比率	RF电功率强度（w/cm^2）	层厚（nm）	证实有微晶特性
10	1	10	×
10	1	15	×
50	0.1	10	×
50	0.1	15	×
50	0.2	10	○
50	0.5	5	○
80	0.1	15	×
80	0.2	5	○
100	0.1	15	×
100	0.2	5	○

其它形成条件：气压：1.3Torr 衬底温度为 200 ℃

[比较例 3]

根据和p型层接触的i型层表面结晶特性和根据p型层形成条件(提供材料气体的数量和提供高频电功率的数量），检测光生伏打元件的微晶p型层的形成条件和电流-电压特性（光电转换特性）。

由于采用类似实施例1的工序，形成非晶i型层，然后，在其上形成微晶i型层和要结晶的p型层，用作样品。

类似于比较例2，用TEM观察样品的横截面，评价p型层的结晶特性。

还有，在样品上形成等于实施例1的透明导电膜，由此，形成电流集电极，来评价光生伏打元件的电流—电压特性（光电转换特性）。

用带状部件横方向的中心部分来评价电流—电压特性，从端部（离末端 5cm ）切下，具有边长为 5cm 的正方形，放置在下午一点半钟（$100mV/cm^2$）的阳光下，测量电流—电压特性。

由下表4表示样品的形成条件和评价微晶特性的结果。

对于 p 型层的结晶特性是用样品的评价栏中的“○”标记表面已发现结晶，用“×”标记表示没发现结晶。

关于光生伏打元件的电流—电压特性是，在样品评价栏中写有标记“○”的样品，获得最大数值的 95%数值以上，在样品评价栏中写有标记“△”的样品，获得 90%数值以上，在样品评价栏中写有标记“×”的样品，获得小于 90%的数值。

由评价结果发现，微晶 i 型层是位于非晶 i 型层上面，因此，促进 p 型层的结晶。也就是可能证实，厚度为 0.5nm 埃数量级的薄层具有微晶特性。还可能证实掺杂气体 BF_3 对 SiH_4 流速比率为 50%时，具有微晶特性，并且光生伏打元件的电流—电压特性良好。

p 型层的其它形成条件是，RF 电功率为 $0.02W/cm^3$，阴极的自偏压为+100 到+150，气压为 1.2Torr，衬底温度为 200 ℃。

97.09.07

表 4-1

具有或没有微晶i型层及其厚度（埃）	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	H_2/SiH_4 流速比率	BF_3/SiH_4 (%)	膜厚 (nm)					
具有.100	20	2	50	×	×	×	×	×
具有.100	20	2	100	○	×	×	×	×
具有.100	20	2	200	○	×	×	×	×
具有.100	20	10	50	×	×	×	×	×
具有.100	20	10	100	×	×	×	×	×
具有.100	20	10	150	×	×	×	×	×
具有.100	20	10	200	○	×	×	×	×
具有.100	20	20	50	×	×	×	×	×
具有.100	20	20	100	×	×	×	×	×
具有.100	20	20	150	×	×	×	×	×
具有.100	20	20	200	×	×	×	×	×
具有.100	20	50	50	×	×	×	×	×
具有.100	20	50	100	×	×	×	×	×
具有.100	20	50	150	×	×	×	×	×
具有.100	20	50	200	×	×	×	×	×
具有.100	20	80	50	×	×	×	×	×
具有.100	20	80	100	×	×	×	×	×
具有.100	20	80	150	×	×	×	×	×
具有.100	20	80	200	×	×	×	×	×

97.09.07

表 4-2

具有或没有微晶i型层及其厚度（埃）	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	H_2/SiH_4 流速比率	BF_3/SiH_4 (%)	膜厚 (nm)					
具有.100	50	2	50	×	×	×	×	×
具有.100	50	2	100	○	×	×	×	×
具有.100	50	2	200	○	×	×	×	×
具有.100	50	5	50	×	×	×	△	△
具有.100	50	5	100	○	○	○	○	○
具有.100	50	5	200	○	×	×	×	×
具有.100	50	10	50	×	×	△	△	△
具有.100	50	10	100	○	○	○	○	○
具有.100	50	10	150	○	○	○	○	○
具有.100	50	10	200	○	×	×	×	×
具有.100	50	20	50	×	△	○	△	△
具有.100	50	20	100	○	○	○	○	○
具有.100	50	20	150	○	○	○	○	○
具有.100	50	20	200	○	×	×	×	×
具有.100	50	50	50	×	△	○	△	△
具有.100	50	50	100	○	○	○	○	○
具有.100	50	50	150	○	○	○	○	○
具有.100	50	50	200	○	×	×	×	×
具有.100	50	80	50	×	×	×	×	×
具有.100	50	80	100	×	×	×	×	×
具有.100	50	80	150	×	×	×	×	×
具有.100	50	80	200	×	×	×	×	×

表 4-3

具有或没有微晶i型层及其厚度（埃）	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	H_2/SiH_4 流速比率	BF_3/SiH_4 （%）	膜厚 (nm)					
具有.100	100	2	50	×	×	×	×	×
具有.100	100	2	100	○	×	×	×	△
具有.100	100	2	200	○	×	×	×	×
具有.100	100	5	50	○	×	×	△	△
具有.100	100	5	100	○	○	○	○	○
具有.100	100	5	150	○	○	○	○	○
具有.100	100	5	200	○	×	△	×	△
具有.100	100	10	50	○	×	△	△	△
具有.100	100	10	100	○	○	○	○	○
具有.100	100	10	150	○	○	○	○	○
具有.100	100	10	200	○	△	○	△	△
具有.100	100	20	50	○	△	△	○	△
具有.100	100	20	100	○	○	○	○	○
具有.100	100	20	150	○	○	○	○	○
具有.100	100	20	200	○	△	○	△	△
具有.100	100	50	50	○	△	△	○	○
具有.100	100	50	100	○	○	○	○	○
具有.100	100	50	150	○	○	○	○	○
具有.100	100	50	200	○	×	△	×	△
具有.100	100	80	50	×	×	×	×	×
具有.100	100	80	100	×	×	×	×	×
具有.100	100	80	150	×	×	×	×	×
具有.100	100	80	200	×	×	×	×	×

[比较例 4]

按几个图形在层厚方向，改变微晶 i 型层的结晶性。设定结晶性朝 p 型层增加的情况和结晶性朝 p 型层减少的情况，然后相互比较光生伏打元件的电压—电流特性。

当结晶性朝 p 型层增加时，使材料气体，从带状部件传输方向的上部，输入到下部。当结晶性朝 p 型层减少时，使材料气体，从带状部件传输方向的下部输入到上部。

下表 5 表示光生伏打元件的电流—电压特性。

表 5

材料气体流向	i 型层的结晶性	在其上淀积的 p 型层结晶性	元件的电流电压特性			
			Voc	Jsc	FF	η
从带状部件传输方向的上部到下部	在 p 型层侧的结晶性高	高结晶性	高	相同	高	高
从带状部件传输方向的上部到下部	在 p 型层侧的结晶性低	稍微低的结晶性	低	相同	低	低

当把材料气体，从带状部件传输方向上部传输到下部，则淀积膜的结晶特性朝 p 型层改进，光生伏打元件的性能，FF，较高。

（比较例 5）

通过下述比较和分析来评价按实施例 1 所制造的光生伏打元件的光电转换性能。

利用与实施例 1 相同的工序，对微晶 i 型层和微晶 p 型半导体层的厚度以及 p 型杂质浓度进行各种变化，由此，制造光电动力元件。

在非晶 i 型层上形成微晶 p 型层，提供光电元件，改变 p 型杂质的浓度，由此评价实施例 1 和比较例 5 的光电元件的电流—电压特性。

用带状部件的横向中心部分评价电流—电压特性，该部分从端部

（距端部 5cm），边长为 5cm 的正方形，把其放在下午 1 点半钟（$100mW/cm^2$）的阳光下，测量光电转换效率等。结果如下表 6 所示。

当设定实施例 1 的各特性值是 1 时，则每个数值是任意值。

在该表中，对于转换效率，开路电压，短路电流，占空系数各数值，最大值是 1，当该特性值基本上等于最大数值的 95%以上时，以标记○表示，当特性值稍微低于 95%，小到 90%的数值时，以△表示，当特性值是显著地小于 90%时，以标记×表示。

并且，用二次离子质谱分析（SIMS）来确定杂质的浓度（分析组成）。

表 6

元件名称	微晶 p 型层厚度 (nm)	p 型层杂质浓度	转换效率 (%)	开路电压 (V)	短路电流 ($mA/cm^{2)}$	占空因数
比较元件 1-1A	50	10^{19}	×	×	×	×
比较元件 1-1B	50	10^{20}	×	×	×	×
比较元件 1-1C	50	10^{21}	×	×	×	×
比较元件 1-1D	50	10^{22}	×	×	×	×
比较元件 1-1E	50	10^{23}	×	△	×	×
比较元件 1-1F	100	10^{19}	×	×	×	△
比较元件 1-1G	100	10^{20}	×	△	△	○
比较元件 1-1H	100	10^{21}	1	○	1	1

比较元件 1-1I	100	10^{22}	○	1	○	○
比较元件 1-J	100	10^{23}	△	○	△	△
比较元件 1-K	150	10^{19}	×	×	△	△
比较元件 1-L	150	10^{20}	×	△	△	△
比较元件 1-M	150	10^{21}	○	○	△	○
比较元件 1-N	150	10^{22}	△	○	△	△
比较元件 1-O	200	10^{19}	×	×	×	×
比较元件 1-P	200	10^{20}	×	△	×	×
比较元件 1-Q	200	10^{21}	×	△	△	△
比较元件 1-R	200	10^{22}	×	△	×	×

从表6可见，当微晶p型层的厚度变大约200埃时，则占空系数减少，当p型层中的p型杂质浓度的最大值是10^{21}原子/cm^3以下时，则开路电压减少。

微晶p型层在层厚度方向的杂质浓度，有三种分布，也就是，在层厚度方向（比较元件1-2A）是均匀的分布，p型层最外表面杂质浓度的分布最浓，因为朝向i型层（比较元件1-2B）变薄，p型层最外表面是稀疏的分布，因为朝向i型层（比较元件1-2C）变厚。

在利用比较例5的情况，评价和测量该元件的电流电压特性。

其结果如下表7所示。

表 7

元件名称	微晶 p 型层的厚度 (nm)	p 型层最大杂质浓度原子 /cm^3	p 型层在厚度方向的杂质浓度分布	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
比较元件 1-2A	100	10^{21}	均匀	1	1	1	1
比较元件 1-2B	100	10^{21}	在表面上密集并朝 i 层减小	1.05	1.02	1	1.03
比较元件 1-2C	100	10^{21}	在表面上薄并朝 i 层更薄	0.43	0.85	0.85	0.6

对于元件的电流—电压特性来说，在具有朝 i 型层减少 p 型层杂质浓度的浓度分布的元件中，获得高转换效率。

（比较例 7）

等效于实施例 1 的光生伏打元件，除了位于微晶 i 型层和微晶 p 型层之间的非晶 i 型层的厚度以外，利用类似于实施例 1 的工序，改变微晶 i 型层和 p 型微晶层的层厚度。

微晶 p 型层中的 p 型杂质浓度具有 10^{21} 原子/cm^3 的数量级，并且具有朝 i 型层侧减少浓度的分布。

象比较例 5 的情况那样，测量和比较所制元件的电流电压特性。结果如下表 8 所示。

表 8

元件名称	微晶 i 型层厚度（nm）	微晶 p 型层厚度（nm）	转换效率（%）	开路电压（V）	短路电流 (mA/cm^2)	占空因数
比较元件 1-3A	0	100	×	△	△	△
比较元件 1-3B	0	150	×	△	△	△
比较元件 1-3C	0	200	×	△	△	△
比较元件 1-3D	30	100	×	△	△	△
比较元件 1-3E	30	150	×	△	△	△
比较元件 1-3F	30	200	×	△	△	△
比较元件 1-3G	50	100	○	○	○	○
比较元件 1-3H	50	150	○	○	○	○
比较元件 1-3I	50	200	△	○	△	△
比较元件 1-3J	100	50	×	△	△	△
实施例 1	100	100	1	1	1	1
比较元件 1-3K	100	150	○	○	○	○
比较元件 1-3L	100	200	×	△	×	×
比较元件 1-3M	150	100	×	△	△	×
比较元件 1-3N	150	150	×	△	△	×
比较元件 1-3O	150	200	×	△	×	×
比较元件 1-3P	200	100	×	×	×	×
比较元件 1-3Q	200	150	×	×	×	×
比较元件 1-3R	200	200	×	×	×	×

如该表所示，当转换效率，开路电压，短路电流，占空因数各值是该实施例中各项数值的 95%时，则其性能基本上等于实施例的性能，写成标记○，当所述数值小于 95%而小到 90%时，其性能较差，写为标记△，当所述数值小于 90%时，其性能明显变差，写为标记×。

关于上述转换效率的电流—电压特性，在具有微晶 i 型层厚度为

50-100 埃和微晶 p 型半导体层厚度为 100 到 150 埃(从详细试验可知，80-150 埃是适合的）的光生伏打元件中，获得了高的光生伏打转换效率。

从实施例 1 和比较例 5、6、7 可知，按照本发明制造的 Si 单电池型光生伏打元件的光电转换特性，显示出非常良好的光电转换特性。

[实施例 2]

按本发明，利用与实施例 1 相似的工序，按照表 6 所示的条件，制造有如图 10 所示结构的 SiGe 单电池型光生伏打元件（实施例 2—元件）。光生伏打元件 1001 由如下叠层构成：在导电带状部件（SUS 430）1002 上面形成的背面反射层 1003，反射增加层 1004，第 1 导电类型层的非晶 n 型层半导体层 1005，非晶 i 型 SiGe 半导体层 1007，非晶 i 型 Si 半导体层 1008，非晶 i 型 Si 半导体层 1009，微晶 p 型 Si 半导体层 1010，其是第 2 导电类型层，透光电导膜 1011，和收集电流的电极 1012。

为了形成半导体层，使用具有与每个半导体层相对应的淀积膜形成室的单电池连续形成设备，和使用如图 2 所示的滚压系统。

在图 2 中，标号 201 通常表示淀积膜形成设备。标号 203 表示发送室，用于发送长的带状部件，标号 204 表示卷带室，用于卷绕带状部件 202，标号 205，206，207，208，209，210 表示淀积膜形成室。标号 205 表示形成作为第 1 导电类型层的非晶 n 型 Si 半导体层的形成室，标号 206 表示形成非晶 i 型 Si 半导体层的形成室，标号 207 表示形成非晶 i 型 SiGe 半导体层形成室，标号 208 表示形成非晶 i 型 Si 半导体层的形成室，标号 209 表示形成微晶 i 型 Si 半导体层的形成室，标号 210 表示形成微晶 p 型 Si 半导体层的形成室。标号 212 表示放电空间。标号 211 表示门，标号 213 和 214 表示带轴。形成各半导体层的形成室通过气门相互连接在一起，并且保持放电室相互独立。

图 7 中，标号 701 表示淀积膜形成室，标号 702 表示带状部件，标号 703 表示气门，标号 704 表示门气体输入装置，标号 705 表示放电

器，标号 706 表示带状部件加热装置（灯加热器），标号 707 表示材料气体提供装置，标号 708 表示微波输入装置，标号 709 表示高频输入装置，标号 710 表示排气装置，标号 711 表示放电区域。箭头 712 表示带状部件移动方向，标号 713 表示膜形成调节装置。

下面叙述利用非晶 i 型 SiGe 半导体形成室，形成非晶 i 型 SiGe 半导体层形成工序。

首先，利用排气装置 710，使淀积膜形成室抽真空，在该形成室中延伸带状部件 702 。接着，利用材料气体输入装置，把材料气体输入到放电空间 711，并且控制到预定数量，利用气压调节装置（未示出），保持放电器气压为常数。利用带状部件加热装置 706 ，材料气体和放电器加热装置，控制带状部件 702 和放电器 705 到预定温度。接着，施加微波和高频电功率，由此，引起放电和分解材料气体，在带状部件 702 上面形成非晶 i 型 SiGe，同时以预定速度移动带状部件 702 。

表 9

衬底： SUS 430 RA，厚度为 0.13mm

反射层：铝（Al）薄膜 100nm

反射增加层：氧化锌薄膜（ZnO） 1 μ m

门气体： 700sccm 、来自每个门

层名	每层厚度（nm）	使用气体流速（sccm）	RF,MW 电功率（W）	气压 (Torr)	衬底温度（℃）
非晶 n 型 Si 层（第 1 导电类型层）	40	SiH_4 250 pH_3 20 K2 1000	RF 500	1.2	350
非晶 i 型 Si 层	15	SiH_4 75 H_2 1500	RF 200	1.3	320
非晶 i 型 SiGe 层	120	SiH_4 100 GeH_4 140 H_2 750	MH500 RF2000	0.01	320
非晶 i 型 Si 层	10	SiH_4 40 H_2 2600	RF 300	1.3	320
非晶 i 型 Si 层	10	SiH_4 25 H_2 2500	RF 1000	1.3	300
微晶 p 型 Si 层（第 2 导电类型层）	10	SiH_4 10 BF_3 1 H_2 2500	RF 2000	1.2	250

透明电极：ITO（In_2O_3+SnO_2）薄膜 80 nm

电流收集电极：铝（Al）薄膜 2 μ m

[比较例 8]

利用等效于实施例 2 的工艺程序，制造光生伏打元件（元件 C）和光生伏打元件（元件 D），在元件 C 中没设置微晶 i 型层，在元件 D 中，用非晶 i 型层代替微晶 i 型层的厚度。对于按实施例 1 和比较实施例 1 和 2 所制造的光电元件进行评价。

利用带状部件的中心部分进行电流—电压特性评价，从端部切下，（离端部 5cm），具有边长为 5cm 的正方形，放在下午 1 点半钟（100mW/cm^2）的阳光下，进行光电转换效率测量。

[比较例 9]

为了比较，制造没有微晶 i 型半导体层的 Si 单电池。

（元件 C）

按照元件一实施例 2 的工序，制造元件 C，除了在图 1 所示的设备中，不在微晶 i 型 Si 半导体层形成室 107 中产生放电。

并且，制造代替元件实施例 1 微晶 i 型半导体层的光生伏打元件，把等效厚度（10nm）施加到非晶 i 型 Si 半导体层上（元件 D）。

按照元件实施例 2 的工序，制造元件 D，除了在图 1 所示的设备中，在半导体 i 型半导体层形成室 107 中，增加 10nm 厚的非晶 i 型 Si 半导体层。

对上述三种光电元件进行评价。

用带状部件的中心部分评价电流—电压特性，该部分位于其宽度方向，从末端（距端部 5cm）切下，具有边长为 5cm 的正方形，放在下午 1 点半钟（100mW/cm^2）的阳光下，测量光电转换效率。

结果如下表 10 所示。

表 10

元件名称	转换效率（%）	开路电压（V）	短路电流 (mA/cm^2)	占空因数
元件实施例 2	1.07	1	1.02	1.05
元件 C	1	1	1	1
元件 D	1	1	1.05	0.95

当元件比较例 1 的每一特性是 1.00 时，每一值是任意的数值。

利用本发明的设备，在元件实施例 2 中设置一个微晶 i 型层，和没有设置该层的元件 C 和元件 D 相比，由于把转换效率提高到 1.07 倍，则占空因数得到改善。

[比较例 10]

根据 i 型怪和 p 型层接触表面的结晶特性以及 p 型层形成条件（提供材料气体的数量以及高频电功率的数量），来检验光生伏打元件的 p 型层微晶形成条件及电流—电压特性（光电转换特性）。

利用类似于实施例 2 的工序，形成直到非晶 i 型层，在其上形成非晶 i 型层和 p 型层，由此，提供一个样品。

象比较例 2 那样，利用 TEM 来观察样品的横截面，并且评价 p 型层的微晶特性。

此外，在样品上形成等效实施例 1 的透射导电膜，由此，形成收集电流电极，并且评价光生伏打元件的电流-电压特性（光电转换特性）。

利用带状部件中心部分，来评价电流电压特性，该部分位于其宽度方向，从端部（离端部 5cm）切下，具有边长 5cm 的正方形，放在下午 1 点半钟（$100mW/cm^2$）的阳光下，测量电流—电压特性。

样品形成条件和微晶特性的评价结果，如表 11 所示。

关于 p 型层的结晶特性，发现微晶的样品，在栏中写上标记○，没发现微晶的样品，在样品栏中，填写标记 × 。

关于光生伏打元件的电流—电压特性，获得最大数值的 95%以上的样品，在样品栏中填写标记○，获得最大值 90%以上的样品，在样品栏中填写标记△，获得最大值的 90%以下的样品，在样品栏中填写标记 × 。从评价结果可知，微晶 i 型层设置在非晶 i 型层上，由此促进了 p 型层的微结晶。也就是，甚至对于厚度为 5nm 数量级的薄层，也能证实微晶特性。并且，即使在 SiH_4 气体流速中，掺杂气体 BF_3 的浓度高达 50%时，也能证实微晶特性，并且使光生伏打元件的电流—电压特性良好。

表 11-1

具有或缺乏及微晶i型层厚度(埃)	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	$H2/SiH_4$ 流速	$BF3/SiH_4$ (%)	层厚 (nm)					
具有.100	20	2	50	×	×	×	×	×
具有.100	20	2	100	○	×	×	×	×
具有.100	20	2	200	○	×	×	×	×
具有.100	20	10	50	×	×	×	×	×
具有.100	20	10	100	×	×	×	×	×
具有.100	20	10	150	×	×	×	×	×
具有.100	20	10	200	○	×	×	×	×
具有.100	20	20	50	×	×	×	×	×
具有.100	20	20	100	×	×	×	×	×
具有.100	20	20	150	×	×	×	×	×
具有.100	20	20	200	×	×	×	×	×
具有.100	20	50	50	×	×	×	×	×
具有.100	20	50	100	×	×	×	×	×
具有.100	20	50	150	×	×	×	×	×
具有.100	20	50	200	×	×	×	×	×
具有.100	20	80	50	×	×	×	×	×
具有.100	20	80	100	×	×	×	×	×
具有.100	20	80	150	×	×	×	×	×
具有.100	20	80	200	×	×	×	×	×

表 11-2

具有或缺乏及微晶i型层厚度（埃）	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	$H2/SiH_4$ 流速	$BF3/SiH_4$ (%)	层厚 (nm)					
具有.100	50	2	50	×	×	×	×	×
具有.100	50	2	100	○	×	×	×	×
具有.100	50	2	200	○	×	×	×	×
具有.100	50	5	50	×	×	×	△	△
具有.100	50	5	100	○	○	○	○	○
具有.100	50	5	200	○	×	×	×	×
具有.100	50	10	50	×	×	△	△	△
具有.100	50	10	100	○	○	○	○	○
具有.100	50	10	150	○	○	○	○	○
具有.100	50	10	200	○	×	×	×	×
具有.100	50	20	50	×	△	○	△	△
具有.100	50	20	100	○	○	○	○	○
具有.100	50	20	150	○	○	○	○	○
具有.100	50	20	200	○	×	×	×	×
具有.100	50	50	50	×	△	○	△	△
具有.100	50	50	100	○	○	○	○	○
具有.100	50	50	150	○	○	○	○	△
具有.100	50	50	200	○	×	×	×	×
具有.100	50	80	50	×	×	×	×	×
具有.100	50	80	100	×	×	×	×	×
具有.100	50	80	150	×	×	×	×	×
具有.100	50	80	200	×	×	×	×	×

表 11-3

具有或缺乏及微晶i型层厚度(埃)	p型层形成条件			确定p型层微晶特性	转换效率	开路电压	短路电流	占空因数
	$H2/SiH_4$ 流速	$BF3/SiH_4$ (%)	层厚 (nm)					
具有.100	100	2	50	○	×	×	×	×
具有.100	100	2	100	○	×	×	×	△
具有.100	100	2	200	○	×	×	×	×
具有.100	100	5	50	○	×	×	△	△
具有.100	100	5	100	○	○	○	○	○
具有.100	100	5	150	○	○	○	○	○
具有.100	100	5	200	○	×	△	×	△
具有.100	100	10	50	○	×	△	△	△
具有.100	100	10	100	○	○	○	○	○
具有.100	100	10	150	○	○	○	○	○
具有.100	100	10	200	○	△	○	△	△
具有.100	100	20	50	○	△	△	○	△
具有.100	100	20	100	○	○	○	○	○
具有.100	100	20	150	○	○	○	○	○
具有.100	100	20	200	○	△	○	△	△
具有.100	100	50	50	○	△	△	○	○
具有.100	100	50	100	○	○	○	○	○
具有.100	100	50	150	○	○	○	○	○
具有.100	100	50	200	○	×	△	×	△
具有.100	100	80	50	×	×	×	×	×
具有.100	100	80	100	×	×	×	×	×
具有.100	100	80	150	×	×	×	×	×
具有.100	100	80	200	×	×	×	×	×

[比较例 11]

下面通过比较和研究来评价按照实施例 2 制造的光生伏打元件的光电转换特性。

利用与实施例类似的工序，多方面地改变非晶 i 型硅层（第 2 导电类型层侧）。微晶 i 型层，微晶 p 型层的厚度，由此，形成光生伏打元件。

下面评价按照实施例 1 和比较例 5 制造光生伏打元件的电流电压特性。

利用带状部件中心部分评价电流电压特性，该部分位于部件的宽度方向，从端部（离末端 5cm）切下，边长为 5cm 的正方形放置在下午一点半钟（$100mW/cm^2$）的阳光下，测量光电转换效率。

其结果如表 6 所示当实施例 1 的各特性是 1.00 时，每个值是任意的。

微晶 p 型层在表面上的 p 型杂质浓度是 10^{21} 原子/cm^3 数量级，在朝向 i 型层侧，浓度的分布减少。

象在比较例 5 的情况一样，测量和评价所制造的元件的电流电压特性。其结果如表 12 所示。

在表中，当转换效率，开路电压，短路电流和占空因数各数值是实施例中各数值的 95%以上时，认为各性能基本上和实施例的各性能相等，用标记○表示，当所述数值是 90%到小于 95%时，其性能较差，用标记△表示，当所述数值小于 90%时，其性能显著地变差，用标记×表示。

表 12-1

元件名称	非晶 i 型 Si 层厚度 (nm)	微晶 i 型层厚度(nm)	微晶 p 型层厚度 (nm)	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
实施例 2	100	100	100	1	1	1	1
比较例元件 2-1	0	0	50	×	×	×	×
比较例元件 2-2	0	0	100	×	×	×	×
比较例元件 2-3	0	0	150	×	×	×	×
比较例元件 2-4	0	0	200	×	×	×	×
比较例元件 2-5	0	30	50	×	×	×	×
比较例元件 2-6	0	30	100	×	×	×	×
比较例元件 2-7	0	30	150	×	×	×	×
比较例元件 2-8	0	30	200	×	×	×	×
比较例元件 2-9	0	50	50	×	×	×	×
比较例元件 2-10	0	50	100	×	×	×	×
比较例元件 2-11	0	50	150	×	×	×	×
比较例元件 2-12	0	50	200	×	×	×	×
比较例元件 2-13	0	100	50	×	×	×	×
比较例元件 2-14	0	100	100	×	×	×	×
比较例元件 2-15	0	100	150	×	×	×	×
比较例元件 2-16	0	100	200	×	×	×	×
比较例元件 2-17	0	150	50	×	×	×	×
比较例元件 2-18	0	150	100	×	×	×	×
比较例元件 2-19	0	150	150	×	×	×	×
比较例元件 2-20	0	150	200	×	×	×	×

表 12-2

元件名称	非晶i型Si层厚度(nm)	微晶i型层厚度(nm)	微晶p型层厚度(nm)	转换效率(%)	开路电压(V)	短路电流(mA/cm^2)	占空因数
实施例2		100	100	1	1	1	1
比较例元件2-21	30	0	50	×	×	×	×
比较例元件2-22	30	0	100	×	×	×	×
比较例元件2-23	30	0	150	×	×	×	×
比较例元件2-24	30	0	200	×	×	×	×
比较例元件2-25	30	30	50	×	×	×	×
比较例元件2-26	30	30	100	×	×	×	×
比较例元件2-27	30	30	150	×	×	×	×
比较例元件2-28	30	30	200	×	×	×	×
比较例元件2-29	30	50	50	×	×	×	×
比较例元件2-30	30	50	100	×	×	×	×
比较例元件2-31	30	50	150	×	×	×	×
比较例元件2-32	30	50	200	×	×	×	×
比较例元件2-33	30	100	50	×	×	×	×
比较例元件2-34	30	100	100	×	×	×	×
比较例元件2-35	30	100	150	×	×	×	×
比较例元件2-36	30	100	200	×	×	×	×
比较例元件2-37	30	150	50	×	×	×	×
比较例元件2-38	30	150	100	×	×	×	×
比较例元件2-39	30	150	150	×	×	×	×
比较例元件2-40	30	150	200	×	×	×	×

97.09.07

表 12-3

元件名称	非晶 i 型 Si 层厚度 (nm)	微晶 i 型层厚度(nm)	微晶 p 型层厚度 (nm)	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
实施例 2	100	100	100	1	1	1	1
比较例元件 2-41	50	0	50				
比较例元件 2-42	50	0	100				
比较例元件 2-43	50	0	150				
比较例元件 2-44	50	0	200				
比较例元件 2-45	50	30	50				
比较例元件 2-46	50	30	100				
比较例元件 2-47	50	30	150				
比较例元件 2-48	50	30	200				
比较例元件 2-49	50	50	50				
比较例元件 2-50	50	50	100	○	○	○	○
比较例元件 2-51	50	50	150	○	○	○	○
比较例元件 2-52	50	50	200				
比较例元件 2-53	50	100	50				
比较例元件 2-54	50	100	100	○	○	○	○
比较例元件 2-55	50	100	150	○	○	○	○
比较例元件 2-56	50	100	200				
比较例元件 2-57	50	150	50				
比较例元件 2-58	50	150	100				
比较例元件 2-59	50	150	150				
比较例元件 2-60	50	150	200				

97.09.07

表 12-4

元件名称	非晶 i 型 Si 层厚度 (nm)	微晶 i 型层厚度(nm)	微晶 p 型层厚度 (nm)	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
实施例 2	100	100	100	1	1	1	1
比较例元件 2-61	100	0	50				
比较例元件 2-62	100	0	100				
比较例元件 2-63	100	0	150				
比较例元件 2-64	100	0	200				
比较例元件 2-65	100	30	50				
比较例元件 2-66	100	30	100				
比较例元件 2-67	100	30	150				
比较例元件 2-68	100	30	200				
比较例元件 2-69	100	50	50				
比较例元件 2-70	100	50	100	○	○	○	○
比较例元件 2-71	100	50	150	○	○	○	○
比较例元件 2-72	100	50	200				
比较例元件 2-73	100	100	50				
实施例 2	100	100	100	1	1	1	1
比较例元件 2-74	100	100	150	○	○	○	○
比较例元件 2-75	100	100	200				
比较例元件 2-76	100	150	50				
比较例元件 2-77	100	150	100				
比较例元件 2-78	100	150	150				
比较例元件 2-79	100	150	200				

97.09.07

表 12-5

元件名称	非晶 i 型 Si 层厚度 (nm)	微晶 i 型层厚度(nm)	微晶 p 型层厚度 (nm)	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
实施例 2	100	100	100	1	1	1	1
比较例元件 2-80	150	0	50				
比较例元件 2-81	150	0	100				
比较例元件 2-82	150	0	150				
比较例元件 2-83	150	0	200				
比较例元件 2-84	150	30	50				
比较例元件 2-85	150	30	100				
比较例元件 2-86	150	30	150				
比较例元件 2-87	150	30	200				
比较例元件 2-88	150	50	50				
比较例元件 2-89	150	50	100	○	○	○	○
比较例元件 2-90	150	50	150	○	○	○	○
比较例元件 2-91	150	50	200				
比较例元件 2-92	150	100	50				
比较例元件 2-93	150	100	100	○	○	○	○
比较例元件 2-94	150	100	150	○	○	○	○
比较例元件 2-95	150	100	200				
比较例元件 2-96	150	150	50				
比较例元件 2-97	150	150	100				
比较例元件 2-98	150	150	150				
比较例元件 2-99	150	150	200				

表 12 － 6

元件名称	非晶 i 型 Si 层厚度 (nm)	微晶 i 型层厚度(nm)	微晶 p 型层厚度 (nm)	转换效率 (%)	开路电压 (V)	短路电流 (mA/cm^2)	占空因数
实施例 2	100	100	100	1	1	1	1
比较例元件 2-100	200	0	50	×	×	×	×
比较例元件 2-101	200	0	100	×	×	×	×
比较例元件 2-102	200	0	150	×	×	×	×
比较例元件 2-103	200	0	200	×	×	×	×
比较例元件 2-104	200	30	50	×	×	×	×
比较例元件 2-105	200	30	100	×	×	×	×
比较例元件 2-106	200	30	150	×	×	×	×
比较例元件 2-107	200	30	200	×	×	×	×
比较例元件 2-108	200	50	50	×	×	×	×
比较例元件 2-109	200	50	100	×	×	×	×
比较例元件 2-110	200	50	150	×	×	×	×
比较例元件 2-111	200	50	200	×	×	×	×
比较例元件 2-112	200	100	50	×	×	×	×
比较例元件 2-113	200	100	100	×	×	×	×
比较例元件 2-114	200	100	150	×	×	×	×
比较例元件 2-115	200	100	200	×	×	×	×
比较例元件 2-116	200	150	50	×	×	×	×
比较例元件 2-117	200	150	100	×	×	×	×
比较例元件 2-118	200	150	150	×	×	×	×
比较例元件 2-119	200	150	200	×	×	×	×

对于诸如转换效率的电流电压特性,以光生伏打元件得到了高光电转换效率，该光生伏打元件中，非微晶 i 型 Si 半导体层厚度是 50-100 埃，微晶 i 型层的厚度是 50 － 100 埃，微晶 p 型半导体层的厚度是 100 － 150 埃（通过详细实验，发现 80-150 埃是合适的）。

从实施例 2 和比较例可知，根据本发明制造的 SiGe 单电池型光生伏打元件，其光电转换特性非常好。

[实施例 3]

利用等离子 CVD 方法，采用如图 3 所示的滚动系统的三单池连续形成设备，形成半导体层。

在图 3 中，标号 301 通常表示淀积膜形成设备。标号 302 表示长的导电磁性材料的带状部件，标号 303 表示发送带状部件的形成室，标号 304 表示带状部件的卷带室，标号 305 表示底电池制造部分，标号 306 表示中间电池制造部分，标号 307 表示顶电池制造部分，标号 308，314，320 表示 n 型半导体层形成室，标号 309，315，321 表示非晶 i 型 Si 层形成室，标号 310，311，316，317 表示非晶 i 型 SiGe 层形成室，标号 312-318，322 表示微晶 i 型 SiGe 层形成室，标号 313，319，323 表示微晶 p 型半导体层形成室。

标号 325 表示放电器。标号 324 表示气门，标号 326，327 表示带轴。底电池和中间电池制造部分采用设备例 2 、顶电池制造部分采用设备例 1 。

利用图 3 的设备，采用与实施例 1 和 2 相似的工序，按照下表 13 所示的条件，制造具有图 11 所示层结构的 SiGe/SiGe/Si 三电池型光生伏打元件 1101 。

表 13

衬底： SUS 403BA， 厚度 0.13mm
反射层：铝（Al）薄膜 100nm
反射增加层：氧化锌（ZnO）薄膜 1 μ m
门气体： 700sccm，来自每个门

层名	每层厚度（nm）	使用气体和流速（sccm）	RF,MW 电功率（W）	气压（Torr）	衬底温度（℃）
n 型 Si 层	40	SiH_4 250 PH_3/H_2 (2% 稀释) 1000 H_2 1000	RF 500	1.2	350
非晶 i 型 Si 层	15	SiH_4 75 H_2 1500	RF 200	1.3	320
非晶 i 型 SiGe 型	120	SiH_4 100 GeH_4 140 H_2 750	MW500 RF2000	0.01	320
非晶 i 型 Si 层	10	SiH_4 40 H_2 2500	RF 300	1.3	320
微晶 i 型 Si 层	10	SiH_4 25 H_2 2500	RF 1000	1.3	300
微晶 p 型 Si 层	10	SiH_4 10 BF_3/H_2 (2% 稀释) 500 H_2 2500	RF 2000	1.2	250
n 型 Si 层	15	SiH_4 100 PH_3/H_2 (2% 稀释) 300 H_2 3000	RF 150	1.2	300
非晶 i 型 Si 层	15	SiH_4 75 H_2 1500	RF 200	1.3	320
非晶 i 型 SiGe 层	120	SiH_4 125 GeH_4 100 H_2 750	MW500 RF2000	0.01	320
非晶 i 型 Si 层	10	SiH_4 40 H_2 2500	RF 300	1.3	320
微晶 i 型 Si 层	10	SiH_4 25 H_2 2500	RF 1000	1.3	300
微晶 p 型 Si 层	10	SiH_4 10 BF_3/H_2 (2% 稀释) 500 H_2 2500	RF 2000	1.2	250
n 型 Si 层	15	SiH_4 100 PH_3/H_2 (2% 稀释) 300 H_2 3000	RF 200	1.2	20 0
非晶 i 型 Si 层	140	SiH_4 400 H_2 2000	RF 800	1.5	300
微晶 i 型 Si 层	10	SiH_4 10 H_2 1200	RF 1000	1.3	200
微晶 p 型 Si 层	10	SiH_4 40 BF_3/H_2 (2% 稀释) 400 H_2 4000	RF 1500	1.2	200

透明电极：ITO（$In_2O_3+SnO_2$）薄膜 80nm

电流收集电极：铝（Al）薄膜 2 μ m

在导电带状部件（SUS 430）1102 上顺序形成背反射层 1103，反射增加层 1104，底部 SiGe 电池 1105（n 型半导体层 1108，非晶 i 型 Si 半导体缓冲层 1109，非晶 i 型 SiGe 半导体层 1110，非晶 i 型 SiGe 半导体缓冲层 1111，微晶 i 型半导体缓冲层 1112，微晶 p 型半导体层 1113），中间 SiGe 电池 1106（n 型半导体层 1114，非晶 i 型 Si 半导体缓冲层 1115，非晶 i 型 SiGe 半导体层 1116，非晶 i 型 SiGe 半导体缓冲层 1117，微晶 i 型半导体缓冲层 1118，微晶 p 型半导体 1119），顶部 Si 电池 1107(n 型半导体层 1120，非晶 i 型 Si 半导体层 1121，微晶 i 型 Si 半导体缓冲层 1122，微晶 p 型半导体层 1123），透明导电膜 1124，电流收集电极 1125。由这些膜层叠层构成光生伏打元件 1101。

为了比较，利用与实施例 3 相似的工序，制造 SiGe\SiGe\Si 3 电池型光生伏打元件（元件 E），它有如图 1 所示的层结构，其中微晶 i 型层没有插入实施例 3 的 3 电池中，在实施例 3 的 3 电池中没有用微晶 i 型 Si 层形成室（没有引起放电）。

并且，利用与实施例 3 相同的工序，制造 SiGe\SiGe\Si 3 电池光生伏打元件（元件 F），用微晶 i 型层形成室形成相同层厚的非晶 i 型层代替其中的微晶 i 型层。

利用与实施例 1 相同的方法，评价在实施例 3（元件实施例 3）和比较例 12（元件 E 和 F）中制造的光生伏打元件的电流—电压特性。其结果如表 14 所示。

表 14

元件名称	转换效率（%）	开路电压（V）	短路电流（mA/cm^2）	占空因数
实施例 3 的元件	1.04	1.01	1.01	1.02
元件 E	1	1	1	1
元件 F	0.93	1	1.02	0.92

如表 14 所示，实施例 3 的光生伏打元件，相对于比较例 12 的光电动力元件（元件 E 和 F）的转换效率是优良的，已经发现，按本发明方法制造的光生伏打元件具有优良的特性，本发明显示出好的效果。

[比较例 13]

通过下面比较和分析来评价按照实施例 13 制造的光生伏打元件的光电转换性能。

利用与实施例相似的工序，同时改变底部电池和中间电池中的微晶 i 型层和微晶 p 型层的厚度，由此，形成光生伏打元件。

评价按实施例 3 和比较例所制造的光生伏打元件的电流电压特性。

利用带状部件的横向方向中心部分评价电流电压特性，从端部（距端部 5cm）切开，边长为 5cm 正方形，放置在下午 1 点半钟（100mW/cm^2）的阳光下，测量光电转换效率。其结果如表 6 所示。当实施例 1 的每个特性值是 1 时，则每个数值是任意的。

微晶 p 型杂质在表面的浓度具有 10^{21} 原子/cm^3 的数量级，并且具有朝 i 层浓度的分布减少。

象在比较例 5 的情况一样，测量和评价所制造元件的电流—电压特性。结果如表 15 所示。

表 15

元件名称	微晶 i 型层的厚度（nm）	微晶 p 型层的厚度(nm)	开路电压（V）	占空因数
比较例元件 3-1	0	100	△	△
比较例元件 3-2	0	150	△	△
比较例元件 3-3	0	200	△	△
比较例元件 3-4	30	100	△	△
比较例元件 3-5	30	150	△	△
比较例元件 3-6	30	200	△	△
比较例元件 3-7	50	100	○	○
比较例元件 3-8	50	150	○	○
比较例元件 3-9	50	200	○	△
比较例元件 3-10	100	50	△	△
实施例 1	100	100	1	1
比较例元件 3-11	100	150	○	○
比较例元件 3-12	100	200	△	×
比较例元件 3-13	150	100	△	×
比较例元件 3-14	150	150	△	×
比较例元件 3-15	150	200	△	×
比较例元件 3-16	200	100	×	×
比较例元件 3-17	200	150	×	×
比较例元件 3-18	200	200	×	×

在表中，当开路电压和占空因数是实施例的 95%以上时，认为该性能基本上等于实施例的性能，用标号○表示，当所述数值是 90%至小于 95 %时，性能稍差，用标记△表示，当所述数值小于 90%，并且性能明显变差，用标记 × 表示。

对于 3 电池的电流电压特性，按照下述条件，微晶 i 型层厚度为 50-100 埃，微晶 p 型半导体层厚度是 100-1500 埃（通过详细实验，发现 80-150 埃合适），则获得高光电转换效率。

从实施例3和比较例可知，根据本发明制造的串联电池的光电转换特性非常好。

如上所述，按照本发明，对于pin结型的光生伏打元件中，利用具有微晶i型半导体层的结构，可能改善非晶i型半导体层和微晶第2导电类型半导体层的晶格连续性，则可能构成具有优良电流电压特性和优良转换效率的光生伏打元件。

并且，利用微晶i型半导体层，可能使微晶第2导电类型半导体层的厚度较薄，光生伏打元件的光电转换特性和短路电流增大并改善占空因数。

此外，利用微晶i型半导体层，在制造元件时，可能抑制第2导电类型杂质从微晶第2导电类型半导体层扩散入非晶i型层，在制造元件时能改善元件性能的均匀性和重复性，能有效地大批量生产光生伏打元件。

并且，在制造元件过程中，为了形成微晶p型半导体层，利用SiH_4，H_2，BF_3作为原料气体，提供H_2对SiH_4的量是50倍以上，提供BF_3对SiH_4的数量是10到50%，施加到原料气体的高频电功率数值是0.01到0.03W/cm^2，由此，可能改善非晶i型半导体层和微晶第2导电类型半导体层之间的晶格连续性。

并且，如此设计，使得在制造元件过程中，为了形成微晶i型半导体层，使原材料气体在带状部件移动方向从上部流到下部，为了形成微晶第2导电类型半导体层，使原料气体按带状部件移动方向从下部流到上部，由此，可能改善微晶i型半导体层和微晶第2导电类型层的晶格连续性，进一步改善非晶i型半导体层和微晶i型半导体层之间的晶格连续性。

还有，在制造元件过程中，为了产生等离子，把电功率加到其面积比淀积室衬底表面大的电极上，因此，可能促进微晶第2导电类型半导体层的形成。

说 明 书 附 图

图 1

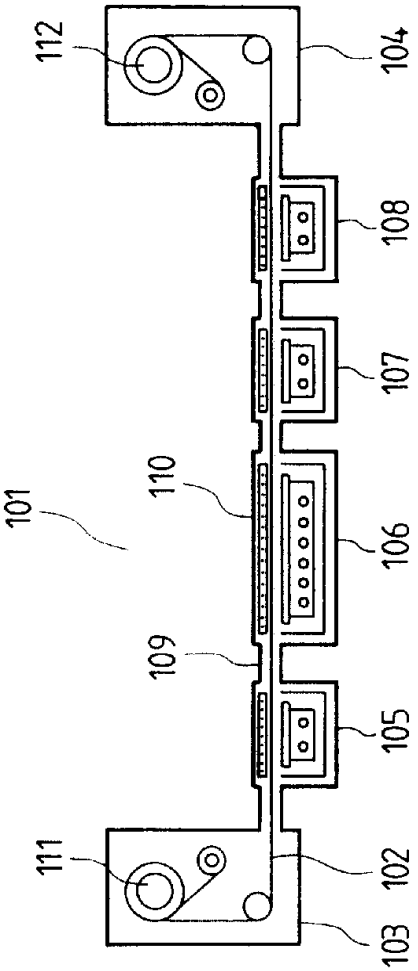


图 2

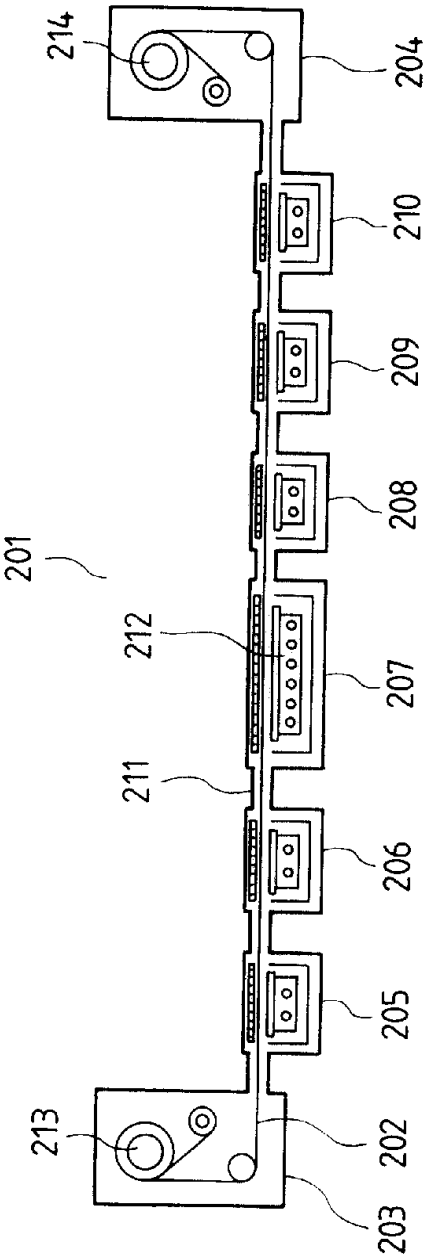


图 3

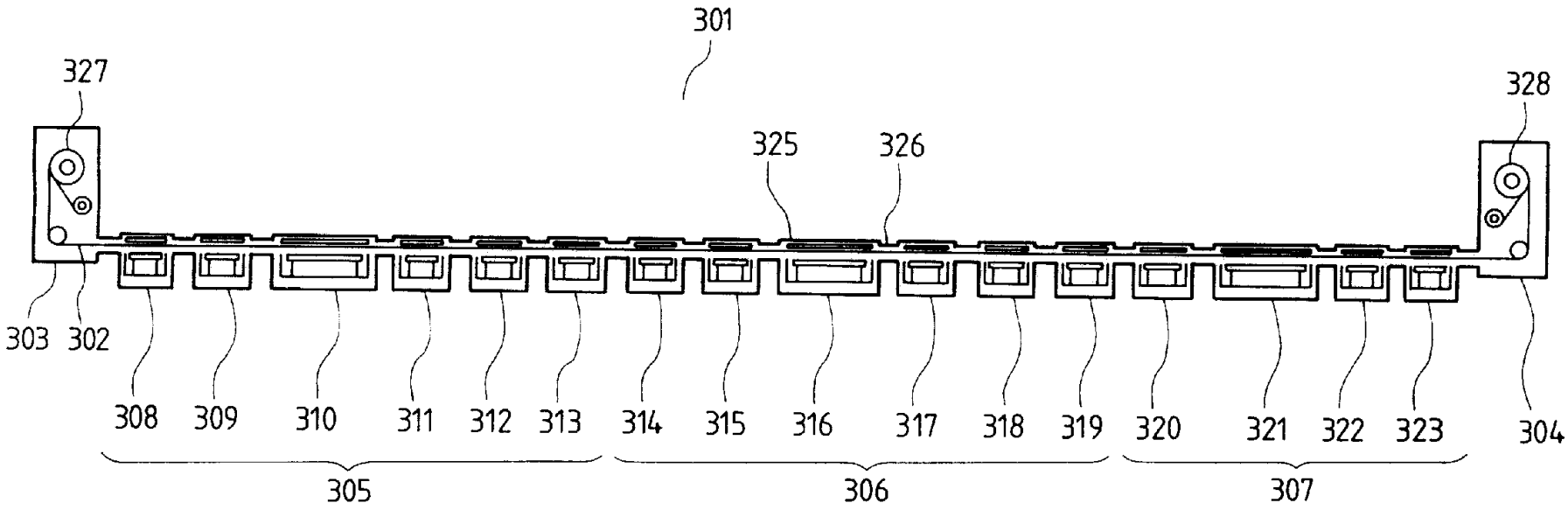

301
327
328
325
326
303
302
308
309
310
311
312
313
314
315
316
317
318
319
320
321
322
323
304
305
306
307

图 4

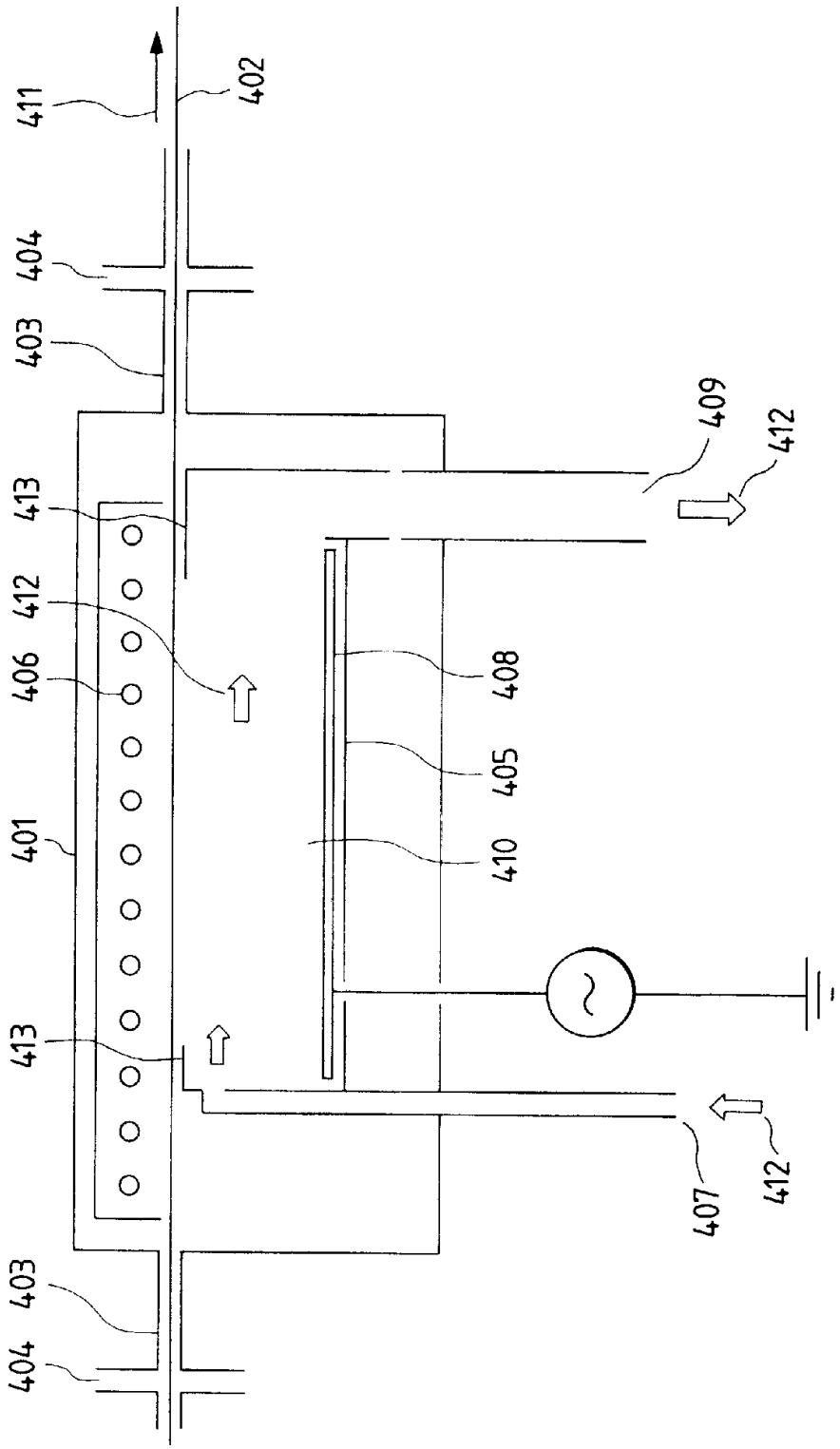

411
402
404
403
409
412
413
412
406
408
405
401
410
413
403
404
407
412

图 5

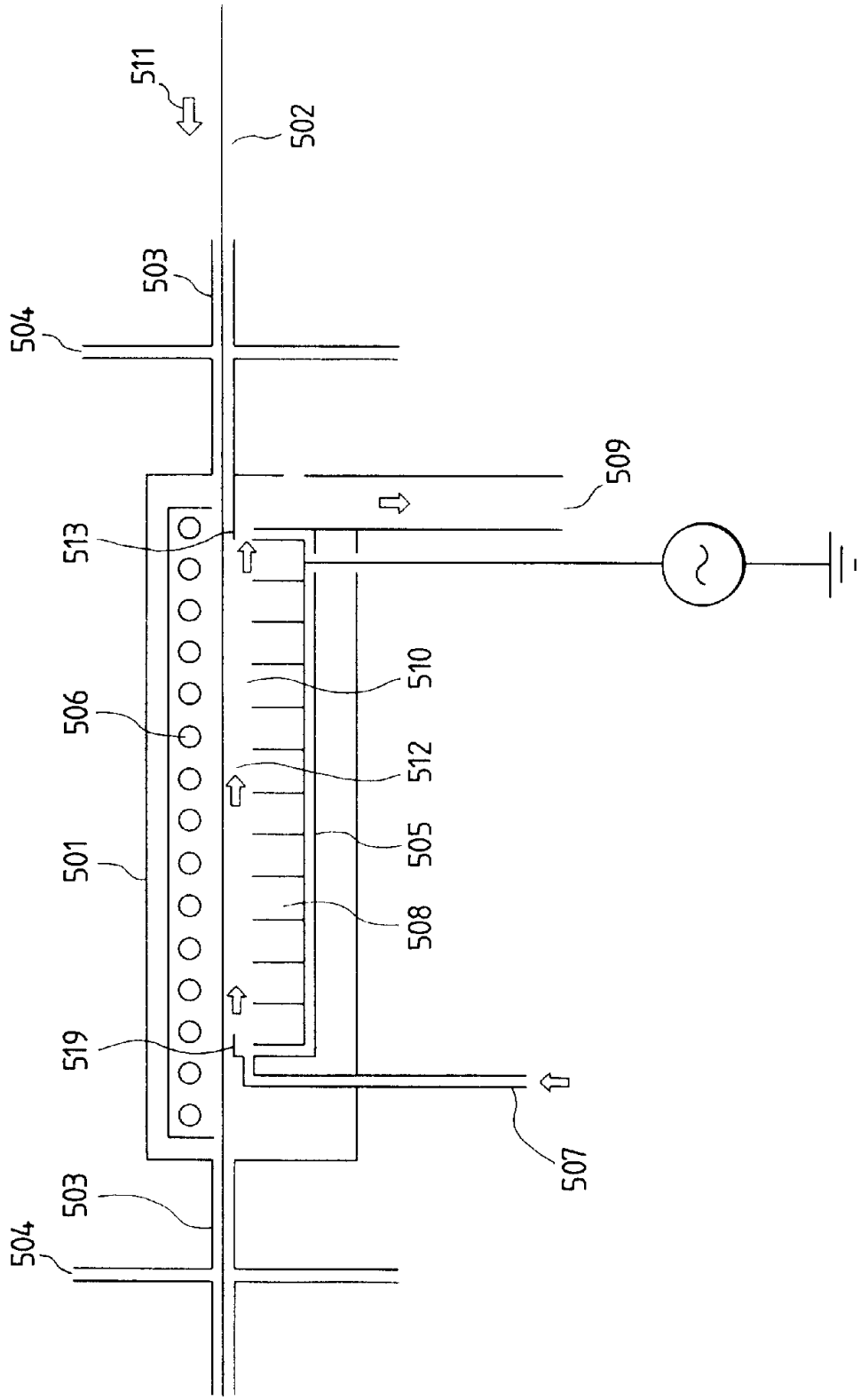


图 6

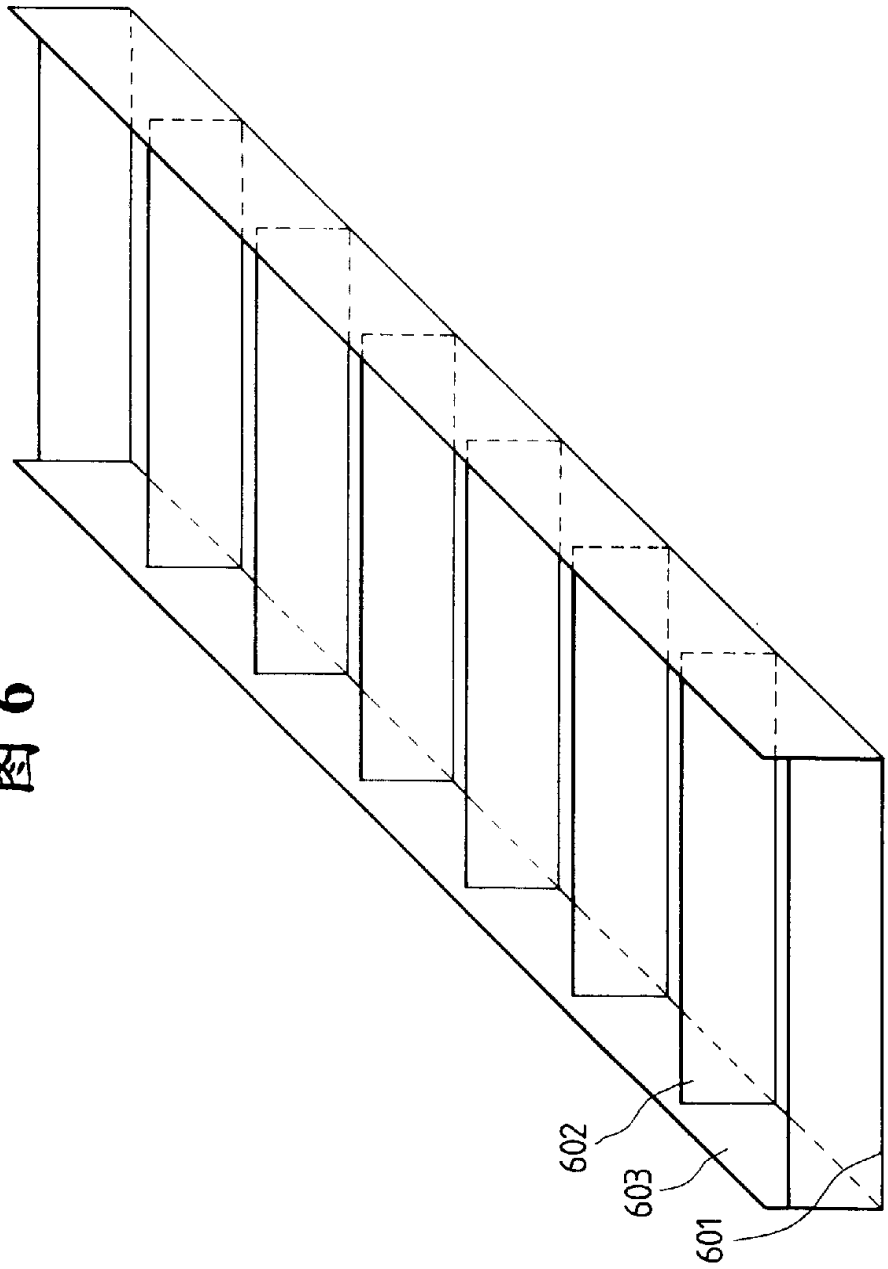


图 7

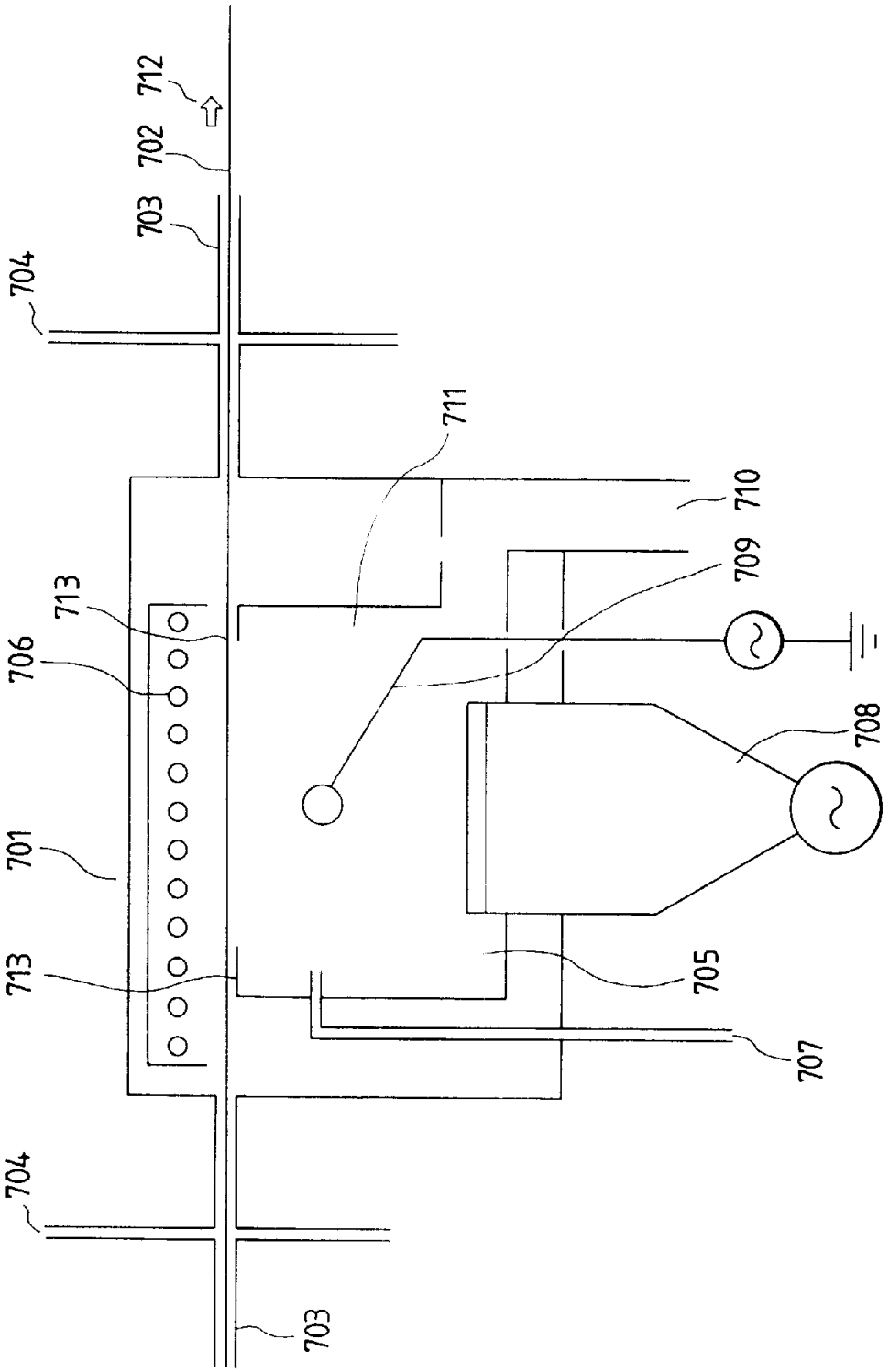


图 8

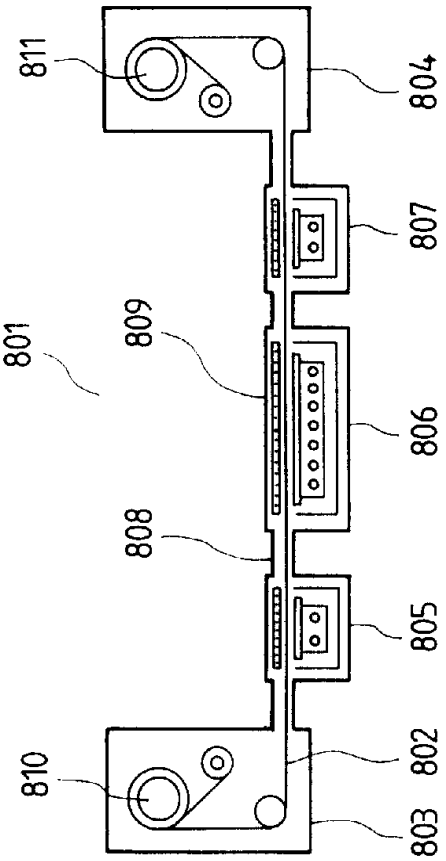


图 9

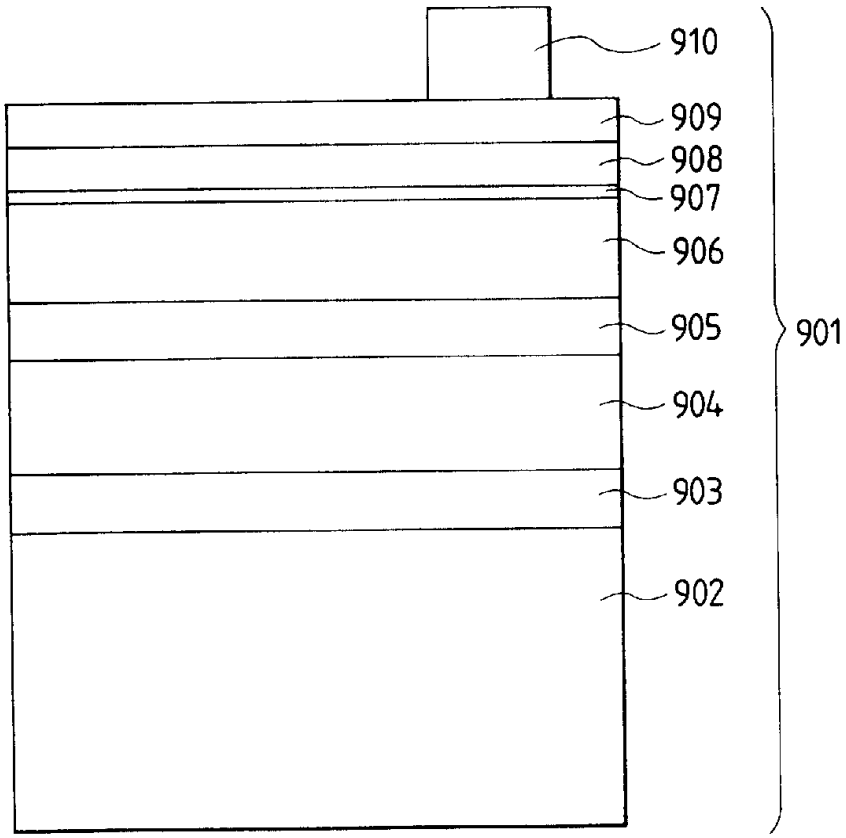


图 10

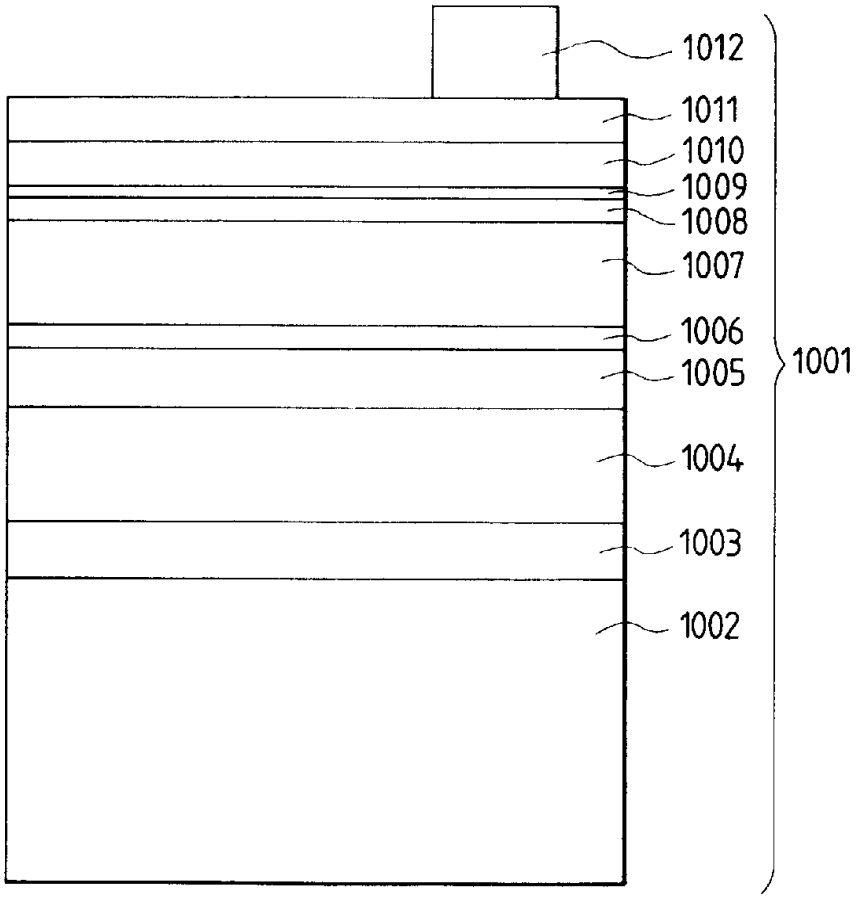
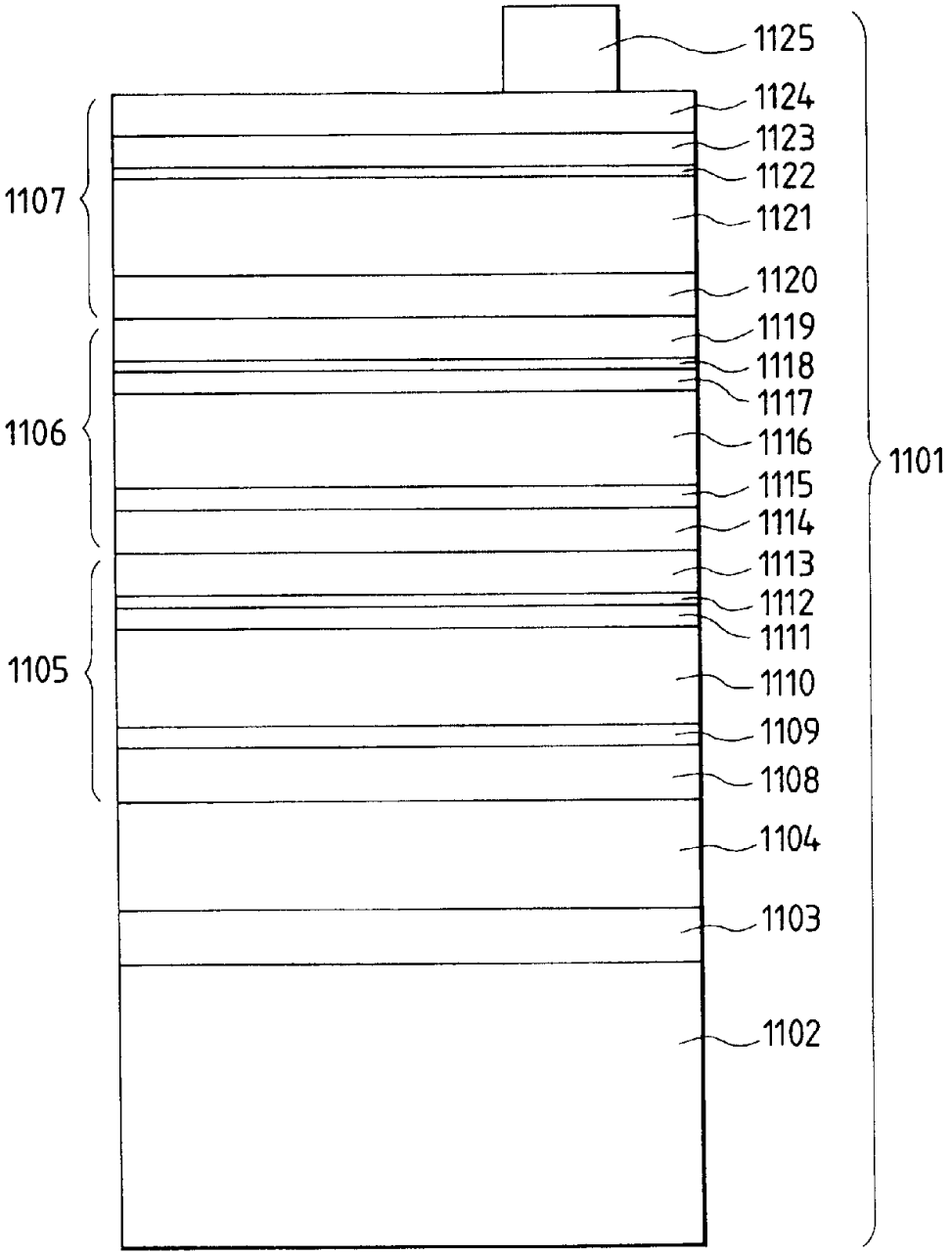


图 11


1125
1124
1123
1122
1121
1120
1119
1118
1117
1116
1115
1114
1113
1112
1111
1110
1109
1108
1104
1103
1102
1107
1106
1105
1101