(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 3 月 8 日 (08.03.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/040340 A1

(51) 国际专利分类号:
*G02F 1/1362* (2006.01)

(21) 国际申请号: PCT/CN2016/108185

(22) 国际申请日: 2016 年 12 月 1 日 (01.12.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610783860.6 2016年8月31日 (31.08.2016) CN

(71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋谭玉, Hubei 430079 (CN)。

(72) 发明人: 邢振周 (XING, Zhenzhou); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋谭玉, Hubei 430079 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST,

(54) **Title:** ARRAY SUBSTRATE

(54) 发明名称: 一种阵列基板

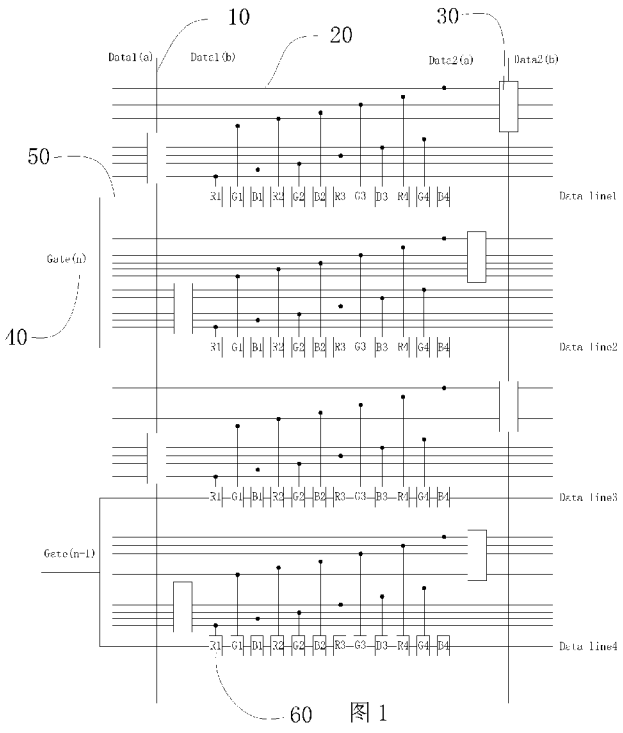


图 1

(57) **Abstract:** Disclosed is an array substrate, comprising a gate driver, a data driver, and a driving circuit structure. The driving circuit structure comprises a plurality of driving circuit units, each driving circuit unit comprising: a pixel matrix; a plurality of second gate lines (50); a plurality of first data lines (10); and a plurality of demultiplexer controllers (30). The problem in the prior art of low transmittance and poor display effect caused by an increase in the number of data lines and gate lines can be solved.

WO 2018/040340 A1

[见续页]

SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

**(84) 指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

**本国际公布**:

— 包括国际检索报告(条约第21条(3))。

**(57) 摘要**：一种阵列基板，包括栅极驱动器、数据驱动器及一驱动电路结构，驱动电路结构包括多个驱动电路单元，每个驱动电路单元包括：像素矩阵；多条第二栅极线（50）；多条第一数据线（10）；多个解多工控制器（30）。解决了现有技术中，由于数据线和栅极线条数增加导致的穿透率低、显示效果差的问题。

# 一种阵列基板

## 技术领域

[1] 本发明涉及液晶显示领域，特别涉及一种阵列基板。

## 背景技术

[2] 液晶显示器(Liquid Crystal Display，LCD)等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点，而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品，成为显示装置中的主流。现有市场上的液晶显示装置大部分为背光型液晶显示器，其包括液晶显示面板(TFT-LCD)及背光模组(backlight module)。液晶显示面板的工作原理是在两片平行的玻璃基板当中放置液晶分子，两片玻璃基板中间有许多垂直和水平的细小电线，通过通电与否来控制液晶分子改变方向，将背光模组的光线折射出来产生画面。

[3] 传统液晶显示驱动电路的驱动结构如图1所示，即一个像素电极4上通过薄膜晶体管3分别接有一条数据线2和一条栅极线1，这种做法可以很好地控制每条栅极线1上栅极的打开、每条数据线2上数据的输入。但是，随着屏幕解析度的增加和分辨率的增加，数据线2和栅极线1的条数也会增加，从而影响穿透率、影响显示效果。为了保证屏幕解析度和穿透率不变，同时减少数据线的条数，现有技术中，有将1条数据线通过解多工控制器分成3条数据线，分别连接一行像素中的3个不同的像素，但是这种架构在常用的列反转显示情况下功耗较高。这种情况亟待改变。

## 对发明的公开

## 技术问题

[4] 本发明的目的在于提供一种阵列基板，以解决现有技术中，随着屏幕解析度的增加和分辨率的增加，数据线和栅极线的条数也会增加，从而影响穿透率、影响显示效果的问题。

## 问题的解决方案

技术解决方案

[5] 本发明的技术方案如下：

[6] 一种阵列基板，其包括栅极驱动器、数据驱动器及一驱动电路结构，所述驱动电路结构包括多个驱动电路单元，每个所述驱动电路单元包括：

[7] 像素矩阵，包括多个像素，用于显示图像信号；

[8] 多条第二栅极线，每条所述第二栅极线用于驱动所述像素矩阵的一行像素；

[9] 多条第一数据线，与所述多条第二栅极线相垂直，其中一半设在所述像素矩阵的左边，另一半设在所述像素矩阵的右边，用于向对应的像素输入数据信号；

[10] 多个解多工控制器，用于将每一条所述第一数据线分为多条第二数据线，并分别对其进行开启与关闭的控制；

[11] 其中所述栅极驱动器设有多条第一栅极线，每条所述第一栅极线分为多条所述第二栅极线，多条所述第二栅极线分别一一对应地驱动所述像素矩阵的各行像素，所述数据驱动器设有所述多条第一数据线，每条所述第一数据线通过多个所述解多工控制器分为多条所述第二数据线，每个所述解多工控制器输出多条所述第二数据线并一一对应连接一行像素的一半像素，每行像素与2个所述解多工控制器输出的多条所述第二数据线一一对应连接，且该2个所述解多工控制器对应不同的所述第一数据线；

[12] 其中每条所述第一栅极线分为2条所述第二栅极，每个所述解多工控制器将每条所述第一数据线分为6条所述第二数据线。

[13] 优选地，其中在一个所述驱动电路单元中，所述数据驱动器对应设有4条所述第一数据线，所述驱动电路单元的左边与右边各设有2条所述第一数据线。

[14] 优选地，其中与每行像素一一对应连接的多条所述第二数据线所对应的2个所述解多工控制器，分别设在每个所述驱动电路单元的左右两边的一条所述第一数据线上。

[15] 优选地，其中每个所述解多工控制器输出的各条所述第二数据线，各自独立地输入不同或相同的灰阶信号到对应的像素上。

[16] 优选地，其中在一个所述驱动电路单元中，一个所述解多工控制器输出的多条所述第二数据线对应连接的一行像素中，各个像素两两之间不相邻。

[17] 优选地，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中相邻的两行像素。

[18] 优选地，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中不相邻的两行像素。

[19] 优选地，其中在一个所述驱动电路单元中，所述像素矩阵的每行像素个数为12个，所述像素矩阵的像素包括RGB三色像素或RGBW四色像素。

[20] 一种阵列基板，其包括栅极驱动器、数据驱动器及一驱动电路结构，所述驱动电路结构包括多个驱动电路单元，每个所述驱动电路单元包括：

[21] 像素矩阵，包括多个像素，用于显示图像信号；

[22] 多条第二栅极线，每条所述第二栅极线用于驱动所述像素矩阵的一行像素；

[23] 多条第一数据线，与所述多条第二栅极线相垂直，其中一半设在所述像素矩阵的左边，另一半设在所述像素矩阵的右边，用于向对应的像素输入数据信号；

[24] 多个解多工控制器，用于将每一条所述第一数据线分为多条第二数据线，并分别对其进行开启与关闭的控制；

[25] 其中所述栅极驱动器设有多条第一栅极线，每条所述第一栅极线分为多条所述第二栅极线，多条所述第二栅极线分别一一对应地驱动所述像素矩阵的各行像素，所述数据驱动器设有所述多条第一数据线，每条所述第一数据线通过多个所述解多工控制器分为多条所述第二数据线，每个所述解多工控制器输出多条所述第二数据线并一一对应连接一行像素的一半像素，每行像素与2个所述解多工控制器输出的多条所述第二数据线一一对应连接，且该2个所述解多工控制器对应不同的所述第一数据线。

[26] 优选地，其中每条所述第一栅极线分为2条所述第二栅极线。

[27] 优选地，其中每个所述解多工控制器将每条所述第一数据线分为6条所述第二数据线。

[28] 优选地，其中在一个所述驱动电路单元中，所述数据驱动器对应设有4条所述第一数据线，其中所述驱动电路单元的左边与右边各设有2条所述第一数据线。

[29] 优选地，其中与每行像素一一对应连接的多条所述第二数据线所对应的2个所述解多工控制器，分别设在每个所述驱动电路单元的左右两边的一条所述第一

数据线上。

[30] 优选地，其中每个所述解多工控制器输出的各条所述第二数据线，各自独立地输入不同或相同的灰阶信号到对应的像素上。

[31] 优选地，其中在一个所述驱动电路单元中，一个所述解多工控制器输出的多条所述第二数据线对应连接的一行像素中，各个像素两两之间不相邻。

[32] 优选地，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中相邻的两行像素。

[33] 优选地，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中不相邻的两行像素。

[34] 优选地，其中在一个所述驱动电路单元中，所述像素矩阵的每行像素个数为12个，所述像素矩阵的像素包括RGB三色像素或RGBW四色像素。

## 发明的有益效果

### 有益效果

[35] 本发明的一种阵列基板，通过解多工控制器将将第一数据线分为多条第二数据线，并一一对应地连接到一行像素上，解决了现有技术中，随着屏幕解析度的增加和分辨率的增加，数据线和栅极线的条数也会增加，从而影响穿透率、影响显示效果的问题。

## 对附图的简要说明

### 附图说明

[36] 图1为本发明实施例的一种阵列基板的一个驱动电路单元的整体结构示意图；

[37] 图2为本发明实施例的另一种阵列基板的一个驱动电路单元的整体结构示意图；

[38] 图3为现有技术的一种阵列基板的电路驱动结构示意图；

[39] 图4为本发明实施例的阵列基板的一个驱动电路单元的显示控制时序示意图。

## 实施该发明的最佳实施例

### 本发明的最佳实施方式

[40] 以下各实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实

施例。本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。在图中，结构相似的单元是以相同标号表示。

[41] 实施例一

[42] 请参考图1，图1为本发明实施例的一种阵列基板的一个驱动电路单元的整体结构示意图，从图1可以看到，本发明的一种阵列基板，包括栅极驱动器、数据驱动器及一驱动电路结构，所述驱动电路结构包括多个驱动电路单元，每个所述驱动电路单元包括：

[43] 像素矩阵，包括多个像素60，用于显示图像信号。

[44] 多条第二栅极线50，每条所述第二栅极线50用于驱动所述像素矩阵的一行像素60。

[45] 多条第一数据线10，与所述多条第二栅极线50相垂直，其中一半设在所述像素矩阵的左边，另一半设在所述像素矩阵的右边，用于向对应的像素60输入数据信号。

[46] 多个解多工控制器30，用于将每一条所述第一数据线10分为多条第二数据线20，并分别对其进行开启与关闭的控制。

[47] 其中，所述栅极驱动器设有多条第一栅极线40，每条所述第一栅极线40分为多条所述第二栅极线50，多条所述第二栅极线50分别一一对应地驱动所述像素矩阵的各行像素60，所述数据驱动器设有所述多条第一数据线10，每条所述第一数据线10通过多个所述解多工控制器30分为多条所述第二数据线20，每个所述解多工控制器30输出多条所述第二数据线20并一一对应连接一行像素60的一半像素60，每行像素60与2个所述解多工控制器30输出的多条所述第二数据线20一一对应连接，且该2个所述解多工控制器30对应不同的所述第一数据线10。

[48] 在本实施例中，优选每条所述第一栅极线40分为2条所述第二栅极线50。

[49] 在本实施例中，优选每个所述解多工控制器30将每条所述第一数据线10分为6条所述第二数据线20。

[50] 在本实施例中，在一个所述驱动电路单元中，优选所述数据驱动器对应设有4

条所述第一数据线10，其中所述驱动电路单元的左边与右边各设有2条所述第一数据线10。

[51] 在本实施例中，与每行像素60一一对应连接的多条所述第二数据线20所对应的2个所述解多工控制器30，分别设在每个所述驱动电路单元的左右两边的一条所述第一数据线10上。这种分配方式可以使得电路结构更加均匀合理。

[52] 在本实施例中，每个所述解多工控制器30输出的各条所述第二数据线20，各自独立地输入不同或相同的灰阶信号到对应的像素60上。这样就可以通过解多工控制器30独立地控制其每个输出口的信号，根据实际需要输出不同灰阶信号来进行显示。

[53] 在本实施例中，在一个所述驱动电路单元中，一个所述解多工控制器30输出的多条所述第二数据线20对应连接的一行像素60中，各个像素60两两之间不相邻。

[54] 在本实施例中，源于同一条所述第一栅极线40的2条所述第二栅极线50，分别驱动所述像素矩阵中相邻的两行像素60。

[55] 在本实施例中，源于同一条所述第一栅极线40的2条所述第二栅极线50，分别驱动所述像素矩阵中不相邻的两行像素60，这里请参考图2，图2为本发明实施例的另一种阵列基板的一个驱动电路单元的整体结构示意图。图2与图1的相同之处在于，图2的第一数据线10也通过多个解多工控制器30分为多条第二数据线20，并按照同样的方式连接到各行的像素60上去。不同之处在于，图2的第一栅极线40分成的多条第二栅极线50连接的各行像素60是不相邻的。

[56] 在本实施例中，在一个所述驱动电路单元中，所述像素矩阵的每行像素60的个数为12个，所述像素矩阵的像素60包括RGB三色像素矩阵或RGBW四色像素矩阵（RGBW四色像素矩阵的示意图未示出）。当所述像素矩阵的为RGB三色像素矩阵时，一个所述驱动电路单元的一行像素60中，包含4个像素单元，每个像素单元包含RGB 3个像素60。当所述像素矩阵的为RGBW四色像素矩阵时，一个所述驱动电路单元的一行像素60中，包含3个像素单元，每个像素单元包含RGBW 4个像素60。

[57] 如图4所示，图4为本发明实施例的阵列基板的一个驱动电路单元的显示控制时

序示意图。其中，VSYN也叫 V sync信号，其为帧同步信号。HSYN也叫H sync信号，其为行同步信号。VBP为V sync
后廊，用来传递一些音频信号等(其中VACT传递的是一帧时间内的视频信号)。VFP为V sync 前廊，空白时间区域，可为下帧传递内容做些准备。VS为V sync 低电平脉冲。VACT为V sync有效宽度。HBP为H sync 后廊，用来传递一些音频信号等(其中HACT传递的是一行时间内视频信号)。HFP为H sync 前廊，空白时间区域，可为下帧传递内容做些准备。HS为H sync 低电平脉冲。HACT为H sync有效宽度。DEN为使能有效信号。CLK为晶振时钟。

[58] 本发明的工作过程如下：

[59] 如图1和图2所示，分别为本发明的2to12 De-mux驱动架构的两种电路结构形式，其中每条第一栅极线40同时控制两条第二栅极线50的开与关，当1条第一栅极线40（如图中的Gate n）打开时，则2条第二栅极线50（如图中的Gate line1和Gate
line2）打开，4条第一数据线10（如图中的Data1(a)、Data1(b)、Data2(a)和Data2(b)）分别通过12条第二数据线20给2条第二栅极线50（如图中的Gate line1与 Gate line2）上的像素60充电；当另一条第一栅极线40（如图中的Gate( n+1)）打开时（此时Gate n关闭），则另2条第二栅极线50（如图中的Gate line3和Gate line4）上的栅极被打开，4条第一数据线10（如图中的Data1(a)、Data1(b)、Data2(a)和Data2(b)）分别通过12第二数据线20给第二栅极线50（如图中的Gate line3与 Gate line4）上的像素60充电。其中，每次充电的时候，每条第二数据线20对与其连接的像素60进行独立的充电控制，并非所有第二数据线20同时对相关的像素60进行充电，而是一部分充电另一部分不充电。本发明的2to12 De-mux驱动架构相较于现有技术的2to6 De-mux驱动架构会缩减栅极线的条数为原来的一半，有益于缩减GOA控制单元的面积，从而有利于窄边框的实现，另外2to12 De-mux驱动架构的数据线条数依然保持与2to6 De-mux驱动架构的数据线条数相同。

[60] 现有技术中，以将1条数据线通过解多工控制器30分成3条数据线，分别连接一行像素60中的3个不同的像素60的技术方案为例，这种驱动电路共有1080条数据线，1920条栅极线，一帧充电显示时间为16.7ms,则每条栅极线的充电时间约为(

16.7/1920)ms, 这样的话，其中每个像素60的充电时间大约为(16.7/1920)/(1080*3)ms。而本发明的技术方案中，一帧充电显示的时间大约为16.7ms,则每条栅极线的充电时间约为16.7/(1920/2)ms，这样的话，其中每个像素60的充电时间约为16.7/(1920/2)/(1080*3)ms，即每个像素60的充电时间增加。由于充电时间的增加，为在本发明的技术方案提供了时间保证，从而使本发明的技术方案能变为现实。

[61] 本发明的一种阵列基板，通过解多工控制器30将将第一数据线10分为多条第二数据线20，并一一对应地连接到一行像素60上，解决了现有技术中，随着屏幕解析度的增加和分辨率的增加，数据线和栅极线的条数也会增加，从而影响穿透率、影响显示效果的问题。另外，本发明降低了液晶显示面板的功耗，为2to12 De-mux（即2对12解多工控制器，具体来说是一条数据线连接6个两两不相邻的像素60）驱动架构下引入In cell 触控面板（即触控面板的一个基板设置在液晶面板中），提供了充电时间的保证，使1to6 De-mux（即1对6解多工控制器，具体来说是一条数据线连接6个两两相邻的像素60）组合In cell 触控面板架构具有可实现性，同时使液晶显示面板实现窄边框化，在1to6 De-mux组合RGBW驱动方案下，提升了像素60的充电率，同时有利于实现窄边框。

[62] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

# 权利要求书

[权利要求 1] 一种阵列基板，其包括栅极驱动器、数据驱动器及一驱动电路结构，所述驱动电路结构包括多个驱动电路单元，每个所述驱动电路单元包括：

像素矩阵，包括多个像素，用于显示图像信号；

多条第二栅极线，每条所述第二栅极线用于驱动所述像素矩阵的一行像素；

多条第一数据线，与所述多条第二栅极线相垂直，其中一半设在所述像素矩阵的左边，另一半设在所述像素矩阵的右边，用于向对应的像素输入数据信号；

多个解多工控制器，用于将每一条所述第一数据线分为多条第二数据线，并分别对其进行开启与关闭的控制；

其中所述栅极驱动器设有多条第一栅极线，每条所述第一栅极线分为多条所述第二栅极线，多条所述第二栅极线分别一一对应地驱动所述像素矩阵的各行像素，所述数据驱动器设有所述多条第一数据线，每条所述第一数据线通过多个所述解多工控制器分为多条所述第二数据线，每个所述解多工控制器输出多条所述第二数据线并一一对应连接一行像素的一半像素，每行像素与2个所述解多工控制器输出的多条所述第二数据线一一对应连接，且该2个所述解多工控制器对应不同的所述第一数据线；

其中每条所述第一栅极线分为2条所述第二栅极，每个所述解多工控制器将每条所述第一数据线分为6条所述第二数据线。

[权利要求 2] 根据权利要求1所述的阵列基板，其中在一个所述驱动电路单元中，所述数据驱动器对应设有4条所述第一数据线，所述驱动电路单元的左边与右边各设有2条所述第一数据线。

[权利要求 3] 根据权利要求1所述的阵列基板，其中与每行像素一一对应连接的多条所述第二数据线所对应的2个所述解多工控制器，分别设在每个所述驱动电路单元的左右两边的一条所述第一数据线上。

[权利要求 4] 根据权利要求1所述的阵列基板，其中每个所述解多工控制器输出的各条所述第二数据线，各自独立地输入不同或相同的灰阶信号到对应的像素上。

[权利要求 5] 根据权利要求1所述的阵列基板，其中在一个所述驱动电路单元中，一个所述解多工控制器输出的多条所述第二数据线对应连接的一行像素中，各个像素两两之间不相邻。

[权利要求 6] 根据权利要求1所述的阵列基板，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中相邻的两行像素。

[权利要求 7] 根据权利要求1所述的阵列基板，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中不相邻的两行像素。

[权利要求 8] 根据权利要求1所述的阵列基板，其中在一个所述驱动电路单元中，所述像素矩阵的每行像素个数为12个，所述像素矩阵的像素包括RGB三色像素或RGBW四色像素。

[权利要求 9] 一种阵列基板，其包括栅极驱动器、数据驱动器及一驱动电路结构，所述驱动电路结构包括多个驱动电路单元，每个所述驱动电路单元包括：

像素矩阵，包括多个像素，用于显示图像信号；

多条第二栅极线，每条所述第二栅极线用于驱动所述像素矩阵的一行像素；

多条第一数据线，与所述多条第二栅极线相垂直，其中一半设在所述像素矩阵的左边，另一半设在所述像素矩阵的右边，用于向对应的像素输入数据信号；

多个解多工控制器，用于将每一条所述第一数据线分为多条第二数据线，并分别对其进行开启与关闭的控制；

其中所述栅极驱动器设有多条第一栅极线，每条所述第一栅极线分为多条所述第二栅极线，多条所述第二栅极线分别一一对应地

驱动所述像素矩阵的各行像素，所述数据驱动器设有所述多条第一数据线，每条所述第一数据线通过多个所述解多工控制器分为多条所述第二数据线，每个所述解多工控制器输出多条所述第二数据线并一一对应连接一行像素的一半像素，每行像素与2个所述解多工控制器输出的多条所述第二数据线一一对应连接，且该2个所述解多工控制器对应不同的所述第一数据线。

[权利要求 10] 根据权利要求9所述的阵列基板，其中每条所述第一栅极线分为2条所述第二栅极线。

[权利要求 11] 根据权利要求9所述的阵列基板，其中每个所述解多工控制器将每条所述第一数据线分为6条所述第二数据线。

[权利要求 12] 根据权利要求9所述的阵列基板，其中在一个所述驱动电路单元中，所述数据驱动器对应设有4条所述第一数据线，其中所述驱动电路单元的左边与右边各设有2条所述第一数据线。

[权利要求 13] 根据权利要求9所述的阵列基板，其中与每行像素一一对应连接的多条所述第二数据线所对应的2个所述解多工控制器，分别设在每个所述驱动电路单元的左右两边的一条所述第一数据线上。

[权利要求 14] 根据权利要求9所述的阵列基板，其中每个所述解多工控制器输出的各条所述第二数据线，各自独立地输入不同或相同的灰阶信号到对应的像素上。

[权利要求 15] 根据权利要求9所述的阵列基板，其中在一个所述驱动电路单元中，一个所述解多工控制器输出的多条所述第二数据线对应连接的一行像素中，各个像素两两之间不相邻。

[权利要求 16] 根据权利要求9所述的阵列基板，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中相邻的两行像素。

[权利要求 17] 根据权利要求9所述的阵列基板，其中源于同一条所述第一栅极线的2条所述第二栅极线，分别驱动所述像素矩阵中不相邻的两行像素。

[权利要求 18] 根据权利要求9所述的阵列基板，其中在一个所述驱动电路单元中，所述像素矩阵的每行像素个数为12个，所述像素矩阵的像素包括RGB三色像素或RGBW四色像素。

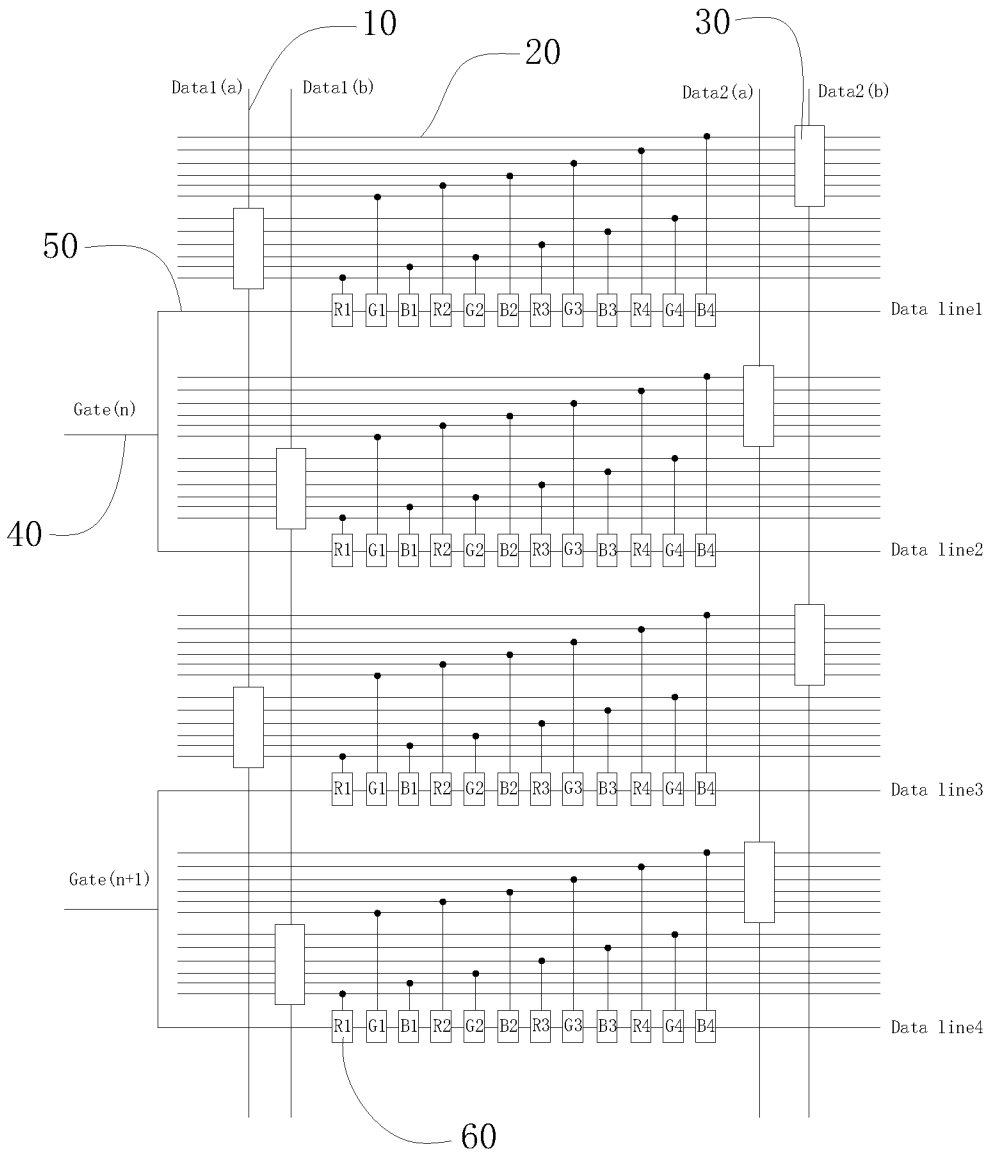
10
20
30
Data1(a)
Data1(b)
Data2(a)
Data2(b)
50
Gate(n)
40
Gate(n+1)
60
R1 G1 B1 R2 G2 B2 R3 G3 B3 R4 G4 B4
Data line1
Data line2
Data line3
Data line4

图 1

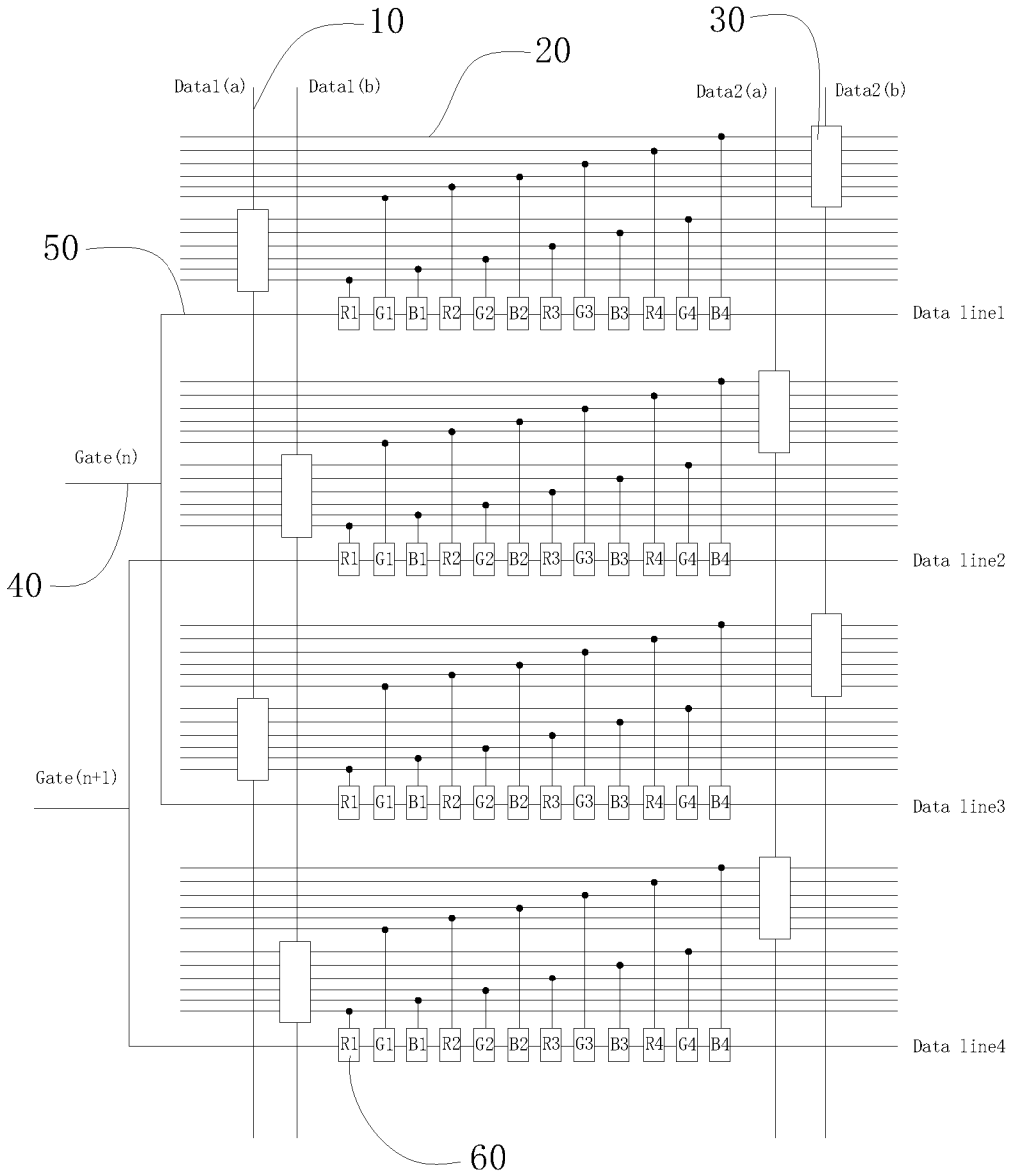
10
20
30
Data1(a)
Data1(b)
Data2(a)
Data2(b)
50
Gate(n)
40
Gate(n+1)
R1 G1 B1 R2 G2 B2 R3 G3 B3 R4 G4 B4
Data line1
Data line2
Data line3
Data line4
60

图 2

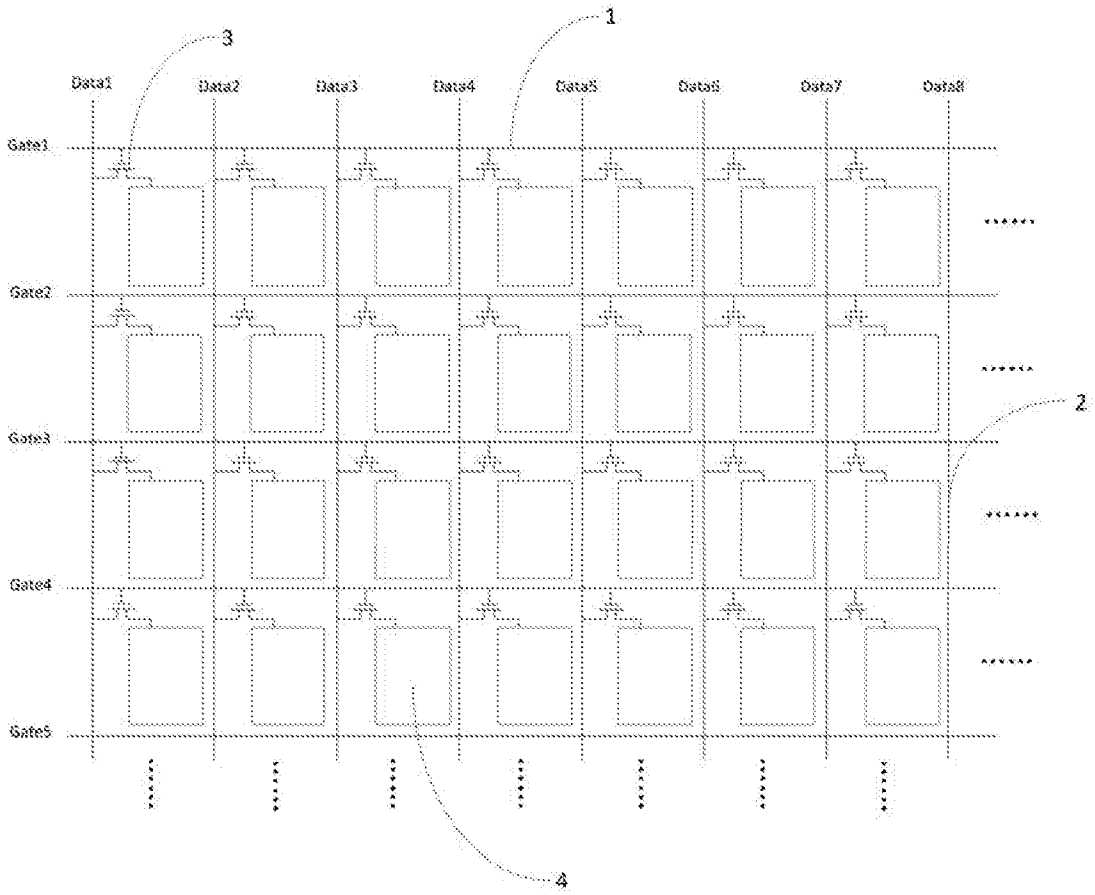
1
2
3
4
Data1
Data2
Data3
Data4
Data5
Data6
Data7
Data8
Gate1
Gate2
Gate3
Gate4
Gate5

图 3

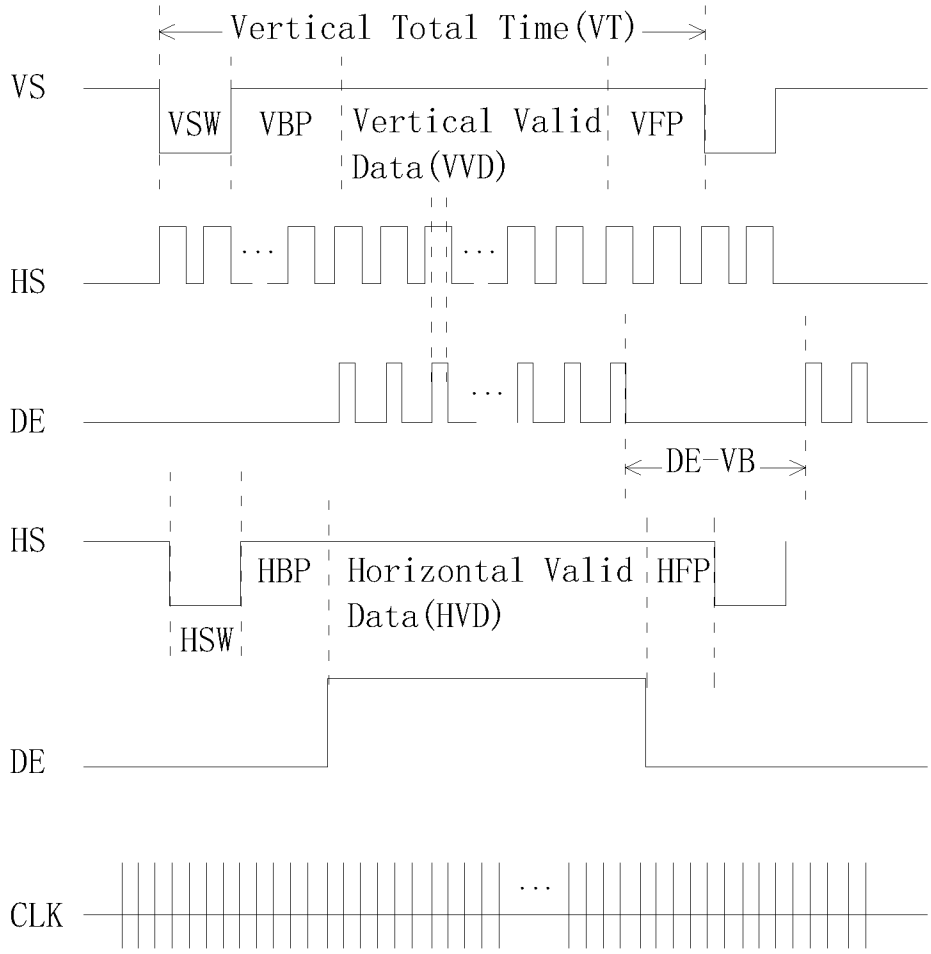
Vertical Total Time(VT)
VS
VSW
VBP
Vertical Valid Data(VVD)
VFP
HS
DE
DE-VB
HS
HBP
Horizontal Valid Data(HVD)
HFP
HSW
DE
CLK

图 4

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/108185

**A. CLASSIFICATION OF SUBJECT MATTER**

G02F 1/1362 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F, G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, CNABS, CNTXT: 解多工, 解复用器, 数据线, 信号线, 栅极线, 充电时间, demux, demultiplexer, data line, signal line, gate line, charge time

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| A | US 2010134400 A1 (HIMAX TECHNOLOGIES LTD.) 03 June 2010 (03.06.2010), description, paragraphs [0013]-[0017], and figure 1 | 1-18 |
| A | CN 104849890 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 19 August 2015 (19.08.2015), description, paragraphs [0044]-[0056], and figures 2-5 | 1-18 |
| PX | CN 106125375 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 16 November 2016 (16.11.2016), description, paragraphs [0028]-[0049], and figures 1-4 | 1-18 |
| A | US 2012313903 A1 (PYON CHANG-SOO et al.) 13 December 2012 (13.12.2012), entire document | 1-18 |
| A | KR 20050003753 A (LG PHILIPS LCD CO., LTD.) 12 January 2005 (12.01.2005), entire document | 1-18 |

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 23 May 2017 | 31 May 2017 |
| Name and mailing address of the ISA<br>State Intellectual Property Office of the P. R. China<br>No. 6, Xitucheng Road, Jimenqiao<br>Haidian District, Beijing 100088, China<br>Facsimile No. (86-10) 62019451 | Authorized officer<br>LIU, Yali<br>Telephone No. (86-10) 62085548 |

# INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/108185

| Patent Documents referred in the Report | Publication Date | Patent Family | Publication Date |
|---|---|---|---|
| US 2010134400 A1 | 03 June 2010 | US 8169396 B2 | 01 May 2012 |
| CN 104849890 A | 19 August 2015 | WO 2016187911 A1 | 01 December 2016 |
| CN 106125375 A | 16 November 2016 | None | |
| US 2012313903 A1 | 13 December 2012 | KR 20120136744 A | 20 December 2012 |
| | | US 8816998 B2 | 26 August 2014 |
| KR 20050003753 A | 12 January 2005 | KR 100603456 B1 | 20 July 2006 |

# 国际检索报告

国际申请号
PCT/CN2016/108185

A. 主题的分类

G02F 1/1362(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F, G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

VEN, CNABS, CNTXT: 解多工, 解复用器, 数据线, 信号线, 栅极线, 充电时间, demux, demultiplexer, data line, signal line, gate line, charge time

C. 相关文件

| 类 型* | 引用文件，必要时，指明相关段落 | 相关的权利要求 |
|---|---|---|
| A | US 2010134400 A1 (HIMAX TECH LTD) 2010年 6月 3日 (2010-06-03)<br>说明书第[0013]-[0017]段，图1 | 1-18 |
| A | CN 104849890 A (武汉华星光电技术有限公司) 2015年 8月 19日 (2015-08-19)<br>说明书第[0044]-[0056]段，图2-5 | 1-18 |
| PX | CN 106125375 A (武汉华星光电技术有限公司) 2016年 11月 16日 (2016-11-16)<br>说明书第[0028]-[0049]段，图1-4 | 1-18 |
| A | US 2012313903 A1 (PYON CHANG-SOO等) 2012年 12月 13日 (2012-12-13)<br>全文 | 1-18 |
| A | KR 20050003753 A (LG PHILIPS LCD CO LTD) 2005年 1月 12日 (2005-01-12)<br>全文 | 1-18 |

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

| 国际检索实际完成的日期 | 国际检索报告邮寄日期 |
|---|---|
| 2017年 5月 23日 | 2017年 5月 31日 |

| ISA/CN的名称和邮寄地址 | 受权官员 |
|---|---|
| 中华人民共和国国家知识产权局(ISA/CN)<br>中国北京市海淀区蓟门桥西土城路6号 100088 | 刘亚利 |
| 传真号 (86-10)62019451 | 电话号码 (86-10)62085548 |

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2016/108185

| 检索报告引用的专利文件 | | | 公布日<br>(年/月/日) | 同族专利 | | | 公布日<br>(年/月/日) |
|---|---|---|---|---|---|---|---|
| US | 2010134400 | A1 | 2010年 6月 3日 | US | 8169396 | B2 | 2012年 5月 1日 |
| CN | 104849890 | A | 2015年 8月 19日 | WO | 2016187911 | A1 | 2016年 12月 1日 |
| CN | 106125375 | A | 2016年 11月 16日 | | 无 | | |
| US | 2012313903 | A1 | 2012年 12月 13日 | KR | 20120136744 | A | 2012年 12月 20日 |
| | | | | US | 8816998 | B2 | 2014年 8月 26日 |
| KR | 20050003753 | A | 2005年 1月 12日 | KR | 100603456 | B1 | 2006年 7月 20日 |