СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1300543 A 2

(51) 4 G 09 G 1/08

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ВСЕСОЮЗНАЯ
13 ТЕ 13
БИБЛИОТЕКА

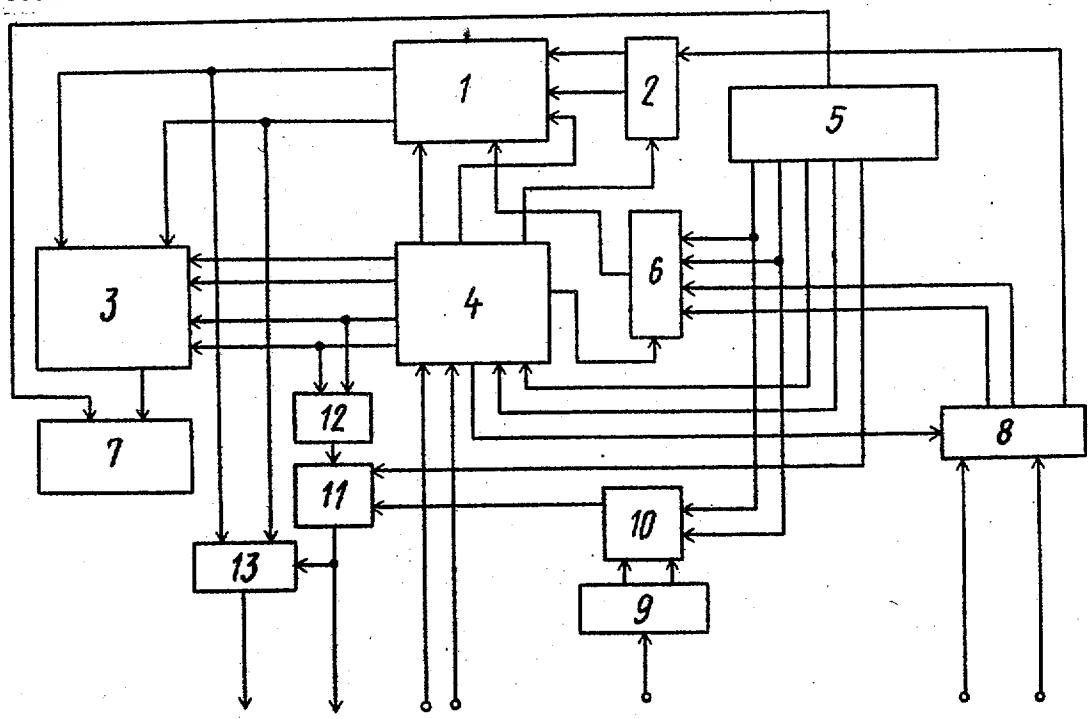
ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) 930355
(21) 3948870/24-24
(22) 13.06.85
(46) 30.03.87. Бюл. № 12
(71) Московский инженерно-физический институт
(72) О.Н.Цапко
(53) 681.337.2(088.8)
(56) Авторское свидетельство СССР № 930355, кл. G 09 G 1/08, 1979.

(54) УСТРОЙСТВО ДЛЯ ВЫВОДА ГРАФИЧЕСКОЙ ИНФОРМАЦИИ

(57) Изобретение относится к автоматике и вычислительной технике и является дополнительным к авт. св. № 930355. Оно повышает достоверность отображения графической информации за счет обеспечения возможности неискажающего изображение считывания информации из блока 1 памяти в ЭВМ. Устройство работает следующим образом. Из ЭВМ в регистр адреса 9 заносится адрес считываемого слова, который сравнивается во втором узле сравнения 10 с текущими адресами, поступающими из блока 5 синхронизации. При совпадении этих адресов на видимом ходе кадра разрешается прохождение через второй элемент 11 И строба записи в регистр информации 13, куда записывается информация из блока 1 памяти. 6 ил.



Фиг.1

(19) SU (11) 1300543 A 2

Изобретение относится к вычислительной технике и автоматике, может быть использовано для вывода графической информации из ЭВМ и является усовершенствованием изображения по авт.св. № 930355.

Целью изобретения является повышение достоверности отображения информации.

На фиг.1 представлена блок-схема устройства; на фиг.2 - структура модуляционного блока; на фиг.3,4,5 - структуры блока преобразования координат, блока синхронизации, распределителя импульсов соответственно; на фиг.6 - временная диаграмма сигналов.

Устройство содержит блок 1 памяти, дешифратор 2, модуляционный блок 3, распределитель импульсов 4, блок 5 синхронизации, коммутатор 6 адреса, телевизионный индикатор 7, блок преобразования координат 8, первый регистр (адреса) 9, блок сравнения 10, элемент И 11, элемент ИЛИ 12, второй регистр (информации) 13, третий регистр 14, четвертый регистр 15, первый мультиплексор 16, второй мультиплексор 17, элемент ИЛИ 18, пятый регистр 19, шестой регистр 20, узел сравнения 21, триггер 22, первый сумматор 23, счетчик 24, вентиль 25, седьмой регистр 26, второй сумматор 27.

Распределитель импульсов 4 показан на фиг.5. Он содержит регистр 28, дешифратор 29, первый триггер 30, первый и второй элементы И 31, 32, первую и вторую группу элементов И 33, 34, первый и второй одновибраторы 35, 36, третий элемент И 37, третий одновибратор 38, второй и третий триггеры 39, 40, четвертый и пятый элементы И 41, 42.

Распределитель импульсов 4 работает следующим образом.

В режиме считывания информации из блока памяти 1 он формирует временную диаграмму цикла считывания и управляет работой модуляционного блока 3. Сигналы временной диаграммы цикла считывания формируются на выходах разрядов регистра 28, который в течение цикла считывания выдвигает поразрядно "1", а в конце цикла сбрасывается в нулевое состояние сигналом с выхода дешифратора 29, который вырабатывает временную последовательность импульсов на протяжении цикла считывания. Этим же сигналом окончания цикла перебрасывается первый триггер 30, который определяет на какой регистр и мультиплексор модуляционного блока 3 поступают сигналы записи с выходов первого 31 и второго 32 элементов И и сигналы управления мультиплексорами с выходов первой 33 и второй 34 групп элементов И. Временная диаграмма режима записи приведена на фиг.6. По сигналу требования записи (диаграмма 2) первый одновибратор 35 формирует запускающий импульс для блока преобразования координат 8 (диаграмма 3). Одновременно второй одновибратор 36 формирует разрешающий импульс (диаграмма 4), поступающий на вход третьего элемента И 37, на другой вход которого приходят тактовые импульсы (диаграмма 1). На выходе третьего элемента И 37 получается пачка импульсов сдвига для блока преобразования координат 8 (диаграмма 5). Количество импульсов сдвига больше или равно числу слов блока памяти 1, укладывающихся в строке изображения. Таким образом второй одновибратор 36 задает время вычисления адреса ячейки блока памяти 1, в которую производится запись информации. После этого третий одновибратор 38 формирует сигнал запроса цикла обращения к блоку памяти 1 (диаграмма 6). Ближайший цикл выделяется вторым 39 и третьим 40 триггерами (диаграммы 7 - 9). Сигнал выделенного цикла (диаграмма 9) разрешает прохождение информации через четвертый элемент И 41 и прохождение строба записи через пятый элемент И 42 (диаграмма 10), которые поступают соответственно на информационные входы блока памяти 1 и стробирующий вход дешифратора 2 осуществляя цикл записи информации в блок памяти 1.

Устройство работает следующим образом.

В режиме записи информации в блок 1 памяти, считывания ее и отображения на экране телевизионного индикатора 7 предлагаемое устройство работает в соответствии с известным устройством.

Для считывания инфомации из блока 1 памяти ЭВМ необходимо занести в регистр адреса 9 считываемого слова. Этот адрес сравнивается в дополни-

тельном блоке сравнения 10 с текущими адресами считывания, поступающими из блока 5 синхронизации. При совпадении адреса, записанного в регистре адреса 9 с текущим адресом считывания, дополнительный блок сравнения 10 разрешает прохождение импульса записи, собранного элементом 12 ИЛИ, через элемент 11 И на вход записи регистра информации 13. По этому импульсу в регистр информации 13 записывается информация с выхода блока 1 памяти. Этот же импульс с выхода элемента 11 И является стробом сопровождения информации и является выходом устройства. Так как вся информация, хранящаяся в блоке 1 памяти, отображается на видимом ходе кадра, то дополнительным сигналом разрешения для элемента 11 И является сигнал видимого хода кадра, поступающий из блока 5 синхронизации. Введение этого разрешающего сигнала позволяет избежать повторных считываний информации.

Таким образом, изобретение позволяет повысить достоверность отображения информации за счет обеспечения возможности считывания информации из блока 1 памяти.

Структура блока 5 показана на фиг.4.

Повышение достоверности отображения графической информации и расширение функциональных возможностей устройства по сравнению с базовым объектом обеспечивается возможностью неискажающего изображения считывания информации из блока памяти в ЭВМ. Эффект неискажающего считывания достигается за счет того, что ЭВМ не прерывает считывание информации на экран при обращении, что приводит к появлению помех, а ждет, когда необходимая информация появится на выходах блока памяти.

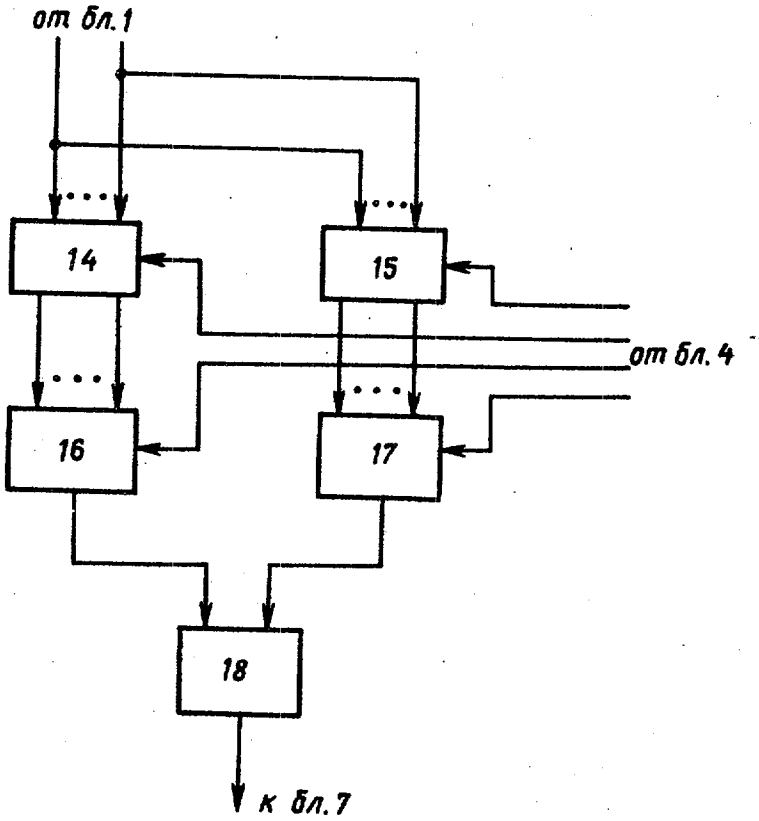
Предлагаемое устройство также минимально занимает адресное поле ЭВМ, так как связь с устройством при считывании может осуществляться всего по одному или двум адресам, по одному из которых из ЭВМ выдается адрес считываемого слова, а по другому считывается хранящаяся в регистре информации двоичная кодовая комбинация. Такая организация практически не приводит к ограничению ресурсов ЭВМ.

Среднее время считывания всех слов из блока памяти, например, при времени выполнения команды запись (считывание ЭВМ равном 4,5 мкс, что соответствует ЭВМ "Электроника - 60", и цикле считывания слов из блока памяти равном 0,5 мкс (для БИС ОЗУ К565РУБ) при длине слова 16 бит и поле экрана 256.256 точек лежит в пределах 0,04 - 80 с. Это позволяет организовать различные режимы считывания и контроля информации. Значение 80 с получается, когда в каждом кадре считывается всего одно слово, а 0,04 с когда слова считываются в максимальном темпе, т.е. по каналам прямого доступа в память ЭВМ.

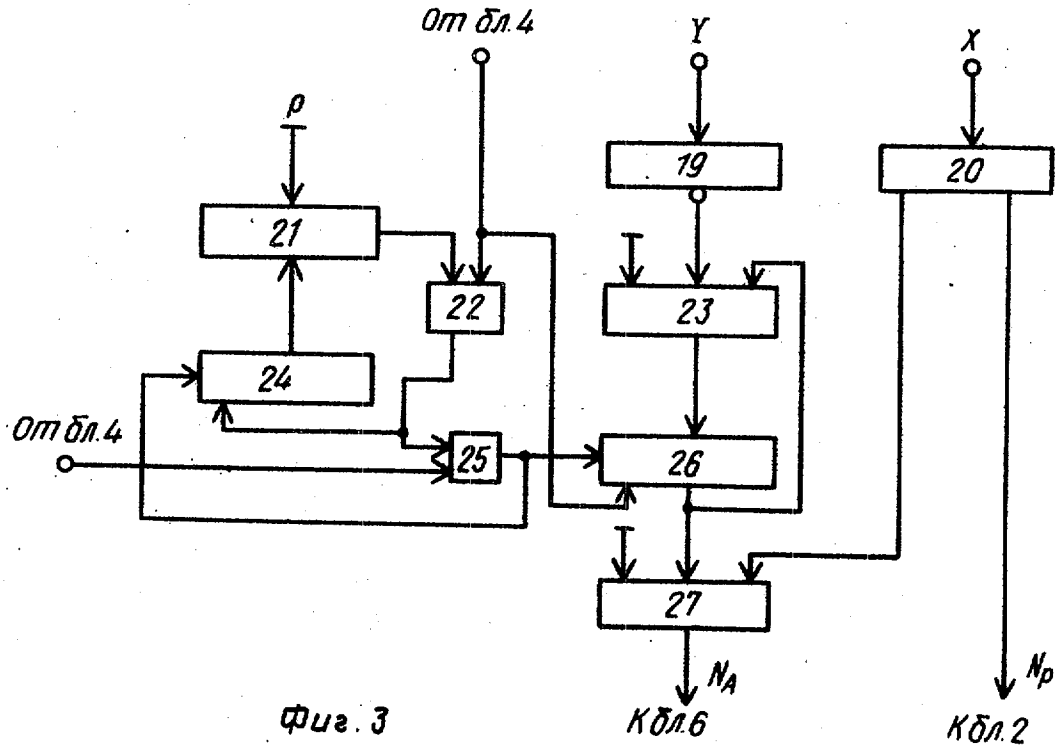
Считанная информация может сравниваться в ЭВМ с контрольными кодами, а в случае их несовпадения - либо выдавать пользователю сигнал о неисправности, либо переключаться на резервное устройство отображения. Таким образом, за счет предлагаемого изобретения достигается расширение функциональных возможностей устройства и обеспечивается повышение достоверности отображения.

Формула изобретения

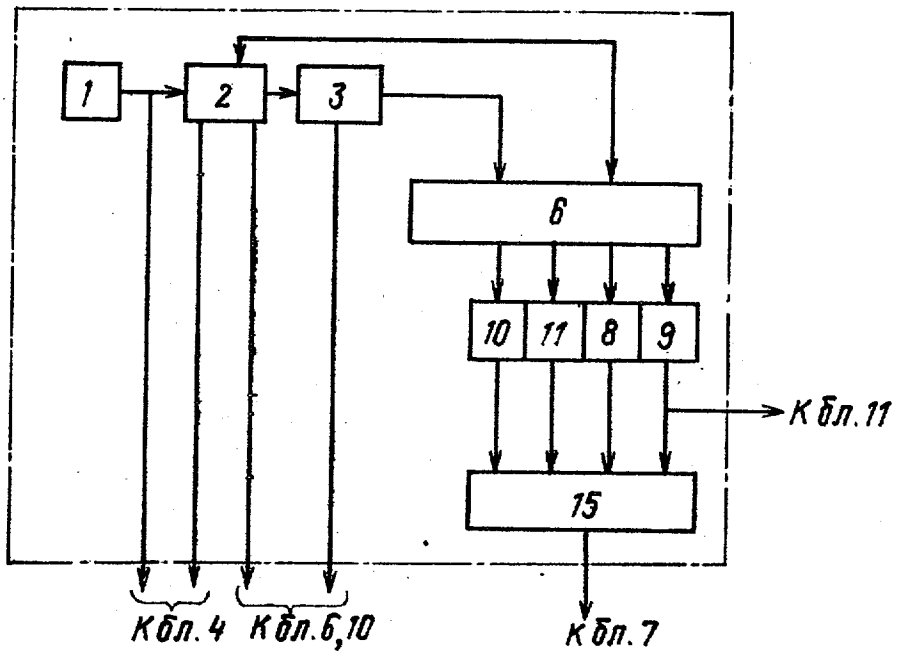
Устройство для вывода графической информации по авт.св. № 930355, отличающееся тем, что, с целью повышения достоверности отображения информации, в устройство дополнительно введены два регистра, блок сравнения, элемент И, элемент ИЛИ, информационные входы первого регистра являются адресными входами устройства, выходы первого регистра подключены к входам первой группы блока сравнения, входы второй группы которого объединены с соответствующими входами мультиплексора, выход блока сравнения подключен к первому входу элемента И, второй вход которого подключен к управляющему выходу блока синхронизации, третий вход элемента И подключен к выходу элемента ИЛИ, входы которого подключены к соответствующим управляющим выходам распределителя импульсов, информационные входы второго регистра подключены к информационным выходам блока памяти, выход элемента И подключен к управляющему входу второго регистра и является синхронизирующим выходом устройства, выходы второго регистра являются информационными выходами устройства.


от бл.1
14
15
от бл.4
16
17
18
к бл.7

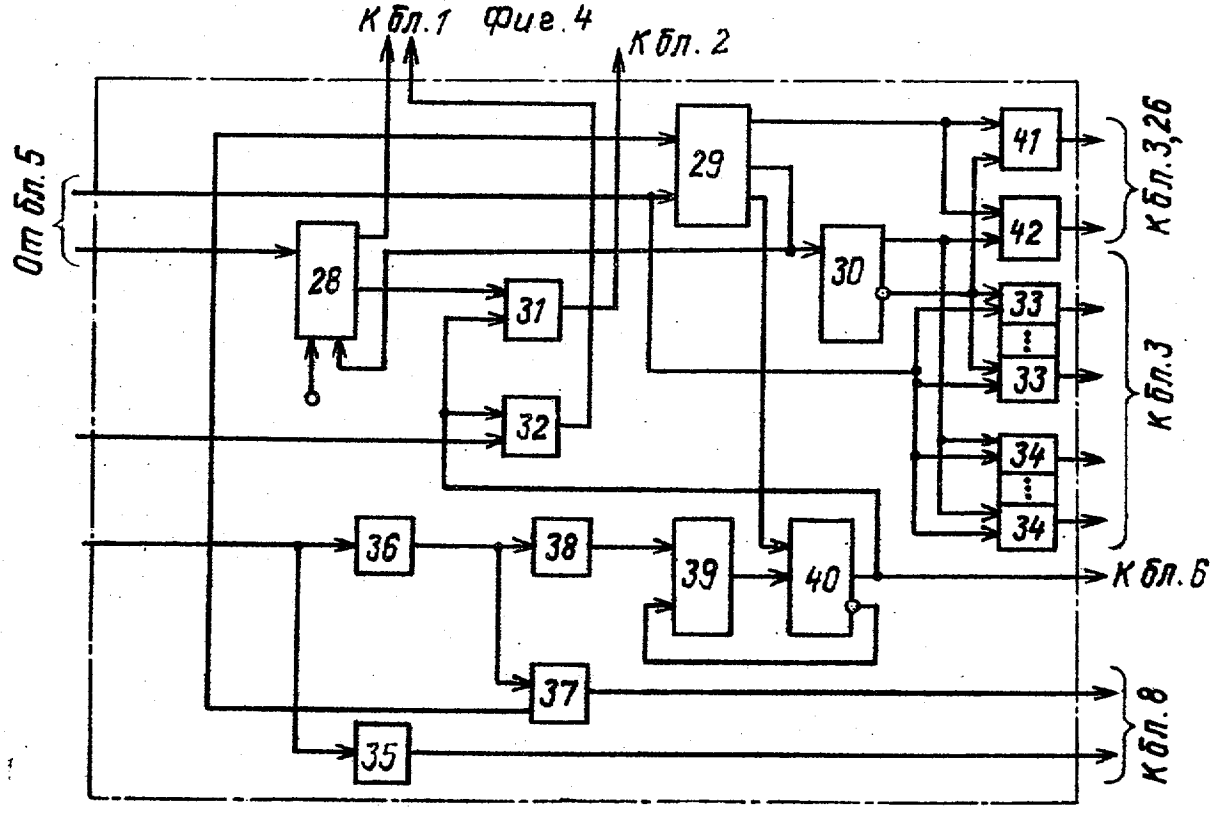
Фиг. 2


От бл.4
Y
X
ρ
19
20
21
22
23
24
От бл.4
25
26
27
N_A
N_p
К бл.6
К бл.2

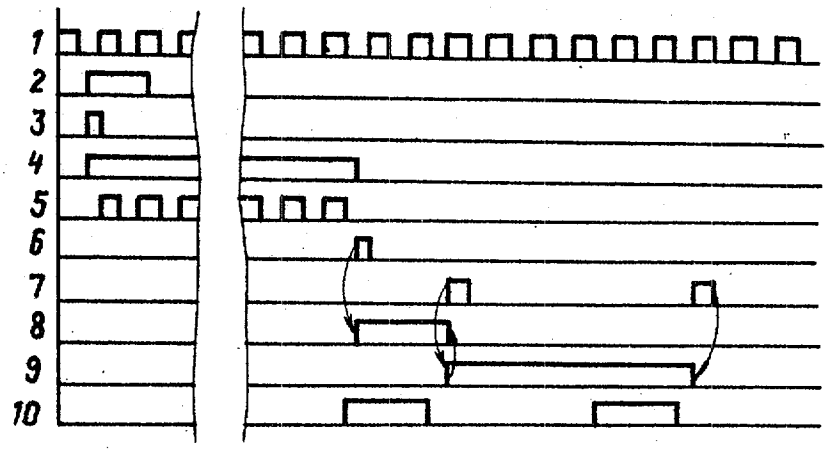
Фиг. 3


1
2
3
6
10
11
8
9
15
К бл.11
К бл.4
К бл.6,10
К бл.7

Фиг.4


К бл.1
К бл.2
От бл.5
28
29
30
31
32
33
33
34
34
36
38
39
40
41
42
37
35
К бл.3,26
К бл.3
К бл.6
К бл.8

Фиг.5



Фиг. 6

Составитель В.Базовкин
Редактор Н.Горват Техред А.Кравчук Корректор Н.Король

Заказ 1155/51 Тираж 434 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4